

使用ADF7241/ADF7242和Skyworks SE2431L的参考设计

作者: Mary O’Keeffe

简介

本应用笔记描述采用ADI公司 ADF7241/ADF7242 和 Skyworks Solutions, Inc., SE2431L 的参考设计。

关于ADF7241/ADF7242

ADF7242 是一款高度集成的低功耗、高性能收发器，在全球通用的 2.4 GHz ISM 频段工作。其设计注重灵活性、鲁棒性、易用性和低功耗特性。在数据包和数据流两种模式下，该 IC 均支持 IEEE 802.15.4-2006 2.4 GHz PHY 要求和专有

GFSK/FSK/GMSK/MSK 调制方案。ADF7241 是一款引脚兼容的专用 IEEE 802.15.4-2006 2.4 GHz 收发器。

关于SE2431L

Skyworks SE2431L 是一款完全集成的 RF 前端模块 (FEM)，设计用于 2.4 GHz 应用。SE2431L 设计具有易于使用和最大的灵活性，提供完全匹配的 50 Ω 输入和输出，同时集成级间匹配、谐波滤波器和数字控制功能，兼容 1.6 V 至 3.6 V CMOS 电平。

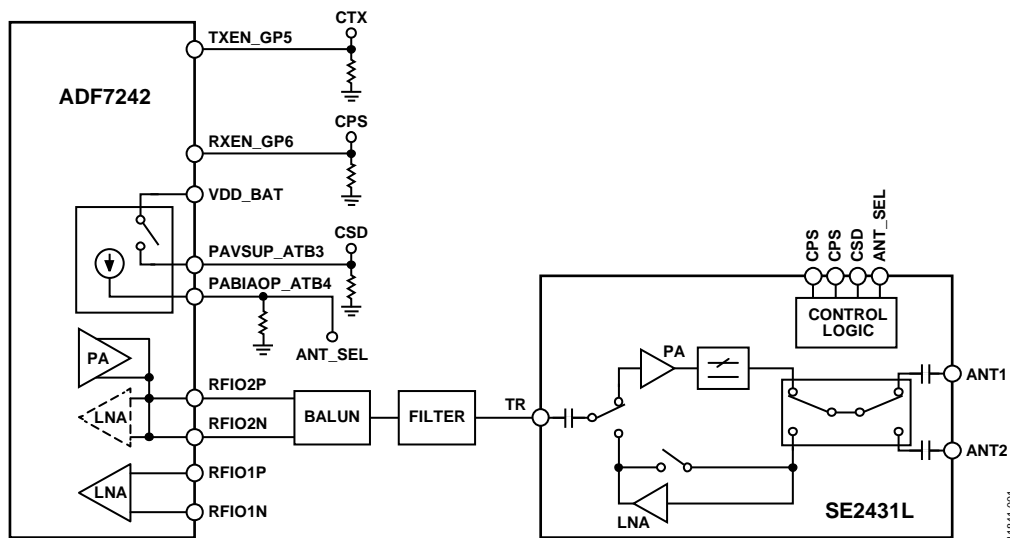


图1. ADF7242 左侧连接 SE2431L 右侧的功能框图

目录

简介.....	1	模式1到模式2或模式3的转换.....	5
修订历史.....	2	返回模式0的转换.....	5
一般工作和性能数据.....	3	参考评估板.....	6
一般工作条件.....	3	原理图.....	6
典型性能数据.....	3	物料清单.....	7
工作模式.....	4	ADF7241/ADF7242端口阻抗数据(RF102 RF端口).....	7
FEM模式之间切换.....	4	FEM控制逻辑典型时序.....	8
模式0到模式1的转换.....	5		

修订历史

2013年10月—修订版0：初始版

一般工作和性能数据

本节描述这些器件共同使用时的一般工作条件和典型性能。有关单个器件的性能详情请参考产品数据手册。

一般工作条件

表1. 一般工作条件

参数	最小值/最大值	单位
电源电压范围	2.0/3.6	V
频率范围	2400/2485	MHz
温度范围	-40/+85	°C

典型性能数据

图2. 典型性能数据

参数	典型值	单位	条件
最大发射功率	21.5	dBm	电源电压为3.3 V
谐波 ¹			
+20 dBm输出功率下的二次谐波	-54	dBm	传导性
+20 dBm输出功率下的三次谐波	-50	dBm	传导性
接收机灵敏度			
50 kbps	-106	dBm	10 ⁻³ BER FSK (f _{DEV} = 30 kHz)
500 kbps	-100	dBm	10 ⁻³ BER GFSK (f _{DEV} = 250 kHz)
1 Mbps	-97	dBm	10 ⁻³ BER GFSK (f _{DEV} = 250 kHz)
IEEE 802.15.4	-100	dBm	1% PER
功耗			
Rx LNA旁路模式	19.5	mA	
Rx LNA开启	24.4	mA	
Tx输出功率+20 dBm	150	mA	
饱和电平 ²	-29	dBm	0.1% BER, Rx LNA开启

¹ 本应用笔记中描述的ADF7242DB5Z参考设计输出功率为+20 dBm，通过FCC Part 15.247辐射谐波认证前测试。

本应用笔记中的ADF7242DB5Z参考设计通过ETSI EN300 328第4.3.6和第4.3.7部分辐射杂散认证前测试。

² 对于接近或超过饱和电平的输入功率，选择LNA旁路模式。注意，它是SE2431L输入端的功率水平。RSSI回读功能将反映ADF7241/ADF7242输入端的功率；应当考虑SE2431L LNA增益。其标称值为13 dB。

工作模式

Skyworks FEM具有四种工作模式，如表3所列。FEM同样支持天线分集。表3和表4分别显示不同模式和天线选择的控制逻辑。

针对这些控制模式，表3和表4还显示了ADF7241/ADF7242和SE2431L之间的建议引脚连接。在这些表格中，左侧的引脚名称为ADI器件引脚，右侧为Skyworks器件引脚。例如表3中的第三列，ADI公司的RXEN_GP6输出引脚驱动Skyworks CPS输入引脚。

表3. 模式配置

模式编号	模式描述	RXEN_GP6 > CPS	PAVSUP_ATB3 > CSD	TXEN_GP5 > CTX
0	全部关闭(休眠模式)	0	0	0
1	Rx旁路模式	0	1	0
2	Rx LNA模式	1	1	0
3	Tx模式	X	1	1

表4. 天线选择

模式描述	PABIAOP_ATB4 > ANT_SEL
ANT1端口使能	0
ANT2端口使能	1

FEM模式之间切换

通过ADF7241/ADF7242的寄存器设置，使用建议的引脚连接，可控制FEM模式之间的切换。

表5. ADF7241/ADF7242寄存器控制FEM模式

寄存器 ¹	模式0(全部关闭)	模式1(Rx旁路模式)		模式2(Rx LNA模式)		模式3(Tx模式)	
	ANT1	ANT1	ANT2	ANT1	ANT2	ANT1	ANT2
0x100	0x00 ²	0x08	0x08	0x18	0x18	0x18	0x18
0x31E	0x07	0x17	0x17	0x17	0x17	0x17	0x17
0x3A9	0x14	0x14	0x14	0x14	0x14	0x14	0x14
0x3AA	0xF0	0xF0	0xF1	0xF0	0xF1	0xF0	0xF1

¹ 使用RXEN和TXEN控制FEM时，寄存器gp_cfg字段gpio_config不允许置位为0x7，因为它同样使用RXEN和TXEN。

² 对于模式0，寄存器0x100中的字段extpa_auto_en必须置位为0。该模式下，寄存器0x100中的rxen_en和txen_en字段可能会被当成无关位来处理。因此，举例而言，在模式0下该寄存器可保持置位0x18。

模式0到模式1的转换

ADF7242的寄存器0x100、寄存器0x3A9和寄存器0x3AA应当编程设置为空闲模式。寄存器0x31E必须编程设置为PHY_RDY模式。FEM保持模式0，直到寄存器0x31E编程设置为0x17；之后，如果寄存器0x3AA中的字段extpa_bias_mode置位为0x0或0x1，则变为高电平。这使器件转换为模式1。

模式1到模式2或模式3的转换

若寄存器0x100中的rxen_en和txen_en字段设为高电平，则RXEN和TXEN在收发机分别进入Rx或Tx模式时自动转换为高电平，而在收发机退出Rx或Tx模式时再次转换为低电平。它支持模式1到模式2或模式3的转换，以及当收发机退出Rx或Tx模式时自动转回模式1。

若寄存器0x100中的rxen_en字段设为低电平且txen_en字段设为高电平，则进入Tx时TXEN自动变为高电平，退出Tx时返回低电平。RXEN保持低电平。当收发机进入Tx状态时，它支持自动转换为模式3，并在Tx结束时返回模式1；但是在这种情况下，对于Rx，FEM将保持模式1。

如果器件处于模式2，那么为了转换到模式1，同时保持在Rx状态，就需要将寄存器0x32E置位为0x00。如果需要在Rx状态下返回模式2，则将寄存器0x32E置位为0x40。

返回模式0的转换

收发机进入空闲状态后，寄存器0x31E自动复位至0x00，ATB3/CSD变为低电平，使FEM进入模式0。本节提供两个示例。

示例

正常配置ADF7241/ADF7242为空闲模式后：

- 在空闲模式下，若要在外部LNA使能的情况下进入Rx模式并使用天线1，则执行下列SPI写操作：

- 0x190018
- 0x1BA914
- 0X1BAAF0
- 0XB3
- 0x1B1E17
- 0xB4

注意，退出Rx模式后，外部LNA自动禁用。

- 在空闲模式下，若要在进入Tx时使能外部PA并使用天线1，则执行下列SPI写操作：

- 0x190018
- 0x1BA914
- 0X1BAAF0
- 0XB3
- 0x1B1E17
- 0xB5

注意，退出Tx模式后，外部PA自动禁用。

参考评估板

本节提供自行创建参考评估板所需的原理图和物料清单(BOM), 使您能够测试本应用笔记描述的参考设计。注意, 本评估板设计用于演示电路的能力、性能和兼容性。ADI公司不提供该硬件; 但此处提供详细的原理图和物料清单, 以支持用户设计电路板。同时还提供布局布线的Gerber文件。注意, 用户应遵循具体实施方案的最佳RF实践。

原理图

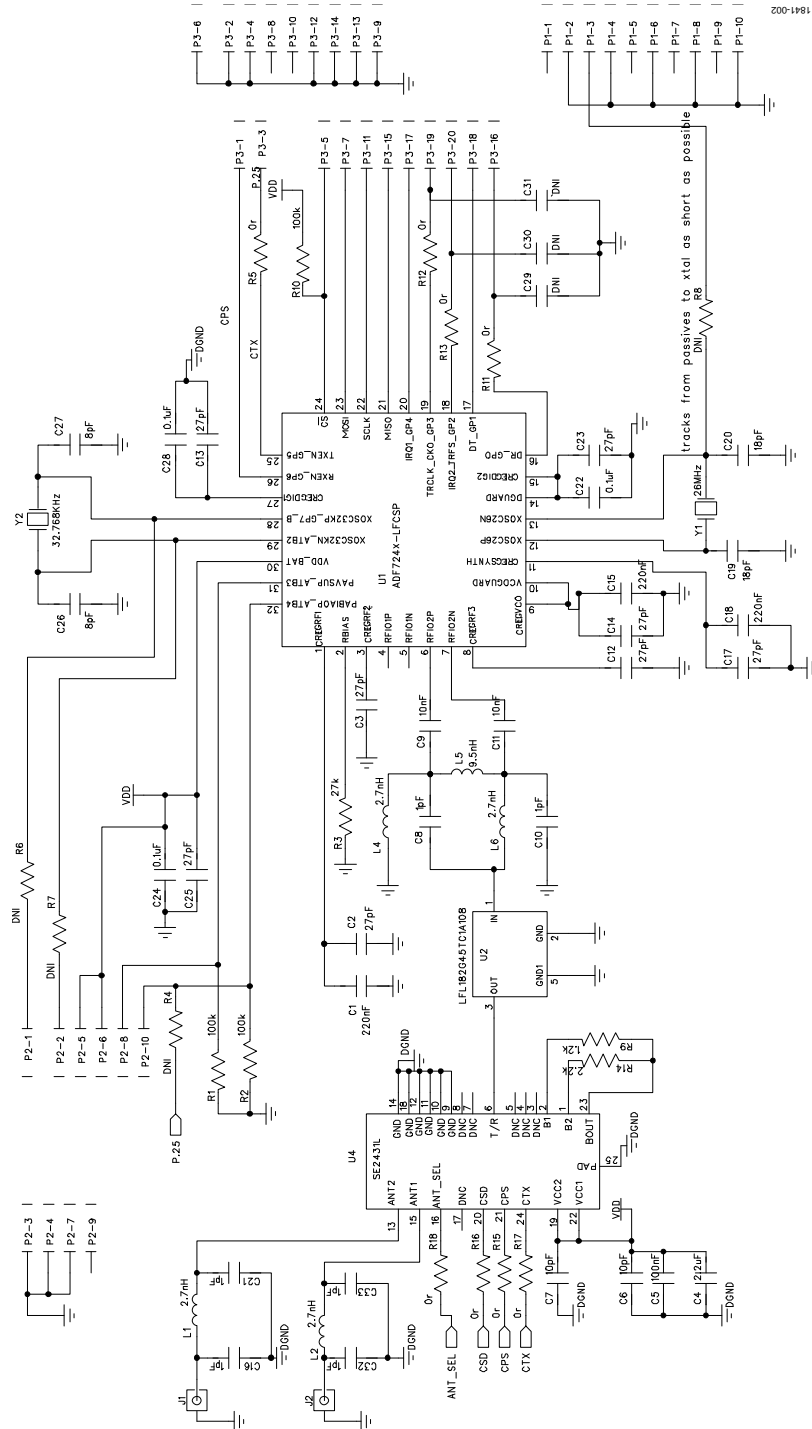


图2. ADF7242 SE2431L参考评估板原理图

物料清单

表6. ADF7242和SE2431L参考评估板BOM

数量	索引标识符	数值	容差	PCB封装	制造商产品型号
3	C1, C15, C18	220 nF	10%	0402	LMK105BJ224KV-F
8	C2, C3, C12, C13, C14, C17, C23, C25	27 pF	5%	0402	C0402C270J5GACTU
2	C8, C10	1 pF	10%	0402	GRM1555C1H1R0BZ01D
4	C16, C21, C32, C33	1 pF	±0.25 pF	0402	GRM1555C1H1R0CZ01
2	C9, C11	10 nF	10%	0402	GRM155R71H103KA88D
2	C19, C20	18 pF	5%	0402	GRM1555C1H180JZ01D
4	C5, C22, C24, C28	0.1 μF	10%	0402	GRM155R71C104KA88D
2	C26, C27	8 pF	0.5 pF	0402	GRM1555C1H8R0DZ01D
1	C4	2.2 μF	10%	0603	GRM188R71A225KE15D
2	C6, C7	10 pF	±0.5 pF	0402	GRM1555C1H100JZ01
3	L1, L4, L6	2.7 nH	5%	0402	Coilcraft 0402CS-2N7X_JLU
1	L5	9.5 nH	5%	0402	Coilcraft 0402CS-9N5X_JLU
3	R1, R2, R10	100 kΩ	1%	0402	RC0402FR-07100KL
1	R3	27 kΩ	1%	0402	MCR01MZPF2702
7	R11, R12, R13, R15, R16, R17, R18	0 Ω	1%	0402	MCR01MZPJ000
1	R9	1.2 kΩ	±5%	0402	ERA-2AED122X
1	R14	2.2 kΩ	±5%	0402	ERJ-2GEJ222X
9	C29, C30, C31, L2, R4, R5, R6, R7, R8	DNI			勿插入
1	U1	2.45 GHz		5 mm × 5 mm	ADF7242
1	U2	2.45 GHz		0603	LFL182G45TC1A208
1	U3	2.45 GHz		3 mm × 4 mm	SE2431L
1	Y1	26 MHz		3.20 mm × 2.50 mm	NX3225SA-26.000000MHZ-G2
1	Y2	32 KHz		3.20 mm × 1.50 mm	ABS07-32.768KHZ-7-T

注意，也可通过移除R5并在R4处插入0 Ω链接，或通过驱动主板上的ATB4引脚，从微控制器控制ANT_SEL。

ADF7241/ADF7242端口阻抗数据(RF102 RF端口)

注意下列端口阻抗数据：

- LNA差分端口阻抗：101 -j99.6
- 最佳差分PA负载阻抗：87.35 +j70.5

FEM控制逻辑典型时序

下列曲线显示控制FEM工作信号的典型时序信息。

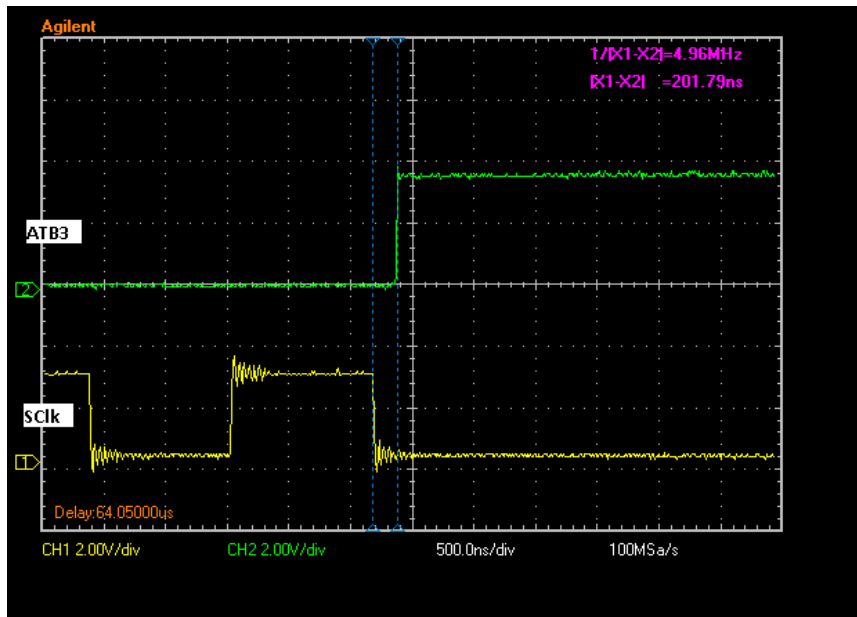


图3. 从寄存器0x31E的寄存器写操作(最后SCLK边沿)到ATB3高电平(使能FEM)的时间

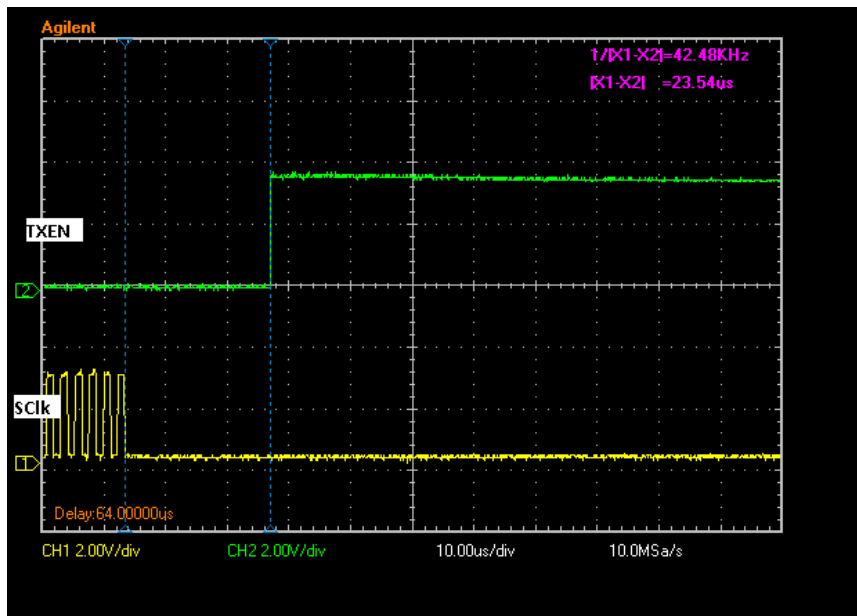


图4. 从RC_TX的命令写操作(最后SCLK边沿)到TXEN高电平的时间

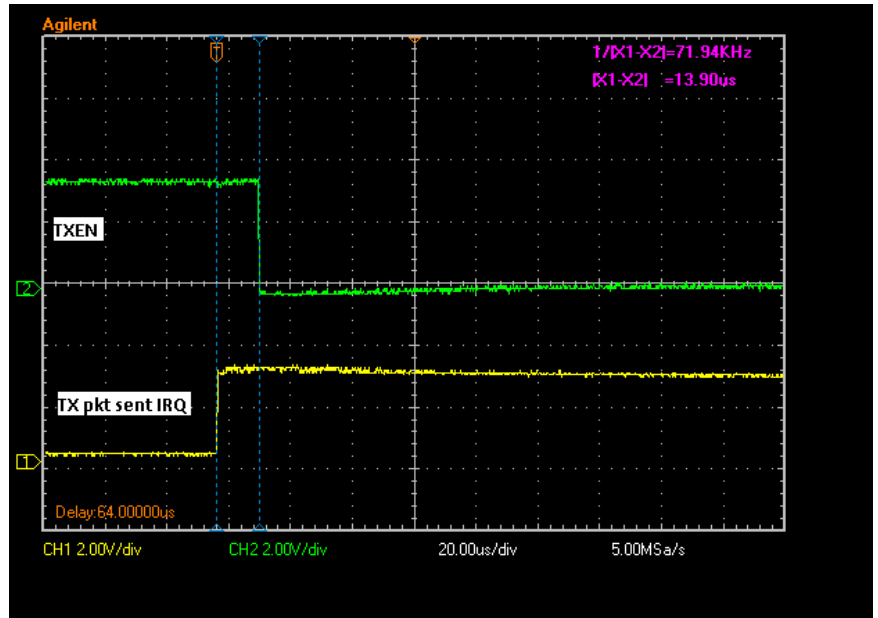


图5. 从tx_pkt_sent中断到TXEN低电平的时间

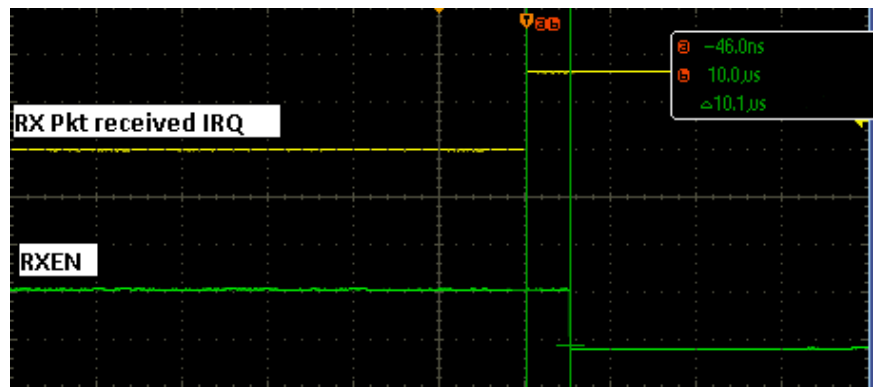


图6. 从RX Pkt接收(rx_pkt_rcvd)中断到RXEN低电平的时间

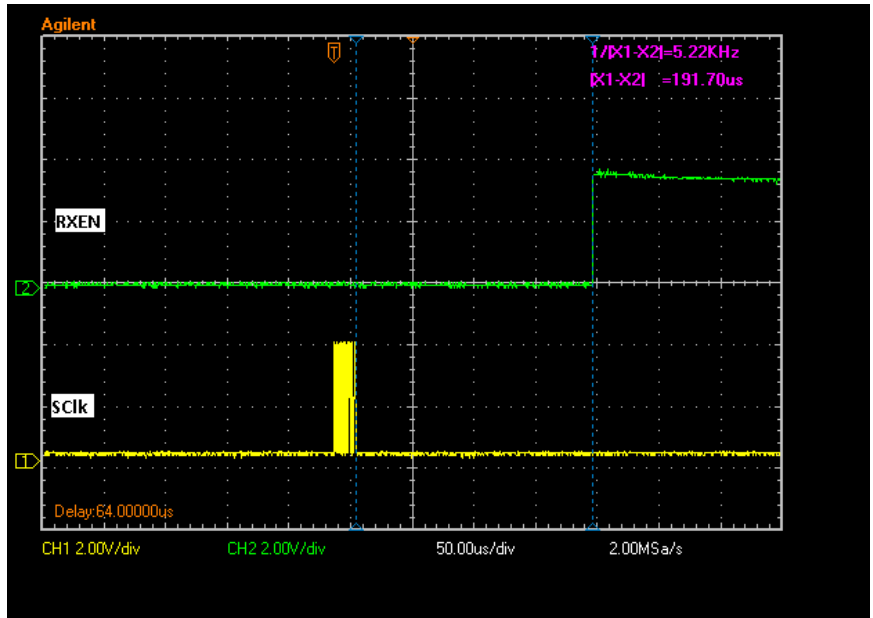


图7. 从RC_RX的命令写操作(最后SCLK边沿)到RXEN高电平的时间(mac_delay定时器设为192 µs)

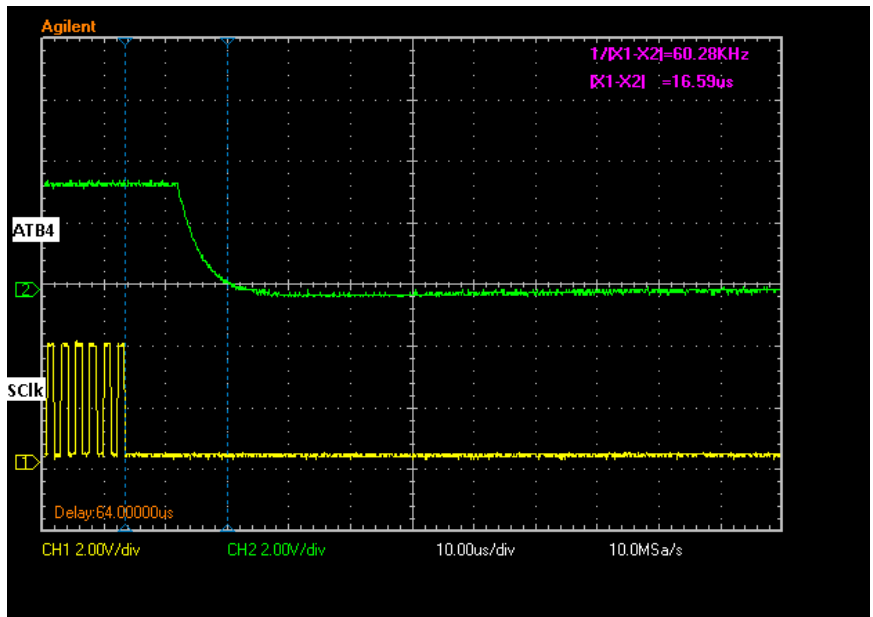


图8 从寄存器0x3AA的写操作(最后SCLK边沿)到ATB4低电平的时间
(从天线端口2切换到天线端口1)

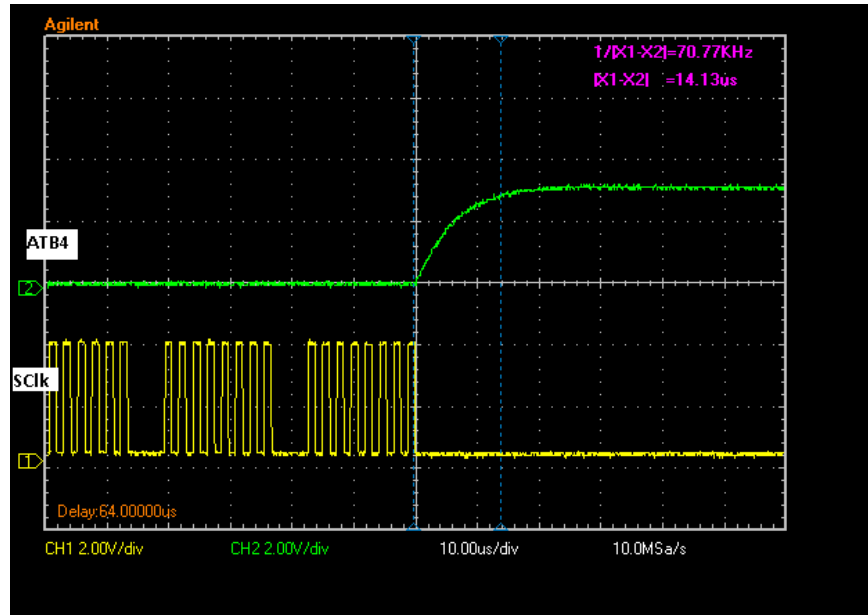


图9 从寄存器0x3AA的写操作(最后SCLK边沿)到ATB4高电平的时间
(从天线端口1切换到天线端口2)

注释

I²C指最初由Philips Semiconductors(现为NXP Semiconductors)开发的一种通信协议。