

AD7292 DAC禁用功能时序

作者: Norma O'Mahony

简介

[AD7292](#)是一款单芯片解决方案，集外部器件的通用模拟信号监控和控制所需的全部功能于一体。

[AD7292](#)具有一个8通道10位SAR DAC、四个10位DAC、一个精度为 $\pm 1^{\circ}\text{C}$ 的内部温度传感器，以及12个GPIO，可协助系统监控和控制。

DAC输出端VOUT0至VOUT3，具有最高5 V的输出电压范围(LSB为4.88 mV)。DAC输出缓冲器可通过配置寄存器组中的GPIO2/DAC DISABLE0和GPIO4/DAC DISABLE1子寄存器，以软件方式控制；或者通过GPIO2/DAC DISABLE0和GPIO4/DAC DISABLE1引脚，以硬件方式控制。

本应用笔记介绍与[AD7292](#)的DAC禁用功能关联的时序。

DAC禁用输出时序测量

硬件配置

本应用笔记中介绍的测量结合使用EVAL-AD7292SDZ评估板和评估软件以及EVAL-SDP-CB1Z系统演示平台电路板进行。有关详细的设置和软件安装说明，请参见UG-449。

评估板修改

考察了因为改变DAC输出负载电容而对DAC禁用时序造成的影响。为此，EVAL-AD7292SDZ评估板有两处需略做修改。默认情况下，EVAL-AD7292SDZ评估板物料清单要求

不装配C13和C14。这两个电容空间是考虑到将负载电容添加到VOUT0和VOUT1。分别用100 pF和330 pF电容填充C13和C14。

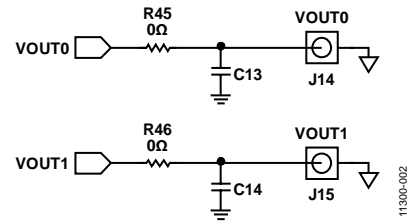


图1. VOUT0和VOUT1负载电容修改
(C13 = 100 pF, C14 = 330 pF)

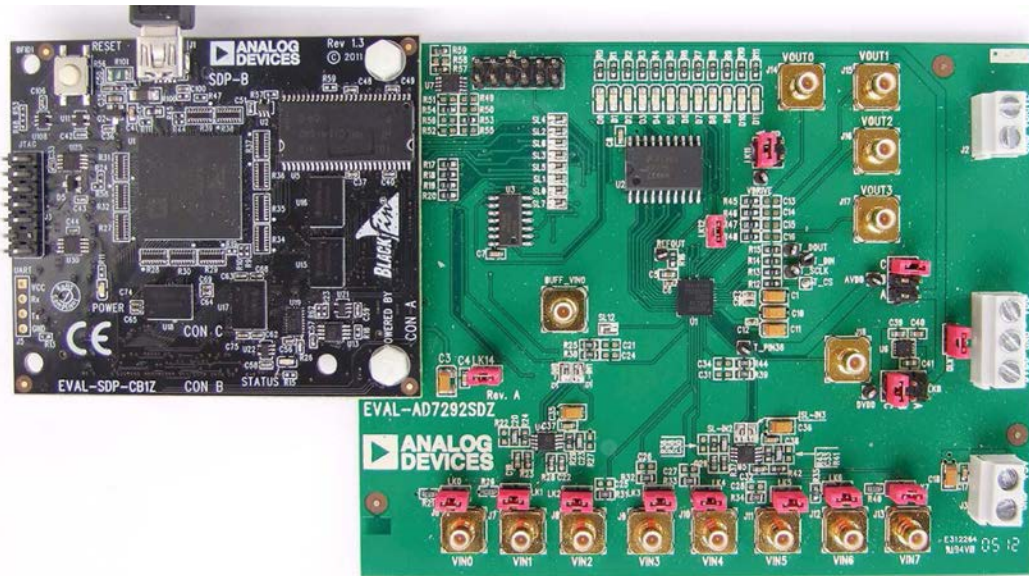


图2. 硬件配置 - 评估板设置

测量结果

DAC禁用时序

若要考察DAC禁用时序，就需要将GPIO2/DAC_DISABLE0寄存器的[D0:D2]位设置为1，从而禁用DAC输出VOUT0至VOUT3。使用Tektronix TDS 3054示波器获取DAC输出从3 V降至1 V所花的时间(见图6)。

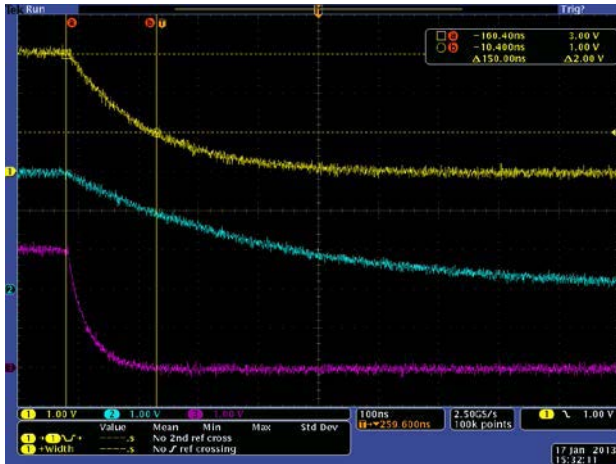


图6. DAC禁用时序示波器曲线图

表1. DAC禁用时序

DAC 输出	负载电容	示波器迹线	VOUTx从3 V降至1 V的时间 (典型值)
VOUT0	100 pF	黄色	150 ns
VOUT1	330 pF	蓝色	380 ns
VOUT2	0 pF	粉红	40 ns

修订历史

2013年2月—修订版0：初始版

DAC使能时序

为了完整性起见，也测量了相反方向的时序。通过向GPIO2/DAC_DISABLE0寄存器的[D0:D2]位写入0重新使能DAC输出。获取DAC输出从1 V升至3 V所花的时间(见图7)。

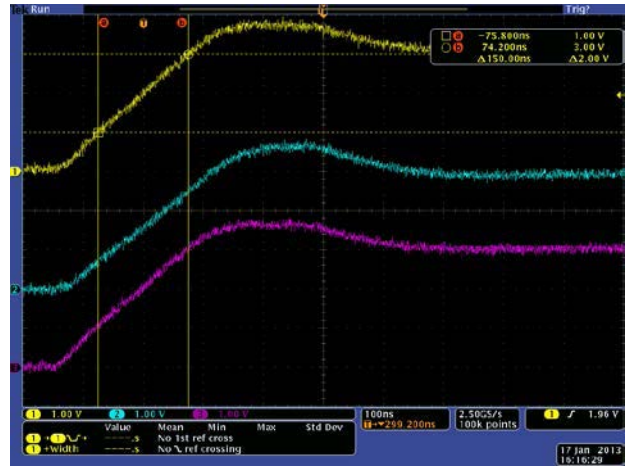


图7. 反向时序

表2. DAC使能时序

DAC 输出	负载电容	示波器迹线	VOUTx从3 V降至1 V的时间 (典型值)
VOUT0	100 pF	黄色	150 ns
VOUT1	330 pF	蓝色	164 ns
VOUT2	0 pF	粉红	150 ns