

利用开关调节器ADP2300和ADP2301设计反相降压/升压转换器

作者: Matthew C. Kessler

简介

DC-DC转换器设计人员需要多功能开关控制器和调节器,以便解决尽可能多的电源管理挑战。ADI公司的电源管理IC可提供这种多功能性,并能降低复杂度和系统成本,加快上市时间,提高设计鲁棒性。ADI公司的ADP2300和ADP2301(ADP230x)开关调节器可以提供从 $20 V_{IN}$ 降至 $0.8 V_{OUT}$ 的异步降压功能,输出电流最高可达1.2 A,开关频率为700 kHz或1.4 MHz。降压拓扑结构的实现在ADP230x数据手册中已有详细说明,并获得ADI公司ADIsimPower DC-DC电压调节器设计工具扩展版本ADP230xBuck Designer Tool的支持。

虽然ADP230x系列是针对降压应用而设计,但其多功能性允许它在不增加成本、器件数量和尺寸的情况下,实现反相降压/升压拓扑结构。通常需要DC-DC电压反相器以从正的中间系统电压产生负电压,为放大器、模数和数模转换器、比较器以及其它模拟电路供电。本应用笔记讨论如何利用ADP230x实现异步反相降压/升压拓扑结构,以便从正电源产生负电压。

反相降压/升压拓扑结构基本原理

图1给出了简化的反相降压/升压拓扑结构。它由一个电感、两个异步的电源开关以及输入和输出电容组成。图2和图3分别给出了接通时和断开时的电流流向图。接通时,初级开关(Q_p)导通,电流从输入端流出,给电感(L1)充电,同时输出电容(C_{OUT})向负载(R_{LOAD})提供能量。断开时,次级开关(D_s)导通,电流经电感流向负载和输出电容。由于这是一个反相拓扑结构,因此电流从地经负载流向 V_{OUT} , V_{OUT} 为负值。

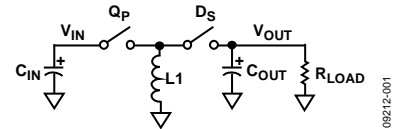


图 1.反相降压/升压拓扑结构

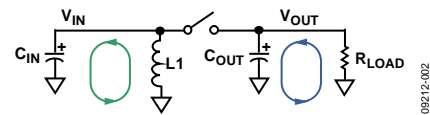


图 2.电流流向图—接通时— Q_p 闭合、 D_s 断开

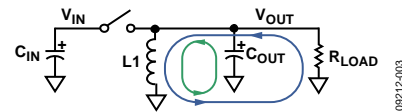


图 3.电流流向图—断开时— Q_p 断开、 D_s 闭合

对一个无损系统应用电感伏秒平衡原理和电容电荷平衡原理,可以求得方程式1所规定的稳态直流转换比和方程式2所规定的连续导通模式(CCM)下电感电流的直流值。

$$\frac{V_{OUT}}{V_{IN}} = \frac{-D}{1-D} \quad (1)$$

$$I L_{DC} = \frac{I_{OUT}}{1-D} \quad (2)$$

电感电流还具有交流分量(ΔI_L),它通过方程式3计算,图5是其图形表示。

$$\Delta I_L = \frac{V_{IN} \times D}{L I \times f_{sw}} \quad (3)$$

目录

简介.....	1	输入电容选择.....	5
反相降压/升压拓扑结构基本原理.....	1	非连续工作模式.....	6
修订历史.....	2	对使能信号进行电平转换.....	6
利用ADP230x的实现方法.....	3	结论.....	7
二极管选择.....	3	参考文献.....	7
电感选择.....	3	相关链接.....	7
输出电容选择.....	4	附录—参考设计.....	8

修订历史

2010年8月—修订版0：初始版

利用ADP230x的实现方法

利用ADP230x开关调节器实现反相降压/升压拓扑结构时，只需对降压实现的配置稍作修改。电路重新配置主要涉及两方面：一是要求IC的GND引脚和反馈电阻(R_{FB2})连接到负输出电压节点，而不是系统地(见图4)；二是要求降压电路中的电感与次级开关互换位置。

初级开关(Q_p)是调节器的内部元件，而次级开关(D_s)则是外部元件，利用二极管实现。

使IC参考负输出电压后，IC所有引脚上的电压极性相对于GND引脚均为正。必须明白，当转换器工作时，IC的VIN与GND引脚之间的电压现在等于输入电压加上输出电压的绝对值。根据数据手册，ADP230x的 V_{IN} 与GND之间的最大电压额定值为20V。因此， V_{IN} 与 V_{OUT} 的关系必须满足方程式4。

$$20\text{ V} \leq V_{IN} + |V_{OUT}| \quad (4)$$

ADP2300采用700 kHz的开关频率(f_{sw})，ADP2301则采用1.4 MHz的开关频率。一般而言，开关频率越低，则效率越高，设计尺寸越大。

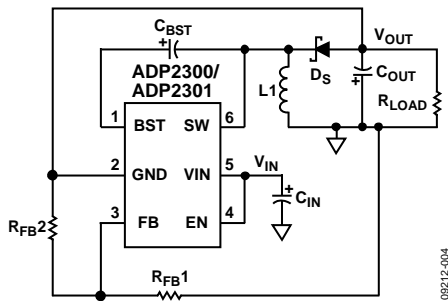


图4.利用ADP230x实现的反相降压/升压拓扑结构

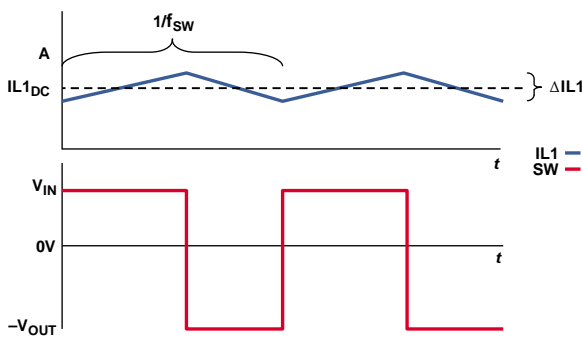


图5.理想的电流和电压波形

二极管选择

二极管中的平均电流即为转换器的输出电流，因此应选择适当大小的二极管。二极管的正向压降越低，则所获得的效率越高。二极管的隔直额定值应大于输入电压与输出电压的绝对值之和。推荐使用肖特基二极管，因为它具有相对较短的反向恢复时间和较低的正向压降。

选定功率二极管后，就可以利用相关正向电流时的正向压降指标(V_f)修改占空比方程式，以提高计算精度。

$$D = \frac{V_f - V_{OUT}}{V_{IN} - V_{OUT} + V_f} \quad (5)$$

电感选择

电感和输出电容的选择对大信号和小信号都有影响，而且这两个元件的值还互相影响。按照方程式6至方程式14所设定的程序，可确保电路设计鲁棒，既能满足大信号要求，又能在小信号时保持稳定。

峰值电感电流等于直流分量与峰峰值电感电流纹波的一半之和，如方程式6所示。所选电感的饱和电流应大于此值。请注意，电感电流的直流分量和峰峰值电感电流纹波与输入电压成正比，因此峰值电感电流应在最大输入电压(V_{INmax})下计算。峰值电感电流也是内部初级电源开关的峰值电流，该开关是用于确定是否产生电流限制的检测元件。为避免过早产生电流限制，峰值电感电流不应超过1.5A。考虑这一最大电感电流，反相降压/升压拓扑结构中用于共模输入电压的ADP230x应用空间如图6所示，其中假设电感的峰峰值电感电流纹波为直流电感电流的40%。

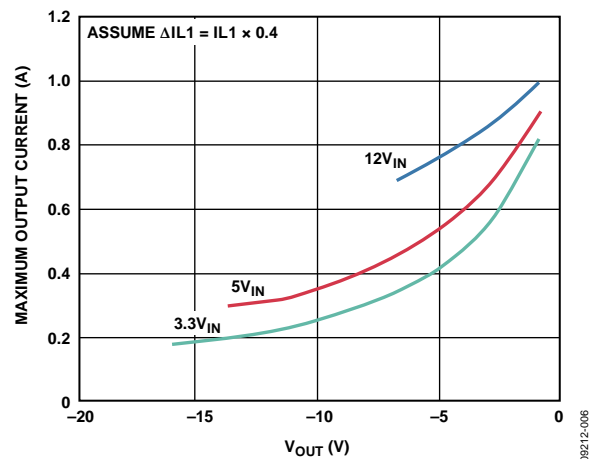


图6.用于共模输入电压的近似应用空间

$$I_{pk} = I_{L_{DC}} + \frac{\Delta I L}{2} \quad (6)$$

ADP230x采用经典的峰值电流模式架构，该架构提高了其多功能性和许多方面的性能。它还需要进行斜坡补偿，以免发生次谐波振荡。斜坡补偿是在IC内部设置，以限制任何给定应用的电感值，如方程式7所示。选择符合该不等式的电感可确保与电流模式控制相关的采样极点的品质因数在0.25与1.25之间，从而控制环路在整个输入电压范围都能保持稳定(参见参考文献部分中Ridley所撰写的“ANew Small-Signal Model for Current-Mode Control”一文)。

$$\frac{V_{IN_{min}}}{\left(\frac{|V_{OUT}|}{12} + 1\right) \times 10^6 \times x} \times \left[\frac{1}{1.25\pi(1-D_{V_{IN_{min}}})} + \frac{0.5}{(1-D_{V_{IN_{min}}})} - 1 \right] \leq L I \leq \frac{V_{IN_{max}}}{\left(\frac{|V_{OUT}|}{12} + 1\right) \times 10^6 \times x} \times \left[\frac{1}{0.25\pi(1-D_{V_{IN_{max}}})} + \frac{0.5}{(1-D_{V_{IN_{max}}})} - 1 \right] \quad (7)$$

其中：对于ADP2300， $x = 1$ ；对于ADP2301， $x = 2$ 。

选择电感的另一个考虑是它对小信号传递函数中的右半平面零点(RHPZ)位置的影响。如方程式8所示，电感值与RHPZ的频率成反比，RHPZ的频率越高，则转换器的最大可能带宽越高。

$$f_z = \frac{(1-D)^2 R_{LOAD_{min}}}{2\pi D L I} \quad (8)$$

电感值还会影响峰峰值输出电压纹波，详见“输出电容选择”部分。

输出电容选择

如电流流向图所示(见图2和图3)，反相降压/升压拓扑结构中的输出电流是非连续的。这就要求在接通时，随着电感中储存的能量增加，输出电容向负载提供能量。在断开时，电感同时向负载和输出电容提供能量。当转换器从接通切换到断开时，流经输出电容的电流极性会改变，如图7所示。输出电容及其等效串联电阻($ESR_{C_{OUT}}$)、电感值和负载电流共同决定峰峰值输出电压纹波(见方程式9)。此方程式暗示意味着，输出电容的电荷损耗所引起的峰值电压偏差与ESR上的峰值电压同时出现。这未必是真的，但它对于低ESR电容是一个出色的预测指标，而低ESR是相关应用空间中最常见的要求。

$$\Delta V_{ripple} \approx \frac{(I_{L_{DC}} - I_{OUT_{max}})(1-D)}{f_{sw} \times C_{OUT}} + \left(I_{L_{DC}} + \frac{\Delta I L}{2} \right) \times ESR \quad (9)$$

如果RHPZ的频率足够低，则它将决定为确保小信号在整个负载范围内保持稳定所需的最小输出电容值，如方程式10和方程式11所示。

$$C_{OUT_{min}} = \frac{(1+D) \sqrt{\left[\frac{(1-D) \times R_{LOAD_{min}}}{|V_{OUT}|(1+D)f_m} \right]^2 \times [1 + 1.54 \times 10^{-8} f_m^2]} \times t - 1}{2\pi f_m R_{LOAD_{min}}} \quad (10)$$

其中：

$$f_m = \text{Minimum} \left(\frac{f_z}{10}, \frac{f_{sw}}{15} \right) \quad (11)$$

对于ADP2300， $x = 1.96 \times 1010$ ；对于ADP2301， $x = 7.84 \times 1010$ 。

方程式10不是低熵形式，但可能正是因为准确计算此参数的方程式非常复杂，才导致关于开关调节器在反相降压/升压拓扑结构中工作时，保持小信号稳定需要多大电容的公开文献非常稀少。这一方程式的推导过程是基于Erickson和Maksimović所著《Fundamentals of Power Electronics》(见参考文献部分)中用于电流编程控制的降压/升压拓扑结构简单模型，并适当应用了ADP230x的内部参数。

为了确保有充足的相位裕量，输出电容、阻性负载和占空比所导致的低频极点必须接近补偿零频率，后者是按照方程式12在ADP230x内部设置。

$$4 \text{ kHz} \leq \frac{(1+D)}{R_{LOAD_{min}} \times C_{OUT}} \leq 12 \text{ kHz} \quad (12)$$

由方程式10确定的最小电容值可能大于由方程式12确定的最大电容值。如果发生这种情况，则应在方程式7所设定的范围内降低所选电感，然后再次检查最小与最大电容目标值之间的关系。这可能是一个反复试探的过程。

输出电容的ESR会在小信号传递函数中引入一个零点。此零点的位置不应违反以下不等式：

$$\frac{1}{2\pi \times ESR_{C_{OUT}} \times C_{OUT}} \geq f_m \times 10 \quad (13)$$

输出电流的非连续性意味着输出电容中的有效值电流可能很高。所选电容的额定有效值电流应大于方程式14的计算结果。

$$C_{OUT\ rms} = \sqrt{I_{OUT}^2 D + (1-D) \times \left[(IL_{DC} - I_{OUT})^2 + \frac{1}{3} \left(\frac{\Delta ILI}{2} \right)^2 \right]} \quad (14)$$

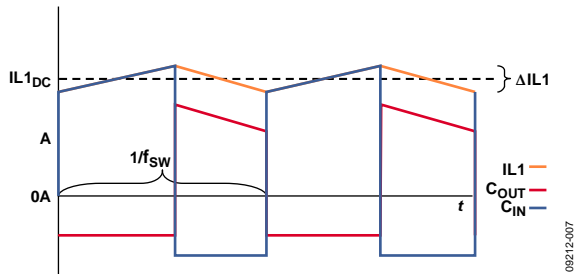


图 7. 电感、 C_{OUT} 和 C_{IN} 的理想电流波形

输入电容选择

与输出电流一样，反相降压/升压拓扑结构中的输入电流也是非连续的。假设在接通时输入电容的能量损耗所引起的输入电压偏差不大于输入电压的5%，则通过方程式15可以计算满足保持要求的最小输入电容。此方程式假设一个高阻抗源为开关调节器供电。此外，方程式16规定输入电容的额定有效值要求，假设条件相同。

$$\Delta V_{IN} = V_{IN} \times 0.05 = \left[IL_{DC} + \frac{\Delta ILI}{2} \right] ESR_{CIN} + \frac{IL_{DC} D}{C_{IN} f_{SW}} \quad (15)$$

$$C_{IN\ rms} = \sqrt{D \left[\frac{(IL_{DC} D)}{(1-D)} \right]^2 \times (1-D) \left[IL_{DC}^2 + \frac{1}{3} \left[\frac{\Delta ILI}{2} \right]^2 \right]} \quad (16)$$

虽然输入电压轨上的大多数电容都参考地，但在输入电压与输出电压之间再放置一个输入去耦电容，可以减小输出电压纹波并改善瞬态响应性能。要量化该电容的影响将非常复杂，需要系统级知识并对开关调节器输入端以外的阻抗进行分析。实践经验显示， C_{IN2} 为具有适当额定值的2.2 μF MLCC电容时，大多数的设计将获得更快瞬态响应和更低输出电压纹波可以使大多数设计受益的好处(如图8所示)。如果电路特别容易受到噪声影响，则有必要在最终设计中包括此电容。

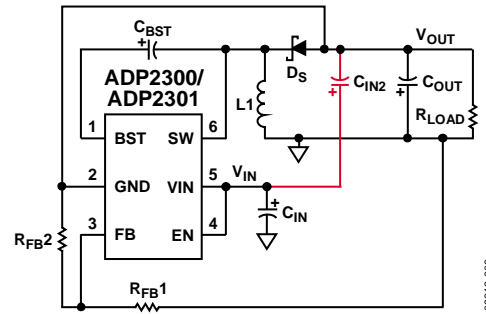


图 8. V_{IN} 与 V_{OUT} 之间连有电容的反相降压/升压拓扑结构

非连续工作模式

由于反相降压/升压拓扑结构采用单向次级电源开关(Ds)来实现，因此转换器在轻负载下可以进入DCM工作模式。在DCM模式下，开关周期中存在两个电源开关均未导通的一个期间，此期间的转换器具有完全不同的特性。如方程式16所示，如果输出负载降低导致直流电感电流小于峰峰值电感电流(ΔILI)的一半，则转换器进入DCM模式。电路设计中必须考虑这一工作模式，因为负载常常会处于空闲状态，导致输出电流非常小。偶尔会将转换器按照始终工作在DCM模式的情况进行设计。在这种转换器中，虽然电源元件中的有效值电流可能很大，但小信号分析中不再存在RHPZ，因此转换器的潜在带宽可达到最高。本应用笔记不讨论设计一个覆盖整个负载范围的纯DCM转换器的程序，但必须知道这一可能性。

$$I_{OUT} \leq \frac{\Delta ILI}{2} (1-D) \quad (16)$$

对使能信号进行电平转换

ADP230x有一个EN引脚，用于使能和禁用转换器。在反相降压/升压设计中，IC参考负输出电压，而不是地。如果抱着禁用转换器的目的而将EN引脚接系统地，结果完全有可能是ADP230x仍在进行开关工作。

如果需要使能功能，可以利用图9所示电路将使能信号电平转换到负输出电压。请注意，当使用电平转换电路时，ADP230x的精确使能特性不复存在。如果不需要使能功能，则无需进行电平转换。这种情况下，只需将EN引脚连接到输入电压，如图4所示。

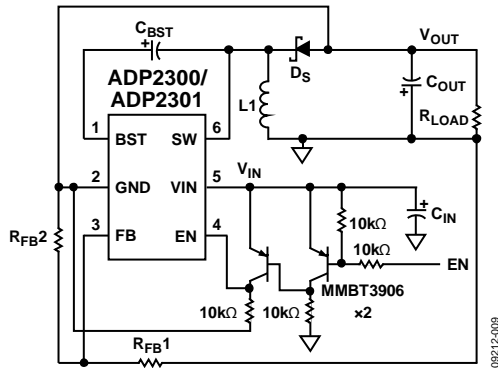


图9.用于使能输入的电平转换电路

结论

ADP230x的反相拓扑结构实现可以像降压实现一样简单、经济、小巧。关于如何设计符合大信号要求且小信号稳定的反相降压/升压转换器的文献相对较少，但只要遵循本应用笔记中的设计方程式，设计人员就能实现满足上述要求的鲁棒设计。

参考文献

Erickson, Robert and Dragan Maksimović. 2001. Fundamentals of Power Electronics. Chapter 12, Section 3. Norwell, MA: Kluwer Academic Publishers.

Ridley, Raymond. 1990. "A New Small-Signal Model for Current-Mode Control". Ph.D. Dissertation, Virginia Polytechnic Institute and State University.

相关链接

表1

资源	描述
ADP2300	产品页面, 1.5 A峰值开关电流、20 V、700 kHz异步开关调节器
ADP2301	产品页面, 1.5 A峰值开关电流、20 V、1.4 MHz异步开关调节器
ADP2300/ADP2301 Buck Designer Tool	基于Excel的降压转换器设计工具
ADIsimPower	基于Web的DC-DC电压调节器设计工具

附录—参考设计

图8是对应于所有参考设计的原理图。

参考设计1: $5 V_{IN}$, $-12 V_{OUT}$, $I_{OUT} = 200 \text{ mA}$

表2. 参考设计1的材料清单

数量	标识	产品型号	制造厂商	值	封装	描述
1	U1	ADP2300	Analog Devices	700 kHz	6引脚TSOT	电流模式调节器
1	L1	LPS4414-822	Coilcraft	8.2 μH	4.3 mm \times 4.3 mm \times 1.4 mm	初级电源电感
2	C_{IN}	C2012X5R1C475K	TDK	4.7 $\mu\text{F}/16 \text{ V}/\text{X5R}$	0805	MLCC/ V_{IN} 至GND输入电容
1	C_{IN2}	C3216X7R1E225K	TDK	2.2 $\mu\text{F}/25 \text{ V}/\text{X7R}$	1206	MLCC/ V_{IN} 至 V_{OUT} 电容
3	C_{OUT}	C2012X5R1C475K	TDK	4.7 $\mu\text{F}/16 \text{ V}/\text{X5R}$	0805	MLCC/输出电容
1	C_{BST}	C0805C104K5RACTU	Kemet	100 nF/50 V/X7R	0805	电荷泵电容
1	D_S	B0530W	Diodes, Inc	肖特基势垒	SOD-123	电源开关
1	R_{FB1}	E96 1%容差	Vishay	140 k Ω		电阻反馈分压器
1	R_{FB2}	E96 1%容差	Vishay	10 k Ω		电阻反馈分压器

参考设计2: $3.3 V_{IN}$, $-5 V_{OUT}$, $I_{OUT} = 250 \text{ mA}$

表3. 参考设计2的材料清单

数量	标识	产品型号	制造厂商	值	封装	描述
1	U1	ADP2301	Analog Devices	1.4 MHz	6引脚TSOT	电流模式调节器
1	L1	EPL2010-222	Coilcraft	2.2 μH	2 mm \times 1.9 mm \times 1 mm	初级电源电感
2	C_{IN}	C2012X5R1C475K	TDK	4.7 $\mu\text{F}/16 \text{ V}/\text{X5R}$	0805	MLCC/ V_{IN} 至GND输入电容
1	C_{IN2}	C2012X5R1C475K	TDK	4.7 $\mu\text{F}/16 \text{ V}/\text{X5R}$	0805	MLCC/ V_{IN} 至 V_{OUT} 电容
2	C_{OUT}	C3216X7R1C106M	TDK	10 $\mu\text{F}/16 \text{ V}/\text{X5R}$	1206	MLCC/输出电容
1	C_{BST}	C0805C104K5RACTU	Kemet	100 nF/50 V/X7R	0805	电荷泵电容
1	D_S	B0530W	Diodes Inc	肖特基势垒	SOD-123	电源开关
1	R_{FB1}	E96 1%容差	Vishay	14.7 k Ω		电阻反馈分压器
1	R_{FB2}	E96 1%容差	Vishay	2.8 k Ω		电阻反馈分压器

参考设计3: $12 V_{IN}$, $-5 V_{OUT}$, $I_{OUT} = 250 \text{ mA}$

表4. 参考设计3的材料清单

数量	标识	产品型号	制造厂商	值	封装	描述
1	U1	ADP2300	Analog Devices	700 kHz	6引脚TSOT	电流模式调节器
1	L1	LPS4414-822	Coilcraft	8.2 μH	4.3 mm \times 4.3 mm \times 1.4 mm	初级电源电感
1	C_{IN}	C2012X5R1C475K	TDK	4.7 $\mu\text{F}/16 \text{ V}/\text{X5R}$	0805	MLCC/ V_{IN} 至GND输入电容
1	C_{IN2}	C3216X7R1E225K	TDK	2.2 $\mu\text{F}/25 \text{ V}/\text{X7R}$	1206	MLCC/ V_{IN} 至 V_{OUT} 电容
2	C_{OUT}	C3216X7R1C106M	TDK	10 $\mu\text{F}/16 \text{ V}/\text{X5R}$	1206	MLCC/输出电容
1	C_{BST}	C0805C104K5RACTU	Kemet	100 nF/50 V/X7R	0805	电荷泵电容
1	D_S	B0530W	Diodes, Inc	肖特基势垒	SOD-123	电源开关
1	R_{FB1}	E96 1%容差	Vishay	14.7 k Ω		电阻反馈分压器
1	R_{FB2}	E96 1%容差	Vishay	2.8 k Ω		电阻反馈分压器

参考设计4: $5 V_{IN}$, $-5 V_{OUT}$, $I_{OUT} = 250 \text{ mA}$

表5. 参考设计4的材料清单

数量	标识	产品型号	制造厂商	值	封装	描述
1	U1	ADP2300	Analog Devices	700 kHz	6引脚TSOT	
1	L1	LPS3015-472	Coilcraft	4.7 μH	3 mm \times 3 mm \times 1.5 mm	初级电源电感
2	C _{IN}	C2012X5R1C475K	TDK	4.7 $\mu\text{F}/16 \text{ V}/\text{X5R}$	0805	MLCC/ V_{IN} 至GND输入电容
1	C _{IN2}	C2012X5R1C475K	TDK	4.7 $\mu\text{F}/16 \text{ V}/\text{X5R}$	0805	MLCC/ V_{IN} 至 V_{OUT} 电容
2	C _{OUT}	C3216X7R1C106M	TDK	10 $\mu\text{F}/16 \text{ V}/\text{X5R}$	1206	MLCC/输出电容
1	C _{BST}	C0805C104K5RACTU	Kemet	100 nF/50 V/X7R	0805	电荷泵电容
1	D _S	B0530W	Diodes, Inc	肖特基势垒	SOD-123	电源开关
1	R _{FB1}	E96 1%容差	Vishay	14.7 k Ω		电阻反馈分压器
1	R _{FB2}	E96 1%容差	Vishay	2.8 k Ω		电阻反馈分压器