

AD7190、AD7192、AD7193、AD7194和AD7195的零延迟模式

作者: Mary McCarthy 和 Adrian Sherry

简介

以上列出的ADC为内置PGA的超低噪声、24位Σ-Δ模数转换器。这些产品包括一个数字滤波器，是转换器主要部分之一。该滤波器有多种配置方式，采用其中之一时，滤波器工作时不存在Σ-Δ ADC常见的建立时间延迟。本应用笔记将介绍这种模式，并与同样存在于这类ADC中的传统的滤波方式进行比较。

零延迟模式

这类ADC提供了一种选项，可将滤波器置于零延迟模式或单周期建立模式。在该模式下，ADC输出周期始终等于滤波器建立时间。因此，无论转换器是否以单通道进行转换，还是输入通道是否周期性变化，ADC的输出数据速率始终相同。

只需将Mode寄存器中的SINGLE位设为1，ADC即工作于零延迟模式。

本应用笔记中讨论的ADC有两种滤波器类型：sinc³滤波器和sinc⁴滤波器(可通过Mode寄存器中的SINC3位选择)。

在零延迟模式下，输出数据速率等于

$$f_{ADC} = f_{CLK} / (3072 \times FS[9:0])$$

以上针对sinc³滤波器

$$f_{ADC} = f_{CLK} / (4096 \times FS[9:0])$$

以上针对sinc⁴滤波器

其中：

f_{CLK} 为主时钟频率(标称值4.92 MHz)。

FS[9:0]为Mode寄存器FS9位至FS0位中的码的十进制等效值。

这是斩波禁用时输出数据速率的计算公式。请注意，除非另有说明，本应用笔记假设禁用斩波。

两种情况下，建立时间均等于

$$t_{SETTLE} = 1/f_{ADC}$$

以上针对sinc³或sinc⁴滤波器。

表1和表2列出了一些使用sinc³和sinc⁴滤波器时不同FS值对应的输出数据速率。

表1. 输出数据速率及相应建立时间示例(Sinc⁴滤波器)

FS[9:0]	输出数据速率(Hz)	建立时间(ms)
480	2.5	400
96	12.5	80
80	15	66.6
12	100	10
5	240	4.17
1	1200	0.83

表2. 输出数据速率及相应建立时间示例(Sinc³滤波器)

FS[9:0]	输出数据速率(Hz)	建立时间(ms)
480	3.3	300
96	16.7	60
80	20	50
16	100	10
5	320	3.125

通道变更

图1所示为在启用零延迟模式时ADC对通道变更的响应。从图1可以看出，通道A和通道B的转换时间是相同的。从通道A切换至通道B时并未导致延迟增加。

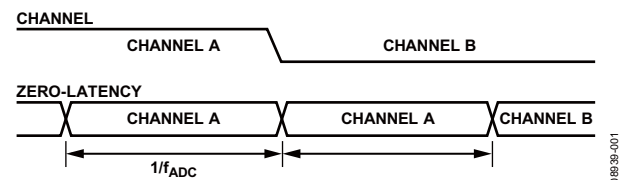


图1. 通道变更(零延迟模式)

所选输入端上的模拟输入阶跃变化

如果模拟输入电压发生阶跃变化，则ADC无法检测到该变化，且会继续输出所有转换。有可能下一次转换不会完全反映模拟输入的变化，因为阶跃变化后必须经过完整的建立过程(见图2)。这种情况下，完全反映模拟输入变化的是通道变更之后的第二次转换。因此，零延迟并不能确保所有转换均得到完全建立。

SYNC引脚可用于避免此类含有来自旧模拟输入和新模拟输入间的采样的中间转换。将SYNC设置为低电平会重置滤波器和调制器。当SYNC返回高电平时，调制器和滤波器开始对新的模拟输入进行采样。因此，下一次转换可以完全反映新的模拟输入。

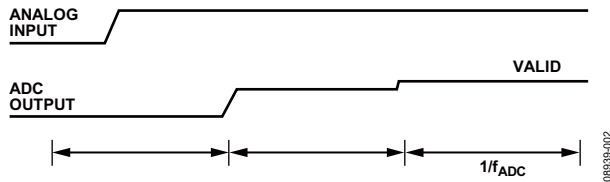


图2. 异步模拟输入阶跃变化(零延迟)

滤波器频率响应

滤波器的陷波由FS[9:0]位中的值以及所选滤波器类型(sinc³或sinc⁴，启用/禁用斩波)决定。例如，若FS[9:0]等于96，斩波被禁用且选择sinc⁴滤波器，则当启用零延迟模式时，输出数据速率等于12.5 Hz。当禁用零延迟模式时，输出数据速率等于50 Hz。两种情况下，滤波器响应相等，第一个陷波出现在50 Hz，后续陷波为50 Hz的倍数。可见，启用零延迟模式会改变输出数据速率，但不改变滤波器响应。因此，对于给定频率响应，当启用零延迟模式时，输出数据速率要低3倍(sinc³滤波器)或4倍(sinc⁴滤波器)。

噪声

均方根噪声由FS[9:0]位中的值以及所选滤波器类型决定。当FS[9:0]等于1023且选择sinc⁴滤波器时，AD7190的均方根噪声等于8.5 nV。启用零延迟模式时，上述条件下的输出数据速率等于1.17 Hz。禁用零延迟模式时，输出数据速率等于4.7 Hz。因此，对于给定均方根噪声，与禁用零延迟模式时相比，ADC在启用零延迟模式时的输出数据速率较低。

当启用和禁用零延迟两种模式下的输出数据速率相同时，均方根噪声是否存在差异呢？启用零延迟时均方根噪声较高。例如，若禁用零延迟模式，当输出数据速率为50 Hz且增益设为128时，AD7190的均方根噪声为28 nV(sinc⁴滤波器，禁用斩波)。这就相当于18.5位无噪声(峰峰值)分辨率。若启用零延迟模式且输出数据速率设为50 Hz，均方根噪声通常为55 nV(增益=128，sinc⁴滤波器，禁用斩波)。这就相当于17.5位无噪声分辨率。因此，对于相同的输出数据速率，启用零延迟模式时，均方根噪声约高2倍。

默认模式

为了比较ADC在启用和禁用零延迟两种模式下的运行情况，本节讨论默认工作模式(即禁用零延迟)。

当零延迟模式被禁用，且单通道转换，输出数据速率(f_{ADC})等于

$$f_{ADC} = f_{CLK} / (1024 \times FS[9:0])$$

其中：

f_{CLK} 为主时钟频率(标称值4.92 MHz)。

FS[9:0]为Mode寄存器FS9位至FS0位中的码的十进制等效值。

这是禁用斩波时输出数据速率的计算公式。请注意，除非另有说明，本应用笔记假设禁用斩波。

如果模拟输入是连续的，单通道转换时，数字滤波器每 $1/f_{ADC}$ 会生成一次可完全反映模拟输入的转换。ADC使用采样点，通过N次转换窗口来生成一次转换(N为sinc滤波器的阶数)。表3和表4列出了一些使用sinc³和sinc⁴滤波器时不同FS值对应的数据输出速率。

表3. 输出数据速率及相应建立时间示例(Sinc⁴滤波器)

FS[9:0]	输出数据速率(Hz)	建立时间(ms)
480	10	400
96	50	80
80	60	66.6
48	100	40
12	400	10
5	960	4.17
1	4800	0.83

表4. 输出数据速率及相应建立时间示例(Sinc³滤波器)

FS[9:0]	输出数据速率(Hz)	建立时间(ms)
480	10	300
96	50	60
80	60	50
48	100	30
16	300	10
5	960	3.125

如果模拟输入或增益发生变化，则滤波器无法利用来自前次转换的信息来生成当前转换。数字滤波器需要清除和加载与新模拟输入相关的信息。执行该操作所需时间等于滤波器的建立时间。

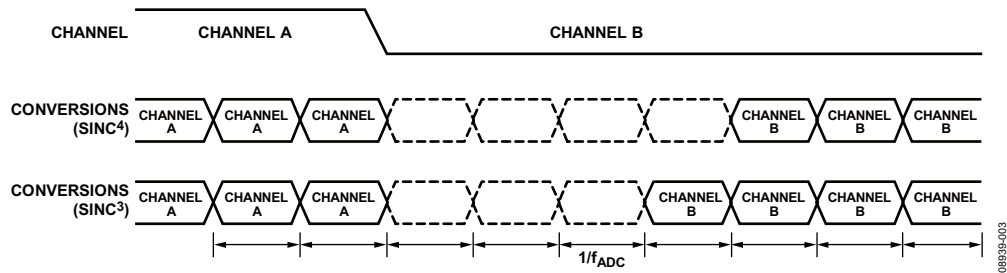


图3. 通道变更(滤波器输出无效)

选择sinc³滤波器时，建立时间等于

$$t_{\text{SETTLE}} = 3/f_{\text{ADC}}$$

选择sinc⁴滤波器时，建立时间等于

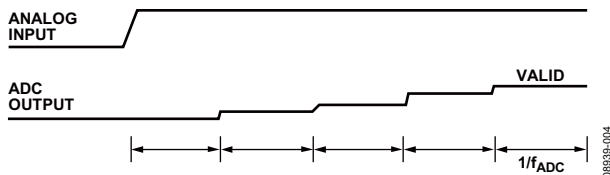
$$t_{\text{SETTLE}} = 4/f_{\text{ADC}}$$

图3展示了ADC在通道变更时的工作情况。

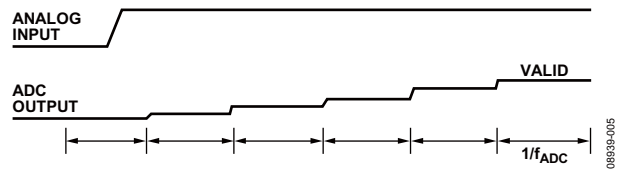
ADC会检测到通道变更或配置变化(增益、输出数据速率等)。发生此类变化时，ADC将在建立时间流逝之后且有有效转换可用时输出下次转换。在此期间，DRDY变为高电平，当有效转换可用时，则返回低电平。可见，ADC仅输出能完全反映模拟输入的转换。

如果通道或配置未发生变化，但模拟输入电压存在阶跃变化，ADC无法检测到该变化。因而会继续输出每次转换。这种情况下存在一些无法完整反映模拟输入电压的中间转换。仅当建立时间流逝之后才可取得完全建立的转换。图4展示了ADC在其模拟输入发生阶跃变化时的工作情况。

虽然中间转换不能完全反映新模拟输入电压，但确实能提供一些有用的信息。它们可显示模拟输入电压发生了变化。在某些工业应用中，比如压力系统，系统必须对此类变化作出快速响应。中间转换表明发生了变化。这就意味着，系统可以在读取数次中间转换后(而无需等到完全建立转换可用时)对该变化作出响应。

图4. 模拟输入电压中的阶跃变化(Sinc⁴滤波器)。

在图4中，阶跃变化与转换过程同步，因此，生成完全建立转换所需时间等于(4/f_{ADC})，因为选择的是sinc⁴滤波器。如果阶跃变化与转换过程不同步，则ADC需要一个额外的转换周期来生成完全建立转换(见图5)。

图5. 异步阶跃变化(Sinc⁴滤波器)

结论

有些系统设计人员更喜欢使用零延迟ADC，因为这种ADC的每次转换结果均完全建立。在单通道和多通道设计中，均可获得恒定输出数据速率，切换通道时不会增加额外延迟。零延迟ADC的不足在于，对于给定的滤波器频率响应，其输出数据速率较低。因此，如果系统要求50 Hz的抑制性能，ADC就需要工作于低于50 Hz的速率之下。类似地，在既定噪声性能下，这类器件的输出数据速率也较低。

禁用零延迟时，在数字滤波器完成建立后，ADC能够工作于更高的输出数据速率之下。这种模式的不足在于，需要额外时间来在通道变更后生成第一次转换。然而，该模式可提高给定频率响应下的输出数据速率。禁用零延迟时，ADC可工作于50 Hz频率下，且仍能提供50 Hz的抑制性能。对于既定噪声性能，这类ADC也可工作于较高的输出数据速率。若禁用零延迟，当通过单个通道连续转换时，对于既定噪声性能或滤波器响应，这类器件可工作于最高输出数据速率下。

注释