

交会图发生器加快模数转换器评估

简介

模数转换器(ADC)的测试过程不但难度大,而且耗费时间。本文描述的交会图发生器提供了一种快速、低成本的ADC评估方式。

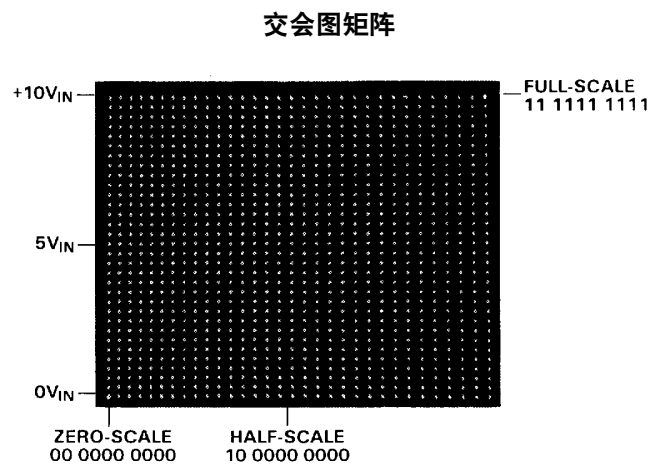
ADC及其测试

模数转换器为模拟输入电压的每个离散值生成一个数字码。数字码的数量为分辨率的函数。例如,8位器件有256个码。分辨率等于满量程模拟电压的1/256。12位转换器有4096个码,分辨率可达满量程电压的1/4096。数字码的数量可以表示为 2^n ,其中, n = 位数。

测试ADC并非易事。现代高分辨率器件对测量设备的速度和精度提出了极高要求。线性度测试需要处理大量数据,而动态测量则要求使用复杂、昂贵的测试仪器。

交会图发生器

交会图发生器提供了一种简单的ADC评估方式。该系统采用基本的测试设备、简单的逻辑和计时装置,兼容任意分辨率的转换器。



上图表示的是10位转换器的点阵场。示意图显示了一个 32×32 的点阵,共1024个点。

DUT是工作于 $6\mu\text{s}$ 额定转换时间的ADC-910。输入为10Hz、0至10V三角波和1MHz时钟脉冲序列。对于这些输入,每个码需要约三次转换。

测试电路(见图1)由两个数模转换器(DAC)构成,对经数字化的信息进行重构并以点阵格式显示数据(见矩阵图)。这种格式允许用户实时查看整个传递函数。

矩阵中的每个点代表一个数字码。在显示出来的矩阵中,失码或窄码表示为失点或模糊点。

这种测试方法会产生四类数据:

1. 失码的识别
2. 动态响应(转换速度)
3. 转换器码宽
4. 系统噪声

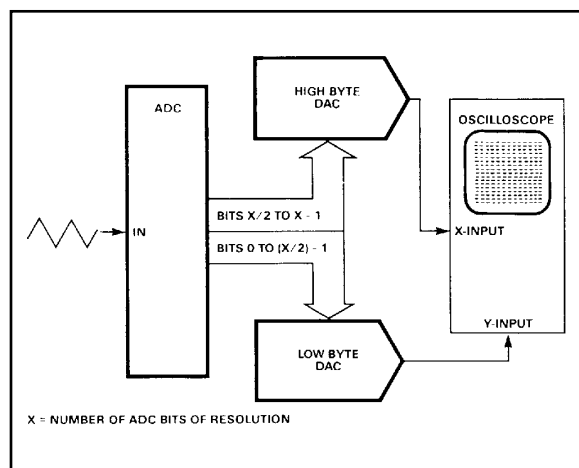
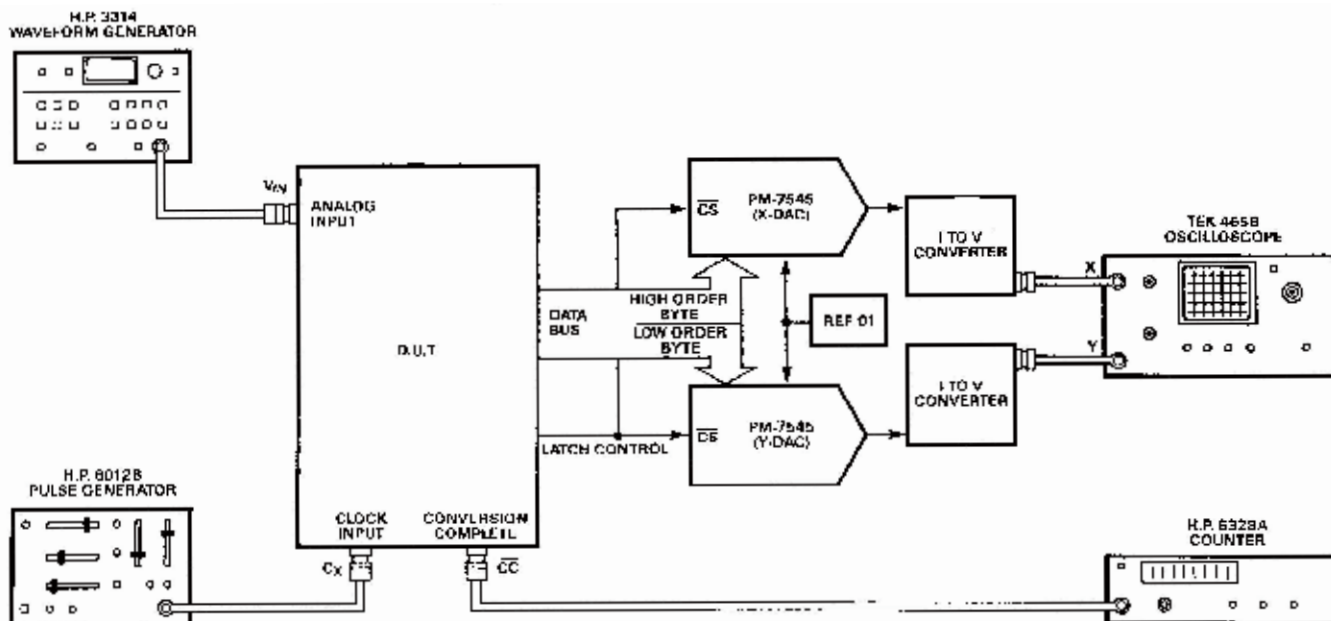


图1. 框图



如上图所示,失码和窄码在阵列中表现为弱点或缺失点,十分清楚。

这种情况下,当转换速度超过ADC的容量时,即可观察到失码。



交会图测试设置如上所示。所需设备为：波形发生器、脉冲发生器(用作外部时钟)、具有X-Y模式的示波器和频率计数器或第二个示波器(用于确定时钟频率和转换时间)。ADC配置为自由运行(连续转换)模式。将一个输入三角波和时钟应用于ADC(见时序图)。ADC执行一次转

换并将数据传至数据总线。然后将数据分成高阶字节和低级字节，并通过锁存控制线路锁存至DAC。在电流转换为电压后，DAC输出驱动示波器(高阶驱动X输入，低级驱动Y输入)，结果形成点阵场。

图2. 框图

失码

当某些数字码缺失或丢失时，会出现一种转换器故障。在系统级应用中，失码会导致严重的问题。这些失码可看成点阵场中的孔。

动态测试

转换速度可通过交会图发生器进行测量。将一个慢速三角波加在ADC输入端。调节该波形的电压，将扫描限定在略低于零电平至略高于满量程的范围之内。还应选择三角波测试频率，以使模拟输入在转换器的转换时间内保持在1/2 LSB之内。然后提高转换时钟频率，直至转换码(阵列中的点)首次开始丢失。利用一个频率计数器来确定时钟频率和转换时间。

也可使用第二个示波器，对ADC的转换完成线路进行监控，以直接确定最小转换时间。

码宽

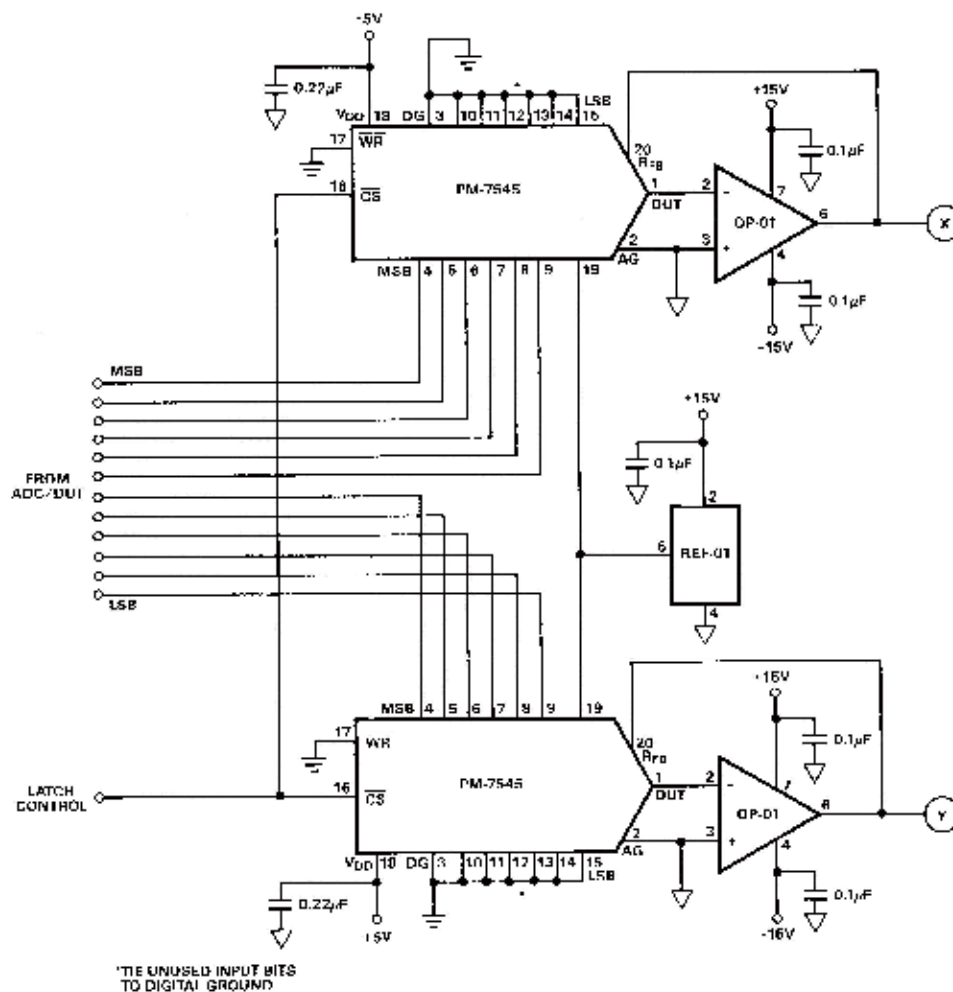
码宽也称为差分非线性度，是测量转换器量化频段宽度的一项指标。每个频段或码步(codestep)都有一个有限值。在慢速扫描输入电压时，每个码值都会发生几次转换。由于转换次数取决于码宽，因此，短码产生的转换次数较少。矩阵中各个点的亮度为转换次数及码宽的直接函数。因此，较淡的点表示窄码和较高的差分非线性度。窄码宽如点阵图所示。

的时钟频率(相对于模拟输入)保证了模拟电压在转换期间的变动小于1/2 LSB。

START/CC信号(有时表示为BUSY)由ADC产生,可充当DAC的数据加载脉冲。

幕将同时显示两个、三个或更多点。这表明系统中存在不良噪声,使单个模拟输入电压产生多个输出码。

通过这种测试来检查原型电路可以快速确定噪声电平和噪声源。可以轻松确定旁路电容、中心模拟地和数字信号线路的正确位置,从而加快系统调试进度。



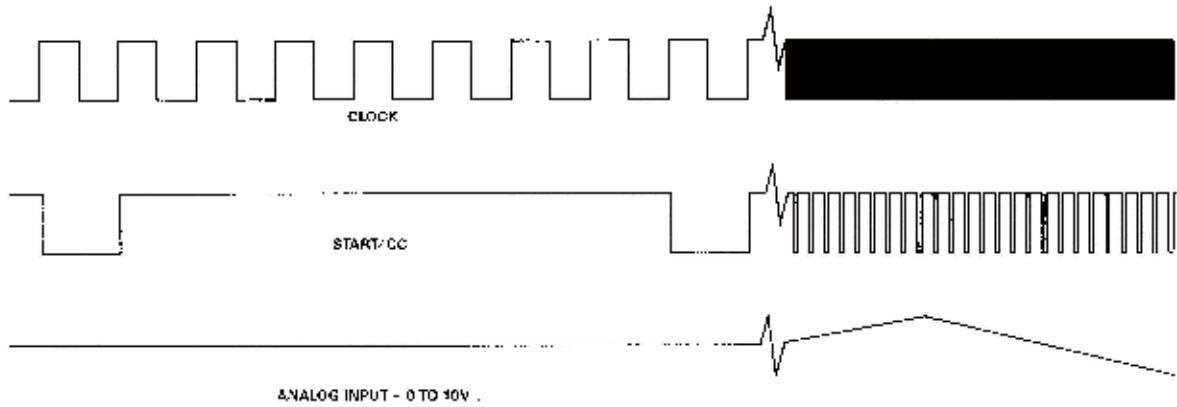
上图所示为10位逐次逼近型转换系统(ADC-910)的典型时序图。模拟输入为一个慢速三角波,扫描范围为转换器的整个输入范围(此处显示为单极性10V范围)。

时钟为转换器提供时基,比输入频率快几个数量级。较高

的时钟频率(相对于模拟输入)保证了模拟电压在转换期间的变动小于1/2 LSB。

START/CC信号(有时表示为BUSY)由ADC产生,可充当DAC的数据加载脉冲。

图3. 原理图



上图所示为10位逐次逼近型转换系统(ADC-910)的典型时序图。模拟输入为一个慢速三角波,扫描范围为转换器的整个输入范围(此处显示为单极性10V范围)。时钟为转换器提供时基,比输入频率快几个数量级。较高

的时钟频率(相对于模拟输入)保证了模拟电压在转换期间的变动小于 $1/2$ LSB。START/CC信号(有时表示为BUSY)由ADC产生,可充当DAC的数据加载脉冲。

图4. 时序图