

Circuits from the Lab™
Reference Circuits

Circuits from the Lab™ reference circuits are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0279.

连接/参考器件

AD9642	14位、250 MSPS模数转换器
ADL5565	6 GHz、超高动态范围差分放大器

集成带通滤波器的高中频采样接收机前端

评估和设计支持

设计和集成文件

[原理图](#)、[布局文件](#)、[物料清单](#)

电路功能与优势

图1中的电路是基于ADL5565超低噪声差分放大器驱动器和AD9642 14位、250 MSPS模数转换器(ADC)的窄带带通接收机前端。

三阶巴特沃兹抗混叠滤波器基于放大器和ADC的性能和接口要求而优化。滤波器网络和其它组件引起的总插入损耗仅有5.8 dB。

整体电路带宽为18 MHz，通带平坦度为3 dB。采用127 MHz模拟输入时，测量得到信噪比(SNR)和无杂散动态范围(SFDR)分别为71.7 dBFS和92 dBc。采样频率为205 MSPS，因此中频输入信号定位于102.5 MHz和205 MHz之间的第二奈奎斯特频率区域。

电路描述

该电路接受单端输入并使用宽带宽(3 GHz) Mini-Circuits TC2-1T 1:2变压器将其转换为差分信号。6 GHz差分放大器ADL5565以6 dB的增益工作时，差分输入阻抗为200 Ω；以12 dB的增益工作时，差分输入阻抗为100 Ω。它还提供15.5 dB的增益选项。

ADL5565是AD9642的理想驱动器，通过带通滤波器可在ADC中实现全差分架构，提供良好的高频共模抑制，同时将二阶失真产物降至最低。根据输入连接的不同，ADL5565提供6 dB或12 dB的增益。本电路使用12 dB的增益来补偿滤波器网络和变压器的插入损耗(约5.8 dB)，总信号增益为5.5 dB。

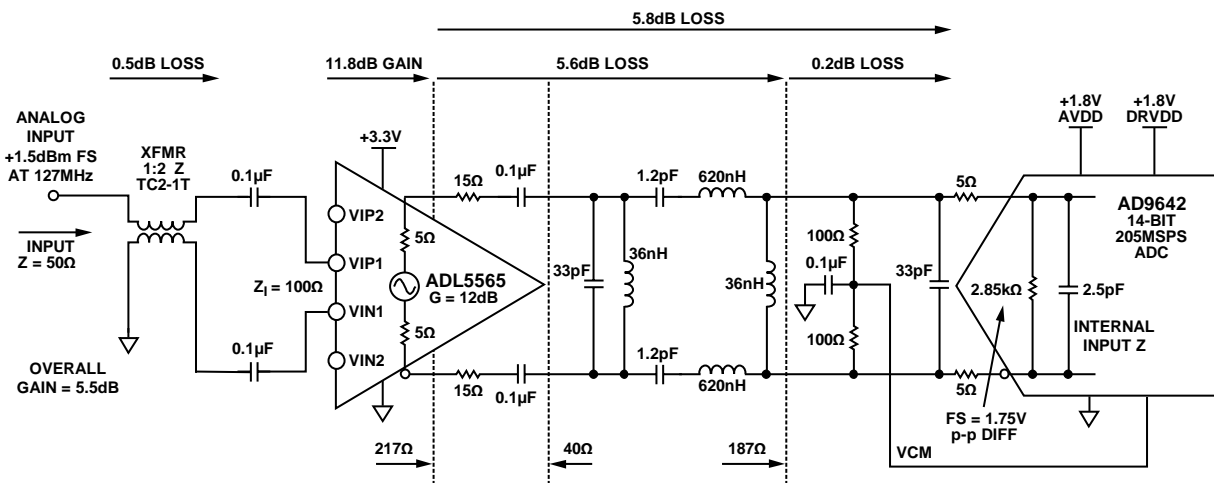


图1. 14位、250 MSPS宽带接收机前端(原理示意图: 未显示所有连接和去耦)
增益、损耗和信号电平在127 MHz输入频率下测得

Rev. 0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113 ©2012 Analog Devices, Inc. All rights reserved.

1.5 dBm的输入信号在ADC输入端产生1.75 V p-p满量程差分信号。

抗混叠滤波器是采用标准滤波器设计程序设计出的三阶巴特沃兹滤波器。选择巴特沃兹滤波器是因为它具有通带平坦度。三阶滤波器产生的交流噪声带宽噪声比为1.05，可以借助多款免费滤波器程序进行设计，例如Nuhertz Technologies Filter Free或Quite Universal Circuit Simulator (Qucs) Free Simulation等。

为了实现最佳性能，ADL5565应载入200 Ω的净差分负载。15 Ω串联电阻将滤波器电容与放大器输出隔离开，100 Ω电阻与下游阻抗并联，当加入30 Ω串联电阻时可产生217 Ω的净负载阻抗。

5 Ω电阻与ADC输入串联，将内部开关瞬变与滤波器 and 放大器隔离开。

2.85 kΩ输入阻抗由可通过AD9642网页上下载的电子表格确定。只需使用目标中频中心频率的并联跟踪模式值。电子表格同时给出实值与虚值。

三阶巴特沃兹滤波器采用源阻抗(差分)为200 Ω、负载阻抗(差分)为200 Ω、中心频率为127 MHz和3 dB带宽为20 MHz设计而成。标准滤波器设计程序计算出的值如图1所示。由于需要较大的串联电感，1.59 μH的电感被降为620 nH，并且0.987 pF的电容按比例提高到2.53 pF，因此保持127 MHz的谐振频率不变，使元件值更实际

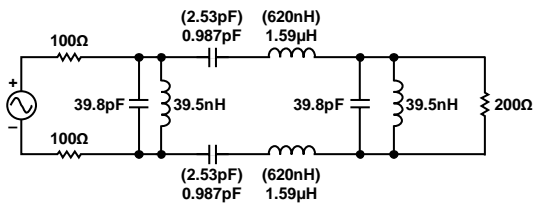


图2. 开始三阶差分巴特沃兹滤波器的设计，
 $Z_s = 200 \Omega$, $Z_L = 200 \Omega$, $F_c = 127 \text{ MHz}$, $B_w = 20 \text{ MHz}$

第二并联电容的值减去ADC的2.5 pF内部电容，得到37.3 pF的值。该电路中，电容位于ADC附近，以减少/吸收电荷反冲。

为最终滤波器无源元件选择的值(经实际电路寄生效应调整后)显示在图1中。表1总结了系统的测量性能，其中3 dB带

宽为18 MHz，以127 MHz为中心。网络的总插入损耗约为5.8 dB。图3所示为频率响应；图4所示为SNR和SFDR性能。

表1. 电路的测定性能

性能规格: -1 dBFS ($F_S = 1.75 \text{ V p-p}$), 采样速率 = 205 MSPS	最终结果
中心频率	127 MHz
通带平坦度(118 MHz至136 MHz)	3 dB
SNRFS (127 MHz)	71.7 dBFS
SFDR (127 MHz)	92 dBc
H2/H3 (127 MHz)	93 dBc/92 dBc
总增益(127 MHz)	5.5 dB
输入驱动(127 MHz)	0.5 dBm (-1 dBFS)

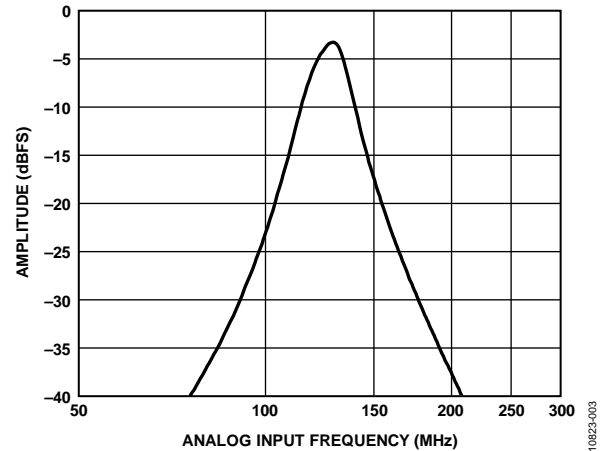


图3. 通带平坦度性能与频率的关系

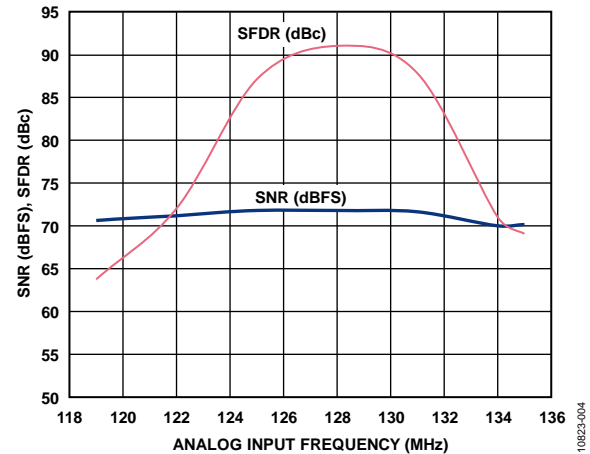


图4. SNR/SFDR性能与频率的关系，采样速率 = 205 MSPS

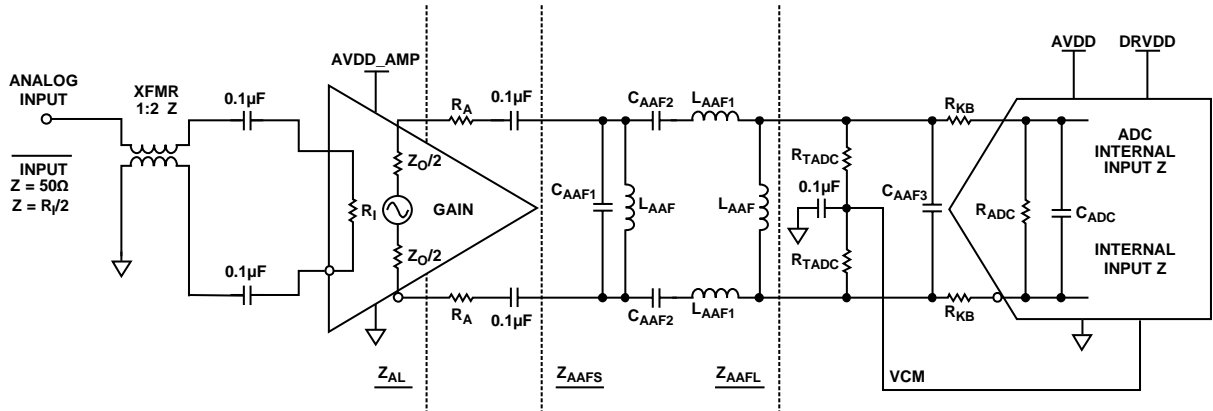


图5. 采用带通滤波器的一般差分放大器/ADC接口

滤波器和接口设计程序

本节介绍放大器/ADC与带通滤波器接口设计的常用方法。为实现最佳性能(带宽、SNR和SFDR)，放大器和ADC应对一般电路形成一定设计限制。

1. 放大器必须参考数据手册推荐的正确直流负载，以获得最佳性能。
2. 放大器与滤波器的负载间必须使用正确数量的串联电阻。这是为了防止通带内的不良信号尖峰。
3. ADC的输入必须通过外部并联电阻降低，并使用正确串联电阻将ADC与滤波器隔离开。此串联电阻也会减少信号尖峰。

图5所示的一般电路适用于大多数高速差分放大器/ADC接口，并作为带通滤波器的基础。此设计方法倾向于利用大多数高速ADC的相对较高输入阻抗和驱动源(放大器)的相对较低阻抗，将滤波器的插入损耗降至最低。

基本设计流程如下：

1. 设置外部ADC端接电阻 R_{TADC} ，使得 R_{TADC} 和 R_{ADC} 的并联组合介于200 Ω和400 Ω之间。
2. 根据经验和/或ADC数据手册建议选择 R_{KB} ，通常介于5 Ω和36 Ω之间。
3. 使用下式计算滤波器负载阻抗

$$Z_{AAFL} = 2R_{TADC} \parallel (R_{ADC} + 2R_{KB})$$

4. 选择放大器外部串联电阻 R_A 。如果放大器差分输出阻抗在100 Ω至200 Ω范围内， R_A 应小于10 Ω。如果放大器输出阻抗为12 Ω或更低， R_A 应介于5 Ω和36 Ω之间。
5. 选择 Z_{AAFL} ，使放大器获得的总负载 Z_{AL} 最适合通过以下公式选择的特定差分放大器：

$$Z_{AL} = 2R_A + Z_{AAFL}$$

6. 使用下式计算滤波器源阻抗

$$Z_{AAFS} = Z_O + 2R_A$$

7. 利用滤波器设计程序或表格，以及源阻抗 Z_{AAFS} 、负载阻抗 Z_{AAFL} 、滤波器类型、带宽和阶数，设计滤波器。实际使用的带宽比应用的通带所需带宽高出10%，以确保频率范围内的平坦度。

经过上述初步计算，须了解电路的下列项目。

1. C_{AAF3} 值必须至少为10 pF，比 C_{ADC} 大数倍。这样可将滤波器对 C_{ADC} 波动的敏感度降至最低。
2. Z_{AAFL} 与 Z_{AAFS} 之比不可高于约7，使滤波器在大多数滤波器表和设计程序的限值内。
3. C_{AAF1} 值必须至少为5 pF，以尽可能降低对寄生电容和元件波动的敏感度。
4. 电感 L_{AAF} 必须为合理值，至少为数nH。
5. C_{AAF2} 和 L_{AAF1} 必须为合理值。有时电路仿真器会使这些值太低或太高。为使这些值更合理，只需保持同样的谐振频率并将这些值与更好的标准值元件相比。

在某些情况下，滤波器设计程序可提供一个以上独特解决方案，特别是对于更高阶滤波器。应始终选择采用最合理元件值组合的解决方案。另外应选择结束于分流电容的配置，以便分流电容与ADC输入电容组合。

电路优化技术和权衡

本接口电路内的参数具有高相互作用性；因此优化电路的所有关键规格(带宽、带宽平坦度、SNR、SFDR和增益)几乎不可能。不过，通过变更 R_A 和 R_{KB} ，可以最大程度地减少通常发生于带宽响应内的信号尖峰。

R_A 值也会影响SNR性能。更大值在降低带宽峰化的同时倾向略微提高SNR，因为驱动ADC满量程需要更高信号电平。

选择ADC输入端的 R_{KB} 串联电阻以尽量减少任何残余电荷注入(从ADC内部采样电容)造成的失真。增加此电阻也倾向减少带内的信号尖峰。

不过，增加 R_{KB} 会增加信号衰减，因此放大器必须驱动更大信号才能填充ADC的输入范围。

为优化中心频率，通带特性、串联电容、 C_{AAF2} 可在小范围内变动。

ADC的输入端接电阻 R_{TADC} 通常选择为使净ADC输入阻抗介于200 Ω 和400 Ω 之间，是大多数放大器的典型特性负载值。选择的数值太高或太低都可能对放大器的线性度造成不利影响。

上述因素的权衡可能有些困难。本设计中，每个参数权重相等；因此所选值代表了所有设计特征的接口性能。某些设计中，根据系统要求，可能会选择不同的值，以便优化SFDR、SNR或输入驱动电平。

本设计的SFDR性能取决于两个因素：放大器和ADC接口元件值，如图1所示。

请注意，本设计中的信号与0.1 μF 电容进行交流耦合，以阻挡放大器、其端接电阻和ADC输入之间的共模电压。有关共模电压的更多信息，请参阅AD9642数据手册。

无源组件和PCB寄生效应考虑

该电路或任何高速电路的性能都高度依赖于适当的印刷电路板(PCB)布局，包括但不限于电源旁路、受控阻抗线路(如需要)、元件布局、信号布线以及电源层和接地层。高速ADC和放大器PCB布局的详情请参见指南MT-031和MT-101。此外，请参考CN-0227和CN-0238。

对于滤波器内的无源元件，使用低寄生表面贴装电容、电感和电阻。所选电感来自Coilcraft 0603CS系列。滤波器使用的表贴电容为5%、C0G、0402型，以确保稳定性和精度。

系统的完整文档请参见[CN-0279设计支持包](#)

常见变化

AD9643是AD9642的双通道版本。

如需较低的功耗和带宽，还可使用ADA4950-1和/或ADL5561/ADL5562。这些元件与之前列举的单通道元件引脚兼容。

电路评估与测试

本电路使用修改的AD9642-250EBZ电路板和基于HSC-ADC-EVALCZ FPGA的数据采集板。这两片板具有对接高速连接器，可以快速完成设置并评估电路性能。修改的AD9642-250EBZ板包括本笔记所述的评估电路，HSC-ADC-EVALCZ数据采集板与VisualAnalog®评估软件一起使用，此外还使用SPI控制器软件来适当控制ADC并采集数据。AD9642-250EBZ板的原理图、BOM和布局请参见User Guide UG-386。CN-0279设计支持包中的readme.txt说明了对标准AD9642-250EBZ板做出的修改。应用笔记AN-835详细说明了如何设置硬件和软件，以运行本电路笔记所述的测试。

了解详情

CN-0279 Design Support Package:

<http://www.analog.com/CN0279-DesignSupport>

UG-386 User Guide, Evaluating the AD9642/AD9634/AD6672 Analog-to-Digital Converters

Arrants, Alex, Brad Brannon and Rob Reeder, AN-835
Application Note, *Understanding High Speed ADC Testing and Evaluation*, Analog Devices.

Ardizzoni, John. *A Practical Guide to High-Speed Printed-Circuit-Board Layout*, *Analog Dialogue* 39-09, September 2005.

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

Quite Universal Circuit Simulator

Nuhertz Technologies, Filter Free Filter Design Program

Reeder, Rob, *Achieve CM Convergence between Amps and ADCs*, *Electronic Design*, July 2010.

Reeder, Rob, *Mine These High-Speed ADC Layout Nuggets For Design Gold*, *Electronic Design*, September 15, 2011.

Rarely Asked Questions: *Considerations of High-Speed Converter PCB Design, Part 1: Power and Ground Planes*, November 2010.

Rarely Asked Questions: *Considerations of High-Speed Converter PCB Design, Part 2: Using Power and Ground Planes to Your Advantage*, February 2011.

Rarely Asked Questions: *Considerations of High-Speed Converter PCB Design, Part 3: The E-Pad Low Down*, June 2011.

数据手册和评估板

AD9642 Data Sheet

ADL5565 Data Sheet

Circuit Evaluation Board (AD9642-250EBZ)

Standard Data Capture Platform (HSC-ADC-EVALCZ)

修订历史

2012年7月—修订版0：初始版

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab circuits are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.

©2012 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.
CN10823sc-0-7/12(0)

