

**Circuits from the Lab<sup>®</sup>**  
Reference Designs

*Circuits from the Lab<sup>®</sup> reference designs are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit [www.analog.com/CN0247](http://www.analog.com/CN0247).*

### 连接/参考器件

AD7091R	超低功率、12位、1 MSPS ADC
AD8031	2.7 V、800 $\mu$ A、80 MHz轨到轨输入/输出 单路放大器

## 12位、1 MSPS、单电源、低功耗数据采集系统

### 评估和设计支持

#### 电路评估板

[AD7091R评估板\(EVAL-AD7091RSDZ\)](#)

[系统演示平台\(EVAL-SDP-CB1Z\)](#)

#### 设计和集成文件

[原理图、布局文件、物料清单](#)

### 电路功能与优势

图1中的电路是超低功耗数据采集系统，采用12位、1 MSPS SAR ADC **AD7091R**和运算放大器驱动器**AD8031**，电路的总功耗低于5 mW，采用3 V单电源供电。

所选器件的低功耗和小封装尺寸使得这种组合成为业界领先的便携式电池供电系统解决方案，在这种系统中功耗、成本和尺寸极为关键。

当 $V_{DD}$ 引脚为3 V时，**AD7091R**的电源电流典型值仅为350  $\mu$ A，远低于目前市场上的任何ADC竞争产品。这意味着典型功耗约为1 mW。

**AD8031**仅需800  $\mu$ A的电源电流，电源电压为3 V时的典型功耗为2.4 mW，在10 kHz模拟输入信号下以1 MSPS的速率进行采样时，系统总功耗低于5 mW。

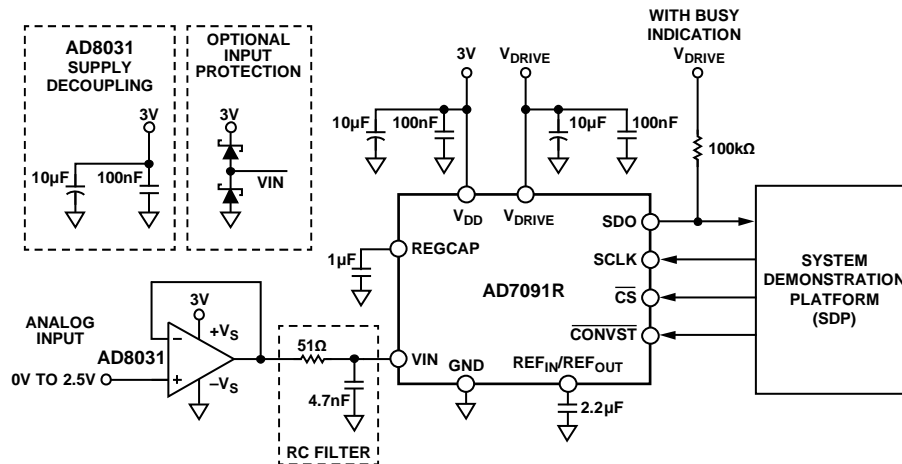


图1. 集成驱动器的12位、1 MSPS低功耗ADC(原理示意图：未显示所有连接)

#### Rev. B

Circuits from the Lab<sup>®</sup> reference designs from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

## 电路描述

针对模拟信号，大多数SAR ADC需要合适的输入缓冲器以获得最佳性能。当内部采样保持开关从保持切换到采样时，缓冲器可将信号源与ADC输入产生的瞬变相互隔离。驱动ADC的缓冲器必须从该瞬变中恢复，并在ADC采集时间之内建立至所需精度。这在信号源具有高阻抗，并且低失真和高信噪比极为关键的应用中尤为重要。因此，选择合适的缓冲器运算放大器便成为该设计中极为重要的一个环节。

AD7091R是一款12位、快速、超低功耗、单电源供电ADC，集成2.5 V内部基准电压源。该器件可采用2.7 V至5.25 V电源供电。AD7091R的吞吐速率可达1 MSPS。当输入信号为10 kHz、采样速率为1 MSPS时，该器件的总功耗约为2.3 mW。

在无需1 MSPS采样频率的应用中，这一数字将下降，因为AD7091R的功耗与吞吐速率成正比，如表1所示。

可通过降低转换器的吞吐速率而进一步降低功耗。表1显示当电源为3 V且器件工作在普通模式下，AD7091R的典型功耗与吞吐速率的关系。

表1表示在省电模式下可减少的功耗。当AD7091R工作在较低的吞吐速率时，省电模式对于大幅度降低电源需求极为有效。

AD7091R采用小型3 mm×2 mm、10引脚LFCSP或3 mm×5 mm、10引脚MSOP封装。两款封装与同类竞争解决方案相比，大幅度节省了空间。

AD8031是一款低功耗轨到轨输入/输出运算放大器，是驱动AD7091R合适的放大器。AD8031采用2.7 V至12 V电源供电，支持通过一个供电轨驱动两个IC。AD8031带宽为80 MHz，压摆率为30 V/μs，达到0.1%精度的建立时间为125 ns。

当采用单电源工作时，AD8031的输出可达负供电轨的20 mV以内。若要达到0 V输入的线性度，则AD8031需要一个额外的负电源(参考指南MT-035)。

表1. AD7091R在3 V、普通模式下的典型功耗与吞吐速率的关系

模式	I <sub>DD</sub>	I <sub>DRIVE</sub>	I <sub>AMP</sub> (μA)	总电流(μA)	总功耗(mW)
省电	550 nA	36 nA	766	767	2.3
静态(上电、输入接地、无时钟)	21 μA	81 nA	766	787	2.4
工作(上电、10 kHz输入、1 MSPS采样)	368 μA	406 μA	766	1540	4.6
工作(上电、输入接地、1 MSPS采样)	344 μA	35 μA	766	1145	3.4
工作(上电、输入接地、1 KSPS采样)	57.8 μA	18.9 μA	766	843	2.5

注意，采样时转换开始脉冲宽度 = 20 ns，V<sub>DD</sub> = V<sub>DRIVE</sub> = 3 V。

图1显示了简化电路图。使用100 nF和10 μF陶瓷电容可对IC电源引脚实现良好的接地去耦。将这些电容放置于尽可能靠近两个IC的电源引脚的位置。

切记，该ADC的模拟输入信号不能超过供电轨300 mV以上。如果信号超过此电平，内部ESD保护二极管将呈正偏，并开始向基板内传导电流。在不会导致不可恢复的器件损坏的条件下，二极管的最大导通电流为10 mA。可通过在VIN和AD7091R的电源供电轨之间连接一对肖特基二极管达到保护的作用，如指南MT-036中所描述。

AD7091R集成了一个内部2.5 V基准电压。针对REF<sub>IN</sub>/REF<sub>OUT</sub>引脚的良好去耦可达到指定的性能。REF<sub>IN</sub>/REF<sub>OUT</sub>电容的典型值为2.2 μF。注意高于内部基准源电压的外部基准电压源同样可以驱动该ADC。

若使用了外部基准电压，则该电压范围必须为2.7 V至V<sub>DD</sub>，并且必须连接REF<sub>IN</sub>/REF<sub>OUT</sub>引脚。调节器旁路(REGCAP)去耦电容的典型值为1 μF。

施加于V<sub>DRIVE</sub>输入的电压控制串行接口的逻辑电平电压。将该引脚连接至逻辑系列的电源电压，该电源电压与AD7091R数字输出相连。可将V<sub>DRIVE</sub>设为1.8 V至V<sub>DD</sub>范围内的值。V<sub>DRIVE</sub>去耦电容的典型值为100 nF，与10 μF并联。

若需忙碌指示功能，可在V<sub>DRIVE</sub>和SDO引脚之间连接一个100 kΩ的上拉电阻。

用于缓冲AD7091R模拟输入的AD8031被配置成一个单位增益缓冲器。在运算放大器的输出级后面连接一个单极点RC滤波器，以降低带外噪声。RC滤波器的截止频率设为660 kHz。然而，根据系统吞吐速率的要求，该参数可能有所不同。对于AD7091R未工作在最大吞吐速率下的系统，可降低滤波器的截止频率。取决于模拟信号的输入幅度和失调，可将AD8031运算放大器配置成提供增益、衰减和电平转换，以匹配ADC模拟输入范围的输入信号摆幅。

图2和图3表示电路的积分非线性(INL)和微分非线性(DNL)曲线。注意INL和DNL低于 $\pm 1$  LSB。

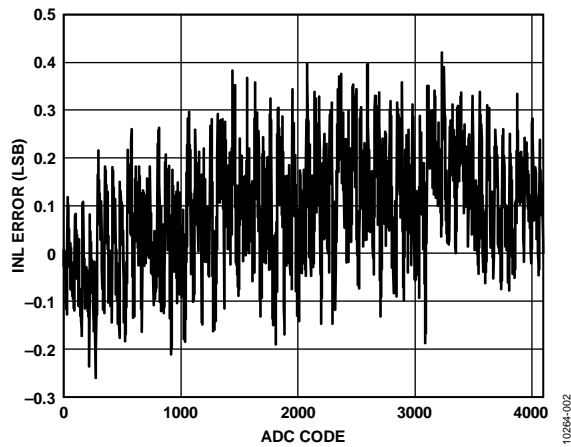


图2. 采样速率为1 MSPS时的INL

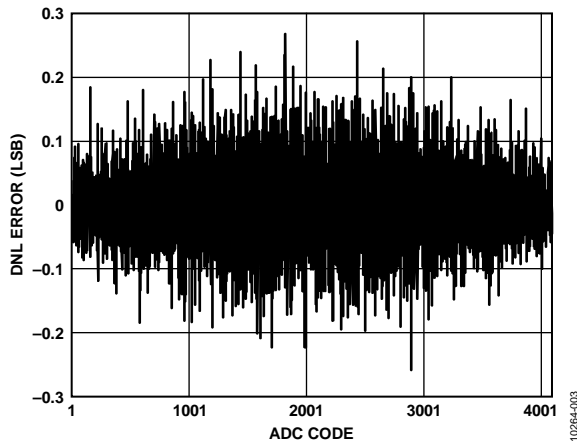


图3. 采样速率为1 MSPS时的DNL

图4表示针对8192个样本计算的FFT数据；采样速率为1 MSPS，模拟输入频率为10 kHz。SNR为70.44 dBFS。

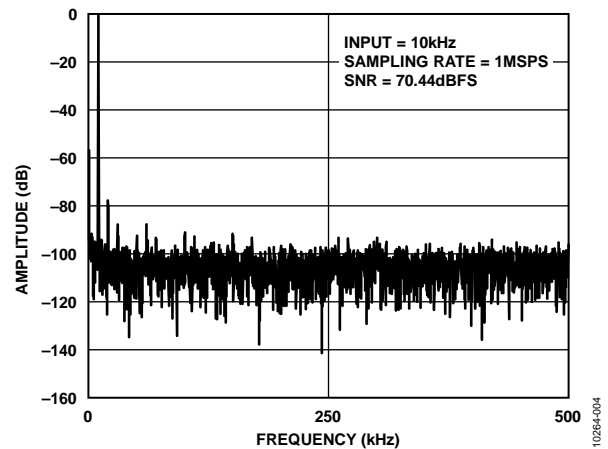


图4. 系统的FFT, 输入=10 kHz, 采样频率=1 MSPS

该电路必须构建在具有较大面积接地层的多层印刷电路板(PCB)上。为实现最佳性能，必须采用适当的布局、接地和去耦技术(请参考指南MT-031、指南MT-101以及CN-0247设计支持包中展示的AD7091R评估板布局)。

根据应用和传感器的具体要求，可以更改AD7091R和AD8031周围的器件值。例如，可配置缓冲器以提供增益和失调，并且RC滤波器的截止频率可根据采样频率和输入频率而变化。

有关完整的文档包，包括原理图、电路板布局以及物料清单(BOM)，请参考<http://www.analog.com/CN0247-DesignSupport>

## 电路评估与测试

为了评估和测试AD7091R与本电路笔记所述电路，我们开发了评估板EVAL-AD7091RSDZ。有关详细的原理图和用户指南，请参考EVAL-AD7091RSDZ文档。图5显示测试设置的功能框图。

## 设备要求

为测试该电路，需要如下设备：

- EVAL-AD7091RSDZ评估板(包括软件和9 V直流壁式电源适配器)
- EVAL-SDP-CB1Z系统演示平台电路板
- 一个低失真信号发生器，如Agilent 81150A或Audio Precision System Two 2322
- 带USB 2.0端口的PC，运行Windows® XP、Windows Vista或Windows 7(32位或64位)
- 电源：9 V直流壁式电源适配器(包括在评估板中，外部3 V / 50 mA直流电源)

## 设置

连接任何硬件之前，确保EVAL-AD7091RSDZ评估板上的连接位置如下：

- LK1：位置A(选择AD8031作为输入缓冲器)
- LK2：位置A(输入J5连接至输入缓冲器)
- LK5：位置A(使能外部 $V_{DRIVE}$ 源)
- LK6：位置B(使能外部 $V_{DD}$ 源)

之后，根据评估板文档中所述连接硬件并安装软件。

## 测试

请参考评估板文档，查看如何运行本电路笔记中所述各种测试的完整描述。

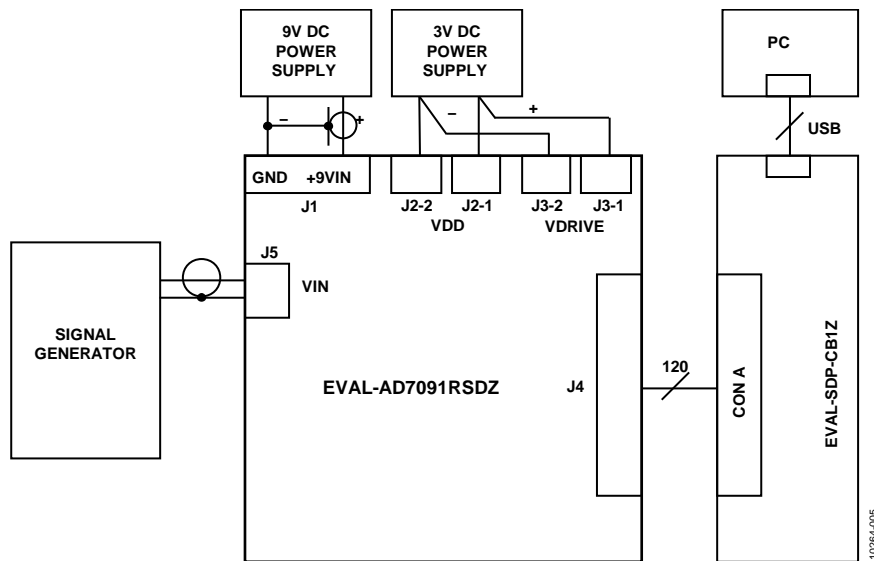


图5. 测试设置功能框图

**了解详情**

CN-0247 Design Support Package:

<http://www.analog.com/CN0247-DesignSupport>

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.

MT-035 Tutorial, *Op Amp Inputs, Outputs, Single-Supply, and Rail-to-Rail Issues*, Analog Devices.

MT-036 Tutorial, *Op Amp Output Phase-Reversal and Input Over-Voltage Protection*, Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.

**数据手册和评估板**

AD7091R Data Sheet and Evaluation Board

System Demonstration Platform (EVAL-SDP-CB1Z)

AD8031 Data Sheet

**修订历史**

**2013年12月—修订版A至修订版B**

更改标题 ..... 1

**2012年10月—修订版0至修订版A**

删除“常见变化”部分 ..... 3

**2012年4月—修订版0：初始版**

(Continued from first page) Circuits from the Lab reference designs are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab reference designs in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab reference designs. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab reference designs are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab reference designs at any time without notice but is under no obligation to do so.

©2012–2013 Analog Devices, Inc. All rights reserved. Trademarks and registered trademarks are the property of their respective owners.  
CN10264sc-0-12/13(B)

