

Circuits from the Lab
Reference Designs

Circuits from the Lab™ reference designs are engineered and tested for quick and easy system integration to help solve today's analog, mixed-signal, and RF design challenges. For more information and/or support, visit www.analog.com/CN0228.

连接/参考器件

ADF4150HV	高压小数N/整数N分频PLL频率合成器
ADP1613	650 kHz/1.3 MHz升压PWM DC-DC开关转换器
ADP150	超低噪声、150 mA CMOS线性调节器

单电源为28 V、高压锁相环(PLL)频率合成器供电

评估和设计支持

电路评估板

[ADF4150HV评估板\(EV-ADF4150HVEB2Z\)](#)

设计和集成文件

[原理图、布局文件、物料清单](#)

电路功能与优势

图1中的高性能PLL频率合成器电路要求为一个倍频程范围(1 GHz至2 GHz)电压控制振荡器(VCO)提供28 V的调谐电压。一个高效的升压转换器可提供该电压，电路采用5 V单电源供电，DC-DC升压转换器未造成相位噪声性能显著下降。

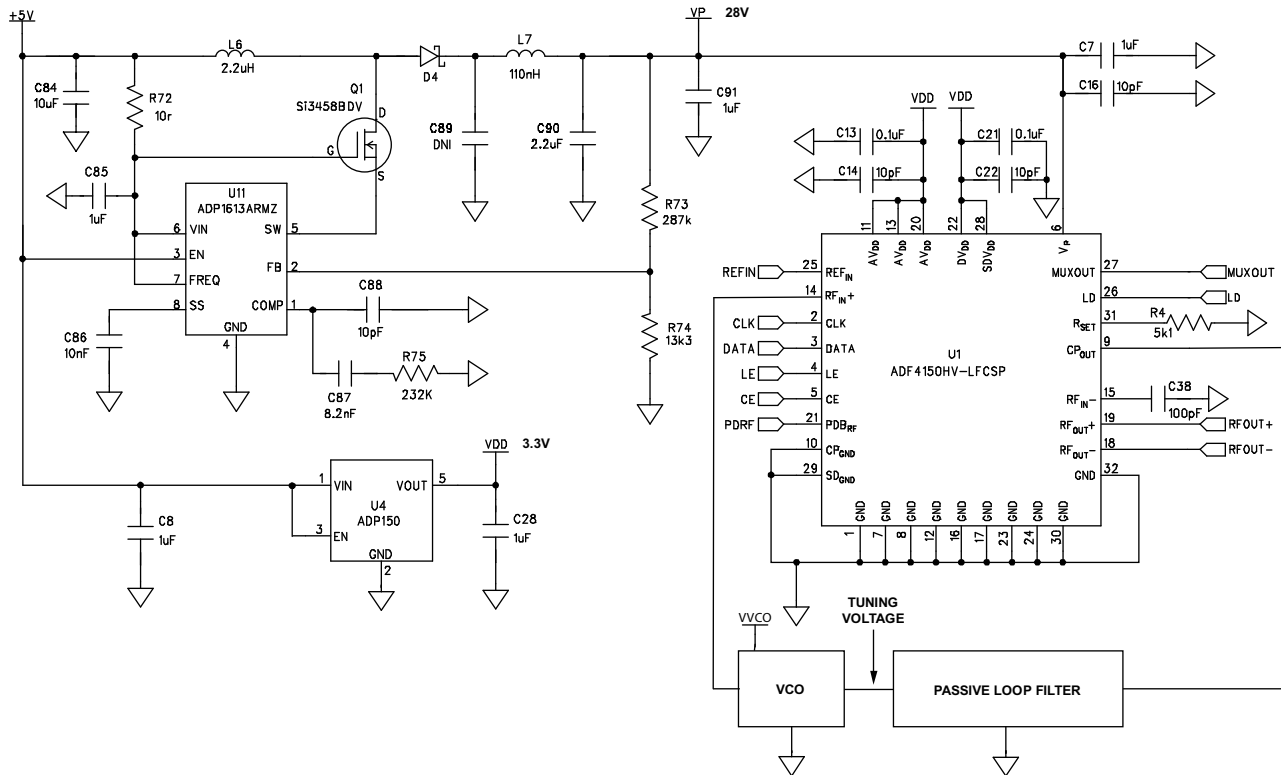


图1. 用于为ADF4150HV提供高压电荷泵电源的升压转换器(简化原理图: 未显示所有连接)

Rev. A

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

该电路针对通过倍频程范围VCO提供宽输出频率范围的PLL而优化。这类VCO要求高调谐电压，以相对较低的电源电压工作的多数系统可能无法提供该电压。

例如，虽然电路中的VCO (Synergy DCYS100200-12)覆盖了1 GHz至2 GHz频段，但要使用全部倍频程范围，则需要0 V至28 V的调谐电压。

该调谐电压有两种提供方式。传统技术采用一个有源环路滤波器，其放大器由高压电源供电。而最佳技术则采用一个高压PLL频率合成器，如**ADF4150HV**，其中，由PLL提供调谐电压，无需使用有源环路滤波器。

尽管两种解决方案都要求高压电源，但**ADF4150HV**无需有源环路滤波器，不但可以减少所需元件数量、降低成本，同时还可减少有源滤波器中放大器存在的失真和相位噪声问题。高压电源连接至**ADF4150HV**电荷泵的VP引脚，无源环路滤波器会使电源上的任何纹波与VCO输入相隔离。

对失真和纹波的敏感度降低后，高效的DC-DC升压转换器就可以从5 V电源产生**ADF4150HV**的电荷泵电源引脚(V_p)所需要的28 V电源。关于PLL供电的完整讨论，请参阅“[PLL的电源管理设计](#)”，《模拟对话》，45-09。

图1所示为一种行业领先的解决方案，采用的是**ADF4150HV**和**ADP1613**升压转换器。升压调节器的电路板总面积只有43 mm²，**ADP1613**采用8引脚MSOP封装。

电路描述

图1所示电路采用的是**ADF4150HV**(一款高压小数N分频PLL IC)和**ADP1613**(一款升压开关转换器)。

电路由连接至**ADP1613**输入端的5 V单电源供电。**ADP150**(一款超低噪声LDO)提供3.3 V V_{DD} 电压，连接至**ADF4150HV**的 AV_{DD} 、 DV_{DD} 和 SDV_{DD} 引脚。

注意，**ADF4150HV**的全部 AV_{DD} 引脚共用公共去耦，数字模块(DV_{DD} 和 SDV_{DD})电源要求独立的去耦电容。

ADP1613是一款DC-DC升压转换器，集成功率开关，最高支持20 V的输出电压。借助额外的外部元件可实现更高的电压。借助650 kHz或1.3 MHz的引脚可选开关频率，可实现卓越的瞬态响应性能，并轻松过滤掉噪声。

ADIsimPower设计工具为设计人员提供了一种根据输入和输出要求决定适当组件的简单方法。图1所示**ADP1613**电路是用可下载的**ADP161x**升压设计工具设计的。工具输入最高效率选项，加上 V_{OUT} 纹波 = 0.2%， V_{OUT} 步长误差 = 1%等高级设置，以及噪声滤波器选项。输入电压设为 $V_{INMIN} = 4.5 V$ ， $V_{INMAX} = 5.5 V$ ，输出电压 = 28 V，输出电流 = 40 mA，环境温度 = 25°C。设计文件包含在CN-0228设计支持包中：www.analog.com/CN0228-DesignSupport。

ADIsimPower设计文件包含物料清单、详细原理图、波特图、效率曲线图、瞬态响应以及建议电路板布局。

ADF4150HV是一款集成高压电荷泵的3.0 GHz小数N分频或整数N分频频率合成器。**ADP1613**提供**ADF4150HV**的高压集成电荷泵电源要求的28 V电压。

频率合成器直接驱动外部宽带VCO，从而无需运算放大器便可实现更高的调谐电压。这可以简化设计，降低成本，同时改善相位噪声，与无源滤波器拓扑相比，有源滤波器拓扑往往会降低相位噪声性能。

在配合倍频程调谐范围VCO使用时，**ADF4150HV**通过板载RF分频器提供超宽带PLL功能。在倍频程调谐范围处于基波频率的情况下，RF分频器提供的整个连续频率范围可向下覆盖低得多的频率。例如，使用一款倍频程范围为1 GHz至2 GHz的VCO(如Synergy DCYS100200-12)，用户可在**ADF4150HV** RF输出端获得62.5 MHz至2 GHz的连续输出频率，如图2所示。宽带输出匹配通过一个与50 Ω电阻并联的27 nH电感实现(有关更多信息，请参阅**ADF4150HV**数据手册)。有了如此宽的输出范围，同样的PLL硬件设计可以为系统中的多个不同硬件平台生成不同频率。

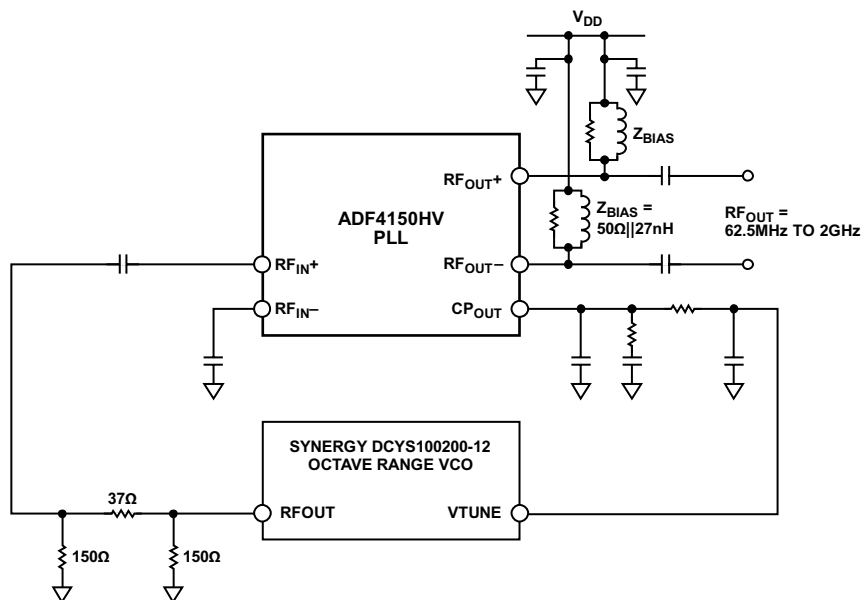


图2. 采用ADF4150HV和倍频程范围VCO的超宽带PLL(简化原理图: 未显示所有连接和去耦)

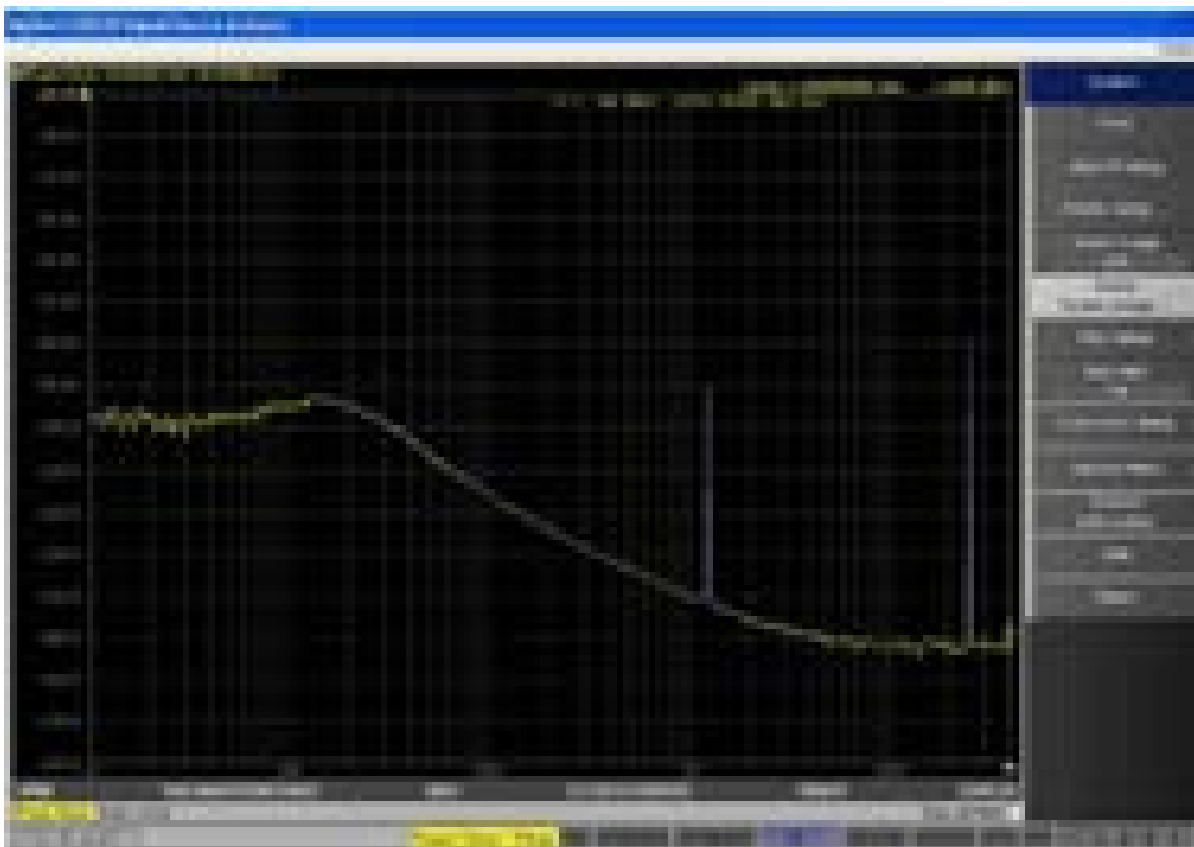


图3. 1.5 GHz输出的频谱

常见变化

该电路中的高压电源可用于需要宽调谐电压范围的微波VCO。

3.3 V电源可以利用ADP150或ADM7150低噪声LDO从5 V电源中获得。许多微波VCO可以用5 V电源供电。

在利用不同的VCO进行设计时，要设计一个相关的环路滤波器，以确保锁相环能正常工作。ADIsimPLL设计工具为设计人员提供了一种根据VCO灵敏度(K_v)、PFD频率、通道间距和其他要求决定适当组件的简单方法。

然而，对于PLL频率合成器电荷泵电源，可以用DC-DC开关转换器代替，但建议选择开关频率高(1 MHz以上)的升压转换器。锁相环的环路滤波器可以减小/抑制升压转换器开关频率造成的杂散。

电路评估与测试

图1所示电路是EV-ADF4150HVEB2Z评估板的一部分。评估板的完整原理图、布局以及物料清单可在以下网址找到：www.analog.com/CN0228-DesignSupport。

评估板上使用的Synergy DCYS100200-12 VCO要求12 V的干净电源，该电源由ADP7104可调低噪声LDO的输出端提供。然而，为了取得优良的输出电压精度，可调LDO的输入电压必须比输出电压至少高1 V，因此，评估板电源设成了超过最小值(13 V)且最接近最小值的标准电压，即15 V。

ADP1613 DC-DC升压转换器的输入电压最高支持5.5 V；因此，在评估板上，该电压限制为5.1 V。这是通过一个5.1 V的齐纳二极管实现的，该二极管以连接至15 V电源的一个300 Ω 电阻偏置。然后，齐纳二极管驱动ADP1613的输入。

ADF4150HV的 V_p 引脚上的28 V电源用图1所示电路产生。

图3所示为用EV-ADF4150HVEB2Z评估板测量的结果，其中使用的是ADP1613升压转换器。

评估软件ADF4150HV系列软件控制着ADF4150HV评估板上的所有功能。有关EV-ADF4150HVEB2Z评估板的说明见UG-483用户指南。

了解详情

CN-0228 Design Support Package: www.analog.com/CN0228-DesignSupport

Austin Harney, Grzegorz Wawrzola, "Power Management Design for PLLs", *Analog Dialogue*, 45-09, September 2011.

Ken Kavanagh, "Boost Supply and High-Voltage DAC Provide Tuning Signals for Antennas and Filters", *Analog Dialogue*, 44-12 Back Burner, December 2010.

CN-0193, *High Voltage (30 V) DAC Powered from a Low Voltage (3 V) Supply Generates Tuning Signals for Antennas and Filters*.

UG-483, Evaluation Board for the ADF4150HV PLL Frequency Synthesizer.

ADIsimPLL™ Design Tool, Analog Devices.

ADIsimPower™ Design Tool, Analog Devices.

MT-101 Tutorial, Decoupling Techniques, Analog Devices.

数据手册和评估板

ADF4150HV Data Sheet.

ADP1613 Data Sheet.

ADP150 Data Sheet.

ADF4150HV Evaluation Board.

ADP1613 Evaluation Board

ADP150 Evaluation Board.

修订历史

2014年6月 — 修订版A：初始版

(Continued from first page) Circuits from the Lab reference designs are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab reference designs in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab reference designs. Information furnished by Analog Devices is believed to be accurate and reliable. However, Circuits from the Lab reference designs are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab reference designs at any time without notice but is under no obligation to do so.