

Circuits from the Lab™
Reference Circuits

Circuit from the Lab™ 实验室电路是经过测试的电路设计，用于解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和/或技术支持，请访问：www.analog.com/zh/CN0217。

连接/参考器件

AD5933	1 MSPS、1 位阻抗转换器和网络分析仪
AD5934	250 KSPS、12 位阻抗转换器和网络分析仪
AD8606	精密、低噪声、双通道、CMOS 运算放大器

用 12 位阻抗转换器实现高精度阻抗测量

评估和设计支持

电路评估板

CN-0217 电路评估板 (EVAL-CN0217-EB1Z)

设计和集成文件

[原理图](#)、[布局文件](#)、[物料清单](#)

电路功能与优势

AD5933 和 AD5934 是一款高精度的阻抗转换器系统解决方案，集片内可编程频率发生器与 12 位、1 MSPS (AD5933) 或 250 kSPS (AD5934) 的模数转换器 (ADC) 于一身。可调频率发生器产生已知频率来激励外部复阻抗。

图 1 所示电路在低欧姆范围直至数百 kΩ 范围内产生精确的阻抗测量，同时还优化了 AD5933/AD5934 的整体精度。

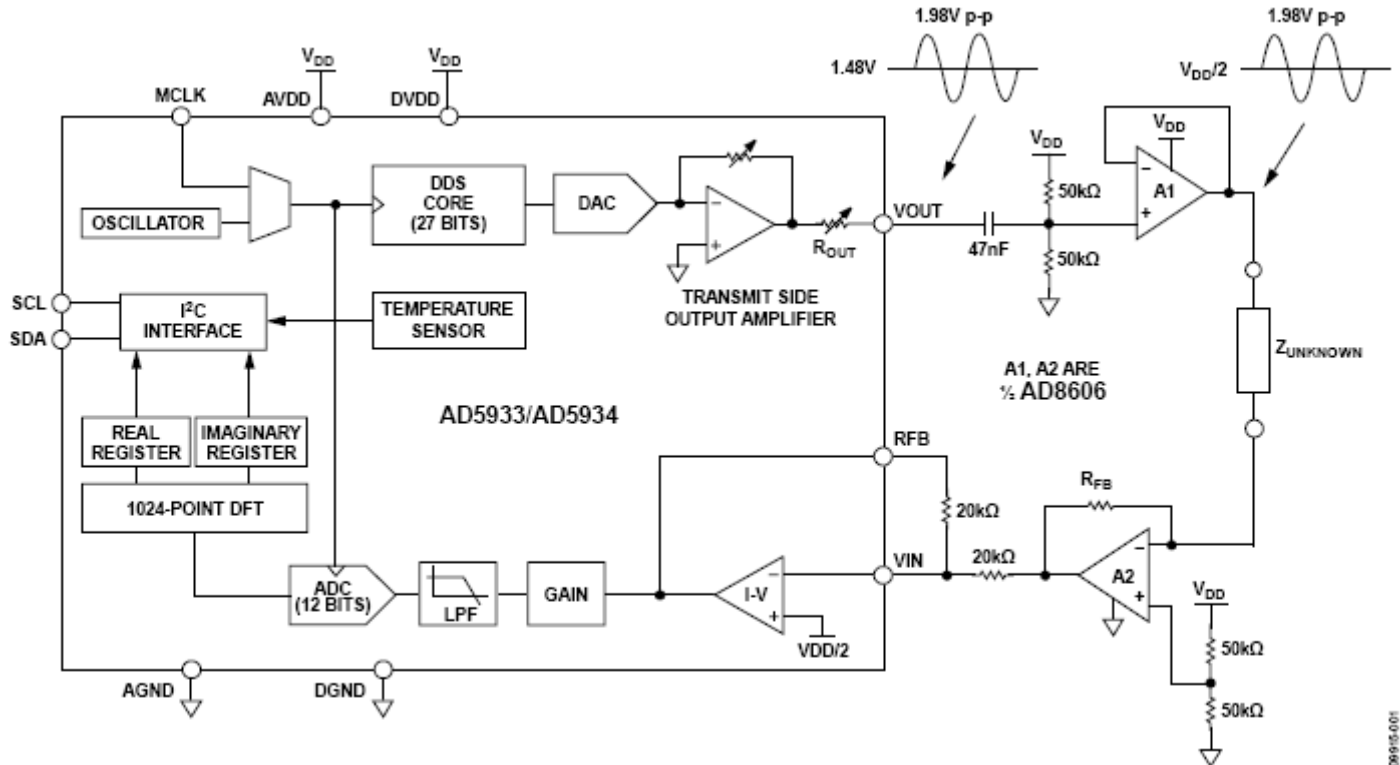


图 1. 优化信号链以提高阻抗测量精度 (原理示意图, 未显示所有连接和去耦)

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com/zh
Fax: 781.461.3113

©2011 Analog Devices, Inc. All rights reserved.

电路描述

AD5933和AD5934提供四个可编程输出电压范围，各具有一个相关的输出阻抗。例如，1.98V p-p 输出电压的输出阻抗一般为 200 Ω （见表 1）。

Table 1. Output Series Resistance, R_{OUT} , vs. Excitation Range for VDD = 3.3 V Supply Voltage,

Range	Output Excitation Amplitude	Output Resistance, R_{OUT}
Range 1	1.98 V p-p	200 Ω typ
Range 2	0.97 V p-p	2.4 k Ω typ
Range 3	0.383 V p-p	1.0 k Ω typ
Range 4	0.198 V p-p	600 Ω typ

此输出阻抗会影响测量精度，在低k Ω 范围内尤为突出，故在增益系数计算时应将其考虑在内。有关增益系数计算的详情，请参见AD5933或AD5934数据手册。

在信号链内的简易缓冲器可防止输出阻抗影响未知的阻抗测量。在挑选低输出阻抗放大器时，应保证足够的带宽来适应AD5933/AD5934的激励频率。针对AD8605/AD8606/AD8608系列CMOS运算放大器，低输出阻抗的一个实现示例如图 2所示。在 $A_V=1$ 时，此放大器的输出阻抗小于 1 Ω （最高 100 kHz），这是AD5933/AD5934的最高工作范围。

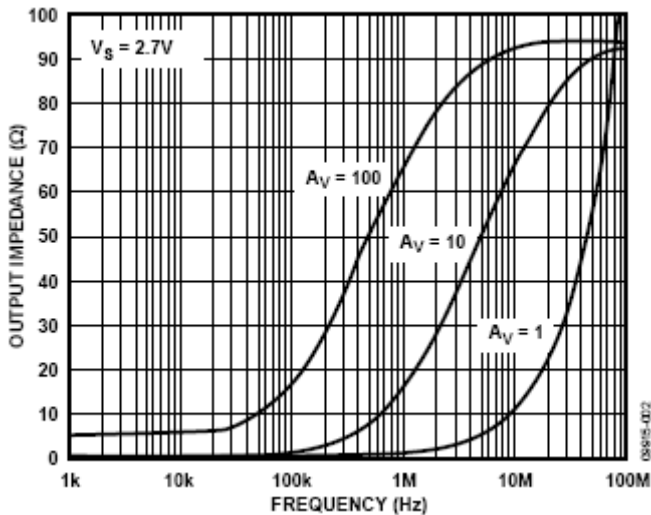


图 2. AD8605/AD8606/AD8608 的输出阻抗

发射级和接收级的直流偏置匹配

AD5933/AD5934四个可编程输出电压范围具有四个相关偏置电压（表 2）例如，1.98 V p-p激励电压的偏压为 1.48 V。但是，如图 1 所示，AD5933/AD5934的电流-电压（I-V）接收级设为固定偏压VDD/2。因此，对于 3.3 V电源，发射偏压为 1.48 V，而接收偏压为 3.3 V/2 = 1.65 V。此电位差会引起测试中阻抗极化，并可导致阻抗测量不准确。

一种解决方案是添加一个在低 Hz 范围内具有转折频率的简单高通滤波器。消除发射级的直流偏置，并将交流信号重新偏置至 VDD/2，在整个信号链中保持直流电平恒定。

Table 2. Output Levels and Respective DC Bias for VDD = 3.3 V Supply Voltage

Range	Output Excitation Amplitude	Output DC Bias Level
1	1.98 V p-p	1.48 V
2	0.97 V p-p	0.76 V
3	0.383 V p-p	0.31 V
4	0.198 V p-p	0.173 V

选择针对接收级优化的 I-V 缓冲器

AD5933/AD5934的电流-电压（I-V）放大级还可能轻微增加信号链的不准确性。I-V转换级易受放大器的偏置电流、失调电压和CMRR影响。通过选择适当的外部分立放大器来执行I-V转换，用户可挑选一个具有低偏置电流和失调电压规格、出色CMRR的放大器，提高I-V转换的精度。该内部放大器随后可配置成一个简单的反相增益级。

如AD5933/AD5934数据手册中所述，电阻 R_{FB} 仍根据系统的整体增益来选择。

高精度阻抗测量的优化信号链

图 1所示为测量低阻抗传感器的建议配置。交流信号先经过高通滤波并重新偏压，之后利用一个超低输出阻抗放大器进行缓冲。在外部完成I-V转换后信号返回至AD5933/AD5934接收级。决定所需缓冲器的关键规格有超低输出阻抗、单电源供电能力、低偏置电流、低失调电压及出色的CMMR性能。一些推荐器件包括ADA4528-1、AD8628/AD8629、AD8605和AD8606。根据电路板布局，可使用单通道或双通道放大器。偏置电阻（50 k Ω ）和增益电阻（20 k Ω 和 R_{FB} ）两者均使用精度 0.1%的电阻以降低不准确性。

电路评估与测试

图 1 所示的原理图可用来改善阻抗测量精度，并采取一些示例性措施。AD8606 双通道放大器在发射路径上缓冲信号，并将接收信号从电流转换成电压。对于所示的三个示例，每次递增频率来计算增益系数，以消除频率相关误差。有关此解决方案的完整设计包，包括原理图、材料清单、布局和 Gerber 文件，请登录 <http://www.analog.com/zh/CN0187-DesignSupport>。所用软件和评估板附带的软件相同，可访问 AD5933 和 AD5934 产品页面获取。

示例 1：低阻抗范围

Table 1. Low Impedance Range Setup for VDD = 3.3 V Supply Voltage

Parameter	Value
V _{p-p}	1.98 V (Range 1)
Number of Settling Time Cycles	15
MCLK	16 MHz
R _{CAL}	20.1 Ω
R _{FB}	20.0 Ω
Excitation Frequency Range	30 kHz to 30.2 kHz
Unknown Impedances	R1 = 10.3 Ω, R2 = 30.0 Ω, C3 = 1 μF (Z _c = 5.3 Ω at 30 kHz)

图 3、图 4 及图 5 所示为低阻抗测量的结果。图 5 表示 10.3 Ω 测量并在扩展纵坐标上显示。

精度实现水平很大程度上取决于未知阻抗范围相对于校准电阻 R_{CAL} 的大小幅度。因此，在此示例中，10.3 Ω 的未知阻抗测量测得 10.13 Ω，误差约 2%。选择接近未知阻抗的 R_{CAL} 可实现更精确的测量，即以 R_{CAL} 为中心的未知阻抗范围越小，测量精度越高。因此，对于更大未知阻抗范围，可在各种 R_{CAL} 电阻中切换以使用外部开关分解未知阻抗范围。在 R_{CAL} 增益系数计算期间可通过校准消除开关的 R_{ON} 误差。使用开关选择各种 R_{FB} 值可优化 ADC 所示的信号动态范围。

还应注意，要实现更大范围的测量，还可使用 200 mV p-p 范围。如果未知 Z 范围较小，可使用更大的输出电压范围来优化 ADC 动态范围。

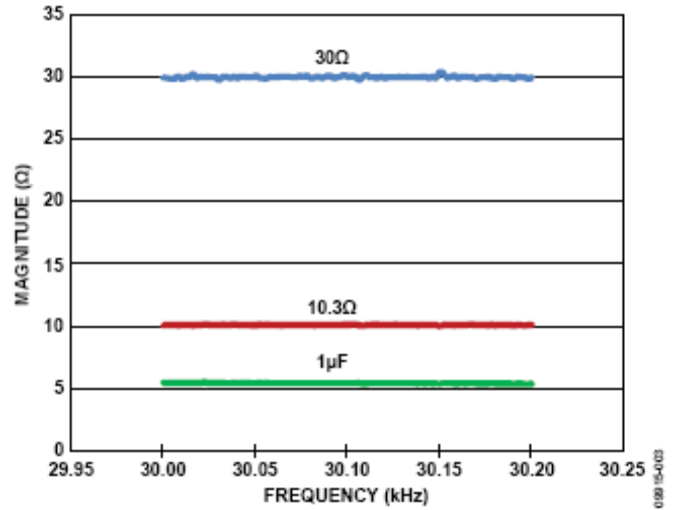


图 3. 低阻抗幅度测量结果

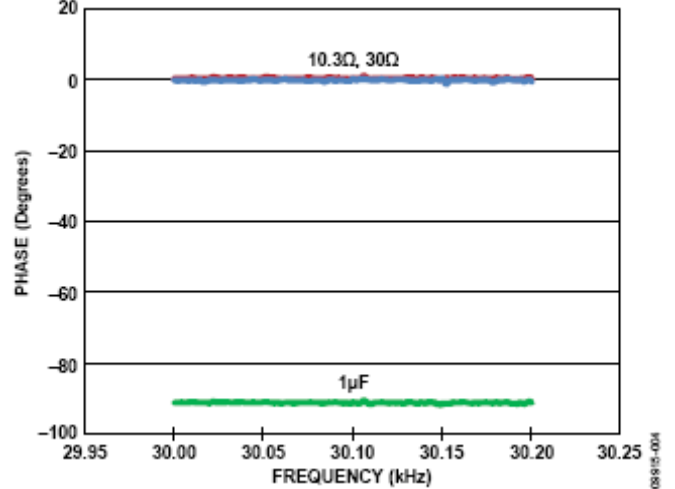


图 4. 低阻抗相位测量结果

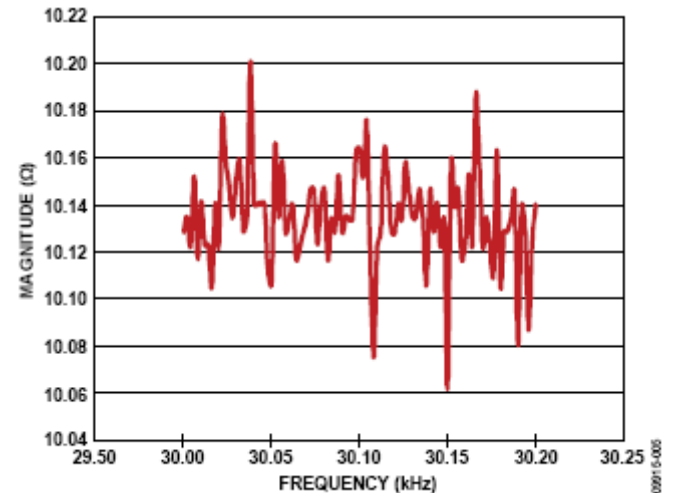


图 5. 10.3 Ω 幅度测量结果（扩展坐标）

示例 2: kΩ 阻抗范围

使用 99.85 kΩ 的 R_{CAL} , 根据表 2 所示的设置条件可测得更宽的未知阻抗范围。图 6 至 10 记录精度结果。要提高整体精度, 请选择更接近未知阻抗的 R_{CAL} 值。例如, 在图 9 中, 需要更接近 217.5 kΩ Z_C 值的 R_{CAL} 。如果未知阻抗范围较大, 请使用多个 R_{CAL} 电阻。

Table 2. kΩ Impedance Range Setup for VDD = 3.3 V Supply Voltage

Parameter	Value
V p-p	0.198 V (Range 4)
Number of Settling Time Cycles	15
MCLK	16 MHz
R_{CAL}	99.85 kΩ
R_{FB}	100 kΩ
Excitation Frequency Range	30 kHz to 50 kHz
Unknown Impedances	R0 = 99.85 kΩ R1 = 29.88 kΩ R2 = 14.95 kΩ R3 = 8.21 kΩ R4 = 217.25 kΩ C5 = 150 pF ($Z_C = 26.5$ kΩ at 40 kHz) C6 = 47 pF ($Z_C = 84.6$ kΩ at 40 kHz)

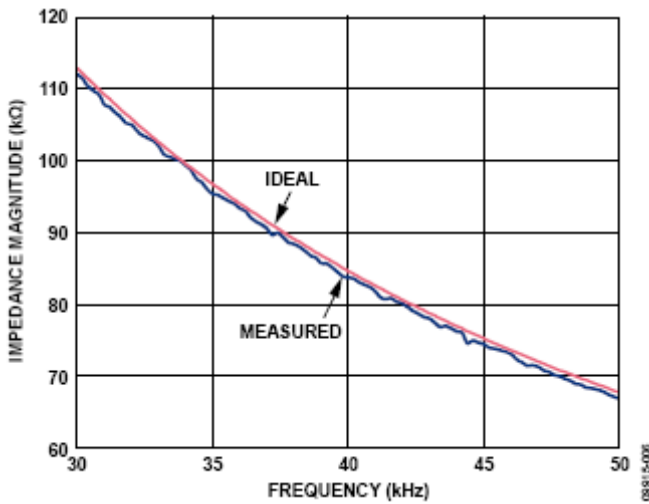


图 6. $Z_C = 47$ pF, $R_{CAL} = 99.85$ kΩ 时的幅度结果

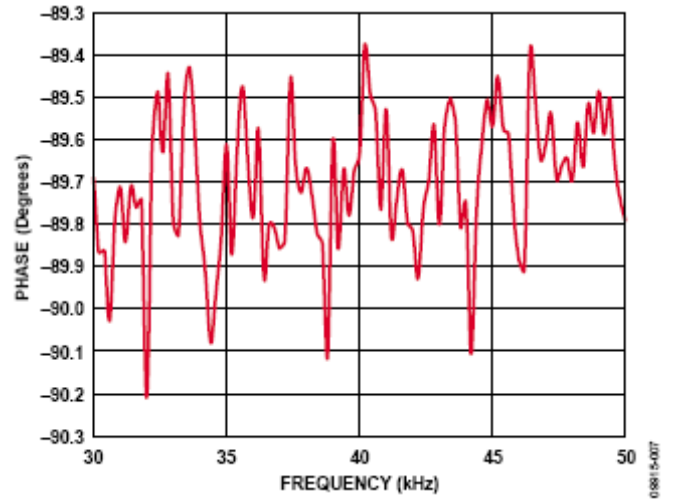


图 7. $Z_C = 47$ pF, $R_{CAL} = 99.85$ kΩ 时的相位结果

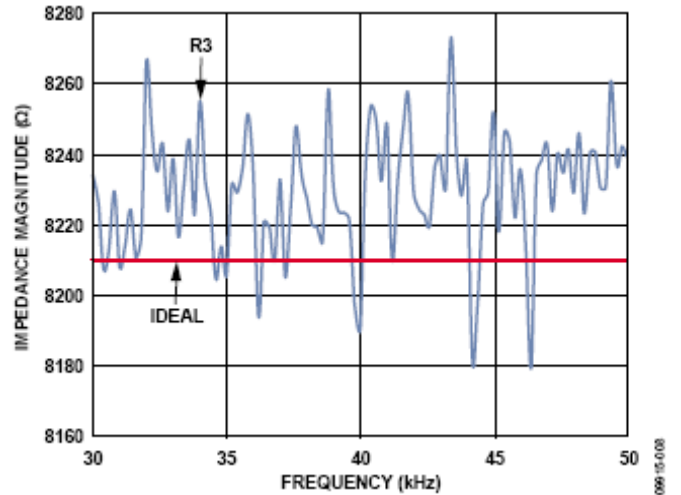


图 8. $Z_C = 8.21$ kΩ, $R_{CAL} = 99.85$ kΩ

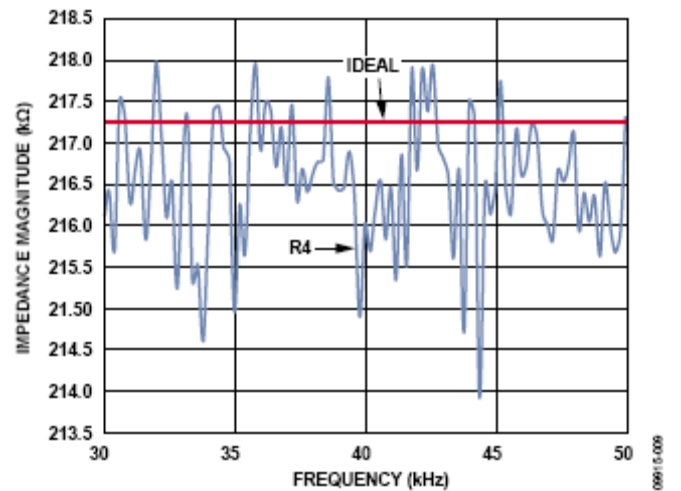


图 9. $Z_C = 217.25$ kΩ, $R_{CAL} = 99.85$ kΩ

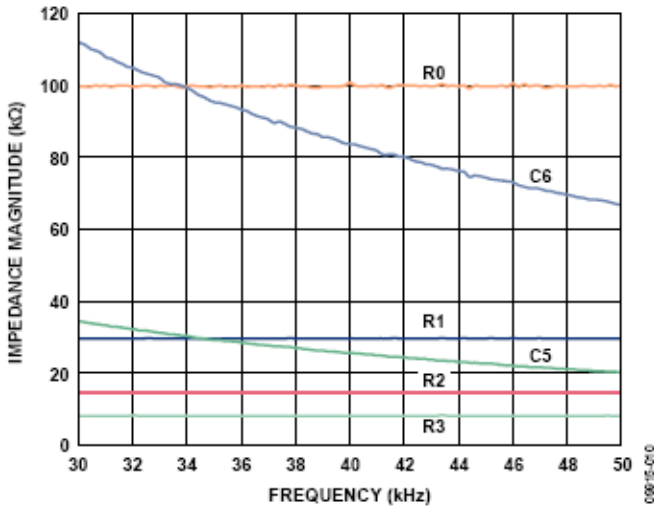


图 10. 示例 2 的幅度结果: R1、R2、R3、C5、C6

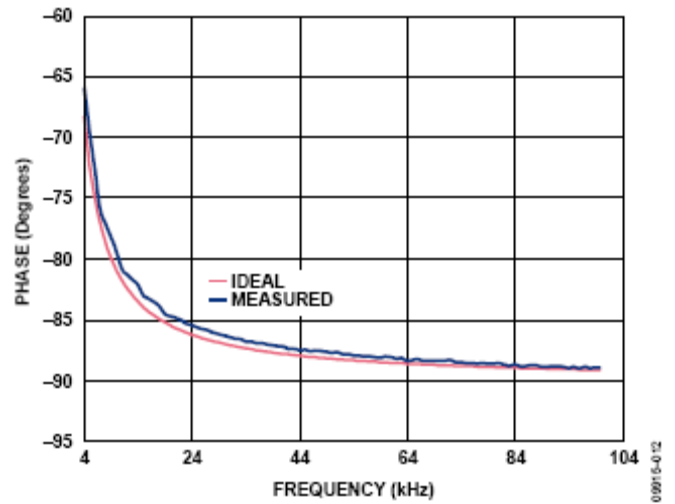


图 12. $Z_C = 10\text{ k}\Omega \parallel 10\text{ nF}$, $R_{CAL} = 1\text{ k}\Omega$ 时的相位结果

示例 3: 并行 R-C ($R \parallel C$) 测量

$R \parallel C$ 型结构也通常用于测量, 采用 $1\text{ k}\Omega$ 的 R_{CAL} 、 $10\text{ k}\Omega$ 的 R 和 10 nF 的 C, 在频率范围 4 kHz 至 100 kHz 内进行测量。图 11 和 12 所示曲线表示幅度和相位结果和理想值的关系。

Table 3. $R \parallel C$ Impedance Range Setup for $V_{DD} = 3.3\text{ V}$ Supply Voltage

Parameter	Value
V p-p	0.383 V (Range 3)
Number of Settling Time Cycles	15
MCLK	16 MHz
R_{CAL}	$1\text{ k}\Omega$
R_{FB}	$1\text{ k}\Omega$
Excitation Frequency Range	4 kHz to 100 kHz
Unknown Impedance $R \parallel C$	R = $10\text{ k}\Omega$ C = 10 nF

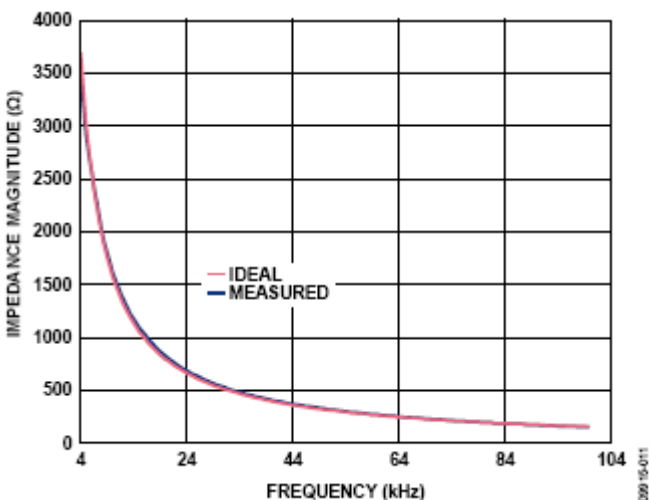


图 11. $Z_C = 10\text{ k}\Omega \parallel 10\text{ nF}$, $R_{CAL} = 1\text{ k}\Omega$ 时的幅度结果

设置和测试

EVAL-CN0217-EB1Z 软件和 EVAL-AD5933EBZ 应用板上所用的相同。有关电路板设置的详情, 请参见光盘内的技术笔记。注意, 原理图有改动。EVAL-CN0217-EB1Z 板上的链接如表 4 所示。还应注意, RFB 在评估板上位于 R3, 而 $Z_{UNKNOWN}$ 位于 C4。

Table 4. Link Connections for EVAL-CN0217-EB1Z

Link Number	Default Position
LK1	Open
LK2	Open
LK3	Open
LK4	Insert
LK5	Insert
LK6	A

常见变化

电路中可使用其他运算放大器, 例如 [ADA4528-1](#)、[AD8628](#)、[AD8629](#)、[AD8605](#) 和 [AD8606](#)。

系统应用的切换选项

对于这个特定电路, $Z_{UNKNOWN}$ 和 R_{CAL} 可手动互换。但在生产中应使用低导通电阻开关, 开关的选择取决于未知阻抗范围的大小以及所需测量结果精度。此文件中的示例仅使用一个校准电阻, 故可如图 13 所示使用 [ADG849](#) 等低导通电阻开关。还可使用四通道 [ADG812](#) 等多通道开关解决方案。 $Z_{UNKNOWN}$ 上的开关电阻所引起的误差在校准期间消除, 但通过选择超低 R_{ON} 开关, 可进一步充分降低这些效应。

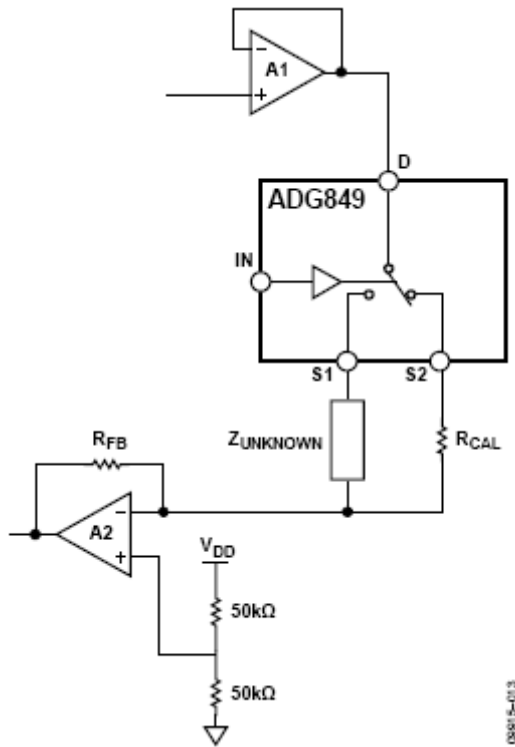


图 13. 使用ADG849超低 R_{ON} SPDT开关切换 R_{CAL} 和未知 Z (原理示意图, 未显示所有连接和去耦)

进一步阅读

CN-0217 Design Support Package:

<http://www.analog.com/CN0217-DesignSupport>

MT-085 Tutorial, "Fundamentals of Direct Digital Synthesis (DDS)," Analog Devices.

Riordan, Liam, "AD5933 Evaluation Board Example

Measurement," AN-1053 Application Note, Analog Devices.

Buchanan, David, "Choosing DACs for Direct Digital Synthesis," AN-237 Application Note, Analog Devices.

ADIsimDDS Design and Evaluation Tool

AD5933/AD5934 Demonstration and Design Tool

数据手册和评估板

[AD5933 Data Sheet](#)

[AD5933 Evaluation Board](#)

[AD5934 Data Sheet](#)

[AD5934 Evaluation Board](#)

[AD8606 Data Sheet](#)

[ADG849 Data Sheet](#)

[ADG812 Data Sheet](#)

修订历史

6/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.