

Circuit from the Lab™ 是经过测试的电路设计，旨在解决常见的设计挑战，方便设计人员轻松快捷地实现系统集成。有关更多信息和技术支持，请访问：
www.analog.com/CN0186。

连接/参考器件

AD9958/
AD9959

500 MSPS、双通道/四通道、直接数字频率合成器(DDS)

AD9520

时钟发生器和时钟分配 IC

相位相干 FSK 调制器

电路功能与优势

标准的单通道直接数字频率合成器(DDS)不会以相位相干形式在不同频率之间切换。根据设计，DDS频率转换具有“相位连续性”（如图 2所示）。不过，图 1所示电路展示了如何配置 AD9958/AD9959多通道DDS，通过叠加多通道DDS输出实现稳定的相位相干FSK（频移键控）调制器。

对于相同应用，与同步多个单通道器件相比，多通道 DDS 几乎完全消除了通道间温度和时序问题。例如，多通道 DDS 输出尽管相互独立，但可共用芯片的同一系统时钟边沿。因此，与集成多通道 DDS 相比，多个芯片上的系统时钟边沿对温度和电源偏差的追踪性能要略差。总体来看，多通道 DDS 更适合在叠加输出端产生较理想的相位相干频率转换。

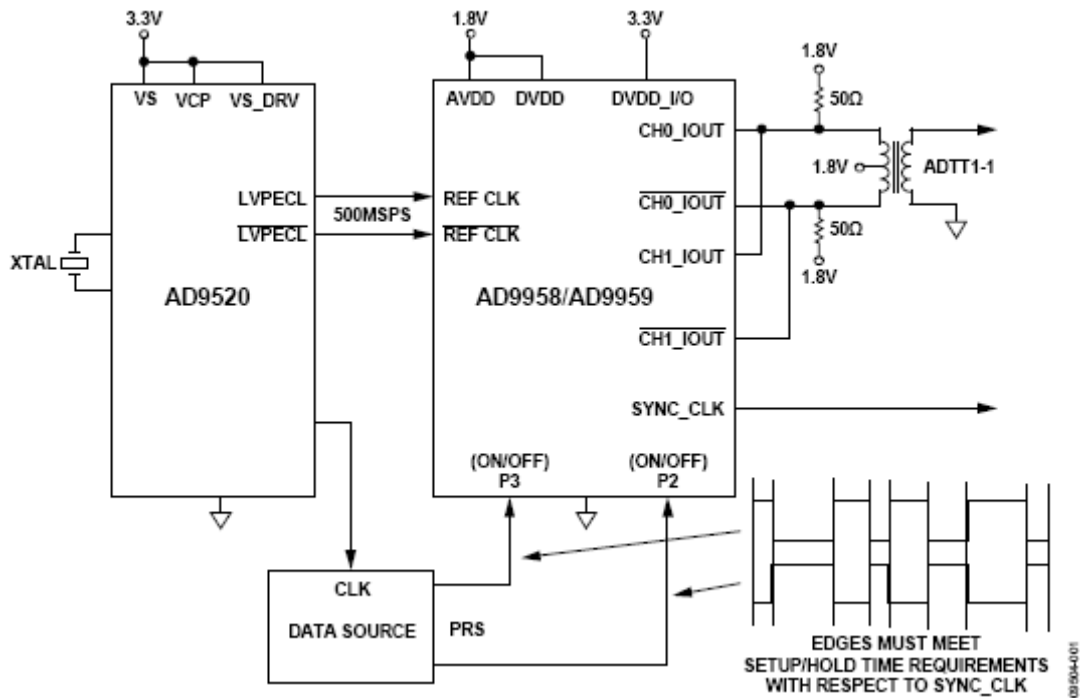


图 1. 相位相干 FSK 调制器设置（原理示意图：未显示去耦和所有连接）

Rev.0

Circuits from the Lab™ circuits from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any Circuits from the Lab circuits. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113 ©2011 Analog Devices, Inc. All rights reserved.

电路描述

AD9520-x 时钟发生器和分配 IC 通过高性能参考时钟驱动 AD9958/AD9959，同时为 FSK 数据流（属于伪随机序列 (PRS)）的数据来源提供时钟。AD9520 提供多种输出逻辑选择和延迟调整游标，以满足 FSK 数据流与多通道 AD9958/AD9959 DDS SYNC_CLK 间的建立和保持时间要求。

AD9958 内置两个独立且提供差分电流输出的 DDS 通道。在电路中，那些电流输出端通过预编程频率 (F1 和 F2) 连在一起（叠加）。为选择所需频率，通道输出端配有通过 Profile 引脚驱动的开/关功能。本例中，Profile 引脚配置为驱动各 DAC 输入的乘法器以控制输出幅度。

为此，各乘法器通过以下两个 Profile 可选设置进行预编程：零电平和满量程。Profile 引脚为逻辑低电平时，将关闭 DAC 输出端的正弦波，而逻辑高电平时则传递正弦波。该运算需要两个互补输入数据流以在两个频率间交替。

两个 DDS 通道连续运行，产生频率 F1 和 F2。关闭功能使相应的 DDS 输出静音，从而产生相位相干 FSK 信号。

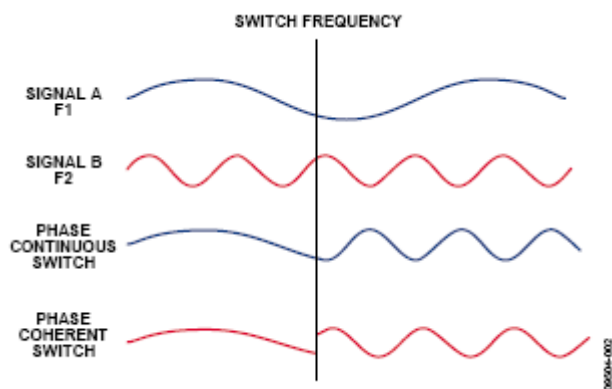


图 2. BST 电容等效电路

四通道 AD9959 DDS 用于产生如图 3 和图 4 所示的未滤波波形。由于两个未使用的通道可用作叠加输出端两个开关频率的相位基准，因此 AD9959 具有更好的相位相干开关性能。上轨迹是表示相位相干开关的叠加输出。接下来的两条轨迹是 F1 和 F2 的基准信号。下轨迹是在两个频率间交替的伪随机序列 (PRS) 数据流。请注意，由于器件内的流水线延迟，PRS 数据流边沿与叠加输出的频率转换并未对齐。

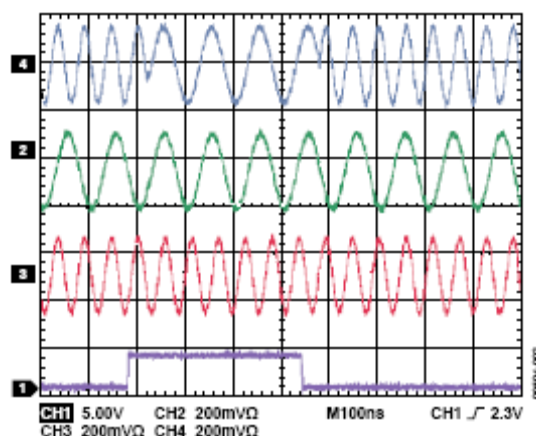


图 3. 实测的相位相干 FSK 转换

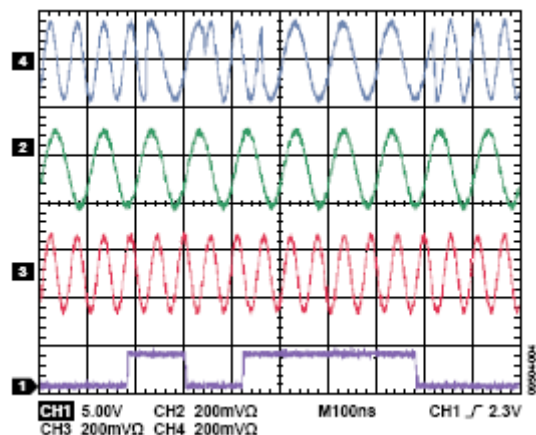


图 4. 实测的相位相干 FSK 转换

常见变化

ADI提供各种直接数字频率合成器、时钟分配芯片和时钟缓冲器，用来设计基于DDS的时钟发生器。如需了解更多信息，请访问www.analog.com/dds和www.analog.com/clock。

进一步阅读

AN-837 Application Note, *DDS-Based Clock Jitter Performance vs. DAC Reconstruction Filter Performance*. Analog Devices.

Kester, Walt. 2005. *The Data Conversion Handbook*. Analog Devices. Chapters 6 and 7.

Kester, Walt. 2006. *High Speed System Applications*. Analog Devices. Chapter 2, "Optimizing Data Converter Interfaces."

Kester, Walt. 2006. *High Speed System Applications*. Analog Devices. Chapter 3, "DACs, DDSs, PLLs, and Clock Distribution."

MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of AGND and DGND*. Analog Devices.

MT-101 Tutorial, *Decoupling Techniques*. Analog Devices.

数据手册和评估板

[AD9958 Data Sheet](#)

[AD9958 Evaluation Board](#)

[AD9959 Data Sheet](#)

[AD9959 Evaluation Board](#)

[AD9520-0 Data Sheet](#)

[AD9520-0 Evaluation Board](#)

[AD9520-1 Data Sheet](#)

[AD9520-1 Evaluation Board](#)

[AD9520-2 Data Sheet](#)

[AD9520-2 Evaluation Board](#)

[AD9520-3 Data Sheet](#)

[AD9520-3 Evaluation Board](#)

[AD9520-4 Data Sheet](#)

[AD9520-4 Evaluation Board](#)

[AD9520-5 Data Sheet](#)

[AD9520-5 Evaluation Board](#)

修订历史

1/11—Revision 0: Initial Version

(Continued from first page) Circuits from the Lab circuits are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the Circuits from the Lab circuits in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the Circuits from the Lab circuits. Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any Circuits from the Lab circuits at any time without notice but is under no obligation to do so.