

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和技术支持，请拨打 4006-100-006 或
访问 www.analog.com/zh/circuits。

连接/参考器件

ADF4156	6 GHz 小数 N 分频 PLL
ADF5001	18 GHz 4 分频预分频器
OP184	单电源、轨到轨输入/输出运算放大器

使用有源环路滤波器和 RF 预分频器的 低噪声 12 GHz 微波小数 N 分频锁相环 (PLL)

电路功能与优势

该电路是低噪声微波小数 N 分频 PLL 的完整实现方案，以 ADF4156 作为核心的小数 N 分频 PLL 器件。使用 ADF5001 外部预分频器将 PLL 频率范围扩展至 18 GHz。采用具有适当偏置和滤波的超低噪声 OP184 运算放大器驱动微波 VCO，在 12 GHz 下可实现完全低噪声 PLL，经测量积分相位噪声为 0.35 ps rms。该功能通常用于产生本振频率 (LO)，适用于微波点对点系统、测试与测量设备、汽车雷达等应用和军事应用。

电路描述

图 1 显示的是电路的框图。该电路选择了 Synergy Microwave 公司的 12 GHz VCO DXO11751220-5，当然，只要环路滤波器经过适当重新设计，4 GHz 至 18 GHz 范围内的任何 VCO 都可使用。与大多数微波 VCO 一样，Synergy VCO 具有 0.5 V 至 15 V 的宽输入调谐范围，这要求在低电压 ADF4156 电荷泵（最大输出为 5.5 V）与 VCO 输入间采用有源 PLL 环路滤波器。OP184 由于噪声性能佳，且具有轨到轨输入/输出，被选为该

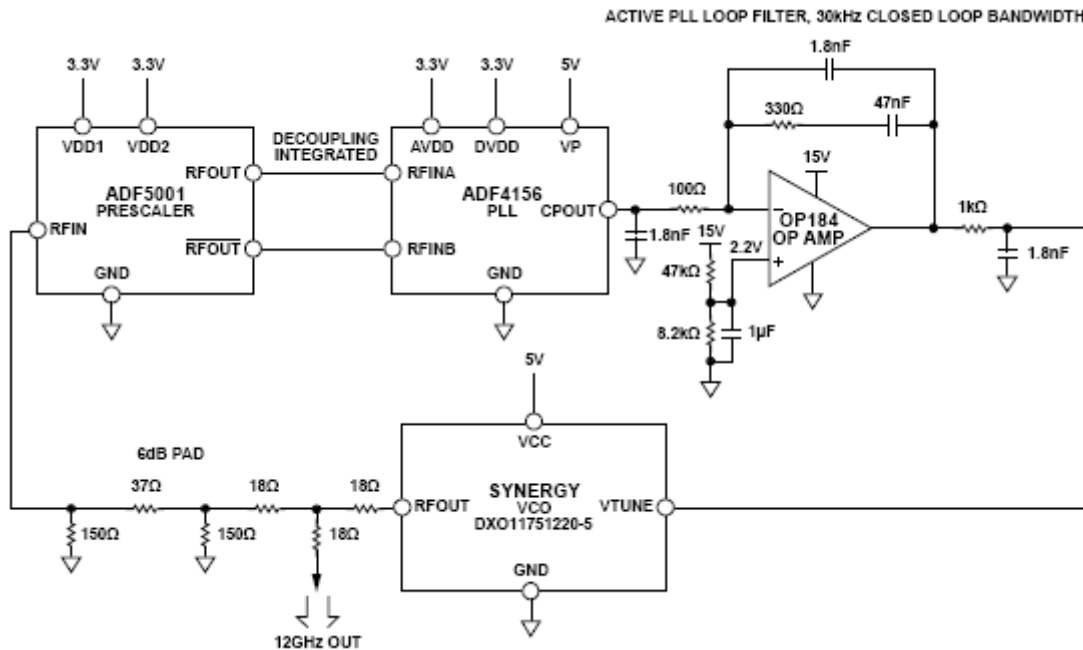


图 1. 低噪声微波小数 N 分频 PLL (简化示意图: 未显示去耦和所有连接)

Rev.0

“Circuits from the Lab” from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any “Circuit from the Lab”. (Continued on last page)

有源环路滤波器的运算放大器。运算放大器输出噪声将馈通至RF输出，并通过有源滤波器响应整形，因此噪声低。轨到轨输入操作也是PLL有源滤波器的重要考虑因素，因为可使用单运算放大器电源。这是因为电荷泵输出(CPOUT)在上电时将以 0 V启动，对不具有轨到轨输入电压范围的运算放大器可能造成问题。这也使得运算放大器的同相输入可偏置到高于地电压，且对电阻不匹配或温度变化引起的任何偏置电压变化内置余量。建议将偏置电平大约设置为电荷泵电源(VP)的一半，既满足输入电压范围要求又留有充足余量，并获得最佳的电荷泵杂散性能。本电路笔记采用VP = 5 V进行测量，运算放大器共模偏置电压= 2.2 V。为了将基准噪声馈通降至最小，在同相运算放大器输入引脚附近放置 1 μ F的大去耦电容，如图 1所示。该电容和 47 k Ω 的电阻形成截止频率低于 10 Hz的RC滤波器。

环路滤波器设计

PLL环路滤波器设计使用ADI免费仿真工具ADIsimPLL完成。该工具可进行多种有源和无源PLL环路滤波器拓扑的设计及仿真，并内置ADI运算放大器库，含重要的运算放大器规格，例如电压和电流噪声、输入失调和偏置电流及电源电压范围。仿真工具可准确预测PLL闭环相位噪声，能够模拟运算放大器及其他PLL环路元件的噪声效应。有关本电路笔记的ADIsimPLL仿真设计文件请参阅

www.analog.com/CN0174_ADIsimPLL。

该电路选择的是前置滤波的反相拓扑结构。建议采用前置滤波，从而避免来自电荷泵的极短电流脉冲过驱动放大器——这可能会限制输入电压的压摆率。使用反相拓扑结构时，必须确保PLL IC允许PFD极性反转，从而抵消运算放大器的反相，以正确的极性驱动VCO。ADF4156 PLL便具有这一PD极性选项。

设置和测量

表 1给出了该电路的设置，图 2中显示的是测量结果与ADIsimPLL预测仿真性能的对比，可以看出结果非常吻合。测量的积分相位噪声为 0.35 ps rms。测量设置如图 3所示。

表 1. 测试测量设置

参数	值	单位
RF 频率	12	GHz
ADF4156 RF 输入频率	3	GHz
PLL 环路滤波器带宽	30	kHz
基准输入频率	100	MHz
PFD 频率	25	MHz
电荷泵设置	5	mA
PD 极性位	负	
噪声模式	低噪声	

该电路或任何高速电路的性能都高度依赖于适当的PCB布局，包括但不限于电源旁路、受控阻抗线路（如需要）、元件布局、信号布线以及电源层和接地层。（有关PCB布局的详情，请参见MT-031 教程、MT-101 教程和 [高速印刷电路板布局实用指南](#)一文。）

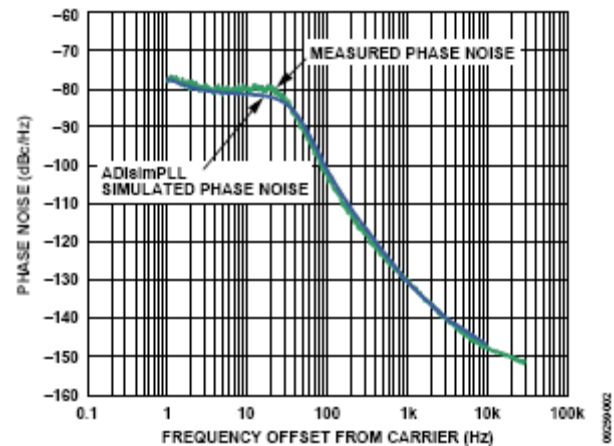


图2. 12 GHz PLL 的测量性能与仿真相位噪声性能对比

常见变化

ADIsimPLL内有几种采用反相或同相运算放大器配置的有源环路滤波器拓扑结构。可在ADIsimPLL分析相位噪声的取舍。反向拓扑结构可让输出电压低至运算放大器最小输出电压，对OP184而言可低至 125 mV。相比之下，同相拓扑结构的输出电压仅限于最小电荷泵电压(0.5 V)与同相增益之积。

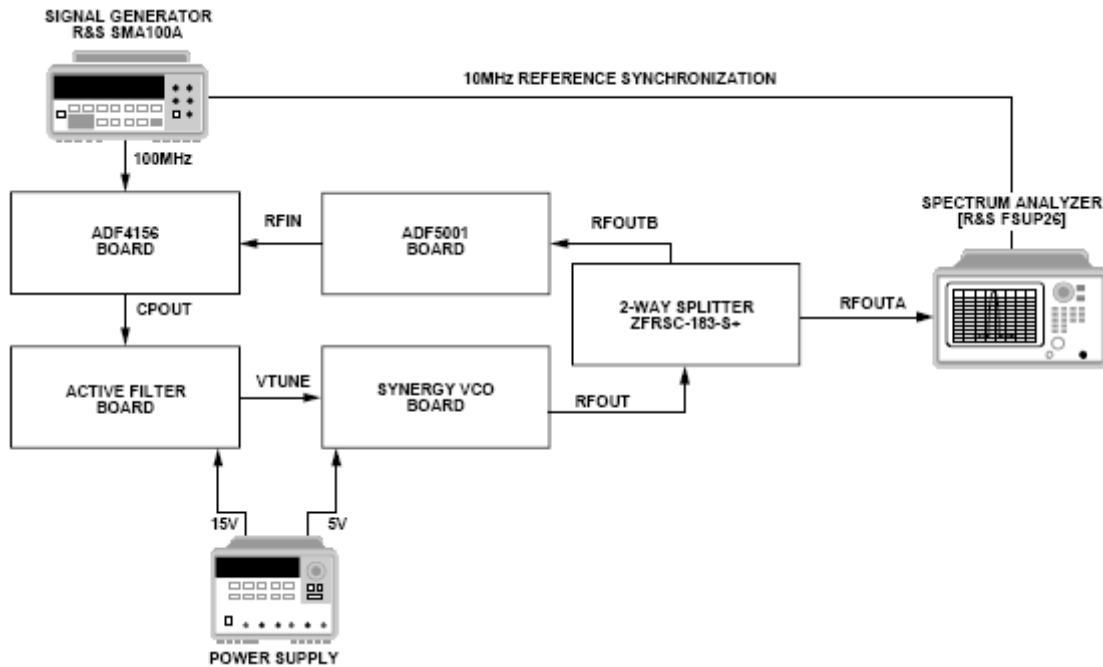


图3. 测量电路

进一步阅读

- [ADIsimPLL Design File for CN-0174](#)
- [ADIsimPLL Design Tool](#)
- [ADIsimPower Design Tool](#)
- [Ardizzoni, John. "A Practical Guide to High-Speed Printed-Circuit-Board Layout" *Analog Dialogue*, 39-09, September 2005.](#)
- [Harney, Austin. "Designing High-Performance Phase-Locked Loops with High voltage VCOs" *Analog Dialogue*, Dec.2009.](#)
- [MT-031 Tutorial, *Grounding Data Converters and Solving the Mystery of "AGND" and "DGND"*, Analog Devices.](#)
- [MT-086 Tutorial, *Fundamentals of Phase Locked Loops*, Analog Devices.](#)
- [MT-101 Tutorial, *Decoupling Techniques*, Analog Devices.](#)

数据手册和评估板

- [ADF4156 Data Sheet](#)
- [ADF4156 Evaluation Board](#)
- [ADF5001 Data Sheet](#)
- [ADF5001 Evaluation Board](#)
- [OP184 Data Sheet](#)

修订历史

10/10—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.