

利用 ADI 公司产品进行电路设计
放心运用这些配套产品迅速完成设计。
欲获得更多信息和技术支持，请拨打 4006-100-006 或
访问 www.analog.com/zh/circuits。

连接/参考器件

| | |
|---------|------------------------|
| ADF4350 | 集成 VCO 的小数 N 分频 PLL IC |
| ADP150 | 低噪声 3.3 V LDO |

利用低噪声 LDO 调节器 ADP150 为 ADF4350 PLL 和 VCO 供电， 以降低相位噪声

电路功能与优势

本电路利用低噪声、低压差(LDO)线性调节器为宽带集成 PLL 和 VCO 供电。宽带压控振荡器(VCO)可能对电源噪声较为敏感，因此，为实现最佳性能，建议使用超低噪声调节器。

图 1 所示电路使用完全集成的小数 N 分频 PLL 和 VCO ADF4350，它可产生 137.5 MHz 至 4400 MHz 范围内的频率。ADF4350 采用超低噪声 3.3 V ADP150 调节器供电，以实现最佳 LO 相位噪声性能。

ADP150 LDO 的积分均方根噪声较低，仅为 9 μ V (10 Hz 至 100 kHz)，有助于尽可能降低 VCO 相位噪声并减少 VCO 推压的影响（等效于电源抑制）。

图 2 是评估板的照片，它利用 ADP150 LDO 为 ADF4350 供电。ADP150 代表业界噪声最低、封装最小、成本最低的 LDO，采用 4 引脚、0.8 mm x 0.8 mm、0.4 mm 间距 WLCSP 封装或方便的 5 引脚 TSOT 封装。因此，在设计中加入 ADP150 对系统成本和电路板面积的影响极小，但却能显著改善相位噪声性能。

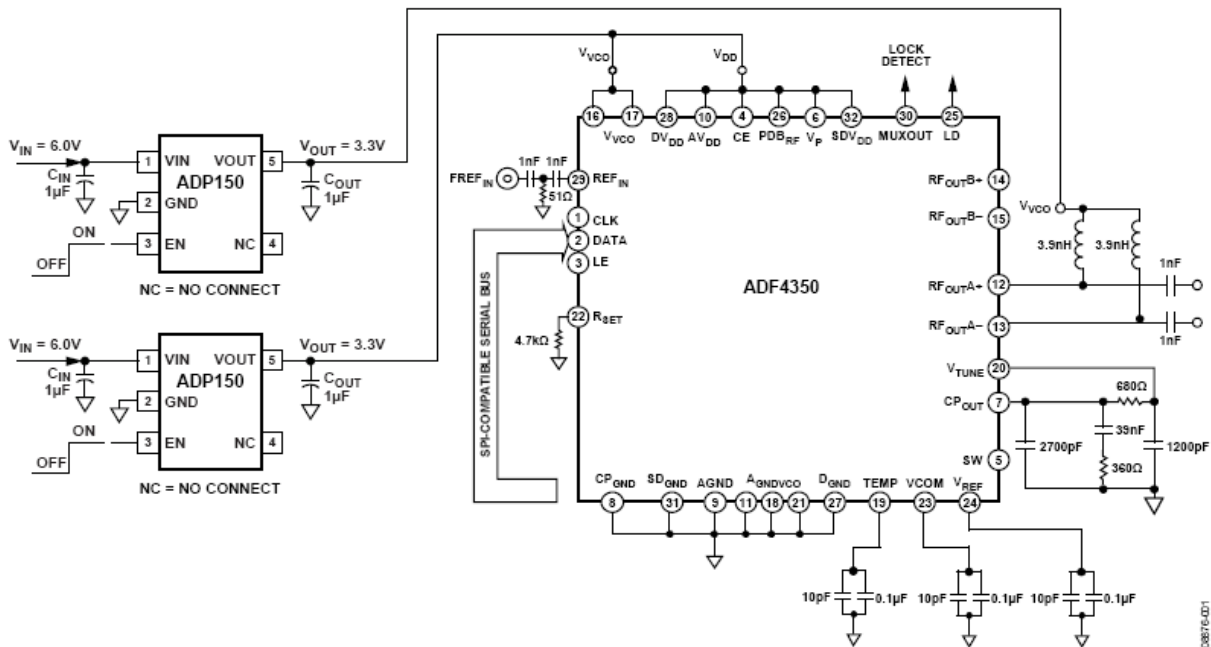


图1. 调节器 ADP150 与 ADF4350 相连 (原理示意图，未显示所有连接和去耦)

Rev.0

“Circuits from the Lab” from Analog Devices have been designed and built by Analog Devices engineers. Standard engineering practices have been employed in the design and construction of each circuit, and their function and performance have been tested and verified in a lab environment at room temperature. However, you are solely responsible for testing the circuit and determining its suitability and applicability for your use and application. Accordingly, in no event shall Analog Devices be liable for direct, indirect, special, incidental, consequential or punitive damages due to any cause whatsoever connected to the use of any “Circuit from the Lab”. (Continued on last page)

One Technology Way, P.O. Box 9106, Norwood, MA 02062-9106, U.S.A.
Tel: 781.329.4700 www.analog.com
Fax: 781.461.3113 ©2010 Analog Devices, Inc. All rights reserved.



图2. 采用低噪声调节器ADP150的评估板EVAL-ADF4350EB1Z B版

电路描述

ADF4350 是一款宽带 PLL 和 VCO，包括三个独立的多频段 VCO。每个 VCO 大约覆盖 700 MHz 的范围（VCO 之间有一些重叠）较低频率由输出分频器产生。

VCO推压的测量方法是将一个稳定的直流调谐电压施加于 ADF4350 V_{TUNE} 引脚，然后改变电源电压，测量频率变化。推压系数(P)等于频率变化量除以电压变化量，如表 1所示。

在 PLL 系统中，如果 VCO 推压较高，则意味着电源噪声会降低 VCO 的相位噪声性能；如果 VCO 推压较低，则电源噪声不会显著降低相位噪声性能。然而，对于高 VCO 推压，高噪声电源会对相位噪声性能产生较大的影响。

表 1: ADF4350 VCO 推压

| VCO 频率(MHz) | V_{TUNE} (V) | VCO 推压(MHz/V) |
|-------------|----------------|---------------|
| 2200 | 2.5 | 0.73 |
| 3300 | 2.5 | 1.79 |
| 4400 | 2.5 | 5.99 |

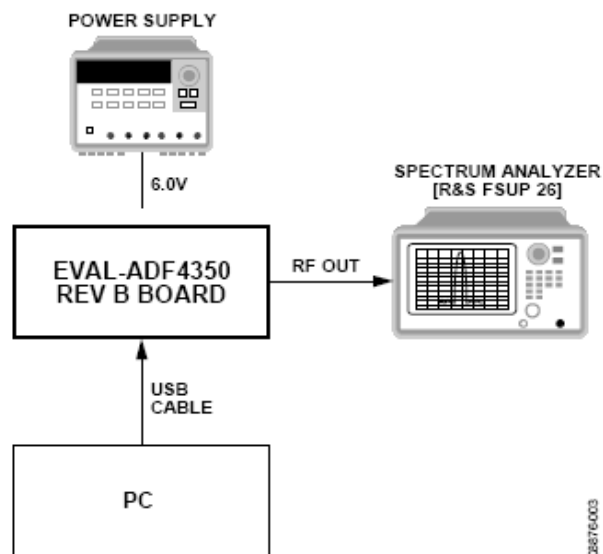


图3. ADF4350 测量设置

实验显示，推压在 4.4 GHz VCO输出频率时达到最大，因此我们比较了在该频率时采用不同调节器的VCO性能。ADF4350 的A版评估板使用ADP3334 LDO调节器。此调节器的积分均方根噪声为 27 μV （从 10 Hz积分到 100 kHz）。相比之下，EVAL-ADF4350EB1Z B版所用的ADP150只有 9 μV 。为了测量电源噪声的影响，借助一个窄PLL环路带宽(10 kHz)对VCO相位噪声进行更深入的探究。图 3为该设置的示意图。欲了解关于输出噪声密度与频率关系的更详细分析，请参考 ADP3334 和 ADP150 的数据手册。

图 4显示，ADP3334 调节器的噪声谱密度在 100 kHz偏移时为 25 $\text{nV}/\sqrt{\text{Hz}}$ 。ADP150 则为 100 $\text{nV}/\sqrt{\text{Hz}}$ （图 5）。

电源噪声引起相位噪声性能下降的计算公式如下：

$$L_{(LDO)} = 20 \log \left(\frac{P \times S_{fm}}{\sqrt{2} \times f_m} \right)$$

其中， $L_{(LDO)}$ 是在频率偏移 f_m 时调节器对VCO相位噪声的噪声贡献 (dBc/Hz)；P为VCO推压系数(Hz/V)； S_{fm} 为给定频率偏移下的噪声谱密度(V/ $\sqrt{\text{Hz}}$)； f_m 为测量噪声谱密度所对应的频率偏移(Hz)。

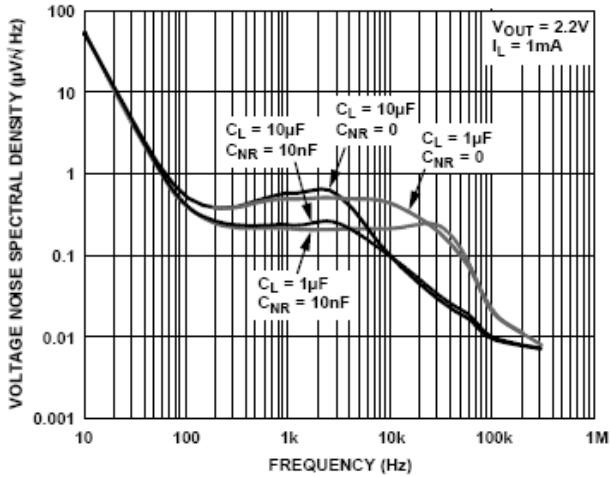


图 4. ADP3334 输出噪声谱

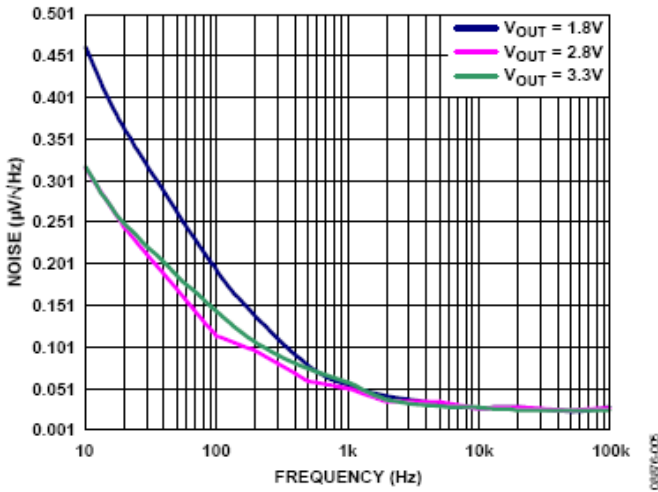


图 5. ADP150 输出噪声谱

然后，电源的噪声贡献与 VCO 的噪声贡献（其本身利用极低噪声电源进行测量）以 RSS 方式求和，得出采用给定调节器时 VCO 输出端的总噪声。

这些噪声以 RSS 方式求和，得出期望的 VCO 相位噪声：

$$L_{(TOTAL)} = \sqrt{L_{(VCO)}^2 + L_{(LDO)}^2}$$

Or expressed in dB

$$L_{(TOTAL)} = 10 \log \left[\left(10^{L_{VCO}/20} \right)^2 + \left(10^{L_{LDO}/20} \right)^2 \right]$$

本例选择 100 kHz 的噪声谱密度偏移，并使用 6 MHz/V 的推压系数，带理想电源的 VCO 噪声取值 -110 dBc/Hz。

表 2. VCO 噪声的计算和测量

| | ADP3334 | ADP150 |
|------------------------------------|---------|--------|
| 调节器的噪声贡献 (nV/√Hz) | 150 | 25 |
| 调节器的噪声贡献 (dBc/Hz) | -104 | -119.5 |
| VCO 输出端的总计算噪声 (dBc/Hz) | -103 | -109.5 |
| 100 kHz 偏移时 VCO 噪声测量结果 (dBc/Hz) | -102.6 | -108.5 |

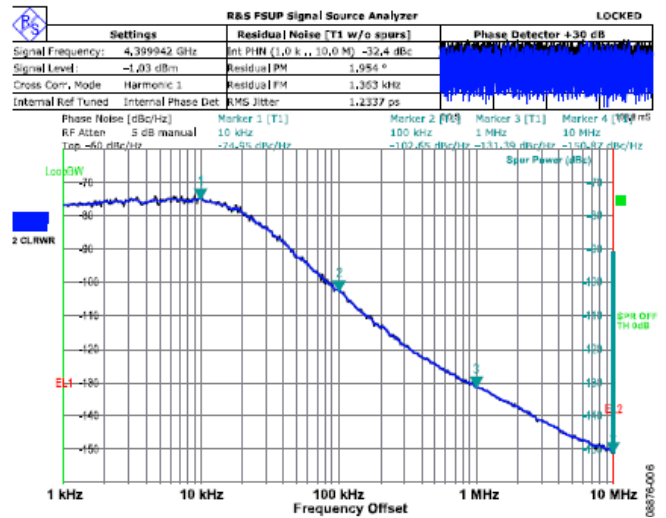


图 6. ADP150 输出噪声谱

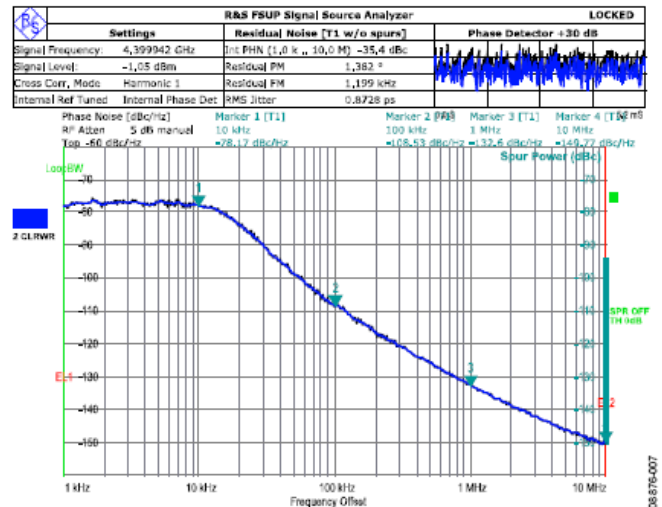


图 7. 在 4.4 GHz、采用 ADP150 调节器时 ADF4350 的相位噪声

通过专用信号源分析仪（例如Rohde & Schwarz FSUP）来比较VCO相位噪声。在 100 kHz偏移时，ADP3334 的测量结果为-102.6 dBc/Hz（图 6）；而采用相同配置时，ADP150 的测量结果为-108.5 dBc/Hz（图 7）。积分相位噪声也从 1.95°降为 1.4°均方根值。测量结果与计算结果具有非常好的相关性，清楚表明了利用ADP150 为ADF4350 供电的优势。

常见变化

如果需要，可以增加调节器，以便在电源之间实现更好的隔离。此外，也可以利用一个 ADF150 调节器为 ADF4350 整个器件供电。不过此时应当小心，确保不要超过单个 ADP150 调节器的最大额定电流。如果选择 ADF4350 的最低输出功率设置，这种配置是可行的。

进一步阅读

[ADIsimPLL Design Tool](#)

[ADIsimPower Design Tool](#)

[Basso, C., C. Fournet, and P. Kadanka. "Get the Best from Your Low-Dropout Regulator." *EDN*, 18 Feb. 1999.](#)

数据手册和评估板

[ADF4350 Data Sheet](#)

[ADF4350 Evaluation Board](#)

[ADP150 Data Sheet](#)

[ADP3334 Data Sheet](#)

修订历史

4/10—Revision 0: Initial Version

(Continued from first page) "Circuits from the Lab" are intended only for use with Analog Devices products and are the intellectual property of Analog Devices or its licensors. While you may use the "Circuits from the Lab" in the design of your product, no other license is granted by implication or otherwise under any patents or other intellectual property by application or use of the "Circuits from the Lab". Information furnished by Analog Devices is believed to be accurate and reliable. However, "Circuits from the Lab" are supplied "as is" and without warranties of any kind, express, implied, or statutory including, but not limited to, any implied warranty of merchantability, noninfringement or fitness for a particular purpose and no responsibility is assumed by Analog Devices for their use, nor for any infringements of patents or other rights of third parties that may result from their use. Analog Devices reserves the right to change any "Circuits from the Lab" at any time without notice, but is under no obligation to do so. Trademarks and registered trademarks are the property of their respective owners.