

精密测量 解决方案



目录

4 使用高精度仪表放大器进行远程检测

9 复合放大器：高精度的高输出驱动能力

15 新一代SAR ADC解决精密数据采集信号链设计的难点

23 CTSD精密ADC—第1部分：如何改进精密ADC信号链设计

7 技术聚焦

- ▶ μ Module®数据采集解决方案可减轻各种精密应用的工程设计挑战
- ▶ 通过5V至24V输入提供双极性、双向DC-DC流入和流出电流
- ▶ 通过精确匹配的电网络提高差分放大器的共模抑制比

21 产品速递

- ▶ ADAQ4003: μ Module精密数据采集解决方案简化信号链设计
- ▶ LT6370: 低漂移仪表放大器提供优异的精度和稳健性
- ▶ AD4020: 用于高精度数据采集的低功耗SAR ADC
- ▶ AD7134: 四通道精密ADC可简化信号链设计和实施
- ▶ ADN4624: 四通道LVDS隔离器具有高达10Gbps的总带宽

30 在线研讨会、视频和产品信息

- ▶ 在线研讨会: 创新的隔离式RS-485、SPI和LVDS通信产品
- ▶ ADAQ4003视频: 18位、2 MSPS μ Module数据采集解决方案
- ▶ ADAQ23875视频: 16位、15 MSPS μ Module数据采集解决方案
- ▶ AD7606C-18视频: 8通道DAS、1 MSPS输入、同步采样ADC
- ▶ AD7134视频: 24位、4通道1.5MSPS精密无混叠ADC

四通道精密ADC 可简化信号链 设计和实施

AD7134

- ▶ 具有抗混叠能力，采样率高达1.5 MSPS，无需外部滤波器，提升相位匹配。
- ▶ 易于驱动的阻性输入降低ADC驱动要求。
- ▶ 新同步功能简化了多器件分布式系统中的数字接口设计。

更多信息请访问：analog.com/AD7134



使用高精度仪表放大器进行远程检测

Hooman Hashemi

摘要

仪表放大器(IA)是检测应用的主力。本文将探讨一些利用仪表放大器的平衡和出色直流/低频共模抑制(CMR)特性的方法,使得仪表放大器配合阻性传感器(例如应变计)使用,传感器与放大器在物理上分离。本文将提出一些提高此类增益级的抗噪性,同时降低其对电源变化和元件漂移的敏感性的方法。文章还会提供实测性能值和结果以展示精度范围,方便最终用户应用进行快速评估。

详细说明

说到传感器,几乎没有什么能比得过惠斯登电桥(图1)。该电桥可产生差分电压,当物理参数变化时,差分电压会随之发生可预测的变化。差分电压还有抑制温度和时间漂移的附带好处。差分电压位于较大共模(CM)电压之上。使用仪表放大器来放大电桥提供的小信号。仪表放大器的优点在于,在电桥元件负载很少或没有负载的情况下,它可以检测差分电压并将CM抑制到传统运算放大器无法实现(因为要求外部电阻高度匹配)的程度。

物理测量所用的电子设备常常远离被测物理参数。例如,埋在卡车称重站路面下方或桥梁结构内的应变计测量,不太可能位

于读取测量结果的电子设备旁边。当使用双线四分之一桥接应变计(例如Omega公司的SGT-1/350-TY43)时,传感器放在远离检测放大器的地方,如图2所示,产生的结果不令人满意,即便传感器引线使用屏蔽双绞线也无效。

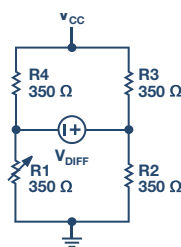


图1. 惠斯登电桥。

问题在于,屏蔽双绞线不是对长电缆线路上的所有干扰都能抑制。在这种情况下,不能依靠仪器的良好平衡输入来消除CM影响。长电缆拾取的干扰对放大器正负输入的影响是不均衡的,而且输入包含CMR无法消除的不相关信号。因此,如图3所示,由于对CM噪声(看似如此)的响应不平衡,在电路输出端发现明显噪声并不奇怪。

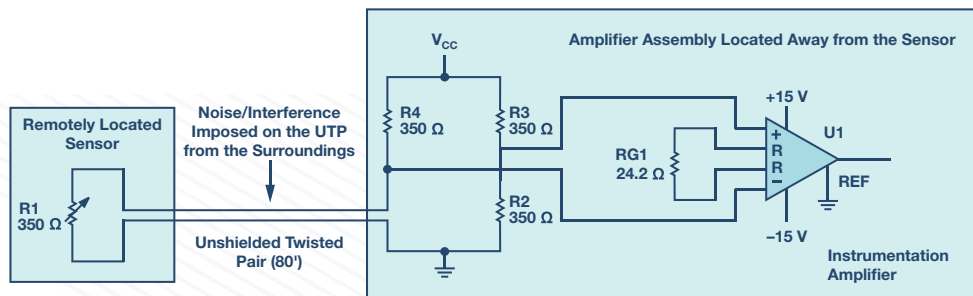


图2. 远程传感器设置受到环境噪声拾取的影响。

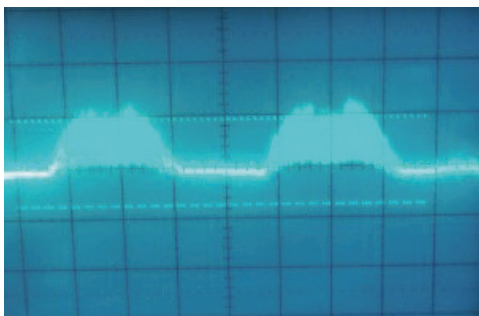


图3. 麻烦的放大器输出端120Hz噪声(0.1V/div, 2ms/div)。

为了从CM（直流和干扰）中成功提取很小的电桥差分电压，一种解决方案是使用两对屏蔽或非屏蔽双绞线(UTP)。这样，仪表放大器的两个输入实现均衡，受到的CM噪声影响相同，如图4所

示。诸如LT6370之类的器件具有出色的低频CMR (120dB)，能够可靠地抑制困扰IA输入的噪声。结果，即使在嘈杂的环境中，远距离输出波形也很干净。

有了LT6370的全部CMR功能，我们可以更进一步，通过减少一对接线来简化配置，仅留下一根UTP。此概念如图5所示，其中U2的输入保持平衡以获得良好的CMR。注意UTP引线看起来与U2相同，并有相同的对地阻抗（R2、R4）。

对于图5所示的元件值，流过传感器 R_{SENSOR} 的电流约为1mA。使用U1的RG1值，该级以 $G = 10 \text{ V/V}$ 运行，输出电压为 R_{SENSOR} 上电压的10倍放大副本，约为3.5V。U1的主要任务是消除UTP长导线上存在的且仅响应传感器电压的干扰，传感器电压等于传感器电阻乘以流经其中的约1mA电流。LT6370出色的低失调电压和漂移，以及优异的CMR特性，使其成为显而易见的选择。

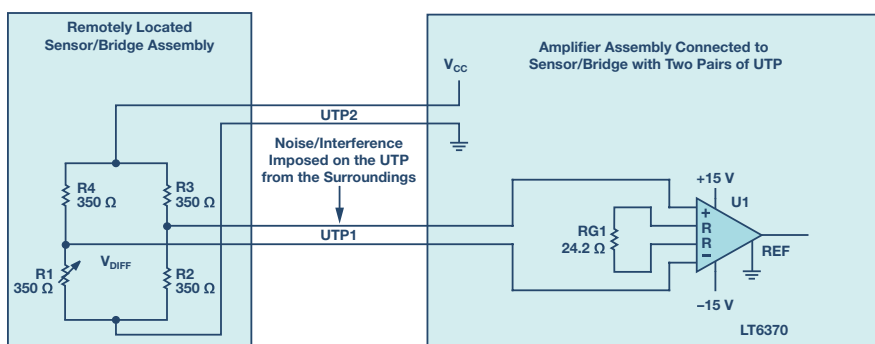


图4. 使用两根非屏蔽双绞线进行远程检测。

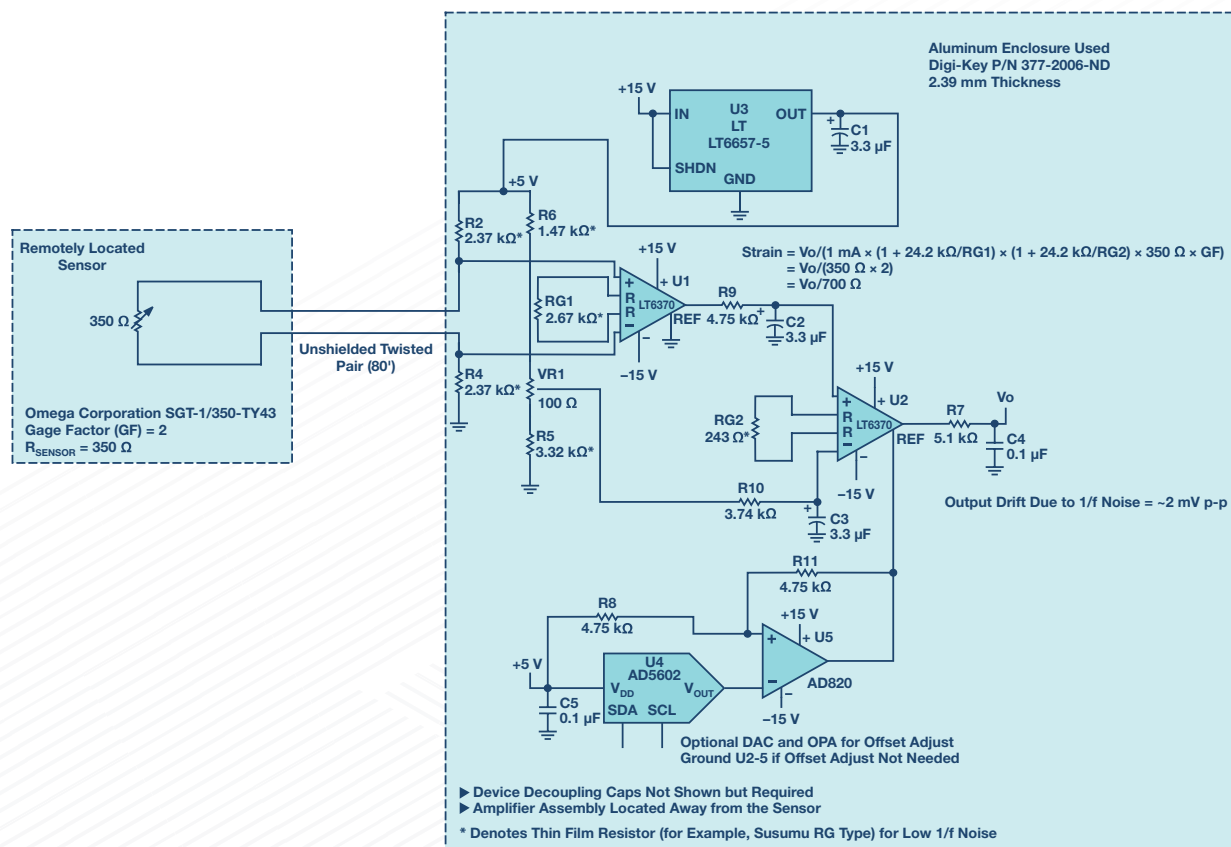


图5. 用于远程检测的单根UTP。

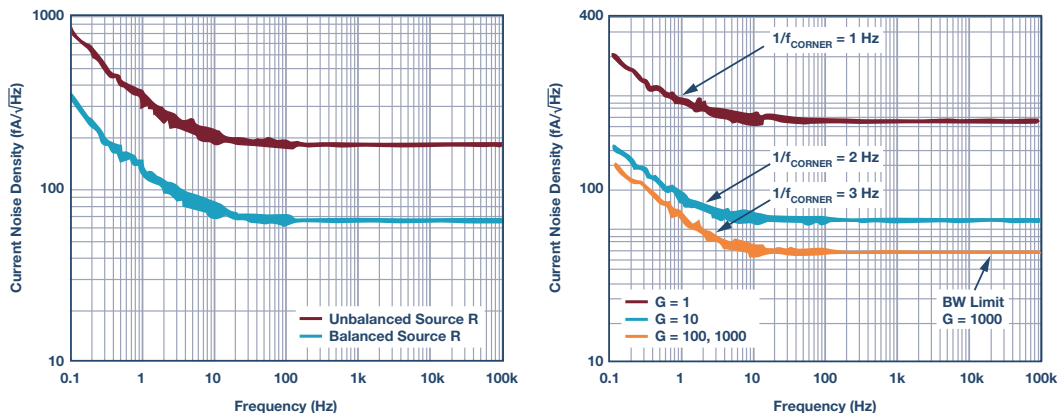


图6. LT6370输入基准电流/电压噪声密度。

惠斯登电桥的另一半由R5、R6和VR1组成，其电流与电桥的传感器部分几乎相同。U1输出端的传感器电压和VR1游标处的基准电压均经过低通滤波后达到U2的差分输入端，以消除干扰噪声。U2设置为高增益($G = 1 + 24.2 \text{ k}\Omega/RG2 = 100 \text{ V/V}$)，以放大正输入端上的非常小的传感器电压，而负输入端上是固定的低噪声基准电压，自基准电压源LT6657-5产生。U1输出精确代表实测的施加于传感器（其附着于目标元件或材料）的应变，以驱动ADC或其他类似的信号处理。

可选DAC和OPA（U4、U5）连接到U2的REF引脚（如果不需要偏移调整，可以将其接地），可用于提供输出偏移调整和调零。使用DAC可以将U2输出电压移动到适合所选ADC的基准或CM电平。例如，基准电压为5V的ADC可以直接从U2驱动，使用DAC驱动U2 REF输入，将其零输出设置为2.5V。这样，0V至2.5VADC模拟输入代表压缩应变，2.5V至5V信号代表拉伸应变。需要注意的是，驱动U2 REF引脚的器件（本例中为AD820）应保持低阻抗，以消除任何可能的增益误差。

以下是输出电压与传感器电阻的关系以及输出电压与被测量应变(ϵ)的关系的表达式：

$$\Delta V_o = 1 \text{ mA} \times \Delta R_{\text{SENSOR}} \times G1 \times G2$$

其中， ΔR_{SENSOR} 为应变引起的传感器电阻的变化

$$G1 = 1 + 24.2 \text{ k}\Omega/RG1 = 10 \frac{\text{V}}{\text{V}}$$

$$G2 = 1 + 24.2 \text{ k}\Omega/RG2 = 100 \frac{\text{V}}{\text{V}}$$

$$\frac{\Delta V_o}{\Delta R_{\text{SENSOR}}} \left(\frac{\text{V}}{\Omega} \right) = 1 \text{ mA} \times 10 \frac{\text{V}}{\text{V}} \times 100 \frac{\text{V}}{\text{V}} \approx 1 \frac{\text{V}}{\Omega}$$

$$\text{Gage Factor (GF)} = \frac{\frac{\Delta R_{\text{SENSOR}}}{R_{\text{SENSOR}}}}{\frac{\Delta L}{L}} = \frac{\frac{\Delta R_{\text{SENSOR}}}{R_{\text{SENSOR}}}}{\epsilon}$$

其中：

L指传感器长度

ϵ 指被测应变量

对于所选的传感器：

$$R_{\text{SENSOR}} = 350 \Omega$$

$$GF = 2$$

产生的应变(ϵ)为：

$$\epsilon = \frac{\Delta V_o}{1 \text{ mA} \times 1000 \frac{\text{V}}{\text{V}} \times R_{\text{SENSOR}} \times GF} = \frac{\Delta V_o}{700}$$

LT6370的超低增益误差 ($G = 10 \text{ V/V}$ 时小于0.084%)和低输入失调电压（全温度范围内最大值小于50 μV ），保证U2获得传感器电压的真实副本，减去UTP拾取的干扰，与U2反相输入端产生的基准电压进行比较。LT6657-5产生稳定、低噪声、低漂移的基准电压，使整个电路不受电源电压变化的影响。特别重要的是，LT6657-5的1/f噪声很低，这点意义重大，因为电路的增益很大。

U2每个输入端的简单RC低通滤波器（R9、C2和R10、C3）的滚降频率设置为约10 Hz，输出噪声可以通过限制带宽来降低。如图6所示，LT6370的1/f噪声转折频率很低(<10Hz)，1/f噪声的影响很小，这是一个优势。此外，电流噪声密度图显示，利用输入端噪声的相关分量，保持两个输入阻抗平衡以使电流噪声影响最低要好得多。因此，由于VR1的游标具有等效阻抗，R10的值降至3.74k Ω ，以与4.75k Ω 的R9阻抗匹配。

结语

电桥传感器远离信号处理放大器，需要仪表放大器来提取干净的实测差分电压。LT6370仪表放大器的特性使其能够成功处理远程传感器通过长电缆传来的信号。LT6370制造工艺在生产测试期间调用片内加热器来保证温度漂移值，进一步增强了LT6370对远程监控应用的适应性，并延长了其在难以维修的设备中的使用寿命和产品寿命。

作者简介

Hooman Hashemi于2018年3月加入ADI公司，从事新产品表征和展示产品特性与用途的应用开发工作。Hooman此前曾在Texas Instruments工作了22年，担任应用工程师，专注于高速产品系列。他于1989年8月毕业于圣克拉拉大学，获电气工程硕士学位；1983年12月毕业于圣何塞州立大学，获电气工程学士学位。他已婚，有一个14岁的女儿。联系方式：hooman.hashemi@analog.com。

μModule数据采集解决方案可减轻各种精密应用的工程设计挑战

本文介绍了与设计精密数据采集系统相关的一些重要方面和技术挑战。ADAQ4003 μModule器件出色的精度性能和小尺寸对各种精密数据转换应用颇具实用价值，本解决方案会加快航空航天、自动化测试设备、医疗健康和工业4.0等行业的可生产原型的制作。

[立即下载](#)

通过5V至24V输入提供双极性、双向DC-DC流入和流出电流

有些电子系统需要从同一个端口提供正负电源，且要能够调整电压电平，需要平稳地转换输出，从一个电压电平转换到另一个电压电平，从一个极性转换到相反极性。本文介绍了这样一种解决方案，其电源可以在相同的端子上生成 $\pm 10\text{ V}$ 电压，且能够在作为负载的输出端子上获取电流。

[立即下载](#)

通过精确匹配的电阻网络提高差分放大器的共模抑制比

在本文中，我们将研究如何通过理解共模抑制比来为您的设计选择合适的差分放大器和外部电阻电路。为了达到较高的系统性能，必须根据差分放大器电路的精度要求仔细选择外部电阻电路。

[立即下载](#)

16位、15 MSPS μ Module数据采集 解决方案

ADAQ23875

- ▶ 9 mm $\times$ 9 mm小尺寸BGA封装，具有前端信号调理功能。
- ▶ iPassives[®]信号调节电阻有效降低增益和失调误差漂移。
- ▶ 减少信号链校准，大大提升通道间匹配性能。

更多信息请访问: analog.com/ADAQ23875



复合放大器： 高精度的高输出驱动能力

Jino Loquinario

简介

要开发的应用似乎不存在解决方案是很正常的，甚至几乎是情理之中的。为了满足应用要求，我们需要想出一种超出市场上现有产品性能的解决方案。例如，应用可能需要具有高速、高电压、高输出驱动能力的放大器，同时还可能要求出色的直流精度、低噪声、低失真等。

满足速度和输出电压/电流要求的放大器以及具有出色直流精度的放大器在市场上很容易获得，事实上很多都是如此。但是，所有这些要求可能无法通过单个放大器来满足。当遇到这样的问题时，有些人会认为我们不可能满足此类应用的要求，我们必须满足于平庸的解决方案，要么选用精密放大器，要么选用高速放大器，可能要牺牲一些要求。幸运的是，这并非全然正确。对此，有一种解决方案是采用复合放大器，本文将说明它是如何实现的。

复合放大器

复合放大器由两个独立的放大器组成，其配置方式使得人们既能实现每个放大器的优点，又能削弱每个放大器的缺点。

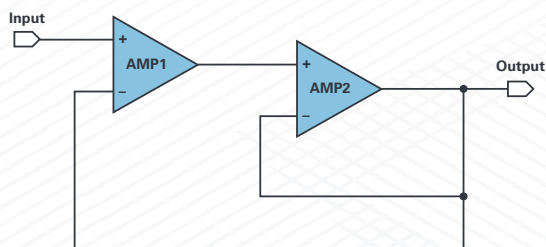


图1. 简单复合放大器配置。

参考图1，AMP1具有应用所需的出色直流精度以及噪声和失真性能。AMP2满足输出驱动要求。在这种配置中，具有所需输出规

格的放大器(AMP2)放置在具有所需输入规格的放大器(AMP1)的反馈环路中。下面将讨论这种配置涉及的一些技术及其益处。

设置增益

初遇复合放大器时，第一个问题可能是如何设置增益。为了解决这个问题，将复合放大器视为包含在大三角形内的单个同相运算放大器是有帮助的，如图2所示。想象大三角形是黑色的，我们无法看清里面的东西，那么同相运算放大器的增益就是 $1 + R1/R2$ 。揭开大三角形内部的复合配置并没有改变任何东西，整个电路的增益仍然由R1和R2的比率控制。

在这种配置中，人们很容易认为通过R3和R4改变AMP2的增益会影响AMP2的输出电平，表明复合增益会发生变化，但事实并非如此。通过R3和R4提高AMP2周围的增益只会降低AMP1的有效增益和输出电平，而复合输出（AMP2输出）保持不变。或者，降低AMP2周围的增益将会提高AMP1的有效增益。因此，复合放大器的增益一般仅取决于R1和R2。

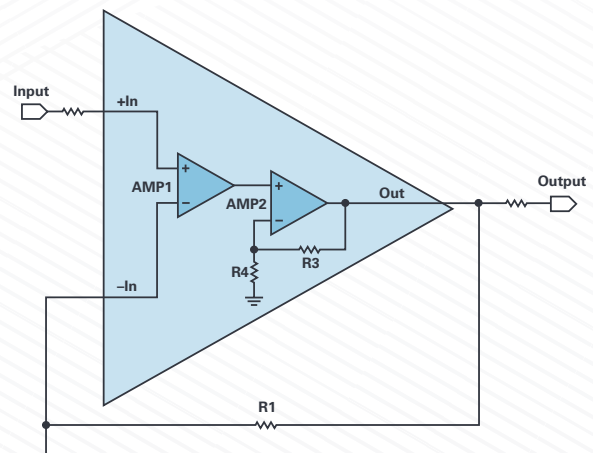


图2. 复合放大器被视为单个放大器。

本文将讨论实现复合放大器配置的主要优点和设计考虑因素。本文将重点说明其对带宽、直流精度、噪声和失真的影响。

带宽扩展

与配置为相同增益的单个放大器相比，实现复合放大器的主要优点之一是带宽更宽。

参考图3和图4，假设我们有两个独立的放大器，每个放大器的增益带宽积(GBWP)为100 MHz。将它们组合成一个复合配置，整个组合的有效GBWP将会增加。在单位增益时，复合放大器的-3dB带宽要高出约27%，尽管有少量峰化。在更高增益下，这种优势变得越发明显。

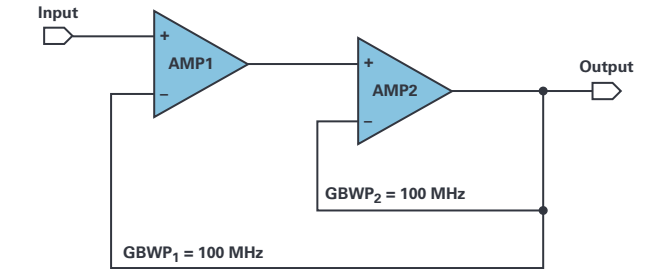


图3. 单位增益复合放大器。

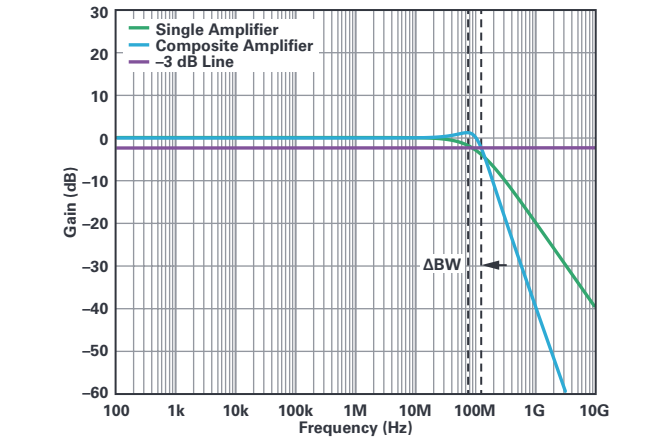


图4. 单位增益时的-3dB带宽改善情况。

图5显示了增益为10的复合放大器。请注意，复合增益通过R1和R2设置为10。AMP2周围的增益设置为约3.16，迫使AMP1的有效增益与此相同。在两个放大器之间平均分配增益可以产生最大可能的带宽。

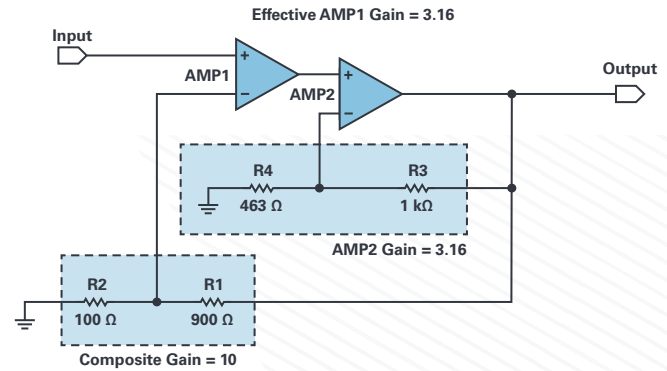


图5. 复合放大器的增益配置为10。

图6比较了增益为10的单个放大器的频率响应与配置为同样增益的复合放大器的频率响应。在这种情况下，复合放大器的-3dB带宽高出约300%。这怎么可能？

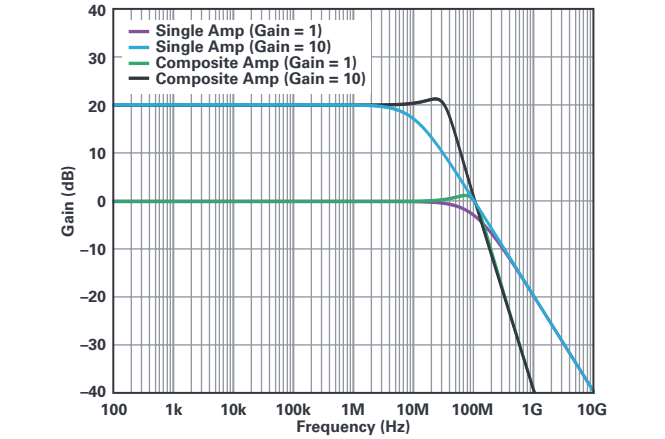


图6. 增益为10时的-3dB带宽改善情况。

有关具体示例，请参阅图7和图8。我们要求系统增益为40dB，使用两个相同的放大器，每个放大器的开环增益为80dB，GBWP为100MHz。

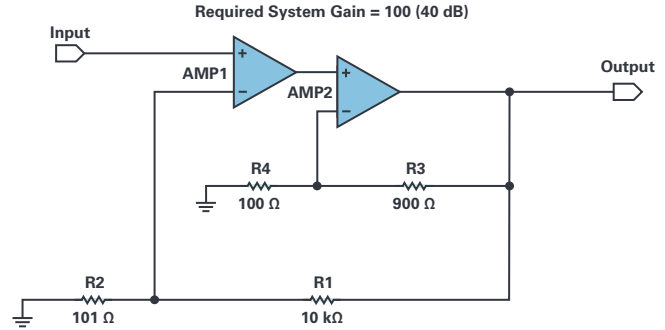


图7. 分配增益以获得最大带宽。

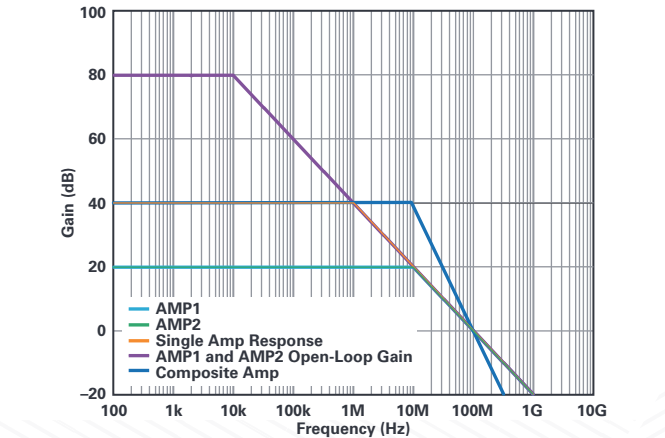


图8. 单个放大器的预期响应。

为使组合实现最高可能带宽，我们将在两个放大器之间平均分配所需的系统增益，每个放大器需提高20dB的增益。因此，将AMP2的闭环增益设置为20 dB会迫使AMP1的有效闭环增益同样达到20dB。采用这种增益配置，两个放大器在开环曲线上的工作点均低于任何一个在40dB增益时的工作点。因此，与同样增益的单个放大器解决方案相比，复合放大器在增益为40dB时将具有更高的带宽。

虽然看似相对简单且易于实现，但在设计复合放大器时应采取适当的措施来获得尽可能高的带宽，同时不能牺牲组合的稳定性。在实际应用中，放大器有非理想特性，而且可能不完全相同，这就要求使用适当的增益配置来保持稳定性。另外应注意，复合增益将以-40dB/十倍频程的速度滚降，因此在两级之间分配增益时必须小心。

在某些情况下，平均分配增益可能无法做到。就此而言，要在两个放大器之间均等分配增益，AMP2的GBWP必须始终大于或等于AMP1的GBWP，否则将导致峰化，并且可能导致电路不稳定。在AMP1 GBWP必须大于AMP2 GBWP的情况下，在两个放大器之间重新分配增益通常可以校正不稳定性。在这种情况下，降低AMP2的增益会导致AMP1的有效增益提高。结果是AMP1闭环带宽降低，因为其在开环曲线上的工作点提高，而AMP2闭环带宽提高，因为其在开环曲线上的工作点降低。如果充分应用AMP1的减速和AMP2的加速，复合放大器的稳定性就会恢复。

本文选用AD8397作为输出级(AMP2)，与各种精度的放大器AMP1连接以展示复合放大器的优势。AD8397是一款高输出电流放大器，可提供310 mA电流。

表1. 不同放大器组合的带宽扩展, 增益为10, $V_{OUT} = 10\text{ V p-p}$

放大器	单个放大器 带宽(kHz)	复合放大器 带宽(kHz)	带宽扩展%
ADA4091	30	94	213
AD8676	165	517	213
AD8599	628	2674	325

保持直流精度

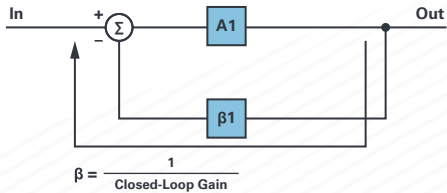


图9. 运算放大器反馈环路。

在典型运算放大器电路中，输出的一部分会被反馈到反相输入。输出端存在的误差（环路中产生）乘以反馈因子(β)，然后予以扣除。这有助于保持输出相对于输入乘以闭环增益(A)的保真度。



图10. 复合放大器反馈环路。

对于复合放大器，放大器A2有自己的反馈环路，但A2及其反馈环路都在A1的较大反馈环路内。输出现在包含A2引起的较大误差，

这些误差被反馈到A1并进行校正。较大的校正信号导致A1的精度得以保留。

在图11所示电路和图12所示结果中可以清楚地看到该复合反馈环路的影响。图11显示了一个由两个理想运算放大器组成的复合放大器。复合增益为100，AMP2增益设置为5。 V_{OS1} 表示AMP1的50 μV 失调电压，而 V_{OS2} 表示AMP2的可变失调电压。图12显示，当 V_{OS2} 从0 mV扫描到100 mV时，输出失调不受AMP2贡献的误差（失调）幅度的影响。相反，输出失调仅与AMP1的误差（50 μV 乘以复合增益100）成比例，并且无论 V_{OS2} 的值是多少，它都保持在5 mV。如果没有复合环路，我们预计输出误差会高达500 mV。

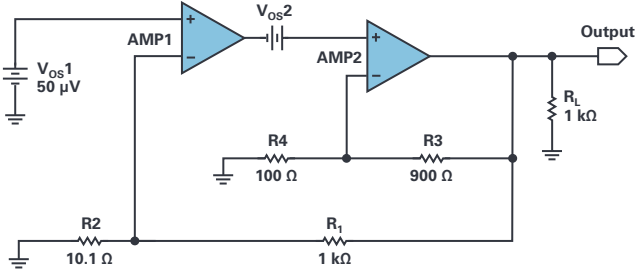


图11. 失调误差贡献。

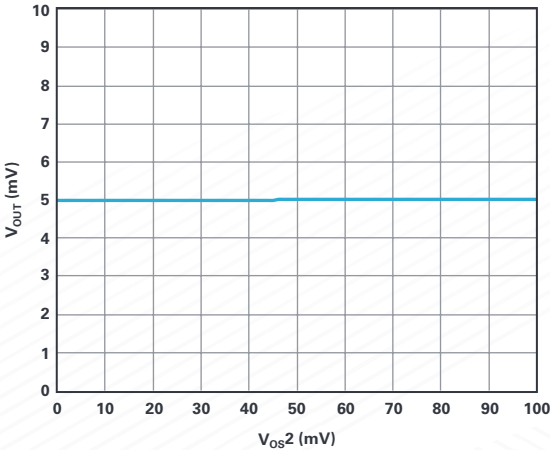


图12. 复合输出失调与 V_{OS2} 的关系。

表2. 增益为100时的输出失调电压

放大器	有效 V_{OS} (mV)	V_{OS} 降幅 (复合配置)
AD8397	100	
AD8397 + ADA4091	3.5	28.6×
AD8397 + AD8676	1.2	83.3×
AD8397 + AD8599	1	100×

噪声和失真

复合放大器的输出噪声和谐波失真以与直流误差类似的方式进行校正，但对于交流参数，两级的带宽也会起作用。我们将举一个例子，使用输出噪声来说明这一点；同时应理解，失真消除方式大致相同。

参考图13所示电路，只要第一级(AMP1)有足够的带宽，它就会校正第二级(AMP2)的较大噪声。当AMP1的带宽开始耗尽时，来自AMP2的噪声将开始占主导地位。但是，如果AMP1带宽过多，并且频率响应中存在峰化，那么在相同频率处将产生噪声峰值。

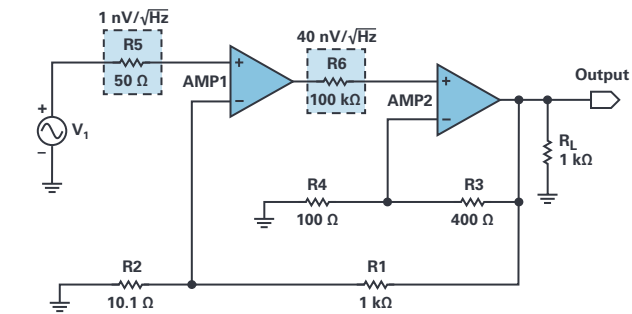


图13. 复合放大器的噪声源。

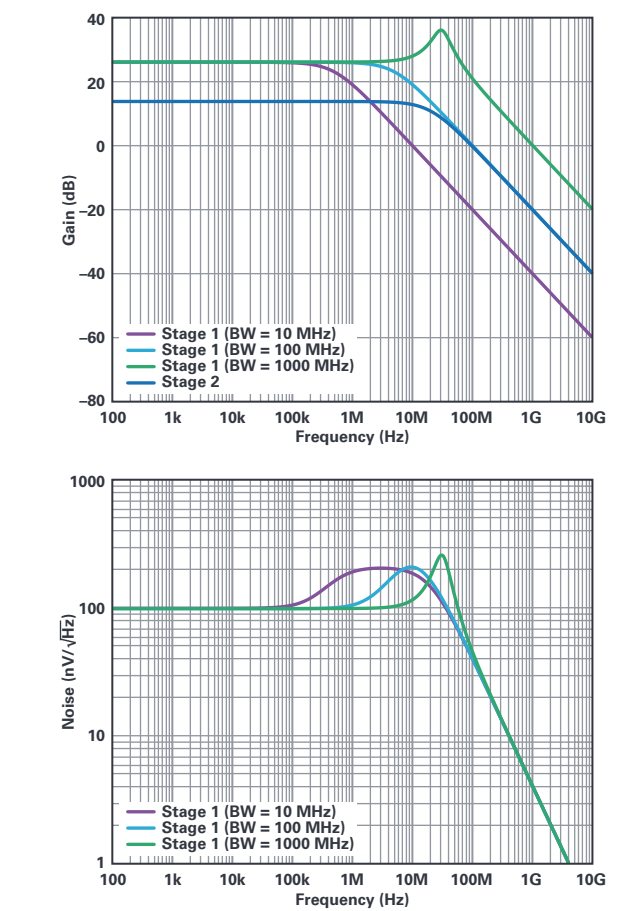


图14. 噪声性能与第一级带宽的关系。

对于此例，图13中的电阻R5和R6分别代表AMP1和AMP2的固有噪声源。图14的上部曲线显示了各种AMP1带宽的频率响应以及单一固定带宽的AMP2的频率响应。回忆增益分配部分，若复合增益为100 (40 dB)，AMP2增益为5 (14 dB)，则AMP1的有效增益将为20 (26 dB)，如此处所示。

下部曲线显示了每种情况的宽带输出噪声密度。在低频时，输出噪声密度以AMP1为主（1nV/√Hz乘以100的复合增益等于100nV/√Hz）。只要AMP1有足够的带宽来补偿AMP2，这种情况就会持续下去。

若AMP1带宽小于AMP2带宽，当AMP1带宽开始滚降时，噪声密度将开始由AMP2主导。这可以在图14的两条迹线中看到，噪声上升至200nV/√Hz（40 nV/√Hz乘以AMP2的增益5）。最后，若AMP1具有比AMP2大得多的带宽，导致频率响应出现峰化，则复合放大器将在相同频率处呈现噪声峰值，如图14所示。由于频率响应峰化引起过大增益，噪声峰值的幅度也会更高。

表3和表4分别显示了使用不同精密放大器作为第一级与AD8397形成复合放大器时的有效噪声降低情况和THD+n改善情况。

表3. 使用不同前端放大器的降噪情况，有效增益 = 100，f = 1 kHz

配置	噪声， e_n (nV/√Hz)	有效噪声降幅(%)
仅AD8397	450	
AD8397 + ADA4084	390	13.33
AD8397 + AD8676	280	37.78
AD8397 + AD8599	107	76.22

表4. 使用不同前端放大器的THD+n比较，有效增益 = 10，f = 1 kHz， $I_{LOAD} = 200$ mA

配置	有效THD+n (dB)	THD+n改善(dB)
仅AD8397	-100.22	
AD8397 + ADA4084	-105.32	5.10
AD8397 + AD8676	-106.68	6.46
AD8397 + AD8599	-106.21	5.99

系统级应用

在此示例中，DAC输出缓冲器应用的目标是为低阻抗探针提供10 V p-p的输出，电流为500 mA p-p，要求低噪声、低失真、出色的直流精度以及尽可能高的带宽。DAC输出的4mA至20mA电流将通过TIA转换为电压，然后转换为复合放大器的输入以进一步放大。输出端的AD8397可满足输出要求。AD8397是一款轨到轨、高输出电流放大器，能够提供所需的输出电流。

AMP1可以是任何具有配置所需直流精度的精密放大器。在此应用中，各种前端精密放大器都能与AD8397（以及其他高输出电流放大器）配合使用，以实现应用所需的出色直流精度和高输出驱动能力。

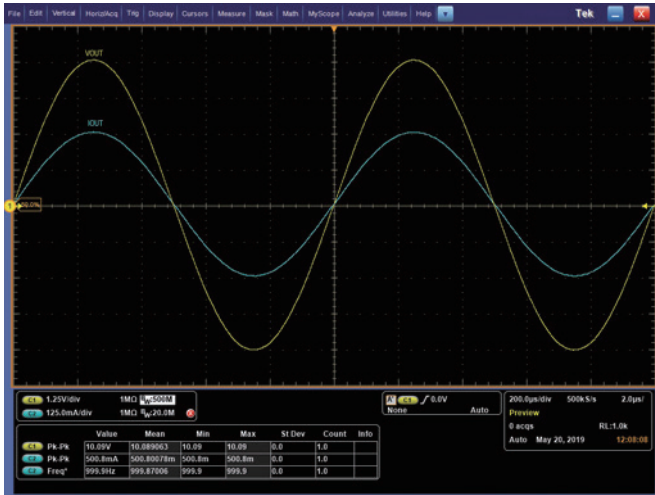


图16. AD8599和AD8397复合放大器的 V_{OUT} 和 I_{OUT} 。

表5. AD8599+AD8397复合放大器规格

参数	值
增益	10 V/V
-3 dB带宽	1.27 MHz
输出电压	10 V p-p
输出电流	500 mA p-p
输出失调电压	102.5 μ V
电压噪声($f = 1$ kHz)	20.95 nV/ $\sqrt{\text{Hz}}$
THD+n ($f = 1$ kHz)	-106.14 dB

此配置不限于AD8397和AD8599，其他放大器组合也是可行的，只要满足输出驱动要求并提供出色的直流精度即可。表6和表7中的放大器也适合此应用。

表6. 具有高输出电流驱动能力的放大器

高输出 电流放大器	电流驱动(A)	压摆率	V_s 范围, 最大值(V)
ADA4870	1	2.5 kV/ μ s	40
LT6301	1.2	600 V/ μ s	27
LT1210	2	900 V/ μ s	36

表7. 精密前端放大器

精密放大器	V_{OS} (μ V)	V_{NOISE} , e_n (nV/ $\sqrt{\text{Hz}}$)	THD+n, 1 kHz (dB)
LT6018	50	1.2	-115
ADA4625	80	3.3	-110
ADA4084	100	3.9	-90

结论

两个放大器结合成复合放大器，可实现每个放大器的最佳规格，同时弥补各自的局限性。具有高输出驱动能力的放大器与精密前端放大器相结合，可为非常棘手的应用提供解决方案。设计时务必考虑稳定性、噪声峰化、带宽和摆率，以获得最佳性能。有许多可能的方案来满足各种应用需求。正确的实施和组合可以实现应用的恰当平衡。

致谢

Zoltan Frasch和Bruce Petipas为本文做出了技术贡献，作者对此表示感谢。

作者简介

Jino Loquinario 2014年加入ADI公司，目前担任线性产品与解决方案部门的产品应用工程师。他毕业于菲律宾科技大学米沙鄢分校，获电子工程学士学位。联系方式：jino.loquinario@analog.com。

低漂移仪表放大器 提供优异的精度和 稳健性

LT6370

- ▶ 低增益和失调漂移降低对温度校准的要求。
- ▶ 高精度降低总误差预算。
- ▶ 集成输入EMI滤波器可在严重RF干扰时保持精度。

立即购买: analog.com/LT6370



新一代SAR ADC解决精密数据采集信号链设计的难点

Maithil Pachchigar和Alan Walsh

简介

许多应用都要求采用精密数据采集信号链以数字化模拟数据，从而实现数据的精确采集和处理。精密系统设计师面临越来越大的压力，需要找到创新的办法，提高性能、降低功耗，同时还要在小型PCB电路板上容纳更高的电路密度。本文旨在讨论精密数据采集信号链设计中遇到的常见难点，探讨如何运用新一代16位/18位、2MSPS、精密逐次逼近寄存器(SAR) ADC解决这些难点。AD4000/AD4003 (16位/18位) ADC基于ADI的高级技术设计而成，集成了多种简单易用的特性，具有多种系统级优势，有助于降低信号链功耗，降低信号链复杂性，提高通道密度，同时还能提高性能水平。本文将重点讨论数据采集子系统性能和设计挑战，说明该ADC系列如何在多个终端市场形成应用级影响。

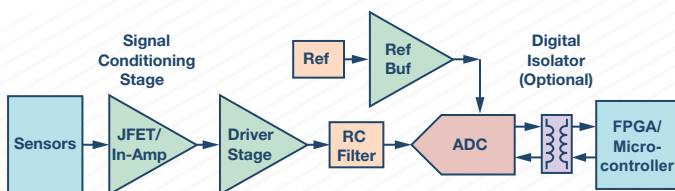


图1. 典型的精密数据采集信号链。

常见的信号链设计难点

常见的信号链设计难点图1显示了在构建精密数据采集系统时使用的典型信号链。要求精密数据采集系统的应用（如自动化测试设备、机械自动化、工业和医疗仪器仪表）呈现出通常被认为在技术上相冲突的共同趋势。例如，系统设计师被迫在性能

上妥协，以维持紧张的系统功率预算，或者在电路板上保留较小的面积以实现高通道密度。这些精密数据采集信号链的系统设计师在多个方面面临着共同的挑战：驱动SAR ADC输入；保护ADC输入以使其免受受过压事件影响；用单电源降低系统功耗；用低功耗微控制器和/或数字隔离器实现更高的系统吞吐量等。

受开关电容输入结构影响，高分辨率精密SAR ADC的驱动一直是个棘手的问题。系统设计师需要密切关注ADC驱动器数据手册，了解噪声、失真、输入/输出电压上裕量/下裕量、带宽和建立时间等技术规格。一般地，采用的高速ADC驱动器需要具备宽带宽、低噪声和高功率等特征，以便在可用采集时间内建立SAR ADC输入的开关电容反冲。这项要求会大幅减少可用于驱动ADC的放大器选择，不得不在性能/功率/面积方面进行大幅妥协。另外，选择一款合适的RC滤波器置于驱动器与ADC输入之间，这项要求又对放大器选择和性能构成了进一步的限制。ADC驱动器输出与SAR ADC输入之间需要用RC滤波器来限制宽带噪声，减少电荷反冲的影响。一般情况下，系统设计师需要花费大量时间去评估信号链，确保所选ADC驱动器和RC滤波器能切实驱动ADC，以实现所需性能。

在功耗敏感型应用（如电池供电仪器仪表）中，通常需要用低压单电源来运行系统。这虽然最大限度地降低了电路的功耗，但却给放大器前端带来了上裕量和下裕量问题。这意味着，可能无法使用ADC输入的全部范围，因为驱动放大器无法一直驱动到地，也无法一直驱动到ADC输入范围的上限，结果会降低整个系统的性能。这种情况可以通过提高电源电压来弥补，但其代价是会增加功耗，或者造成系统的动态范围性能下降。

多数ADC模拟输入（IN+和IN-）除ESD保护二极管以外没有过压保护电路。在放大器电轨大于 V_{REF} 且小于地的应用中，输出有可能超过器件的输入电压范围。在过压事件中，两个连接REF的模拟输入（IN+或IN-）引脚之间的ESD保护二极管正向偏置连接REF的输入引脚并使其短路，有可能使基准电压源过载，导致器件损毁，或者干扰在多个ADC之间共用的基准电压源。结果就需要为ADC输入添加肖特基二极管一类的保护电路，避免过压条件损害ADC。不幸的是，肖特基二极管可能会因漏电流而增加失真及其他误差。

精密应用在连接ADC的处理器方面有着不同的需求。出于安全考虑，有些应用需要使用电气隔离机制，并在ADC与处理器之间使用数字隔离器来实现这个目的。这种处理器选择和隔离需求对用于连接ADC的数字接口的效率形成了限制。一般地，低端处理器/FPGA或低功耗微控制器都拥有较低的串行时钟速率。这可能导致ADC的吞吐量低于预期，因为在输出转换结果之前存在较长的ADC转换延时。数字隔离器也可能限制在隔离栅上可以实现的最大串行时钟速率，因为隔离器中的传输延迟会限制ADC吞吐量。在这些情况下，最好使用既可实现更高吞吐速率，又无需大幅增加串行时钟速率的ADC。

AD4000/AD4003精密SAR ADC系列可以解决常见设计挑战

AD4000/AD4003系列是基于SAR架构的快速、低功耗、单电源、16位/18位精密ADC。

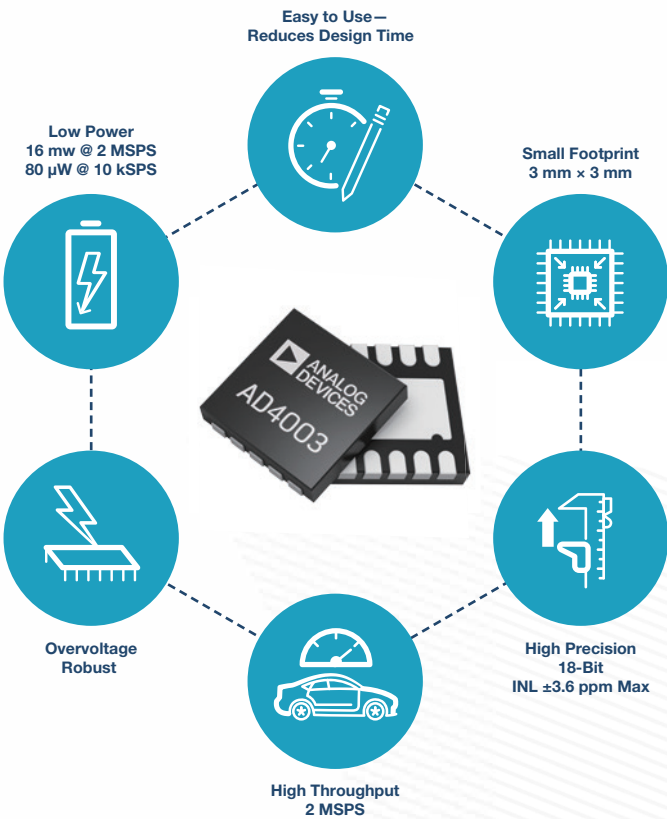


图2. AD4000/AD4003 ADC的主要优势。

AD4000/AD4003精密ADC系列将高性能与简单易用的特性独特地结合在一起，可以降低系统复杂性，简化信号链BOM，并大幅缩短上市时间（见图2）。借助该系列，设计师可以解决精密数据采集系统的系统级技术挑战，并且无需做出重大折衷。例如，留给用户更长的采集时间、高输入阻抗(Z)模式和跨度压缩模式等特性在AD4000/AD4003 ADC系列中的结合可以减少与ADC驱动器级设计相关的挑战，增加ADC驱动器选择的灵活性。这样就可以降低系统总功耗，提高密度，缩短客户设计周期。通过SPI接口写入配置寄存器，可以使能/禁用多数简单易用的特性。注意，AD4000/AD4003 ADC系列与10引脚AD798x/AD769x ADC系列引脚兼容。

AD4000/AD4003 ADC简单易用的特性

长采集阶段

AD4000/AD4003 ADC拥有更短的转换时间290ns，ADC会在当前转换过程结束前100 ns返回采集阶段。SAR ADC周期时间由转换阶段和采集阶段构成。在转换阶段，ADC电容DAC与ADC输入断开，以执行SAR转换。输入在采集阶段重新连接，ADC驱动器必须在下一个转换阶段开始之前将输入建立至正确的电压。较长的采集阶段可以降低对驱动放大器的建立要求，并且允许较低的RC滤波器截止频率，这意味着可以使用噪声较高且/或功率/带宽较低的放大器。可以在RC滤波器中使用较大的R值和较小的对应C值，减少放大器稳定性问题，同时也不会大幅影响失真性能。较大的R值有助于在过压条件下保护ADC输入；同时还能降低放大器中的动态功耗。

高输入阻抗模式

为了达到高分辨率精密SAR ADC数据手册中列示的最佳性能，系统设计师通常不得不使用专用的高功率、高速放大器来驱动其精密应用中的传统型开关电容SAR ADC输入。这是在精密数据采集信号链设计中经常遇到的难点之一。高Z模式的优势在于，能在慢速(<10 kHz)或直流类信号条件下支持低输入电流，并且可在高达100 kHz的输入频率范围内实现更高的失真(THD)性能。

AD4000/AD4003 ADC集成了一个高Z模式，在采集开始时，可以在电容DAC切换回输入时减少非线性电荷反冲。在使能高Z模式时，电容DAC在转换结束时充电，以保持上次采样的电压。这一过程可以减少转换过程的任何非线性电荷效应，该效应会影响到下次采样前在ADC输入端采集的电压。

图3所示为AD4000/AD4003 ADC在高Z模式使能/禁用时的输入电流。低输入电流使ADC比市场上现有的传统SAR ADC更易驱动，即便是在高Z模式禁用的情况下。如果将图3中高Z模式禁用时的输入电流与上一代AD7982 ADC的输入电流进行比较，则会发现，AD4003已经将1 MSPS条件下的输入电流降低了4倍。高Z模式使能时，输入电流进一步降至次微安级。在输入频率超过100kHz时，或者在多路复用输入时，应禁用高Z模式。

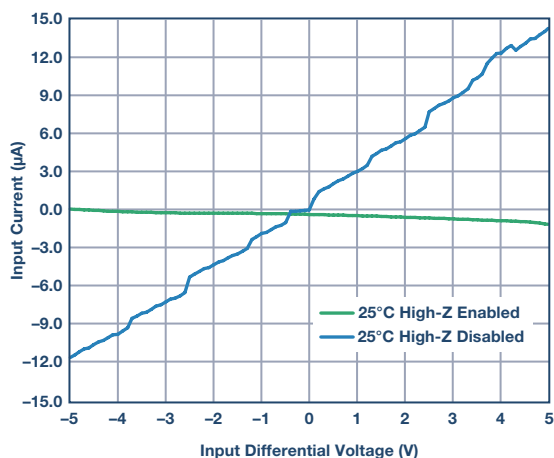


图3. 在高Z使能/禁用条件下的AD4003 ADC输入电流与输入差分电压。

借助AD4000/AD4003 ADC降低的输入电流，就能以比传统SAR多得多的源阻抗来驱动。这意味着，RC滤波器中的电阻值可以比传统SAR设计大10倍。

如图4所示，AD4000/AD4003 ADC允许用带较低截止频率的RC滤波器的多种低功率/带宽精密放大器来驱动ADC，消除了使用专用高速ADC驱动器的必要性，并且可以降低精密低带宽应用（信号带宽<10 kHz）的系统功耗、尺寸和成本。最终，AD4000/AD4003允许基于目标信号带宽，而非基于开关电容SAR ADC输入的建立要求来选择ADC之前的放大器和RC滤波器。

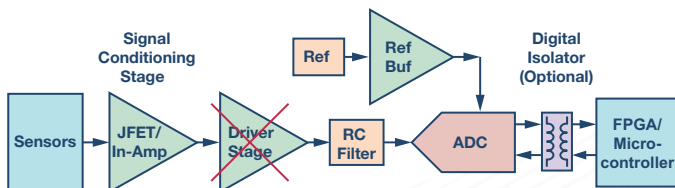


图4. 传统精密信号链。

图5和图6所示为AD4003 ADC的SNR和THD性能，其中，在使能/禁用高Z及各种不同RC滤波器值的情况下，以2 MSPS的全速吞吐量驱动AD4003 ADC时，使用的是ADA4077 ($I_{\text{QUIESCENT}} = 400 \mu\text{A}/\text{放大器}$)，ADA4084 ($I_{\text{QUIESCENT}} = 600 \mu\text{A}/\text{放大器}$)，ADA4610 ($I_{\text{QUIESCENT}} = 1.5 \text{ mA}/\text{放大器}$)精密放大器。在2.27MHz RC带宽和1kHz输入信号条件下使能高Z时，这些放大器可实现96dB至99dB的典型SNR以及优于-110dB的典型THD。在使能高Z模式时，甚至在R值大于200Ω时，THD约改善了10dB。即使在超低RC滤波器截止频率条件下，最高SNR也接近99 dB。

在使能高Z时，ADC消耗约2 mW/MSPS的额外功耗，但这仍然显著低于使用ADA4807-1一类的专用ADC驱动器时的功耗，从而可以节省PCB电路板面积和物料成本。对于多数系统，前端通常会限制信号链可以实现的整体交流/直流性能。从图5和图6所选的精密放大器数据手册中可以看出，精密放大器自身的噪声和失真性能在某个输入频率下主导着SNR和THD规格。然而，带高Z模式

的AD4003 ADC可以极大地增加驱动器放大器的选择，包括信号调理级中使用的精密放大器，同时还可提高RC滤波器选择的灵活性。例如，当AD4003 ADC的高Z使能并配合ADA4084-2驱动器放大器使用一个4.42 MHz宽带输入滤波器时，SNR性能约为95 dB。如果用498kHz滤波器对ADC驱动器噪声进行强力滤波，SNR可提升3 dB，至98dB。AD7982 ADC在较低RC截止频率下的SNR性能下降是因为该ADC输入未在较短的采集时间内消除反冲。

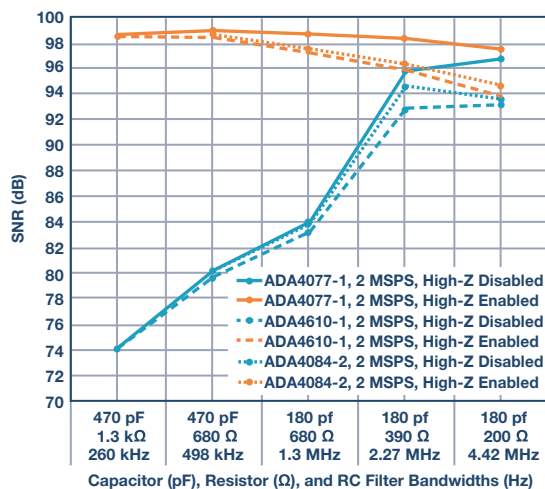


图5. 使用ADA4077、ADA4084和ADA4610精密放大器时的SNR与RC带宽。

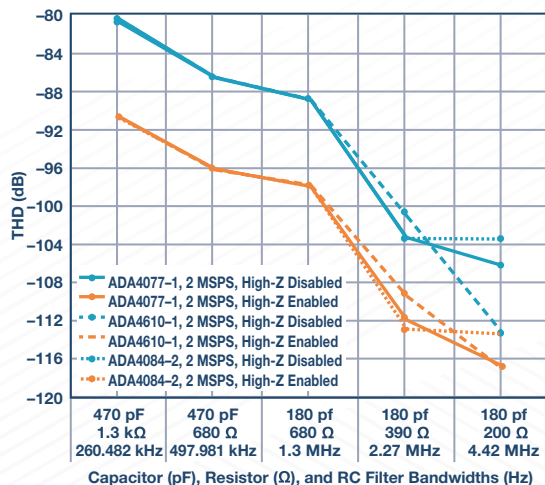


图6. 使用ADA4077、ADA4084和ADA4610精密放大器时的THD与RC带宽。

图7(a)表明，系统设计师可以使用功率低2.5倍的ADC驱动器ADA4077（相比ADA4807），在高Z模式禁用时，AD4003 ADC仍然能取得约97dB的SINAD（比AD7982 ADC高3dB）。即使RC带宽增加至2.9MHz，ADA4077放大器也无法直接驱动AD7982 ADC并取得最佳性能。如果用较低的RC带宽截止频率强力滤波，驱动器无法在可用采集时间内消除ADC反冲，ADC SINAD性能因而下降。在禁用或使能高Z模式时，AD4003 ADC的开关电容反冲大幅缩减，在1MSPS时的采集时间长2.5倍，因此，其SINAD性能仍然大幅优于AD7982 ADC。

在使能高Z模式时，在较低RC滤波器截止频率下使用两个ADC驱动器，AD4003 ADC的SINAD性能较好，这有助于在目标信号宽带较低时，消除更多来自上游信号链组件的宽带噪声。在不使能高Z模式时，RC滤波器截止频率与SINAD性能之前存在折衷。

跨度压缩

AD4000/AD4003 ADC集成了一个跨度压缩模式，对仅用一个单电源为SAR ADC驱动器供电的系统非常有用。该模式可以消除ADC驱动器对负电源的要求，同时还能维持ADC的全分辨率，减少功耗，降低电源设计复杂程度。如图8所示，ADC可执行数字缩放功能，映射从0 V至 $0.1 \times V_{REF}$ 的零电平代码，以及从 V_{REF} 至 $0.9 \times V_{REF}$ 的满量程代码。在减小的输入范围内，AD4000/AD4003 ADC的SNR约为-1.9dB ($20 \times \log(4/5)$)。举例来说，对于采用5 V单电源且典型基准电压为4.096 V的子系统，满量程输入范围为~0.41 V至3.69 V，为驱动放大器提供了充足的裕量。

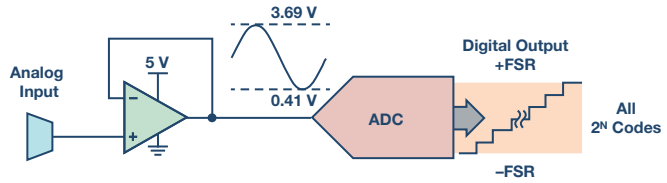


图8. AD4000/AD4003 ADC跨度压缩工作模式。

过压箝位

在放大器电轨大于 V_{REF} 且小于地电压的应用中，输出可以超出器件的输入电压范围。当正输入超过范围时，电流通过D1流入REF（见图9），对基准电压源形成干扰。甚至更加糟糕的是，可能将基准电压源拉高至绝对最大基准值的水平，因而可能损坏器件。

当模拟输入超过基准电压~400 mV时，AD4000/AD4003 ADC的内部箝位电路将开启，电流将通过箝位流入地，防止输入进一步升高而可能损坏器件。

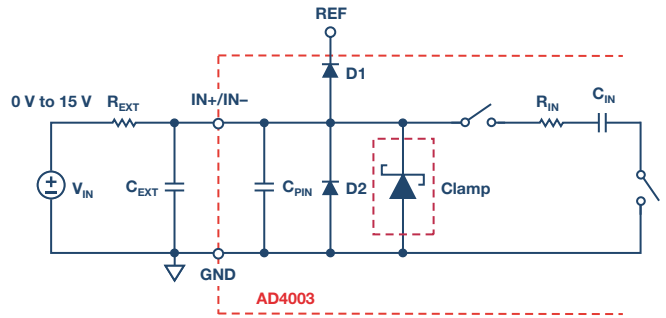


图9. AD4003 ADC等效模拟输入电路。

如图9所示，AD4000/AD4003 ADC的内部过压箝位电路有一个较大的外部电阻($R_{EXT} = 200 \Omega$)，可以消除外部保护二极管的必要性（并由此消除额外电路板空间的必要性）。箝位在D1之前开启，其最大吸电流能力为50mA。箝位电路通过将输入电压箝位在安全工作范围中来防止器件损坏，同时避免对基准电压源造成干扰，这对在多个ADC之间共用基准电压源的系统来说尤其重要。

高效数字接口

AD4000/AD4003 ADC有一个灵活的数字串行接口，有七种不同的模式，并且具有寄存器编程能力。其Turbo模式允许用户在ADC仍在转换时开始输出上次转换的结果，如图10所示。短转换时间和Turbo模式相结合，可实现较低的SPI时钟速率，简化隔离解决方案，降低数字隔离器的延迟要求，增加处理器选择，包括低端处理器/FPGA或者串行时钟速率相对低的低功耗微控制器。

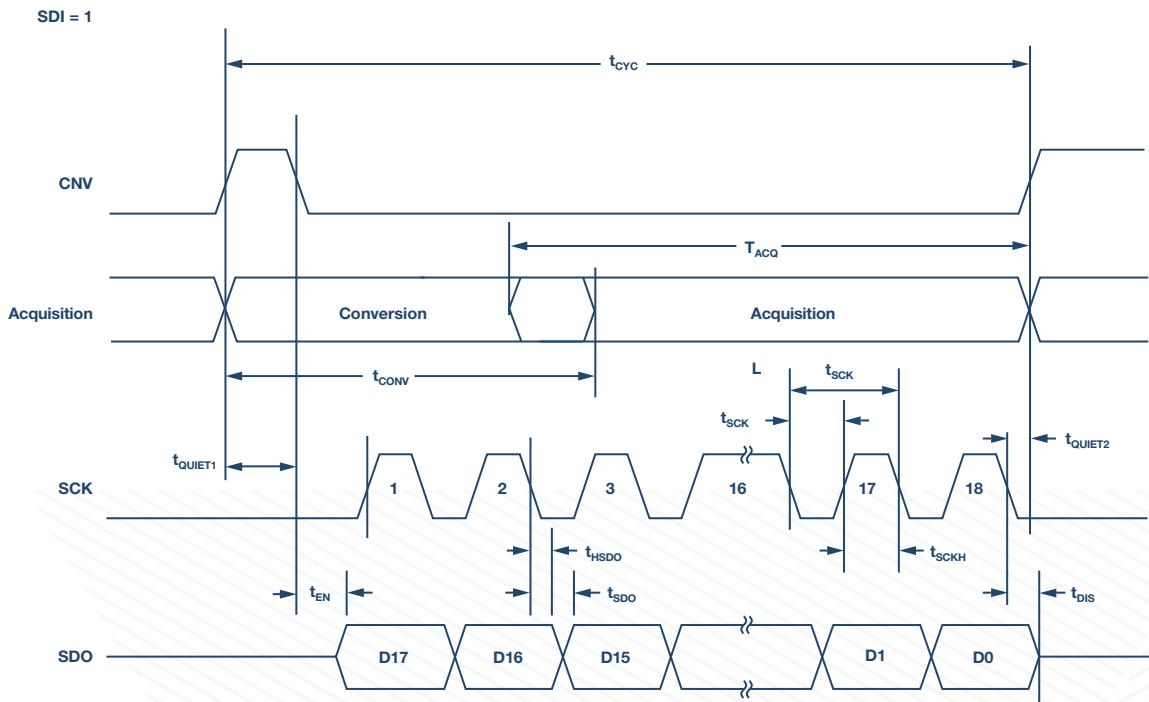


图10. AD4003 ADC的TURBO工作模式。

例如，运行于1MSPS时，AD4003 ADC可以使用比AD7982 ADC慢2.5倍的SPI时钟速率（25MHz相比于66MHz）。用户可以写/读回寄存器位，以使能AD4000/AD4003 ADC简单易用的特性，可以在转换结果上附加一个6位的状态字，实现诊断和寄存器读回。串行接口规格完全支持低至1.8V的逻辑电平，可以在这些条件下实现2 MSPS全速吞吐量。使能Turbo模式时，要在2MSPS条件下运行AD4003 ADC，需要的最低SCK速率为75MHz。

AD4000/AD4003 ADC性能

AD4000/AD4003 ADC采用1.8 V工作电压，在2 MSPS下的典型功耗为14 mW/16 mW，线性度非常出色，最大值为 ± 1.0 LSB (± 3.8 ppm)，保证18位无失码。图11所示为AD4003 ADC的典型INL与代码性能。AD4003 ADC可在高达奈奎斯特的超宽输入频率范围内实现比AD7982 ADC更出色的SINAD性能（图12），使系统设计师能开发出带宽更宽、精度更高的仪器仪表设备。AD4000/AD4003 ADC采用小型10引脚封装（提供3 mm × 3 mm LFCSP和3 mm × 5 mm MSOP两种选项），与AD798x/AD769x ADC系列引脚兼容。

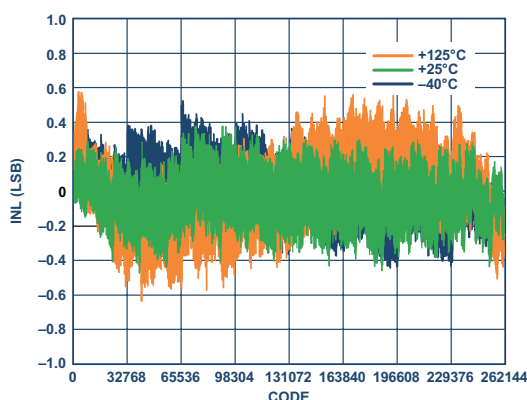


图11. AD4003 ADC INL与代码的关系。

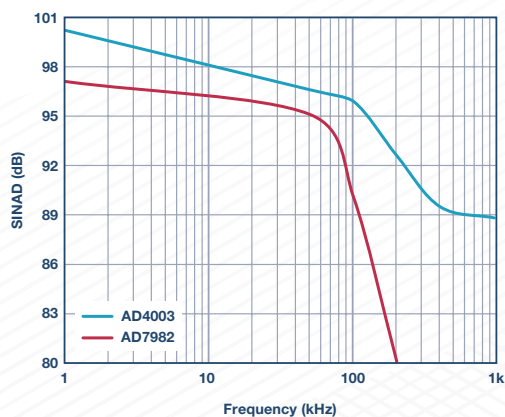


图12. AD4003 ADC和AD7982 ADC SINAD与输入频率的关系。

AD4000/AD4003 ADC在每个转换阶段结束时自动关断，因此，其功耗和吞吐量呈线性变化关系，如图13所示。这一特性使得该器件非常适合低采样速率（甚至低至几赫兹）和电池供电的便携式和可穿戴式系统。即使在低占空比应用中，第一个转换结果也始终有效。

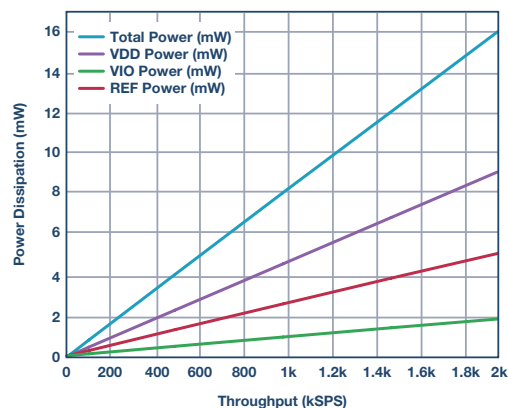


图13. AD4003 ADC功耗与吞吐量的关系。

系统应用

AD4000/AD4003 ADC系列集简单易用的特性、高性能、小尺寸和低功耗等特点于一身，是诸多精密控制和测量系统应用的理想选择，如图14所示。AD4000/AD4003 ADC可以降低测量不确定性，提高可重复性，支持高通道密度，并能提高自动化测试设备、自动化机械控制设备和医疗成像设备的吞吐效率。这款ADC非常适合需要更高频率性能以捕获快速瞬变和飞行时间信息的系统，比如功率分析仪、质谱仪等应用。

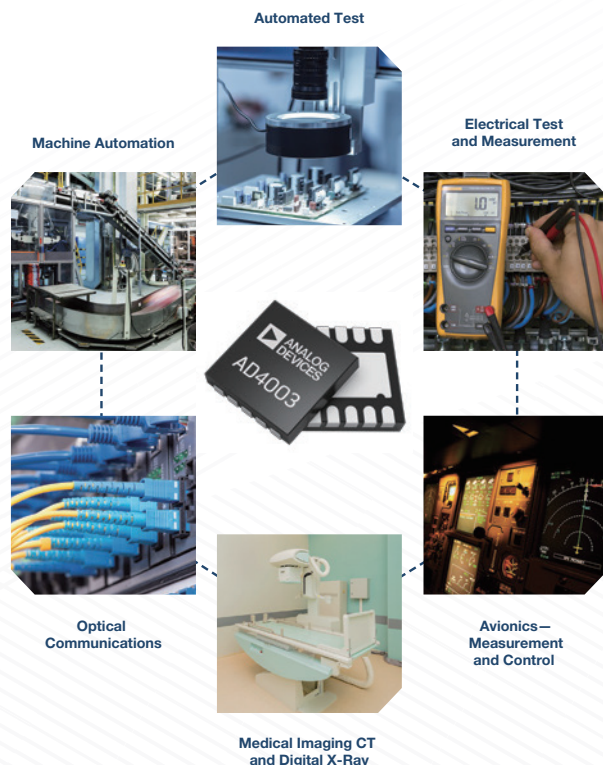


图14. AD4000/AD4003 ADC终端系统应用。

结论

借助AD4000/AD4003 ADC系列，设计师可以解决精密数据采集系统的系统级技术挑战，无需做出重大折衷，还能缩短整个系统的设计时间。AD4000/AD4003 ADC的高性能可以提高测量精度，其小尺寸和低系统级散热则可实现更高的密度。

作者简介

Maithil Pachchigar是ADI公司在美国马萨诸塞州威明顿市的仪器仪表部、航空航天和防务事业部的应用工程师。2010年加入ADI公司以来，他致力于仪器仪表、工业、医疗健康和能源行业的精密ADC产品系列工作和客户支持。自2005年以来，Maithil一直在半导体行业工作，并已独立及合作发表多篇技术文章。Maithil于2003年获印度S.V.国家技术学院电子工程学学士学位，2006年获圣何塞州立大学的电气工程硕士学位，2010年获硅谷大学MBA学位。联系方式：maithil.pachchigar@analog.com。

Alan Walsh是ADI公司的应用工程师。他于1999年加入ADI公司，就职于美国马萨诸塞州威明顿市的精密转换器应用部门。他拥有都柏林大学电子工程学学士学位。联系方式：alan.walsh@analog.com。

ADI公司致力于提供各种创新产品，这些产品通过传感、测量、连接、解译、电源和安全性帮助您解决棘手的设计问题，创建“超越一切可能”的解决方案。以下列出了部分来自优秀设计者针对精密测量的产品和解决方案。

ADAQ4003

μModule数据采集解决方案简化信号链设计。

- ▶ SiP技术节省75%空间。
- ▶ 集成电阻最大程度地减少与温度有关的误差源。
- ▶ 快速设置、宽输入共模电压范围、高准确率，适用于精密测量系统。



[访问产品页面](#)



[下载数据手册](#)



[购买评估套件](#)



LT6370

低漂移仪表放大器提供优异的精度和稳健性。

- ▶ 低增益和失调漂移降低对温度校准的要求。
- ▶ 高精度降低总误差预算。
- ▶ 集成输入EMI滤波器可在严重RF干扰时保持精度。



[访问产品页面](#)



[下载数据手册](#)



[购买评估套件](#)



[观看视频](#)



AD4020

用于高精度数据采集的低功耗SAR ADC。

- ▶ 高阻态模式显著降低电压干扰。
- ▶ ± 3.1 ppm精度提升整体仪器性能。
- ▶ 长信号采集阶段为给定采样率提供更长的模拟输入建立时间。



[访问产品页面](#)



[下载数据手册](#)



[购买评估套件](#)



[观看视频](#)



AD7134

四通道精密ADC可简化信号链设计和实施。

- ▶ 具有抗混叠能力，无需外部滤波器，提升相位匹配。
- ▶ 新同步功能简化了多器件分布式系统中的数字接口设计。
- ▶ 易于驱动的阻性输入降低ADC驱动要求。

 [访问产品页面](#)

 [购买评估套件](#)

 [下载数据手册](#)



ADN4624

四通道LVDS隔离器具有高达10Gbps的总带宽。

- ▶ 全速隔离高速串行LVDS。
- ▶ 在主电压和大瞬态电压下，具有增强的隔离安全性。
- ▶ 在隔离精密ADC采样时钟时保持完整的ADC性能和分辨率。

 [访问产品页面](#)

 [购买评估套件](#)

 [下载数据手册](#)

 [阅读手册](#)



状态监控应用

EngineerZone®中文技术论坛支持社区

访问我们的在线技术支持社区，与ADI技术专家互动。提出您的棘手设计问题、浏览常见问题解答，或参与讨论。

请访问ez.analog.com



myAnalog

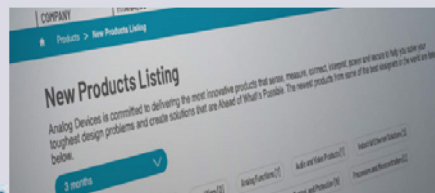
通过更轻松的管理PCN、更快导航、项目协作等增强您的analog.com体验。

请访问my.analog.com



新产品

ADI公司致力于提供各种创新产品，这些产品通过传感、测量、连接、解译、电源和安全性帮助您解决棘手的设计问题。有关ADI解决方案的更完整列表，请访问analog.com/new-products。



CTSD ADC—第1部分： 如何改进精密ADC信号链设计

Abhilasha Kawle, 高级模拟设计工程师
Wasim Shaikh, 应用工程师

摘要

精密信号链设计人员面临着满足中等带宽应用中噪声性能要求的挑战，最后往往要在噪声性能和精度之间做出权衡。缩短上市时间并在第一时间完成正确的设计则进一步增加了压力。持续 Σ - Δ (CTSD) ADC本身具有架构优势，简化了信号链设计，从而缩减了解决方案尺寸，有助于客户缩短终端产品的上市时间。为了说明CTSD ADC本身的架构优势及其如何适用于各种精密中等带宽应用，我们将深入分析信号链设计，让设计人员了解CTSD技术的关键优势，并探索AD4134精密ADC易于设计的特性。

简介

在许多数字处理应用和算法中，在过去的20年里，日益要求所有转换器技术都具有更高的分辨率和精度。通过使用外部数字控制器，借助平均和优化的滤波方案等软件技术可提取并提供更精确的结果，从而提高ADC受限的分辨率/精度。为了减少数字微控制器或DSP的大量后处理工作，设计人员可使用高性能精密ADC。这将减少数字方面的优化时间，也可以考虑使用成本较低的微控制器或DSP。精密ADC的应用和市场很广泛：

► 工业仪器仪表：振动分析、温度/压力/应力/流量测量、动态信号分析、声学分析

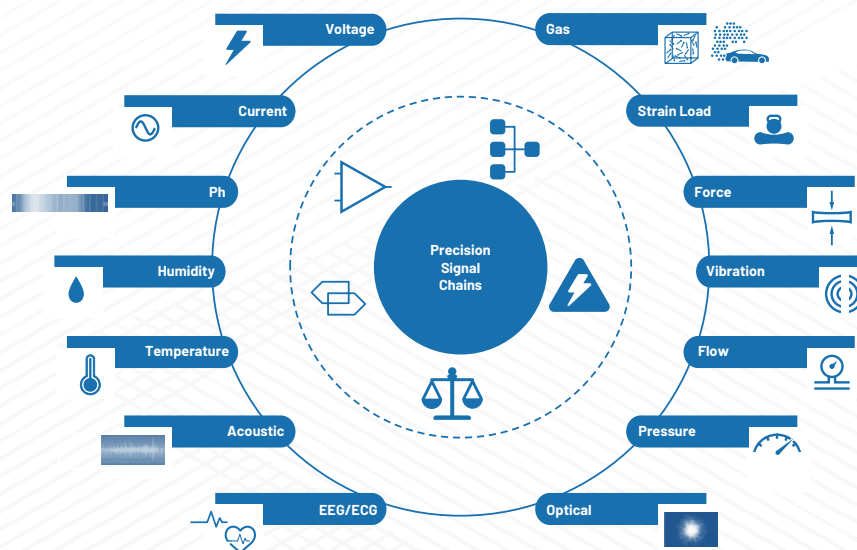


图1. 精密ADC信号链示例。

- 医疗仪器仪表：电生理学、血液分析、心电图(EKG/ECG)
- 防务应用：声纳、遥测
- 测试和测量：音频测试、硬件循环、电能质量分析

由ADC处理的模拟输入信号可以是带有电压、电流输出的传感器信号，也可以是带宽范围从直流到几百kHz的反馈控制环路信号。ADC数字输出格式和速率取决于以下数字控制器所需的应用和后处理。一般而言，信号链设计人员遵循奈奎斯特采样准则，将数字控制器的ADC输出数据速率(ODR)设置为至少是输入频率的两倍。大多数ADC允许基于相关信号频带灵活地调整输出数据速率。

对于目前可用的ADC，在ADC可与输入信号交互前涉及到几个信号调理阶段。具有严格要求的信号调理电路需要围绕特定和单独的ADC技术进行设计和定制，确保能够实现ADC数据手册的性能。选择ADC后，信号链设计人员的工作并没有结束。通常需要花费大量时间和精力来设计外设并进行调整。ADI公司的设计仿真工具和模型库可为设计人员提供技术支持，帮助他们应对设计挑战。

新方法：利用CTSD架构简化设计之旅

CTSD架构主要用于音频和高速ADC，现在针对精密应用量身定制，可实现高精度，同时利用其独特信号链简化特性。利用此架构可以减轻设计外设的工作量。图2显示了如何通过使用这种新的解决方案来实现高通量密度，将当前ADC信号链简化并缩减56%，图中只是其中的一小部分。

为了说明CTSD ADC技术如何简化信号链设计，本文重点介绍一般应用的现有信号链中涉及的一些关键挑战，并演示了CTSD ADC如何缓解这些挑战。

因此，我们首先介绍现有信号链中涉及的几个设计步骤，第一个任务是选择适合目标应用的正确ADC。

第1步：选择ADC

除了应用所需的最终数字输出的分辨率和精度外，从广泛的可用范围中选择合适的ADC时，信号带宽、ODR、信号类型和要处理的范围也是重要考虑因素。一般而言，在大多数应用中，数字控制器要求使用算法来处理输入信号的幅度、相位或频率。

为了准确地测量前面的任何一个因素，需要尽量减小数字化过程中增加的误差。表1中详细列出了主要误差及其相应的测量术语，[数据转换基本指南](#)中提供了进一步详细说明。

表1. 精密ADC信号链示例

ADC误差		数据手册中的相关测量
1	热和量化噪声	信噪比(SNR)、动态范围(DR)
2	失真	总谐波失真(THD), 交调失真(IMD)
3	干扰	串扰、混叠抑制 电源抑制比(PSRR), 共模抑制比(CMRR)
4	幅度和相位误差	目标频率下的增益误差、 幅度和相位下降
5	从ADC输入到最终数字输出的延迟	延迟、建立时间

表1中的性能指标与信号幅度和频率有关，通常称为交流性能参数。

对于直流或近直流应用，如处理50 Hz至60 Hz输入信号的功率计量，必须考虑偏置、增益、INL和闪烁噪声等ADC误差。这些直流性能参数也需要针对应用预期用途具有一定的温度稳定性。

ADI提供各种行业领先的高性能ADC，以满足多个应用的系统需求，例如基于精度、速度或有限功耗预算的应用。仅比较两组ADC规格不足以正确选择ADC。还必须考虑整体系统性能和设计挑战，这才是选择ADC技术或架构的关键所在。传统上首选两大类ADC架构。常用的是[逐次逼近寄存器\(SAR\)](#) ADC，其遵循简单的奈奎斯特准则。它指出，如果以其频率的两倍采样，可重构信号。SAR ADC的优势在于出色的直流性能、小尺寸、低延迟以及通过ODR进行功耗调节。

第二种技术选项是[离散时间 \$\Sigma\Delta\$ \(DTSD\) ADC](#)，其工作原理是样本数目越大，丢失的信息就越少。因此，采样频率远高于规定的奈奎斯特频率，这种方案称为过采样。此架构还有一个优势是，由于采样而增加的误差可在目标频带内最小化。因此，DTSD ADC兼具出色的直流和交流性能，但延迟较高。

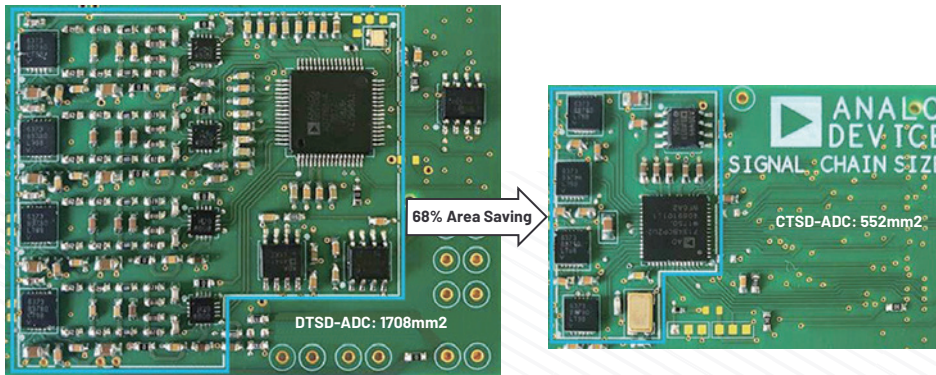


图2. 具有ADI易于使用的新CTSD ADC的小尺寸解决方案。

图3展示了SAR和DTSD ADC的典型模拟输入带宽，以及一些不同速度和分辨率的常用产品选择。也可使用[精密快速搜索功能](#)帮助您选择ADC。

此外，现在还有一种新型精密ADC可用。这些ADC基于DTSD ADC，与DTSD ADC性能相当，但在简化整个信号链设计过程方面具有独特的优势。这个全新的ADC系列可以解决现有信号链后续几个设计步骤中比较突出的挑战。

第2步：输入与ADC接口

由ADC处理其输出的传感器可能具有非常高的灵敏度。设计人员必须清楚地知道传感器将与之接口的ADC输入结构，确保ADC误差不会影响实际传感器信号或使其失真。

在传统SAR、DTSD ADC中，输入结构称为开关电容采样保持电路，如图4所示。在每个采样时钟边缘，当采样开关改变其ON/OFF状态时，需要支持有限电流需求，以便将保持电容充放电至一个新的采样输入值。此电流需要通过输入源提供，在我们讨论的示例中，这个输入源是传感器。此外，开关本身有一些片内寄生电容，会将一些电荷注入电源，称为电荷注入反冲。由此增加的误差源也需要由传感器吸收，以免对传感器信号造成不利影响。

大多数传感器无法提供这种电流幅度，表明它们不能直接驱动开关电路。在另一种情况下，即使传感器能够支持这些电流需求，传感器的有限阻抗也会在ADC输入端增加误差。电荷注入电

流与输入成函数关系，此电流将会在传感器阻抗上引起与输入相关的压降。如图4a所示，ADC的输入错误。在传感器和ADC之间放置一个驱动放大器可以解决这个问题，如图4b所示。

现在我们需要为此放大器设定标准。首先，放大器应支持充电电流并能够吸收电荷注入反冲。其次，该放大器的输出需要在采样边缘的末端完全稳定，使得对ADC输入采样时不会增加误差。这意味着放大器应能提供瞬时电流阶跃，映射为具有高摆率，并对这些瞬态事件提供快速建立响应，映射为具有高带宽。随着ADC的采样频率和分辨率的增加，能否满足这些需求变得至关重要。

设计人员，特别是处理中等带宽应用的设计人员所面临的一大挑战是为ADC确定合适的放大器。如前所述，ADI提供了一组仿真模型和[精密ADC驱动器工具](#)来简化此步骤，但对于设计人员来说，这是实现ADC数据手册性能的额外设计步骤。一些新时代的SAR和DTSD ADC通过使用新颖的采样技术来完全降低瞬态电流需求，或采用集成放大器应对这一挑战。但这两种解决方案都限制了信号带宽的范围或削弱了ADC的性能。

CTSD ADC的优势：CTSD ADC通过为易于驱动的电阻输入而非开关电容输入提供新的选项，来解决这个问题。这表明对高带宽、大压摆率的放大器没有硬性要求。如果传感器可直接驱动此阻性负载，则可直接与CTSD ADC接口；否则可在传感器和CTSD ADC之间连接任何低带宽、低噪声放大器。

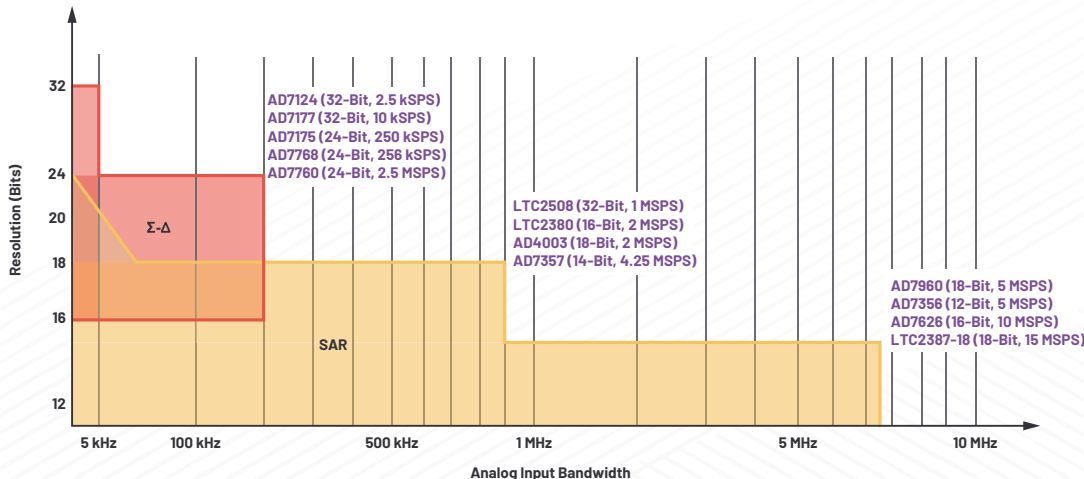


图3. 精密ADC架构定位。

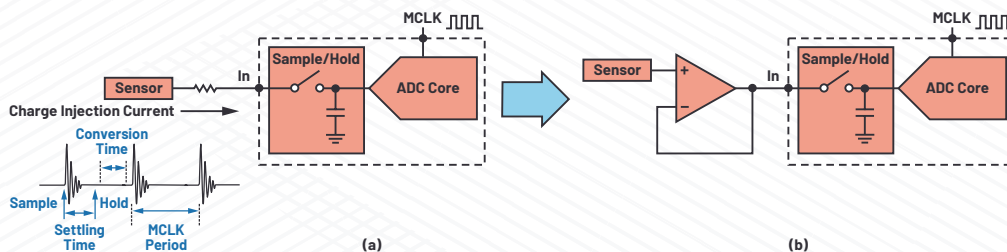


图4. (A)开关电容电荷注入反冲到传感器，(B)使用输入缓冲器隔离反冲效应。

第3步：基准电压源与ADC接口

与基准电压源接口涉及的挑战与输入接口类似。传统ADC的基准电压源输入也是开关电容。在每个采样时钟边缘，基准电压源需要对内部电容充电，因此需要具有良好建立时间的大开关电流。

可用的基准电压源IC不支持大开关电流需求，并且带宽有限。第二个接口挑战是来自这些基准电压源的噪声比ADC的噪声大。为了滤除这种噪声，使用了一阶RC电路。一方面，我们限制基准电压源的带宽以减少噪声，另一方面，我们需要快速建立时间。这是两个需要同时满足的相反要求。因此，使用低噪声缓冲器来驱动ADC基准引脚，如图5b所示。此缓冲器的摆率和带宽基于ADC的采样频率和分辨率来决定。

同样，与我们的精密输入驱动器工具一样，ADI也提供针对ADC仿真和选择正确的基准电压源缓冲区的工具。与输入一样，一些新时代的SAR和DTSD ADC也提供集成基准电压源缓冲区选项，但具有性能和带宽限制。

CTSD ADC的优势：使用CTSD ADC可完全跳过此设计步骤，因为它为驱动阻性负载提供一种新的简便选项，而不需要此类高带宽、大压摆率的缓冲器。具有低通滤波器的基准电压源IC可直接与基准引脚接口。

第4步：使信号链不受干扰影响

对连续信号进行采样和数字化处理会导致信息丢失，这称为量化噪声。采样频率和位数决定了ADC架构的性能限制。解决基准电压源和输入的性能和接口挑战之后，下一个难题是解决高频(HF)干扰源/噪声折叠到目标低频带宽的问题。这称为混叠或折回。这些进入目标带宽的高频或带外干扰源的反射图像导致信噪比(SNR)降低。根据采样准则，采样频率周围的任何信号音都会在带内折回，如图6所示，在目标频带内产生不必要的信息或错误。有关混叠的更多详细信息参见教程[MT-002：奈奎斯特准则对数据采集系统设计有何意义](#)。

缓解折回效应的一种解决方案是使用一种称为抗混叠滤波器(AAF)的低通滤波器来衰减不必要的干扰源幅度，这样当衰减后的干扰源折回带内时，可以保持所需的信噪比。该低通滤波器通常集成有驱动器放大器，如图7所示。

设计此放大器时，最大的挑战是在快速建立和低通滤波要求之间寻求平衡。另一个挑战是该解决方案需要针对每个应用需求进行微调，这就对各个应用采用单个平台设计造成了限制。ADI有很多[抗混叠滤波器工具设计](#)，可帮助设计人员克服此挑战。

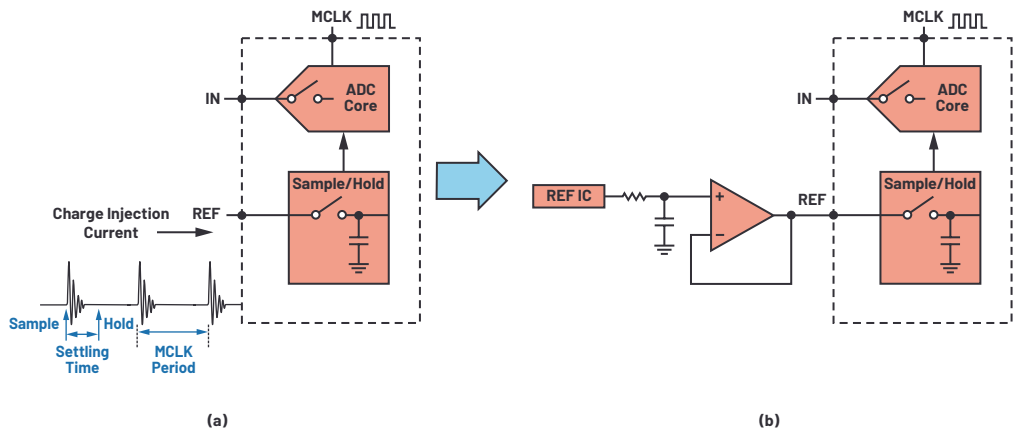


图5. (A)开关电容电荷注入反冲到基准电压源(B)使用基准电压源缓冲区隔离反冲效应。

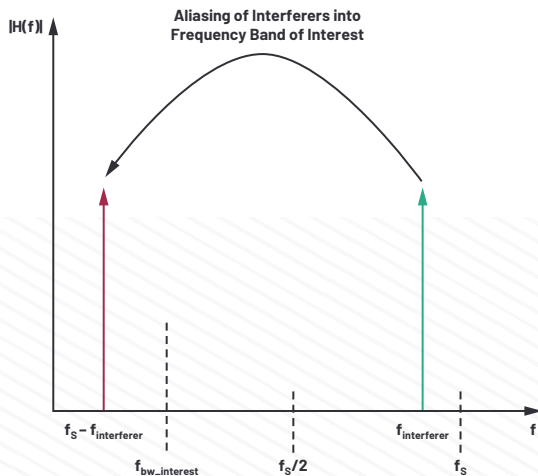


图6. 由于采样使带外干扰源混叠/折回进入目标频带。

CTSD ADC的优势：这种抗扰性可由CTSD ADC本身具有的混叠抑制特性解决，这是CTSD ADC独有的特性。采用这种技术的ADC不需要AAF。因此，我们有望直接将CTSD ADC轻松地连接到传感器，向这个目标又近了一步。

第5步：选择ADC时钟频率和输出数据速率

接下来，我们来讨论两种传统ADC类型的时钟要求。DTSD是过采样的ADC，这是指ADC以高于奈奎斯特采样速率进行采样的ADC。但是，将ADC过采样数据直接提供给外部数字控制器，大量的冗余信息会使其过载。在过采样系统中，核心ADC输出使用片内数字滤波器进行抽取，使最终ADC数字输出的数据速率更低，通常是信号频率的两倍。

对于DTSD ADC，设计人员需要计划为核心ADC提供高频采样时钟，并设定所需的输出数据速率。ADC将在这个所需的ODR和ODR时钟上提供最终数字输出。数字控制器使用此ODR时钟输入数据。

接下来，我们解决SAR ADC的时钟要求，通常遵循奈奎斯特准则。这里，ADC的采样时钟由数字控制器提供，时钟也充当ODR。但是，由于需要有效地控制采样保持时序才能获得ADC的出色性能，因此该时钟的时序灵活性较低，这也表明数字输出时序需要尽可能与这些要求保持一致。

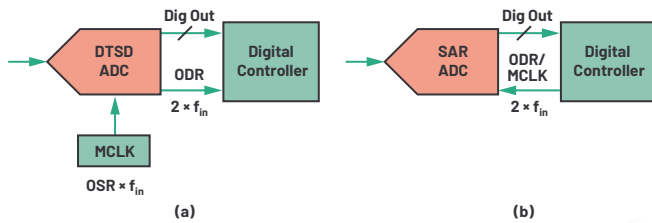


图8. (A) DTSD ADC和(B) SAR ADC的时钟要求。

了解这两种架构的时钟要求后，可以看到ODR耦合到ADC的采样时钟，这在ODR可以动态漂移或改变或需要调谐为模拟输入信号频率的许多系统中都是一个限制因素。

CTSD ADC的优势：CTSD ADC可与新型异步采样速率转换器(ASRC)耦合，能够以任何所需的ODR对核心ADC进行重新采样。ASRC还使设计人员能够将ODR精确地设置为任意频率，并突破了将ODR限制

为采样频率倍数的旧限制。ODR的频率和时序要求现在完全属于数字接口的功能范围，并且与ADC采样频率无关。该特性为信号链设计人员简化了数字隔离设计。

第6步：与外部数字控制器接口

传统上，ADC与数字控制器通信有两种类型的数据接口模式。一种类型将ADC用作主机，提供数字/ODR时钟，并决定数字控制器的时钟边缘，以便输入ADC数据。另一种类型为托管模式（接收器模式），其中数字控制器是主机，提供ODR时钟，并决定输入ADC数据的时钟边缘。

从第5步开始，如果设计人员选择DTSD ADC，该ADC将提供ODR时钟，因此充当后接的数字控制器的主机。如果选择了SAR ADC，则数字控制器需要提供ODR时钟，这意味着SAR ADC将始终配置为托管外设。因此，存在明显的限制：一旦选择ADC架构，数字接口就限制为主机模式或托管模式。目前，无论ADC架构如何，都无法灵活地选择接口。

CTSD ADC的优势：与CTSD ADC结合的新型ASRC使设计人员能够独立配置ADC数据接口模式。这为一些应用开启了全新的机会，在这些应用中，无论ADC架构如何，都可在适合数字控制器应用的任何模式中配置高性能ADC。

将器件连接起来

图9显示了传统信号链的构建模块，其模拟前端(AFE)包含一个ADC输入驱动器、一个混叠抑制滤波器和一个可通过CTSD ADC极大简化的基准电压源缓冲区。图10a显示了一个采用DTSD ADC的示例信号链，该信号链需要大量的设计工作来微调 and 确定ADC的数据手册性能。为了简化客户流程，ADI提供了[参考设计](#)，可针对这些ADC的各种应用重新使用或重新调整。

图10b显示了具有CTSD ADC及其简化模拟输入前端(AFE)的信号链，因为其ADC核心在输入和基准电压源端没有开关电容采样器。开关采样器移至ADC核心的后一级，使信号输入和基准电压源输入为纯阻性。由此得出了几乎无采样混叠的ADC，使其自成其类。此外，这类ADC的信号转换函数模拟抗混叠滤波器响应，这意味着它本身就能衰减噪声干扰源。利用CTSD技术，ADC可简化为一个简单的即插即用组件。

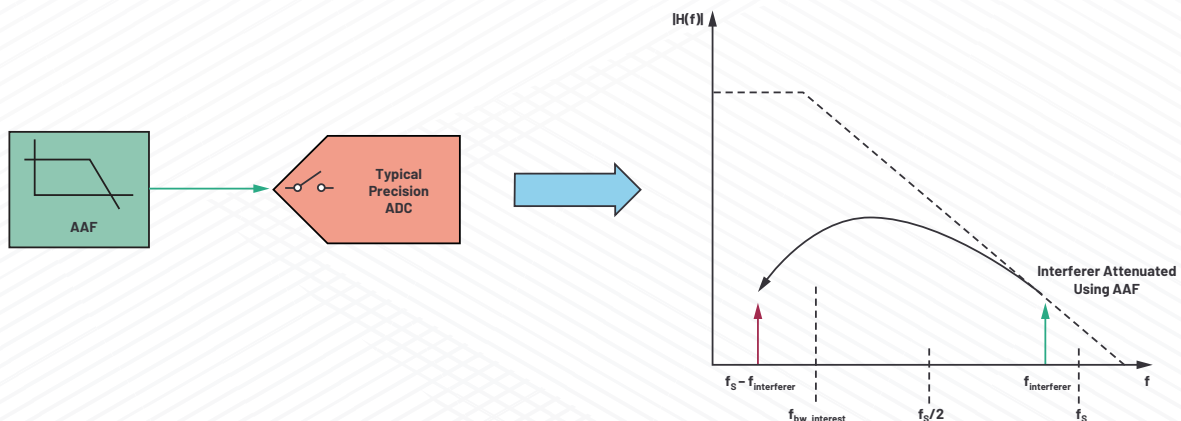


图7. 使用抗混叠滤波器缓解对带内性能造成的混叠效应。

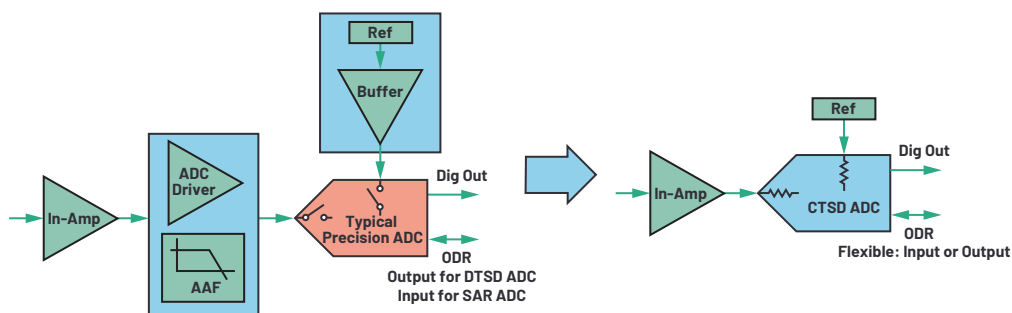


图9. 分别采用传统精密ADC与CTSD ADC的信号链构建模块。

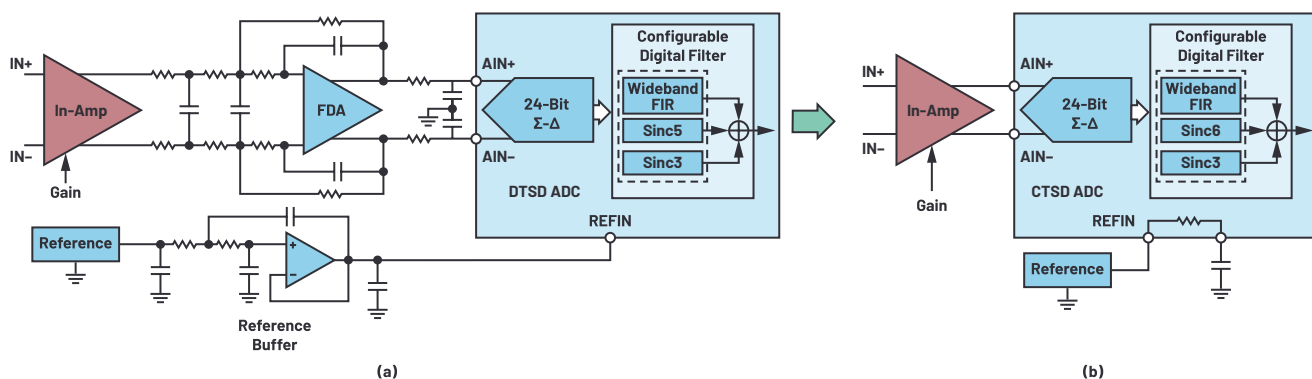


图10. 使用(A) DTSD技术与(B) CTSD技术的示例信号链。

总之，CTSD ADC简化了信号链设计，同时实现了与传统ADC信号链具有相同性能水平的系统解决方案，并具有以下优势：

- ▶ 提供了具有出色通道间相位匹配的无混叠、低延迟信号链
- ▶ 简化了模拟前端，无需选择并微调高带宽输入和基准电压源驱动缓冲区的额外步骤，可实现更高的通道密度
- ▶ 打破了ODR与采样时钟成函数关系的障碍
- ▶ 独立控制与外部数字控制器的接口
- ▶ 提高了信号链可靠性评级，这是外设组件减少带来的好处
- ▶ 减小了尺寸，BOM减少68%，为客户缩短了产品上市时间

本系列接下来的几篇文章将更详细地介绍CTSD ADC和ASRC的概念，重点说明信号链的优势，最后介绍如何利用新产品AD4134的特性。敬请关注，进一步了解有助于简化设计的突破性CTSD和ASRC技术的更多信息！

致谢

作者感谢Naigian Ren和Mark Murphy在撰写本文时提供的有用见解。

参考资料

“应用笔记AN-282：采样数据系统基本原理。” Analog Devices, Inc.

驱动精密转换器：选择基准电压源和放大器。 Analog Devices, Inc.

Kester, Walt. “MT-021教程：ADC架构II，逐次逼近型ADC。” ADI公司，2009年。

Σ-Δ ADC指南。 Analog Devices, Inc.

Shaikh, Wasim和Srikanth Nittala. “轻松构建交流和直流数据采集信号链。” 模拟对话，第54卷第3期，2020年8月。

作者简介

Abhilasha Kawle Wasim Shaikh Abhilasha Kawle是ADI公司线性和精密技术部模拟设计经理，工作地点位于印度班加罗尔。她于2007年毕业于班加罗尔印度科学理工学院，获电子设计和技术硕士学位。联系方式：abhilasha.kawle@analog.com。

Wasim Shaikh于2015年加入ADI公司，在精密转换器部门担任应用工程师，工作地点在印度班加罗尔。Wasim于2003年获得普纳大学学士学位。联系方式：wasim.shaikh@analog.com。

用于高精度数据采集的低功耗 SAR ADC

AD4020

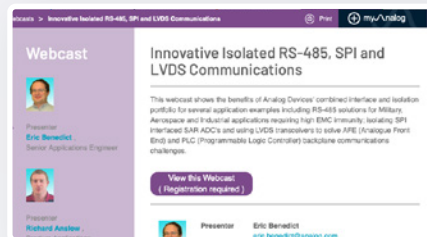
- ▶ 高阻态模式显著降低模拟输入电荷再分配产生的电压干扰。
- ▶ ± 3.1 ppm精度提升整体仪器性能。
- ▶ 长信号采集阶段为给定采样率提供更长的模拟输入建立时间。

立即购买: analog.com/AD4020



在线研讨会：创新的隔离式RS-485、SPI和LVDS通信产品

该在线研讨会展示了ADI接口和隔离产品组合在多种应用中的优势，包括针对需要高EMC抗扰度的军用、航空航天和工业应用的RS-485解决方案，隔离SPI接口的SAR ADC以及使用LVDS收发器解决AFE（模拟前端）和PLC（可编程逻辑控制器）背板通信挑战。



[观看本在线研讨会](#)

ADAQ4003视频：18位、2 MSPS μ Module数据采集解决方案

ADAQ4003 μ Module器件帮助简化精密测量系统的开发流程。此器件集成高分辨率SAR ADC、低噪声全差分放大器、稳定的参考电压缓冲器和最关键的无源元件。



[立即观看](#)

AD7606C-18视频：8通道DAS、1 MSPS输入、同步采样ADC

AD7606C-18提供1 MSPS转换速率、220 kHz输入带宽和扩展ADC，能够通过5 V单电源供电获取单端双极性和差分信号，从而可以针对特定传感器进行优化。



[立即观看](#)

ADAQ23875视频：16位、15 MSPS μ Module数据采集解决方案

ADAQ23875是用于宽带精密测量系统的DAQ解决方案。其内置前端信号调理功能，如信号调整电阻（ADI的*i*Passives），可最大限度地提高通道对通道匹配性能。



[立即观看](#)

AD7134视频：24位、4通道1.5MSPS精密无混叠ADC

AD7134基于连续时间 Σ - Δ (CTSD)调制方案，消除了传统上需要的位于 Σ - Δ 调制器之前的开关电容电路采样，从而放宽了ADC输入驱动要求。



[立即观看](#)

