



Camera/Camcorder Analog Front Ends (AFEs)

产品常见问题解答

编写人 **CAST(AL)**

版本号 **Rev 1.1**

本报告为 Analog Devices Inc. (ADI) 中国技术支持中心专用, ADI 可以随时修改本报告而不用通知任何使用本报告的人员。

如有任何问题请与 china.support@analog.com 联系。

目 录

1	Camera/Camcorder Analog Front Ends 产品简介	1
1.1	产品概述.....	1
1.2	产品选型.....	1
2	Camera/Camcorder Analog Front Ends (AFEs) 产品常见问题.....	2
3	评估板及工具.....	5



Camera/Camcorder Analog Front Ends

产品常见问题解答

1 Camera/Camcorder Analog Front Ends 产品简介

1.1 产品概述

Analog Devices, Inc 是用于 CCD/CIS 成像系统的高性能模拟前端器件的主要供应商,许多世界领先的数码相机、摄像机、扫描仪和其他成像系统制造商都依靠我们的器件,它们是市场上功耗最低但却性能最高的产品。

1.2 产品选型

以下是 Camera/Camcorder Analog Front Ends 产品选型表,里面列出了目前所有 Camera/Camcorder Analog Front Ends 产品的型号及其主要性能指标。用户可以根据具体应用选择合适的产品。

Multi-Functional CCD Front-End Processors

Part# Results: 10	Resolution (Bits)	Sample Rate (MSPS)	Input Range (V p-p)	Power Dissipation (mW)	Programable H-Drivers	Programmable V-Clocks	Integrated V-Driver Chs	Special Features	Price* (1000 pcs.)
AD9920A	12	40.5	1	240	Yes	Yes	19	-	\$5.93
AD9923A	12	36	1	-	Yes	Yes	15	-	\$8.66
AD9949	12	36	1	320	Yes	No	0	PxGA	\$7.20
AD9970	14	65	1	150	No	No	0	-	\$10.87
AD9974	14	65	1	300	No	No	0	Dual Channel	\$46.61
AD9977	14	65	1	300	Yes	No	0	Dual Channel	\$42.37
AD9978	14	55	1.4	190	No	No	0	Dual Channel	\$23.30
AD9978A	14	75	2	-	-	-	0	Dual Channel	**
AD9979	14	65	1	150	Yes	No	0	-	\$11.95
AD9990	14	32	1	320	Yes	Yes	0	Dual Channel	\$10.00

Tri-Linear CCD or CIS Applications

Part# Results: 2	Resolution (Bits)	Sample Rate (MSPS)	DNL typ (LSB)	INL (LSB)	Input Noise (LSB rms)	Power Dissipation (mW)	Input Range (V p-p)	PGA Range (dB)	Vos Correction Range (mV)	Price* (1000 pcs.)
AD9822	14	15	± 0.85	-5	1.5	380	2	6 V/V	± 300m	\$3.47
AD9826	16	15	± 0.5	± 16	3	400	4	6 V/V	± 300m	\$5.52

CCD Front End Application

Part# Results: 3	Resolution (Bits)	Sample Rate (MSPS)	SNR (dB)	Input Range (V p-p)	Pixel Gain Amp	Power Dissipation (mW)	PGA Range (dB)	Aux Inputs	Price* (1000 pcs.)
AD9824	14	30	78	1	X	153	0 to 34	Yes	\$12.38
AD9845B	12	30	77	1	X	140	0 to 34	Yes	\$9.00
AD9945	12	40	76	1	-	140	0 to 34	No	\$4.62



Camera/Camcorder Analog Front Ends 产品常见问题解答

2 Camera/Camcorder Analog Front Ends (AFEs) 产品常见问题

1. Camera/Camcorder Analog Front Ends (AFEs) 产品的主要应用在哪些方面,常见的信号链是什么?

答: ADI 的 Camera/Camcorder Analog Front Ends (AFEs) 产品主要用于 CCD 和 CIS 成像系统中的高性能模拟前端。例如: 数码相机、摄像机; 安防监控摄像头, 交通监控摄像机等。常见的信号链为: CCD/CIS → AFE(TG) → DSP (FPGA)

2. Camera/Camcorder AFEs 产品分类

答: 按结构分, camera/camcorder AFEs 一类产品包含了时序发生器 (TG) 模块和模拟前端 (AFE) 模块, 例如: AD9920A, AD9923A, AD9928 和 AD9990。

其余产品则只包含模拟前端 (AFE) 模块, 例如: AD9970, AD9977, AD9979 等

更多的信息请参考产品选型表或直接登录 ADI 公司网站
<http://www.analog.com/en/audiovideo-products/cameracamcorder-analog-front-ends/products/index.html> 进行查询。

3. 对于含有 TG 模块的产品, 在应用中需要注意哪些?

答: 时序发生器提供所有必须的 CCD 时钟: RG、H 时钟、V 时钟、传感器门限脉冲、基地时钟以及基底偏置控制。其中 V 时钟以及基底偏置控制的脉冲最高电平为 15.0v, 最低电平为-7.5V, 需要能够正确的提供 15.0v 和-7.5v 的供电电源。TG 模块产生的所有时钟, 时序一定要完全符合 CCD 手册上的要求。

4. 为什么在一些参考电路中会有多个输出管脚同时驱动 CCD 的一个输入管脚?

答: 因为 AFETG 产品每一个输出管脚的驱动能力是一定的, 以 AD9923A+ICX274 为例, ICX274 的 V1 管脚的等效输入电容为 3300pF, 而 AD9923A 的每个垂直时钟的输出驱动能力只有 3000pF, 所以需要将两个输出管脚连接在一起, 同时去驱动 ICX274 的 V1 管脚。

5. 在不接 CCD 的情况下, 如何判定 AFE (TG) 工作正常。

答: 将 AFE (TG) 产品的 CCDIN 模拟输入管脚交流接地, 将 AFE (TG) 产品正常供电, 提供系统时钟, 这个时候可以不断的改变 CDSGAIN 和 VGAGAIN 寄存器的值, 同时观察数字口输出, 是否跟随这两个寄存器的值变化而变化。如果没有变化, 建议: 1) 测量各个供电电源电压电流是否正确: (以 AD9923A 为例): AVDD, TCVDD, RGVDD, HVDD, DRVDD, DVDD 以及垂直驱动器电源电压: VDD1, VDD2, VH1, VH2, VL1, VL2, VM1, VM2, VLL, VMM;

2) 示波器测量 SPI 写寄存器时序是否正确;

3) CLI 时钟是否正确提供 (如果使用 CLO 输出驱动晶振, 则还应将 1 写入寄存器 0x16,



Camera/Camcorder Analog Front Ends

产品常见问题解答

以使 CLO 振荡器上电)。

6. 系统搭建完整，电源供电正确，为何 AFE (TG) 还是没有输出？

- 答：1) 可以先断开 CCD 传感器，按照上面第 4 步先排除产品模拟处理通道的问题；
2) 逐步对照数据手册中建议的“主、从机模式的推荐上电序列”；
3) 逐一测量垂直驱动时序；水平驱动时序；RG 时钟，SUBCK 基底偏置控制时钟是否满足 CCD 数据手册的要求；
4) 测量 CCD 的输出模拟波形，是否满足 AFE (TG) 产品的输入范围的要求；
5) 改变 SHP、SHD 采样时钟的位置，并且按照手册中建议以及禁止的位置来设置。

7. 如何设置 SHP、SHD 和 DATACLK，以及这三个时钟的相位关系要注意哪些？

答：(以 AD9923A 为例) SHP、SHD 是通过将主时钟周期分为 48 步或者边沿位置，相对于的寄存器值被映射到四个象限中，每个象限包含了 12 个边沿位置。而数据输出 DATACLK 相位可以通过 DOUTPHASE 寄存器进行编程，可以设置从 0 到 47 的任何边沿。

SHP 和 SHD 相对于 H 时钟边沿位置会有禁止单元：

SHP和SHD相对于水平时钟边沿位置的抑制区间					
HxMASK = 0、HxRETIME = 0且 HxPOLARITY = 0		tSHDINH	HxPOS - 9	HxPOS - 18	边沿位置
HxMASK = 0、HxRETIME = 0且 HxPOLARITY = 1		tSHDINH	HxNEG - 9	HxNEG - 18	边沿位置
HxMASK = 0、HxRETIME = 1且 HxPOLARITY = 0		tSHPINH	HxPOS - 7	HxPOS - 16	边沿位置
HxMASK = 0、HxRETIME = 1且 HxPOLARITY = 1		tSHPINH	HxNEG - 7	HxNEG - 16	边沿位置
HxMASK = 1、HxRETIME = 0且 HxPOLARITY = 0		tSHDINH	HxNEG - 9	HxNEG - 18	边沿位置
HxMASK = 1、HxRETIME = 0且 HxPOLARITY = 1		tSHDINH	HxPOS - 9	HxPOS - 18	边沿位置
HxMASK = 1、HxRETIME = 1且 HxPOLARITY = 0		tSHPINH	HxNEG - 7	HxNEG - 16	边沿位置
HxMASK = 1、HxRETIME = 1且 HxPOLARITY = 1		tSHPINH	HxPOS - 7	HxPOS - 16	边沿位置

为使切换噪声最小，应将 DOUTPHASE 寄存器设置为与 SHP 采样位置相同的边沿，或者设置为 SHP 采样位置之后最多 11 个边沿。建议 DOUTPHASE 位置不要处于 SHD 采样位置与 SHD 位置之后的 11 个边沿之间。例如，如果 SHDLOC=0，则应将 DOUTPHASE 设置为 12 或者更大的边沿位置。

8. CLPOB、PBLK 有什么功能？

答：CLPOB 为水平箝位信号，用来使能 AFE (TG) 内部的光学黑像素箝位环路。CLPOB 脉冲应在 CCD 光学黑色像素期间放置。为使箝位噪声最小，建议使用至少 20 个像素宽的 CLPOB 脉冲。

PBLK 为水平消隐信号，当此信号有效时，AFE (TG) 输出为 0 电平或者固定的数值。

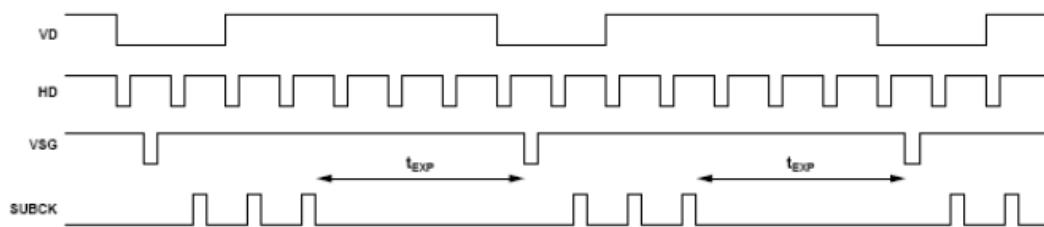
9. 曝光时间如何计算以及如何控制曝光时间的长短？

Camera/Camcorder Analog Front Ends 产品常见问题解答

答: CCD 图像曝光时间由基底时钟信号 (SUBCK) 控制, 它向 CCD 基底提供脉冲以清除累积的电荷。

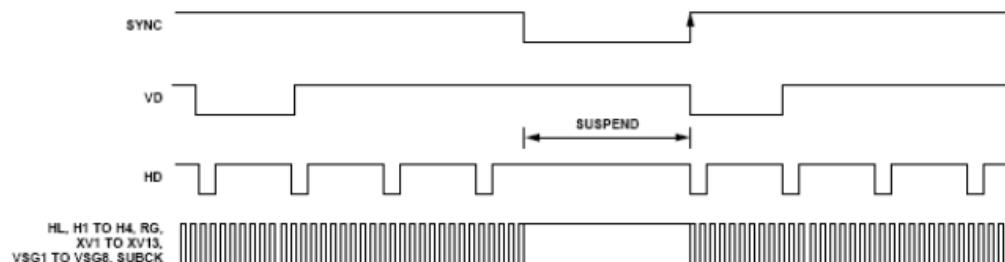
曝光时间可以定义为在每一帧的最后一个 SUBCK 脉冲到下一帧的 SG 之间的距离, 并且可以通过调整 SUBCKNUM 这个寄存器来调整输出的 SUBCK 脉冲个数, 从而控制了曝光的时间。

当 SUBCKNUM 个数越大, 曝光时间越短; 反之, 当 SUBCKNUM 个数越小, 曝光时间越长。



10. 是否支持外部同步 (中断) 功能?

答: 在主机模式操作下的任何时候, 都可以使用 SYNC 输入来同步 (中断)。(以下图为例) 当 AFE (TG) 检测到 SYNC 下降沿时, 内部的计数器会被 reset, 输出信号将维持上一状态。当 SYNC 上升沿时, 内部的计数器将重新开始计数, VD/HD 以及各个输出信号将根据前一帧的设置重新输出。



11. 电路的布局布线注意事项。

答: 所有电源引脚 (特别是 AVDD、TCVDD、RGVDD 和 HVDD 电源的引脚) 必须采用高质量的高频芯片电容来对地去耦。去耦电容应尽可能靠近电源引脚, 并且通过极低阻抗路径连接到连续接地层。每个主电源 (AVDD、HVDD 和 DRVDD) 都应有一个至少 4.7uF 的旁路电容, 单不是每个引脚都需要一个。如果使用大于 4.7uF 的较大电容 (例如 10uF), 则建议同时在大电容旁并联一个 0.1uF 的小电容, 并且尽量靠近电源管脚。模拟旁路引脚 (REFT 和 REFB) 应小心对地去耦, 并且去耦电容应尽可能靠近相应的引脚。模拟输入 (CCDIN) 电容也应该靠近该引脚。为避免信号产生过多失真, HL、H1 至 H4 和 RG 走线的电感应非常低。为使互感最小, 互补信号 H1 和 H2 的布线应尽可能对称并靠近。H3 和 H4 信号也应如此。CCD 对 HL 和 H1 至 H4 有很大的瞬变电流要求, 因此建议使用较重的 PCB 走线。

12. ADI 针对这类产品会提供哪些支持?

答: ADI 会提供 CCD 和 AFE (TG) 相连接的参考电路, 以及 AFE (TG) 可以产生相应 CCD



Camera/Camcorder Analog Front Ends

产品常见问题解答

时序的软件配置。

13. 目前 ADI 能够提供哪些参考设计？

答：**SD CCDs:**

- ◆ AD9943/45(AFE only)
 - Lowest cost but need external TG and Vdrivers
 - ◆ AD9923A
 - ICX098, ICX407/08/09, ICX259, ICX618
- ◆ **HD CCDs:**
- ◆ <36MHz H-clock rate: AD9923A
 - ICX445(1.3M, 22.5FPS), ICX285(1.5M, 15FPS), ICX274(2.1M 15FPS), RJ33J3AA0DT(1.3M, 22.5FPS)
 - ◆ <36MHz<H-clock<40MHz: AD9920A
 - ◆ <40MHz Dual channels: AD9920A*2 or AD9928(new)
 - KAI-02150
 - ◆ >60MHz single channel: AD9970
 - ◆ >60MHz Dual Channels with parallel interface: AD9974
 - ICX625(5.1M 15FPS)
 - ◆ >60MHz Dual Channels with LVDS interface: AD9978A
 - ICX625(5.1M 15FPS)

14. 此类产品都有哪些封装？

答：目前此类所有产品只有 BGA 封装。

15. 如何得到相关的参考设计文档？

答：客户需要与当地的 ADI 授权代理商签订 NDA (不扩散协议) 后，既可以得到相关的参考设计文档和网站上没有开放的数据手册。NDA 文件上需注明：客户公司以及项目负责人的中文名称，公司的官方网址等信息。

3 评估板及工具

1. Camera/Camcorder Analog Front Ends 产品是否提供评估板及相关评估软件？

答：目前此类产品还没有相关的评估板。用户可以依据我们提供的参考电路以及软件设置进行制版和调试。