

什么是 Σ - Δ 型转换器?它的工作原理是什么?

Σ - Δ 转换是一种在高分辨率应用中颇受欢迎的技术。 Σ - Δ 转换器主要由 Σ - Δ 调制器和数字滤波器组成,如图1所示。

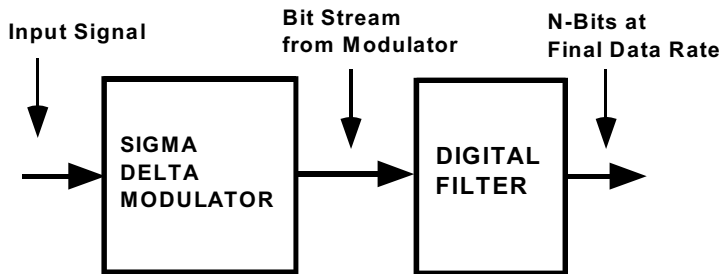


图1. Σ - Δ 型ADC

图1 Σ - Δ 型ADC

Σ - Δ 调制器以许多倍于奈奎斯特频率的采样速率对模拟输入进行采样,并产生1位输出,其平均值跟踪模拟输入。此1位数据流经数字滤波器处理,产生高分辨率转换结果。图2所示为典型一阶 Σ - Δ 调制器的模型。

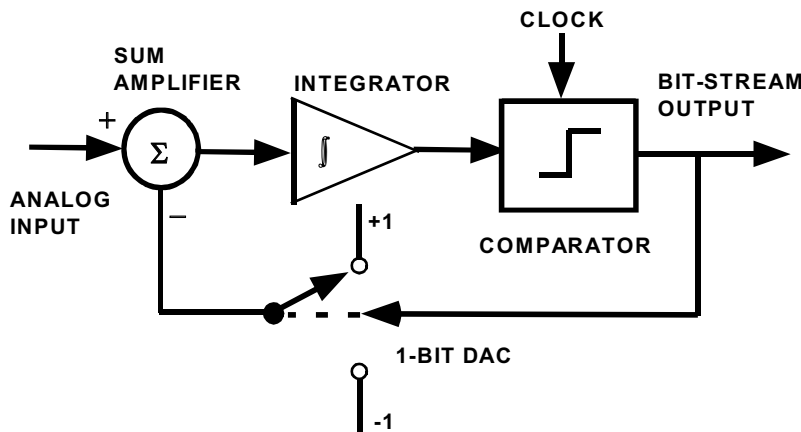


图2. 一阶 Σ - Δ 调制器

图2 一阶 Σ - Δ 调制器

模拟调制器由一个采样电容和一个1位模数转换器组成,后者位于一个具有高开环增益的模拟负反馈环路中。反馈则可将输入信号与反馈信号之间的误差降至最小。此过程实质上是一种数字过程,线性度性能由采样电容决定。采用图2所示的电路时,模拟输入信号和位流(其1的位密度代表模拟信号的幅度)馈入求和放大器中。然后经过积分,进入比较器中,并根据积分器的输出是低于还是高于比较器的阈值,从比较器输出0或1。位流的平均密度密切跟踪模拟输入信号。任何偏差都将迅速导致比较器输出的平均位流密度发生调整,以跟随模拟输入信号。这样就构成一个高增益、负反馈环路,使得 Σ - Δ 型ADC具有出色的线性度,并且无失码。它还能将器件的时间漂移效应降至最低,使得 Σ - Δ 架构比其它架构更加稳定。调制器对输入进行过采样处理,将量化噪声从DC扩展至最高 $f_s/2$ 的带宽范围内,因此目标频带内的噪声密度大为降低。一般而言,仅过采样并不足以达到所要求的分辨率。在调制器中利用模拟滤波实现噪声整形,可将一些量化噪声从目标频带推至更高频谱内,通过数字滤波器便可滤除。因此,要在 Σ - Δ 型转换器中实现高分辨率,需要综合使用三种技术:过采样、噪声整形和数字滤波。

采用何种架构?

该系列ADC使用的 Σ - Δ 架构包含一个二阶调制器，后接一个三阶 sinc^3 滤波器。与上述一阶调制器相比，这种二阶调制器与三阶滤波器组合具有许多优势。使用二阶调制器可提供更佳的噪声整形效果，从而将更多噪声推出目标频带之外，实现更高分辨率。采样速率每提高一倍，二阶调制器能使分辨率提高15 dB，而一阶系统只能提高9 dB。因此，二阶系统能以较低的采样速率实现高分辨率。较低的采样速率可以简化对系统时钟的要求，并可降低功耗要求，从而可以实现低功耗设计。以2.4576 MHz标准时钟工作时，该系列的调制器采样速率为19.2 kHz。

这些器件所用的滤波器为 sinc^3 数字滤波器。这种滤波器的响应与均值滤波器相似，但滚降更急剧。 sinc^3 滤波器可提供线性相位响应，-3 dB频率等于0.262乘以第一陷波频率。数字滤波器的输出速率对应于第一陷波频率。此滤波器的其它陷波频率为第一陷波频率的倍数。因此，如果第一陷波频率为10 Hz(AD7707可以实现)，滤波器将提供100 dB以上的50/60 Hz同时抑制。此滤波器的建立时间与输出数据速率直接相关。当模拟输入产生阶跃变化时，数字滤波器的建立时间为更新速率的四倍。在通道之间切换时，建立时间为编程选择的更新速率的三倍。

如何实现可编程增益功能?

可编程增益通过每个调制器周期进行多重输入采样，同时调整基准电容与输入电容的比值来实现。实现可编程增益需使用开关电容技术，通过改变模拟调制器中输入电容的采样速率来实现。此技术如图3所示。

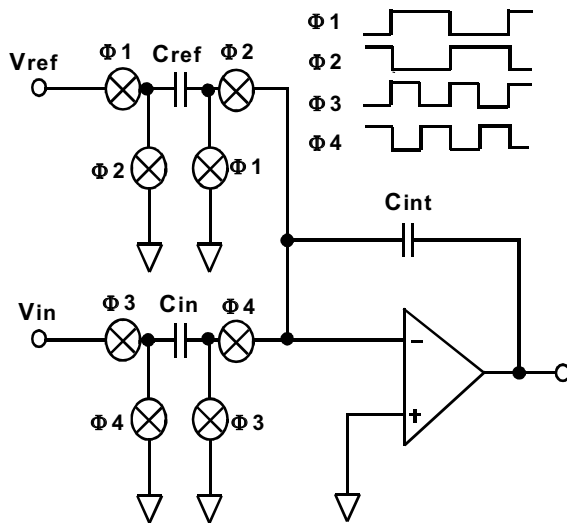


图3. 可编程增益的实现

在该电路中，基准电容 C_{ref} 使用非重叠时钟 ϕ_1 和 ϕ_2 ，以调制器采样频率 f_{mod} 对基准电压 V_{ref} 进行采样。输入电容 C_{in} 使用非重叠时钟 ϕ_3 和 ϕ_4 ，以采样频率 f_{in} 对模拟输入电压也进行采样。如果 f_{mod} 等于 f_{in} ，则所实现的增益等于 C_{in} 与 C_{ref} 之比。采用图3所示的时序时， $f_{in} = 2f_{mod}$ ，因此当 $C_{in} = C_{ref}$ 时，增益为2。

Σ - Δ 型ADC有哪些优缺点?

利用 Σ - Δ 技术实现高分辨率必须付出的代价是速度：硬件必须以远大于最高信号带宽的过采样速率工作，因而要求用非常复杂的数字电路。由于这一限制， Σ - Δ 型转换器传统上只能用于高分辨率、极低频率的应用，最近才开始出现在语音、音频和中等速度(100 kHz至1 MHz)应用中。

数字滤波级导致采样周期开始与第一个有效数字输出之间有很长的延时；同样，其后在数字输出与对应的采样时间之间也有明显的迟滞。这些特性会降低多路复用系统中的输出速率，因为从一个通道切换到另一个通道之后，数字滤波器需要许多时钟周期才能建立。

Σ - Δ 型转换器中的多数电路都是数字电路，因此这些转换器可以采用各种IC工艺制造。这意味着，其性能不会随时间和温度的变化而发生显著漂移。这些转换器本身具有单调性(即数字输出的变化始终与模拟输入的变化斜率相同)，这在闭环控制系统中尤为重要，因为如果误判所测量变量的变化方向，系统可能会变得不稳定。此外，这些转换器本身还具有线性度，差分非线性度很小。模数转换具有高输入采样速率和低精度特性，因此无需外部采样保持电路(这些器件本身具有自采样保持功能)。对模拟抗混叠滤波器的要求极低，大多数情况下，只需要一个简单的单极点RC滤波器，因为目标带宽明显低于约在调制器频率出现的第一镜像。相比之下，使用其它(非过采样)技术的中高分辨率应用所要求的滤波器则非常复杂，难以设计，并且尺寸较大、成本高昂。

传统的模拟前端解决方案是什么? Σ - Δ 解决方案如何克服其不足?

测量传感器信号的传统方法是使用高分辨率模数转换器(ADC)作为测量过程的核心元件。一般使用集成ADC或电压频率转换器(VFC)，为低输入带宽信号提供高分辨率。该ADC周围必须有大量模拟信号调理电路，以放大传感器输出信号，从而可利用这些转换器的全部动态范围来实现所需的性能。系统能否成功测量低电平信号，常常是由信号调理电路的性能决定的，而不是高分辨率转换器。设计增益级时，必须考虑多种因素。首先最关键的因素是噪声，包括测量环境中的噪声和构成高增益级的器件中的噪声。电路设计环境中的噪声通常源于干线频率噪声和电源噪声。其它需要关注的事项包括增益级的共模抑制，因为传感器输出可能位于较大DC信号上，所以必须将差分输入信号转换为单端输出。放大器失调和漂移性能会严重损害电路性能，因而不得不使用昂贵的斩波稳定放大器。这些系统很难实现编程能力，并且校准主要利用系统微控制器进行，这就需要外部存储器来存储校准系数。

随着近来设计技术的发展，可以将开关电容与 Σ - Δ 技术相结合，从而可实现低成本、低功耗、高精度、集成式解决方案。这种架构可以解决数据采集应用中低功耗设计的实际问题。集成解决方案带给系统设计人员的好处包括能够在片内集成直接与传感器接口的信号调理电路，它大大减少了模拟电路设计工作，并降低了布局复杂度。与分立解决方案相比，集成解决方案还能更好地控制规格特性和误差预算。 Σ - Δ 型转换器可提供足够的动态范围，允许直接与传感器接口，因而无需在ADC之前放置高增益信号调理级。

如何确定最适合应用的ADC?

针对特定应用选择ADC时，需要考虑多种重要选择参数，包括：所需的分辨率、输入通道数、电源电压和功耗、模拟输入范围、接口以及可实现的性能。请参考 Σ - Δ 型转换器选型指南：

http://www.analog.com/Analog_Root/sitePage/mainSectionContent/0,2132,level4%253D124%2526ContentID%253%2526level1%253D117%2526level2%253D118%2526level3%253D123,00.html

其中列出了ADI公司出品的全部低带宽、高分辨率ADC。该选型指南重点说明各款ADC的主要特性，并列出了最适合几种工业应用的ADC。