

## デュアル12V理想ダイオードOR回路および電流モニタ内蔵のシングルHot Swapコントローラ

### 概要

LTC<sup>®</sup>4235は、外付けのNチャンネルMOSFETを制御することにより、2つの12V電源レールに対して理想ダイオードOR機能およびHot Swap<sup>™</sup>機能を実現します。理想ダイオードとして機能するMOSFETは、2つの大電力ショットキ・ダイオードと付随するヒートシンクを置き換えるので、消費電力と基板面積を抑えることができます。活線挿抜制御のMOSFETを使用すると、突入電流を制限することにより、通電状態のバックプレーンで基板を安全に抜き差しすることができます。電源の出力は、フォールドバック電流制限回路と回路ブレーカにより、短絡フォルトからも保護されます。

LTC4235は、MOSFET両端の順方向電圧降下を制御して、発振のない状態で一方の電源から他方の電源へ電流が滑らかに切り替わるようにします。理想ダイオードは、迅速にオンすることにより、電源切り替え時の負荷の電圧低下を抑えます。入力電源が故障した場合や短絡した場合は、高速ターンオフによって逆方向電流トランジェントが最小限に抑えられます。

電流検出アンプは、検出抵抗両端の電圧をグランドを基準にした信号に変換します。LTC4235はオン/オフ制御が可能であり、電源のフォルト・ステータスおよびパワーグッド・ステータスを通知します。

LT、LT、LTC、LTM、Linear TechnologyおよびLinearのロゴはリニアテクノロジー社の登録商標です。Hot Swapはリニアテクノロジー社の商標です。その他全ての商標の所有権は、それぞれの所有者に帰属します。7920013、8022679を含む米国特許によって保護されています。

### 特長

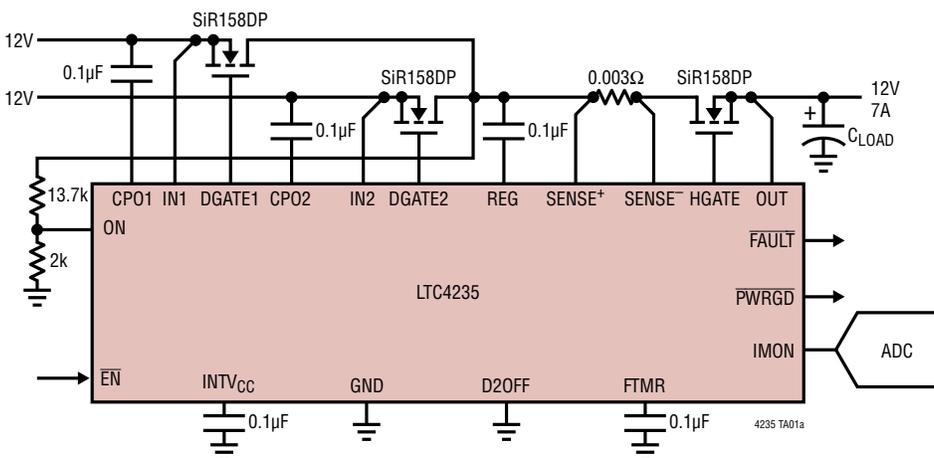
- 冗長電源の理想ダイオードOR制御および突入電流の制御
- パワー・ショットキ・ダイオードを低損失で置き換え
- 通電中のバックプレーンへの安全な基板挿入が可能
- 動作電圧範囲: 9V ~ 14V
- 電流モニタ出力
- NチャンネルMOSFETを制御
- ピーク・フォルト電流を1μs以内に制限
- フォールドバック特性の調整可能な電流制限
- 調整可能な電流制限フォルト遅延時間
- 理想ダイオードのターンオン時間およびターンオフ時間: 0.5μs
- 発振のないスムーズな切り替え
- フォルト出力およびパワーグッド出力
- LTC4235-1: フォルト発生後にラッチオフ
- LTC4235-2: フォルト発生後に自動再試行
- 20ピン4mm×5mm QFNパッケージ

### アプリケーション

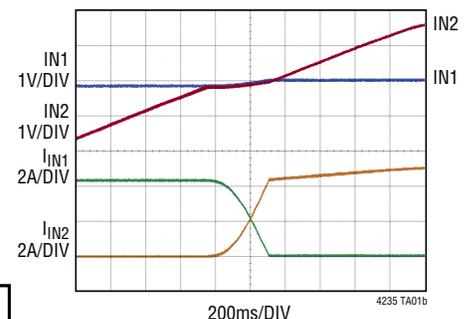
- 冗長電源
- 高可用性システムおよびサーバ
- 通信機器およびネットワークのインフラ

### 標準的応用例

活線挿抜機能を備えた理想ダイオードORアプリケーション



スムーズな電源の切り替え

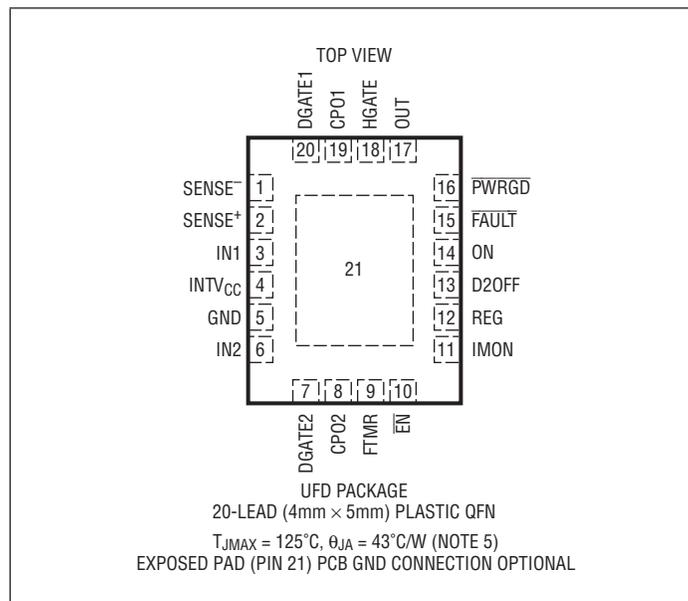


# LTC4235

## 絶対最大定格 (Note 1, 2)

電源電圧		CPO1、CPO2 (Note 3) .....	-0.3V ~ 35V
IN1、IN2 .....	-0.3V ~ 24V	DGATE1、DGATE2 (Note 3) .....	-0.3V ~ 35V
INTV <sub>CC</sub> .....	-0.3V ~ 7V	HGATE (Note 4) .....	-0.3V ~ 35V
REG .....	SENSE <sup>+</sup> - 5V ~ SENSE <sup>+</sup> + 0.3V	OUT .....	-0.3V ~ 24V
入力電圧		平均電流	
ON、D2OFF、 $\overline{\text{EN}}$ .....	-0.3V ~ 24V	FAULT、PWRGD .....	5mA
FTMR .....	-0.3V ~ INTV <sub>CC</sub> + 0.3V	INTV <sub>CC</sub> .....	10mA
SENSE <sup>+</sup> 、SENSE <sup>-</sup> .....	-0.3V ~ 24V	動作周囲温度範囲	
出力電圧		LTC4235C .....	0°C ~ 70°C
IMON .....	-0.3V ~ 7V	LTC4235I .....	-40°C ~ 85°C
FAULT、PWRGD .....	-0.3V ~ 24V	保存温度範囲 .....	-65°C ~ 150°C

## ピン配置



## 発注情報

無鉛仕上げ	テープ・アンド・リール	製品マーキング	パッケージ	温度範囲
LTC4235CUFD-1#PBF	LTC4235CUFD-1#TRPBF	42351	20-Lead (4mm×5mm) Plastic QFN	0°C to 70°C
LTC4235CUFD-2#PBF	LTC4235CUFD-2#TRPBF	42352	20-Lead (4mm×5mm) Plastic QFN	0°C to 70°C
LTC4235IUFD-1#PBF	LTC4235IUFD-1#TRPBF	42351	20-Lead (4mm×5mm) Plastic QFN	-40°C to 85°C
LTC4235IUFD-2#PBF	LTC4235IUFD-2#TRPBF	42352	20-Lead (4mm×5mm) Plastic QFN	-40°C to 85°C

更に広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープ・アンド・リールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

一部のパッケージは、#TRMPBF 接尾部を付けることにより、指定の販売経路を通じて500個入りのリールで供給可能です。

## 電气的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 12\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
<b>電源</b>							
$V_{IN}$	Input Supply Range		●	9		14	V
$I_{IN}$	Input Supply Current		●		2.7	4	mA
$V_{INTVCC}$	Internal Regulator Voltage	$I = 0, -500\mu\text{A}$	●	4.5	5	5.5	V
$V_{INTVCC(UVL)}$	Internal $V_{CC}$ Undervoltage Lockout	INTVCC Rising	●	2.1	2.2	2.3	V
$\Delta V_{INTVCC(HYST)}$	Internal $V_{CC}$ Undervoltage Lockout Hysteresis		●	30	60	90	mV

## 理想ダイオード制御

$\Delta V_{FWD(REG)}$	Forward Regulation Voltage ( $V_{INn} - V_{SENSE+}$ )		●	2	15	28	mV
$\Delta V_{DGATE}$	External N-Channel Gate Drive ( $V_{DGATEn} - V_{INn}$ )	$\Delta V_{FWD} = 0.15\text{V}; I = 0, -1\mu\text{A}$	●	10	12	14	V
$I_{CPO(UP)}$	CPOn Pull-Up Current	$CPO = IN = 12\text{V}$	●	-50	-90	-120	$\mu\text{A}$
$I_{DGATE(FPU)}$	DGATEn Fast Pull-Up Current	$\Delta V_{FWD} = 0.2\text{V}, \Delta V_{DGATE} = 0\text{V}, CPO = 17\text{V}$			-1.5		A
$I_{DGATE(FPD)}$	DGATEn Fast Pull-Down Current	$\Delta V_{FWD} = -0.2\text{V}, \Delta V_{DGATE} = 5\text{V}$			1.5		A
$I_{DGATE2(DN)}$	DGATE2 Off Pull-Down Current	$D2OFF = 2\text{V}, \Delta V_{DGATE2} = 2.5\text{V}$	●	50	100	200	$\mu\text{A}$
$t_{ON(DGATE)}$	DGATEn Turn-On Delay	$\Delta V_{FWD} = 0.2\text{V}, C_{DGATE} = 10\text{nF}$	●		0.25	0.5	$\mu\text{s}$
$t_{OFF(DGATE)}$	DGATEn Turn-Off Delay	$\Delta V_{FWD} = -0.2\text{V}, C_{DGATE} = 10\text{nF}$	●		0.2	0.5	$\mu\text{s}$
$t_{PLH(DGATE2)}$	D2OFF Low to DGATE2 High		●		50	100	$\mu\text{s}$

## 活線挿抜制御

$\Delta V_{SENSE(TH)}$	Current Limit Sense Voltage Threshold ( $V_{SENSE+} - V_{SENSE-}$ )	OUT = 11V OUT = 0V	● ●	22.5 5.8	25 8.3	27.5 10.8	mV mV
$V_{SENSE+(UVL)}$	SENSE+ Undervoltage Lockout	SENSE+ Rising	●	1.8	1.9	2	V
$\Delta V_{SENSE+(HYST)}$	SENSE+ Undervoltage Lockout Hysteresis		●	10	50	90	mV
$I_{SENSE+}$	SENSE+ Pin Current	SENSE+ = 12V	●	0.3	0.8	1.3	mA
$I_{SENSE-}$	SENSE- Pin Current	SENSE- = 12V	●	10	40	100	$\mu\text{A}$
$\Delta V_{HGATE}$	External N-Channel Gate Drive ( $V_{HGATE} - V_{OUT}$ )	$I = 0, -1\mu\text{A}$	●	10	12	14	V
$\Delta V_{HGATE(H)}$	Gate High Threshold ( $V_{HGATE} - V_{OUT}$ )		●	3.6	4.2	4.8	V
$I_{HGATE(UP)}$	External N-Channel Gate Pull-Up Current	Gate Drive On, HGATE = 0V	●	-7	-10	-13	$\mu\text{A}$
$I_{HGATE(DN)}$	External N-Channel Gate Pull-Down Current	Gate Drive Off, OUT = 12V, HGATE = OUT + 5V	●	1	2	4	mA
$I_{HGATE(FPD)}$	External N-Channel Gate Fast Pull-Down Current	Fast Turn-Off, OUT = 12V, HGATE = OUT + 5V	●	100	200	350	mA
$V_{OUT(PGTH)}$	OUT Power Good Threshold	OUT Rising	●	10.2	10.5	10.8	V
$\Delta V_{OUT(PGHYST)}$	OUT Power Good Hysteresis		●	110	170	240	mV
$t_{PHL(SENSE)}$	Sense Voltage ( $SENSE+ - SENSE-$ ) High to HGATE Low	$\Delta V_{SENSE} = 200\text{mV}, C_{HGATE} = 10\text{nF}$	●		0.5	1	$\mu\text{s}$
$t_{OFF(HGATE)}$	ON Low to HGATE Low $\overline{EN}$ High to HGATE Low SENSE+ Low to HGATE Low	SENSE+ UVLO	● ● ●		10 20 10	20 40 20	$\mu\text{s}$ $\mu\text{s}$ $\mu\text{s}$
$t_D(HGATE)$	ON High, $\overline{EN}$ Low to HGATE Turn-On Delay		●	50	100	150	ms
$t_P(HGATE)$	ON to HGATE Propagation Delay	ON = Step 0.8V to 2V	●		10	20	$\mu\text{s}$

# LTC4235

## 電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は  $T_A = 25^\circ\text{C}$  での値。注記がない限り、 $V_{IN} = 12\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
<b>入力</b>							
$V_{D2OFF(H,TH)}$	D2OFF Pin High Threshold	D2OFF Rising	●	1.21	1.235	1.26	V
$V_{D2OFF(L,TH)}$	D2OFF Pin Low Threshold	D2OFF Falling	●	1.19	1.215	1.24	V
$\Delta V_{D2OFF(HYST)}$	D2OFF Pin Hysteresis		●	10	20	30	mV
$V_{ON(TH)}$	ON Pin Threshold Voltage	ON Rising	●	1.21	1.235	1.26	V
$V_{ON(RESET)}$	ON Pin Fault Reset Threshold Voltage	ON Falling	●	0.57	0.6	0.63	V
$\Delta V_{ON(HYST)}$	ON Pin Hysteresis		●	40	80	120	mV
$I_{IN(LEAK)}$	Input Leakage Current (ON, D2OFF)	$V = 5\text{V}$	●		0	$\pm 1$	$\mu\text{A}$
$V_{\overline{EN}}(TH)$	$\overline{EN}$ Pin Threshold Voltage	$\overline{EN}$ Rising	●	1.185	1.235	1.284	V
$\Delta V_{\overline{EN}}(HYST)$	$\overline{EN}$ Pin Hysteresis		●	60	110	200	mV
$I_{\overline{EN}}(UP)$	$\overline{EN}$ Pull-Up Current	$\overline{EN} = 1\text{V}$	●	-7	-10	-13	$\mu\text{A}$
$V_{FTMR(H)}$	FTMR Pin High Threshold		●	1.198	1.235	1.272	V
$V_{FTMR(L)}$	FTMR Pin Low Threshold		●	0.15	0.2	0.25	V
$I_{FTMR(UP)}$	FTMR Pull-Up Current	FTMR = 1V, In Fault Mode	●	-80	-100	-120	$\mu\text{A}$
$I_{FTMR(DN)}$	FTMR Pull-Down Current	FTMR = 2V, No Faults	●	1.3	2	2.7	$\mu\text{A}$
DRETRY	Auto-Retry Duty Cycle		●	0.07	0.15	0.23	%
$t_{RST(ON)}$	ON Low to FAULT High		●		20	40	$\mu\text{s}$
<b>出力</b>							
$I_{OUT}$	OUT Pin Current	OUT = 11V, IN = 12V, ON = 2V OUT = 13V, IN = 12V, ON = 2V	● ●	30	100 2.5	170 4	$\mu\text{A}$ mA
$V_{OL}$	Output Low Voltage (FAULT, PWRGD)	$I = 1\text{mA}$ $I = 3\text{mA}$	● ●		0.15 0.4	0.4 1.2	V V
$V_{OH}$	Output High Voltage (FAULT, PWRGD)	$I = -1\mu\text{A}$	●	INTV <sub>CC</sub> -1	INTV <sub>CC</sub> -0.5		V
$I_{OH}$	Input Leakage Current (FAULT, PWRGD)	$V = 18\text{V}$	●		0	$\pm 1$	$\mu\text{A}$
$I_{PU}$	Output Pull-Up Current (FAULT, PWRGD)	$V = 1.5\text{V}$	●	-7	-10	-13	$\mu\text{A}$
<b>電流モニタ</b>							
$\Delta V_{REG}$	Floating Regulator Voltage ( $V_{SENSE+} - V_{REG}$ )	$I_{REG} = \pm 1\mu\text{A}$	●	3.6	4.1	4.6	V
$\Delta V_{SENSE(FS)}$	Input Sense Voltage Full Scale ( $V_{SENSE+} - V_{SENSE-}$ )	$SENSE^+ = 12\text{V}$	●	25			mV
$V_{IMON(OS)}$	IMON Input Offset Voltage	$\Delta V_{SENSE} = 0\text{V}$	●			$\pm 150$	$\mu\text{V}$
GIMON	IMON Voltage Gain	$\Delta V_{SENSE} = 20\text{mV}$ and 5mV	●	99	100	101	V/V
$V_{IMON(MAX)}$	IMON Maximum Output Voltage	$\Delta V_{SENSE} = 70\text{mV}$	●	3.5		5.5	V
$V_{IMON(MIN)}$	IMON Minimum Output Voltage	$\Delta V_{SENSE} = 200\mu\text{V}$	●			40	mV
$R_{IMON(OUT)}$	IMON Output Resistance	$\Delta V_{SENSE} = 200\mu\text{V}$	●	15	20	27	k $\Omega$

**Note 1:** 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与えるおそれがある。

**Note 2:** デバイスのピンに流れ込む電流は全て正。デバイスのピンから流れ出す電流は全て負。注記がない限り、全ての電圧はGND基準。

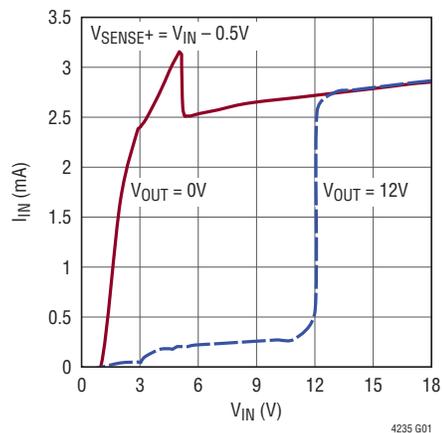
**Note 3:** 内部クランプは、DGATEピンとCPOピンの電圧を、INの電圧より少なくとも10V高い値とINの電圧よりダイオード1個分の電圧だけ低い値に制限する。これらのピンをクランプより高い電圧に駆動するとデバイスを損傷するおそれがある。

**Note 4:** 内部クランプは、HGATEピンの電圧を、OUTの電圧より少なくとも10V高い値とOUTの電圧よりダイオード1個分の電圧だけ低い値に制限する。このピンをクランプ電圧より高い電圧に駆動するとデバイスを損傷する恐れがある。

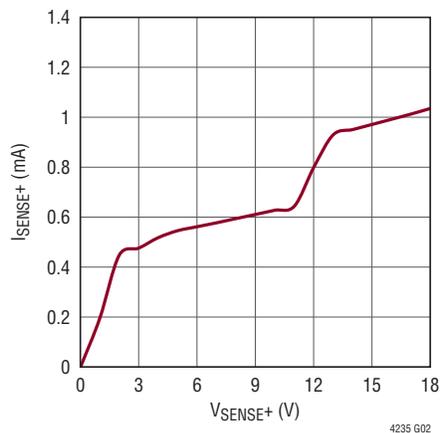
**Note 5:** 熱抵抗は、露出パッドが3インチ×5インチの4層FR4基板に半田付けされている場合に規定される。

## 標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ 。

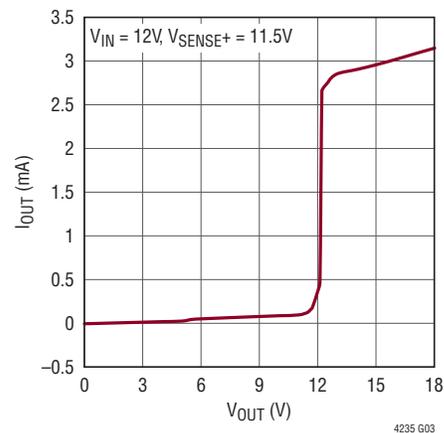
### INの電源電流と電圧



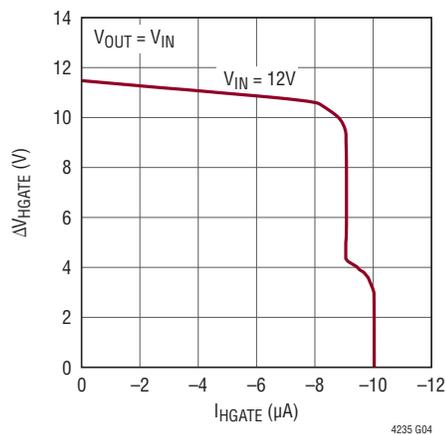
### SENSE+の電流と電圧



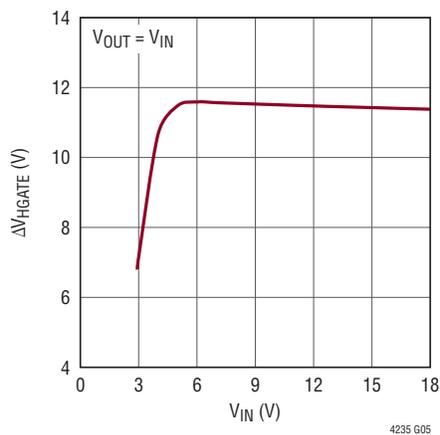
### OUTの電流と電圧



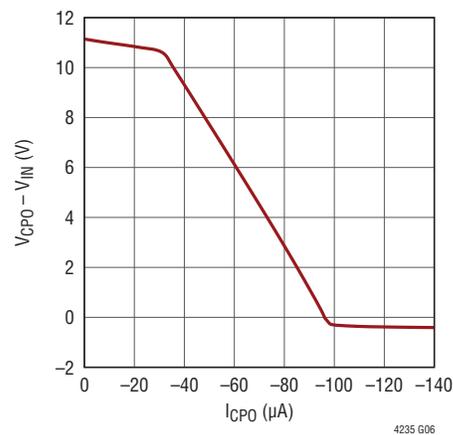
### Hot Swap ゲート電圧と電流



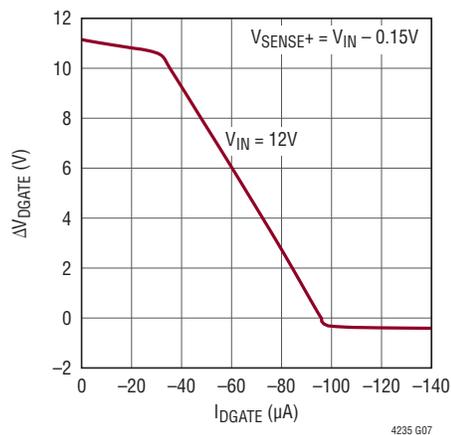
### Hot Swap ゲート電圧とINの電圧



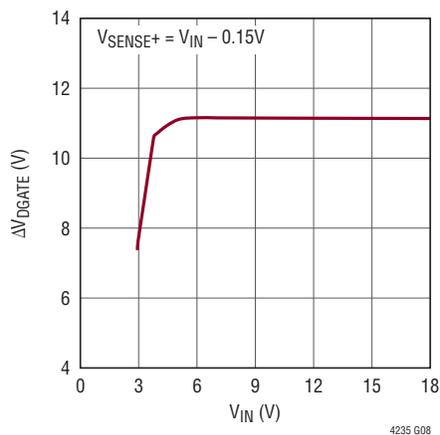
### CPOの電圧と電流



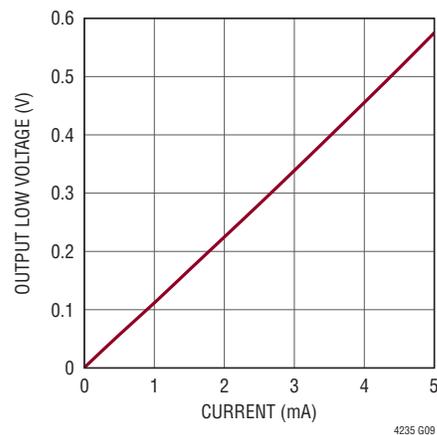
### ダイオードのゲート電圧と電流



### ダイオードのゲート電圧とINの電圧



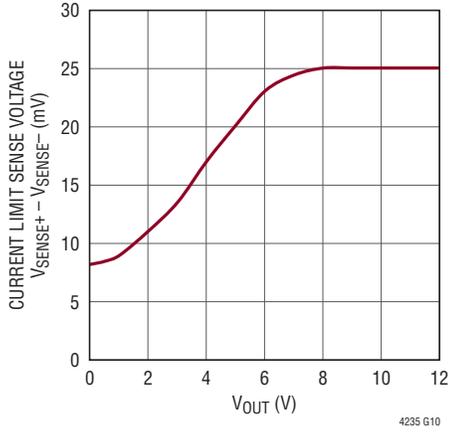
### FAULT、PWRGD 出力“L”電圧と電流



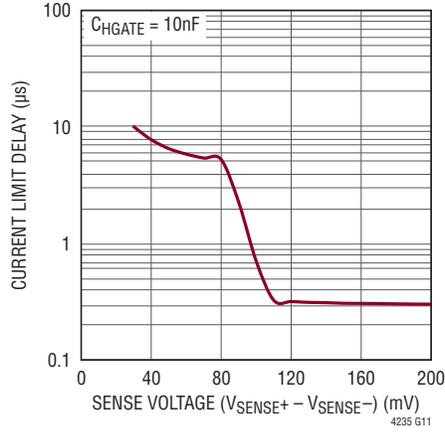
# LTC4235

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ 。

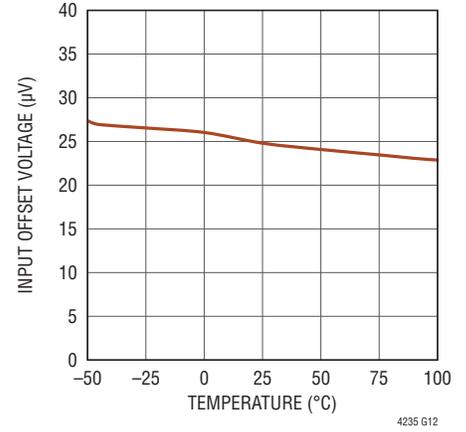
電流制限しきい値の  
フォールドバック



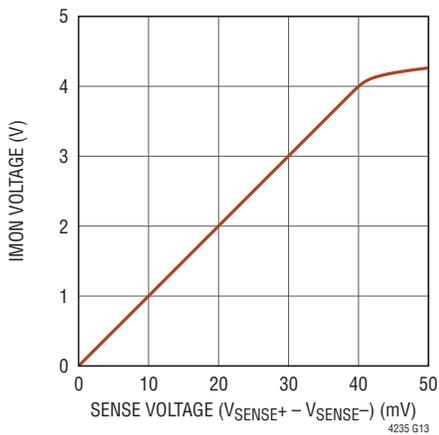
電流制限遅延と検出電圧



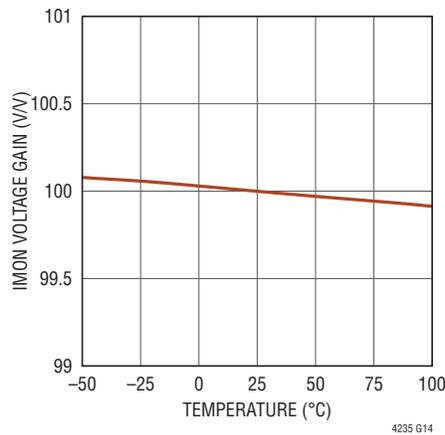
電流検出アンプの  
入力オフセット電圧と温度



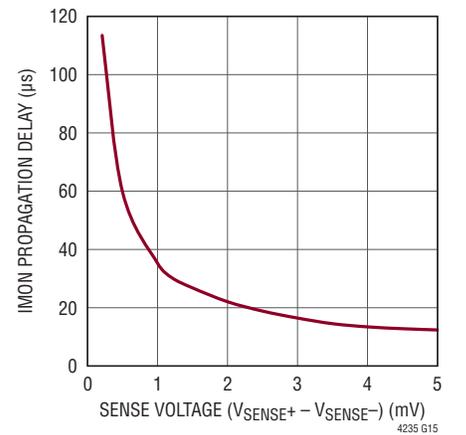
IMON ピンの電圧と検出電圧



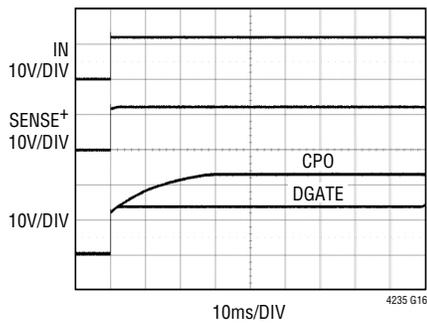
IMON ピンの電圧利得と温度



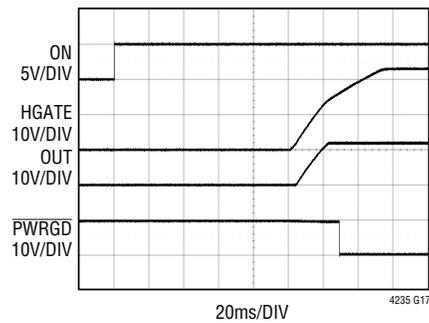
IMON ピンの伝播遅延と検出電圧



INピン電源投入時の  
理想ダイオードの起動波形



ONピンが“H”に切り替わった  
ときのHGATEピンの起動波形



## ピン機能

**CPO1、CPO2**：チャージポンプの出力。CPO1またはCPO2から対応するIN1ピンまたはIN2ピンにコンデンサを接続します。このコンデンサの値は、理想ダイオード制御用の外付けMOSFETのゲート容量( $C_{ISS}$ )の約10倍です。このコンデンサに蓄えられる電荷は、高速ターンオン時に理想ダイオードMOSFETのゲートをプルアップするために使用されます。理想ダイオードを迅速にオンする必要がある場合は、このピンを開放のままにしてください。

**DGATE1、DGATE2**：理想ダイオードMOSFETのゲート駆動出力。このピンは理想ダイオード制御用の外付けNチャネルMOSFETのゲートに接続します。内部クランプにより、ゲート電圧はINを基準に12V高い値およびダイオード1個分の電圧だけ低い値に制限されます。高速ターンオン時には、CPOピンから1.5Aのプルアップ電流が流れてDGATEピンを充電します。高速ターンオフ時には、1.5AのプルダウンがDGATEをINに放電します。

**D2OFF**：制御入力。立ち上がりエッジが1.235Vより高いと、IN2の電源経路にある外部理想ダイオードMOSFETはオフになり、立ち下がりエッジが1.215Vより低いと、このMOSFETはオンになります。このピンはIN1からの外付け抵抗分割器に接続し、IN1とIN2の電圧が等しいとき、IN1を優先順位の高い入力電源にします。

**EN**：イネーブル入力。活線挿抜制御をイネーブルするには、このピンを接地します。このピンを“H”にした場合、Hot Swap MOSFETをオンすることはできません。10 $\mu$ Aの電流源により、このピンの電圧はINTV<sub>CC</sub>よりダイオード1個分だけ低い電圧まで上昇します。ONが“H”のときにENが“L”になると、デバウンスのため100msの起動遅延時間が生じ、その後フォルトが解消されます。

**FAULT**：過電流フォルト状態出力。過電流フォルトの発生中にフォルト・タイマの期限が切れると“L”になる出力です。それ以外の場合は、10 $\mu$ Aの電流源によって“H”(INTV<sub>CC</sub>よりダイオード1個分だけ低い電圧)になります。外付けプルアップを使ってINTV<sub>CC</sub>より高い電圧に引き上げることができます。使用しない場合は、開放のままにします。

**FTMR**：フォルト・タイマのコンデンサ用端子。このピンとグラウンドの間にコンデンサを接続して、外付けHot Swap MOSFETがオフする前に電流制限を行うため12ms/ $\mu$ Fの持続時間を設定します。オフ時間の長さは8s/ $\mu$ Fなので、0.15%のデューティ・サイクルになります。

**GND**：デバイスのグラウンド。

**HGATE**：Hot Swap MOSFETのゲート駆動出力。このピンは活線挿抜制御のため外付けNチャネルMOSFETのゲートに接続します。10 $\mu$ Aの内部電流源がMOSFETのゲートを充電します。内部クランプにより、ゲート電圧はOUTピンの電圧より12V高い値を上限とし、OUTピンの電圧よりダイオード1個分低い電圧を下限として制限されます。低電圧が原因でオフになっている間は、2mAのプルダウン電流がHGATEの電荷を放電してグラウンドに流れます。出力短絡またはINTV<sub>CC</sub>の低電圧ロックアウトの間は、200mAの高速プルダウン電流がHGATEの電荷を放電してOUTピンに流れます。

**IN1、IN2**：正電源入力および理想ダイオードMOSFETのゲート駆動帰還ピン。このピンは外部理想ダイオードMOSFETの電源入力側に接続します。5VのINTV<sub>CC</sub>電源は、内部ダイオードORを介して、IN1、IN2、およびOUTから発生します。このピンで検出される電圧はDGATEピンの電圧を制御するのに使用されます。DGATEピンが放電すると、ゲートの高速プルダウン電流はこのピンを通過して戻ります。

**INTV<sub>CC</sub>**：5Vの内部電源のデカップリング出力。このピンとGNDの間には0.1 $\mu$ F以上のコンデンサが必要です。500 $\mu$ A未満の外部負荷をこのピンに接続することができます。2.2Vの低電圧ロックアウトしきい値に達すると、MOSFETは両方ともオフになります。

**IMON**：電流検出モニタの出力。このピンの電圧は電流検出抵抗両端の電圧に比例し、その電圧利得は100です。このピンとグラウンドの間に20kの内部抵抗が接続されています。

**ON**：オン制御入力。1.235Vより高い立ち上がりエッジが外付けHot Swap MOSFETをオンし、1.155Vより低い立ち下がりエッジがこのMOSFETをオフします。このピンをSENSE<sup>+</sup>ピンからの外付け抵抗分割器に接続して、電源の低電圧状態をモニタします。ONピンの電圧を0.6Vより低くすると、過電流フォルト発生後のフォルト・ラッチはリセットされます。使用しない場合は、INTV<sub>CC</sub>に接続します。

**OUT**：Hot Swap MOSFETのゲート駆動帰還ピン。このピンは外付けMOSFETの出力側に接続します。HGATEピンが放電すると、ゲートの高速プルダウン電流はこのピンを通過して戻ります。電流制限フォールドバックおよび12V動作のパワーグッド・モニタには、このピンとGNDの間に接続されている内部抵抗分割器を使用します。OUTピンの電圧が10.33Vより低くなると、PWRGDピンが“H”になり、電源の状態が良くないことを示します。この電圧が7.65Vより低くなると、出力電流の制限値は減少します。

## ピン機能

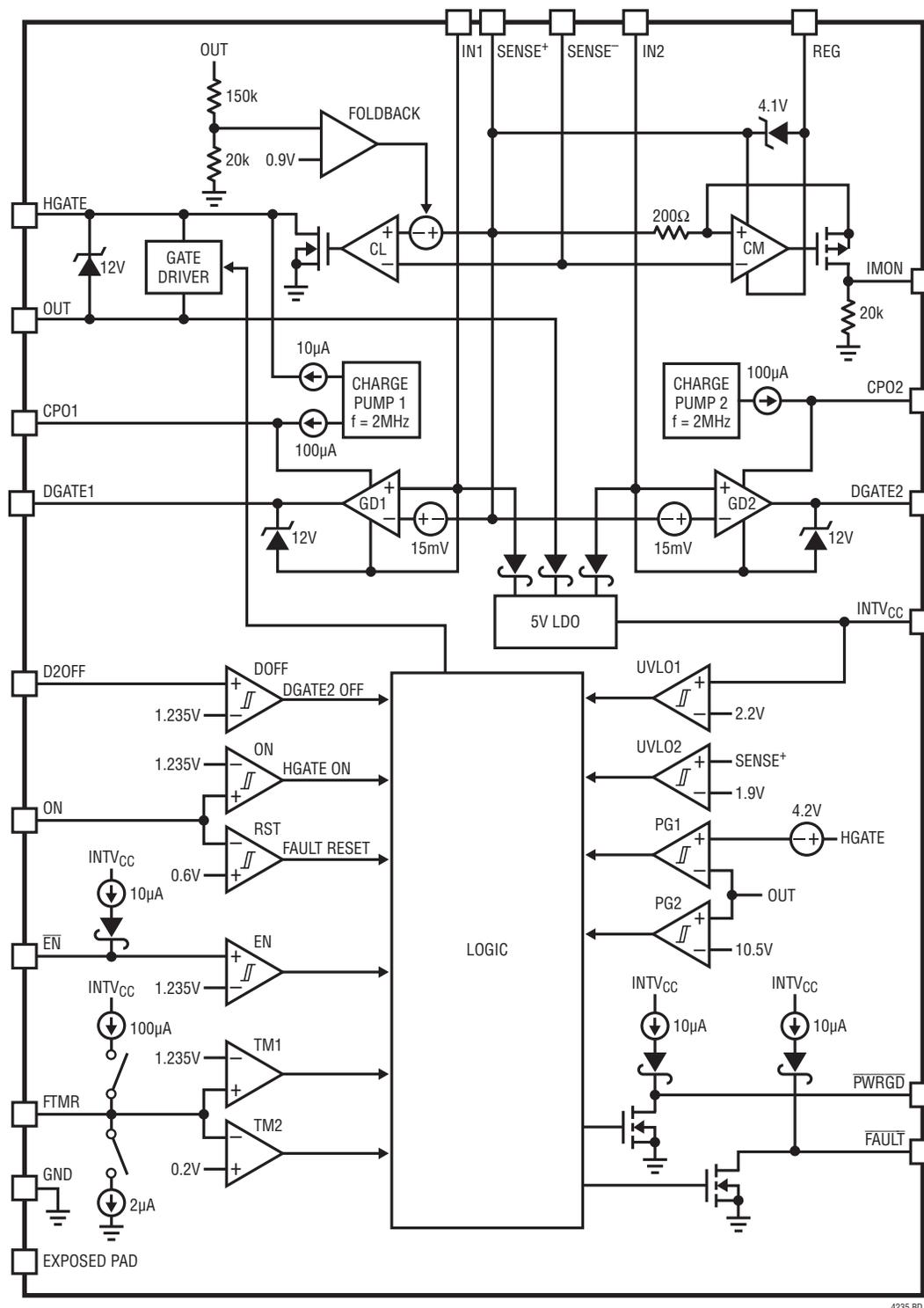
**PWRGD** : 電源の状態出力。OUTピンの電圧が10.5Vより高くなり、HGATEピンとOUTピンの間のMOSFETゲート駆動電圧が4.2Vを超えると“L”になる出力です。それ以外の場合は、10 $\mu$ Aの電流源によって“H” (INTV<sub>CC</sub>よりダイオード1個分だけ低い電圧)になります。外付けプルアップを使ってINTV<sub>CC</sub>より高い電圧に引き上げることができます。使用しない場合は、開放のままにします。

**REG** : 電流検出アンプの内部安定化電源。REGピンとSENSE<sup>+</sup>ピンの間には、0.1 $\mu$ F以上のコンデンサを接続します。このピンは、外部回路を駆動する目的で設計されていません。

**SENSE<sup>+</sup>** : 正の電流検出入力。このピンは外部理想ダイオードMOSFETのダイオードOR出力と電流検出抵抗の入力に接続します。このピンで検出される電圧を使用する目的は、電流制限をモニタすることと、DGATEを制御して順方向電圧のレギュレーションと逆方向電圧の遮断を行うことです。このピンには1.9Vの低電圧ロックアウトしきい値があり、この値でHot Swap MOSFETがオフします。

**SENSE<sup>-</sup>** : 負の電流検出入力。このピンは電流検出抵抗の出力側に接続します。電流制限回路はHGATEピンを制御して、SENSE<sup>+</sup>ピンとSENSE<sup>-</sup>ピンの間の電圧をOUTピンの電圧に応じて25mV以下に制限します。

ブロック図



4235 BD

## 動作

LTC4235は、電源経路の外付けNチャンネルMOSFET ( $M_{D1}$ 、 $M_{D2}$ 、および $M_H$ )を制御することにより、突入電流制限機能と過電流保護機能を備えた入力電源のダイオードOR回路として機能します。これにより、冗長電源から給電されるバックプレーンを備えたシステムで、基板を安全に抜き差しすることができます。LTC4235はHot Swapコントローラ1つと2つの異なる理想ダイオード・コントローラを内蔵しており、それぞれが2つの入力電源を別個に制御します。

LTC4235に初めて電源を投入すると、外付けMOSFETのゲートは“L”に保持され、オフ状態に保たれます。DGATE2のプルアップ電流源はD2OFFピンでディスエーブルできるので、DGATE2が“H”になるのはD2OFFピンが“L”のときだけです。ゲート駆動アンプ(GD1、GD2)はINピンとSENSE<sup>+</sup>ピンの間の電圧をモニタし、それぞれのDGATEピンを駆動します。このアンプは、大きな順方向電圧降下を検出すると、DGATEピンを直ちにプルアップし、理想ダイオード制御のMOSFETをオンします。理想ダイオードMOSFETは入力電源のダイオードOR回路として動作するので、SENSE<sup>+</sup>ピンの電圧はIN1ピンとIN2ピンで電源の最高電圧まで上昇します。CPOピンに接続された外付けコンデンサには、理想ダイオードMOSFETを急速に導通させるのに必要な電荷が蓄積されます。内部チャージポンプがこのコンデンサを充電するのは、デバイスの電源投入時です。DGATEピンはCPOピンからソース電流を供給し、INピンおよびGNDピンにシンク電流を供給します。

ONピンを“H”にしてENピンを“L”にすると、100msのデバウンス・タイミング・サイクルが開始されます。このタイミング・サイクルの経過後は、チャージポンプからの10 $\mu$ Aの電流源によってHGATEピンの電圧が上昇します。Hot Swap MOSFETがオンすると、SENSE<sup>+</sup>ピンとSENSE<sup>-</sup>ピンの間に接続された外付け検出抵抗( $R_S$ )によって設定されるレベルに突入電流が制限されます。アクティブな電流制限アンプ(CL)は、OUTピンの電圧に応じてMOSFETのゲートをサーボ制御し、電流検出抵抗両端に生じる電圧を25mV以下に制御します。必要に応じて、HGATEピンとGNDの間にコンデンサを追加することにより、突入電流を更に減らすことができます。OUTピンの電圧が10.5Vより高くなり、MOSFETのゲート駆動電圧(HGATEピンとOUTピンの間の電圧)が4.2Vを超えると、PWRGDピンは“L”になります。

ハイサイド電流検出アンプ(CM)は、電流検出抵抗を流れる電流を正確にモニタします。この検出電圧は100倍に増幅され、正電源レールからIMONピンでのグラウンド基準出力レベルがシフトします。出力信号はアナログであり、そのまま使用しても、A/Dコンバータで測定してもかまいません。

理想ダイオードMOSFETがオンすると、ゲート駆動アンプはDGATEを制御して、MOSFET両端間の順方向電圧降下( $V_{IN} - V_{SENSE+}$ )を15mVにサーボ制御します。負荷電流によって15mVより大きい電圧降下が発生すると、ゲート電圧が上昇してMOSFETが導通します。出力電流が大きい場合、MOSFETのゲートは完全にオンとなり、電圧降下はMOSFETの $I_{LOAD} \cdot R_{DS(ON)}$ に等しくなります。

MOSFETが導通しているときに入力電源が短絡すると、大量の逆電流が負荷から入力に向けて流れ始めます。ゲート駆動アンプはこの障害状態を検出し、DGATEピンの電圧を低下させることで理想ダイオードMOSFETをオフします。

電源の出力に過電流フォルトが生じた場合、電流はフォールドバック特性により制限されます。FTMRピンのコンデンサを充電する100 $\mu$ Aの電流によって設定される遅延時間が経過すると、フォルト・タイマの期限が切れてHGATEピンが“L”になり、Hot Swap MOSFETはオフになります。FAULTピンも“L”にラッチされます。この時点で、DGATEピンは“H”状態を継続し、理想ダイオードMOSFETをオン状態に保ちます。

内部クランプが、DGATEとIN間の電圧およびCPOとIN間の電圧の両方を12Vに制限します。また、同じクランプがDGATEピンとCPOピンを、INピンよりダイオード1個分の電圧だけ低い値に制限します。別の内部クランプがHGATEとOUT間の電圧を12Vに制限し、更に、HGATEピンをOUTピンよりダイオード1個分の電圧だけ低い値にクランプします。

LTC4235への電力は、INピンまたはOUTピンから、内部ダイオードOR回路を介して低ドロップアウト・レギュレータ(LDO)に供給されます。このLDOはINTV<sub>CC</sub>ピンで5Vの電源を発生し、LTC4235の内部低電圧回路に給電します。

## アプリケーション情報

高可用性システムでは、冗長性の実現およびシステムの信頼性向上のため、多くの場合、並列接続の電源やバッテリー給電が採用されます。電源のOR接続用ダイオードは、一般にこれらの電源を負荷ポイントで接続するのに使用されますが、代償としてダイオードの大きな順方向電圧降下による電力損失を生じます。LTC4235は、外付けのNチャネルMOSFETをパス素子として使用してこの電力損失を最小限に抑えるので、MOSFETがオンしているときの電源から負荷までの電圧降下を抑えることができます。入力電源の電圧が出力の共通電源電圧を下回ると、対応するMOSFETがオフになるので、理想ダイオードと等しい機能と性能が得られます。LTC4235は、並列接続の理想ダイオードMOSFETの後に電流検出抵抗とHot Swap MOSFETを追加することにより、理想ダイオードの性能を向上しており、突入電流制限機能と過電流保護機能も付加しています(図1参照)。これにより、コネクタを損傷することなく、通電状態のバックプレーンに対して基板を安全に抜き差しすることができます。

### 内部V<sub>CC</sub>電源

LTC4235は9V～14Vの入力電源電圧で動作します。デバイスの電源は、INTV<sub>CC</sub>ピンを出力とする低ドロップアウト・レギュレータ(LDO)によって内部で5Vに安定化されます。内部ダイオードOR回路はINピンとOUTピンの高い方の電源を選択して、LDOを介してデバイスに給電します。ダイオードOR

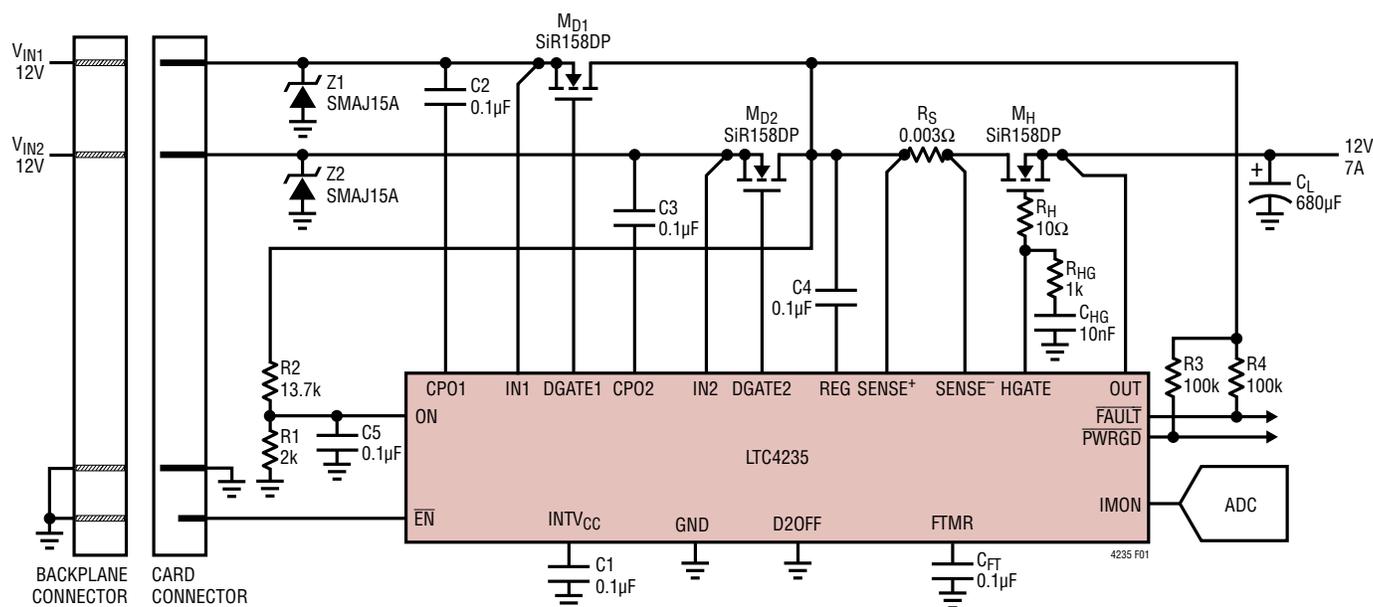
方式を採用しているため、INピンの電源電圧が急激に低下するか遮断されても、OUTピンの電圧によってデバイスの電源を動作状態に保つことができます。

低電圧ロックアウト回路は、INTV<sub>CC</sub>電圧が2.2Vを超えるまで、すべてのMOSFETがオンするのを防ぎます。0.1μFのコンデンサをINTV<sub>CC</sub>ピンとGNDピンの間にデバイスに近づけて設置してバイパスすることを推奨します。LDOの動作に影響を与えないように、INTV<sub>CC</sub>ピンには外部電源を接続しないようにしてください。500μA未満の小さな外部負荷をINTV<sub>CC</sub>ピンに接続することができます。

### オン・シーケンス

OUTピンの基板電源は、図1に示すように、外付けNチャネルMOSFET(M<sub>D1</sub>、M<sub>D2</sub>、およびM<sub>H</sub>)で制御されます。電源側に並列接続されている理想ダイオードMOSFETはダイオードOR回路として機能しますが、負荷側のM<sub>H</sub>は出力負荷に供給される電力を制御するHot Swap MOSFETとして機能します。検出抵抗R<sub>S</sub>は、過電流検出のために負荷電流をモニタします。HGATEピンのコンデンサC<sub>HG</sub>は、ゲートのスルーレートを制御して突入電流を制限します。抵抗R<sub>HG</sub>はC<sub>HG</sub>とともに電流制御ループを補償し、R<sub>H</sub>はHot Swap MOSFETの高周波発振を防ぎます。

図1. 活線挿抜機能を備えたカード搭載のダイオードORアプリケーション



## アプリケーション情報

通常の電源投入時には、理想ダイオードMOSFETが最初にオンします。内部で生成される電源 (INTV<sub>CC</sub>) がその2.2Vの低電圧ロックアウトしきい値を超えると、直ちに内部チャージポンプがCPOピンを充電可能となります。理想ダイオードMOSFETはダイオードOR回路と並列に接続されているので、SENSE<sup>+</sup>ピンの電圧はIN1ピンとIN2ピンで電源の最高電圧に近づきます。低い方の入力電源電圧に接続されているMOSFETは、対応するゲート駆動アンプによってオフになります。

Hot Swap MOSFETをオンできるようにするには、100msのデバウンス・タイミング・サイクルの間ENを“L”のままにし、ONを“H”のままにして、挿入時の接触バウンスがなくなっているようにする必要があります。デバウンス・サイクルが終了すると、内部のフォルト・ラッチはクリアされます。次いで、Hot Swap MOSFETは、チャージポンプからの10μAの電流源によってHGATEを充電することにより、オンすることができます。HGATEピンの電圧は10μA/C<sub>HG</sub>に等しい勾配で上昇し、電源から負荷コンデンサC<sub>L</sub>に流れ込む突入電流は次の値に制限されます。

$$I_{\text{INRUSH}} = \frac{C_L}{C_{\text{HG}}} \cdot 10\mu\text{A}$$

Hot Swap MOSFETがオンすると、OUTピンの電圧はHGATEピンの電圧に追従します。電流検出抵抗R<sub>S</sub>両端の電圧が、OUTピンの電圧を基準にして高くなりすぎると、内部電流制限回路によって突入電流が制限されます。MOSFETのゲートのオーバードライブ電圧が4.2Vを超え、OUTピンの電圧が10.5Vより高くなると、PWRGDピンは“L”になり、電源の状態が良好であることが示されます。OUTピンの電圧が入力電源電圧に達すると、HGATEピンの電圧は上昇し続けます。HGATEピンの電圧は12Vの内部クランプによってOUTピンの電圧より高い値に制限されます。

理想ダイオードMOSFETがオンすると、ゲート駆動アンプはMOSFETのゲートを制御して、MOSFET両端間の順方向電圧降下を15mVにサーボ制御します。負荷電流によって電圧降下が15mVより大きくなると、MOSFETのゲートは完全にオン状態に駆動され、電圧降下はI<sub>LOAD</sub>・R<sub>DS(ON)</sub>に等しくなります。

### オフ・シーケンス

外付けMOSFETはさまざまな条件でオフすることができます。Hot Swap MOSFETの通常のターンオフは、ONピンを1.155Vのしきい値 (ONピンのヒステリシスは80mV) より低くするか、またはENピンを1.235Vのしきい値より高くすることにより開始されます。更に、過電流フォルトの時間がフォルト・タイム期間を超えた場合もHot Swap MOSFETはオフします。通常、LTC4235は2mAのシンク電流でHGATEピンの電圧をグラウンドに引き下げることにより、MOSFETをオフします。

INTV<sub>CC</sub>がその低電圧ロックアウトしきい値(2.2V)を下回ると、すべてのMOSFETがオフします。DGATEピンの電圧は100μAの電流によりINピンの電圧よりダイオード1個分の電圧だけ低い値まで低下し、HGATEピンの電圧は200mAの電流によってOUTピンの電圧まで低下します。D2OFFの電圧が1.235Vより高くなると、100μAの電流によってDGATE2が“L”になることにより、IN2の電源経路にある理想ダイオードMOSFETはオフになります。

ゲート駆動アンプは理想ダイオードMOSFETを制御して、入力電源電圧がSENSE<sup>+</sup>の電圧より低くなった場合、逆電流が流れないようにします。入力電源電圧が急激に低下した場合、ゲート駆動アンプは高速プルダウン回路によって理想ダイオードMOSFETをオフします。入力電源電圧の低下速度が緩やかな場合、ゲート駆動アンプはMOSFETを制御して、SENSE<sup>+</sup>ピンの電圧をINピンの電圧より15mV低い電圧に保ちます。

### ENによる基板の接続検出

ENピンが“L”になったときにONが“H”になった場合は、基板が接続されていることを示しており、LTC4235は接触デバウンスのためにデバウンス・タイミング・サイクルを開始します。基板を挿入したときに、ENピンにバウンスがあるとタイミング・サイクルが再開されます。デバウンスのタイミング・サイクルが終了すると、内部のフォルト・ラッチはクリアされます。タイミング・サイクルの終了時にENピンが“L”のままの場合、HGATEピンは10μAの電流源で充電され、Hot Swap MOSFETをオンします。

ENピンが“H”になって基板が取り外されたことが示されると、20μsの遅延の後、HGATEピンは2mAの電流シンクによって“L”になり、ラッチされたフォルトを解消することなく、Hot Swap MOSFETをオフします。

## アプリケーション情報

### 過電流フォルト

LTC4235はフォールドバック特性の調整可能な電流制限機能を備えており、短絡や過大な負荷電流から外付けMOSFETを保護します。外付けの検出抵抗 $R_S$ 両端の電圧は、アクティブな電流制限アンプによってモニタされます。このアンプは、Hot Swap MOSFETのゲート電圧を制御して、電流制限の作動時にOUTピンで検出される出力電圧の関数として負荷電流を減少します。電流制限検出電圧とOUTピンの電圧の関係は、「標準的性能特性」のグラフに示します。

過電流フォルトが生じるのは、出力の電流制限状態が、FTMRピンで設定したフォルト・タイマ期間より長くなった場合です。電流制限は、SENSE<sup>+</sup>ピンとSENSE<sup>-</sup>ピンの間の検出電圧が、OUTピンの電圧に応じて8.3mV～25mVに達すると始まります。Hot Swap MOSFETのゲートは電流制限アンプによって制御され、出力電流は検出電圧を25mV未満に制限するために安定化されます。この時点で、FTMRピンのコンデンサを充電する100 $\mu$ Aの電流により、フォルト・タイマが起動します。FTMRピンの電圧がそのしきい値(1.235V)を超えると、2mAの電流によってHGATEピンの電圧がグランドまで低下して外付けMOSFETがオフになり、FAULTピンが“L”になります。

Hot Swap MOSFETがオフした後、FTMRピンのコンデンサは、2 $\mu$ Aのプルダウン電流によってFTMRピンのしきい値が0.2Vに達するまで放電します。「FTMRピンの機能」で説明するように、タイミング・サイクル14回分の冷却期間がこの後に続きます。12V出力での過電流フォルトを図2に示します。

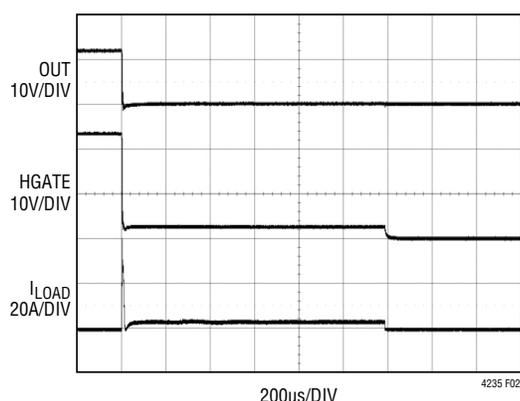


図2. 12V出力での過電流フォルト

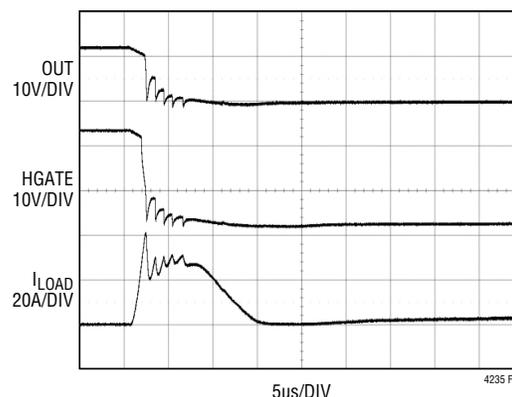


図3. 12V出力での重度の短絡

図3に示すように、12V出力に重度の短絡フォルトが生じた場合、出力電流は数十アンペアに急増することがあります。LTC4235は1 $\mu$ s以内に応答し、HGATEピンとOUTピンの間の電圧を0Vに減少することにより、電流を制御します。R<sub>HG</sub>とC<sub>HG</sub>の回路網に蓄積された電荷により、Hot Swap MOSFETのゲート電圧は急速に回復し、フォルト・タイマが期限切れになるまで電流はアクティブに制限されます。電源ピンの寄生インダクタンスにより、バイパス・コンデンサのない入力電源は高電流サージの発生期間、急落し、次いで電流が遮断されると上方向にスパイクを生じる可能性があります。入力容量がない場合、2つの電源のZ<sub>1</sub>、R<sub>SNUB1</sub>、C<sub>SNUB1</sub>およびZ<sub>2</sub>、R<sub>SNUB2</sub>、C<sub>SNUB2</sub>で構成される入力電源トランジェント・サブレッサを図10に示します。

### FTMRピンの機能

FTMRピンとGNDの間に接続した外付けコンデンサC<sub>FT</sub>は、電源の出力がアクティブな電流制限状態のとき、フォルトのタイミング容量として機能します。検出抵抗両端の電圧がフォールドバック電流制限しきい値(25mV～8.3mV)を超えると、FTMRピンの電圧は100 $\mu$ Aの電流により上昇します。それ以外の場合は、2 $\mu$ Aの電流により電圧は低下します。1.235VのFTMRしきい値を超えるとフォルト・タイマは期限切れとなり、これが原因でFAULTピンは“L”になります。ある一定のフォルト・タイマ期間の場合、外付けコンデンサC<sub>FT</sub>の値を設定するための式は次のとおりです。

$$C_{FT} = t_{FT} \cdot 0.083 \text{ [}\mu\text{F/ms]}$$

フォルト・タイマの期限が切れると、FTMRピンのコンデンサの電圧は、1.235VのFTMRしきい値から0.2Vに達するまで2 $\mu$ Aの電流によって低下します。次いで、FTMRピンのコンデンサを100 $\mu$ Aの電流で1.235Vまで充電し、2 $\mu$ Aの電流で

## アプリケーション情報

0.2Vまで放電する冷却サイクルを14回実行します。「フォルトのリセット」のセクションで説明するように、この時点でフォルトが解消されていれば、HGATEピンの電圧を立ち上げることができます。ラッチされているフォルトが冷却時間の間に解消されると、FAULTピンは“H”になります。過電流フォルト後のMOSFETの全冷却時間は次のようになります。

$$t_{COOL} = C_T \cdot 8 \text{ [s/}\mu\text{F]}$$

ラッチオフ・デバイスでは、フォルトが解消された場合に限り、冷却時間の経過後にHGATEピンの電圧を高くすることができます。自動再試行デバイスでは、冷却期間の経過後、ラッチされているフォルトが自動的に解消され、HGATEピンの電圧を再び上昇させることができます。

### フォルトのリセット(LTC4235-1)

ラッチオフ・デバイスでは、フォルト・タイマの期限が切れると過電流フォルトがラッチされ、FAULTピンが“L”にアサートされます。Hot Swap MOSFETだけがオフになり、理想ダイオードMOSFETは影響を受けません。

ラッチされたフォルトをリセットし、出力を再起動するには、ONピンの電圧を0.6Vより低い状態に100 $\mu$ s以上維持してから、1.235Vより高くします。ピンの立ち下がりエッジでは、フォルト・ラッチがリセットされ、FAULTピンがデアサートされます。ONピンが再度“H”になり、冷却サイクルが完了すると、HGATEピンの電圧が再び上昇する前にデバウンス・タイミング・サイクルが開始されます。ENピンを“H”にしてから再度“L”に切り替えてもフォルトはリセットされますが、FAULTピンはデバウンス・サイクルが終わると“H”になり、その後、HGATEピンの電圧が上昇します。全ての電源電圧をINTV<sub>CC</sub>の低電圧ロックアウトしきい値(2.2V)より低くすると、全てのMOSFETはオフになり、フォルト・ラッチはリセットされます。いずれかの電源電圧がINTV<sub>CC</sub>のUVLOしきい値より高い電圧まで回復すると、通常の起動の前にデバウンス・サイクルが開始されます。

### フォルト後の自動再試行(LTC4235-2)

自動再試行デバイスでは、「FTMRピンの機能」のセクションで説明したように、ラッチされているフォルトは冷却期間が終わると自動的にリセットされます。冷却期間が終わるとフォルト・ラッチはクリアされ、FAULTピンは“H”になります。HGATEピンの電圧を立ち上げて、Hot Swap MOSFETをオンすることができます。出力短絡が持続する場合は、フォルト・タイマの期限が切れてFAULTピンが再度“L”になるまで、電源は電流制限がアクティブな短絡状態で起動します。新しい冷却サイクルが始まり、FTMRピンの電圧は2 $\mu$ Aの電流により徐々に低

下します。出力短絡が解消するまで、このプロセス全体が繰り返されます。t<sub>FT</sub>とt<sub>COOL</sub>はFTMRの容量(C<sub>T</sub>)の関数なので、自動再試行のサイクルは0.15%に等しく、C<sub>T</sub>とは関係ありません。

過電流フォルトの後の自動再試行のシーケンスを図4に示します。

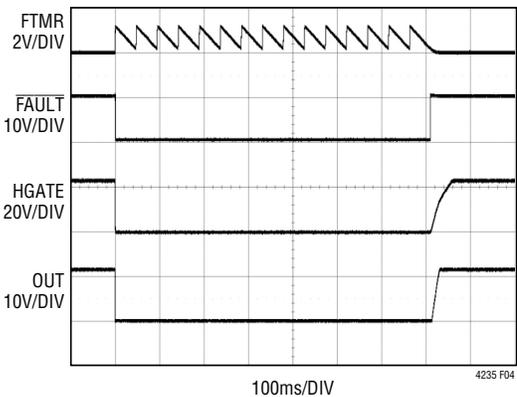


図4. フォルト後の自動再試行のシーケンス

### 低電圧フォルトのモニタ

ONピンはターンオン制御および入力電源モニタとして機能します。電源のダイオードOR出力(SENSE<sup>+</sup>)とGNDの間に接続した抵抗分割器の分割点をONピンに接続することにより、電源電圧の低電圧状態をモニタできます。低電圧しきい値は、ONの立ち上がりしきい値電圧(1.235V)で抵抗を適切に選択することによって設定します。

図1では、R<sub>1</sub> = 2k、R<sub>2</sub> = 13.7kの場合、入力電源の定電圧しきい値は9.7Vに設定されます。

ダイオードOR出力電源電圧が低電圧しきい値より低くなると、低電圧フォルトが発生します。ONピンの電圧が1.155Vより低くなっても0.6Vより高い値を保っている場合、Hot Swap MOSFETはHGATEピンからグランドへの2mAのプルダウン電流によってオフになります。ダイオードOR出力電源電圧が低電圧しきい値より高くなると、Hot Swap MOSFETはデバウンス・サイクルなしで直ちにオン状態に戻ります。ただし、ONピンの電圧が0.6Vより低くなると、Hot Swap MOSFETはオフになり、フォルト・ラッチはクリアされます。ダイオードOR出力電源電圧が低電圧しきい値より高い値まで回復すると、Hot Swap MOSFETはデバウンス・サイクルが経過したときだけオン状態に戻ります。

## アプリケーション情報

低電圧フォルト状態のとき、 $\overline{\text{FAULT}}$ ピンは“L”になりませんが、HGATEピンが“L”になるので、 $\overline{\text{PWRGD}}$ ピンは“H”になります。理想ダイオードMOSFETによって制御される理想ダイオード機能は、低電圧(UV)フォルト状態には影響されません。

### パワーグッド・モニタ

HGATEピンとOUTピンの間のMOSFETのゲートのオーバードライブは、内部回路によってモニタされます。また、OUTに接続している内部抵抗分割器は、パワーグッド状態を判別するのに使用します。パワーグッド・コンパレータは、OUTピンの電圧が10.5Vより高くなると“H”になり、10.33Vより低くなると“L”になります。入力電源のパワーグッド状態は、オープンドレイン出力である $\overline{\text{PWRGD}}$ ピンを介して通知されます。このピンは通常、外付けプルアップ抵抗または10 $\mu\text{A}$ の内部プルアップ電流によって“H”になります。

OUTのパワーグッド・コンパレータが“H”になり、HGATEピンの駆動電圧が4.2Vを超えると、 $\overline{\text{PWRGD}}$ ピンは“L”になります。 $\overline{\text{PWRGD}}$ ピンが“H”になるのは、ONピンまたは $\overline{\text{EN}}$ ピンの電圧によってHGATEがオフになる場合、OUTのパワーグッド・コンパレータが“L”になる場合、またはINTV $\text{CC}$ が低電圧ロックアウト状態になる場合です。

### 電流検出モニタ

外付け検出抵抗を流れる電流は、SENSE $^+$ ピンとSENSE $^-$ ピンにあるLTC4235の電流検出アンプによってモニタされます(図5参照)。このアンプは自動ゼロ設定回路を使用して、全ての温度、検出電圧、および入力電源電圧範囲で150 $\mu\text{V}$ より小さいオフセットを実現します。自動ゼロ・クロックの周波

数は10kHzです。アンプの反転入力端子とSENSE $^+$ ピンの間に内部抵抗 $R_{\text{IN}}$ が接続されています。検出アンプのループにより、反転入力端子は強制的にSENSE $^-$ と同じ電位になるので、 $R_{\text{IN}}$ の両端に検出電圧 $V_{\text{SENSE}}$ と同じ電位が発生します。これに対応する電流 $V_{\text{SENSE}}/R_{\text{IN}}$ が $R_{\text{IN}}$ を流れます。検出アンプの入力は高インピーダンスなので、この電流はアンプの入力には流れず、したがって内部MOSFETを介して、IMONピンとGNDピンの間に接続されている抵抗 $R_{\text{OUT}}$ に流れます。IMONの出力電圧は $(R_{\text{OUT}}/R_{\text{IN}}) \cdot V_{\text{SENSE}}$ に等しくなります。抵抗比 $R_{\text{OUT}}/R_{\text{IN}}$ によって検出アンプの電圧利得が決定されるので、 $R_{\text{IN}} = 200\Omega$ および $R_{\text{OUT}} = 20\text{k}$ の場合は100に設定されます。検出アンプに対するフルスケールの入力検出電圧25mVで、これは2.5Vの出力に対応します。許容入力検出電圧範囲を超えると、出力は3.5Vにクランプされます。

### IMON出力のフィルタリング

$R_{\text{OUT}}$ と並列に接続されているコンデンサにより、低域応答が得られます。こうすると、出力のノイズを減少させることができます。また、A/Dコンバータなどのスイッチング回路を駆動しているときに出力を安定状態に維持するための蓄電コンデンサとして役立つ場合もあります(図5参照)。この出力コンデンサ $C_{\text{OUT}}$ と $R_{\text{OUT}}$ の並列接続により、次の周波数で出力応答にポールが形成されます。

$$f_c = \frac{1}{2 \cdot \pi \cdot R_{\text{OUT}} \cdot C_{\text{OUT}}}$$

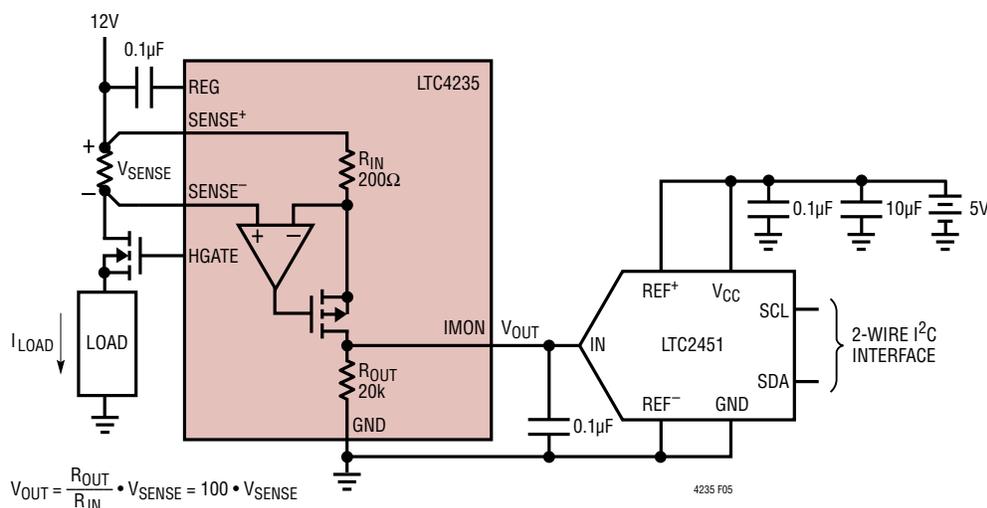


図5. LTC2451 (A/Dコンバータ)を使用したハイサイド電流モニタ

## アプリケーション情報

### REGピンのバイパス処理

LTC4235は、電流検出アンプの内部バイアスのため、SENSE<sup>+</sup>の近くに安定化電源を内蔵しています。外部回路の電源ピンまたはバイアス・ピンとして使用することは意図していません。REGピンとSENSE<sup>+</sup>ピンの間には0.1μFのコンデンサを接続します。最高の性能を発揮するため、このコンデンサはデバイスのすぐ近くでREGピンの近くに配置します。

### REGとIMONの起動

LTC4235に電源を投入したときの電流検出アンプの起動電流は、2つの部分で構成されます。第1の電流源は、REGのバイパス・コンデンサ(公称では0.1μF)を充電するのに必要な電流です。REGの電圧はSENSE<sup>+</sup>の電圧より約4.1V低い電圧まで充電されるので、このためには非常に大量の起動電流が必要になる可能性があります。第2の電流源はR<sub>OUT</sub>に流れ込む出力電流で、起動時には、IMON出力を2msより短い時間、一時的に“H”に駆動することができます。これは一時的な状態であり、検出アンプが通常の閉ループ動作に落ち着くと終了します。

### CPOとDGATEの起動

CPOピンとDGATEピンの電圧は、最初の起動時にINピンよりダイオード1個分の電圧だけ低い値に上昇します。CPOピンの電圧が上昇し始めるのは、INTV<sub>CC</sub>が低電圧ロックアウト・レベルをクリアしてから7μs後です。さらに40μs後、DGATEピンの電圧もCPOピンとともに上昇し始めます。CPOピン電圧のランプレートは、CPOピンとDGATEピンの総容量に流れ込むCPOピンのプルアップ電流によって決まります。内部クランプがCPOピンの電圧をINピンより12V高い値に制限し、DGATEピンの最終電圧はゲート駆動アンプによって決まります。12Vの内部クランプがDGATEピンの電圧をINより高い値に制限します。

### CPOコンデンサの選択

CPOピンとINピンの間のコンデンサの推奨値は、理想ダイオードMOSFETの入力容量C<sub>ISS</sub>の約10倍です。コンデンサの容量が大きいほど、内部チャージポンプによる充電時間は長くなります。このコンデンサは、MOSFETのゲート容量と電荷を共有するため、容量が小さいとゲートの高速ターンオン時に電圧降下が大きくなります。

### MOSFETの選択

LTC4235はNチャネルMOSFETを駆動して負荷電流を流します。MOSFETの重要な特性は、オン抵抗R<sub>DS(ON)</sub>、ドレイン-ソース間最大電圧BV<sub>DSS</sub>、およびしきい値電圧です。

理想ダイオードMOSFETとHot Swap MOSFETのゲート駆動電圧は、10Vより大きいことが保証され、14Vに制限されます。定格ブレイクダウン電圧が14V未満のとき、外付けツェナー・ダイオードを使って、MOSFETのゲート-ソース間の電位をクランプすることができます。

全電源電圧がMOSFETの両端に生じることがあるので、電源トランジエントを含むドレイン-ソース間の最大許容電圧BV<sub>DSS</sub>は電源電圧より高くなければなりません。入力または出力がグラウンドに接続されると、全電源電圧がMOSFETの両端に生じます。R<sub>DS(ON)</sub>は、最大負荷電流を流せるように十分小さくすると同時に、MOSFETの電力定格を超えないよう注意してください。

### 電源トランジエント保護

入力と出力の容量が非常に小さい場合、入力または出力の短絡発生時の急激な電流変化により、INピンとOUTピンの24Vの絶対最大定格を超えるトランジエントが生じる可能性があります。このようなスパイクを最小限に抑えるには、幅の広いトレースやメッキの厚いトレースを使って電力トレースのインダクタンスを減らします。また、10μFの電解コンデンサと0.1μFのセラミック・コンデンサでローカルにバイパスするか、あるいはトランジエント電圧サプレッサ(Z1、Z2)を使って入力をクランプします。100Ωと0.1μFのスナバ回路によって応答が減衰し、リングングが除去されます(図10参照)。

### 設計例

部品を選択するための設計例として、2つの電源の最大負荷電流が7Aの12Vシステムを検討します(図1参照)。

まず、12V電源の電流検出抵抗R<sub>S</sub>の適切な値を選択します。最大負荷電流I<sub>LOAD(MAX)</sub>と電流制限電圧しきい値の下限ΔV<sub>SENSE(TH)(MIN)</sub>に基づいて、検出抵抗の値を計算します。

$$R_S = \frac{\Delta V_{SENSE(TH)(MIN)}}{I_{LOAD(MAX)}} = \frac{22.5mV}{7A} = 3.2m\Omega$$

## アプリケーション情報

許容誤差が1%の3mΩの検出抵抗を選択します。

次に、順方向電圧降下が最大負荷時に所望の値になるように理想ダイオードMOSFETの $R_{DS(ON)}$ を計算します。MOSFET両端の順方向電圧降下 $\Delta V_{FWD}$ を30mVとすると、次のようになります。

$$R_{DS(ON)} \leq \frac{\Delta V_{FWD}}{I_{LOAD(MAX)}} = \frac{30mV}{7A} = 4.2m\Omega$$

SiR158DPは、 $V_{GS} = 10V$ での $R_{DS(ON)}$ の最大値が1.8mΩなので、選択肢として優れています。SiR158DPの入力容量 $C_{ISS}$ は約4980pFです。推奨値である10倍をわずかに超えますが、CPOピンのC2およびC3として0.1μFのコンデンサを選択します。

次に、電源投入時または過電流フォルト時に、選択したHot Swap MOSFETの熱定格を超えないことを検証します。

電源投入時に負荷コンデンサ $C_L$ を充電する突入電流によってMOSFETが電力を消費すると仮定すると、MOSFET内部で消費されるエネルギーは負荷コンデンサに蓄えられるエネルギーと等しくなり、次式で与えられます。

$$E_{CL} = \frac{1}{2} \cdot C_L \cdot V_{IN}^2$$

$C_L = 680\mu F$ では、 $C_L$ を充電するのに要する時間は次のように計算されます。

$$t_{CHARGE} = \frac{C_L \cdot V_{IN}}{I_{INRUSH}} = \frac{680\mu F \cdot 12V}{1A} = 8ms$$

突入電流はHot Swap MOSFETのゲートに容量 $C_{HG}$ を追加することにより、1Aに設定されます。

$$C_{HG} = \frac{C_L \cdot I_{HGATE(UP)}}{I_{INRUSH}} = \frac{680\mu F \cdot 10\mu A}{1A} = 6.8nF$$

$C_{HG}$ には実用的な値として10nFを選択します。

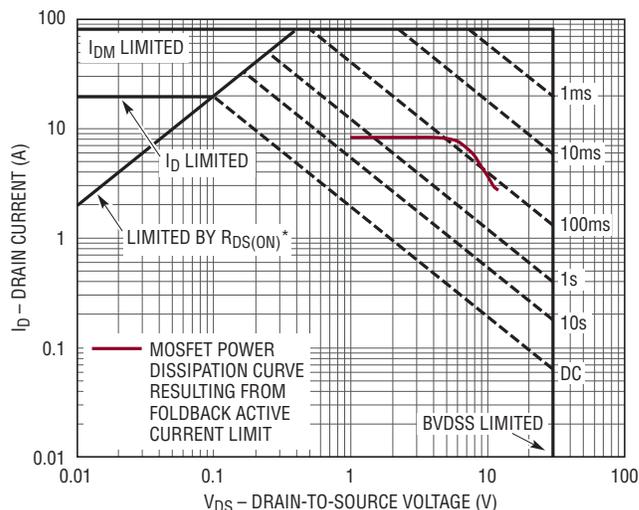
MOSFETの平均電力損失は次のように計算します。

$$P_{AVG} = \frac{E_{CL}}{t_{CHARGE}} = \frac{1}{2} \cdot \frac{680\mu F \cdot (12V)^2}{8ms} = 6W$$

選択されたMOSFETは、電源投入時の8msの間6Wに耐えられなければなりません。SiR158DPのSOA曲線は、100msの間45W (30Vで1.5A)を示しています。これは要件を満たすのに十分です。MOSFET内部の電力損失による接合部温度の上昇分は $\Delta T = P_{AVG} \cdot Z_{thJC}$ です。ここで、 $Z_{thJC}$ は接合部-ケース間の熱インピーダンスです。この条件では、SiR158DPのデータシートは、 $Z_{thJC} = 0.5^\circ C/W$ を使って接合部温度が $3^\circ C$ 上昇することを示しています(単一パルス)。

次に、過電流フォルト時にMOSFET内部で損失する電力を安全に制限する必要があります。フォルト・タイム・コンデンサ( $C_{FT}$ )を使用するのは、電流制限がアクティブなときにMOSFET内部での電力損失がSOA定格を超えないようにするためです。 $C_{FT}$ に適した値を求めるには、「標準的性能特性」に示すフォールドバック電流制限のプロファイルがMOSFETのデータシートのSOA曲線に重ね合わせる方法が優れています。

SiR158DP MOSFETの場合、この操作によって図6のグラフが得られます。



\*  $V_{GS} >$  MINIMUM  $V_{GS}$  AT WHICH  $R_{DS(ON)}$  IS SPECIFIED

図6. SiR158DPのSOAと設計例のMOSFETの電力損失の重ね合わせ

## アプリケーション情報

LTC4235のフォールドバック電流制限プロファイルは、図に示すように100msのSOA曲線とだいたい一致しています。このSOA曲線は周囲温度が25°Cの場合に限られるので、フォルト・タイムの最大時間が100msより大幅に短い(10ms以下など)ことも検討する必要があります。C<sub>FT</sub>の値として0.1μF ±10%を選択すると、フォルト・タイムの最大時間として1.75msが得られます。この値はどのような過電流フォルト・シナリオの間もMOSFETを保護するのに十分小さい値である必要があります。

次に、SENSE<sup>+</sup>での低電圧しきい値9.7V (12V電源の場合)を決定するONピンの抵抗分割器の値を選択します。ONピンの漏れ電流は±1μA程度の大きさになる可能性があるので、抵抗分割器の全抵抗を十分小さい値にして、発生するオフセット誤差を最小限に抑えます。次の式に基づいて下側の抵抗R1を計算し、漏れ電流による誤差が±0.2%未満という結果を得ます。

$$R1 = \left( \frac{V_{ON(TH)}}{I_{IN(LEAK)}} \right) \cdot 0.2\% = \left( \frac{1.235V}{1\mu A} \right) \cdot 0.2\% = 2.4k$$

R1として2kを選択して±0.2%未満の誤差を達成し、R2を計算すると、次のようになります。

$$R2 = \left( \frac{V_{IN(UV)}}{V_{ON(TH)}} - 1 \right) \cdot R1$$

$$R2 = \left( \frac{9.7V}{1.235V} - 1 \right) \cdot 2k = 13.7k$$

検討する最後の部品は、INTV<sub>CC</sub>ピンに取り付ける0.1μFのバイパス・コンデンサ(C1)と、REGピンとSENSE<sup>+</sup>ピンの間に接続する0.1μFのコンデンサ(C4)です。

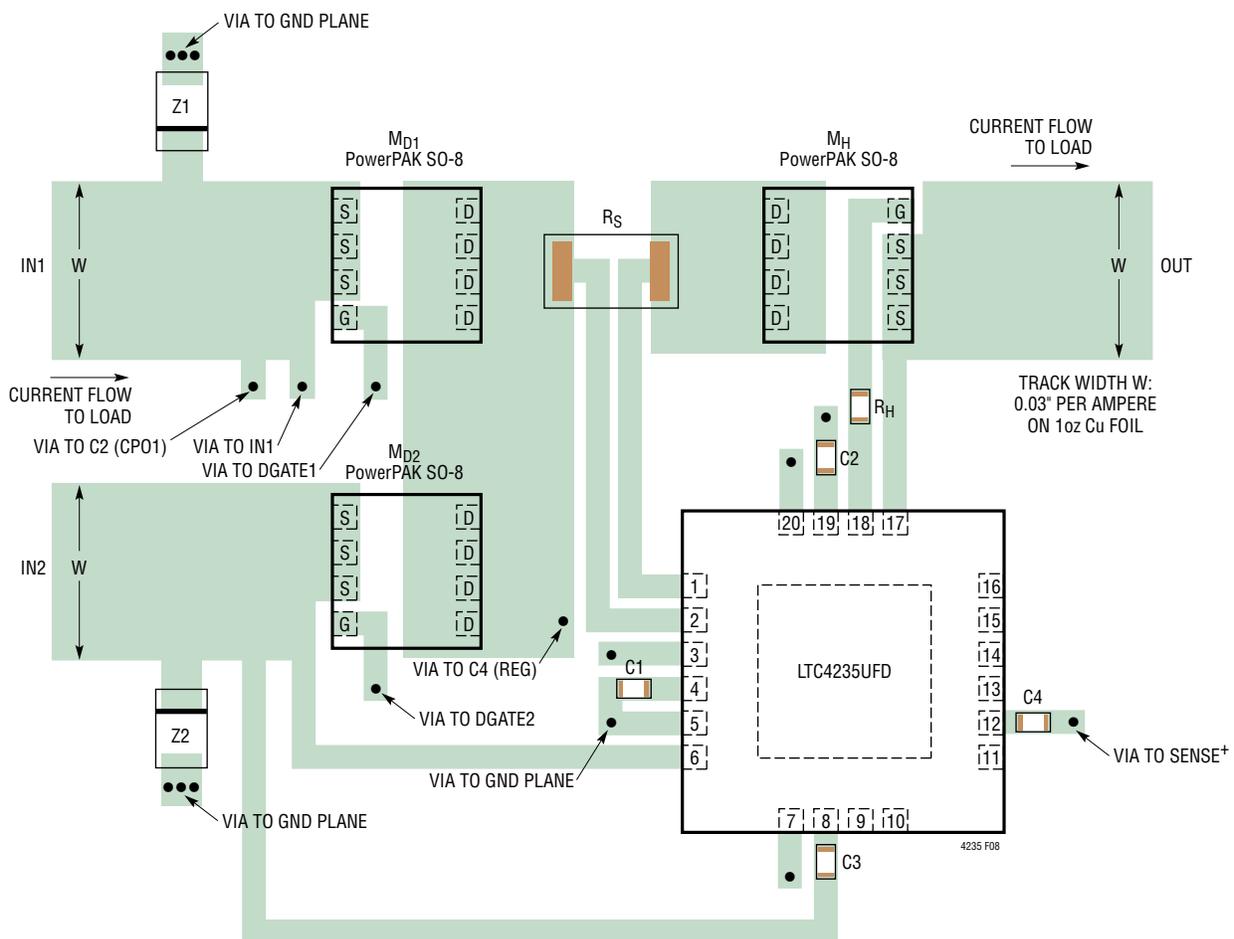


図7. パワー MOSFETと検出抵抗のPCB推奨レイアウト

## アプリケーション情報

## PCBレイアウトに関する検討事項

正確な電流検出を達成するため、検出抵抗に対してはケルビン接続を推奨します。配線による誤差を最小限に抑えるため、PCBレイアウトはバランスのとれた対称形にします。さらに、検出抵抗とパワーMOSFETのPCBレイアウトには、デバイスの電力損失を最適化するのに適した熱管理手法を使用します。PCBの推奨レイアウトを図7に示します。

INピンとOUTピンのトレースはMOSFETの端子にできるだけ近づけて接続します。MOSFETへのトレースは幅を広く、長さを短くして抵抗性の損失を最小限に抑えます。MOSFETを通る電力経路に関連するPCBトレースは抵抗を小さくします。PCBトレースの抵抗、電圧降下、温度上昇を最小限に維持するために推奨する1オンスの銅箔のトレース幅は、1AのDC電流あたり0.03インチです。1オンスの銅箔のシート抵抗は約0.5mΩ/平方であり、大電流アプリケーションではトレース抵抗による電圧降下が急激に増大することに注意してください。

INTV<sub>CC</sub>ピンのバイパス・コンデンサC1をINTV<sub>CC</sub>とGNDの間にできるだけ近づけて配置することも重要です。また、C2はCPO1ピンとIN1ピンの近くに、C3はCPO2ピンとIN2ピンの近くに、C4ピンはREGピンとSENSE<sup>+</sup>ピンの近くに配置します。トランジェント電圧サプレッサZ1およびZ2を使用する場合は、短いリード長でLTC4235の近くに実装します。

## D20FFによる電源の優先順位付け

2つの電源のうち、単に電圧の高い方を使用するのではなく、優先順位に基づいてIN1の電源を出力に接続するアプリケーションを図8に示します。これを実現するには、IN1ピンからの抵抗分割器をD20FFピンに接続して、理想ダイオードMOSFET M<sub>D2</sub>がIN2の電源経路でオンしないようにします。IN1の電源電圧が11.4Vより低くなると、理想ダイオードMOSFET M<sub>D2</sub>が導通するので、ダイオードOR出力をIN1の12V主電源からIN2の12V補助電源に切り替えることができます。この構成では、IN2と比較して電圧が低いIN1の電源電圧がM<sub>D2</sub>のオンしきい値より低い値に低下するまで、IN1の電源を負荷の電源にすることができます。使用するしきい値は、IN2の電圧よりダイオード複数個分の電圧だけ低い値でIN1の電源が動作できないようにする必要があります。そうしないと、M<sub>D2</sub>はMOSFETのボディ・ダイオードを通じて導通します。SENSE<sup>+</sup>から接続されている抵抗分割器でのONピンの電圧は、ダイオードOR出力電源の低電圧しきい値である9.7Vになります。

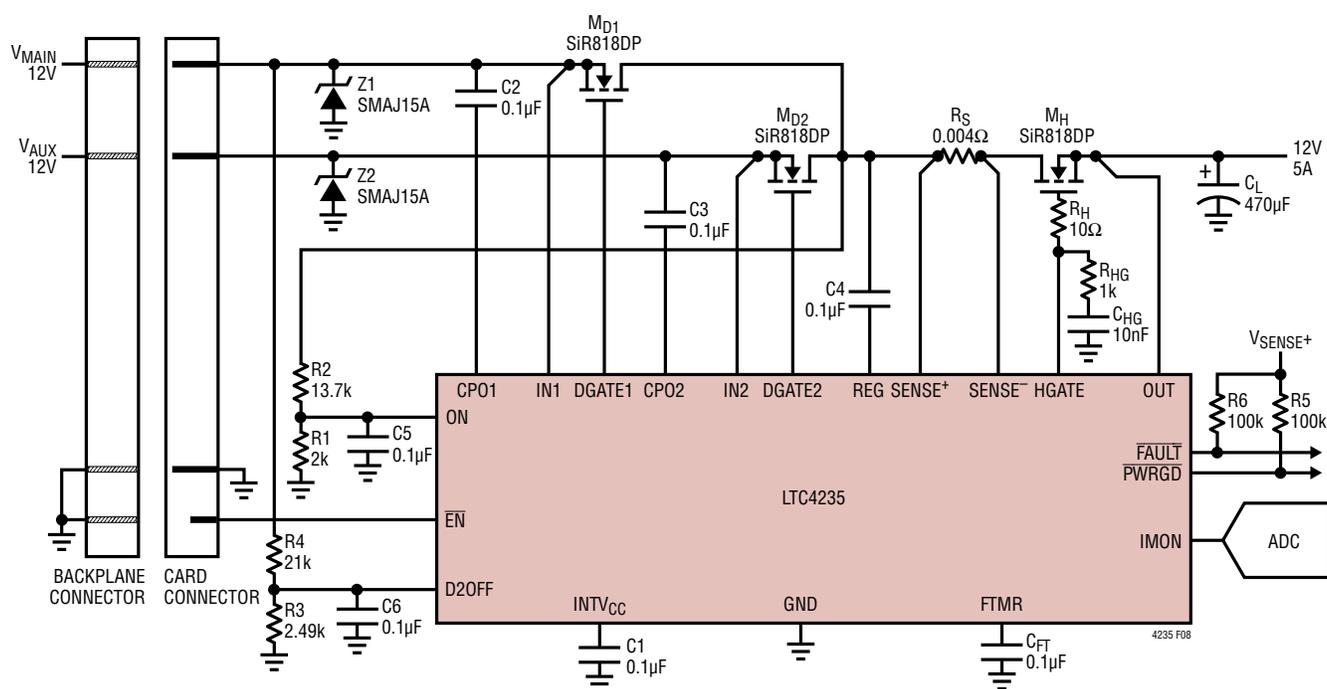


図8. プラグイン・カード式の12V優先電源 (IN1)

4235f

## アプリケーション情報

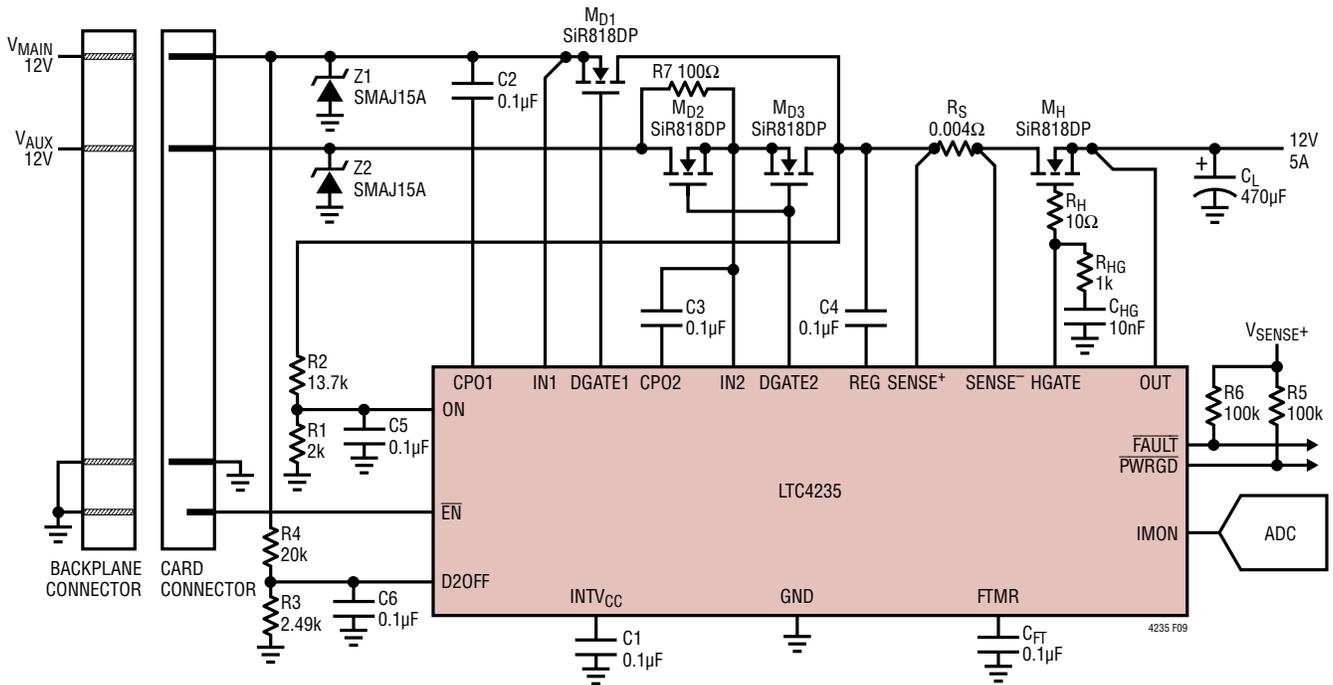


図9. バック・トゥ・バック MOSFET を使用して電源電圧を IN2 から 1V 離して IN1 の電源を優先

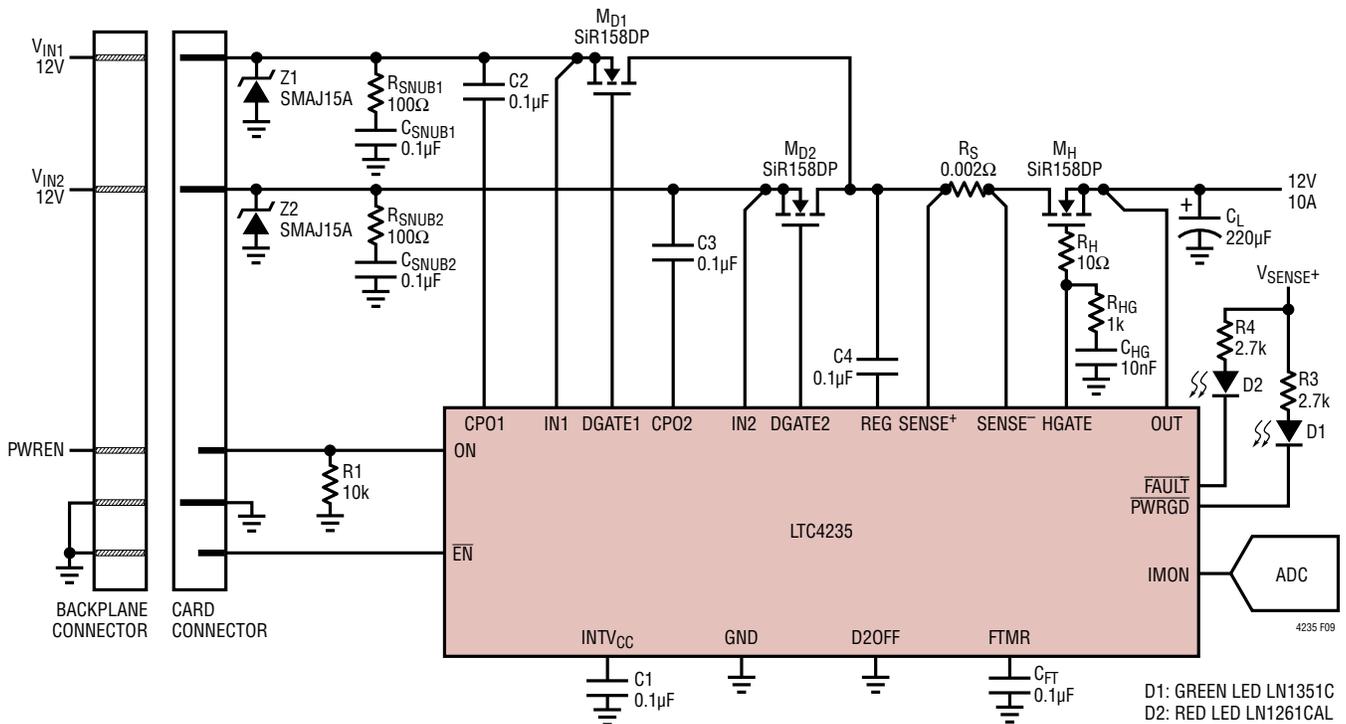
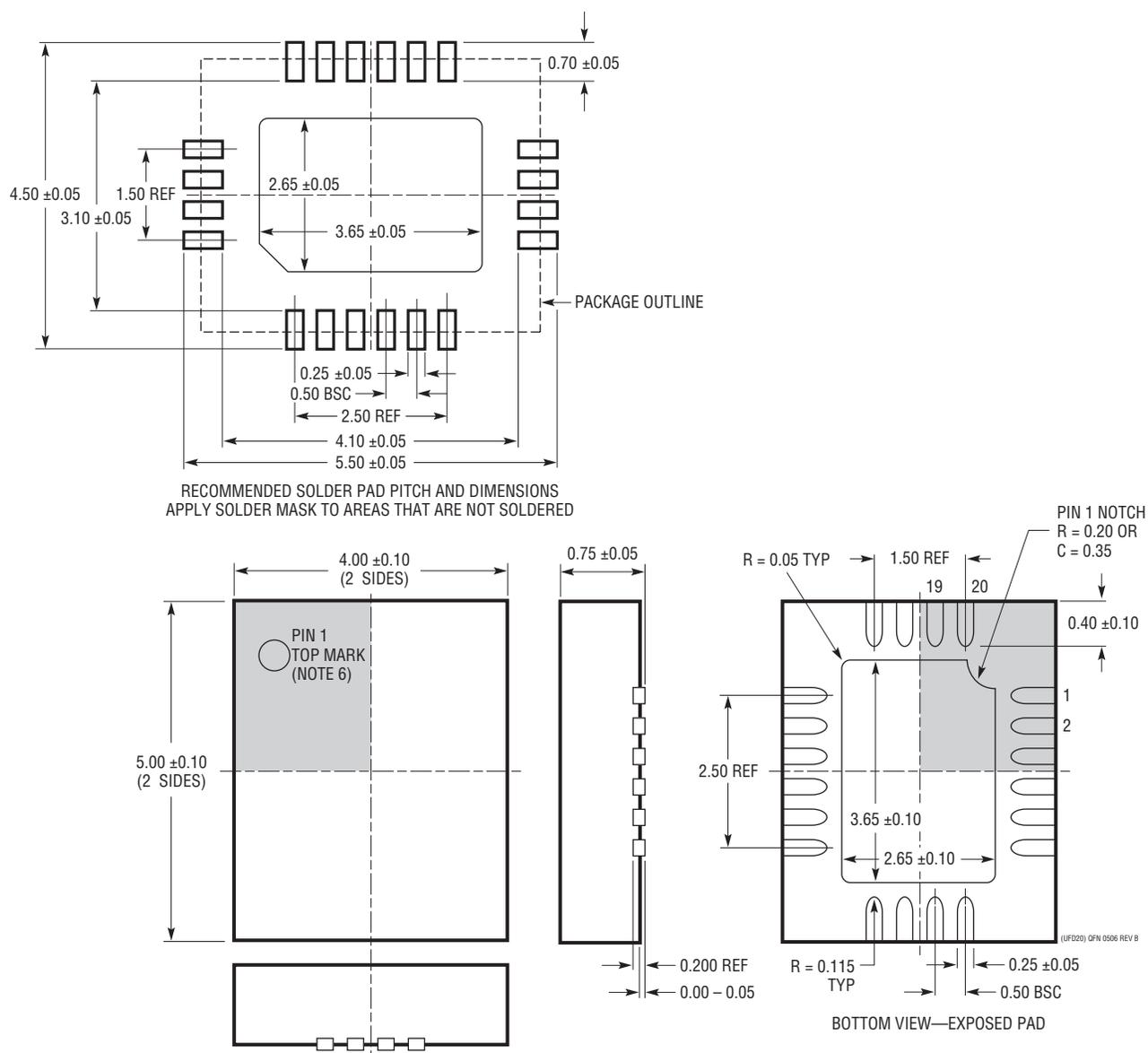


図10. 12V/10A のカード搭載アプリケーション

## パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

**UFD Package**  
**20-Lead Plastic QFN (4mm × 5mm)**  
 (Reference LTC DWG # 05-08-1711 Rev B)

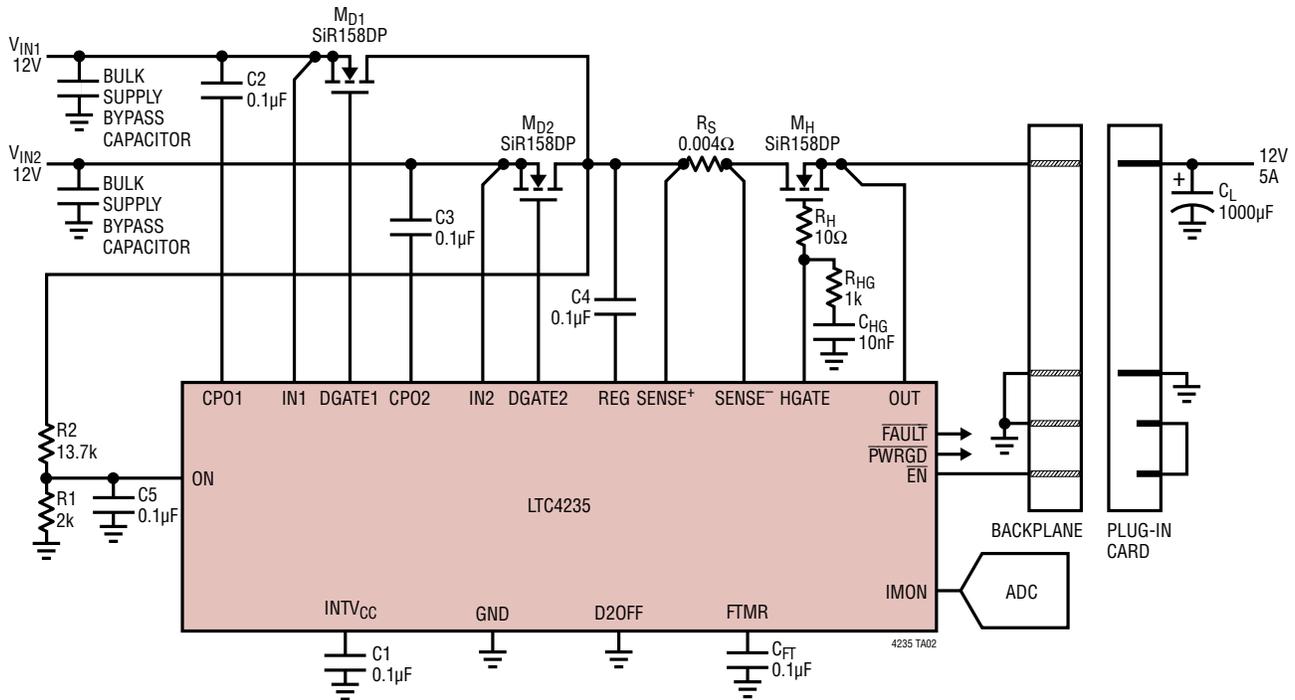


## 注記:

- 図は JEDEC パッケージ外形 M0-220 のバリエーション (WXXX-X) にするよう提案されている
- 図は実寸とは異なる
- 全ての寸法はミリメートル
- パッケージ底面の露出パッドの寸法にはモールドのバリを含まない  
モールドのバリは(もしあれば)各サイドで  $0.15$ mm を超えないこと
- 露出パッドは半田メッキとする
- 灰色の部分はパッケージの上面と底面のピン 1 の位置の参考に過ぎない

## 標準的応用例

突入電流制限機能を備えたバックプレーン搭載の12V、5A理想ダイオードORアプリケーション



## 関連製品

製品番号	説明	注釈
LTC4210	シングル・チャンネル Hot Swap コントローラ	2.7V ~ 16.5V で動作、アクティブ電流制限、TSOT23-6
LTC4211	シングル・チャンネル Hot Swap コントローラ	2.5V ~ 16.5V で動作、多機能電流制御、MSOP-8、SO-8 または MSOP-10
LTC4215	シングル・チャンネル Hot Swap コントローラ	2.9V ~ 15V で動作、I <sup>2</sup> C 互換モニタ、SSOP-16 または QFN-24
LTC4216	シングル・チャンネル Hot Swap コントローラ	0V ~ 6V で動作、アクティブ電流制限、MSOP-10 または DFN-12
LTC4218	シングル・チャンネル Hot Swap コントローラ	2.9V ~ 26.5V で動作、アクティブ電流制限、SSOP-16 または DFN-16
LTC4221	デュアル・チャンネル Hot Swap コントローラ	1V ~ 13.5V で動作、多機能電流制御、SSOP-16
LTC4222	デュアル・チャンネル Hot Swap コントローラ	2.9V ~ 29V で動作、I <sup>2</sup> C 互換モニタ、SSOP-36 または QFN-32
LTC4223	両電源 Hot Swap コントローラ	12V と 3.3V を制御、アクティブ電流制限、SSOP-16 または DFN-16
LTC4224	デュアル・チャンネル Hot Swap コントローラ	1V ~ 6V で動作、アクティブ電流制限、MSOP-10 または DFN-10
LTC4227	デュアル理想ダイオードおよび シングル Hot Swap コントローラ	2.9V ~ 18V で動作、3つのNチャンネルを制御、SSOP-16 または QFN-20
LTC4228	デュアル理想ダイオードおよび Hot Swap コントローラ	2.9V ~ 18V で動作、4つのNチャンネルを制御、SSOP-28 または QFN-28
LTC4229	理想ダイオードおよび Hot Swap コントローラ	2.9V ~ 18V で動作、2つのNチャンネルを制御、SSOP-24 または QFN-24
LTC4352	低電圧理想ダイオード・コントローラ	0V ~ 18V で動作、Nチャンネルを制御、MSOP-12 または DFN-12
LTC4353	デュアル低電圧理想ダイオード・コントローラ	0V ~ 18V で動作、2つのNチャンネルを制御、MSOP-16 または DFN-16
LTC4355	正の高電圧理想ダイオードORおよびモニタ	9V ~ 80V で動作、2つのNチャンネルを制御、SO-16、DFN-14 または MSOP-16
LTC4357	正の高電圧理想ダイオード・コントローラ	9V ~ 80V で動作、Nチャンネルを制御、MSOP-8 または DFN-6