

特長

- 通電中のバックプレーンへの安全な基板挿入が可能
- 小さい実装面積
- R_{SENSE} を含む $4m\Omega$ の MOSFET
- 保証された安全動作領域: 81W、30ms
- 広い動作電圧範囲: 2.9V ~ 15V
- 調整可能な 11% 精度の電流制限
- 電流および温度のモニタ出力
- 過熱保護
- フォルト到達前の調整可能な電流制限タイマ
- パワーグッド出力およびフォルト出力
- 調整可能な突入電流制御
- 2.5% 精度の低電圧保護および過電圧保護
- 38ピン (5mm×9mm) QFN パッケージで供給可能

アプリケーション

- 高可用性サーバ
- 半導体ドライブ
- 産業用機器
- 240W、12V システム

概要

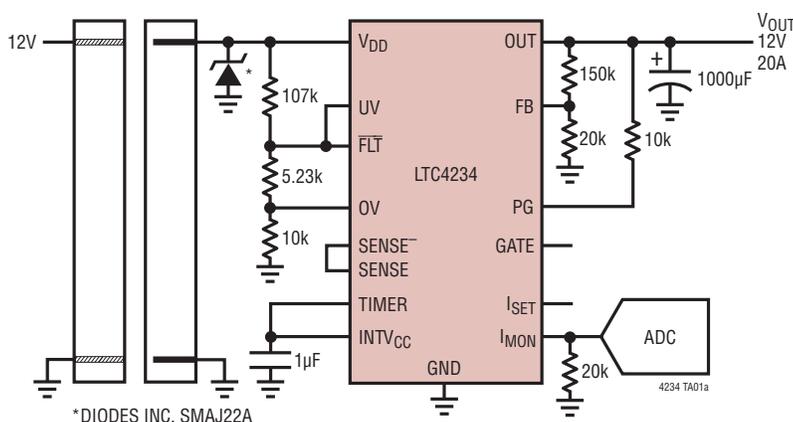
LTC[®]4234 は、通電状態のバックプレーンに対して基板の安全な挿入および引き抜きを可能にする Hot Swap[™] アプリケーション向けの一体化ソリューションです。このデバイスは、Hot Swap コントローラ、パワー MOSFET、および電流検出抵抗を単体のパッケージに集積しており、フォーム・ファクタの小さいアプリケーションを対象にしています。MOSFET の安全動作領域は、Hot Swap アプリケーションでのストレスについて製造時にテストされ保証されます。

LTC4234 は、独立した突入電流制御回路と、出力に依存したフォールドバック特性を持つ 11% 精度の 22.5A 電流制限回路を内蔵しています。電流制限しきい値は、 I_{SET} ピンを使用して動的に調整できます。この他の特長としては、検出抵抗の電圧を増幅してグランド基準の電流検出を行う電流モニタ出力や MOSFET の温度モニタ出力があります。熱制限、過電圧、低電圧、パワーグッドの各モニタ回路も内蔵しています。

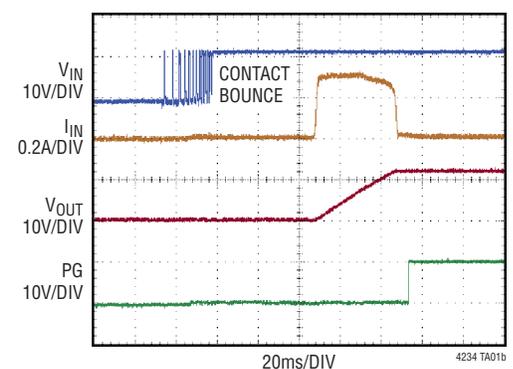
LT、LT、LTC、LTM、Linear Technology および Linear のロゴはリニアテクノロジー社の登録商標です。Hot Swap、および PowerPath はリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

標準的応用例

カードに搭載した自動リトライ機能付き 12V/20A アプリケーション



起動波形



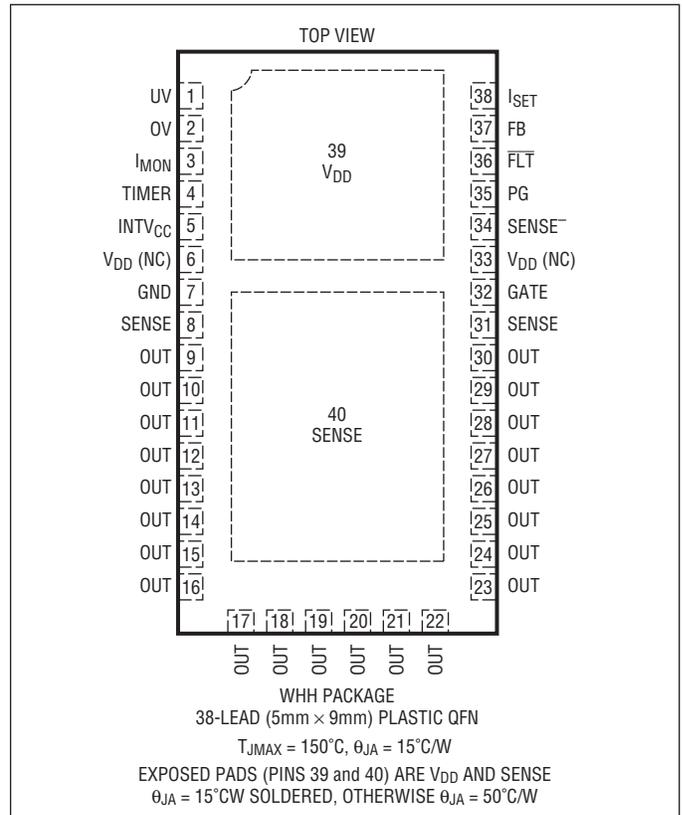
LTC4234

絶対最大定格

(Note 1, 2)

電源電圧 (V _{DD})	-0.3V ~ 28V
入力電圧	
FB、OV、UV	-0.3V ~ 12V
TIMER	-0.3V ~ 3.5V
SENSE ⁻ 、SENSE	V _{DD} - 10V または -0.3V ~ V _{DD} + 0.3V
出力電圧	
I _{SET} 、I _{MON}	-0.3V ~ 3V
PG、FLT	-0.3V ~ 35V
OUT	-0.3V ~ V _{DD} + 0.3V
INTV _{CC}	-0.3V ~ 3.5V
GATE (Note 3)	-0.3V ~ 33V
動作周囲温度範囲	
LTC4234C	0°C ~ 70°C
LTC4234I	-40°C ~ 85°C
LTC4234H	-40°C ~ 125°C
接合部温度 (Note 4, 5)	150°C
保存温度範囲	-65°C ~ 150°C

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング	パッケージ	温度範囲
LTC4234CWHH#PBF	LTC4234CWHH#TRPBF	4234	38-Lead (5mm×9mm) Plastic QFN	0°C to 70°C
LTC4234IWHH#PBF	LTC4234IWHH#TRPBF	4234	38-Lead (5mm×9mm) Plastic QFN	-40°C to 85°C
LTC4234HWHH#PBF	LTC4234HWHH#TRPBF	4234	38-Lead (5mm×9mm) Plastic QFN	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。非標準の鉛ベース仕様の製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

電氣的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{DD} = 12\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
DC 特性							
V_{DD}	Input Supply Range		●	2.9		15	V
I_{DD}	Input Supply Current	MOSFET On, No Load	●		1.6	3	mA
$V_{DD(UVL)}$	Input Supply Undervoltage Lockout	V_{DD} Rising	●	2.63	2.73	2.85	V
I_{OUT}	OUT Pin Leakage Current	$V_{OUT} = V_{GATE} = 0\text{V}$, $V_{DD} = 15\text{V}$ $V_{OUT} = V_{GATE} = 12\text{V}$	● ●	1	0 2	± 700 4	μA μA
$\Delta V_{GATE}/\Delta t$	OUT Pin Turn-On Ramp Rate	GATE Open	●	0.15	0.35	0.6	V/ms
R_{ON}	MOSFET + Sense Resistor On-Resistance	C-Grade, I-Grade H-Grade	● ●	2.3 2.3	4.0 4.0	7.2 8.2	$\text{m}\Omega$ $\text{m}\Omega$
$I_{LIM(TH)}$	Current Limit Threshold	$V_{FB} = 1.35\text{V}$, I_{SET} Open $V_{FB} = 0\text{V}$, I_{SET} Open $V_{FB} = 1.35\text{V}$, $R_{SET} = 20\text{k}$	● ● ●	20 4 9.4	22.5 5.7 11.1	25 7.4 12.8	A A A
SOA	MOSFET Safe Operating Area	13.5V, 6A Folded Back 7.5V, 22A Onset of Foldback		30	90 40		ms ms
入力							
I_{IN}	OV, UV, FB Pin Input Current	$V = 1.2\text{V}$	●		0	± 1	μA
$I_{SENSE- (IN)}$	SENSE ⁻ Pin Input Current	$V_{SENSE-} = 12\text{V}$	●		4	± 10	μA
V_{TH}	OV, UV, FB Pin Threshold Voltage	V_{PIN} Rising	●	1.205	1.235	1.265	V
$\Delta V_{OV(HYST)}$	OV Pin Hysteresis		●	10	20	30	mV
$\Delta V_{UV(HYST)}$	UV Pin Hysteresis		●	50	80	110	mV
$V_{UV(RTH)}$	UV Pin Reset Threshold Voltage	V_{UV} Falling	●	0.55	0.62	0.7	V
$\Delta V_{FB(HYST)}$	FB Pin Power Good Hysteresis		●	10	20	30	mV
R_{ISET}	I_{SET} Pin Internal Resistor		●	19	20	21	$\text{k}\Omega$
出力							
V_{INTVCC}	INTV _{CC} Output Voltage	$V_{DD} = 5\text{V}, 15\text{V}$, $I_{LOAD} = 0\text{mA}$, -10mA	●	2.8	3.1	3.3	V
V_{OL}	PG, FLT Pin Output Low Voltage	$I = 2\text{mA}$	●		0.4	0.8	V
I_{OH}	PG, FLT Pin Input Leakage Current	$V = 30\text{V}$	●		0	± 10	μA
$V_{TIMER(H)}$	TIMER Pin High Threshold	V_{TIMER} Rising	●	1.2	1.235	1.28	V
$V_{TIMER(L)}$	TIMER Pin Low Threshold	V_{TIMER} Falling	●	0.1	0.21	0.3	V
$I_{TIMER(UP)}$	TIMER Pin Pull-Up Current	$V_{TIMER} = 0\text{V}$	●	-80	-100	-120	μA
$I_{TIMER(DN)}$	TIMER Pin Pull-Down Current	$V_{TIMER} = 1.2\text{V}$	●	1.4	2	2.6	μA
$I_{TIMER(RATIO)}$	TIMER Pin Current Ratio $I_{TIMER(DN)}/I_{TIMER(UP)}$		●	1.6	2	2.7	%
A_{IMON}	I_{MON} Pin Current Gain		●	4.5	5	5.25	$\mu\text{A}/\text{A}$
$I_{OFF(IMON)}$	I_{MON} Pin Offset Current	$I_{OUT} = 600\text{mA}$	●		0	± 9	μA
$I_{GATE(UP)}$	Gate Pull-Up Current	Gate Drive On, $V_{GATE} = V_{OUT} = 12\text{V}$	●	-18	-24	-29	μA
$I_{GATE(DN)}$	Gate Pull-Down Current	Gate Drive Off, $V_{GATE} = 18\text{V}$, $V_{OUT} = 12\text{V}$	●	180	250	500	μA
$I_{GATE(FST)}$	Gate Fast Pull-Down Current	Fast Turn Off, $V_{GATE} = 18\text{V}$, $V_{OUT} = 12\text{V}$			140		mA

LTC4234

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{DD} = 12\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
AC特性							
$t_{PHL(GATE)}$	Input High (OV), Input Low (UV) to GATE Low Propagation Delay	$V_{GATE} < 17.8\text{V}$ Falling	●	8	20	μs	
$t_{PHL(ILIM)}$	Short Circuit to GATE Low	$V_{FB} = 0$, Step $V_{DD} - SENSE^-$ to 50mV, $V_{GATE} < 15\text{V}$ Falling	●	1	5	μs	
$t_{D(ON)}$	Turn-On Delay	Step V_{UV} to 2V, $V_{GATE} > 13\text{V}$	●	24	48	72	ms
$t_{D(CB)}$	Circuit Breaker Filter Delay Time (Internal)	$V_{FB} = 0$, Step $V_{DD} - SENSE^-$ to 50mV	●	1.2	2	2.7	ms
$t_{D(COOL_DOWN)}$	Cool Down Delay (Internal)		●	600	900	1200	ms

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: 注記がない限り、ピンに流れ込む電流はすべて正であり、すべての電圧はGNDを基準にしている。

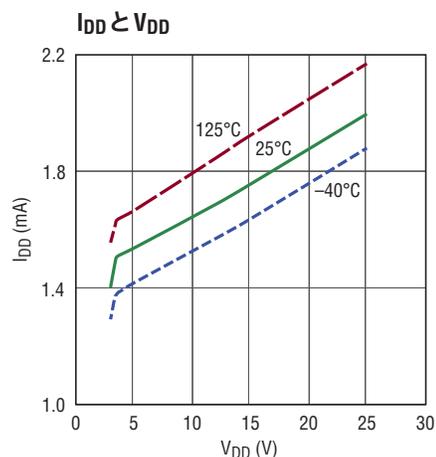
Note 3: 内部クランプにより、GATEピンはOUTより最大6.5V高い電圧に制限される。このピンをクランプ電圧より高い電圧にドライブすると、デバイスを損傷するおそれがある。

Note 4: このデバイスには、短時間の過負荷状態の間デバイスを保護するための過熱保護機能が備わっている。過熱保護機能がアクティブなとき接合部温度は 150°C を超える。規定された最大動作接合部温度を超えた状態で動作が継続すると、デバイスの信頼性を損なう恐れがある。

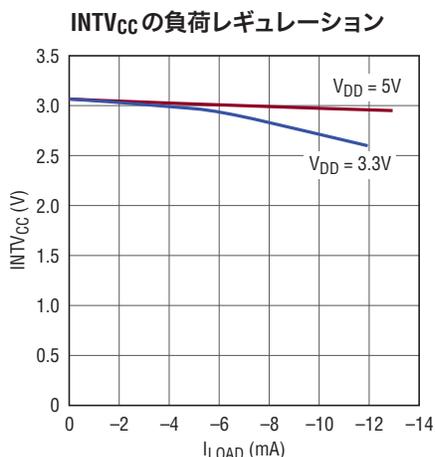
Note 5: T_J は周囲温度 T_A および電力損失 P_D から次式で計算される。

$$T_J = T_A + (P_D \cdot 15^\circ\text{C/W})$$

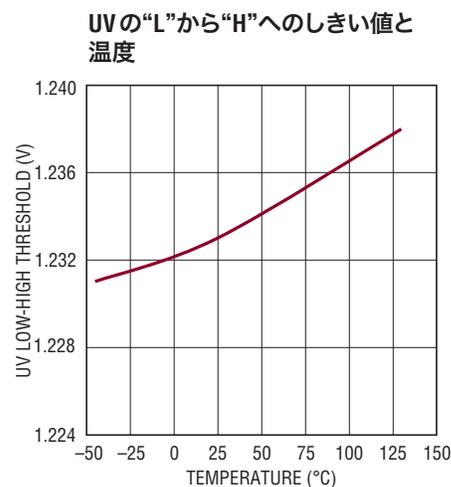
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 12\text{V}$ 。



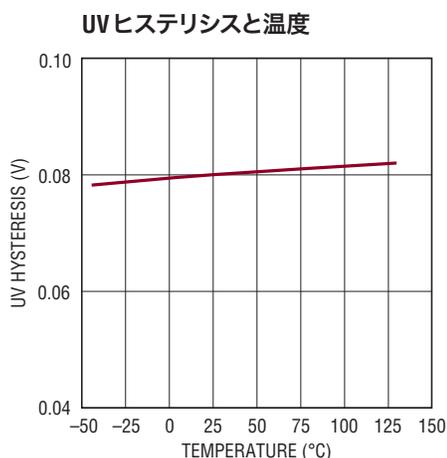
4234 G01



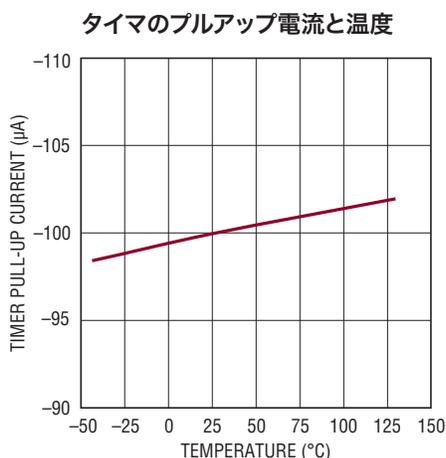
4234 G02



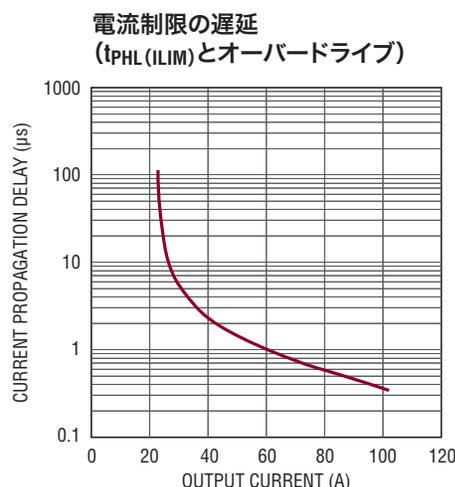
4234 G03



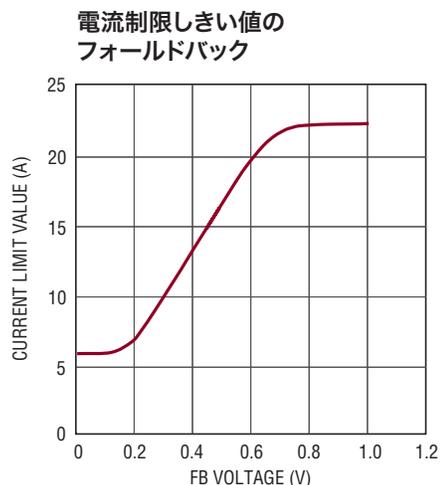
4234 G04



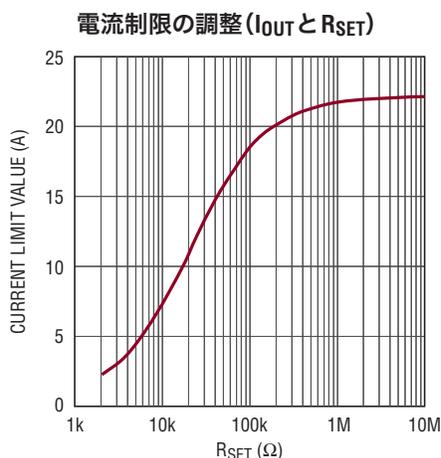
4234 G05



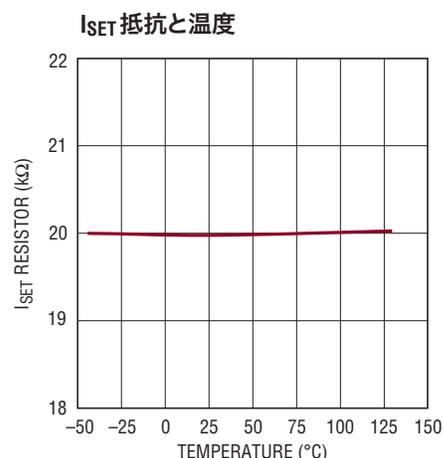
4234 G06



4234 G07



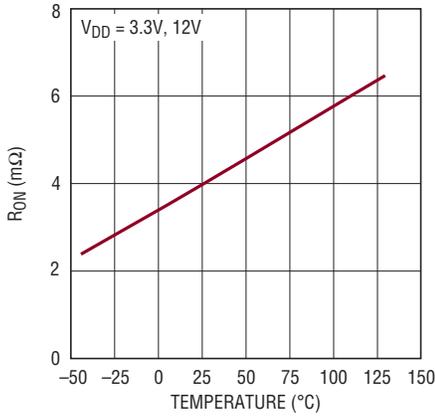
4234 G08



4234 G09

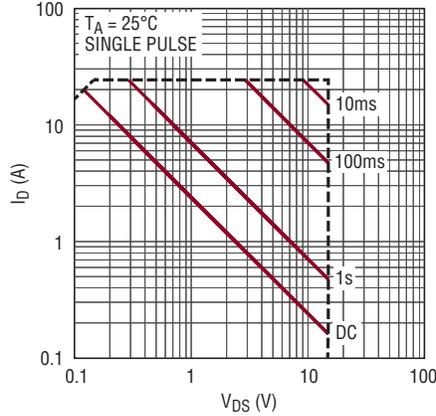
標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 12\text{V}$ 。

R_{ON} と V_{DD} および温度



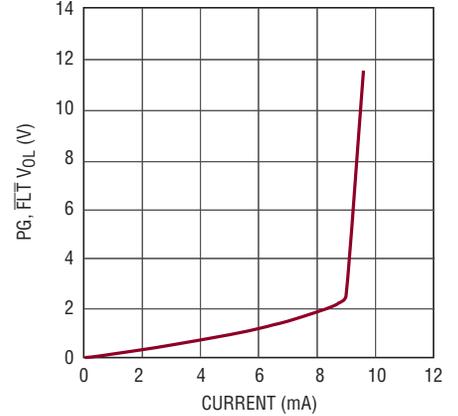
4234 G10

MOSFETのSOA曲線



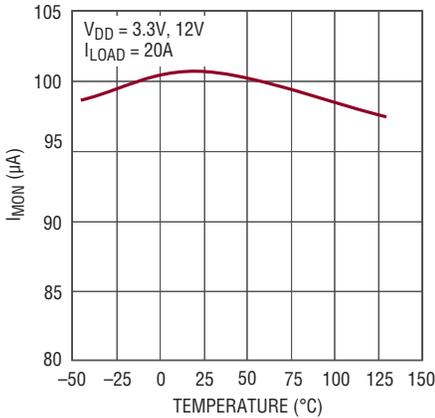
4234 G11

PG、FLTの V_{OUT} の“L”と I_{LOAD}



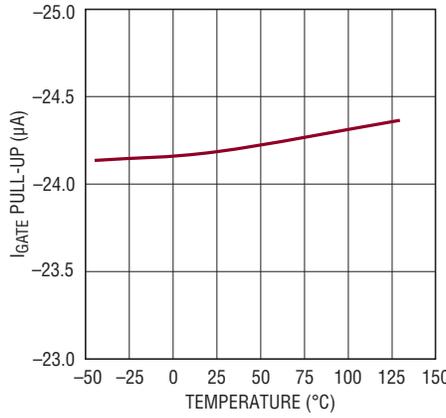
4234 G12

I_{MON} と温度および V_{DD}



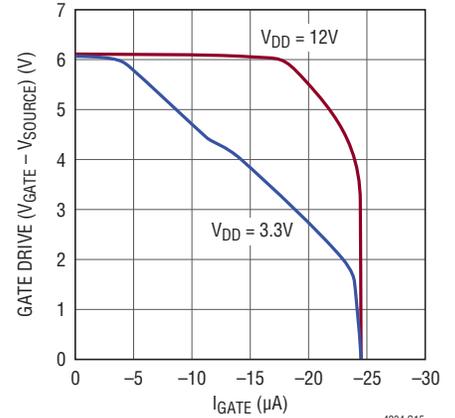
4234 G13

GATEのプルアップ電流と温度



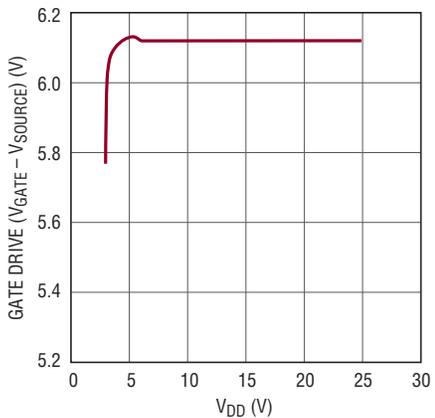
4234 G14

GATEのプルアップ電流とゲート・ドライブ



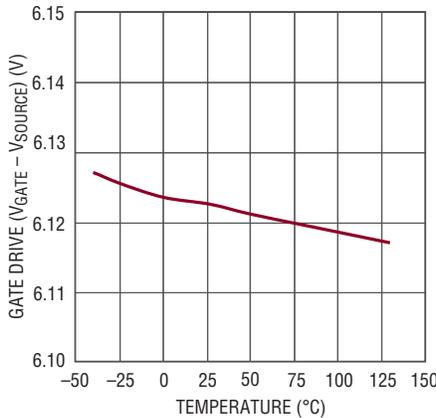
4234 G15

ゲート・ドライブと V_{DD}



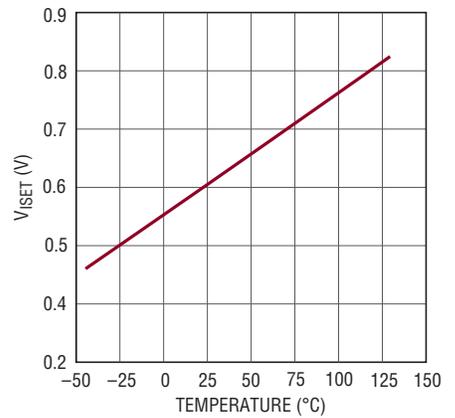
4234 G16

ゲート・ドライブと温度



4234 G17

V_{ISET} と温度



4234 G18

ピン機能

FB : フォールドバックとパワーグッド入力。このピンをOUTからの外部抵抗分圧器に接続します。このピンの電圧が0.6Vを下回ると、フォールドバック・プロファイルにより電流制限値が減少します(「標準的性能特性」のセクションを参照)。このピンの電圧が1.21Vを下回ると、PGピンが“L”になってパワーバッド状態を示します。

FLT : 過電流フォルト・インジケータ過電流フォルトが発生して回路ブレーカがトリップすると、オープンドレイン出力が“L”になります。過電流自動リトライをさせるには、UVピンに接続します(詳細については「アプリケーション情報」を参照)。

GATE : 内部NチャネルMOSFETのゲート・ドライブ。24 μ Aの内部電流源がNチャネルMOSFETのゲートを充電します。起動時、GATEピンは内部回路によって決められた0.35V/msの速度でランプアップします。低電圧または過電圧状態の間、250 μ Aのプルダウン電流がMOSFETをオフします。短絡または低電圧ロックアウト状態の間、GATEとOUTの間の140mAのプルダウン電流源がアクティブになります。

GND : デバイスのグラウンド。

IMON : 電流モニタの出力。内部MOSFETスイッチの電流の1/200,000が、このピンからソースされます。20k抵抗をこのピンに接続すると、電流の範囲が0A～20Aのときに0Vから2Vの電圧振幅が可能になります。

INTV_{CC} : 3.1Vの内部電源のデカップリング出力。このピンには1.0 μ F以上のバイパス・コンデンサが必要です。

ISET : 電流制限の調整ピン。電流制限値が22.5Aの場合、このピンをオープンにします。このピンは電圧源に直列な20k抵抗によってドライブされます。このピンの電圧は電流制限しきい値を設定するのに使われます。内部の20k抵抗と、ISETとグラウンドの間の外部抵抗が、電流制限値を下げる減衰器を形成します。回路の許容誤差のため、このISETの抵抗は2k未満にしないでください。検出抵抗の温度変化に整合するため、このピンの電圧はMOSFETスイッチの温度に比例します。

OUT : 内部MOSFETスイッチの出力。このピンは負荷に直接接続します。

OV : 過電圧コンパレータの入力。このピンをV_{DD}からの外部抵抗分圧器に接続します。このピンの電圧が1.235Vを超えると、過電圧が検出されてスイッチがオフします。使用しない場合はGNDに接続します。

PG : パワーグッド・インジケータ。FBピンが1.21Vを下回ると、オープンドレイン出力が“L”になってパワーバッド状態を示します。FBピンの電圧が1.235Vを上回り、GATEからOUTの電圧が4.2Vを超えると、オープンドレインのプルダウンがPGピンを解放し、PGが“H”になります。

SENSE : 電流センス・ノードおよびMOSFETのドレイン。UHパッケージの1つの露出パッドはSENSEに接続されており、パッケージから熱を十分逃がすため、電氣的に絶縁されたプリント回路基板のトレースに半田付けする必要があります。パッケージの両側にある2つのSENSEピン(ピン8、31)は、テスト用、およびSENSE⁻ピンを駆動するために使用します(ピン34をピン31に接続)。

SENSE⁻ : 電流制限および電流モニタ・アンプの入力。電流制限回路はGATEピンを制御して、V_{DD}ピンとSENSE⁻ピンの間の電圧をFBピンの電圧に応じて15mV(22.5A)以下に抑えます。このピンは、右側のSENSEピンに接続する必要があります(ピン34をピン31に接続)。

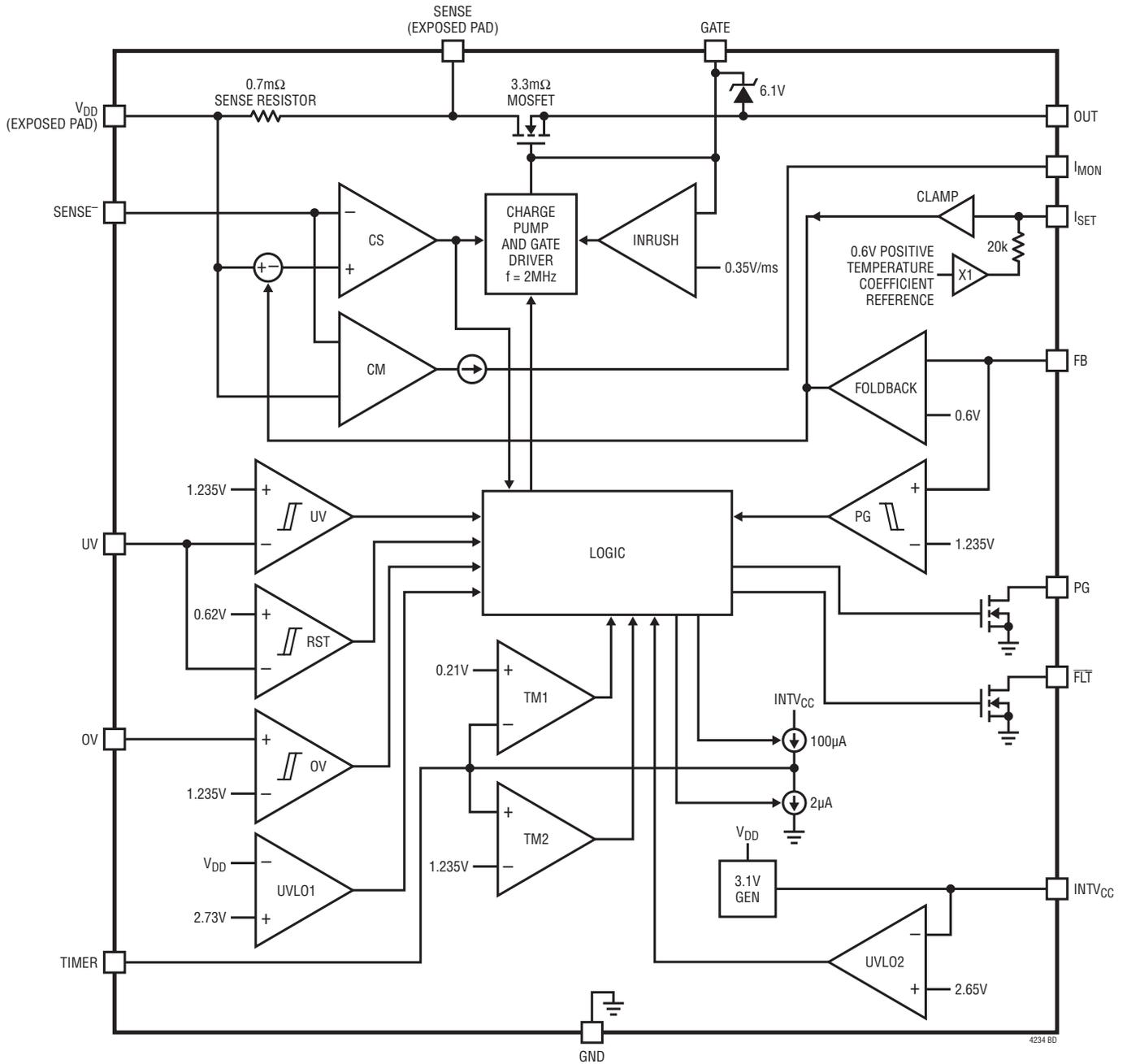
TIMER : 電流制限タイマの入力。このピンとグラウンドの間にコンデンサを接続して、スイッチがオフする前の電流制限の12ms/ μ Fの持続時間を設定します。MOSFETスイッチがオフしている間にUVピンが“L”に切り替わると、スイッチは4.14s/ μ F持続するクールダウン時間に続いて再度オンします。固定された2msの過電流遅延と900msのクールダウン時間にするには、このピンをINTV_{CC}に接続します。

UV : 低電圧コンパレータの入力。使用しない場合は、“H”(例えば、INTV_{CC})に接続します。このピンをV_{DD}からの外部抵抗分圧器に接続します。UVピンの電圧が1.15Vを下回ると、低電圧が検出されてスイッチがオフします。このピンを0.62Vより下に引き下げると、過電流フォルトがリセットされ、スイッチをオンに戻すことができます(詳細については「アプリケーション情報」を参照)。過電流自動リトライが必要な場合には、このピンをFLTピンに接続してください。

V_{DD} : 電源電圧と電流センス入力。UHパッケージのこの露出パッドを入力電源に半田付けする必要があります。パッケージの両側にある2つのV_{DD}(NC)ピン(ピン6、33)は、テスト専用であるため、未接続のままにする必要があります。このパッドの低電圧ロックアウトのしきい値は2.73Vです。

LTC4234

機能ブロック図



動作

「機能図」はこのデバイスの主要回路を示しています。LTC4234は制御された状態で基板の電源電圧をオン/オフするように設計されているので、電源の入っているバックプレーンに対して基板を安全に挿抜できます。LTC4234は $3.3\text{m}\Omega$ のMOSFETと $0.7\text{m}\Omega$ の電流センス抵抗を内蔵しています。通常動作時、チャージポンプおよびゲート・ドライバはパスMOSFETのゲートをオンして負荷に電力を供給します。突入電流の制御はINRUSH回路によって行われます。この回路はGATEのランプ・レートを 0.35V/ms に制限することにより、出力コンデンサの電圧のランプ・レートを制御します。

電流センス(CS)アンプは電流センス抵抗の両端で検出された電圧を使って負荷電流をモニタします。CSアンプは、アクティブ制御ループ内のGATEからOUTの電圧を下げることで、負荷を流れる電流を制限します。電流設定(ISET)ピンを使って電流制限しきい値を調整するのは簡単です。これにより、起動時など他の場合に異なったしきい値が可能になります。なお、電流をモニタするには、SENSEとSENSE⁻(ピン34とピン31)の間を接続する必要があります。

出力からグランドへの短絡が生じると、アクティブ電流制限の間、大きな電力損失を生じます。この電力を制限するため、FBピンが 0.6V よりも低下するにつれ、フォールドバック・アンプが電流制限値を 22.5A から 5.7A に直線的に減らします(「標準的性能特性」を参照)。

過電流状態が持続すると、TIMERピンの電圧が $100\mu\text{A}$ の電流源を使って 1.235V を超えるまでランプアップします(コンパレータTM2)。これにより、過熱を防ぐためにパスMOSFETをオフする必要があることをロジックに知らせます。この時点で、TIMERピンの電圧は $2\mu\text{A}$ の電流源を使って 0.21V を下回る

までランプダウンし(コンパレータTM1)、これにより、1タイマ・サイクルが完了します。8つのTIMERピン・サイクル(1.235V にランプアップしてから 0.21V 未満にランプダウン)の後に、ロジックが 48ms の内部タイマを開始します。この時点で、パス・トランジスタの温度は下がっており、安全に再度オンすることができます。 900ms のクールダウン期間を伴う内部の 2ms の過電流タイマを使うことは、多くのアプリケーションに適しています。TIMERピンをINTV_{CC}に接続すると、このデフォルトのタイミングが設定されます。

FBピンとPGコンパレータを使って出力電圧がモニタされ、負荷に電力を供給できるかどうかを判断します。パワーグッド状態は、オープンレインのプルダウン・トランジスタを使って、PGピンによって通知されます。

「機能図」はLTC4234のモニタ・ブロックを示しています。左側の2個のコンパレータはUVコンパレータとOVコンパレータです。これらのコンパレータは、MOSFETをオンする前に外部条件が有効かどうかを判断するために使用します。ただし、最初に低電圧ロックアウト回路(UVLO1およびUVLO2)が入力電源と内部で生成された 3.1V 電源(INTV_{CC})を検証し、ロジック回路の起動時初期化を行う必要があります。外部条件が 48ms の間有効に保たれれば、MOSFETはオンすることができます。

他のモニタ機能としてはMOSFETの電流と温度のモニタがあります。電流モニタ(CM)はセンス抵抗の電流に比例した電流を出力します。この電流はモニタ目的の外部抵抗または他の回路をドライブすることができます。MOSFETの温度に比例した電圧がISETピンに出力されます。MOSFETの温度により、外部回路が故障を予測してシステムをシャットダウンすることができます。

LTC4234

アプリケーション情報

LTC4234の標準的なアプリケーションは、正電圧電源を使って個々のカードに配電する高可用性システムです。詳しい応用回路を図1に示します。外付け部品を選択の詳細については以下のセクションで説明します。

ターンオン・シーケンス

いくつかの条件が満たされるまで、内部パスMOSFETをオンすることはできません。まず、電源V_{DD}がその低電圧ロックアウト・レベルを超える必要があります。次に、内部で生成された電源INTV_{CC}がその2.65Vの低電圧しきい値を超える必要があります。これにより25μsのパワーオン・リセット・パルスが発生し、フォルト・レジスタをクリアして内部ラッチを初期化します。

パワーオンリセット・パルスの後、LTC4234は以下のシーケンスを行います。まず、UVピンとOVピンが、入力電圧が許容範囲内であることを示す必要があります。これらすべての条件が48msの間満たされて、挿入時のコンタクトバウンスが終了したことを保証する必要があります。

チャージポンプで生成された電流源によってGATEを充電すると、MOSFETがオンします。電流源の値はプルアップ電流の一部をグラウンドにシャントして調整します。充電電流はINRUSH回路によって制御され、この回路はGATE電圧の時間に対する勾配を一定に保ちます(図2)。GATEピンの電圧は0.35V/msの勾配で上昇し、電源の突入電流は次のように設定されます。

$$I_{INRUSH} = C_L \cdot (0.35V/ms)$$

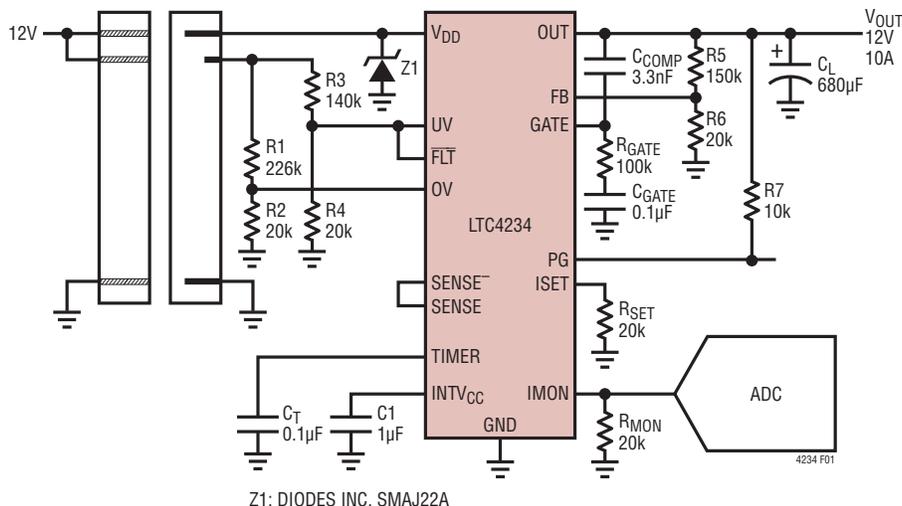


図1. カードに搭載した10A/12Vアプリケーション

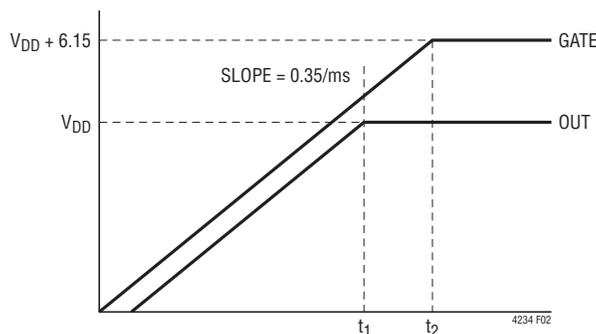


図2. 電源のターンオン

アプリケーション情報

このゲートの勾配は、1000 μ Fのコンデンサを350mAの突入電流で34msで12Vに充電するように設計されています。これにより、突入電流を10mF未満のコンデンサのフォールドバック電流制限しきい値(5.7A)より低く抑えることができます。「標準的性能特性」のセクションにMOSFETの安全動作領域(SOA)のグラフが含まれています。このグラフから、34msの12V/350mAの電力損失は安全領域内であることが明らかです。

コンデンサと100k直列抵抗をGATEからグランドに追加すると、突入電流がINRUSH回路によって設定されたデフォルト値より小さくなります。R_{GATE}およびC_{GATE}ネットワークをGATEピンに接続する場合は、電流制限レギュレーション・ループを補償するために、3.3nFのコンデンサ(C_{COMP})が必要になります。(INRUSH回路がGATEをドライブしていないとき)GATEは24 μ Aの電流源で充電されます。GATEピンの電圧は24 μ A/C_{GATE}に等しい勾配で上昇し、電源の突入電流は次のように設定されます。

$$I_{\text{INRUSH}} = \frac{C_L}{C_{\text{GATE}}} \cdot 24\mu\text{A}$$

GATE電圧がMOSFETのしきい値電圧に達すると、スイッチがオンし始め、GATE電圧が増加するにつれてOUT電圧がGATE電圧に追従します。OUTの電圧がV_{DD}に達すると、GATEの電圧は、GATEとOUTの間の6.1Vのツェナー・ダイオードによってクランプされるまで、ランプアップします。

OUTの電圧が上昇するにつれて、それをモニタしているFBピンの電圧も上昇します。FBピンの電圧がその1.235Vのしきい値を超え、GATEからOUTの電圧が4.2Vを超えると、PGピンが“L”ではなくなってパワーグッド状態を示します。

寄生MOSFETの発振

NチャンネルMOSFETは、起動時に出力をランプアップさせるときソース・フォロワとして動作します。ソース・フォロワの構成設定は、負荷容量が10 μ F未満のとき、特に電源からV_{DD}ピンへの配線インダクタンスが3 μ Hより大きい場合に、25kHz～300kHzで自己発振することがあります。負荷電流が(起動時に)増加するにつれ、発振の可能性が増加します。この種の発振を防ぐには2つの方法があります。最も簡単な方法は、負荷容量を10 μ F未満にしないことです。配線インダクタンスが20 μ Hより大きい場合、最小負荷容量は100 μ Fに達することがあります。もうひとつの選択肢は、図3に示すように、1.5nFより大きな外部ゲート・コンデンサC_pを接続することです。

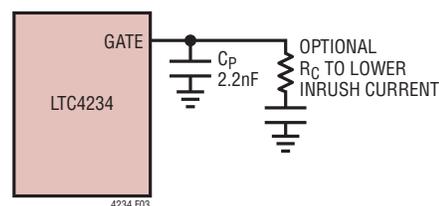


図3. 小さなC_{LOAD}の補償

アプリケーション情報

ターンオフ・シーケンス

スイッチは様々な条件でオフすることができます。UVピンの電圧が1.235Vのしきい値を下回ると、通常のターンオフが開始されます。また、いくつかのフォルト状態により、スイッチがオフします。これらには、入力の過電圧(OVピン)、過電流回路ブレーカ(SENSE₋ピン)または過熱が含まれます。通常、250 μ Aの電流がGATEピンをグランドに引き下げてスイッチをオフします。スイッチがオフするとOUTの電圧が下がり、FBピンの電圧がそのしきい値より低くなります。次いでPGが“L”になって、出力電力が良好ではないことを示します。

V_{DD}が2.65Vを下回った状態が5 μ sより長く続くか、またはINTV_{CC}が2.5Vを下回った状態が1 μ sより長く続くと、スイッチの高速シャットダウンが開始されます。GATEの電圧が140mAの電流によってOUTピンの電圧に引き下げられます。

過電流フォルト

LTC4234はフォールドバック付きの調整可能な電流制限を備えており、短絡や過度の負荷電流に対して保護します。アクティブ電流制限中のスイッチ内の過度の電力損失を防ぐため、利用可能な電流がFBピンにより検出される出力電圧に応じて減少します。電流制限しきい値フォールドバックが「標準的性能特性」のグラフに示されています。

TIMERによって設定されるタイムアウト遅延より長く電流制限回路が作動すると、過電流フォルトが生じます。MOSFETの電流が(フォールドバックに応じて)5.7A~22.5Aに達すると、電流制限が開始されます。次いで、GATEピンの電圧が140mAのGATEからOUTへの電流によって引き下げられま

す。電流を22.5Aに制限するためにGATEの電圧が制御されます。このとき、TIMERピンに接続された外部タイミング・コンデンサを100 μ Aのプルアップ電流で充電することにより、回路ブレーカの時間遅延が開始されます。TIMERピンの電圧が1.235Vのしきい値に達すると、(GATEからグランドへの250 μ Aの電流によって)内部スイッチがオフします。「標準的性能特性」のセクションにMOSFETの安全動作領域(SOA)のグラフが含まれています。このグラフから、特定の出力電力でのMOSFETの最大電流制限時間を決定することができます。

TIMERピンをINTV_{CC}に接続すると、デバイスは内部で発生させた(回路ブレーカの)2msの遅延を使うように強制されます。どちらの場合も、 $\overline{\text{FLT}}$ ピンが“L”になり、過電流フォルトによってバスMOSFETがオフしたことを示します。回路ブレーカの特定の遅延時間に対するタイミング・コンデンサの値を設定するための式は次のとおりです。

$$C_T = t_{CB} \cdot 0.083 (\mu\text{F}/\text{ms})$$

スイッチがオフした後、TIMERピンがタイミング・コンデンサを2 μ Aのプルダウン電流で放電し始めます。TIMERピンが0.21Vのしきい値に達すると1タイマ・サイクルが完了します。8つのTIMERピン・サイクル(1.235Vにランプアップしてから0.21V未満にランプダウン)と48msのデバウンス時間の経過後に、過電流フォルトが解消されている場合、スイッチを再度オンすることができます。UVピンを0.6Vより下に引き下げてから“H”にすると、フォルトが解消されます。TIMERピンがINTV_{CC}に接続されている場合、過電流フォルトが解消されれば、スイッチを(900msの内部クールダウン時間と48msのデバウンス時間の経過後に)再度オンすることができます。

アプリケーション情報

$\overline{\text{FLT}}$ ピンをUVピンに接続すると、TIMERピンが0.21Vより下に8回ランプダウンした後に48msのデバウンス時間が経過すると、直ちにデバイスはフォルトを自分で解消してMOSFETをオンすることができます。この自動リトライ・モードでは、LTC4234は、過電流発生後、TIMERピンのコンデンサで決まる周期で繰返しオンしようと試みます。自動リトライ・モードはTIMERピンがINTV_{CC}に接続されているときも機能します。

図4の波形は、短絡に続いて出力がどのようにラッチオフするかを示しています。TIMERピンがランプアップするとき、MOSFETの電流は5.7Aです。

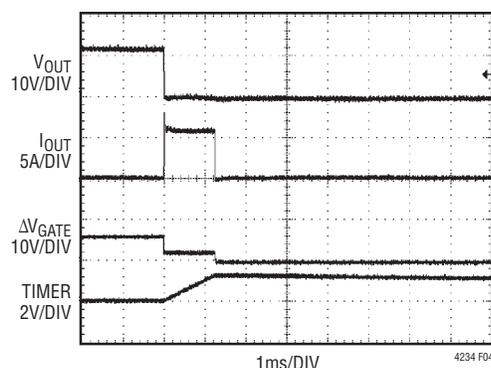


図4. 短絡波形

電流制限の調整

アクティブ電流制限のデフォルト値は22.5Aです。抵抗をISETピンとグランドの間に配置することにより、電流制限のしきい値をもっと低い値に調整することができます。機能図に示されているように、ISETピンの電圧が(クランプ回路を介して)CSアンプの組み込みオフセット電圧を設定します。このオフセット電圧がアクティブ電流制限値を直接決めます。ISETピンが開放状態のとき、ISETピンの電圧は正温度係数のリファレンスによって決まります。この電圧は0.618Vに設定されており、室温で22.5Aの電流制限に対応します。

ISETピンとグランドの間に置かれた外部抵抗は内部の20kのソース抵抗と共に抵抗分圧器を形成します。この分圧器はISETピンの電圧を下げる働きをするので、電流制限のしきい値が下がります。20k抵抗を使って電流制限のしきい値を1/2にすると、電流制限しきい値全体の精度は±15%に低下します。

この外部抵抗に直列に(グランドに接続した)スイッチを使うと、スイッチを閉じたときだけアクティブ電流制限を変化させることができます。この機能は、起動電流が標準の最大負荷電流を超えたときに使うことができます。

アプリケーション情報

MOSFETの温度のモニタ

I_{SET}ピンの電圧は温度の上昇とともに直線的に増加します。I_{SET}ピンの温度プロファイルを「標準的性能特性」のセクションに示します。コンパレータまたはADCを使ってI_{SET}の電圧を測定すると、MOSFETの温度の正確な指標が与えられます。

LTC4234には過熱保護回路が備わっており、I_{SET}ピンの電圧に近い内部電圧をモニタします。ダイ温度が155°Cを超えると、温度が135°Cに下がるまで回路はMOSFETをオフします。

MOSFETの電流のモニタ

MOSFETの電流はセンス抵抗を通して流れます。センス抵抗の電圧はI_{MON}ピンからソースされる電流に変換されます。I_{SENSE}アンプの利得は、MOSFETの電流を基準にすると5μA/Aです。この出力電流は、コンパレータまたはADCをドライブするために、外部抵抗を使って電圧に変換することができます。I_{MON}ピンの電圧適応範囲は0V ~ (INTV_{CC} - 0.7V)です。

コンパレータを内蔵したマイクロコントローラは、この電流によって充電されるコンデンサをリセットすることにより、簡単な積分型シングル・スロープADCを構成することができます。コンデンサの電圧がコンパレータをトリップしてコンデンサがリセットされると、タイマが始動します。リセットとリセットの間の時間がMOSFETの電流を示します。

OVフォルトとUVフォルトのモニタ

負荷を過電圧状態から保護するのはOVピンの主要機能です。図1では、(OVピンをドライブする)外部抵抗分圧器がコンパレータに接続されており、V_{DD}電圧が15.2Vを超えるとMOSFETをオフします。続いてV_{DD}ピンが再び14.9Vを下回ると、スイッチは直ちにオンすることができます。LTC4234では、OVピンのしきい値は上昇時1.235Vで、過電圧からの下降時は1.215Vです。

UVピンは低電圧保護ピンとして、または「オン」ピンとして機能します。図1のアプリケーションでは、V_{DD}が9.23Vより下に下がるとMOSFETがオフします。続いてV_{DD}ピンが9.88Vより高い状態が48ms持続すると、スイッチは再びオンすることができます。LTC4234のUVのオン/オフしきい値は1.235V(上昇時)および1.155V(下降時)です。

低電圧または過電圧の場合、MOSFETはオフし、PG状態ピンに表示されます。過電圧が解消すると、INRUSH回路によって決まるレートで、MOSFETのゲートが直ちにランプアップします。

パワーグッド表示

フォールドバック電流制限のしきい値を設定するのに加えて、パワーグッド状態を決めるのにFBピンが使われます。図1のアプリケーションでは、OUTピンの外部抵抗分圧器を使ってFBピンをドライブします。LTC4234では、PGコンパレータはFBピンの電圧が1.235Vを超えると“H”にドライブされ、1.215Vを下回ると“L”にドライブされます。

PGコンパレータが“H”になると、GATEピンの電圧はOUTピンを基準にしてモニタされます。GATEの電圧からOUTの電圧を差し引いた電圧が4.2Vを超えると、PGピンが“H”になります。これにより、MOSFETが完全にオン状態の間OUTピンに負荷をかけても問題がないことをシステムに知らせます。(UVピン、OVピンまたはSENSE⁻ピンを使って)GATEがオフするように命令されるか、またはPGコンパレータが“L”にドライブされると、PGピンは“L”になります。

設計例

次の設計例(図5)を検討します。T_A = 60°C、V_{IN} = 12V、I_{MAX} = 20A、I_{INRUSH} = 350mA、C_L = 1000μF、V_{UVON} = 9.88V、V_{OVOFF} = 15.2V、V_{PWRGD} = 10.5Vです。電流制限フォルトによって、パワーアップ・シーケンスの自動リスタートがトリガされます。

アプリケーション情報

突入電流は、固定0.35V/msのGATE充電レートを使って出力コンデンサを充電するのに必要な電流によって決まります。突入電流は次のように決まります。

$$I_{\text{INRUSH}} = C_L \cdot \left(\frac{0.35\text{V}}{\text{ms}} \right) = 1000\mu\text{F} \cdot \left(\frac{0.35\text{V}}{\text{ms}} \right) = 350\text{mA}$$

前に述べたように、充電時間は出力電圧(12V)を0.35V/msの出力レートで割って34msになります。12V/350mA(つまり4.2W)のピーク電力損失はパスMOSFETの34msのSOAに入ります(「標準的性能特性」のMOSFETのSOA曲線を参照)。

次に、過電流の間にMOSFET内で失われる電力を制限する必要があります。アクティブ電流制限はタイマを使って、MOSFET内での過度のエネルギー損失を防ぎます。ワーストケースの電力損失はフォールドバック電流制限の電圧対電流のプロファイルが最大るとき生じます。これは、電流が25Aで電圧が12Vの1/2(つまり6V)のとき生じます。このプロファイルを見るには、「標準的性能特性」セクションの「電流制限しきい値のフォールドバック」を参照してください。150Wに耐えるためには、MOSFETのSOA曲線によって、最大電流制限タイムアウトを決定します。室温では、SOAのグラフは、電力(電圧×電流)と時間が $500\text{W}^2\text{-s}$ という一定の P^2t の関係に従っている直線を示しています。電流制限に達する前にMOSFETの動作温度が上昇した場合、図6に示すように、SOA定数をデレレーティングする必要があります。

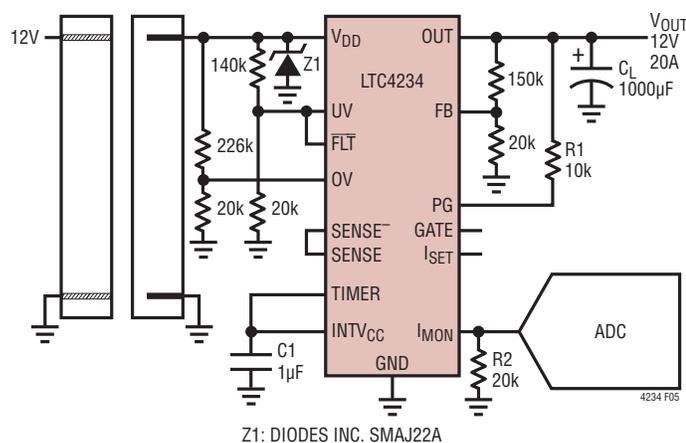


図5. カードに搭載した20A/12Vアプリケーション

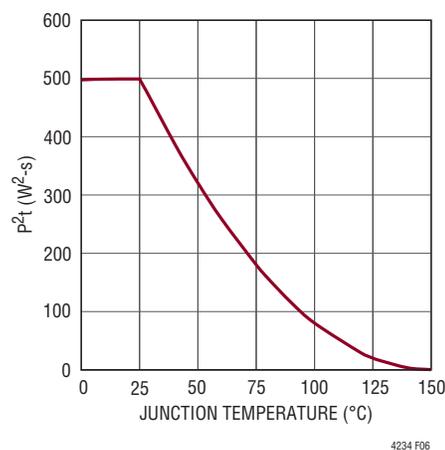


図6. SOA定数と接合部温度

アプリケーション情報

動作温度は、周囲温度、パッケージの熱インピーダンス ($R_{\theta JA}$)、および I^2R による加熱から次式で計算されます。

$$T_J = (R_{\theta JA} \cdot I^2 \cdot R_{ON}) + T_A = 15^\circ\text{C/W} \cdot (20\text{A})^2 \cdot 7.2\text{m}\Omega + 60^\circ\text{C} = 103^\circ\text{C}$$

したがって、SOA 定数を $71\text{W}^2\text{-s}$ にデレレーティングします。最大電流制限タイムアウトは、修正された定数と、電流制限で消費される 150W から次式で計算されます。

$$t_{\text{MAX}} = \frac{P^2 t (T_J = 103^\circ\text{C})}{P^2} = \frac{71\text{W}^2\text{-S}}{(150\text{W})^2} = 3.2\text{ms}$$

TIMER ピンを INTV_{CC} に接続すると作動する内部 2ms タイマを使います。 2ms のタイムアウト後、起動シーケンスを再度開始するため、 $\overline{\text{FLT}}$ ピンは UV ピンをプルダウンする必要があります。

UV ピン、OV ピン、FB ピンの抵抗分圧器を使って設定した過電圧、低電圧、パワーグッドのしきい値は、 9.88V でターンオン、 15.2V でターンオフの要件に適合します。

図5の最終回路にはほとんど外付け部品がありません。プルアップ抵抗 (R_1) は PG ピンに接続され、 20k (R_2) は I_{MON} 電流を次の比率で電圧に変換します。

$$V_{\text{IMON}} = 5[\mu\text{A/A}] \cdot 20\text{k} \cdot I_{\text{OUT}} = 0.1[\text{V/A}] \cdot I_{\text{OUT}}$$

また、 INTV_{CC} ピンには $1\mu\text{F}$ のバイパス・コンデンサ (C_1) があり、SENSE と SENSE^- (ピン 34 とピン 31) の間の接続に注意してください。

レイアウトに関する検討事項

負荷電流が 20A になることがある Hot Swap アプリケーションでは、狭い PCB トラックは広いトラックよりも大きな抵抗値を示し、高い温度で動作します。配線を適度な温度に保つための、 1A あたりの 1 オンスの銅箔の最小線幅要件は 0.02 インチです。 1A あたり 0.03 インチ以上の幅にすることを推奨します。 1 オンスの銅には約 $0.5\text{m}\Omega/\text{平方}$ のシート抵抗があることに注意してください。大電流アプリケーションでは、小さい抵抗の影響が急激に増大します。

入力電源を、ピン 1 とピン 38 の間を通る PCB トレースを使用して V_{DD} 露出パッドに接続する必要があります。 V_{DD} パッドを、検出抵抗と MOSFET に接続します。パッケージの両側にある 2 つの V_{DD} (NC) ピン (6、33) は、テスト専用であるため、未接続のままにする必要があります。同様に、両側にある 2 つの SENSE ピン (8、31) は、テスト用、および (ピン 34 をピン 31 に接続して) SENSE $^-$ ピンを駆動するために使用されます。LTC4234 の推奨レイアウトを図 7 に示します。

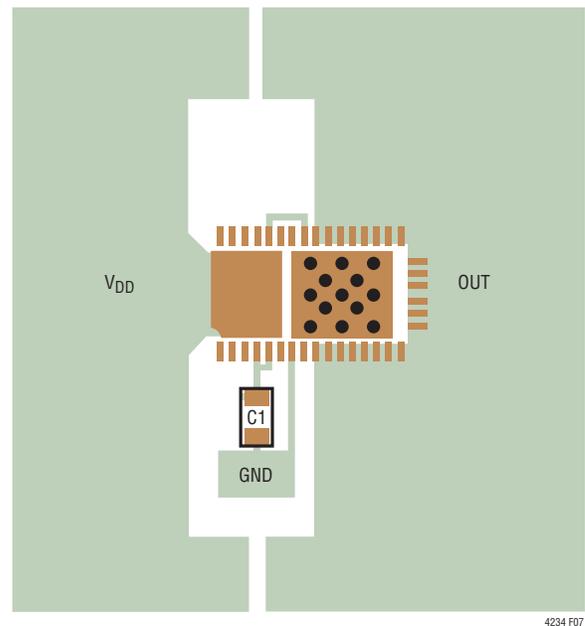


図 7. 推奨レイアウト

アプリケーション情報

通常の負荷のとき、MOSFET内の電力損失は2.9Wに達します。MOSFETは過熱に対する自己保護機能を備えています。SENSE露出パッドを、このパッドの下に複数のビアを備える銅トレースに半田付けすることを推奨します。放熱を改善するために、OUTピンに1オンスの銅の領域を追加します。OUTピンを接続するトレースが高電流に対応する必要があるため、通常はこの銅の領域が存在します。C1 (INTV_{CC}ピンのバイパス・コンデンサ)をINTV_{CC}とGNDの間でできるだけ近づけて配置することも重要です。

熱に関する検討事項

負荷電流が10A、15A、および20Aの場合の、静止空気でのLTC4234の接合部温度上昇を、図8と図9の曲線で示します。この温度上昇は、基板面積が6.45cm²から103cm²まで増えるにつれて低下します。これら2つの図は、SENSEパッドの面積がそれぞれ異なっています。

この熱テストボードでは、図7のように2オンスの銅をトップ層でV_{DD}とOUTのトレースの間で均等に分割して使用しています。第2層は、1オンスの銅であり、ビアを介してトップ層のSENSEパッドに接続されます。第2層については、2つのバージョンが検討されています。1つのバージョンでは、トップ層のビアのみをカバーする最小サイズのSENSEパッドを使用し、第2層の残りの部分を空にします(図8を参照)。もう1つのバージョンでは、SENSEに接続した銅で第2層を満たします(図9を参照)。第3層はグラウンドに接続された銅であり、ボトム層はいくつかの信号トレースを除いてグラウンドに接続された2オンスの銅です。

これらの図の曲線は、MOSFETで発生した熱をOUTピンを介してパッケージから効率的に放熱することができ、パッケージの下のSENSEパッドのサイズが最小限で済むことを示しています。ただし、小さい基板を使用して高い電流をソースする場合は、SENSEの面積を増やすと接合部温度が下がります。

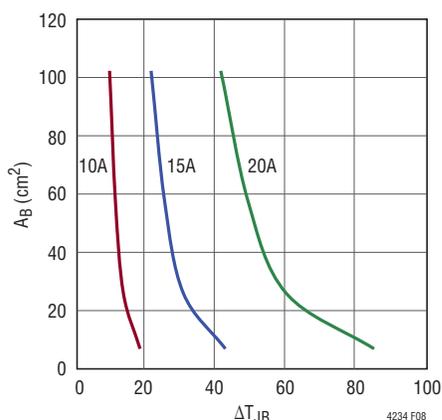


図8. SENSEパッドが小さい場合の温度上昇

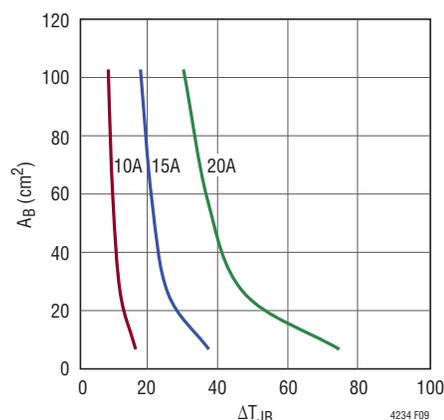


図9. SENSEパッドが大きい場合の温度上昇

LTC4234

アプリケーション情報

その他のアプリケーション

LTC4234の動作範囲は広く、2.9V～15Vです。UV、OVおよびPGの各しきい値はほとんど抵抗を使わずに設定されます。他のすべての機能は電源電圧に依存しません。

Hot Swapアプリケーションに加え、LTC4234は引き抜き可能な負荷カード向けにバックプレーンに搭載したスイッチとしても機能します(図10を参照)。

図11に3.3Vのアプリケーションを示しており、UVしきい値は2.87V、OVしきい値は3.77V、PGしきい値は3.05Vです。

最後のページに、2つのLTC4234デバイスがそれぞれ20Aを負荷に供給する40A並列アプリケーションを示しています。PNPは、両方のデバイスが22.5Aの制限に達するまで、電流制限内で1つのLTC4234がフォルトによってオフするのを防ぎます。PNPは、パワーグッドが不正な場合、直列に接続されたMOSFET M1およびM2によって切断されます。

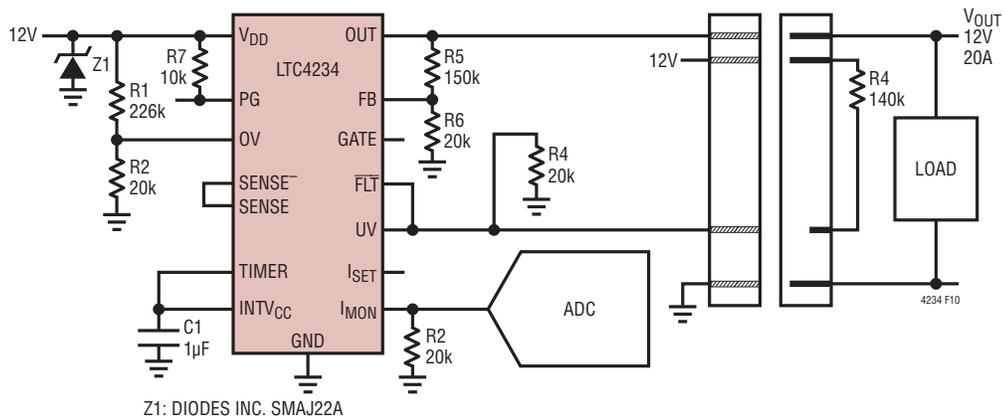


図10. 挿入によりオン状態になる、バックプレーンに搭載した12V/20Aアプリケーション

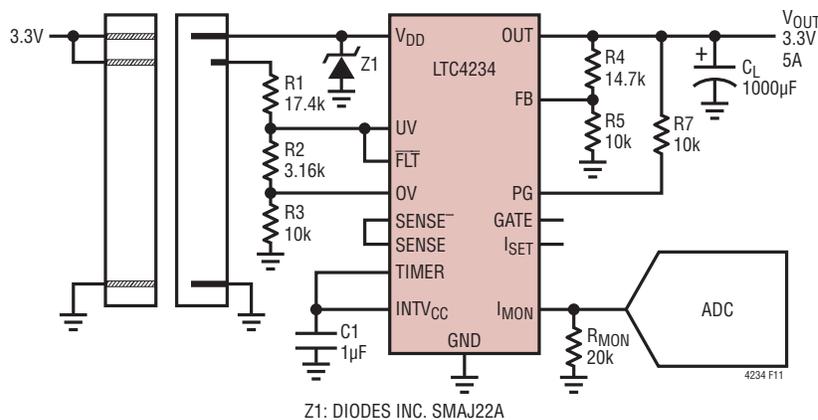
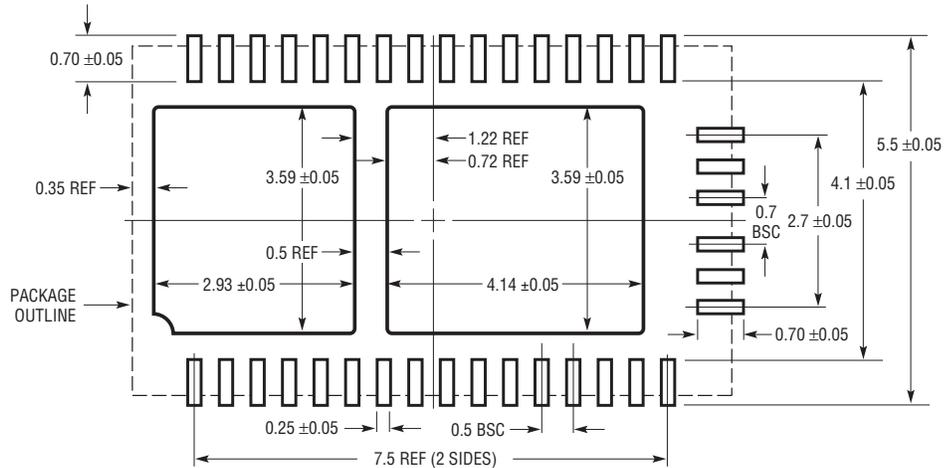


図11. カードに搭載した自動リトライ機能付き3.3V/20Aアプリケーション

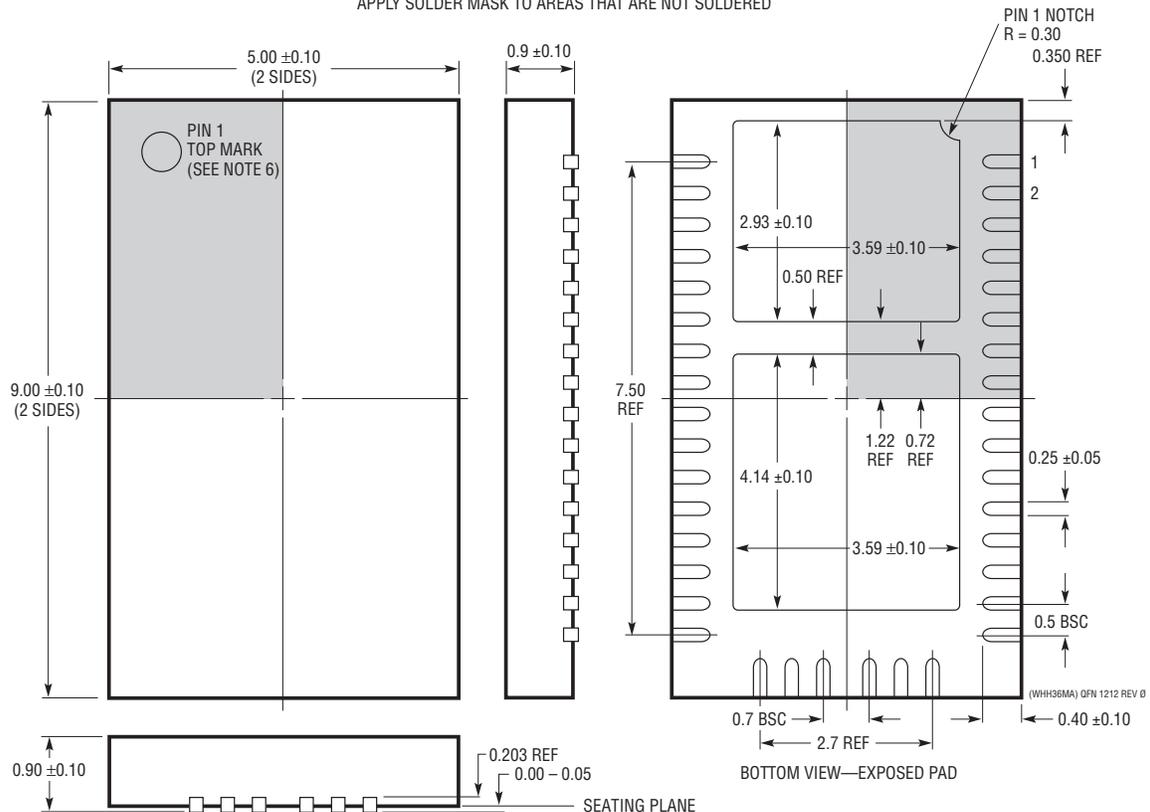
パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

WHH Package
Variation: WHH38MA
38-Lead Plastic QFN (5mm × 9mm)
 (Reference LTC DWG # 05-08-1934 Rev 0)



RECOMMENDED SOLDER PAD PITCH AND DIMENSIONS
 APPLY SOLDER MASK TO AREAS THAT ARE NOT SOLDERED



- 注記:
1. 図は JEDEC のパッケージ外形ではない
 2. 図は実寸とは異なる
 3. すべての寸法はミリメートル
 4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない
モールドのバリは(もしあれば)各サイドで 0.20mm を超えないこと
 5. 露出パッドは半田メッキとする
 6. 灰色の部分はパッケージの上面と底面のピン 1 の位置の参考に過ぎない

