

5A 一体型 Hot Swap コントローラ

特長

- 短いターンオン遅延時間: 16ms
- 小さい実装面積
- MOSFET + R_{SENSE} : 33m Ω
- 広い動作電圧範囲: 2.9V ~ 15V
- 調整可能な 10% 精度の電流制限
- 電流および温度のモニタ出力
- 過熱保護
- フォルト到達前の調整可能な電流制限タイマ
- パワーグッド出力およびフォルト出力
- 調整可能な突入電流制御
- 2% 精度の低電圧保護および過電圧保護
- 5mm × 3mm の 16 ピン DFN パッケージで供給

アプリケーション

- RAID システム
- サーバの I/O カード
- PCI Express システム
- 産業用機器

概要

LTC[®]4232-1 は、通電状態のバックプレーンに対して基板の安全な挿入および引き抜きを可能にする Hot Swap[™]アプリケーション向けの一体化ソリューションです。このデバイスは、Hot Swap コントローラ、パワー MOSFET、および電流検出抵抗を単体のパッケージに集積しており、フォーム・ファクタの小さいアプリケーションを対象にしています。

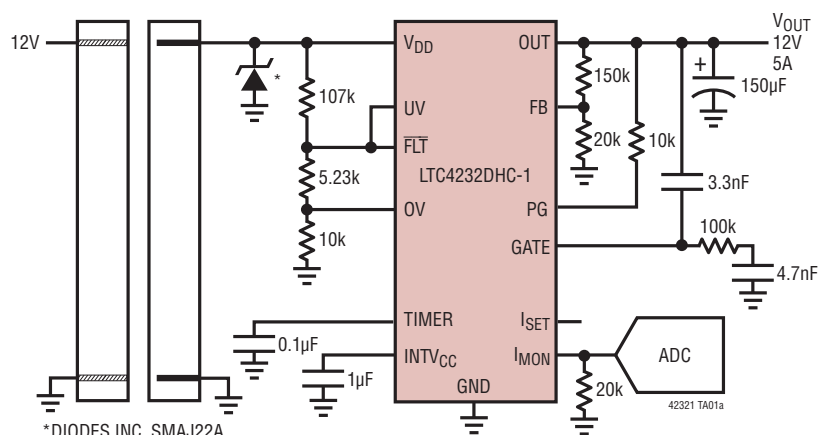
LTC4232-1 は、独立した突入電流制御回路と、フォールドバック電流制限特性を持つ 10% 精度の 5A 電流制限回路を内蔵しています。電流制限しきい値は、外部ピンを使用して動的に調整できます。この他の特長としては、検出抵抗の電圧を増幅してグランド基準の電流検出を行う電流モニタ出力や MOSFET の温度モニタ出力があります。熱制限、過電圧、低電圧、パワーグッドの各モニタ回路も内蔵しています。

PCI Express 準拠の LTC4232-1 では、デバウンスの遅延時間を短く (16ms) して、GATE のランプ・レートを外部から制御することにより、LTC4232 より起動を高速にすることができます。

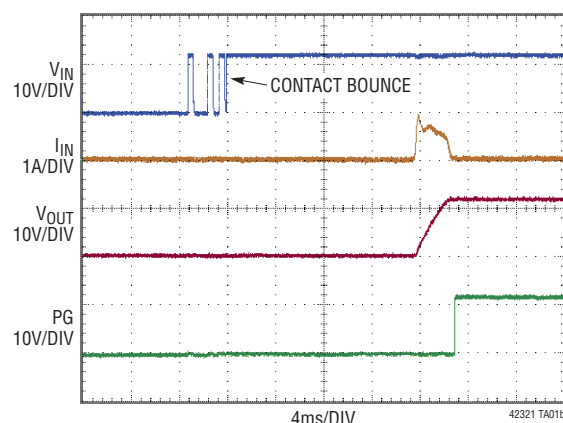
LT、LT、LTC、LTM、Linear Technology および Linear のロゴは、リニアテクノロジー社の登録商標です。Hot Swap と PowerPath はリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

標準的応用例

カードに搭載した自動リトライ機能付き 12V/5A アプリケーション



起動波形



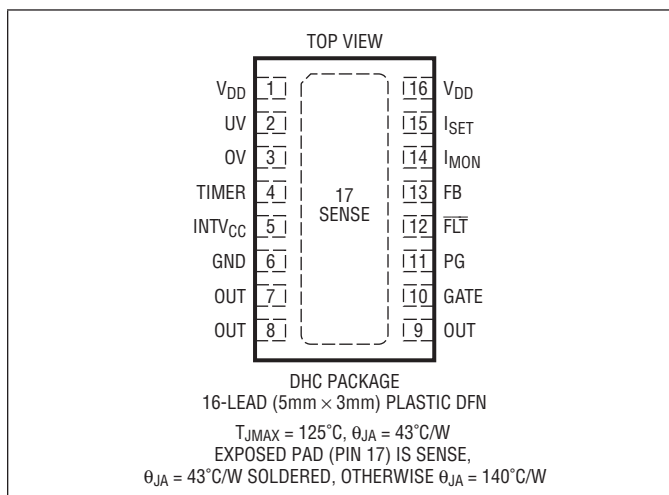
LTC4232-1

絶対最大定格

(Note 1、2)

電源電圧 (V_{DD})	-0.3V ~ 28V
入力電圧		
FB、OV、UV	-0.3V ~ 12V
TIMER	-0.3V ~ 3.5V
SENSE	$V_{DD} - 10V$ または -0.3V ~ V_{DD}
出力電圧		
I_{SET} 、 I_{MON}	-0.3V ~ 3V
PG、 \overline{FLT}	-0.3V ~ 35V
OUT	-0.3V ~ $V_{DD} + 0.3V$
INTV _{CC}	-0.3V ~ 3.5V
GATE (Note 3)	-0.3V ~ 33V
動作温度範囲		
LTC4232C-1	0°C ~ 70°C
LTC4232I-1	-40°C ~ 85°C
接合部温度 (Note 4、5)	125°C
保存温度範囲	-65°C ~ 150°C

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC4232CDHC-1#PBF	LTC4232CDHC-1#TRPBF	42321	16-Lead (5mm x 3mm) Plastic DFN	0°C to 70°C
LTC4232IDHC-1#PBF	LTC4232IDHC-1#TRPBF	42321	16-Lead (5mm x 3mm) Plastic DFN	-40°C to 85°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreeel/> をご覧ください。

電気的特性

● は全動作温度範囲の規格値を意味する。それ以外は T_A = 25°C での値。注記がない限り、V_{DD} = 12V。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
DC 特性						
V _{DD}	Input Supply Range		●	2.9	15	V
I _{DD}	Input Supply Current	MOSFET On, No Load	●	1.6	3	mA
V _{DD(UVL)}	Input Supply Undervoltage Lockout	V _{DD} Rising	●	2.63	2.73	2.85 V
I _{OUT}	OUT Pin Leakage Current	V _{OUT} = V _{GATE} = 0V, V _{DD} = 15V V _{OUT} = V _{GATE} = 12V	● ●	0 2	±150 4	μA
R _{ON}	MOSFET + Sense Resistor On-Resistance		●	15	33	50 mΩ
I _{LIM(TH)}	Current Limit Threshold	V = 1.23V, I _{SET} Open	●	5.0	5.6	6.1 A
		V _{FB} = 0V, I _{SET} Open	●	1.2	1.5	1.8 A
		V _{FB} = 1.23V, R _{SET} = 20kΩ	●	2.6	2.9	3.3 A

42321f

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{DD} = 12\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
入力							
I_{IN}	OV, UV, FB Pin Input Current	$V = 1.2\text{V}$	●		0	± 1	μA
V_{TH}	OV, UV, FB Pin Threshold Voltage	V_{PIN} Rising	●	1.21	1.235	1.26	V
$\Delta V_{OV(HYST)}$	OV Pin Hysteresis		●	10	20	30	mV
$\Delta V_{UV(HYST)}$	UV Pin Hysteresis		●	50	80	110	mV
$V_{UV(RTH)}$	UV Pin Reset Threshold Voltage	V_{UV} Falling	●	0.55	0.62	0.7	V
$\Delta V_{FB(HYST)}$	FB Pin Power Good Hysteresis		●	10	20	30	mV
R_{ISET}	I_{SET} Pin Internal Resistor		●	19	20	21	$k\Omega$
出力							
V_{INTVCC}	INTV _{CC} Output Voltage	$V_{DD} = 5\text{V}, 15\text{V}, I_{LOAD} = 0\text{mA}, -10\text{mA}$	●	2.8	3.1	3.3	V
V_{OL}	PG, FLT Pin Output Low Voltage	$I = 2\text{mA}$	●		0.4	0.8	V
I_{OH}	PG, FLT Pin Input Leakage Current	$V = 30\text{V}$	●		0	± 10	μA
$V_{TIMER(H)}$	TIMER Pin High Threshold	V_{TIMER} Rising	●	1.2	1.235	1.28	V
$V_{TIMER(L)}$	TIMER Pin Low Threshold	V_{TIMER} Falling	●	0.1	0.21	0.3	V
$I_{TIMER(UP)}$	TIMER Pin Pull-Up Current	$V_{TIMER} = 0\text{V}$	●	-80	-100	-120	μA
$I_{TIMER(DN)}$	TIMER Pin Pull-Down Current	$V_{TIMER} = 1.2\text{V}$	●	1.4	2	2.6	μA
$I_{TIMER(RATIO)}$	TIMER Pin Current Ratio $I_{TIMER(DN)}/I_{TIMER(UP)}$		●	1.6	2	2.7	%
A_{IMON}	I_{MON} Pin Current Gain	$I_{OUT} = 2.5\text{A}$	●	18.5	20	21.5	$\mu\text{A/A}$
$I_{OFF(IMON)}$	I_{MON} Pin Offset Current	$I_{OUT} = 150\text{mA}$	●		0	± 4.5	μA
$I_{GATE(UP)}$	Gate Pull-Up Current	Gate Drive On, $V_{GATE} = V_{OUT} = 12\text{V}$	●	-18	-24	-29	μA
$I_{GATE(DN)}$	Gate Pull-Down Current	Gate Drive Off, $V_{GATE} = 18\text{V}, V_{OUT} = 12\text{V}$	●	180	250	340	μA
$I_{GATE(FST)}$	Gate Fast Pull-Down Current	Fast Turn Off, $V_{GATE} = 18\text{V}, V_{OUT} = 12\text{V}$			140		mA
AC 特性							
$t_{PHL(GATE)}$	Input High (OV), Input Low (UV) to Gate Low Propagation Delay	$V_{GATE} < 16.5\text{V}$ Falling	●		8	10	μs
$t_{PHL(ILIM)}$	Short-Circuit to Gate Low	$V_{FB} = 0$, Step I_{SENSE} to 6A, $V_{GATE} < 15\text{V}$ Falling	●		1	5	μs
$t_D(ON)$	Turn-On Delay	Step V_{UV} to 2V, $V_{GATE} > 13\text{V}$	●	8	16	24	ms
$t_D(CB)$	Circuit Breaker Filter Delay Time (Internal)	$V_{FB} = 0\text{V}$, Step I_{SENSE} to 3A	●	1.3	2	2.7	ms
$t_D(AUTO-RETRY)$	Auto-Retry Turn-On Delay (Internal)		●	8	16	24	ms

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに回復不可能な損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: 注記がない限り、ピンに流れ込む電流はすべて正であり、すべての電圧はGNDを基準にしている。

Note 3: 内部クランプにより、GATEピンはOUTより最大6.5V高い電圧に制限される。このピンをクランプ電圧より高い電圧にドライブすると、デバイスを損傷するおそれがある。

Note 4: このデバイスには、短時間の過負荷状態の間デバイスを保護するための過熱保護機能が備わっている。過熱保護機能がアクティブなとき接合部温度は 125°C を超える。規定された最大動作接合部温度を超えた動作が継続すると、デバイスの信頼性を損なう恐れがある。

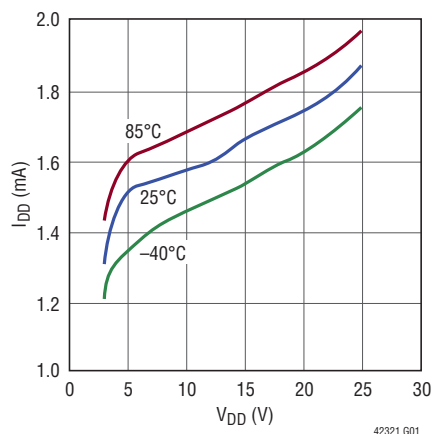
Note 5: T_J は周囲温度 T_A および電力損失 P_D から次式で計算される。

$$T_J = T_A + (P_D \cdot 43^\circ\text{C/W})$$

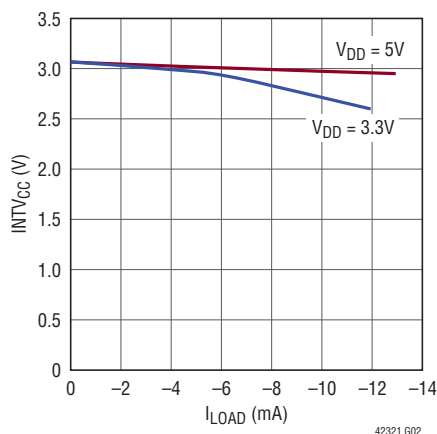
LTC4232-1

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 12\text{V}$ 。

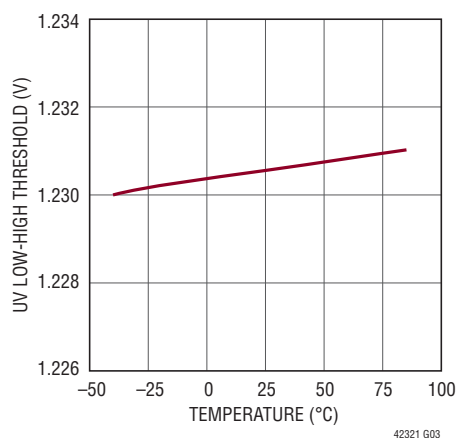
I_{DD} と V_{DD}



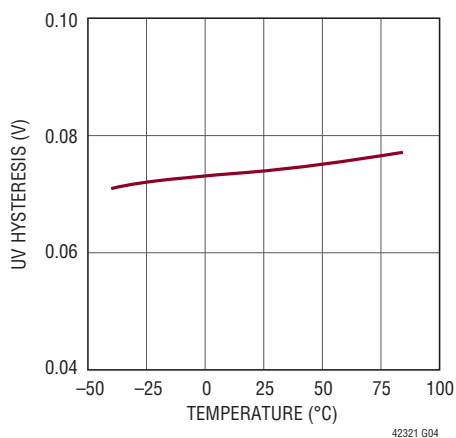
INTV_{CC} の負荷レギュレーション



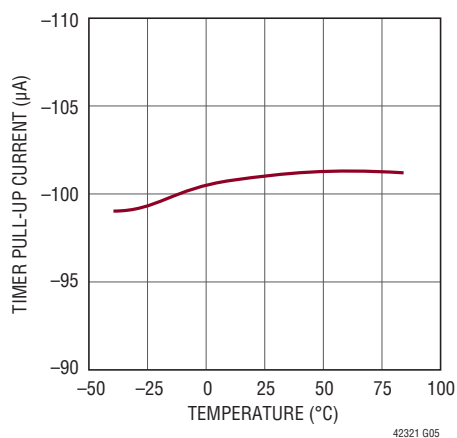
UVの“L”から“H”へのしきい値と温度



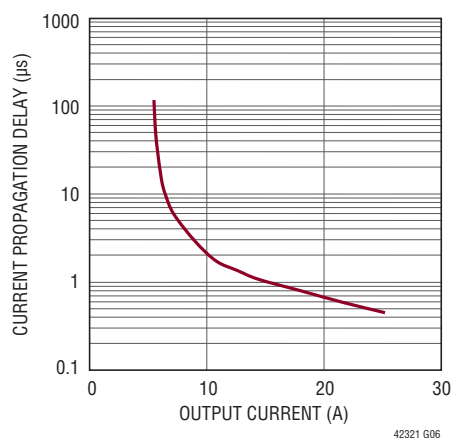
UVヒステリシスと温度



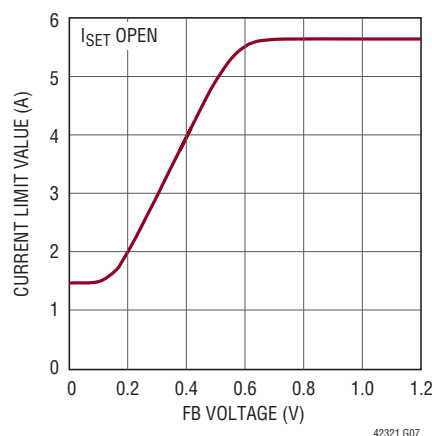
タイマ・プルアップ電流と温度



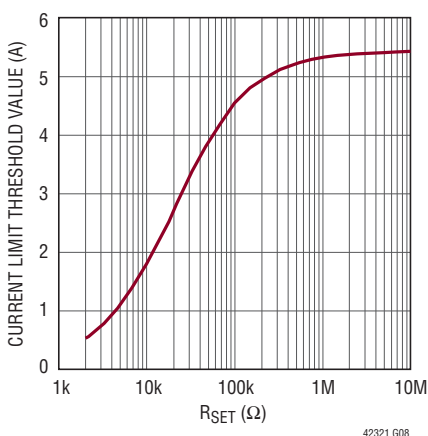
電流制限遅延
($t_{PHL(ILIM)}$) とオーバードライブ



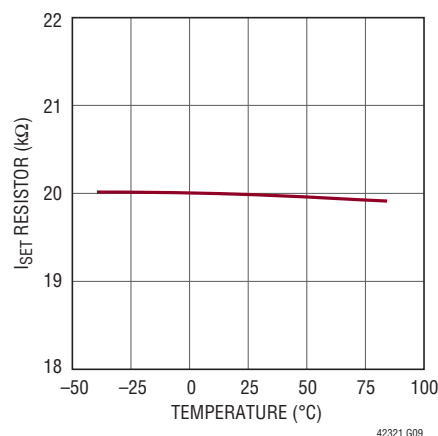
電流制限しきい値の
フォールドバック



電流制限の調整 (I_{OUT} と R_{SET})



I_{SET} 抵抗と温度

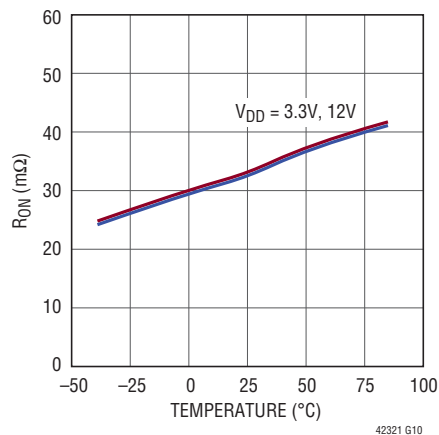


42321f

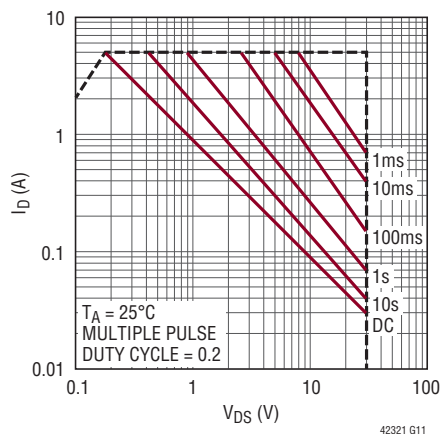
標準的性能特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{DD} = 12\text{V}$ 。

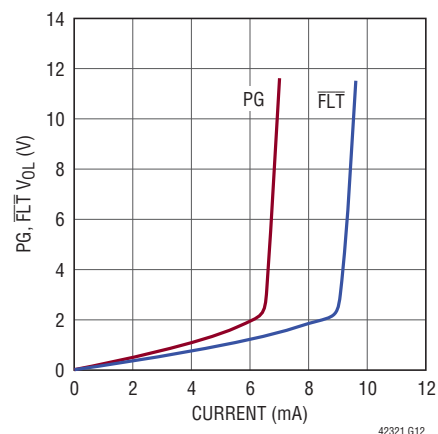
R_{ON} と V_{DD} および温度



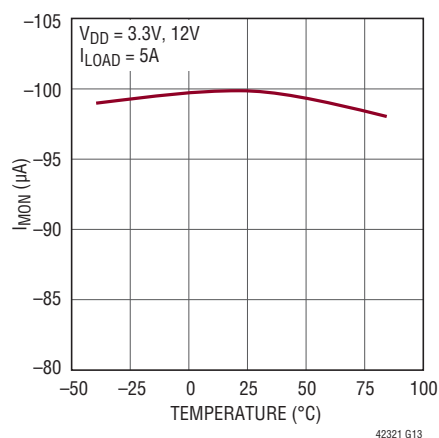
MOSFETのSOA曲線



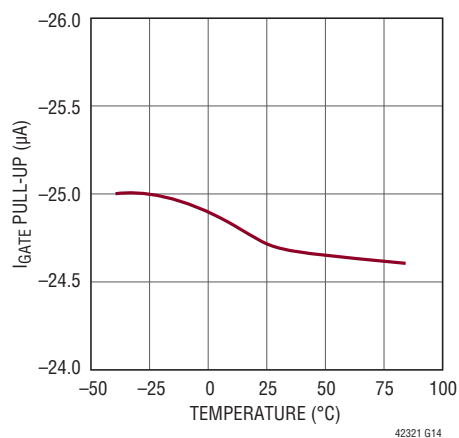
PG、FLT出力“L”の電圧と電流



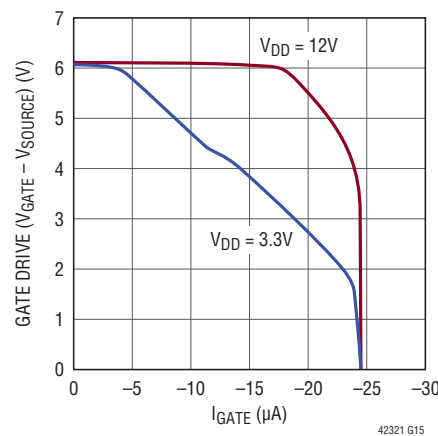
I_{MON} と温度および V_{DD}



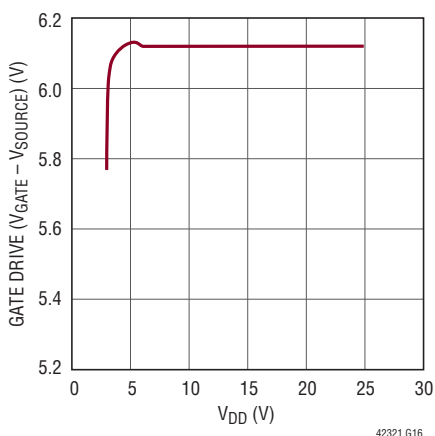
GATEのプルアップ電流と温度



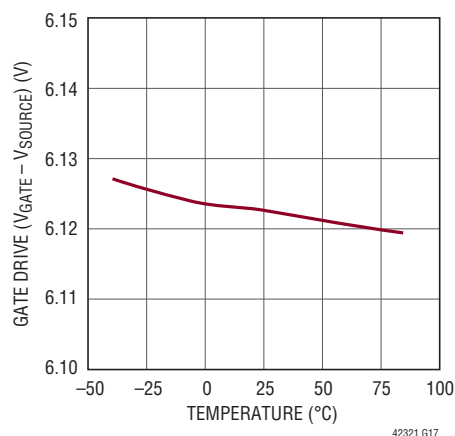
ゲートのプルアップ電流とゲート・ドライブ



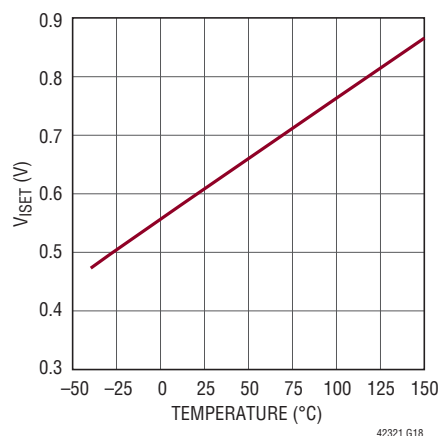
ゲート・ドライブと V_{DD}



ゲート・ドライブと温度



V_{ISET} と温度



ピン機能

FB : フォールドバックとパワーグッド入力。このピンをOUTからの外部抵抗分圧器に接続します。このピンの電圧が0.6Vを下回ると、フォールドバック・プロファイルにより電流制限値が減少します(「標準的性能特性」のセクションを参照)。このピンの電圧が1.21Vを下回ると、PGピンが“L”になってパワーバッド状態を示します。

FLT : 過電流フォルト・インジケータ過電流フォルトが発生して回路ブレーカがトリップすると、オープンドレイン出力が“L”になります。過電流自動リトライをさせるには、UVピンに接続します(詳細については「アプリケーション情報」を参照)。

GATE : 内部NチャネルMOSFETのゲート・ドライブ。24 μ Aの内部電流源がNチャネルMOSFETのゲートを充電します。このピンに抵抗とコンデンサのネットワークを接続してターンオン・レートを設定します。低電圧または過電圧状態の間、250 μ Aのプルダウン電流がMOSFETをオフします。短絡または低電圧ロックアウト状態の間、GATEとOUTの間の140mAのプルダウン電流源がアクティブになります。

GND : デバイスのグラウンド。

IMON : 電流モニタの出力。内部MOSFETスイッチの電流の1/50,000が、このピンからソースされます。20k抵抗をこのピンからGNDに接続すると、電流の範囲が0A～5Aのときに0Vから2Vの電圧振幅を生じます。

INTV_{CC} : 3.1Vの内部電源のデカップリング出力。このピンには1 μ F以上のバイパス・コンデンサが必要です。

I_{SET} : 電流制限の調整ピン。電流制限値が5.6Aの場合、このピンをオープンにします。このピンは電圧源に直列な20k抵抗によってドライブされます。このピンの電圧は電流制限しきい値を設定するのに使われます。内部の20k抵抗と、I_{SET}とグラウンドの間の外部抵抗が、電流制限値を下げる減衰器を形成します。回路の許容誤差のため、I_{SET}の抵抗は2k未満にしないでください。センス抵抗の温度変化に整合するため、このピンの電圧はセンス抵抗の増加と同じ比率で増加します。したがって、I_{SET}ピンの電圧はMOSFETスイッチの温度に比例します。

OUT : 内部MOSFETスイッチの出力。このピンは負荷に直接接続します。

OV : 過電圧コンパレータの入力。このピンをV_{DD}からの外部抵抗分圧器に接続します。このピンの電圧が1.235Vを超えると、過電圧が検出されてスイッチがオフします。使用しない場合はGNDに接続します。

PG : パワーグッド・インジケータ。FBピンが1.21Vを下回ると、オープンドレイン出力が“L”になってパワーバッド状態を示します。FBピンの電圧が1.23Vを上回り、GATEからOUTの電圧が4.2Vを超えると、オープンドレインのプルダウンがPGピンを解放し、PGが“H”になります。

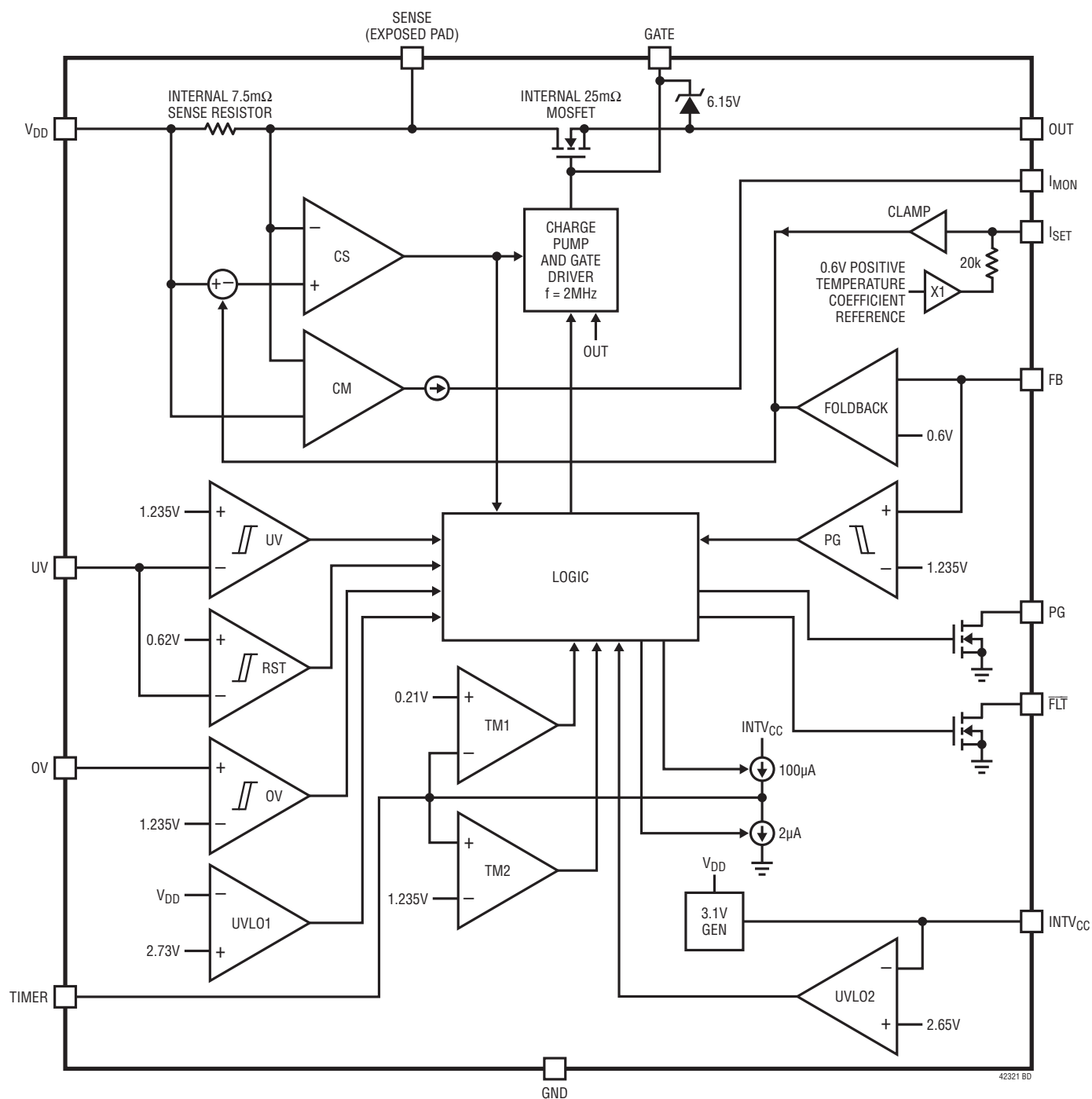
SENSE : 電流センス・ノードおよびMOSFETのドレイン。電流制限回路はGATEピンを制御して、V_{DD}ピンとSENSEピンの間のセンス電圧をFBピンの電圧に応じて42mV (5.6A)以下に抑えます。DHCパッケージの露出パッドはSENSEに接続されており、パッケージから熱を十分逃がすため、電気的に絶縁されたプリント回路基板のトレースに半田付けする必要があります。

TIMER : タイマ入力。このピンとグラウンドの間にコンデンサを接続して、スイッチがオフする前の電流制限の12ms/ μ Fの持続時間を設定します。MOSFETスイッチがオフしている間にUVピンが“L”に切り替わると、スイッチは518ms/ μ F持続するクールダウン時間に続いて再度オンします。固定された2msの過電流遅延にするには、このピンをINTV_{CC}に接続します。なお、自動リトライがイネーブルされている場合、固定された2msの過電流遅延は推奨されません(「アプリケーション情報」を参照)。

UV : 低電圧コンパレータ入力。使用しない場合、“H”に接続します。このピンをV_{DD}からの外部抵抗分圧器に接続します。UVピンの電圧が1.15Vを下回ると、低電圧が検出されてスイッチがオフします。このピンを0.62Vより下に引き下げると、過電流フォルトがリセットされ、スイッチをオンに戻すことができます(詳細については「アプリケーション情報」を参照)。過電流自動リトライが必要な場合には、このピンをFLTピンに接続してください。

V_{DD} : 電源電圧と電流センス入力。このピンの低電圧ロックアウトのしきい値は2.73Vです。

機能ブロック図



42321 B0

動作

「機能図」はこのデバイスの主要回路を示しています。LTC4232-1は制御された状態で基板の電源電圧をオン/オフするように設計されているので、電源の入っているバックプレーンに対して基板を安全に挿抜できます。LTC4232-1は $25\text{m}\Omega$ のMOSFETと $7.5\text{m}\Omega$ の電流センス抵抗を内蔵しています。通常動作時、チャージポンプおよびゲート・ドライバはパスMOSFETのゲートをオンして負荷に電力を供給します。突入電流制御は、GATEピンに接続された抵抗とコンデンサのネットワークによって行われます。この回路はGATEのランプ・レートを制限することにより、出力コンデンサの電圧のランプ・レートを制御します。

電流センス(CS)アンプは電流センス抵抗の両端で検出された電圧を使って負荷電流をモニタします。CSアンプは、アクティブ制御ループ内のGATEからOUTの電圧を下げることで、負荷を流れる電流を制限します。電流設定(I_{SET})ピンを使って電流制限しきい値を調整するのは簡単です。これにより、起動時など他の場合に異なったしきい値が可能になります。

出力からグラウンドへの短絡が生じると、アクティブ電流制限の間、大きな電力損失を生じます。この電力を制限するため、FBピンが 0.6V よりも低下するにつれ、フォールドバック・アンプが電流制限値を 5.6A から 1.5A に直線的に減らします(「標準的性能特性」を参照)。

過電流状態が持続すると、TIMERピンの電圧が $100\mu\text{A}$ の電流源を使って 1.235V を超えるまでランプアップします(コンパレータTM2)。これにより、過熱を防ぐためにパスMOSFETをオフする必要があることをロジックに知らせます。この時点で、TIMERピンの電圧は $2\mu\text{A}$ の電流源を使って 0.21V を下回るまでランプダウンし(コンパレータTM1)、

これにより、 16ms の内部タイマを始動させるようにロジックに指示します。この時点で、パス・トランジスタの温度は下がっており、安全に再度オンすることができます。

FBピンとPGコンパレータを使って出力電圧がモニタされ、負荷に電力を供給できるかどうかを判断します。パワーグッド状態は、オープンドレインのプルダウン・トランジスタを使って、PGピンによって通知されます。

「機能図」はLTC4232-1のモニタ・ブロックも示しています。左側の2個のコンパレータはUVコンパレータとOVコンパレータです。これらのコンパレータは、MOSFETをオンする前に外部条件が有効かどうかを判断します。ただし、最初に低電圧ロックアウト回路(UVLO1およびUVLO2)が入力電源と内部で生成された 3.1V 電源(INTV_{CC})を検証し、ロジック回路の起動時初期化を行う必要があります。外部条件が 16ms の間有効に保たれれば、MOSFETはオンすることができます。

他の機能としてはMOSFETの電流と温度のモニタがあります。電流モニタ(CM)はセンス抵抗の電流に比例した電流を出力します。この電流はモニタ目的の外部抵抗または他の回路をドライブすることができます。MOSFETの温度に比例した電圧が I_{SET} ピンに出力されます。MOSFETの温度により、外部回路が故障を予測してシステムをシャットダウンすることができます。

アプリケーション情報

LTC4232-1の標準的なアプリケーションは、正電圧電源を使って個々のカードに配電する高可用性システムです。詳しい応用回路を図1に示します。外付け部品を選択の詳細については以下のセクションで説明します。

ターンオン・シーケンス

いくつかの条件が満たされるまで、内部パスMOSFETをオンすることはできません。まず、電源 V_{DD} がその低電圧ロックアウト・レベルを超える必要があります。次に、内部で生成された電源 $INTV_{CC}$ がその2.65Vの低電圧しきい値を超える必要があります。これにより25 μ sのパワーオン・リセット・パルスが発生し、フォルト・レジスタをクリアして内部ラッチを初期化します。

パワーオンリセット・パルスの後、LTC4232-1は以下のシーケンスを行います。まず、UVピンとOVピンが、入力電圧が許容範囲内であることを示す必要があります。これらすべての条件が16msの間満たされて、挿入時のコンタクトバウンスが終了したことを保証する必要があります。

チャージ・ポンプで生成された24 μ Aの電流源によってGATEが充電されることで、MOSFETがオンになります(図2)。

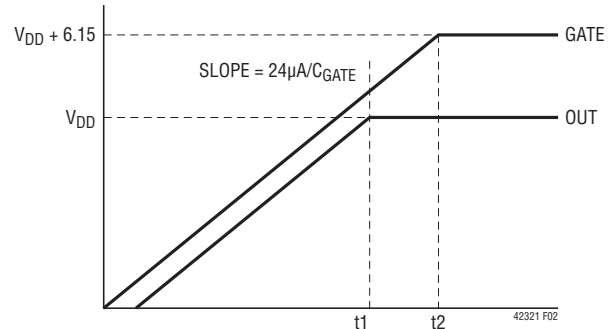


図2. 電源のターンオン

GATEピンの電圧は $24\mu\text{A}/C_{\text{GATE}}$ に等しい勾配で上昇し、電源の突入電流は次のように設定されます。

$$I_{\text{INRUSH}} = \frac{C_L}{C_{\text{GATE}}} \cdot 24\mu\text{A}$$

GATE電圧がMOSFETのしきい値電圧に達すると、スイッチがオンし始め、GATE電圧が増加するにつれてOUT電圧がGATE電圧に追従します。OUTの電圧が V_{DD} に達すると、GATEの電圧は、GATEとOUTの間の6.15Vのツェナー・ダイオードによってクランプされるまで、ランプアップします。

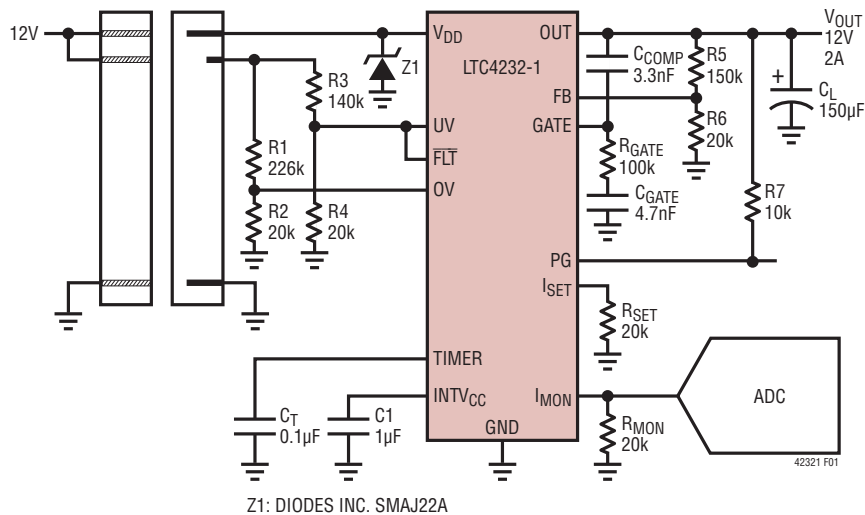


図1. カードに搭載した2A/12Vアプリケーション

アプリケーション情報

OUTの電圧が上昇するにつれて、それをモニタしているFBピンの電圧も上昇します。FBピンの電圧がその1.235Vのしきい値を超え、GATEからOUTの電圧が4.2Vを超えると、PGピンが“L”ではなくってパワーグッド状態を示します。

寄生 MOSFET の発振

NチャネルMOSFETは、起動時に出力をランプアップさせるときソース・フォロワとして動作します。ソース・フォロワの構成設定は、負荷容量が10μF未満のとき、特に電源からV_{DD}ピンへの配線インダクタンスが3μHより大きい場合に、25kHz～300kHzで自己発振することがあります。負荷電流が(起動時に)増加するにつれ、発振の可能性が増加します。この種の発振を防ぐには2つの方法があります。最も簡単な方法は、負荷容量を10μF未満にしないことです。配線インダクタンスが20μHより大きい場合、最小負荷容量は100μFに達することがあります。もうひとつの選択肢は、図3に示すように、1.5nFより大きな外部ゲート・コンデンサC_Pを接続することです。

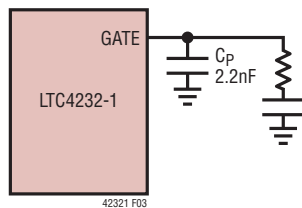


図3. 小さなC_{LOAD}の補償

ターンオフ・シーケンス

スイッチは様々な条件でオフすることができます。UVピンの電圧が1.235Vのしきい値を下回ると、通常のターンオフが開始されます。また、いくつかのフォルト状態により、スイッチがオフします。これらには、入力過電圧(OVピン)、過電流回路ブレーカ(SENSEピン)または過熱が含まれます。通常、250μAの電流がGATEピンをグランドに引き下げてスイッチをオフします。スイッチがオフするとOUTの電圧が下がり、FBピンの電圧がそのしきい値より低くなります。次いでPGが“L”になって、出力電力が良好ではないことを示します。

V_{DD}が2.65Vを下回った状態が5μsより長く続くか、またはINTV_{CC}が2.5Vを下回った状態が1μsより長く続くと、スイッチの高速シャットダウンが開始されます。GATEの電圧が140mAの電流によってOUTピンの電圧に引き下げられます。

過電流フォルト

LTC4232-1はフォールドバック付きの調整可能な電流制限を備えており、短絡や過度の負荷電流に対して保護します。アクティブ電流制限中のスイッチ内の過度の電力損失を防ぐため、利用可能な電流がFBピンにより検出される出力電圧に応じて減少します。電流制限とFBの電圧の関係が「標準的性能特性」のグラフに示されています。

TIMERによって設定されるタイムアウト遅延より長く電流制限回路が作動すると、過電流フォルトが生じます。MOSFETの電流が(フォールドバックに応じて)1.5A～5.6Aに達すると、電流制限が開始されます。次いで、GATEピンの電圧が140mAのGATEからOUTへの電流によって引き下げられます。電流を5.6A未満に制限するためにGATEの電圧が制御されます。このとき、TIMERピンに接続された外部タイミング・コンデンサを100μAのプルアップ電流で充電することにより、回路ブレーカの時間遅延が開始されます。TIMERピンの電圧が1.2Vのしきい値に達すると、(GATEからグランドへの250μAの電流によって)内部スイッチがオフします。「標準的性能特性」のセクションにMOSFETの安全動作領域(SOA)のグラフが含まれています。このグラフから、特定の出力電力でのMOSFETの最大電流制限時間を決定することができます。

TIMERピンをINTV_{CC}に接続すると、デバイスは内部で発生させた(回路ブレーカの)2msの遅延を使うように強制されます。どちらの場合も、FLTピンが“L”になり、過電流フォルトによってパスMOSFETがオフしたことを示します。回路ブレーカの特定の遅延時間に対するタイミング・コンデンサの値を設定するための式は次のとおりです。

$$C_T = t_{CB} \cdot 0.083(\mu\text{F}/\text{ms})$$

スイッチがオフした後、TIMERピンがタイミング・コンデンサを2μAのプルダウン電流で放電し始めます。TIMERピンが0.2Vのしきい値に達すると、16msの内部タイマが始動します。16msの遅延後、過電流フォルトが解消されていれば、スイッチを再度オンすることができます。UVピンを0.6Vより下に引き下げてから“H”にすると、フォルトが解消されます。TIMERピンがINTV_{CC}に接続されている場合、過電流フォルトが解消されれば、スイッチを(16msの内部遅延の後で)再度オンすることができます。

アプリケーション情報

FLT ピンをUV ピンに接続すると、TIMER ピンが0.2V より下にランプダウンすると直ちに、デバイスはフォルトを自分で解消してMOSFETをオンすることができます。この自動リトライ・モードでは、LTC4232-1は、過電流発生後、TIMER ピンのコンデンサで決まる周期で繰返しオンしようと試みます。TIMER ピンをINTV_{CC}に接続する場合、短絡負荷状態での自動リトライ中の過熱を防ぐために、内部の16msのターンオン遅延は十分ではありません。自動リトライ・モードを使用する場合は、外付けタイミング・コンデンサを使用することを推奨します。

図4の波形は、短絡に続いて出力がどのようにラッチオフするかを示しています。タイマがランプアップするとき、MOSFETの電流は1.4Aです。

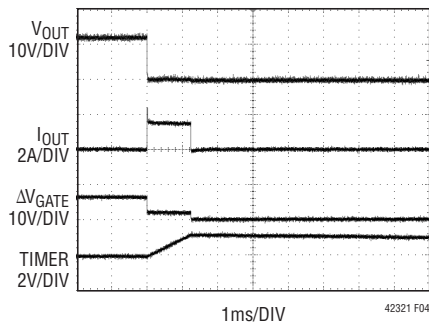
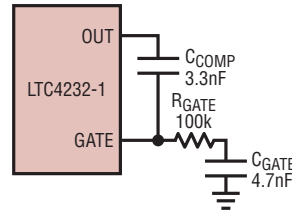


図4. 短絡波形

GATE ピンに接続されたR_{GATE}、C_{GATE}、およびC_{COMP}ネットワークは、電流制限レギュレーション・ループを補償します。C_{COMP}を除去して、R_{GATE}およびC_{GATE}ネットワークのみを使用することができます。その場合、R_{GATE}を270Ωに減らす必要があります(図5を参照)。部品を1つ減らしたこの代替の補償では、GATEピンが出力での短絡時にアンダーシュートすること、およびセトリグ時にチャタリングすることを許容しています。このチャタリングは、C_{GATE}の1nFの容量ごとに約1μs～2μs続く場合があります。

Typical Compensation



Alternate Compensation

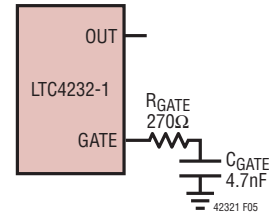


図5. GATEピンの補償部品

電流制限の調整

アクティブ電流制限のデフォルト値は5.6Aです。抵抗をI_{SET}ピンとグランドの間に配置することにより、電流制限のしきい値をもっと低い値に調整することができます。機能図に示されているように、I_{SET}ピンの電圧が(クランプ回路を介して)CSアンプの組み込みオフセット電圧を設定します。このオフセット電圧がアクティブ電流制限値を直接決めます。I_{SET}ピンが開放状態のとき、I_{SET}ピンの電圧は正温度係数のリファレンスによって決まります。この電圧は室温で0.618Vに設定されており、室温で5.6Aの電流制限に対応します。

I_{SET}ピンとグランドの間に置かれた外部抵抗は内部の20kのソース抵抗と共に抵抗分圧器を形成します。この分圧器はI_{SET}ピンの電圧を下げる働きをするので、電流制限のしきい値が下がります。20k抵抗を使って電流制限のしきい値を1/2にすると、電流制限しきい値全体の精度は±12%に低下します。

この外部抵抗に直列に(グランドに接続した)スイッチを使うと、スイッチを閉じたときだけアクティブ電流制限を変化させることができます。この機能は、起動電流が標準の最大負荷電流を超えたときに使うことができます。

MOSFET の温度のモニタ

I_{SET}ピンの電圧は温度の上昇とともに直線的に増加します。I_{SET}ピンの温度プロファイルを「標準的性能特性」のセクションに示します。コンパレータまたはADCを使ってI_{SET}の電圧を測定すると、MOSFETの温度の指標が与えられます。

LTC4232-1には過熱保護回路が備わっており、I_{SET}ピンの電圧に近い内部電圧をモニタします。ダイ温度が145°Cを超えると、温度が125°Cに下がるまで回路はMOSFETをオフします。

アプリケーション情報

MOSFET の電流のモニタ

MOSFETの電流はセンス抵抗を通して流れます。センス抵抗の電圧は I_{MON} ピンからソースされる電流に変換されます。 I_{SENSE} アンプの利得は、MOSFETの電流を基準にすると $20\mu A/A$ です。この出力電流は、コンパレータまたはADCをドライブするために、外部抵抗を使って電圧に変換することができます。 I_{MON} ピンの電圧適応範囲は $0V \sim (INTV_{CC} - 0.7V)$ です。

コンパレータを内蔵したマイクロコントローラは、この電流によって充電されるコンデンサをリセットすることにより、簡単な積分型シングル・スロープADCを構成することができます。コンデンサの電圧がコンパレータをトリップしてコンデンサがリセットされると、タイマが始動します。リセットとリセットの間の時間がMOSFETの電流を示します。

OVフォルトとUVフォルトのモニタ

負荷を過電圧状態から保護するのはOVピンの主要機能です。図1では、(OVピンをドライブする)外部抵抗分圧器がコンパレータに接続されており、 V_{DD} 電圧が $15.2V$ を超えるとMOSFETをオフします。続いて V_{DD} ピンが再び $14.9V$ を下回ると、スイッチは直ちにオンすることができます。LTC4232-1では、OVピンのしきい値は上昇時 $1.235V$ で、過電圧からの下降時は $1.215V$ です。

UVピンは低電圧保護ピンとして、または「オン」ピンとして機能します。図1のアプリケーションでは、 V_{DD} が $9.23V$ より下に下がるとMOSFETがオフします。続いて V_{DD} ピンが $9.88V$ より高い状態が $100ms$ 持続すると、スイッチは再びオンすることができます。LTC4232-1のUVのオン/オフしきい値は $1.235V$ (上昇時)および $1.155V$ (下降時)です。

低電圧または過電圧の場合、MOSFETはオフし、PG状態ピンに表示されます。過電圧が解消すると、MOSFETのゲートが直ちにランプアップします。

パワーグッド表示

フォールドバック電流制限のしきい値を設定するのに加えて、パワーグッド状態を決めるのにFBピンが使われます。図1のアプリケーションでは、OUTピンの外部抵抗分圧器を使ってFBピンをドライブします。OUTピンの電圧が $10.5V$ を超えると、PGコンパレータはロジック“H”を示します。その後OUTピンの電圧が $10.3V$ を下回ると、コンパレータは“L”に切り替わります。LTC4232-1では、PGコンパレータはFBピンの電圧が $1.235V$ を超えると“H”にドライブされ、 $1.215V$ を下回ると“L”にドライブされます。

PGコンパレータが“H”になると、GATEピンの電圧はOUTピンを基準にしてモニタされます。GATEの電圧からOUTの電圧を差し引いた電圧が $4.2V$ を超えると、PGピンが“H”になります。これにより、MOSFETが完全にオン状態の間OUTピンに負荷をかけても問題がないことをシステムに知らせます。(UVピン、OVピンまたはSENSEピンを使って)GATEがオフするように命令されるか、またはPGコンパレータが“L”にドライブされると、PGピンは“L”になります。

設計例

次の設計例(図6)を検討します。ここで、 $V_{IN} = 12V$ 、 $I_{MAX} = 5A$ 、 $I_{INRUSH} = 750mA$ 、 $C_L = 150\mu F$ 、 $V_{UVON} = 9.88V$ 、 $V_{OVOFF} = 15.2V$ 、 $V_{PWRGD} = 10.5$ です。電流制限フォルトによって、パワーアップ・シーケンスの自動リスタートがトリガされます。

突入電流は、次の C_{GATE} を使用して $100mA$ に設定されます。

$$C_{GATE} = C_L \frac{I_{GATE(UP)}}{I_{INRUSH}} = 150\mu F \frac{24\mu A}{750mA} \cong 4.7nF$$

C_L の充電に要する時間は、次式で計算されます。

$$t_{CHARGEUP} = \frac{C_L \cdot V_{IN}}{I_{INRUSH}} = \frac{150\mu F \cdot 12V}{750mA} = 2.4ms$$

$12V/750mA$ (つまり $9W$)のピーク電力損失はパスMOSFETの $2.4ms$ のSOAに入ります(「標準的性能特性」のMOSFETのSOA曲線を参照)。

アプリケーション情報

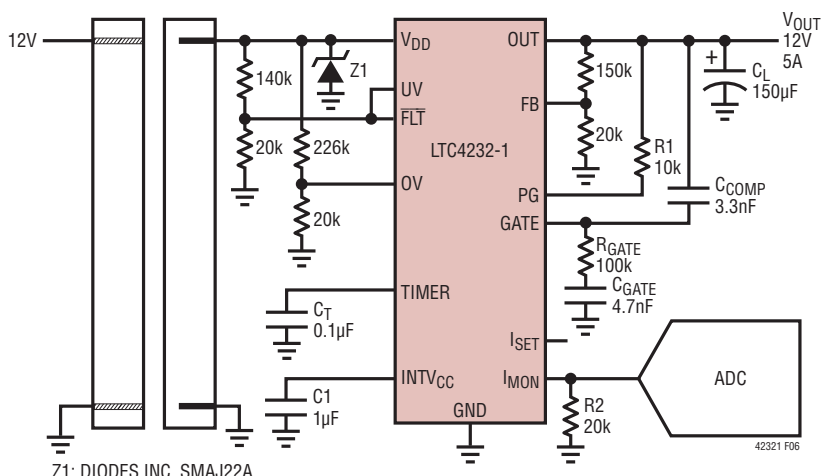


図6. カードに搭載した5A/12Vアプリケーション

次に、過電流の間にMOSFET内で失われる電力を制限する必要があります。アクティブ電流制限はタイマを使って、MOSFET内での過度のエネルギー損失を防ぎます。ワーストケースの電力損失はフォールドバック電流制限の電圧対電流のプロファイルが最大のとき生じます。これは、電流が6.1Aで電圧が12Vの1/2（つまり6V）のとき生じます。このプロファイルを見るには、「標準的性能特性」のセクションの「電流制限センス電圧とFB電圧」のグラフを参照してください。36Wに耐えるためには、MOSFETのSOA曲線によれば、最大時間が10msになります（SOAのグラフを参照）。したがって、次の C_T を使用して電流制限タイムアウトを1.2msに設定できます。

$$C_T = \frac{1.2\text{ms}}{12[\text{ms}/\mu\text{F}]} = 0.1\mu\text{F}$$

1.2msのタイムアウト後、起動シーケンスを再度開始するため、FLTピンはUVピンをプルダウンする必要があります。

UVピン、OVピン、FBピンの抵抗分圧器を使って設定した過電圧、低電圧、パワーグッドのしきい値は、9.88Vでターンオン、15.2Vでターンオフの要件に適合します。

図6の最終回路にはほとんど外付け部品がありません。プルアップ抵抗(R1)はPGピンに接続され、20k(R2)は I_{MON} 電流を次の比率で電圧に変換します。

$$V_{\text{IMON}} = 20[\mu\text{A/A}] \cdot 20\text{k} \cdot I_{\text{OUT}} = 0.4[\text{V/A}] \cdot I_{\text{OUT}}$$

さらに、0.1μFのバイパス・コンデンサ(C1)がINTV_{CC}ピンに接続されています。

レイアウトに関する検討事項

負荷電流が5AになることがあるHot Swapアプリケーションでは、狭いPCBトラックは広いトラックよりも大きな抵抗値を示し、高い温度で動作します。配線を適度な温度に保つための、アンプ1個当たりの1オンスの銅箔の最小線幅は0.02"です。1Aあたり0.03インチ以上の幅にすることを推奨します。1オンスの銅には約0.5mΩ/平方のシート抵抗があることに注意してください。大電流アプリケーションでは、小さい抵抗の影響が急激に増大します。

2つのV_{DD}ピンがパッケージの両側にあり、センス抵抗とMOSFETに接続されています。MOSFETのボンディングワイヤを流れる電流のバランスをとるために、PCBのレイアウトは各V_{DD}ピンに対してバランスを取り、対称にします。LTC4232-1の推奨レイアウトを図7に示します。

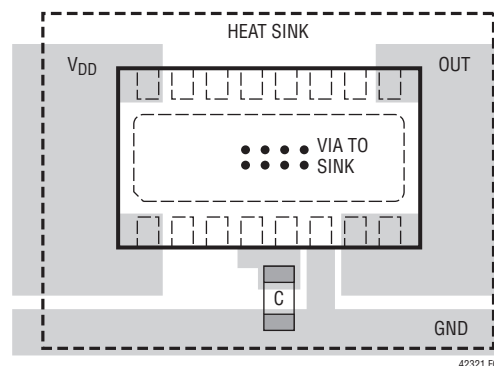


図7. 推奨レイアウト

LTC4232-1

アプリケーション情報

MOSFETは過熱に対する自己保護機能を備えていますが、パッケージの裏面を銅トレースに半田付けして十分なヒートシンクを与えることを推奨します。裏面はSENSEピンに接続されているので、グランド・プレーンには半田付けできないことに注意してください。通常の負荷のとき、MOSFET内の電力損失は1.9Wに達します。面積が10mm×10mmの1オンス銅で十分です。この銅領域を多数の層に分割することができます。

C1 (INTV_{CC} ピンのバイパス・コンデンサ)をINTV_{CC}とGNDの間にできるだけ近づけて配置することも重要です。

その他のアプリケーション

LTC4232-1の動作範囲は広く、2.9V～15Vです。UV、OVおよびPGの各しきい値はほとんど抵抗を使わずに設定されます。他のすべての機能は電源電圧に依存しません。

Hot Swapアプリケーションに加え、LTC4232-1は引抜き可能な負荷カード向けにバックプレーンに搭載したスイッチとしても機能します(「図8を参照」)。

最終頁に3.3Vのアプリケーションを示しており、UV しきい値は2.87V、OV しきい値は3.77V、PG しきい値は3.05Vです。

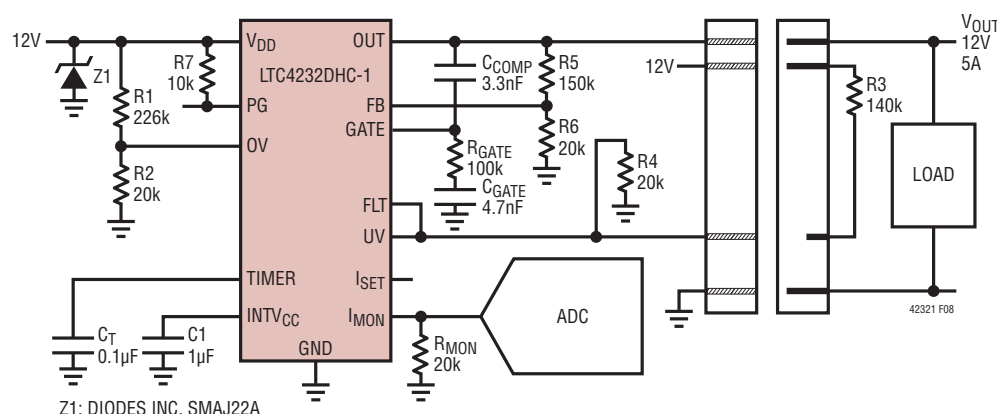
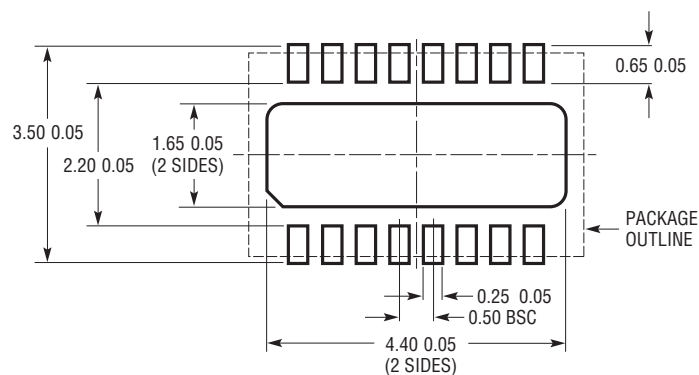


図8. 挿入によりオン状態になる、バックプレーンに搭載した12V/5Aアプリケーション

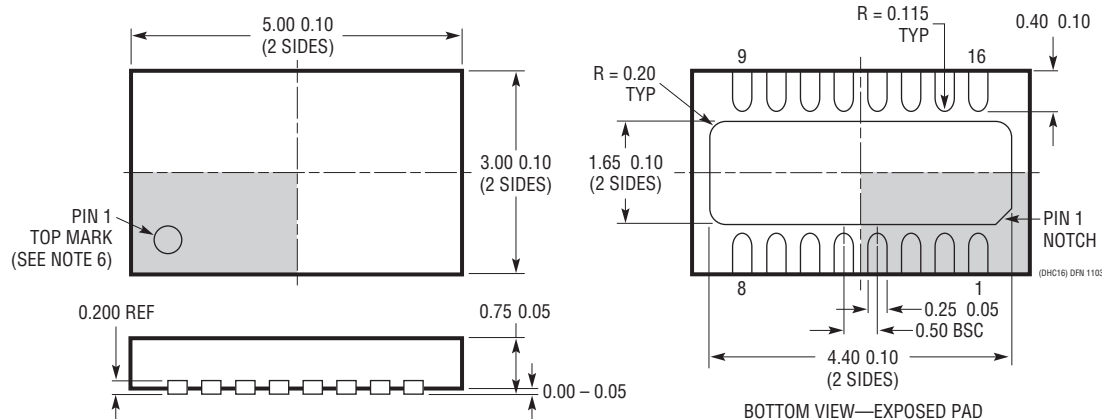
パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

DHC Package 16-Lead Plastic DFN (5mm × 3mm) (Reference LTC DWG # 05-08-1706)



RECOMMENDED SOLDER PAD PITCH AND DIMENSIONS



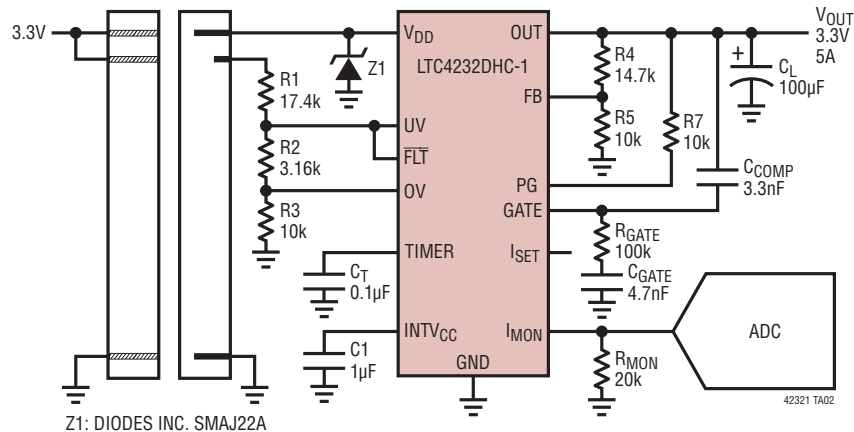
注記:

1. 図は JEDEC パッケージ・アウトライン MO-229 のバージョンのバリエーション (WJED-1) として提案
2. 図は実寸とは異なる
3. すべての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない
モールドのバリは(もしあれば)各サイドで 0.15mm を超えないこと
5. 露出パッドは半田メッキとする
6. 灰色の部分はパッケージの上面と底面のピン 1 の位置の参考に過ぎない

LTC4232-1

標準的応用例

カードに搭載した自動リトライ機能付き 3.3V/5A アプリケーション



関連製品

製品番号	説明	注釈
LTC4210	シングル・チャンネル Hot Swap コントローラ	2.7V ~ 16.5V で動作、アクティブ電流制限、SOT23-6
LTC4211	シングル・チャンネル Hot Swap コントローラ	2.5V ~ 16.5V で動作、多機能電流制御、MSOP-8 または MSOP-10
LTC4212	シングル・チャンネル Hot Swap コントローラ	2.5V ~ 16.5V で動作、パワーアップ・タイムアウト機能、MSOP-10
LTC4214	負電圧 Hot Swap コントローラ	0V ~ -16V で動作、MSOP-10
LTC4215	I ² C 互換モニタ機能付き Hot Swap コントローラ	2.9V ~ 15V で動作、電流と電圧をモニタする 8 ビット ADC
LTC4217	集積化された 2A Hot Swap コントローラ	2.9V ~ 26.5V で動作、調整可能な 5% 精度の電流制限
LTC4218	5% 精度 (15mV) の電流制限を備えた Hot Swap コントローラ	2.9V ~ 26.5V で動作、調整可能な電流制限、SSOP-16、DFN-16
LTC4219	集積化された 5A Hot Swap コントローラ	12V および 5V のプリセット・バージョン、10% 精度の電流制限
LT4220	正電圧と負電圧、デュアル・チャンネル、Hot Swap コントローラ	±2.7V ~ ±16.5V で動作、SSOP-16
LTC4221	デュアル Hot Swap コントローラ/シーケンサ	1V ~ 13.5V で動作、多機能電流制御、SSOP-16
LTC4230	トリプル・チャンネル Hot Swap コントローラ	1.7V ~ 16.5V で動作、多機能電流制御、SSOP-20
LTC4227	デュアル理想ダイオードおよびシングル・ホットスワップ・コントローラ	2.9V ~ 18V で動作、冗長電源用の PowerPath™ と突入電流の制御
LTC4228	デュアル理想ダイオードおよび Hot Swap コントローラ	2.9V ~ 18V で動作、2つの電源レール、MicroTCA、冗長電源および電源ホールドアップ・アプリケーション用の PowerPath と突入電流の制御