

DDRメモリ終端向け 高電力同期整流式

スイッチング・レギュレータ・コントローラ

概要

特長

- DDRメモリ終端向けの高電力スイッチング・レギュレータ・コントローラ
 - V_{OUT} が V_{IN} または外部 V_{REF} の1/2をトラッキング
 - 電流センス抵抗が不要
 - 低い入力電源電圧範囲:3V~8V
 - 最大デューティ・サイクル:全温度範囲で>91%
 - すべてNチャネルの外付けMOSFETをドライブ
 - 高効率:95%以上が可能
 - プログラム可能な固定周波数動作:
100kHz~500kHz
 - 外部クロックに同期可能
 - プログラム可能なソフトスタート
 - 低いシャットダウン電流:<10µA
 - 過熱保護機能
 - 16ピン細型SSOPパッケージで供給

アプリケーション

- DDR SDRAMの終端
 - SSTL_2インターフェース
 - SSTL_3インターフェース

LTC[®]3831はDDRメモリ終端向けに設計された、高電力、高効率のスイッチング・レギュレータ・コントローラです。このデバイスは外部の電源またはリファレンス電圧の1/2に等しい出力電圧を発生します。LTC3831はNチャネルMOSFETによる同期整流式スイッチング・アーキテクチャを採用しています。さらに、上側NチャネルFETのドレイン・ソース間抵抗を流れる出力電流を検知し、電流センス抵抗なしで可変電流制限を行います。

LTC3831は3Vという低い入力電源電圧、91%以上の最大デューティ・サイクルで動作します。このデバイスは固定周波数PWM発振器を内蔵しているので、出力リップルを低減できます。200kHzの自走クロック周波数は、100kHzから500kHz以上までの範囲で外部調整することも、外部信号への同期も可能です。LTC3831の消費電流は、シャットダウン・モードでは10µA以下まで減少します。

LT、LT、LTCおよびLTMはリニアテクノロジー社の登録商標です。他の全ての商標はそれぞれの所有者に所有権があります。

標準的应用例

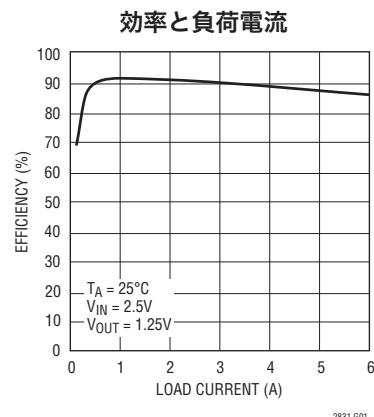
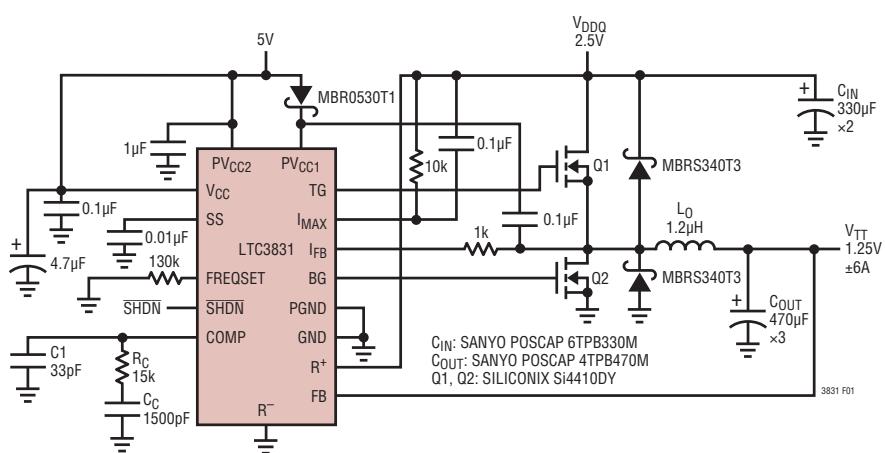


図1. 標準的DDRメモリ終端アプリケーション

絶対最大定格

(Note 1)

電源電圧

V_{CC} 9V

$PV_{CC1,2}$ 14V

入力電圧

I_{FB}, I_{MAX} -0.3V~14V

$R^+, R^-, FB, SHDN, FREQSET$ -0.3V~($V_{CC} + 0.3V$)

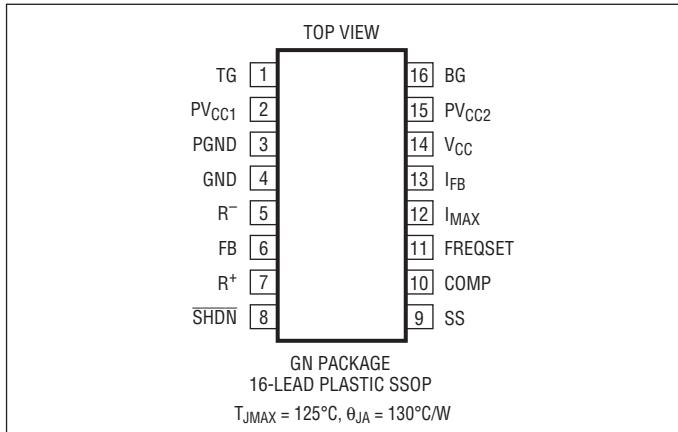
接合部温度 (Note 9) 125°C

動作温度範囲 (Note 4) -40°C~85°C

保存温度範囲 -65°C~150°C

リード温度 (半田付け、10秒) 300°C

ピン配置



発注情報

鉛フリー仕様	テープアンドリール	製品マーキング	パッケージ	温度範囲
LTC3831EGN#PBF	LTC3831EGN#TRPBF	3831	16-Lead Plastic SSOP	-40°C to 85°C
LTC3831IGN#PBF	LTC3831IGN#TRPBF	3831	16-Lead Plastic SSOP	-40°C to 85°C
鉛ベース仕様	テープアンドリール	製品マーキング	パッケージ	温度範囲
LTC3831EGN	LTC3831EGN#TR	3831	16-Lead Plastic SSOP	-40°C to 85°C
LTC3831IGN	LTC3831IGN#TR	3831	16-Lead Plastic SSOP	-40°C to 85°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreel/> をご覧ください。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC}, PV_{CC1}, PV_{CC2} = 5\text{V}$ 、 $V_{R+} = 2.5\text{V}$ 、 $V_{R-} = \text{GND}$ 。 (Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{CC}	Supply Voltage		● 3	5	8	V
PV_{CC}	PV_{CC1}, PV_{CC2} , Voltage	(Note 7)	● 3		13.2	V
V_{UVLO}	Undervoltage Lockout Voltage			2.4	2.9	V
V_{FB}	Feedback Voltage	$V_{R+} = 2.5\text{V}$, $V_{R-} = 0\text{V}$, $V_{COMP} = 1.25\text{V}$	● 1.231	1.25	1.269	V
ΔV_{OUT}	Output Load Regulation Output Line Regulation	$I_{OUT} = 0\text{A}$ to 10A (Note 6) $V_{CC} = 4.75\text{V}$ to 5.25V		2		mV
I_{VCC}	Supply Current	Figure 2, $V_{SHDN} = V_{CC}$ $V_{SHDN} = 0\text{V}$	● 0.7 ● 1	1.6 10		mA μA
I_{PVCC}	PV_{CC} Supply Current	Figure 2, $V_{SHDN} = V_{CC}$ (Note 3) $V_{SHDN} = 0\text{V}$	● 14 ● 0.1	20 10		mA μA
Δf_{OSC}	Internal Oscillator Frequency	FREQSET Floating	● 160	200	240	kHz
V_{SAWL}	V_{COMP} at Minimum Duty Cycle			1.2		V
V_{SAWH}	V_{COMP} at Maximum Duty Cycle			2.2		V

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A=25^\circ\text{C}$ での値。注記がない限り、 V_{CC} 、 PV_{CC1} 、 $PV_{CC2} = 5\text{V}$ 、 $V_{R+} = 2.5\text{V}$ 、 $V_{R-} = \text{GND}$ 。 (Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{COMP\text{MAX}}$	Maximum V_{COMP}	$V_{FB} = 0\text{V}$, $PV_{CC1} = 8\text{V}$		2.85		V
$\Delta f_{\text{OSC}}/\Delta f_{\text{FREQSET}}$	Frequency Adjustment			10		kHz/ μA
A_v	Error Amplifier Open-Loop DC Gain		●	46	55	dB
g_m	Error Amplifier Transconductance		●	520	650	μmho
I_{COMP}	Error Amplifier Output Sink/Source Current			100		μA
I_{MAX}	I_{MAX} Sink Current	$V_{I\text{MAX}} = V_{CC}$	●	9 4	12 12	15 20
	I_{MAX} Sink Current Tempco	$V_{I\text{MAX}} = V_{CC}$ (Note 6)			3300	ppm/ $^\circ\text{C}$
V_{IH}	SHDN Input High Voltage		●	2.4		V
V_{IL}	SHDN Input Low Voltage		●		0.8	V
I_{IN}	SHDN Input Current	$V_{SHDN} = V_{CC}$	●	0.1	1	μA
I_{SS}	Soft-Start Current	$V_{SS} = 0\text{V}$, $V_{I\text{MAX}} = 0\text{V}$, $V_{IFB} = V_{CC}$	●	-8	-12	-16
I_{SSIL}	Maximum Soft-Start Sink Current Undercurrent Limit	$V_{I\text{MAX}} = V_{CC}$, $V_{IFB} = 0\text{V}$, $V_{SS} = V_{CC}$ (Note 8), $PV_{CC1} = 8\text{V}$			1.6	mA
R^+	R^+ Input Resistance				49.5	$\text{k}\Omega$
t_r, t_f	Driver Rise/Fall Time	Figure 2, $PV_{CC1} = PV_{CC2} = 5\text{V}$ (Note 5)	●	80	250	ns
t_{NOV}	Driver Nonoverlap Time	Figure 2, $PV_{CC1} = PV_{CC2} = 5\text{V}$ (Note 5)	●	25	120	250
DC_{MAX}	Maximum TG Duty Cycle	Figure 2, $V_{FB} = 0\text{V}$ (Note 5), $PV_{CC1} = 8\text{V}$	●	91	95	%

Note 1:絶対最大定格はそれを超えるとデバイスに永続的な損傷を与える可能性がある値。また、絶対最大定格状態が長時間続くと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2:デバイスのピンに流れ込む電流はすべて正。デバイスのピンから流れ出す電流はすべて負。注記がない限り、すべての電圧はグランドを基準にしている。

Note 3:通常動作時の消費電流は外部FETのゲートの充放電に必要な電流によって支配される。これはLTC3831の動作周波数、動作電圧、および使用される外部FETによって変化する。

Note 4:LTC3831EGNは $0^\circ\text{C} \sim 85^\circ\text{C}$ の温度範囲で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 85^\circ\text{C}$ の動作温度範囲での仕様は設計、特性評価および統計学的なプロセス・コントロールとの関連で確認されている。LTC3831IGNは $-40^\circ\text{C} \sim 85^\circ\text{C}$ の全温度範囲で性能仕様に適合することが保証されている。

Note 5:立上り時間と立下り時間は10%と90%のレベルを使用して測定する。デューティサイクルとオーバラップしない時間は50%レベルを使用して測定する。

Note 6:設計によって保証されているが、テストされない。

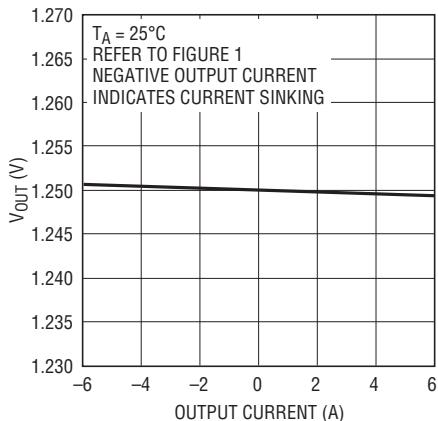
Note 7:TGが95%の最大デューティ・サイクルで動作し、電流制限保護回路がアクティブになるには、 PV_{CC1} は少なくとも 2.5V だけ V_{CC} より高くなければならない。

Note 8:電流制限アンプは電流をシンクすることはできるが、ソースすることはできない。通常(電流制限されない)動作では、出力電流はゼロになる。

Note 9:このデバイスには短時間の過負荷状態のあいだデバイスを保護するための過熱保護機能が備わっている。過熱保護機能がアクティブなとき接合部温度は 125°C を超える。規定された最高動作接合部温度を超えた動作が継続すると、デバイスの信頼性を損なうおそれがある。

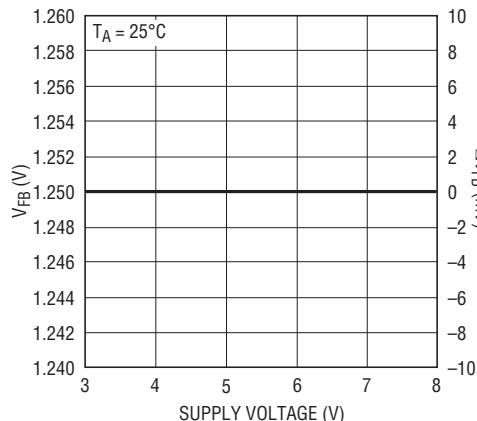
標準的性能特性

ロード・レギュレーション



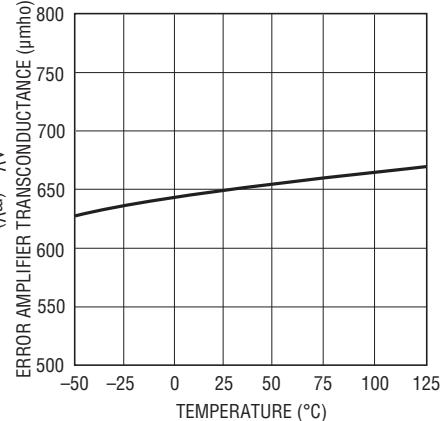
3831 G02

ライン・レギュレーション



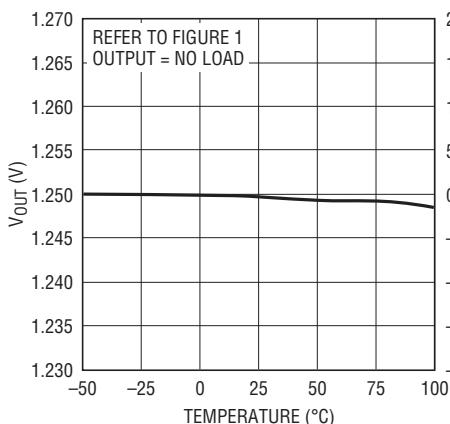
3831 G03

誤差アンプのトランスコンダクタンスと温度



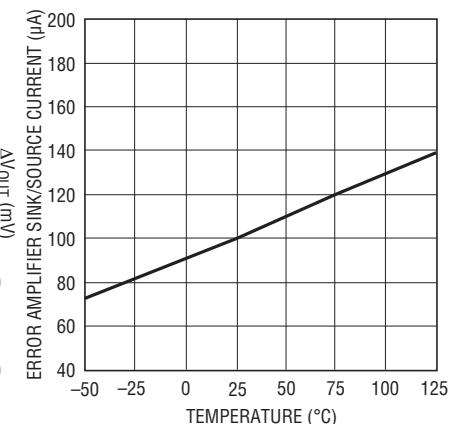
3831 G05

出力の温度ドリフト



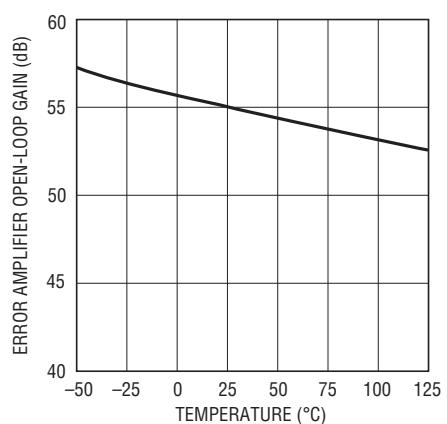
3831 G04

誤差アンプのシンク電流/ソース電流と温度



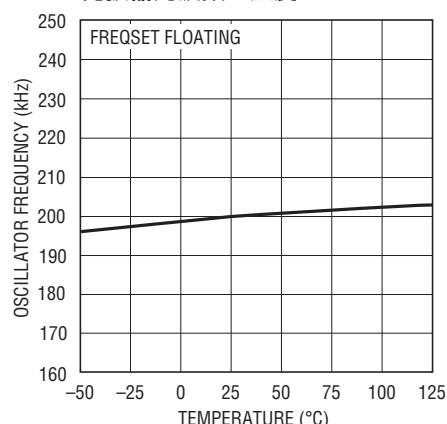
3831 G06

誤差アンプの開ループ利得と温度



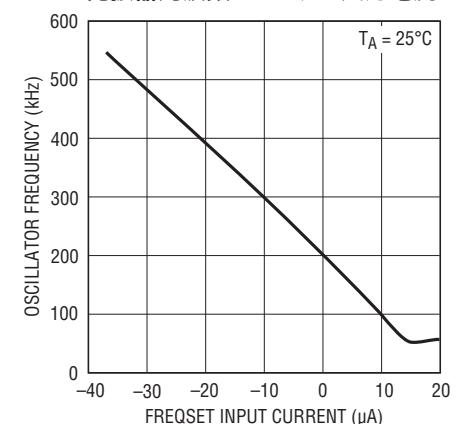
3831 G07

発振器周波数と温度



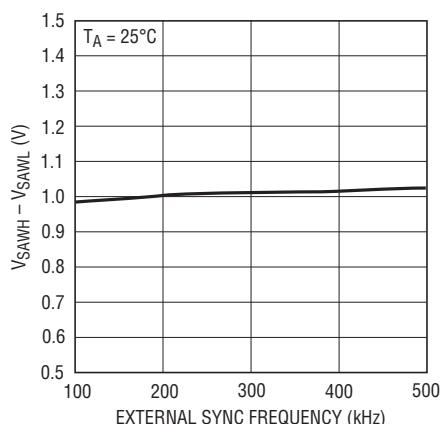
3831 G08

発振器周波数とFREQSET入力電流



3831 G09

発振器の($V_{SAWH} - V_{SAWL}$)と外部同期周波数

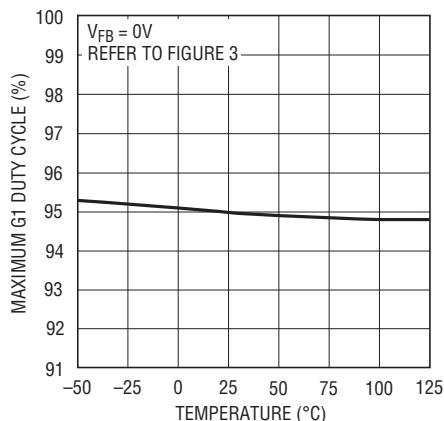


3831 G10

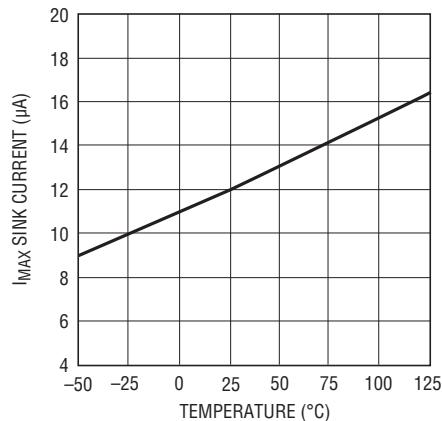
3831fb

標準的性能特性

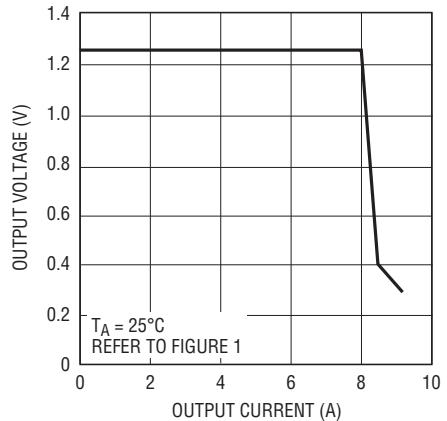
TGの最大デューティ・サイクルと
温度



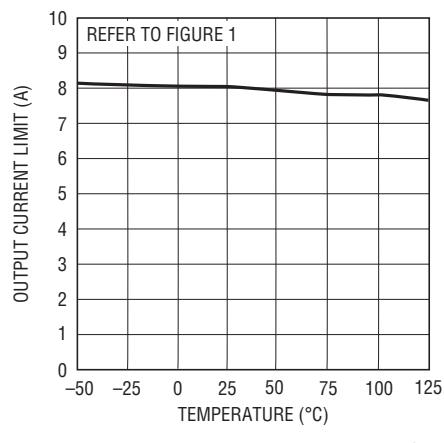
I_{MAX}シンク電流と温度



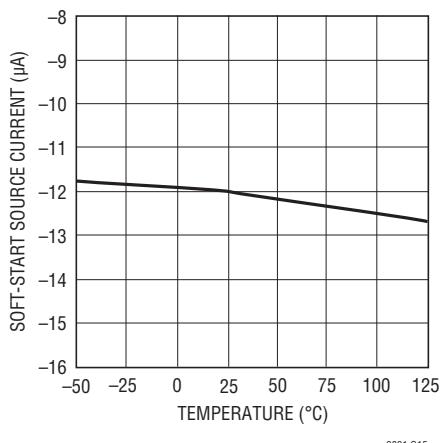
出力過電流保護



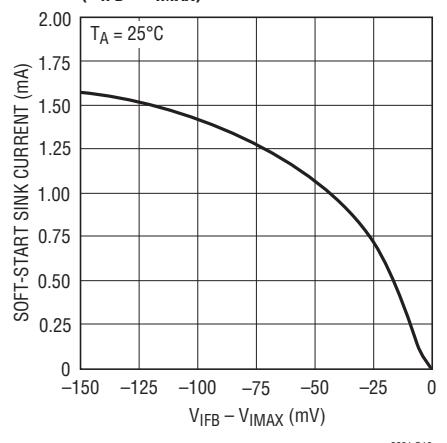
出力電流制限の
スレッショルドと温度



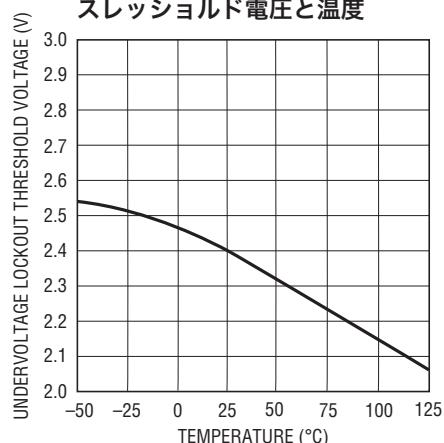
ソフトスタート・ソース電流と
温度



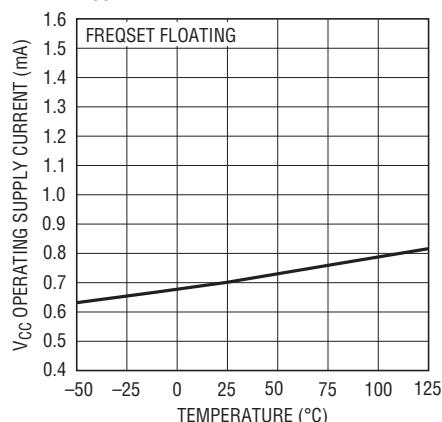
ソフトスタート・シンク電流と
(V_{IFB} - V_{IMAX})



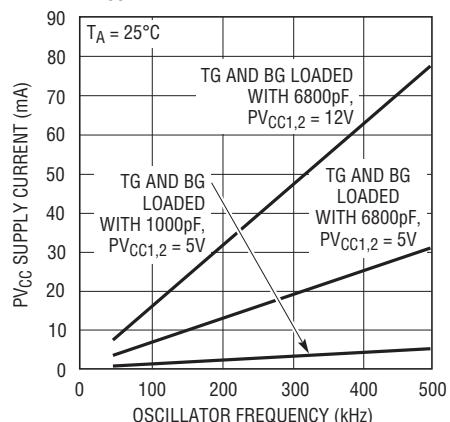
低電圧ロックアウト・
スレッショルド電圧と温度



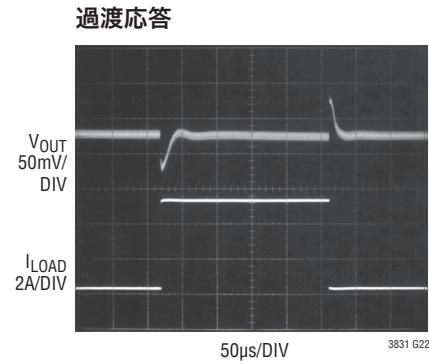
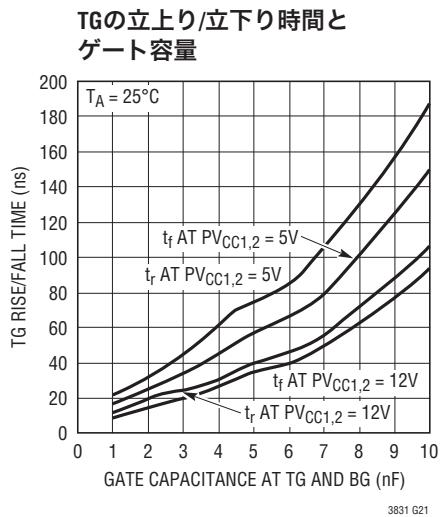
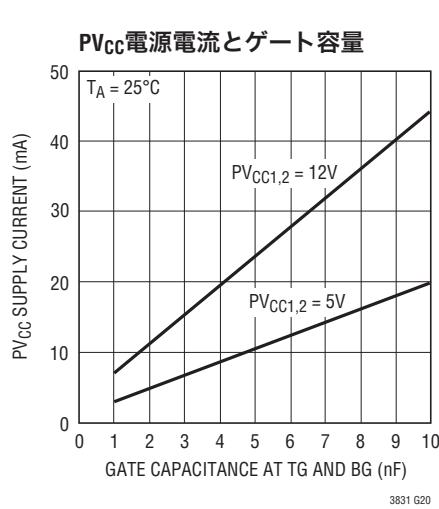
V_{CC}動作電源電流と温度



PV_{CC}電源電流と発振器周波数



標準的性能特性



ピン機能

TG(ピン1):トップ・ドライバ出力。このピンは上側のNチャネルMOSFET(Q1)のゲートに接続します。この出力はPGNDからPV_{CC1}まで振幅します。BGが“H”的とき、またはシャットダウン・モードのとき、このピンは“L”に留まります。

PV_{CC1}(ピン2):TGの電源入力。このピンは少なくともV_{IN} + V_{GS(ON)(Q1)}の電位に接続します。この電位は外部電源または上側MOSFETと下側MOSFETのあいだのスイッチング・ノードに接続された簡単なチャージポンプを使って発生することができます。

PGND(ピン3):パワー・グランド。両方のドライバともこのピンに戻ります。このピンは、Q2のソースにできるだけ近づけて、低インピーダンスのグランドに接続します。PCBのレイアウト手法の詳細については、「レイアウトの検討事項」のセクションを参照してください。

GND(ピン4):信号グランド。すべての低電力内部回路はこのピンに戻ります。グランド電流によるレギュレーション誤差を最小にするには、ちょうどLTC3831のところでGNDをPGNDに接続します。

R⁻、R⁺(ピン5、7):これら2つのピンは誤差アンプの内部レシオメトリック・リファレンスを発生する内部抵抗分割器に接続されています。リファレンス電圧は0.5 • (V_{R⁺} - V_{R⁻})に設定されています。

FB(ピン6):帰還電圧。FBは安定化された出力電圧を直接または外部抵抗分割器を通して検出します。FBピンは閉ループ状態でレシオメトリック・リファレンスにサーボ制御されます。LTC3831は1.1Vの最小V_{FB}および(V_{CC} - 1.75V)の最大V_{FB}で動作することができます。

SHDN(ピン8):シャットダウン。SHDNを100μs以上TTL互換の“L”レベルにすると、LTC3831はシャットダウン・モードになります。シャットダウンでは、TGとBGが“L”になり、すべての内部回路はディスエーブルされ、消費電流は最大10μAに低下します。SHDNをTTL互換の“H”レベルにすると、デバイスは通常動作が可能です。このピンは外部クロック入力としても機能し、内部発振器を外部クロックに同期させます。

SS(ピン9):ソフトスタート。このピンを外部コンデンサ(C_{SS})に接続してソフトスタート機能を実現します。LTC3831が電流制限状態になると、C_{SS}が放電してデューティ・サイクルを下げます。電源立ち上げ時に、Q1を流れる電流が電流制限レベルを超えないように、C_{SS}を選択する必要があります。

COMP(ピン10):外部補償。このピンは内部で誤差アンプの出力とPWMコンパレータの入力に接続されています。このピンにRC+Cネットワークを使って帰還ループを補償し、最適過渡応答を実現します。

ピン機能

FREQSET (ピン11): 周波数設定。このピンを使って内部発振器の自走周波数を調整します。このピンをフロートさせると、発振器は約200kHzで発振します。FREQSETからグランドに抵抗を接続すると、発振器の速度が上がります。V_{CC}に抵抗を接続すると、速度が下がります。

I_{MAX} (ピン12): 電流制限のスレッショルドの設定。I_{MAX}は内部電流制限コンパレータのスレッショルドを設定します。TGがオンした状態でI_{FB}がI_{MAX}より下に下がると、LTC3831は電流制限状態になります。I_{MAX}にはGNDへの内部12μAプルダウンが備わっています。外部抵抗を介して、このピンをQ1のドレインのところで主V_{IN}電源に接続し、電流制限のスレッショルドを設定します。この抵抗の両端に0.1μFのデカップリング・コンデンサを接続して、スイッチング・ノイズを除きます。

I_{FB} (ピン13): 電流制限センス。このピンを、1kの抵抗を介して、Q1のソースとQ2のドレインのところでスイッチング・ノードに接続します。電圧トランジエントによるI_{FB}

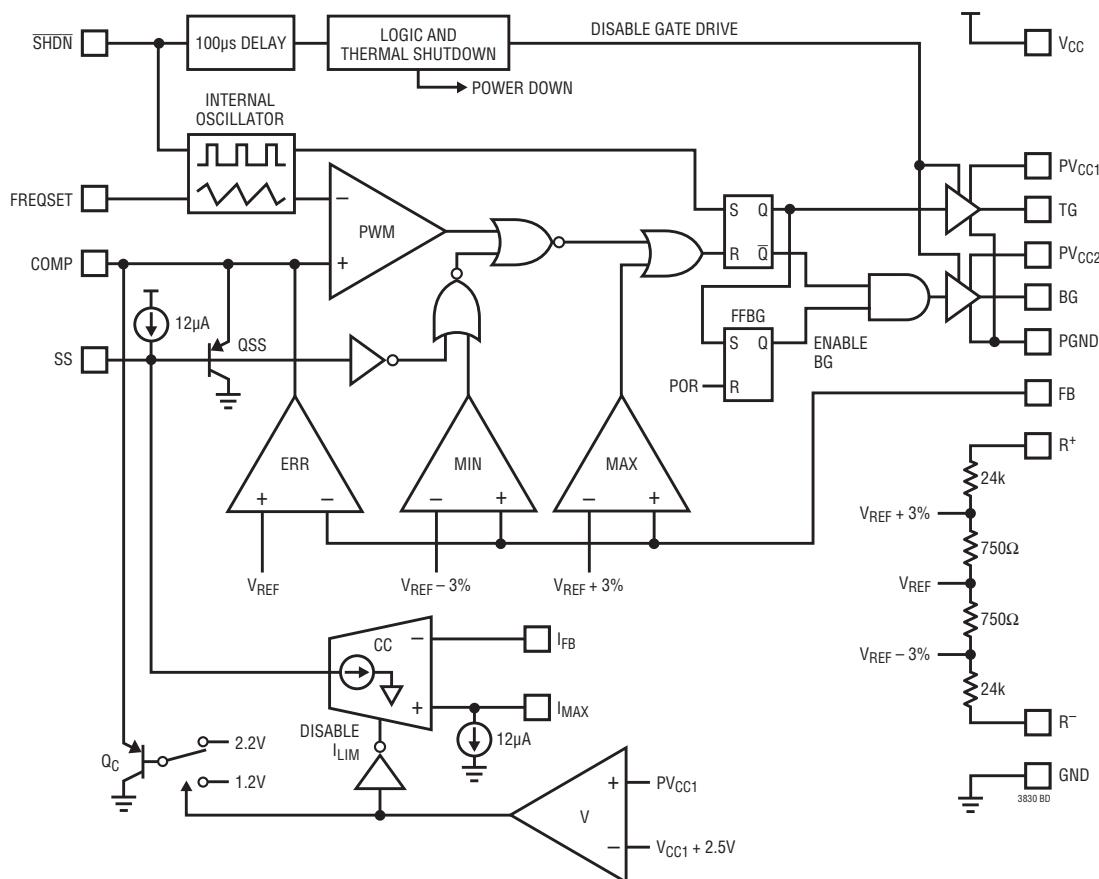
への損傷を防ぐには1kの抵抗が必要です。このピンは上側のNチャネルMOSFET(Q1)の両端の電圧降下を検出するのに使われます。

V_{CC} (ピン14): 電源入力。すべての低電力内部回路はこのピンから電源電流を得ます。GNDとの間に4.7μFのバイパス・コンデンサが必要です。

PV_{CC2} (ピン15): BGへの電源入力。このピンは高電力の主電源に接続します。

BG (ピン16): ボトム・ドライバ出力。このピンは下側のNチャネルMOSFET(Q2)のゲートに接続します。この出力はPGNDからPV_{CC2}まで振幅します。TGが“H”的とき、またはシャットダウン・モードのとき、このピンは“L”に留まります。ソフトスタート・サイクルのあいだ出力のアンダーシュートを防ぐため、TGが最初に“H”になるまでBGは“L”に保たれます(ブロック図のFFBG)。

ブロック図



テスト回路

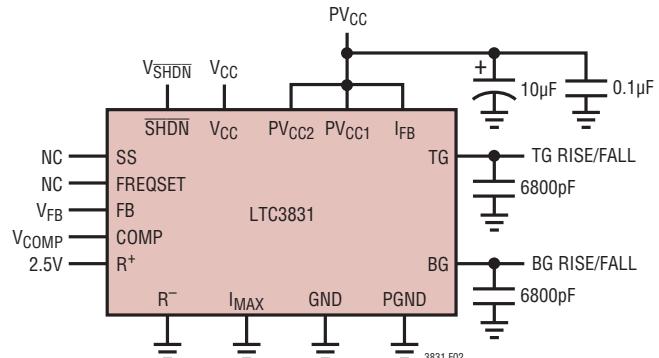


図2

アプリケーション情報

概要

LTC3831は電圧モード帰還の同期式スイッチング・レギュレータ・コントローラで(ブロック図参照)、高電力ないし中程度の電力のDDRメモリの終端に使うように設計されています。このデバイスには、PWMジェネレータ、レシオメトリック・リファレンス、2つの高電力MOSFETゲート・ドライバ、および完全なスイッチング・レギュレータ回路を構成するのに必要なすべての帰還回路と制御回路が内蔵されています。PWMループは公称200kHzで動作します。

LTC3831はR⁺ピンとR⁻ピンのあいだに接続された外部電圧の1/2をトラッキングする出力電圧を発生するように設計されています。LTC3831を使って、SSTL_2のようなインターフェースの終端電圧(V_{TT})を発生することができます(この場合、V_{TT}はインターフェース電源電圧(V_{DDQ})に比例します)。SSTL_2インターフェース規格では、ノイズ耐性を上げるために、V_{TT}がインターフェースの電源電圧をトラッキングすることが要求されています。インターフェース終端電圧を供給するのにLTC3831を使用すると、バス・トランジエントのあいだ終端抵抗を通して大きな電流をソースおよびシンクすることができます。

LTC3831には電流検出素子として上側の外部Nチャネル・パワーMOSFETを使う電流制限センス回路が内蔵されているので、外部センス抵抗が不要です。ソフトスタート機能も内蔵されており、それを動作させるには1個の外部コンデンサだけが必要です。さらに、可変発振器が備わっており、自走させることもできるし、100kHz～500kHzの周波数の外部信号に同期させることもできるので、外付け部品の選択の柔軟性が増します。

動作原理

主帰還ループ

LTC3831はFBピンを介して回路の出力電圧を検知し、この電圧を内部のトランスコンダクタンス誤差アンプ(ERR)にフィードバックします。誤差アンプは出力電圧を内部のレシオメトリック・リファレンスV_{REF}と比較し、誤差信号をPWMコンパレータに出力します。V_{REF}は内部抵抗分割器を使ってR⁺ピンとR⁻ピンのあいだの電圧差に0.5を掛けた値に設定されます。

この誤差信号は(内部発振器からの)固定周波数のランプ波形と比較され、パルス幅変調された信号を発生させます。このPWM信号は、TGピンとBGピンを介して、外部MOSFETをドライブします。その結果生じるこま切れにされた波形は(ループを閉じる)L_OとC_{OUT}でフィルタ処理されます。ループ補償は、誤差アンプの出力ノードであるCOMPピンに接続した外部補償回路によって実現されます。

MIN、MAX帰還ループ

誤差アンプの応答が十分高速ではない状況では、帰還ループに置かれた追加の2個のコンパレータにより、出力電圧が高速で補正されます。MINは帰還信号をV_{REF}より3%低い電圧と比較します。信号がコンパレータのスレッショルドより低いと、MINコンパレータは誤差アンプをオーバーライドして、ループを最大デューティ・サイクル(>91%)に強制します。

アプリケーション情報

同様に、帰還信号がV_{REF}より3%高い電圧より高いと、MAXコンパレータは出力を0%デューティ・サイクルに強制します。これら2つのコンパレータがノイズによってトリガするのを防ぐため、MINコンパレータとMAXコンパレータの応答時間は意図的に2~3マイクロ秒だけ遅らせてあります。これら2つのコンパレータは出力負荷電流の高速トランジメントによる極端な出力の乱れを防ぐのに役立つとともに、主帰還ループの安定性のための最適補償を可能にします。

サーマル・シャットダウン

LTC3831は過熱保護回路を備えており、この回路が起動すると両方のゲート・ドライバをディスエーブルします。デバイスの接合部温度が150°Cに達すると、TGとBGの両方が“L”に引き下げられます。TGとBGは接合部温度が125°Cより下に下がるまで“L”に保たれ、その後、デバイスは通常動作を再開します。

ソフトスタートと電流制限

LTC3831にはソフトスタート回路が内蔵されており、起動と電流制限に使用されます。SSピンからGNDに外部コンデンサ(C_{SS})を接続する必要があります。このコンデンサの値は必要なソフトスタート時間によって決まります。C_{SS}コンデンサを充電するために12μAの電流ソースが内蔵されています。起動時、COMPピンはSSピンの電圧よりダイオードの電圧降下分(ブロック図のQ_{SS}のベース・エミッタ接合)だけ高い電位にクランプされます。これにより、誤差アンプがループを最大デューティ・サイクルに強制することが防がれます。LTC3831は、SSピンが0.6V(V_{COMP}が約1.2V)を超えると、低いデューティ・サイクルで動作します。SSが上昇を続けるにつれ、Q_{SS}はオフし、誤差アンプが後を引き継いで出力を安定化します。MINコンパレータがソフトスタート機能をオーバーライドしないように、MINコンパレータはソフトスタート時にはディスエーブルされます。

LTC3831にはさらに別の帰還ループが備わっており、電流制限時の動作を制御します。電流コンパレータ(CC)は、TGの各立下りエッジの直前にI_{FB}ピンのところで測定された上側の外部MOSFET(Q1)の両端の電圧降下をサンプル&ホールドします。CCはI_{FB}の電圧をI_{MAX}ピンの電圧と比較します。ピーク電流が上昇するにつれ、Q1両端で測定された電圧はQ1のR_{DS(ON)}両端の電圧降下によって増加します。I_{FB}の電圧がI_{MAX}より下に下がって、Q1のドレイン電流が最大レベルを超したことを示すと、CCはC_{SS}から

電流を引出し始め、デューティ・サイクルを短縮して出力電流レベルを制御します。CCコンパレータはI_{FB}とI_{MAX}の電圧差に比例した電流をSSピンから引出します。わずかな過負荷状態では、SSピンは徐々に低下し、電流制限が有効になるまでに遅延が生じます。非常に短い軽度の過負荷では出力電圧は全く影響を受けないかもしれません。もっと大きな過負荷状態では、SSピンが定常状態に達し、出力は過負荷が解消するまで低い電圧に保たれます。重大な過負荷ではCCが大幅にオーバードライブされますので、短時間にSSを引き下げて出力部品の損傷を防ぐことができます。出力電流の測定にQ1のR_{DS(ON)}を使うと、電流制限回路には(そうでなければ必要となる)高価なディスクリートのセンス抵抗が不要になります。これにより、高電流経路内の部品の数を減らすことができます。

電流制限スレッショルドは、外部抵抗R_{IMAX}をI_{MAX}ピンから(Q1のドレインのところで)主V_{IN}電源に接続して設定することができます。R_{IMAX}の値は次式で定まります。

$$R_{IMAX} = (I_{MAX})(R_{DS(ON)Q1})/I_{MAX}$$

ここで、

$$I_{MAX} = I_{LOAD} + (I_{RIPPLE}/2)$$

I_{LOAD} = 最大負荷電流

I_{RIPPLE} = インダクタ・リップル電流

$$= \frac{(V_{IN} - V_{OUT})(V_{OUT})}{(f_{OSC})(L_0)(V_{IN})}$$

f_{OSC} = LTC3831の発振器周波数 = 200kHz

L₀ = インダクタの値

R_{DS(ON)Q1} = I_{MAX}でのQ1のオン抵抗

I_{MAX} = I_{MAX}の内部12μAシンク電流

Q1のR_{DS(ON)}は通常温度とともに増加します。電流制限のスレッショルドを一定に保つため、I_{MAX}の内部12μAシンク電流は正の温度係数をもつように設計されており、R_{DS(ON)Q1}の温度係数の1次補正を与えます。

電流制限回路が適切に動作して、十分精確な電流制限スレッショルドが得られるように、I_{MAX}ピンとI_{FB}ピンはQ1のドレイン・ピンとソース・ピンのところでケルビン検出する必要があります。

アプリケーション情報

さらに、 $0.1\mu\text{F}$ のデカップリング・コンデンサを R_{IMAX} の両端に接続して、スイッチング・ノイズを除きます。そうしないと、Q1のソースのノイズ・スパイクやリンギングにより、実際の電流制限が所期の電流制限設定ポイントより大きくなることがあります。スイッチング・ノイズと $R_{\text{DS(ON)}}$ の変化により、実際の電流制限トリップ・ポイントはそれほど精確ではありません。電流制限回路はフォールト状態での電源回路への損傷を防ぐことを主目的にしています。制限回路が作動し始める精確な電流レベルは、Q1の $R_{\text{DS(ON)}}$ のばらつきによってユニットごとに変化します。一般に、 $R_{\text{DS(ON)}}$ は $\pm 40\%$ 変化し、LTC3831の I_{MAX} 電流の変化は $\pm 25\%$ なので、電流制限のスレッショルドは $\pm 65\%$ 変化することがあります。

MOSFETに印加された V_{GS} が低いと $R_{\text{DS(ON)}}$ は大きくなります。これは、 P_{VCC1} がランプアップしていくパワーアップ時に生じます。大きな $R_{\text{DS(ON)}}$ によって電流制限が起動するのを防ぐため、LTC3831は P_{VCC1} が V_{CC} より 2.5V 以上高くないと電流制限回路をディスエーブルします。電流制限回路の適切な動作を保証するには、 P_{VCC1} はTGが“H”的とき V_{CC} より少なくとも 2.5V 高くなければなりません。TGが“L”的ときは P_{VCC1} を低くして、外部のチャージポンプを使って P_{VCC1} に電力を供給できるようにすることができます。

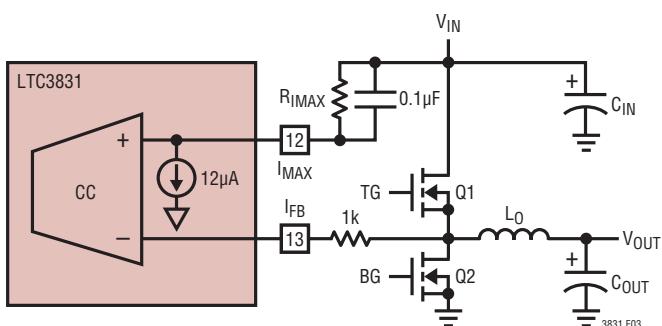


図3. 電流制限の設定

発振器周波数

LTC3831は、標準 200kHz で自走する電流制御発振器を内蔵しています。強制的にREQSETピンに電流を流し込む、または同ピンから電流を引き出すことにより、発振器の周波数を調節することができます。このピンをフロートさせると、発振器は約 200kHz で発振します。REQSETピンに流し込む、または同ピンから引き出す $1\mu\text{A}$ の追加電流ごとに周波数が 10kHz だけ増減します。このピンは内部で 1.265V にサーボ制御されており、 $50\text{k}\Omega$ の抵抗を

REQSETからグランドに接続すると、このピンから強制的に $25\mu\text{A}$ を流すので、内部発振器は約 450kHz で発振します。外部から $10\mu\text{A}$ の電流をREQSETに強制的に流し込むと、内部周波数は 100kHz に下がります。内部クランプにより、発振器が約 50kHz より低速で動作することはありません。REQSETを V_{CC} に接続すると、デバイスは強制的にこの最小速度で動作します。

シャットダウン

LTC3831には低電力シャットダウン・モードが備わっており、SHDNピンのロジック・レベルでコントロールされます。SHDNを“H”レベルにすると、デバイスは通常どおりに動作します。SHDNを $100\mu\text{s}$ 以上“L”レベルにすると、LTC3831はシャットダウン・モードになります。このモードでは、すべての内部スイッチングが停止し、COMPピンとSSピンがグランドに引き下げられ、Q1とQ2はオフします。LTC3831の消費電流は $10\mu\text{A}$ 以下に減少しますが、外部MOSFETのオフ状態の洩れ電流のため(特に高い温度で)全 V_{IN} 電流はいくらか多くなるかもしれません。SHDNが“H”に戻ると、LTC3831はソフトスタート・サイクルを再び実行し、通常動作が再開されます。

外部クロックへの同期

LTC3831のSHDNピンは、同期クロックを必要とするアプリケーションのための外部クロック入力の機能を兼ねています。SHDNピンで負方向の遷移が検出されると、内部回路がLTC3831を外部同期モードに強制します。このモードでは、SHDNピンのすべての負方向の遷移により内部発振器がリセットされ、ランプ信号が“L”に引き下げられます。このため、LTC3831の内部発振器は外部クロック周波数にロックするよう強制されます。

LTC3831の内部発振器は 100kHz ～ 500kHz の範囲で外部同期が可能です。 300kHz を超す周波数では、立上り時間/立下り時間および伝播遅延がスイッチ・サイクルの大きな割合を占めるので、実現可能な最大デューティ・サイクルが減少することがあります。このクロック信号の“L”的時間は $100\mu\text{s}$ を超えてはいけません。そうでないと、LTC3831はシャットダウン・モードに入ります。

外部同期機能の動作を図4に示します。SHDNピンの負方向の遷移により、内部ランプ信号が“L”に強制され、新にPWMサイクルが開始されます。外部クロック周波数が高くなるにつれ、ランプ振幅が減少することに注意してください。

アプリケーション情報

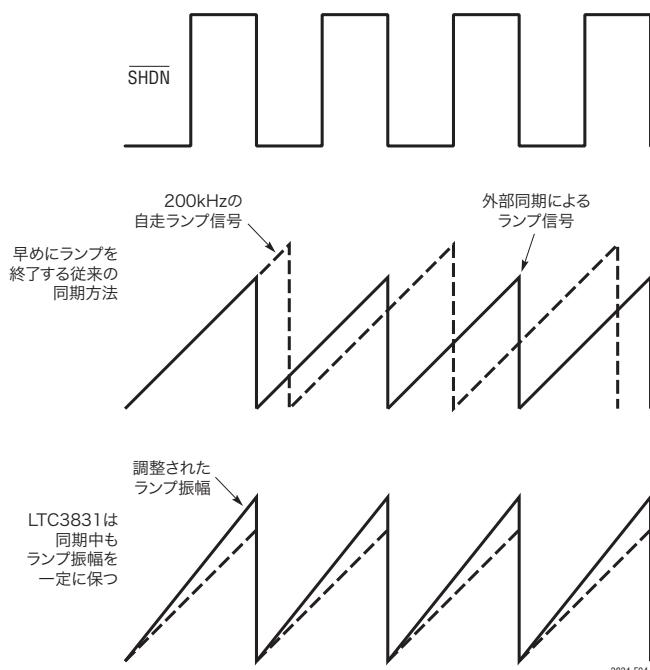


図4. 外部同期動作

このランプ振幅の減少の影響で、コントローラの帰還ループの開ループ利得が増加します。その結果、ループのクロスオーバ周波数が増加し、位相マージンが十分でないと帰還ループが不安定になることがあります。

この問題を克服するために、LTC3831はランプ信号のピーク電圧をモニタして、発振器の充電電流を調節し、ランプのピークを一定に保ちます。

入力電源に関する検討事項/チャージポンプ

LTC3831を動作させるには4つの電源電圧が必要です。主電源入力の V_{IN} 、MOSFETのゲート・ドライブ用の PV_{CC1} と PV_{CC2} 、およびLTC3831の内部回路用のクリーンで低リップルの V_{CC} です(図5)。

多くのアプリケーションでは、 V_{IN} からRCフィルタを通して V_{CC} に電力を供給することができます。この電源は3Vまで低くともかまいません。消費電流(標準800 μ A)が小さいので、比較的大きなフィルタ抵抗と、それに応じて小さなフィルタ・コンデンサを使用することができます。通常は100 Ω と4.7 μ Fで V_{CC} の適切なフィルタリングが実現できます。最高の性能を得るには、4.7 μ Fのバイパス・コンデンサをできるだけLTC3831の V_{CC} ピンに近づけて接続します。

トップNチャネルMOSFET(Q1)のゲート・ドライブは PV_{CC1} から供給されます。効率的に動作させるには、この電源は少なくともパワーMOSFETの $V_{GS(ON)}$ だけ V_{IN} (主電源入力)より高くする必要があります。内部のレベル・シフタにより、 PV_{CC1} は V_{CC} および V_{IN} より高い電圧(最大14V)で動作することができます。この高い電圧は別の電源を使って供給することができます。または、チャージポンプを使って発生することができます。

ボトムMOSFET(Q2)のゲート・ドライブは PV_{CC2} を通して与えられます。この電源はパワーMOSFETの $V_{GS(ON)}$ より高いことだけが効率的な動作のために必要です。 PV_{CC2} は PV_{CC1} のための電源/チャージポンプからドライブすることもできます。または、効率を改善するためにもっと電圧の低い電源に接続することもできます。

Q1に2 V_{IN} のゲート・ドライブを供給するのに使うことができるダブリング・チャージポンプ回路を図6に示します。 V_{IN} から PV_{CC1} に接続したショットキー・ダイオード、および PV_{CC1} からQ2のドレインのスイッチング・ノードに接続した0.1 μ Fコンデンサによってチャージポンプが構成されます。

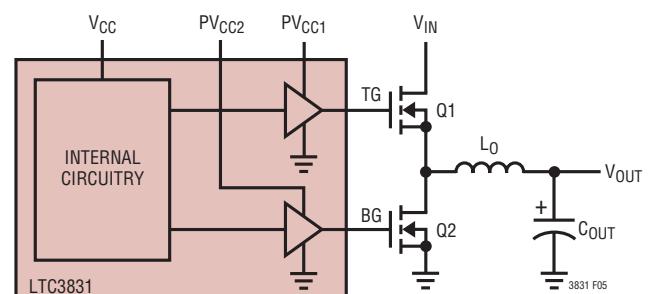


図5. 電源入力

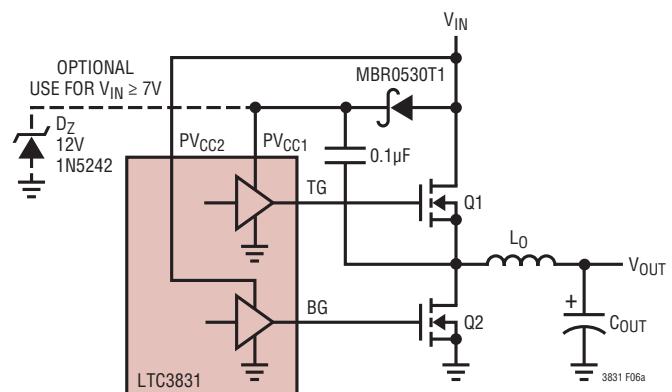


図6. ダブリング・チャージポンプ

アプリケーション情報

この回路はQ1がオンのとき $2V_{IN}-V_F$ をPV_{CC1}に供給し、Q1がオフのとき $V_{IN}-V_F$ を供給します。ここで、 V_F はショットキー・ダイオードの順方向電圧です。Q2のドレインのところのリングングはPV_{CC1}に $2V_{IN}$ を超すトランジエントを生じることがあります。 V_{IN} が7Vより高い場合、12Vのツエナー・ダイオードをPV_{CC1}からPGNDに接続して、トランジエントによるPV_{CC1}の回路またはQ1のゲートの損傷を防ぎます。

低電圧の V_{IN} 電源を使うアプリケーションの場合、図7に示されているトリプリング・チャージポンプ回路を使って、 $2V_{IN}$ と $3V_{IN}$ のゲート・ドライブをそれぞれトップとボトムの外部MOSFETに供給することができます。この回路はQ1がオンのとき $3V_{IN}-3V_F$ をPV_{CC1}に供給し、 $2V_{IN}-2V_F$ をPV_{CC2}に供給します。ここで、 V_F はショットキー・ダイオードの順方向電圧です。起動時にダイオード両端の順方向電圧降下を最小に抑えるため、回路にはショットキー・ダイオードを使う必要があります。トリプリング・チャージポンプ回路はQ2のドレインのところのリングングを整流して、PV_{CC1}に $3V_{IN}$ を超す電圧を供給することができます。12Vのツエナー・ダイオードをPV_{CC1}からPGNDに接続して、トランジエントによるPV_{CC1}の回路またはQ1のゲートの損傷を防ぎます。

PV_{CC1}のチャージポンプ・コンデンサは、BGピンが“H”になります。スイッチ・ノードがQ2によって“L”に引き下げられるとリフレッシュされます。LTC3831が最大デューティ・サイクル(標準で95%)で動作すると、BGのオン時間が短くなります。これは、入力電源がソフトスタート・コンデンサよりゆっくり立ち上がるか、または入力電圧が負荷のトランジエントにより垂下すると生じことがあります。BGのオン時間が非常に短くなつてスイッチ・ノードが完全にグランドまで引き下げられないと、チャージポンプの電圧が消滅するか、起動せず、外部MOSFET(Q1)で過度の電力消費が生じます。この状態になる可能性が高くなるのは、V_{CC}電圧が低く、スイッチング周波数が高く、さらに、BGとスイッチ・ノードのスルーレートを遅くする大きな外部MOSFETが使われている場合です。

LTC3831は、TGが“H”的ときのPV_{CC1}の電圧を検出して、この問題を克服しています。PV_{CC1}がV_{CC}より2.5V以上高くないと、COMPピンを1.8Vにクランプすることにより、TGの最大デューティ・サイクルは70%に抑えられます(ロック図のQ_C)。これによりBGのオン時間が長くなり、

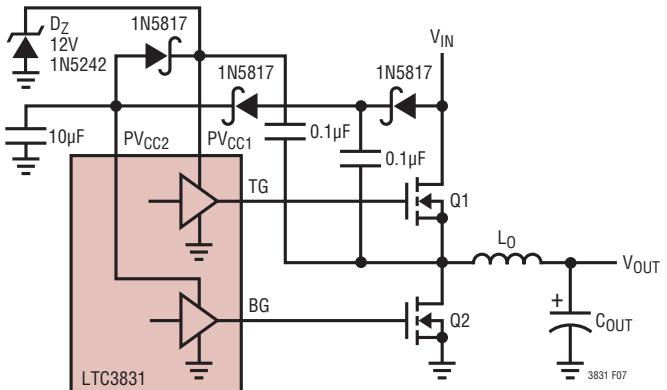


図7. トリプリング・チャージポンプ

チャージポンプ・コンデンサのリフレッシュが可能になります。

PV_{CC1}に電力を供給するのに外部電源を使用するアプリケーションの場合、正常な動作を保証するには、この電源も少なくとも2.5VだけV_{CC}より高くする必要があります。

レシオメトリック・リファレンス入力の接続

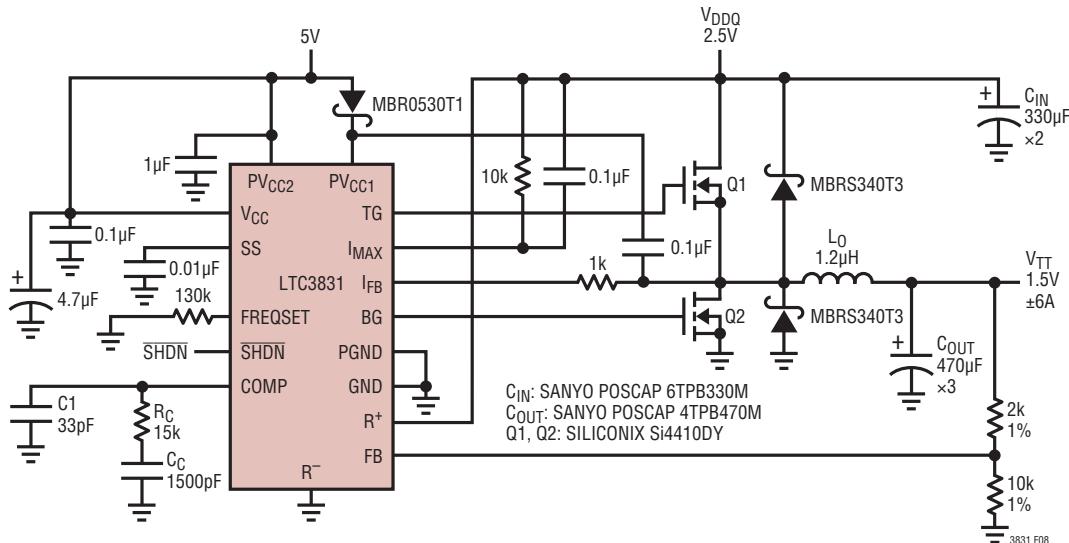
LTC3831は内部抵抗分割器を使ってレシオメトリック・リファレンス(V_{REF})を得ています。抵抗分割器の上端と下端はそれぞれR⁺ピンとR⁻ピンに接続されています。このため、出力電圧はR⁺とR⁻の差動電圧の比でトラッキングすることができます。

LTC3831は1.1Vの最小V_{FB}および(V_{CC}-1.75V)の最大V_{FB}で動作することができます。R⁻がGNDに接続されていると、VR⁺入力の範囲は2.2V~(2•V_{CC}-3.5V)となります。VR⁺が許容入力電圧より高い場合、V_{CC}電圧を上げて入力範囲を高くします。

図1に示されているような標準的DDRメモリ終端アプリケーションでは、R⁺はV_{DDQ}(インターフェースの電源電圧)に接続され、R⁻はGNDに接続されます。V_{TT}の出力電圧はFBピンに接続されますので、V_{TT} = 0.5 • V_{DDQ}となります。

0.5より大きな比が望まれる場合、V_{TT}とFBピンに接続された外部抵抗分割器を使って実現することができます。0.6 • V_{DDQ}のV_{TT}を発生するアプリケーションを図8に示します。

アプリケーション情報

図8. $V_{TT} = 0.6 \cdot V_{DDQ}$ の標準的アプリケーション

パワーMOSFET

ほとんどのLTC3831の回路には2個のNチャネル・パワーMOSFETが必要です。これらは主にスレッショルド電圧とオン抵抗を考慮して選択します。高効率の設計では熱放散は派生的な問題とされがちです。必要なMOSFETのスレッショルドは、利用できる電源電圧や、ゲート・ドライブのチャージポンプの方式の複雑さに基づいて決定します。PVCC1とPVCC2に電力を供給するのに12Vの補助電源を利用できる3.3V入力のデザインでは、 $R_{DS(ON)}$ が $V_{GS} = 5V$ または6Vで規定されている標準的MOSFETを使って良好な結果を得ることができます。この電源から供給される電流は使用されるMOSFETおよびLTC3831の動作周波数に依存して変化しますが、一般に50mA未満です。

5V以下の V_{IN} 電圧とダブリング/トリピングのチャージポンプを使ってPVCC1とPVCC2を発生するLTC3831アプリケーションでは、標準的パワーMOSFETを完全に導通状態にするのに十分なゲート・ドライブ電圧が供給されません。この状態では、MOSFETの実効 $R_{DS(ON)}$ が非常に高くなり、FET内の電力消費が増大し、効率が低下する可能性があります。電圧が5V以下のシステムでは、ロジック・レベルのFETを選択することを推奨します。ロジック・レベルのFETはダブリング/トリピングのチャージポンプを使って完全に導通状態にすることができ、最大効率で動作します。

MOSFETのスレッショルド電圧が選択された後、入力電圧、出力電圧、許容される消費電力、および最大出力電流に基づいて $R_{DS(ON)}$ を選択します。連続モードで動作しているLTC3831の標準的な回路では、平均インダクタ電流は出力負荷電流に等しくなります。この電流はQ1またはQ2のどちらかを通って流れ、電力消費はデューティ・サイクルに従って分割されます。

$$DC(Q1) = \frac{V_{OUT}}{V_{IN}}$$

$$DC(Q2) = 1 - \frac{V_{OUT}}{V_{IN}} = \frac{V_{IN} - V_{OUT}}{V_{IN}}$$

与えられた導通損失に必要な $R_{DS(ON)}$ は、 $P = I^2R$ の関係式を変形して計算することができます。

$$R_{DS(ON)Q1} = \frac{P_{MAX(Q1)}}{DC(Q1) \cdot (I_{LOAD})^2} = \frac{V_{IN} \cdot P_{MAX(Q1)}}{V_{OUT} \cdot (I_{LOAD})^2}$$

$$R_{DS(ON)Q2} = \frac{P_{MAX(Q2)}}{DC(Q2) \cdot (I_{LOAD})^2} = \frac{V_{IN} \cdot P_{MAX(Q2)}}{(V_{IN} - V_{OUT}) \cdot (I_{LOAD})^2}$$

P_{MAX} は主に必要な効率または許容される熱放散に基づいて計算します。

アプリケーション情報

2.5V入力で5A/1.25Vを出力するように設計された標準的な高効率回路は、最大負荷で各MOSFETに対して3%を超す効率低下を許容しないことがあります。この電流レベルで約90%の効率を仮定すると、P_{MAX}の値は次のようにになります。

$$(1.25V)(5A/0.9)(0.03) = 0.21W \text{ (各FETあたり)}$$

さらに、必要なR_{DS(ON)}は以下のようにになります。

$$R_{DS(ON)Q1} = \frac{(2.5V) \cdot (0.21W)}{(1.25V)(5A)^2} = 0.017\Omega$$

$$R_{DS(ON)Q2} = \frac{(2.5V) \cdot (0.21W)}{(2.5V - 1.25V)(5A)^2} = 0.017\Omega$$

必要なR_{DS(ON)}の値は大きなMOSFETを示唆していますが、電力消費はデバイスあたりわずか0.21W以下であることに注意してください。高効率アプリケーションでは、大きなTO-220パッケージやヒートシンクは必ずしも必要ありません。SiliconixのSi4410DYやInternational RectifierのIRF7413(両方ともSO-8)、またはSiliconixのSUD50N03-10(TO-252)やON SemiconductorのMTD20N03HDL(DPAK)は実装面積の小さな表面実装デバイスで、R_{DS(ON)}の値は5VのV_{GS}で0.03Ωであり、LTC3831の回路で問題なく動作します。R_{DS(ON)}の計算で大きなP_{MAX}の値を使うと、一般にMOSFETのコストと回路の効率が下がり、MOSFETのヒートシンクの必要性が増大します。

表1. LTC3831のアプリケーション向け推奨MOSFET

PARTS	R _{DS(ON)} AT 25°C (mΩ)	RATED CURRENT (A)	TYPICAL INPUT CAPACITANCE C _{ISS} (pF)	θ _{JC} (°C/W)	T _{JMAX} (°C)
Siliconix SUD50N03-10 TO-252	19	15 at 25°C 10 at 100°C	3200	1.8	175
Siliconix Si4410DY SO-8	20	10 at 25°C 8 at 70°C	2700		150
ON Semiconductor MTD20N03HDL D PAK	35	20 at 25°C 16 at 100°C	880	1.67	150
Fairchild FDS6670A SO-8	8	13 at 25°C	3200	25	150
Fairchild FDS6680 SO-8	10	11.5 at 25°C	2070	25	150
ON Semiconductor MTB75N03HDL DS PAK	9	75 at 25°C 59 at 100°C	4025	1	150
IR IRL3103S DD PAK	19	64 at 25°C 45 at 100°C	1600	1.4	175
IR IRLZ44 TO-220	28	50 at 25°C 36 at 100°C	3300	1	175
Fuji 2SK1388 TO-220	37	35 at 25°C	1750	2.08	150

注記: テストの条件および詳細情報については、製造元のデータシートを参照してください。

3831fb

アプリケーション情報

このアプリケーションでは、2μHのインダクタの立上り時間は0.57A/μsなので、5Aの負荷ステップに対する応答に8.8μsの遅延が生じます。8.8μsのあいだ、インダクタ電流と出力電流の差分は出力コンデンサによって補われます。このため、出力電圧が一時的に垂下します。この影響を小さく抑えるため、ほとんどのLTC3831の回路では、インダクタの値を通常1μH～5μHの範囲にします。性能を最適化するには、入力電圧と出力電圧の組み合わせや予想される負荷が異なると、異なったインダクタの値が必要になることがあります。

必要な値が分かったら、ピーク電流と効率の必要条件に基づいてインダクタのコアの種類を選択することができます。インダクタのピーク電流は、最大出力負荷電流にピーク・トゥ・ピークのインダクタ・リップル電流の半分を足したものに等しくなります。リップル電流は、インダクタ値、入力と出力の電圧および動作周波数によって設定されます。リップル電流はおよそ次のとおりです。

$$I_{\text{RIPPLE}} = \frac{(V_{\text{IN}} - V_{\text{OUT}}) \cdot (V_{\text{OUT}})}{f_{\text{OSC}} \cdot L_0 \cdot V_{\text{IN}}}$$

$$f_{\text{OSC}} = \text{LTC3831の発振器周波数} = 200\text{kHz}$$

$$L_0 = \text{インダクタの値}$$

2μHのインダクタを使った標準的な2.5Vから1.25Vへのアプリケーションに関してこの式を解くと、次の値が得られます。

$$\frac{(2.5V - 1.25V) \cdot 1.25V}{200\text{kHz} \cdot 2\mu\text{H} \cdot 2.5V} = 1.56A_{\text{P-P}}$$

5A負荷に対するピーク・インダクタ電流は次のようにになります。

$$5A + (1.56A/2) = 5.78A$$

リップル電流は一般に出力電流の10%～40%にします。インダクタは、飽和することなく、このピーク電流に耐えることができなければならず、巻線の銅抵抗はできるだけ小さくして、抵抗による電力損失を最小に抑えます。電流制限機能を採用していない回路では、インダクタを流れる電流が、短絡またはフォールト状態で、この最大値を超して上昇する可能性があることに注意してください。インダクタは、この追加電流に耐えられるサイズのものにします。徐々に飽和する特性をもったインダクタが多くの場合最適です。

入力コンデンサと出力コンデンサ

標準的なLTC3831のデザインでは、入力コンデンサと出力コンデンサの両方に大きな負担がかかります。定常的な負荷での通常動作のあいだ、LTC3831のような降圧コンバータには入力電源からスイッチング周波数の方形波の電流が流れます。ピーク電流値は出力負荷電流にピーク・ピーク間のリップル電流の半分を足したものに等しくなります。この電流の大半は入力バイパス・コンデンサから供給されます。その結果、入力コンデンサを流れるRMS電流によってコンデンサが熱せられ、極端な場合にはコンデンサが短期間で故障します。RMS電流は50%のPWMデューティ・サイクルで最大になり、その値は $I_{\text{OUT}}/2$ に等しくなります。適切なリップル電流定格の低ESR入力コンデンサを使って、信頼性の高い動作を保証する必要があります。コンデンサの製造元のリップル電流定格は、多くの場合、定格温度でわずか2000時間(3ヶ月)の寿命時間によって規定されていることに注意してください。回路の有効寿命を延ばすには、入力コンデンサのリップル電流を製造元の仕様よりもディレーティングすることを推奨します。動作温度を下げることがコンデンサの寿命を延ばすのに最も効果があります。

定常状態の降圧コンバータの出力コンデンサには、入力コンデンサに比べてはるかに小さいリップル電流が流れます。ピーク・ピーク間電流はインダクタのリップル電流に等しく、通常は全負荷電流の10%～40%です。出力コンデンサの役目から、電力消費ではなくESRが特に重要です。出力負荷過渡のあいだ、LTC3831がインダクタ電流を新しい値に調節するまで、出力コンデンサが負荷の要求する追加の全負荷電流を供給する必要があります。出力コンデンサのESRにより、ESR値と負荷電流の変化分の積に等しい出力電圧のステップが生じます。5Aの負荷ステップで出力コンデンサのESRが0.05Ωだと、250mVの出力電圧のシフトが生じます。これは1.25V電源の出力電圧の20%になります。出力コンデンサのESRと出力負荷過渡応答のあいだには強い相関関係があるので、容量値ではなくESRに基づいて出力コンデンサを選択します。ESRが適当なコンデンサの容量値は、定常状態の出力リップルを制御するのに必要な値よりも通常大きくなります。

スイッチング電源向けに定格が定められている(三洋電機のMV-WXシリーズなどの)電解コンデンサで、指定されたリップル電流定格とESRを満たすものは、LTC3831のアプリケーションで問題なく使用することができます。

アプリケーション情報

三洋電機や他の製造元のOS-CON電解コンデンサはすぐれた性能を発揮し、電解コンデンサとしては非常に高い性能/サイズ比をもっています。表面実装のアプリケーションでは電解コンデンサまたは乾式タンタル・コンデンサのどちらでも使うことができます。タンタル・コンデンサはサージ・テストされていて、さらにスイッチング電源に使用するよう規定されていることが必要です。低成本の汎用タンタル・コンデンサは、スイッチング電源に使用すると寿命が非常に短くなり、最後は破裂することが知られています。使用可能な他のコンデンサには三洋電機のPOSCAPとパナソニックのSPシリーズがあります。

ESRを下げ、同時にリップル電流能力を上げる一般的な方法として、複数のコンデンサを並列に接続します。標準的なLTC3831のアプリケーションでは、5Aの入力リップル電流を示すことがあります。三洋電機のOS-CONコンデンサ(製品番号10SA220M(220μF/10V))は85°Cでの許容リップル電流が2.3Aです。(入力リップル電流に耐えるように)入力に3個並列接続すると上述の必要条件を満たします。同様に、三洋電機のPOSCAP4TPB470M(470μF/4V)コンデンサの最大ESR定格は0.04Ωです。3個並列接続すると出力コンデンサの正味ESRは0.013Ωに減少します。

帰還ループの補償

LTC3831の電圧帰還ループは、誤差アンプの出力ノードであるCOMPピンのところで補償されています。図9aに示されているように、帰還ループは一般にCOMPからGNDに接続されたRC+Cネットワークによって補償されます。

ループの安定性はインダクタ、出力コンデンサ、出力コンデンサのESR、誤差アンプのトランスコンダクタンス、および誤差アンプの補償ネットワークの各値によって影響を受けます。インダクタと出力コンデンサによって次の周波数に二重のポールが生じます。

$$f_{LC} = 1 / \left[2\pi \sqrt{(L_0)(C_{OUT})} \right]$$

出力コンデンサのESRと出力コンデンサの容量により、次の周波数にゼロが生じます。

$$f_{\text{ESR}} = 1 / [2\pi(\text{ESR})(C_{\text{OUT}})]$$

誤差アンプとともに使われている補償ネットワークは、全体の開ループ伝達関数の0dBクロスオーバ周波数で十分な位相マージンを与える必要があります。補償ネットワークのゼロとポールはそれぞれ以下のとおりです。

$$f_Z = 1/[2\pi(R_C)(C_C)]$$

$$f_P = 1/[2\pi(R_C)(C1)]$$

全体の伝達関数のボーデ図を図9bに示します。

周波数補償に数学的手法を使用することができますが、入力や出力のフィルタの複雑さの増大、コンデンサの未知のESR、および入力電圧や負荷電流の変化による動作

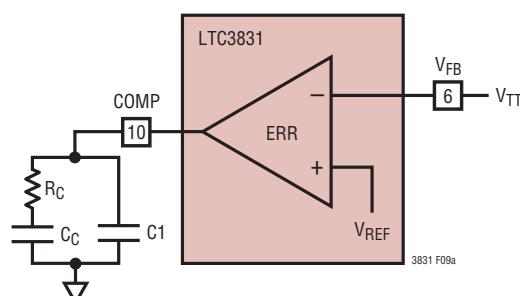


図9a. 補償ピンの接続方法

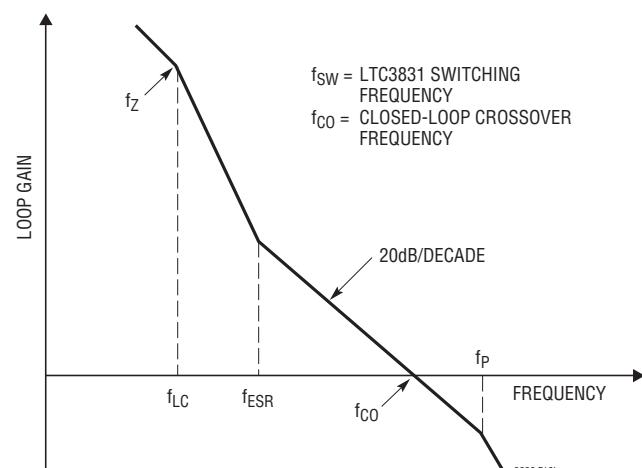


図9b LTC3831の全体の伝達関数のボーデ図

アプリケーション情報

点の大きな変化などのため、もっと実際的な経験的手法が必要です。実際的で方法として、負荷に過渡電流を注入し、RSネットワーク・ボックスを使って繰り返し調整しながら最終値を得るか、またはネットワーク・アナライザを使って実際のループのポールとゼロを見つけて最適ループ応答を得ることができます。

三洋電機の470μFのPOSCAP 4TPB470M出力コンデンサをベースにした2.5Vから1.25Vへのアプリケーションのための補償部品の推奨値を表2に示します。

三洋電機の1500μFのMV-WX出力コンデンサをベースにした2.5Vから1.25Vへのアプリケーションのための補償部品の推奨値を表3に示します。

表2. 三洋電機の470μFのPOSCAP 4TPB470M出力コンデンサを複数個並列に使った2.5Vから1.25Vへのアプリケーションの推奨補償ネットワーク

L1 (μH)	C _{OUT} (μF)	R _C (kΩ)	C _C (nF)	C1(pF)
1.2	1410	6.8	3.3	33
1.2	2820	15	3.3	33
1.2	4700	22	1.5	33
2.4	1410	15	10	33
2.4	2820	36	3.3	10
2.4	4700	47	4.7	10
4.7	1410	33	10	10
4.7	2820	68	22	10
4.7	4700	120	10	10

表3. 三洋電機の1500μFのMV-WX出力コンデンサを複数個並列に使った2.5Vから1.25Vへのアプリケーションの推奨補償ネットワーク

L1 (μH)	C _{OUT} (μF)	R _C (kΩ)	C _C (nF)	C1(pF)
1.2	4500	20	1.5	120
1.2	6000	27	1	82
1.2	9000	43	0.47	56
2.4	4500	51	1	56
2.4	6000	62	1	33
2.4	9000	82	0.47	27
4.7	4500	82	3.3	33
4.7	6000	100	1	15
4.7	9000	150	1	15

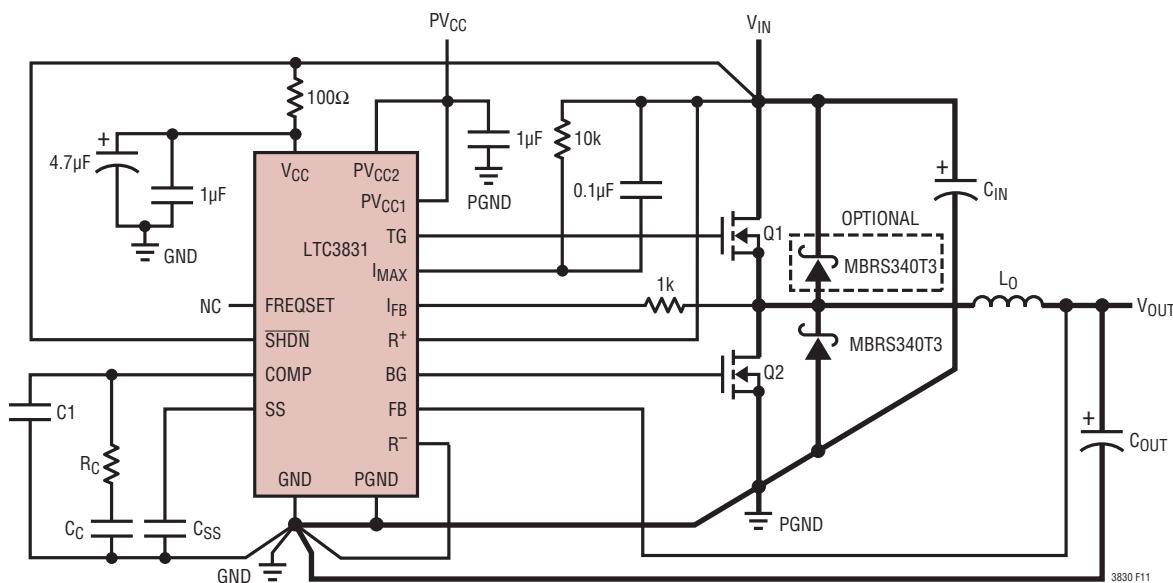


図10. レイアウトの検討箇所を示した標準的回路図

アプリケーション情報

レイアウトの検討事項

PCボードをレイアウトするときは以下のチェックリストを使用してLTC3831が正しく動作するようにします。これらの項目は図10のレイアウト図にも示してあります。太線は高電流経路を示しています。5A以上の電流レベルでは、PCボード自体の電流密度が重大な問題になることに注意してください。高電流の流れるトレースはできるだけ幅を広くします。たとえば、2オンスの銅で作られたPCBで5Aの電流を流すには0.15インチの最小トレース幅が必要になります。

1. 一般に、パワー・デバイスの位置からレイアウトを始めます。クリーンな電力供給経路が得られるように電力回路の方向を定めます。導体の幅をできるだけ大きくとり、長さをできるだけ短くします。電源経路が定まつたら、制御回路をレイアウトします。高電流経路の配線路を見つけるのと比べると、制御回路の相対的に細いトレースの経路を見つけるのははるかに簡単です。

2. GNDピンとPGNDピンはLTC3831のところで直接短絡します。こうすると、LTC3831内部のグランドの乱れを抑えて、グランド電位の差による内部回路動作の乱れを防ぎます。次に、この接続点をグランド・プレーンに一点接続します。できれば出力コンデンサの近くのような十分静かな場所に接続します。ただし、物理的制約があるため、これが常に実際的だとはかぎりません。この接続をするのに十分適した別の場所は、出力コンデンサとボトムMOSFET Q2のソース接続のあいだです。この一点接地は、Q2のソースと入力コンデンサのグランドのあいだに配置されたトレースには接続しないでください。この領域のグランド・プレーンは非常にノイズが多いからです。

3. 周波数補償とソフトスタートのための小信号用の抵抗とコンデンサはそれぞれのピンに近接して配置し、グランド端は個別のトレースを通して信号グランドに接続します。これらの部品はグランド・プレーンに接続しないでください。

4. V_{CC}、PV_{CC1}およびPV_{CC2}のデカプリング・コンデンサはできるだけLTC3831に近づけて配置します。V_{CC}、PV_{CC1}およびPV_{CC2}のところに示されている4.7μFと1μFのバイパス・コンデンサは、安定化性能の向上に役立ちます。

5. C_{IN}の(+)プレートは上側のMOSFET(Q1)のドレインにできるだけ近づけて接続します。V_{IN}とパワー・グランドのあいだに追加の1μFのセラミック・コンデンサを接続することを推奨します。

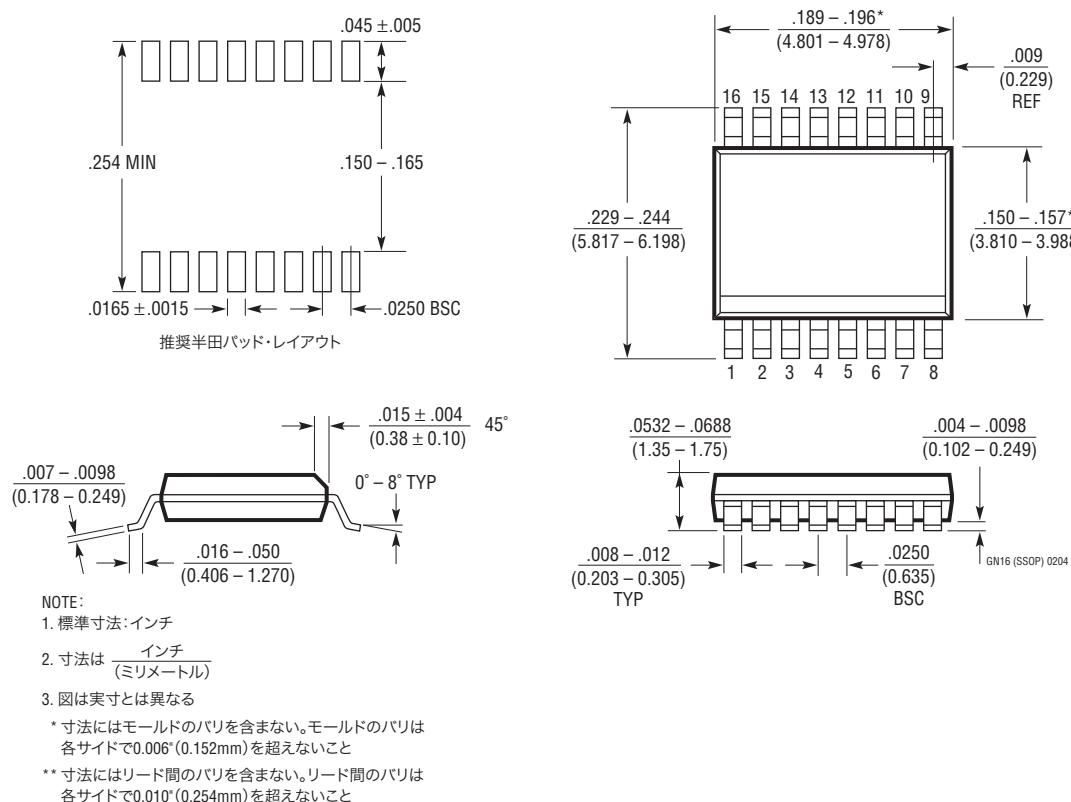
6. V_{FB}ピンはスイッチング・ノードからのピックアップ・ノイズに非常に敏感です。V_{FB}をインダクタのスイッチング信号との容量性結合から分離するように注意してください。

7. 標準的SSTLアプリケーションでは、R⁺ピンを(スイッチング・レギュレータの主電源でもある)V_{DDQ}に接続する場合、R⁺を高電流経路に沿って接続しないでください。R⁺はSSTLインターフェース電源の出力に接続します。R⁻はインターフェース電源のGNDに接続します。

8. Q1のドレイン・ピンとソース・ピンのところのケルビン検出のI_{MAX}とI_{FB}。

パッケージ寸法

GNパッケージ
16ピン・プラスチックSSOP(細型0.150インチ)
(Reference LTC DWG # 05-08-1641)



関連製品

製品番号	説明	注釈
LTC1530	高電力同期式スイッチング・レギュレータ・コントローラ	SO-8、電流制限付き、No RSENSE™
LTC1628製品群	デュアル高効率2フェーズ同期式降圧コントローラ	固定周波数、スタンバイ5Vと3.3VのLDO、3.5V \leq V _{IN} \leq 36V
LTC1702	デュアル高効率2フェーズ同期式降圧コントローラ	550kHz、25MHz GBW電圧モード、V _{IN} \leq 7V、No RSENSE
LTC1703	デュアル550kHz同期式2フェーズ・スイッチング・レギュレータ・コントローラ、Mobile VID付き	ポータブル・システム用Mobile VID付きLTC1702
LTC1705	デュアル550kHz同期式2フェーズ・スイッチング・レギュレータ・コントローラ、5ビットVIDおよびLDO付き	ポータブル・システムのコア、I/OおよびCLK用電源
LTC1709製品群	2フェーズ、5ビットDesktop VID付き同期式降圧コントローラ	電流モード、V _{IN} :最大36V、I _{OUT} :最大42A、多種VIDテーブル
LTC1736	同期式降圧コントローラ、5ビットMobile VIDコントロール付き	フォールト保護、パワーグッド機能、入力:3.5V~36V、電流モード
LTC1753	5ビットDesktop VIDでプログラム可能な同期式スイッチング・レギュレータ	内部5ビットDACを使って1.3V~3.5Vにプログラム可能な出力
LTC1778	広い動作範囲/降圧コントローラ、No RSENSE	V _{IN} :最大36V、電流モード、パワーグッド
LTC1873	5ビットDesktop VID付きデュアル同期式スイッチング・レギュレータ	1.3V~3.5Vのプログラム可能なコア出力およびI/O出力
LTC1929	2フェーズ、同期式高効率コンバータ、Mobile VID付き	電流モードによる正確な電流検出、V _{IN} :最大36V、I _{OUT} :最大40A
LTC3413	DDR/QDRメモリ終端用3Aモノリシック同期式レギュレータ	低R _{DSON} スイッチを内蔵:85mΩ、出力電流(シンクとソース):±3A、V _{OUT} = V _{REF} /2
LTC3713	低入力電圧、高電力、No RSENSE、同期式降圧コントローラ	最小V _{IN} :1.5V、標準ロジック・レベルNチャネルMOSFETを使用
LTC3778	広い動作範囲、No RSENSE降圧コントローラ	V _{IN} :最大36V、電流モード、パワーグッド、セラミックC _{OUT} で安定動作
LTC3717	V _{IN} の広いDDRメモリ終端用降圧コントローラ	電流モード動作、V _{OUT} = 1/2 V _{IN} 、V _{OUT} (V _{TT})はV _{IN} (V _{DDQ})をトラッキング、No RSENSE、シンクとソースが対称な出力電流制限
LTC3718	低電圧V _{IN} 用バス終端電源	1.5V \leq V _{IN} 、標準的NチャネルMOSFETの5Vゲート・ドライブを発生、2A \leq I _{OUT} \leq 25A
LTC3832	高電力同期式スイッチング・レギュレータ・コントローラ	V _{OUT} :最小0.6V

No RSENSEはリニアテクノロジー社の商標です。