

## 終端を内蔵した RS232/RS485 デュアル・ マルチプロトコル・トランシーバ

### 特長

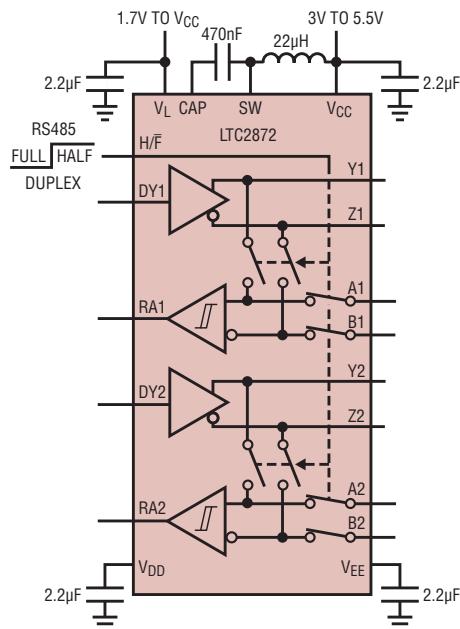
- 4つのRS232トランシーバと2つのRS485トランシーバ
- 電源電圧範囲:3V~5.5V
- 20MbpsのRS485と500kbpsのRS232
- 内蔵のRS485(120Ω)終端抵抗とRS232(5kΩ)終端抵抗の自動選択
- 半二重/全二重RS485の切り換え
- ロジック・ループバック・モード
- 高いESD耐電圧:ラインの入出力で±16kV
- 1.7V~5.5Vのロジック・インターフェース
- 最大256のRS485ノードをサポート
- RS485レシーバのフェイルセーフ機能完備によりUARTのロックアップを排除
- 38ピン5mm×7mm QFNパッケージ

### アプリケーション

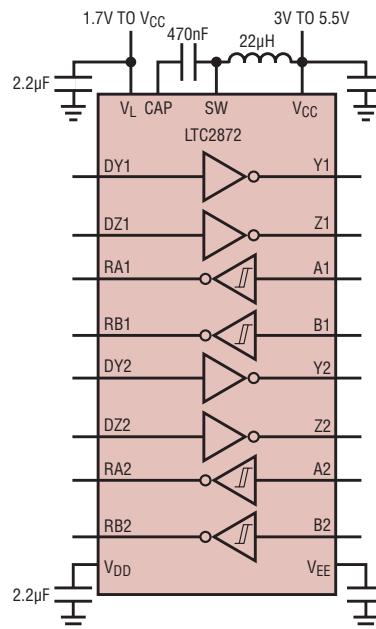
- 柔軟なRS232/RS485/RS422インターフェース
- ソフトウェアで選択可能なマルチプロトコル・インターフェース・ポート
- POS端末
- ケーブル中継器
- プロトコル変換器
- PROFIBUS-DPネットワーク

### 標準的应用例

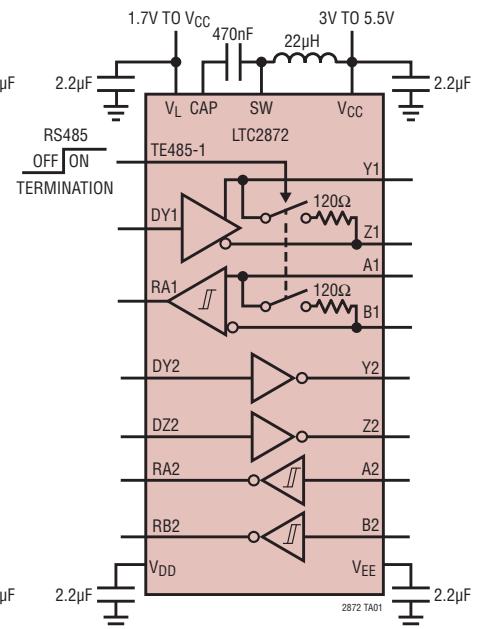
#### 全二重/半二重切り替え制御機能付きRS485モード



#### RS232モード



#### RS485終端機能付き混合モード



2872f

### 概要

LTC<sup>®</sup>2872は、ピンで設定可能な堅牢なトランシーバで、RS232、RS485、RS422の各標準規格をサポートすると同時に3V~5.5Vの単一電源で動作します。LTC2872は、共用の入出力ライン上で4つのRS232シングルエンド・トランシーバ、2つのRS485差動トランシーバ、または両方の組み合わせとして構成できます。

ピンで制御可能な終端抵抗を内蔵しているので、インターフェースを容易に再構成可能で、外付けの抵抗や制御リレーが不要です。半二重のスイッチにより、4線式および2線式のRS485構成が可能です。ループバック・モードでは、自己診断テストのためにドライバ入力をレシーバ出力に接続します。RS485レシーバは1つのバスにつき最大256ノードをサポートし、フロート状態の入力、短絡または終端されている入力に対して完全なフェイルセーフ機能を提供します。

1つの小型インダクタと1つのコンデンサを使用するDC/DC昇圧コンバータが内蔵されているので、複数のRS232レベルを駆動するために複数の電源を使用せずに済みます。

、LT、LTC、LTM、Linear Technology、LinearのロゴおよびμModuleはリニアテクノロジー社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

## 絶対最大定格

### (Note 1)

#### 入力電源

$V_{CC}$ 、 $V_L$ ..... $-0.3V \sim 7V$

#### 内部生成電源

$V_{DD}$ ..... $V_{CC} - 0.3V \sim 7.5V$

$V_{EE}$ ..... $0.3V \sim -7.5V$

$V_{DD} - V_{EE}$ ..... $15V$

$SW$ ..... $-0.3V \sim (V_{DD} + 0.3V)$

$CAP$ ..... $0.3V \sim (V_{EE} - 0.3V)$

$A1$ 、 $A2$ 、 $B1$ 、 $B2$ 、 $Y1$ 、 $Y2$ 、 $Z1$ 、 $Z2$ ..... $-15V \sim 15V$

$DY1$ 、 $DY2$ 、 $DZ1$ 、 $DZ2$ 、 $\overline{RXEN1}$ 、 $\overline{RXEN2}$ 、 $DXEN1$ 、 $DXEN2$ 、

$LB$ 、 $H/F$ 、 $TE485\_1$ 、 $TE485\_2$ 、

$485/232\_1$ 、 $485/232\_2$ ..... $-0.3V \sim 7V$

$FEN$ 、 $RA1$ 、 $RA2$ 、 $RB1$ 、 $RB2$ ..... $-0.3V \sim (V_L + 0.3V)$

イネーブルされた終端抵抗の差動電圧

( $A1$ - $B1$ 間、 $A2$ - $B2$ 間、 $Y1$ - $Z1$ 間、または $Y2$ - $Z2$ 間) .....  $\pm 6V$

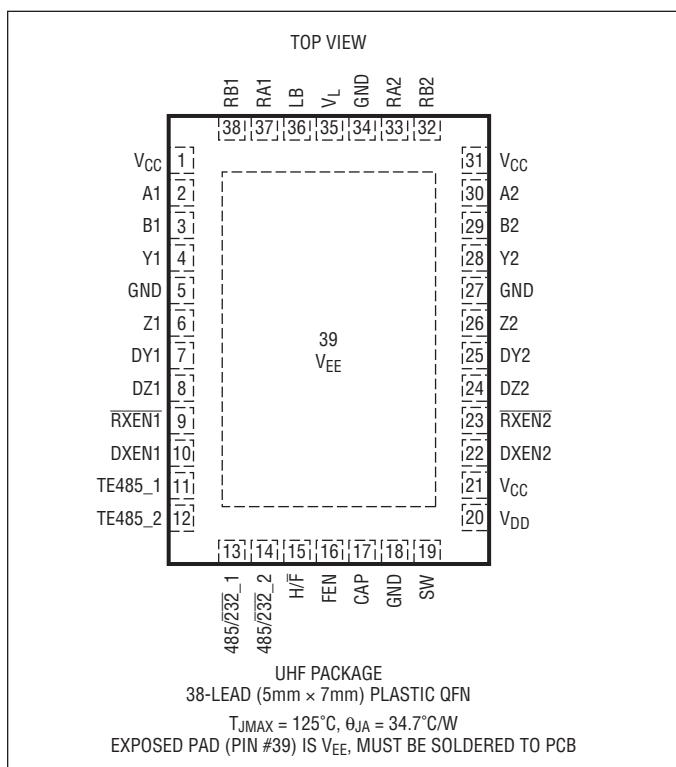
#### 動作温度

LTC2872C .....  $0^{\circ}C \sim 70^{\circ}C$

LTC2872I .....  $-40^{\circ}C \sim 85^{\circ}C$

保存温度範囲 .....  $-65^{\circ}C \sim 125^{\circ}C$

## ピン配置



## 発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC2872CUHF#PBF	LTC2872CUHF#TRPBF	2872	38-Lead (5mmx7mm) Plastic QFN	$0^{\circ}C$ to $70^{\circ}C$
LTC2872IUHF#PBF	LTC2872IUHF#TRPBF	2872	38-Lead (5mmx7mm) Plastic QFN	$-40^{\circ}C$ to $85^{\circ}C$

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。\* 温度グレードは出荷時のコンテナのラベルで識別されます。非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。  
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreel/> をご覧ください。

## 電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = V_L = 3.3\text{V}$ 、 $TE485\_1 = TE485\_2 = 0\text{V}$ 、 $LB = 0\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
<b>電源</b>						
$V_{CC}$	Supply Voltage Operating Range		●	3	5.5	V
$V_L$	Logic Supply Voltage Operating Range	$V_L \leq V_{CC}$	●	1.7	$V_{CC}$	V
	$V_{CC}$ Supply Current in Shutdown Mode	$TXEN1 = TXEN2 = V_L$ , $DXEN1 = DXEN2 = FEN = H/\bar{F} = 0\text{V}$	●	8	60	$\mu\text{A}$
	$V_{CC}$ Supply Current in RS485 Transceiver Mode (Outputs Unloaded) (Note 3)	$485/232\_1 = 485/232\_2 = DXEN1 = DXEN2 = V_L$ , $TXEN1 = TXEN2 = 0\text{V}$	●	4.5	7	mA
	$V_{CC}$ Supply Current in RS232 Transceiver Mode (Outputs Unloaded) (Note 3)	$DXEN1 = DXEN2 = V_L$ ; $485/232\_1 = 485/232\_2 = RXEN1 = RXEN2 = 0\text{V}$	●	5.5	8	mA
	$V_L$ Supply Current in RS485 or RS232 Transceive Mode (Outputs Unloaded)	$DXEN1 = DXEN2 = V_L$ , $RXEN1 = RXEN2 = 0\text{V}$	●	0	5	$\mu\text{A}$

## RS485 ドライバ

$ V_{OD} $	Differential Output Voltage	$R_L = \infty$ , $V_{CC} = 3\text{V}$ (Figure 1) $R_L = 27\Omega$ , $V_{CC} = 4.5\text{V}$ (Figure 1) $R_L = 27\Omega$ , $V_{CC} = 3\text{V}$ (Figure 1) $R_L = 50\Omega$ , $V_{CC} = 3.13\text{V}$ (Figure 1)	● ● ● ●	2.1 1.5 2	6 $V_{CC}$ $V_{CC}$ $V_{CC}$	V
$\Delta V_{OD} $	Difference in Magnitude of Differential Output Voltage for Complementary Output States	$R_L = 27\Omega$ , $V_{CC} = 3\text{V}$ (Figure 1) $R_L = 50\Omega$ , $V_{CC} = 3.13\text{V}$ (Figure 1)	● ●		0.2 0.2	V
$V_{OC}$	Common Mode Output Voltage	$R_L = 27\Omega$ or $50\Omega$ (Figure 1)	●		3	V
$\Delta V_{OC} $	Difference in Magnitude of Common Mode Output Voltage for Complementary Output States	$R_L = 27\Omega$ or $50\Omega$ (Figure 1)	●		0.2	V
$I_{OZD485}$	Three-State (High Impedance) Output Current	$V_{OUT} = 12\text{V}$ or $-7\text{V}$ , $V_{CC} = 0\text{V}$ or $3.3\text{V}$ (Figure 2)	●	-100	125	$\mu\text{A}$
$I_{OSD485}$	Maximum Short-Circuit Current	$-7\text{V} \leq V_{OUT} \leq 12\text{V}$ (Figure 2)	●	-250	250	mA

## RS485 レシーバ

$I_{IN485}$	Input Current	$V_{IN} = 12\text{V}$ or $-7\text{V}$ , $V_{CC} = 0\text{V}$ or $3.3\text{V}$ (Figure 3) (Note 5)	●	-100	125	$\mu\text{A}$	
$R_{IN485}$	Input Resistance	$V_{IN} = 12\text{V}$ or $-7\text{V}$ , $V_{CC} = 0\text{V}$ or $3.3\text{V}$ (Figure 3) (Note 5)			125	$\text{k}\Omega$	
	Differential Input Signal Threshold Voltage (A–B)	$-7\text{V} \leq (A \text{ or } B) \leq 12$ (Note 5)	●		$\pm 200$	mV	
	Differential Input Signal Hysteresis	$B = 0\text{V}$ (Notes 3, 5)			190	mV	
	Differential Input DC Failsafe Threshold Voltage (A–B)	$-7\text{V} \leq (A \text{ or } B) \leq 12$ (Note 5)	●	-200	-65	0	mV
	Differential Input DC Failsafe Hysteresis	$B = 0\text{V}$ (Note 5)			30	mV	
$V_{OL}$	Output Low Voltage	$Output Low, I(RA) = 3\text{mA}$ (Sinking), $3\text{V} \leq V_L \leq 5.5\text{V}$	●		0.4	V	
		$Output Low, I(RA) = 1\text{mA}$ (Sinking), $1.7\text{V} \leq V_L < 3\text{V}$	●		0.4	V	
$V_{OH}$	Output High Voltage	$Output High, I(RA) = -3\text{mA}$ (Sourcing), $3\text{V} \leq V_L \leq 5.5\text{V}$	●	$V_L - 0.4$		V	
		$Output High, I(RA) = -1\text{mA}$ (Sourcing), $1.7\text{V} \leq V_L < 3\text{V}$	●	$V_L - 0.4$		V	
	Three-State (High Impedance) Output Current	$0\text{V} \leq RA \leq V_L$ , $V_L = 5.5\text{V}$	●	0	$\pm 5$	$\mu\text{A}$	
	Short-Circuit Output Current	$0\text{V} \leq RA \leq V_L$ , $V_L = 5.5\text{V}$	●		$\pm 135$	mA	
$R_{TERM}$	Terminating Resistor	$TE485 = V_L$ , $A-B = 2\text{V}$ , $B = -7\text{V}$ , $0\text{V}$ , $10\text{V}$ (Figure 8) (Note 5)	●	108	120	156	$\Omega$

## 電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = V_L = 3.3\text{V}$ 、 $TE485\_1 = TE485\_2 = 0\text{V}$ 、 $LB = 0\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
<b>RS232 ドライバ</b>						
$V_{OLD}$	Output Low Voltage	$R_L = 3\text{k}\Omega$ , $V_{EE} \leq -6\text{V}$	●	-5	-5.7	$V_{EE}$
$V_{OHD}$	Output High Voltage	$R_L = 3\text{k}\Omega$ , $V_{DD} \geq 6.5\text{V}$	●	5	6.2	$V_{DD}$
	Three-State (High Impedance) Output Current	$Y$ or $Z = \pm 15\text{V}$	●			$\pm 156$
	Output Short-Circuit Current	$Y$ or $Z = 0\text{V}$	●		$\pm 35$	$\mu\text{A}$
<b>RS232 レシーバ</b>						
	Input Threshold Voltage		●	0.6	1.5	2.5
	Input Hysteresis		●	0.1	0.4	1.0
	Output Low Voltage	$I(RA, RB) = 1\text{mA}$ (Sinking), $1.7\text{V} \leq V_L \leq 5.5\text{V}$	●			0.4
	Output High Voltage	$I(RA, RB) = -1\text{mA}$ (Sourcing), $1.7\text{V} \leq V_L \leq 5.5\text{V}$	●	$V_L - 0.4$		
	Input Resistance	$-15\text{V} \leq (A, B) \leq 15\text{V}$ , Receiver Enabled	●	3	5	7
	Three-State (High Impedance) Output Current	$0\text{V} \leq (RA, RB) \leq V_L$	●		0	$\pm 5$
	Output Short-Circuit Current	$V_L = 5.5\text{V}$ , $0\text{V} \leq (RA, RB) \leq V_L$	●		$\pm 25$	$\pm 50$
<b>ロジック入力</b>						
	Threshold Voltage		●	0.4	0.75 $\cdot V_L$	V
	Input Current		●	0	$\pm 5$	$\mu\text{A}$
<b>電源ジェネレータ</b>						
$V_{DD}$	Regulated $V_{DD}$ Output Voltage	RS232 Drivers Enabled, Outputs Loaded with $R_L = 3\text{k}\Omega$ to GND, $DY1 = DY2 = V_L$ , $DZ1 = DZ2 = 0\text{V}$ (Note 3)			7	V
$V_{EE}$	Regulated $V_{EE}$ Output Voltage				-6.3	V
<b>ESD</b>						
	Interface Pins (A, B, Y, Z)	Human Body Model to GND or $V_{CC}$ , Powered or Unpowered (Note 7)			$\pm 16$	kV
	All Other Pins	Human Body Model (Note 7)			$\pm 4$	kV

## スイッチング特性

● は全動作温度範囲の規格値を意味する。それ以外は  $T_A = 25^\circ\text{C}$  での値。注記がない限り、 $V_{CC} = V_L = 3.3\text{V}$ 、 $TE485\_1 = TE485\_2 = 0\text{V}$ 、 $LB = 0\text{V}$ 。 $V_L \leq V_{CC}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
<b>RS485のAC特性</b>						
	Maximum Data Rate	(Note 3)	●	20		Mbps
$t_{PLHD485}$ $t_{PHLD485}$	Driver Propagation Delay	$R_{DIFF} = 54\Omega$ , $C_L = 100\text{pF}$ (Figure 4)	●	20	70	ns
	Driver Propagation Delay Difference $ t_{PLHD485} - t_{PHLD485} $	$R_{DIFF} = 54\Omega$ , $C_L = 100\text{pF}$ (Figure 4)	●	1	6	ns
$t_{SKEWD485}$	Driver Skew (Y to Z)	$R_{DIFF} = 54\Omega$ , $C_L = 100\text{pF}$ (Figure 4)	●	1.5	$\pm 8$	ns
$t_{RD485}, t_{FD485}$	Driver Rise or Fall Time	$R_{DIFF} = 54\Omega$ , $C_L = 100\text{pF}$ (Figure 4)	●	7.6	15	ns
$t_{ZLD485}, t_{ZHD485}$ , $t_{LZD485}, t_{HZD485}$	Driver Output Enable or Disable Time	$FEN = V_L$ , $R_L = 500\Omega$ , $C_L = 50\text{pF}$ (Figure 5)	●		120	ns
$t_{ZHSD485}, t_{ZLSD485}$	Driver Enable from Shutdown	$FEN = 0\text{V}$ , $R_L = 500\Omega$ , $C_L = 50\text{pF}$ (Figure 5)	●	0.2	2	ms
$t_{PLHR485}, t_{PHLR485}$	Receiver Input to Output	$C_L = 15\text{pF}$ , $V_{CM} = 1.5\text{V}$ , $ A-B  = 1.5\text{V}$ , (Figure 6) (Note 5)	●	55	85	ns
$t_{SKEWR485}$	Differential Receiver Skew $ t_{PLHR485} - t_{PHLR485} $	$C_L = 15\text{pF}$ (Figure 6)	●	1	9	ns
$t_{RR485}, t_{FR485}$	Receiver Output Rise or Fall Time	$C_L = 15\text{pF}$ (Figure 6)	●	3	15	ns
$t_{ZLR485}, t_{ZHR485}$ $t_{LZR485}, t_{HZR485}$	Receiver Output Enable or Disable Time	$FEN = V_L$ , $R_L = 1\text{k}\Omega$ , $C_L = 15\text{pF}$ (Figure 7)	●	30	85	ns
$t_{RTEN485}, t_{RTZ485}$	Termination Enable or Disable Time	$FEN = V_L$ , $V_B = 0\text{V}$ , $V_{AB} = 2\text{V}$ (Figure 8) (Note 5)	●		100	$\mu\text{s}$
<b>RS232のAC特性</b>						
	Maximum Data Rate	$R_L = 3\text{k}\Omega$ , $C_L = 2500\text{pF}$ , $R_L = 3\text{k}\Omega$ , $C_L = 500\text{pF}$ (Note 3)	● ●	100 500		kbps kbps
	Driver Slew Rate (Figure 9)	$R_L = 3\text{k}\Omega$ , $C_L = 2500\text{pF}$ $R_L = 3\text{k}\Omega$ , $C_L = 50\text{pF}$	● ●	4 30		V/ $\mu\text{s}$ V/ $\mu\text{s}$
$t_{PHLD232}, t_{PLHD232}$	Driver Propagation Delay	$R_L = 3\text{k}\Omega$ , $C_L = 50\text{pF}$ (Figure 9)	●	1	2	$\mu\text{s}$
$t_{SKEWD232}$	Driver Skew	$R_L = 3\text{k}\Omega$ , $C_L = 50\text{pF}$ (Figure 9)		50		ns
$t_{ZLD232}, t_{ZHD232}$ $t_{LZD232}, t_{HZD232}$	Driver Output Enable or Disable Time	$FEN = V_L$ , $R_L = 3\text{k}\Omega$ , $C_L = 50\text{pF}$ (Figure 10)	●	0.4	2	$\mu\text{s}$
$t_{PLHR232}, t_{PHLR232}$	Receiver Propagation Delay	$C_L = 150\text{pF}$ (Figure 11)	●	60	200	ns
$t_{SKEWR232}$	Receiver Skew	$C_L = 150\text{pF}$ (Figure 11)		25		ns
$t_{RR232}, t_{FR232}$	Receiver Rise or Fall Time	$C_L = 150\text{pF}$ (Figure 11)	●	60	200	ns
$t_{ZLR232}, t_{ZHR232}$ , $t_{LZR232}, t_{HZR232}$	Receiver Output Enable or Disable Time	$FEN = V_L$ , $R_L = 1\text{k}\Omega$ , $C_L = 150\text{pF}$ (Figure 12)	●	0.7	2	$\mu\text{s}$

## 電源ジェネレータ

	V <sub>DD</sub> /V <sub>EE</sub> Supply Rise Time	$FEN = \text{LOW}$ , (Notes 3 and 4)	●	0.2	2	ms
--	---	--------------------------------------	---	-----	---	----

**Note 1:** 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

**Note 2:** デバイスのピンに流れ込む電流は全て正。デバイスのピンから流れ出る電流は全て負。注記がない限り、すべての電圧はデバイスのグランドを基準にしている。

**Note 3:** その他の測定パラメータによって保証されており、直接テストされてはいない。

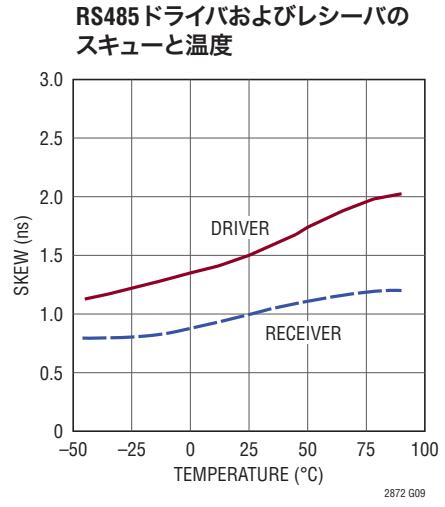
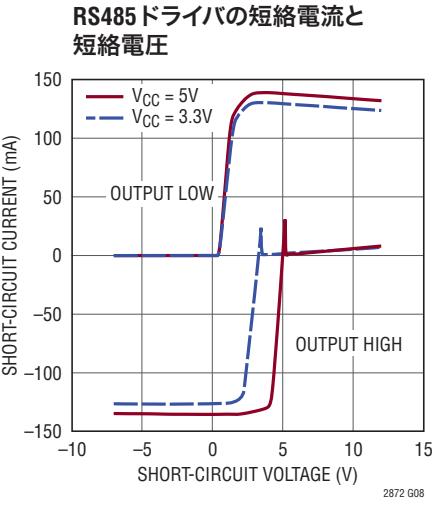
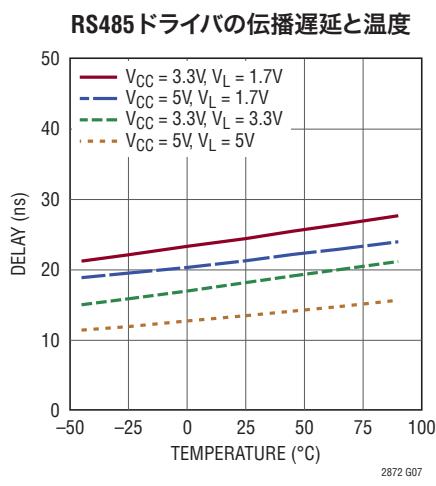
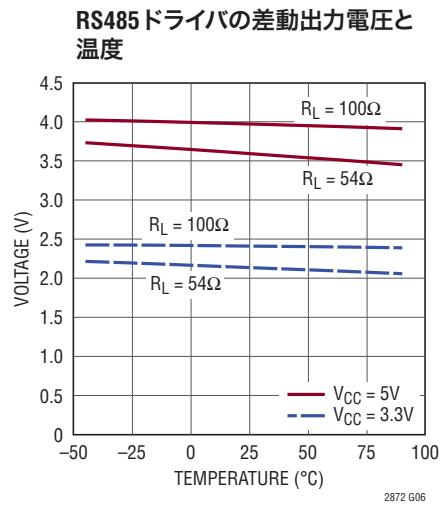
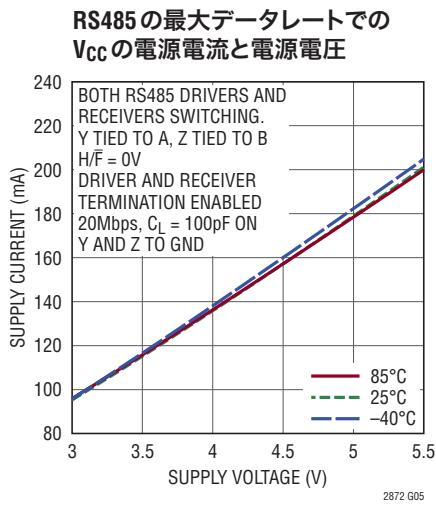
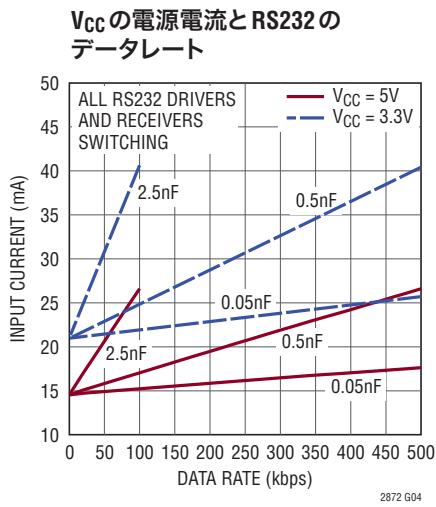
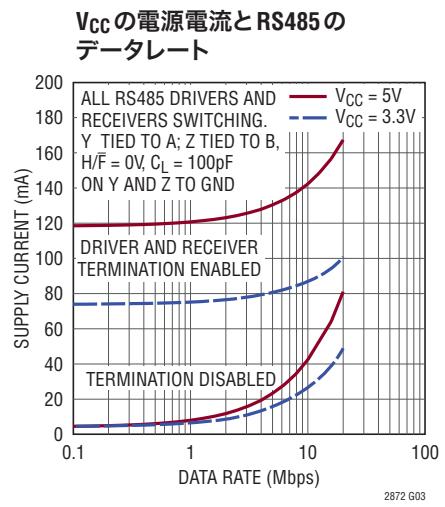
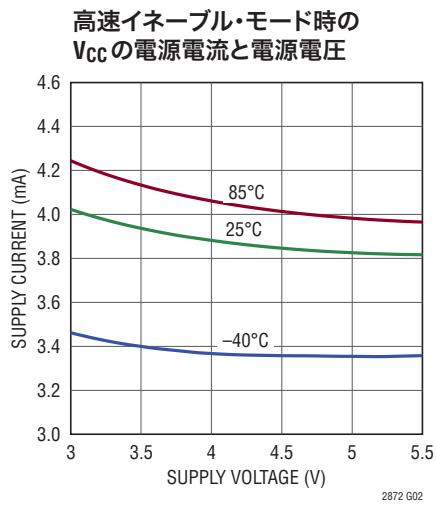
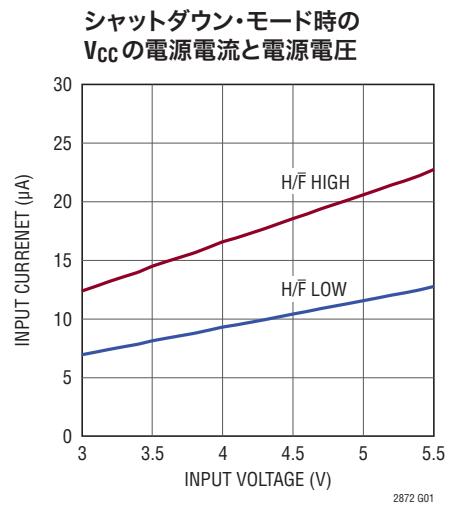
**Note 4:**  $FEN = \text{LOW}$  の立ち上がりから  $V_{DD} \geq 5\text{V}$  かつ  $V_{EE} \leq -5\text{V}$  になるまでの時間。「標準的応用例」に示されている外付け部品。

**Note 5:** 条件は、 $H/F = 0\text{V}$  の場合、AとBに適用され、 $H/F = V_L$  の場合、YとZに適用される。

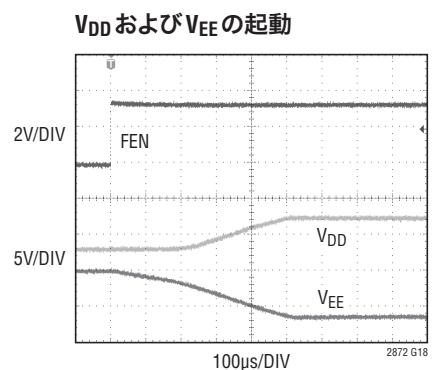
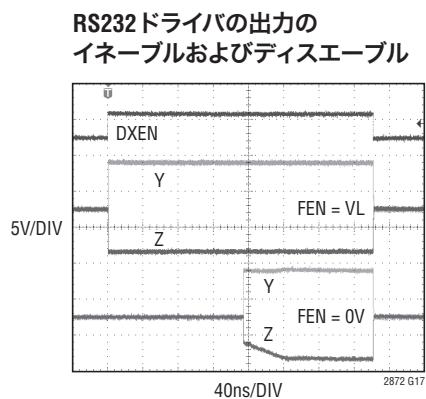
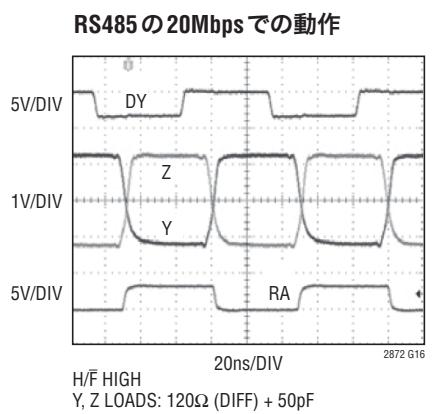
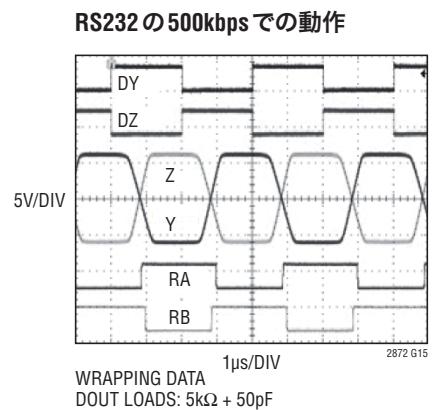
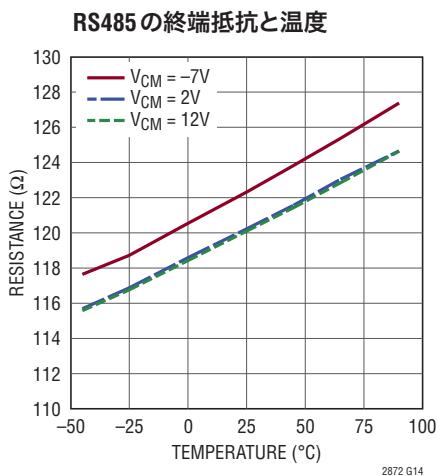
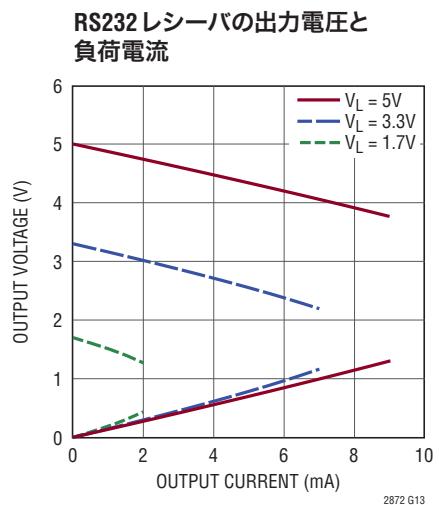
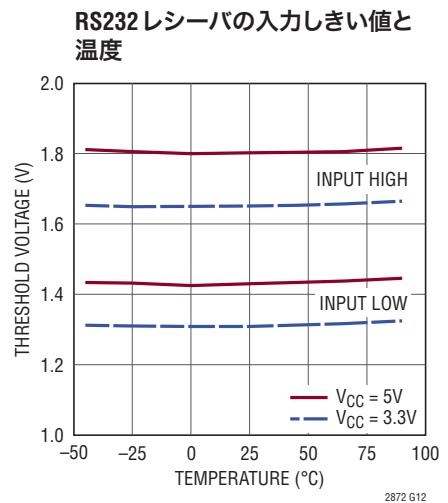
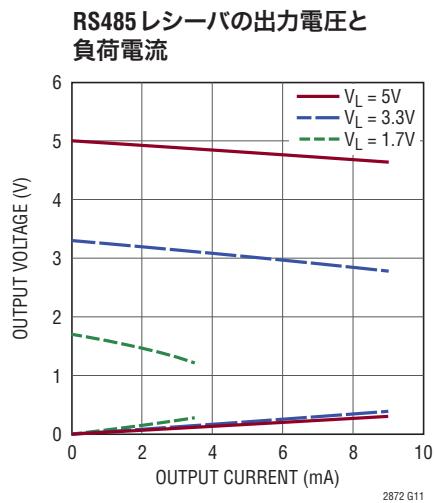
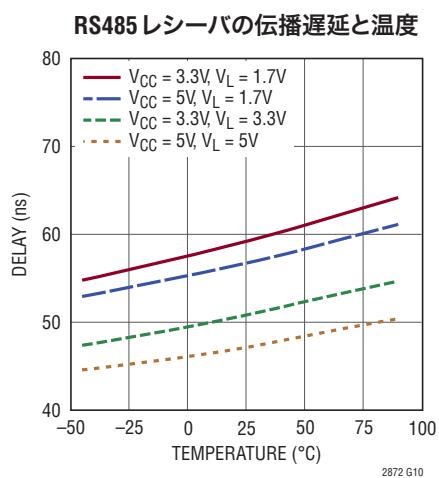
**Note 6:** このデバイスには短時間の過負荷状態の間デバイスを保護するための過熱保護機能が備わっている。150°Cを超える接合部温度で過熱保護機能が作動する。規定された最高動作接合部温度を超えた動作が継続すると、デバイスの劣化または故障が生じる恐れがある。

**Note 7:** 設計によって保証されており、製造時のテストは行われない。

## 標準的性能特性



## 標準的性能特性



## ピン機能

**V<sub>CC</sub>(ピン1、21、31)**：入力電源(3.0V～5.5V)。これら3つのピンすべてを相互接続し、V<sub>CC</sub>とGNDの間に2.2μFのコンデンサを接続します。

**V<sub>L</sub>(ピン35)**：レシーバ出力、ドライバ入力、および制御入力用のロジック電源(1.7V～5.5V)。このピンをV<sub>CC</sub>に接続しない場合には、0.1μFのコンデンサを使ってGNDにバイパスします。適切に動作させるにはV<sub>L</sub>をV<sub>CC</sub>以下にする必要があります。

**V<sub>DD</sub>(ピン20)**：RS232ドライバ用に生成される正電源電圧(7V)。V<sub>DD</sub>とGNDの間に2.2μFのコンデンサを接続します。

**V<sub>EE</sub>(ピン39)**：RS232ドライバ用に生成される負電源電圧(-6.3V)。すべてのピンを相互接続し、V<sub>EE</sub>とGNDの間に2.2μFのコンデンサを接続します。

**GND(ピン5、18、27、34)**：グランド。4つのピンすべてを相互接続します。

**CAP(ピン17)**：生成される負電源電圧用のチャージポンプ・コンデンサ。CAPとSWの間に470nFのコンデンサを接続します。

**SW(ピン19)**：スイッチ・ピン。SWとV<sub>CC</sub>の間に22μHのインダクタを接続します。

**A1(ピン2)**：RS485差動レシーバ#1の正入力(全二重モード)、またはRS232レシーバ#1aの入力。

**A2(ピン30)**：RS485差動レシーバ#2の正入力(全二重モード)、またはRS232レシーバ#2aの入力。

**B1(ピン3)**：RS485差動レシーバ#1の負入力(全二重モード)、またはRS232レシーバ#1bの入力。

**B2(ピン29)**：RS485差動レシーバ#1の負入力(全二重モード)、またはRS232レシーバ#2bの入力。

**RA1(ピン37)**：RS485差動レシーバ#1の出力、またはRS232レシーバ#1aの出力。

**RA2(ピン33)**：RS485差動レシーバ#2の出力、またはRS232レシーバ#2aの出力。

**RB1(ピン38)**：RS232レシーバ#1bの出力。

**RB2(ピン32)**：RS232レシーバ#2bの出力。

**DY1(ピン7)**：RS485差動ドライバ#1の入力、またはRS232ドライバ#1yの入力。

**DY2(ピン25)**：RS485差動ドライバ#2の入力、またはRS232ドライバ#2yの入力。

**DZ1(ピン8)**：RS232ドライバ#1zの入力。

**DZ2(ピン24)**：RS232ドライバ#2zの入力。

**Y1(ピン4)**：RS485差動ドライバ#1の正出力、RS232ドライバ#1yの出力、またはRS485差動レシーバ#1の正入力(半二重モード)。

**Y2(ピン28)**：RS485差動ドライバ#2の正出力、RS232ドライバ#2yの出力、またはRS485差動レシーバ#2の正入力(半二重モード)。

**Z1(ピン6)**：RS485差動ドライバ#1の負出力、RS232ドライバ#1zの出力、またはRS485差動レシーバ#1の負入力(半二重モード)。

**Z2(ピン26)**：RS485差動ドライバ#2の負出力、RS232ドライバ#2zの出力、またはRS485差動レシーバ#2の負入力(半二重モード)。

**485/232\_1(ピン13)**：#1のインターフェース選択入力。ロジック“L”にすると、RS232モードがイネーブルされ、ロジック“H”にすると、トランシーバ#1のRS485モードがイネーブルされます。モードにより、どのトランシーバの入力と出力が、LTC2872のピンでアクセス可能になり、ドライバおよびレシーバのイネーブル・ピンによって制御されるかが決まります。

**485/232\_2(ピン14)**：#2のインターフェース選択入力。ロジック“L”にすると、RS232モードがイネーブルされ、ロジック“H”にすると、トランシーバ#2のRS485モードがイネーブルされます。モードにより、どのトランシーバの入力と出力が、LTC2872のピンでアクセス可能になり、ドライバおよびレシーバのイネーブル・ピンによって制御されるかが決まります。

**RXEN1(ピン9)**：レシーバ#1のイネーブル。ロジック“H”にすると、トランシーバ#1のRS232レシーバとRS485レシーバがディスエーブルされ、レシーバの出力が高インピーダンス状態に保たれます。ロジック“L”にすると、インターフェース選択入力485/232\_1の状態に基づいて、トランシーバ#1のRS232レシーバまたはRS485レシーバがイネーブルされます。

**RXEN2(ピン23)**：レシーバ#2のイネーブル。ロジック“H”にすると、トランシーバ#2のRS232レシーバとRS485レシーバがディスエーブルされ、レシーバの出力が高インピーダンス状態に保たれます。ロジック“L”にすると、インターフェース選択入力485/232\_2の状態に基づいて、トランシーバ#2のRS232レシーバまたはRS485レシーバがイネーブルされます。

## ピン機能

**DXEN1 (ピン10) :** ドライバ#1のイネーブル。ロジック“L”にすると、トランシーバ#1のRS232ドライバとRS485ドライバがディスエーブルされ、ドライバの出力が高インピーダンス状態に保たれます。ロジック“H”にすると、インタフェース選択入力485/232\_1の状態に基づいて、トランシーバ#1のRS232ドライバまたはRS485ドライバがイネーブルされます。

**DXEN2 (ピン22) :** ドライバ#2のイネーブル。ロジック“L”にすると、トランシーバ#2のRS232ドライバとRS485ドライバがディスエーブルされ、ドライバの出力が高インピーダンス状態に保たれます。ロジック“H”にすると、インタフェース選択入力485/232\_2の状態に基づいて、トランシーバ#2のRS232ドライバまたはRS485ドライバがイネーブルされます。

**TE485\_1 (ピン11) :** トランシーバ#1のRS485の終端イネーブル。ロジック“H”にすると、ピンA1とピンB1の間の120Ωの抵抗がイネーブルされます。DZ1も“H”にすると、ピンY1とピンZ1の間の120Ωの抵抗もイネーブルされます。TE485\_1をロジック“L”にすると、抵抗がオープンになり、DZ1に関係なくA1/B1およびY1/Z1が終端されていない状態に保たれます。差動終端抵抗がRS232モードでイネーブルされることはありません。

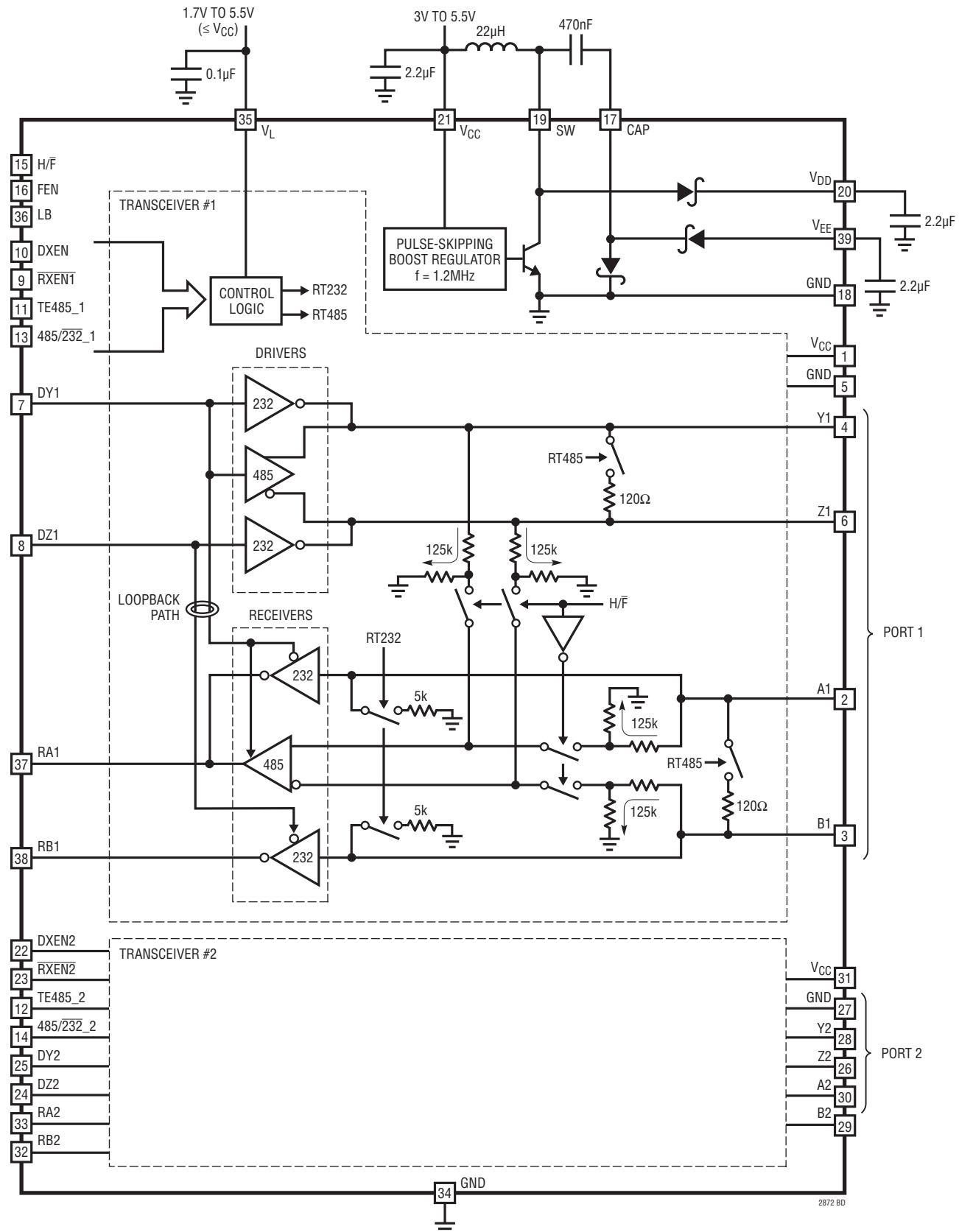
**TE485\_2 (ピン12) :** トランシーバ#2のRS485の終端イネーブル。ロジック“H”にすると、ピンA2とピンB2の間の120Ωの抵抗がイネーブルされます。DZ2も“H”にすると、ピンY2とピンZ2の間の120Ωの抵抗もイネーブルされます。TE485\_2をロジック“L”にすると、抵抗がオープンになり、DZ2に関係なくA2/B2およびY2/Z2が終端されていない状態に保たれます。差動終端抵抗がRS232モードでイネーブルされることはありません。

**H/F (ピン15) :** トランシーバ#1および#2のRS485半二重の選択入力。ピンAおよびピンBがレシーバの入力になり、ピンYおよびピンZがドライバの出力になる全二重動作をさせるには、ロジック“L”を使用します。ピンYおよびピンZがレシーバの入力とドライバの出力の両方になり、ピンAおよびピンBがレシーバの入力として機能しない半二重動作をさせるには、ロジック“H”を使用します。AおよびBのインピーダンスとAとBの間の差動終端の状態は、H/Fの状態とは関係ありません。H/FピンはRS232動作に影響を与えません。

**FEN (ピン16) :** 高速イネーブル。ロジック“H”にすると、高速イネーブル・モードが有効になります。高速イネーブル・モードでは、ドライバ、レシーバ、および終端のイネーブル・ピンの状態に関係なく内蔵DC/DCコンバータがアクティブになるので、他の場合よりも短い時間で回路をイネーブルすることができます。ロジック“L”にすると、高速イネーブル・モードがディスエーブルされ、DC/DCコンバータの状態は、ドライバ、レシーバ、および終端のイネーブル制御入力の状態に依存したままです。DC/DCコンバータは、FENが“L”で、ドライバ、レシーバ、終端抵抗のすべてがディスエーブルされているときだけパワーダウンします(表1を参照)。

**LB (ピン36) :** トランシーバ#1および#2のループバック・イネーブル。ロジック“H”にすると、ロジック・ループバック診断モードがイネーブルされ、同じトランシーバ内部でドライバの入力ロジックレベルからレシーバの出力ピンまでの経路が形成されます。これは、両方のRS232チャネルおよびRS485ドライバ/レシーバが対象になります。ループバック信号をその出力で受け取れるようにするには、対象とするレシーバがイネーブルされている必要があります。ロジック“L”にすると、ループバック・モードはディスエーブルされます。ループバック・モードでは、ドライバ入力からレシーバ出力に転送される信号は反転されません。

## ブロック図



## テスト回路

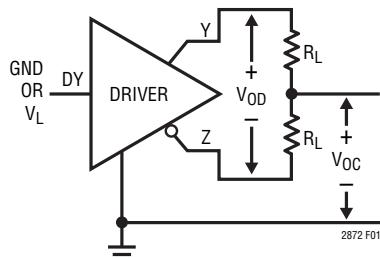


図1.RS485 ドライバのDC特性

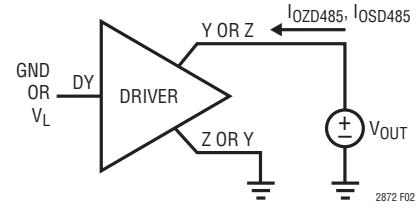


図2.RS485 ドライバの出力短絡電流

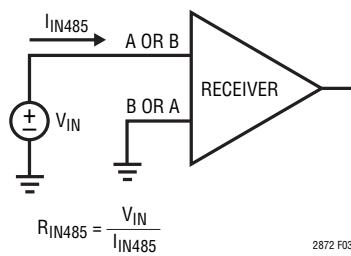
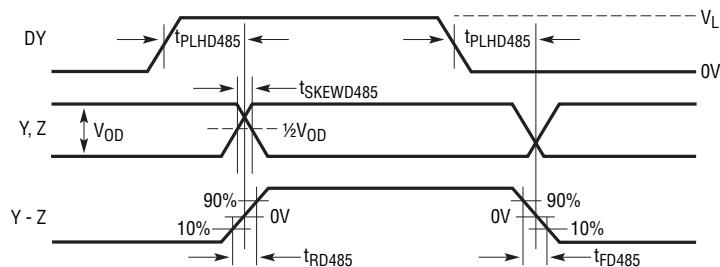
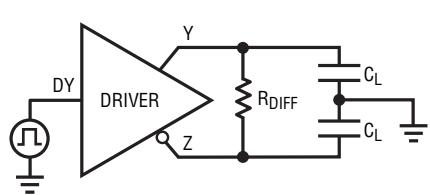


図3.RS485 レシーバの入力電流および抵抗



2872 F04

図4.RS485 ドライバのタイミング測定

## テスト回路

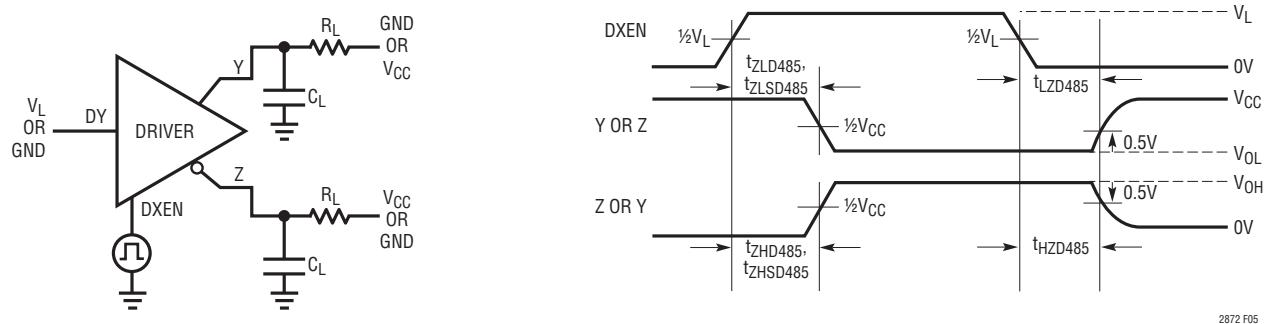


図5.RS485 ドライバのイネーブルとディスエーブルのタイミング測定

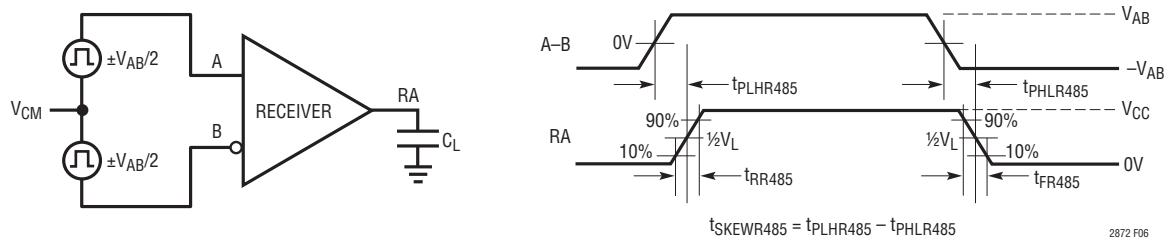


図6.RS485 レシーバの伝播遅延測定 (Note 5)

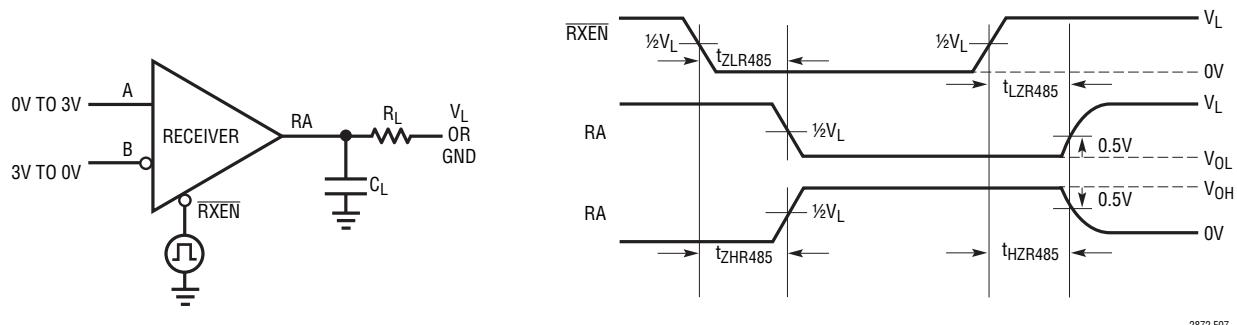


図7.RS485 レシーバのイネーブルおよびディスエーブルのタイミング測定 (Note 5)

## テスト回路

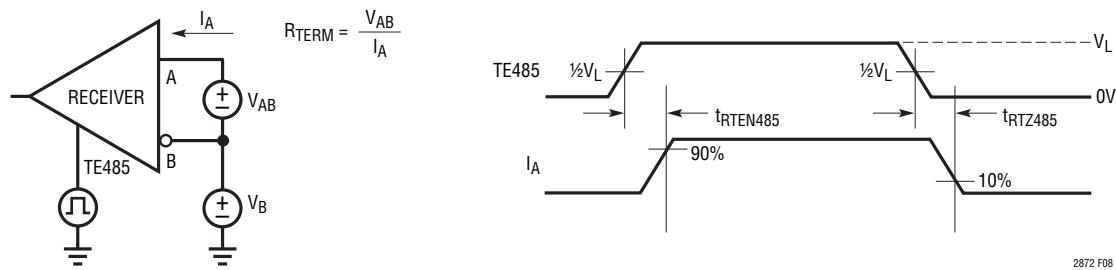


図8.RS485の終端抵抗およびタイミング測定 (Note 5)

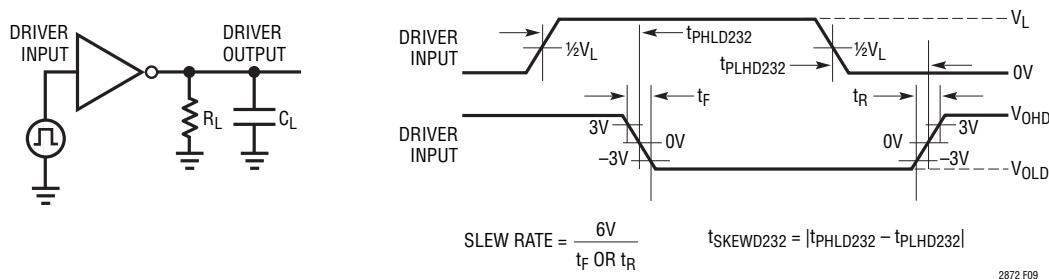


図9.RS232 ドライバのタイミングおよびスルーレートの測定

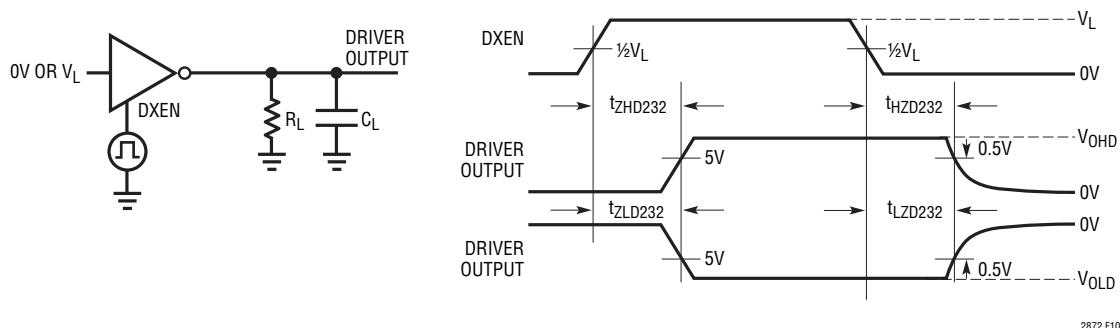


図10.RS232 ドライバのイネーブルおよびディスエーブル時間

## テスト回路

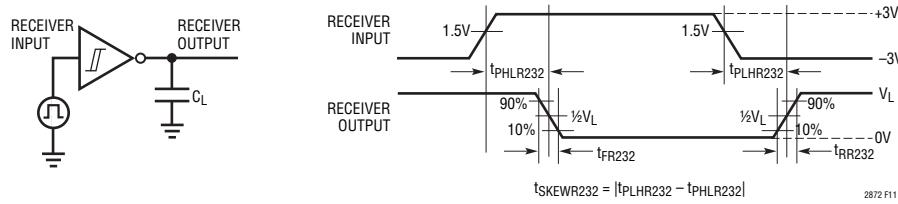


図11.RS232 レシーバのタイミング測定

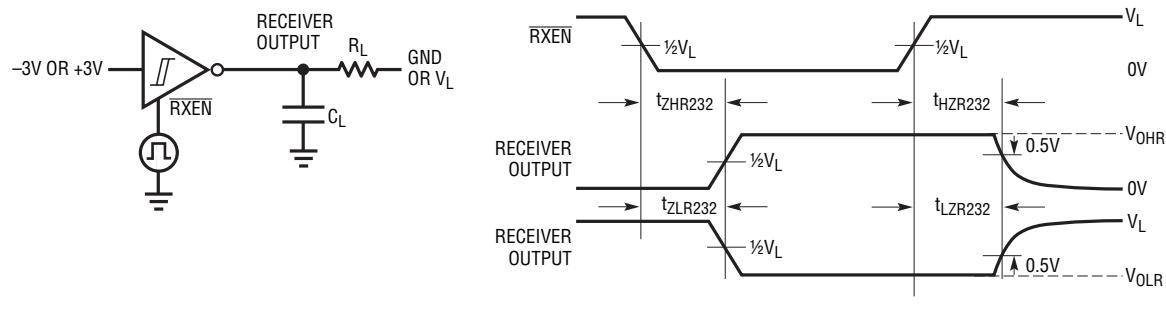


図12.RS232 レシーバのイネーブルおよびディスエーブル時間

## 機能表

表1. シャットダウン・モードおよび高速イネーブル・モード

FEN	485/232_1および 485/232_2	RXEN1および RXEN2	DXEN1および DXEN2	TE485_1および TE485_2	H/F	LB	DC/DC コンバータ	モードと注釈
0	X	1	0	0	X	X	オフ	シャットダウン: メイン機能がすべてオフ
1	X	1	0	0	X	X	オン	高速イネーブル: DC/DCコンバータはオンのみ

表2. 特定のポートのモード選択表(FEX = X)

485/232	RXEN	DXEN	TE485	H/F	LB	DC/DCコンバータ	モードと注釈
0	X	1	X	X	0	オン	RS232 ドライバがオン
0	0	X	X	X	0	オン	RS232 レシーバがオン
1	X	1	X	X	0	オン	RS485 ドライバがオン
1	0	X	X	X	0	オン	RS485 レシーバがオン
1	X	X	1	X	X	オン	RS485 終端モード(表7を参照)
1	X	X	X	0	0	X	RS485 全二重モード
1	X	X	X	1	0	X	RS485 半二重モード
1	0	X	X	X	1	オン	RS485 ループバック・モード
0	0	X	X	X	1	ON	RS232 ループバック・モード

表3. 特定のポートのRS232レシーバ・モード(485/232 = 0)

RXEN	レシーバ入力(A, B)	状態	レシーバ出力(RA, RB)	レシーバ入力(A, B)
1	X	フォルトなし	高インピーダンス	125kΩ
0	0	フォルトなし	1	5kΩ
0	1	フォルトなし	0	5kΩ
0	X	熱フォルト	高インピーダンス	5kΩ

表4. 特定のポートのRS232ドライバ・モード(485/232 = 0)

DXENX	ドライバ入力(DY, DZ)	状態	ドライバ出力(Y, Z)
0	X	フォルトなし	125kΩ
1	0	フォルトなし	1
1	1	フォルトなし	0
X	X	熱フォルト	125kΩ

## 機能表

表5. 特定のポートのRS485ドライバ・モード( $485/232 = 1$ 、 $TE485 = 0$ )

DXEN	DY	状態	Y	Z
0	X	フォルトなし	125kΩ	125kΩ
1	0	フォルトなし	0	1
1	1	フォルトなし	1	0
X	X	熱フォルト	125kΩ	125kΩ

表6. 特定のポートのRS485レシーバ・モード( $485/232 = 1$ 、 $LB = 0$ )

RXEN	A-B (Note 5)	状態	RA
1	X	フォルトなし	高インピーダンス
0	<-200mV	フォルトなし	0
0	>200mV	フォルトなし	1
0	入力を開放または一緒に短絡(DC)	フォルトなし	1
X	X	熱フォルト	高インピーダンス

表7. 特定のポートのRS485終端( $485/232 = 1$ )

TE485	DZ	H/F, LB	状態	R(A-B間)	R(Y-Z間)
0	X	X	フォルトなし	高インピーダンス	高インピーダンス
1	0	X	フォルトなし	120Ω	高インピーダンス
1	1	X	フォルトなし	120Ω	120Ω
X	X	X	熱フォルト	高インピーダンス	高インピーダンス

表8. 特定のポートのRS485全二重/半二重切り替え制御( $485/232 = 1$ )

H/F	RS485ドライバの出力	RS485レシーバの入力
0	Y, Z	A, B
1	Y, Z	Y, Z

表9. 特定のポートのループバック機能

LB	RXEN	トランシーバ・モード
0	X	ループバックなし
1	1	ループバックなし
1	0	ループバック( $RA = DY, RB = DZ$ )

## アプリケーション情報

概要

LTC2872は、RS485/RS422およびRS232プロトコルをサポートする柔軟なマルチプロトコル・トランシーバです。このデバイスは、3.0V～5.5Vの単一電源とオプションのロジック・インターフェース用のわずか1.7Vの電源から電力供給が可能です。内蔵のDC/DCコンバータが、RS232動作に必要な正と負の電源レールを供給します。RS232とRS485のどちらのプロトコルにも自動的に選択される終端抵抗が内蔵されているので、外付け部品とスイッチング・リレーが不要です。どちらのデバイスも、自己テストとデバッグのためのループバック制御のほか、RS485バス・インターフェースの半二重と全二重をロジック信号で切り替え可能な制御機能を備えています。

LTC2872は、485/232ピンの状態に応じて、2個のRS232レシーバおよびドライバ、または1個のRS485/RS422レシーバおよびドライバとして個別に構成可能な2つのポートを提供します。制御入力DXENおよびRXENにより、選択された動作プロトコルに応じて、RS232トランシーバまたはRS485トランシーバの、ドライバおよびレシーバ動作を個別に制御します。

LTC2872は堅牢な動作を行い、レシーバ入力とドライバ出力のHBM(人体モデル)のESD定格は、給電中であってもなくても、 $\pm 15\text{kV}$ です。他のすべてのピンは $\pm 4\text{kV}$ を超える電圧に 対して保護されています。

## DC/DCコンバータ

図13に示すように、内蔵のDC/DCコンバータはV<sub>CC</sub>入力で動作し、7VのV<sub>DD</sub>電源とチャージポンプによる-6.3VのV<sub>EE</sub>電源を生成します。V<sub>DD</sub>およびV<sub>EE</sub>はRS232ドライバの出力段に電力を供給し、±5V以上の出力振幅を保証するレベルに安定化されます。DC/DCコンバータは、22μHのインダクタ(L1)と2.2μF以上のバイパス・コンデンサ(C4)を必要とします。チャージポンプ・コンデンサ(C1)は470nFで、蓄電コンデンサ(C2およびC3)は2.2μFです。4.7μFまで蓄電コンデンサを大きくすることができますが、それに比例してC1とC4の大きさを調整します。C1～C4は対応するピンに近づけて配置します。

$V_L$ を $V_{CC}$ に接続する場合には、ロジック電源ピンのバイパス・コンデンサC5を省くことができます。 $V_L$ ロジック電源の詳細については「 $V_L$ ロジック電源」のセクションを参照してください。

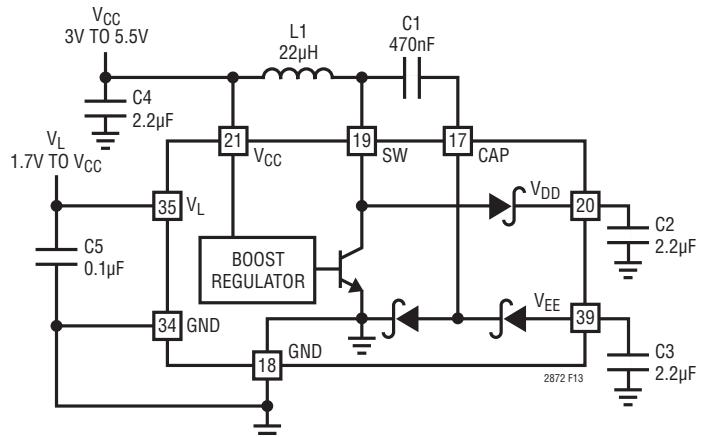


図13. 必要な外付け部品を使用したDC/DCコンバータ

## インダクタの選択

22 $\mu$ H  $\pm 20\%$ の値のインダクタが必要です。インダクタの飽和電流( $I_{SAT}$ )定格が少なくとも200mAで、DCR(銅線抵抗)が1.3 $\Omega$ 以下でなければなりません。これらの要件を満たす小型のインダクタのいくつかを表10に示します。

表10 推奨インダクタ

製品番号	L ( $\mu$ H)	I <sub>SAT</sub> (mA)	最大 DCR ( $\Omega$ )	サイズ (mm)	メーカー
BRC2016T220M	22	310	1.3	2×1.6×1.6	太陽誘電 <a href="http://www.t-yuden.com">www.t-yuden.com</a>
CBC2518T220M	22	320	1.0	2.5×1.8×1.8	
LQH32CN220K53	22	250	0.92	3.2×2.5×1.6	村田製作所 <a href="http://murata.com">murata.com</a>

## コンデンサの選択

セラミック・コンデンサはサイズが小さいので、LTC2872に最適です。X5R または X7R 誘電体コンデンサは ESR が小さく、比較的広い電圧および温度範囲で容量を維持するので、これらのタイプを使用します。少なくとも 10V の電圧定格のものを使用します。

## アプリケーション情報

### 突入電流および電源オーバーシュートに対する予防措置

アプリケーションによっては、電源が接続されたときに高速な電源スルーレートが生じます。V<sub>CC</sub>の電圧が4.5Vより高く、立ち上がり時間が10 $\mu$ sより短いと、V<sub>DD</sub>およびSWピンが起動時に絶対最大値を超える可能性があります。V<sub>CC</sub>に電源電圧が印加されると、V<sub>CC</sub>とV<sub>DD</sub>の電位差によって、インダクタL1とコンデンサC1およびC2に突入電流が流れます。ピーク突入電流は2Aを超えてはなりません。この状況を防止するため、図14に示すように1 $\Omega$ の抵抗を追加します。この予防措置は、電源電圧が4.5Vを下回る場合や立ち上がり時間が10 $\mu$ sより長い場合には関係ありません。

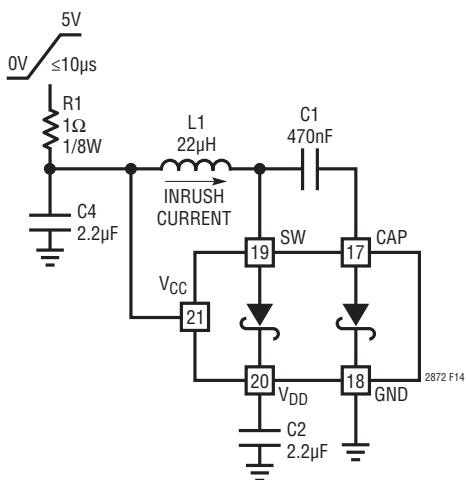


図14.4.5V以上の入力電源に対する電源電流オーバーシュート保護

### V<sub>L</sub>ロジック電源

ロジック電源ピンV<sub>L</sub>は独立しているので、LTC2872は1.7V～5.5Vのロジック信号とのインターフェースが可能です。すべてのロジックI/Oは、“H”の電源としてV<sub>L</sub>を使用しています。適切に動作させるには、V<sub>L</sub>をV<sub>CC</sub>より高くしてはなりません。パワーアップ時にV<sub>L</sub>がV<sub>CC</sub>より高いと、デバイスが損傷することはありませんが、デバイスの動作は保証されません。V<sub>L</sub>をV<sub>CC</sub>に接続しない場合には、0.1 $\mu$ FのコンデンサでV<sub>L</sub>をバイパスします。

V<sub>L</sub>またはV<sub>CC</sub>が接地されているか、またはV<sub>CC</sub>が切離されていると、RS232ドライバおよびRS485ドライバの出力がドライブされず、RS485の終端抵抗がディスエーブルされます。

すべてのロジック入力ピンは、“H”の電源としてV<sub>L</sub>を基準にしていますが、FENを除いて、V<sub>L</sub>とV<sub>CC</sub>に関係なく7Vまでド

イブできます。適切に動作させるため、FENはV<sub>L</sub>を1V以上超えてはなりません。ロジック入力ピンには、プルアップやプルダウンのための内部バイアス素子がありません。これらのピンは、有効なロジックレベルを確保するために“H”または“L”にドライブする必要があるので、フロートさせてはなりません。

### RS485ドライバ

RS485ドライバはRS485/RS422完全互換です。イネーブルされているときにDIが“H”だと、Y-Zは正になります。ドライバがディスエーブルされているときの、YおよびZのグランドに対する出力抵抗は、-7V～12Vの全同相範囲で96k $\Omega$ 以上(標準で125k $\Omega$ )です。この抵抗は、ドライバが半二重モードに構成されたときのこれらのラインの入力抵抗に等しく、YとZはRS485レシーバの入力として機能します。

### ドライバの過電圧および過電流保護

RS232およびRS485ドライバの出力は、±15Vの絶対最大範囲内のどの電圧への短絡からも保護されています。この条件での最大電流は、RS232ドライバでは90mA、RS485ドライバでは250mAです。

RS485ドライバの出力がアクティブ“H”的ときにV<sub>CC</sub>より高い電圧に短絡されると、約100mAの正の電流がドライバ出力からV<sub>CC</sub>に逆流する可能性があります。システム電源や負荷がこの余分な電流をシンクできない場合、ツエナー・ダイオード(5.6V/1Wの1N4734など)を使ってV<sub>CC</sub>をGNDにクランプし、V<sub>CC</sub>が過電圧状態にならないようにします。

すべてのデバイスはサーマル・シャットダウン保護機能も備えており、過度の電力損失が生じた場合にドライバ、レシーバ、およびRS485終端抵抗がディスエーブルされます(Note 6を参照)。

### 完全なフェイルセーフ機能をサポートするRS485バランス・レシーバ

LTC2872のRS485レシーバは図15に示すように、上昇時の信号に対して約80mV、下降時の信号に対して約-80mVの差動しきい値電圧を備えています。差動入力信号が約2 $\mu$ s以上これらのしきい値の間で留まると、上昇時しきい値は80mVから-50mVに変化しますが、下降時しきい値は-80mVに保たれます。このように、差動入力は、短絡、開放、または終端されても2 $\mu$ s以上ドライブされないと、レシーバ出力を“H”にすることにより、フェイルセーフ状態を知らせます。

## アプリケーション情報

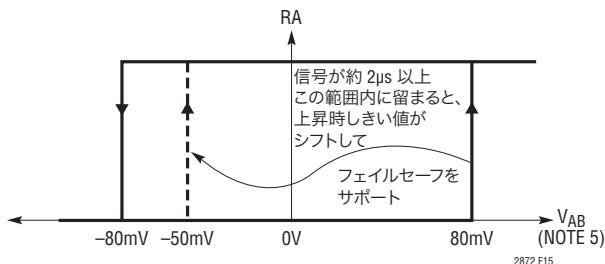


図15. 図示された標準値でのRS485レシーバの入力しきい値特性

このしきい値を2つ持つアキテクチャの利点は、完全なフェイルセーフ動作をサポートしながら、通常のデータ信号では0Vを中心とするバランスの取れたしきい値を提供することです。このバランスにより、非常に長いケーブルの端点でよく見られるエッジのスルーレートが遅い小入力信号のデューティ・サイクルが保たれます。この特性を図16に詳しく示します。ここで、信号は4000フィートのCAT5eケーブルを通して3Mbpsでドライブされたものです。差動信号はピークが100mVをかろうじて超えており、スルーレートが低下していますが、出力はデューティ・サイクル歪みがほとんどないほぼ完全な信号に保たれます。

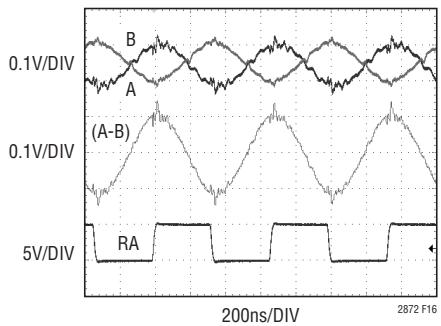


図16. 4000フィートのCAT5eケーブルでドライブされた3Mbpsの信号。上段のトレース:ケーブルを介した伝送後の受信信号、中段のトレース:上段の2つの信号の差、下段のトレース:レシーバ出力

バランス・アキテクチャのもう1つの利点は、2μs以内でウインドウ領域を通過する信号遷移に対して実効差動入力信号ヒステリシスが160mVと広いことにより、ノイズ耐性が優れています。信号が遅くなるほど実効ヒステリシスが小さくなり、DCでは約30mVのフェイルセーフ・ヒステリシスになります。

### RS485のバイアス・ネットワークが不要

多くの場合、RS485ネットワークはデータ・ラインの200mV以上の差動電圧を生成する抵抗分割器でバイアスされており、

ネットワーク上のすべてのトランシッタがディスエーブルされてもロジック“H”的状態が実現されます。バイアス抵抗の値は、ライン上のトランシーバの数とタイプ、ならびに終端抵抗の数と値によって決まります。したがって、バイアス抵抗の値は、それぞれ特定のネットワークの設定に対してカスタマイズする必要があり、ノードがネットワークに追加されるか、または取り外されるとき変化することがあります。

LTC2872の内部フェイルセーフ機能は、同じ内部フェイルセーフを使ったトランシーバのネットワークで使用されている限り、外付けのネットワーク・バイアス抵抗は不要です。このため、バイアス抵抗負荷がなくなることにより、ネットワークは最大256の大きなノード数をサポートできます。LTC2872のトランシーバは、ネットワークがバイアスされていてもいなくても、あるいはアンダーバイアスされていても適切に動作します。

### レシーバの出力

RS232およびRS485レシーバの出力は、外付けのプルアップを必要とせずに、内部で“H”(V<sub>L</sub>まで)または“L”(GNDまで)にドライブされます。レシーバがディスエーブルされると、出力ピンが高インピーダンスになり、V<sub>L</sub>の電源範囲内の電圧に対する漏れ電流が±5μA以下になります。

### RS485レシーバの入力抵抗

RS485レシーバのAまたはBからGNDへの入力抵抗(ドライバがディスエーブルされた半二重モードでは、YまたはZからGNDへの入力抵抗)は、内蔵の終端がディスエーブルされていると、96kΩ以上(標準で125kΩ)になります。これにより、RS485レシーバの負荷仕様を超えることなく、1システムあたり合計256個までのレシーバを許容できます。レシーバの入力抵抗は、レシーバをイネーブル/ディスエーブルすることによっても、デバイスが半二重、全二重、ループバックのいずれのモードであっても、さらには電力を供給されなくとも影響を受けません。RS485レシーバのピンから見た等価入力抵抗を図17に示します。

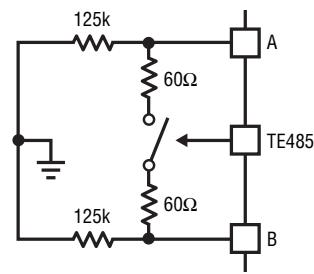


図17. AとBから見たRS485レシーバの等価入力抵抗 (Note 5)

## アプリケーション情報

### 選択可能なRS485の終端

忠実度の高い信号を得るには、ケーブルを適切に終端することが重要です。ケーブルがその特性インピーダンスで終端されていないと、反射によって波形の歪みが生じます。

LTC2872は、レシーバの差動入力間およびドライバの差動出力間に切り替え可能な $120\Omega$ の終端抵抗を内蔵しています。これにより、トランシーバ・ネットワークを構成する際、正しく動作させるためにロジック制御によって適切なラインの終端を容易に変更できるという利点が得られます。終端は、ネットワーク・バスの両端に置かれたトランシーバでイネーブルする必要があります。

ドライバがディスエーブルされている場合、接続されているバスの別のノードからの通信がある場合には、ドライバ・ノードを終端することが重要です。DZを“L”に設定することにより、A-B間の終端に関係なく、Y-Z間のドライバの終端をディスエーブルすることができます。詳細については表7を参照してください。

図18に示すように、終端抵抗はRS485の-7V～12Vの全同相範囲にわたって維持されます。終端抵抗がイネーブルされたピン両端の電圧は、「絶対最大定格」の表に示されているように6Vを超えてはなりません。

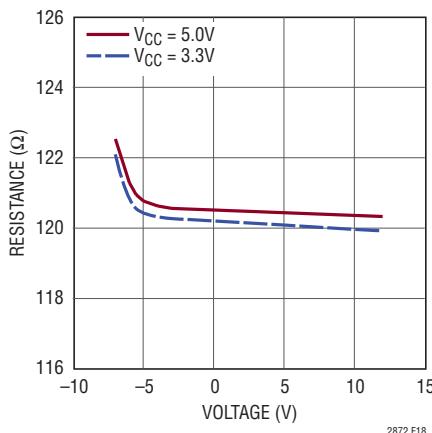


図18. イネーブルされたRS485終端抵抗の標準抵抗とA-B間の同相電圧

### RS485の半二重および全二重制御

LTC2872は、RS485トランシーバの半二重動作から全二重動作への切り替えを制御する機能を備えています。H/Fピンをロジック“L”に設定すると、AピンとBピンがレシーバの差動

入力として機能します。H/Fピンをロジック“H”に設定すると、YピンとZピンが差動入力として機能します。どちらの設定でも、RS485ドライバの出力は常にYとZです。AピンおよびBピンから見たインピーダンスは、差動終端抵抗を含めて、H/F制御に影響されません。H/F制御はRS232動作に影響を与えません。

### ロジック・ループバック

ループバック・モードでは、自己テストのためにドライバ入力がレシーバ出力(非反転)に接続されます。これはRS232トランシーバとRS485トランシーバの両方で行われます。LBピンがロジック“H”に設定され、関連するレシーバがイネーブルされると、ループバック・モードになります。

ループバック・モードのとき、ドライバは通常動作をします。ドライバをディスエーブルして出力を高インピーダンス状態にするか、またはイネーブルのままにして通常動作でループバック・テストをすることができます。ループバックは、半二重モードまたは全二重モードで作動し、終端抵抗に影響を与えません。

### RS485のケーブル長とデータレート

多くの要因がRS485やRS422の通信に使用可能なケーブルの最大長に影響を与えます。これらの要因には、ドライバの遷移時間、レシーバのしきい値、デューティ・サイクル歪み、ケーブル特性、データレートなどがあります。ケーブル長と最大データレートの標準的な曲線を図19に示します。この曲線の異なる領域は、データ伝送の性能を制限する異なった要因を反映しています。

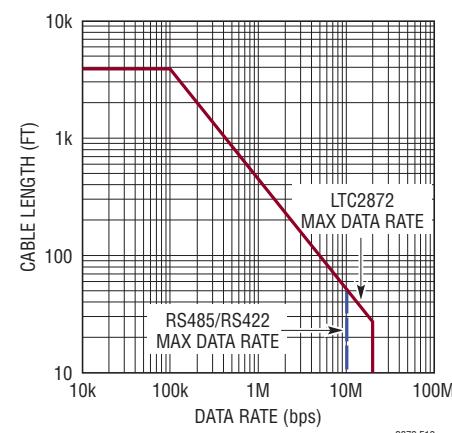


図19. ケーブル長とデータ・レート(RS485/RS422標準規格が垂直の実線で示されている)

## アプリケーション情報

100kbpsを下回る周波数では、最大ケーブル長はケーブルのDC抵抗によって決まります。この例では、ケーブルが4000フィートより長いと、末端での信号がレシーバで確実に検出可能な値より小さくなります。

100kbpsを超えるデータレートでは、ケーブルの容量性および誘導性によってこの関係が左右され始めます。ケーブルでの減衰は周波数と長さに依存するので、ケーブルの末端での立ち上がり時間と立ち下がり時間が長くなります。データレートが高いかまたはケーブルが長い場合、これらの遷移時間が信号のビット時間を決める大きな要因になります。ジッタと符号間干渉があるとこれが悪化するので、レシーバで有効データを捕捉するための時間ウインドウが非常に小さくなります。

図19の20Mbpsの境界は、LTC2872の最大保証動作レートを表しています。10Mbpsの垂直の点線はRS485標準規格で規定されている最大データレートを表わしています。この境界は限界ではありませんが、仕様に記載される最大データレートを反映しています。

図19のプロットが最大データレートとケーブル長の間の標準的な関係を示していることを重要視する必要があります。LTC2872を使ったデータレートは、導電体の口径、特性インピーダンス、絶縁材料、導電体が単線かより線かなどのケーブルの特性によって異なります。

## レイアウトに関する検討事項

すべてのV<sub>CC</sub>ピンを相互接続し、すべてのグランド・ピンを非常に低いインピーダンスのトレースまたは専用のプレーンを使ってPC基板に相互接続する必要があります。V<sub>CC</sub>(ピン21)から0.7cm以内に、2.2μF以上のバイパス・コンデンサを設置します。このV<sub>CC</sub>ピンはGND(ピン18)同様、主にDC/DCコンバータの性能に影響を与えます。2.2μFのコンデンサに戻すトレースが直接接続されていないか、またはトレースが非常に

狭い場合、0.1μF以上のバイパス・コンデンサをV<sub>CC</sub>(ピン1およびピン31)に追加することができます。これらのV<sub>CC</sub>ピンはそれぞれ、主にトランシーバ#1とトランシーバ#2の性能に影響を与えます。バイパス・コンデンサの要件が表11にまとめています。表に記載されたコンデンサは、それぞれの電源ピンとグランド・ピンの最も近くに配置します。

表11.バイパス・コンデンサの要件

コンデンサ	電源(ピン)	リターン(ピン)	注釈
2.2μF	V <sub>CC</sub> (21)	GND(18)	必須
2.2 μF	V <sub>DD</sub> (20)	GND(18)	必須
2.2uF	V <sub>EE</sub> (39)	GND(18)	必須
0.1μF	V <sub>L</sub> (35)	GND(34)	必須*
0.1μF	V <sub>CC</sub> (1)	GND(5)	オプション
0.1μF	V <sub>CC</sub> (31)	GND(27)	オプション

\*V<sub>L</sub>がV<sub>CC</sub>に接続されていない場合。

チャージポンプ・コンデンサC1は、SWピンとCAPピンに隣接させ、低インダクタンスを維持するために合計トレース長を1cm以下にします。インダクタL1を近づけて配置することはC1の配置に比べてあまり重要ではありませんが、合計トレース長は2cm以下にする必要があります。

高速の信号A/BおよびY/Zに接続されるPC基板のトレースは、容量性の不均衡を最小限に抑えて差動信号の品質を良好に保つため、対称にしてできるだけ短くします。容量性負荷の影響を最小限に抑えるため、差動信号はトレースの幅より広く離し、それらが異なる信号プレーン上に置かれる場合は上下に重ならないように配線します。

どの敏感な入力からも出力を離して配線し、ノイズ、ジッタ、場合によっては発振を生じる可能性のある帰還の影響を減らすように注意を払います。たとえば、DIとA/Bはドライバ出力またはレシーバ出力の近くには配線しないようにします。

# LTC2872

標準的応用例  $V_{CC} = 3V \sim 5.5V$ 、 $V_L = 1.7V \sim V_{CC}$ 。図示されていないロジック入力ピンは有効なロジック状態に接続されている。動作に必要な外付け部品は図示されていない。

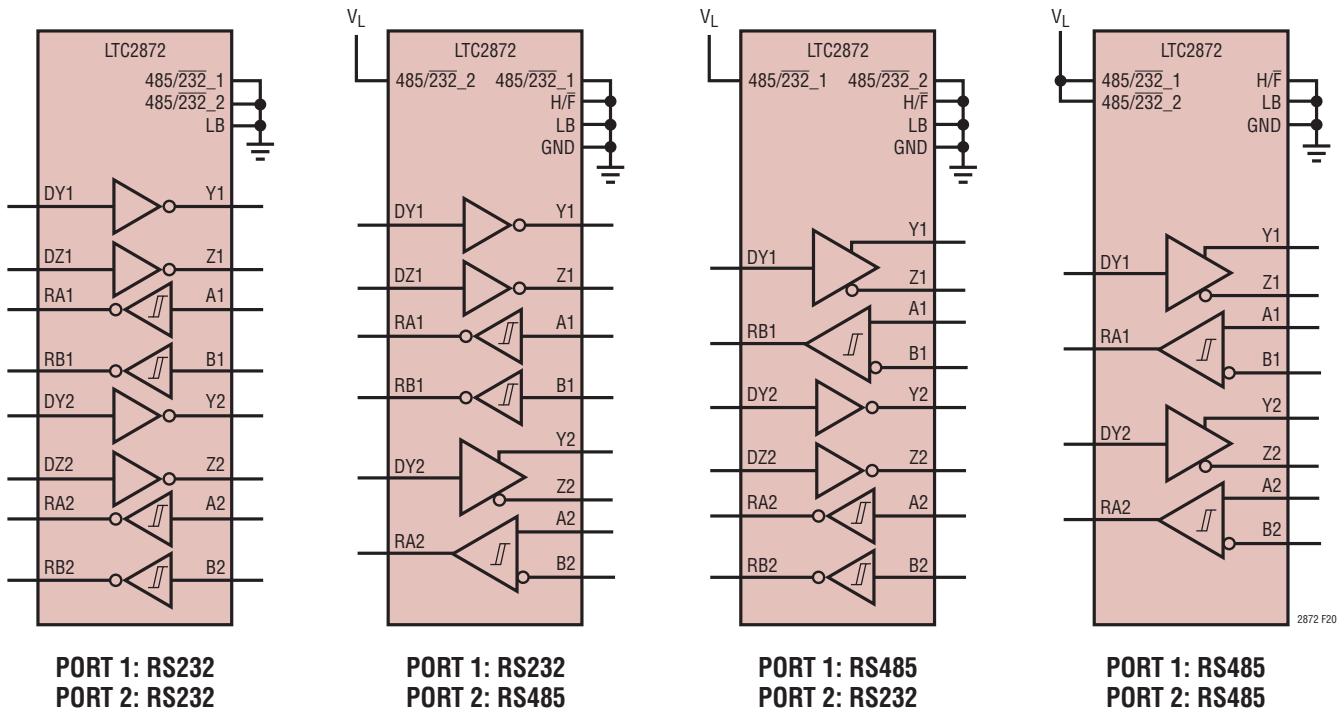


図20. 様々な基本ポート構成の LTC2872

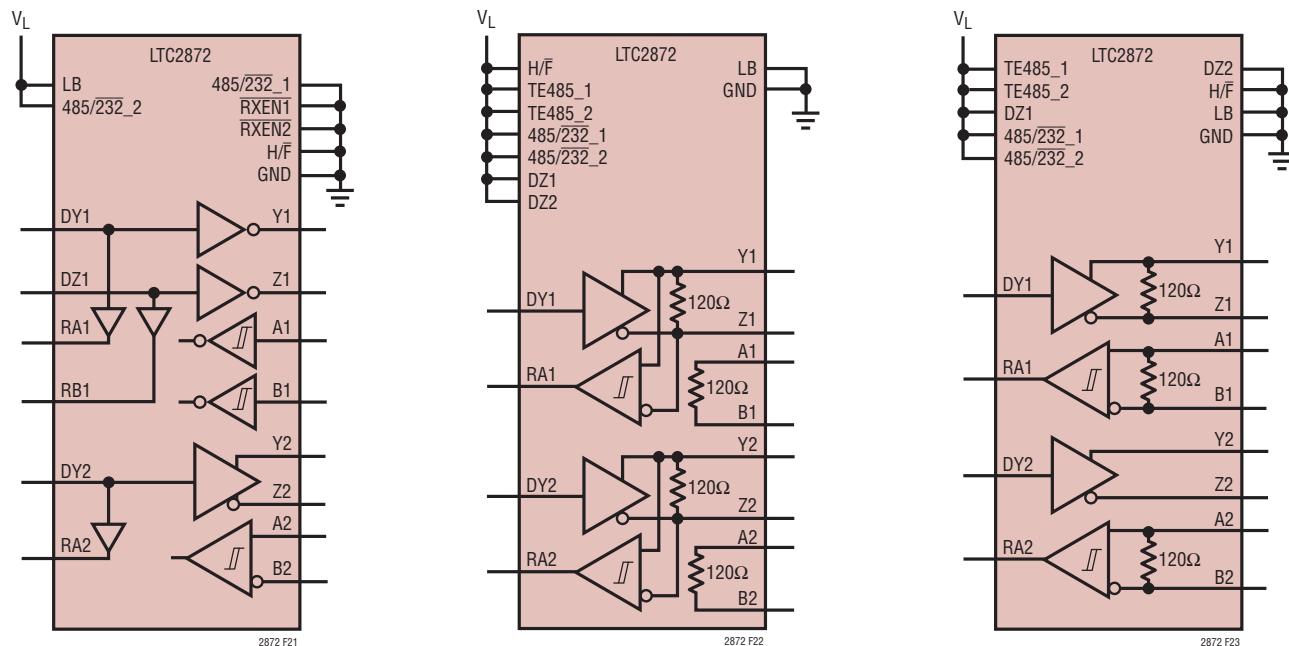


図21. RS232 および RS485 モードのループバック

図22. 各ポートにドライバとレシーバのライン終端を備えた半二重 RS485 モード

図23. ポート1にドライバとレシーバのライン終端を備え、ポート2にレシーバのみの終端を備えた全二重 RS485 モード

**標準的応用例**  $V_{CC} = 3V \sim 5.5V$ ,  $V_L = 1.7V \sim V_{CC}$ 。図示されていないロジック入力ピンは有効なロジック状態に接続されている。  
動作に必要な外付け部品は図示されていない。

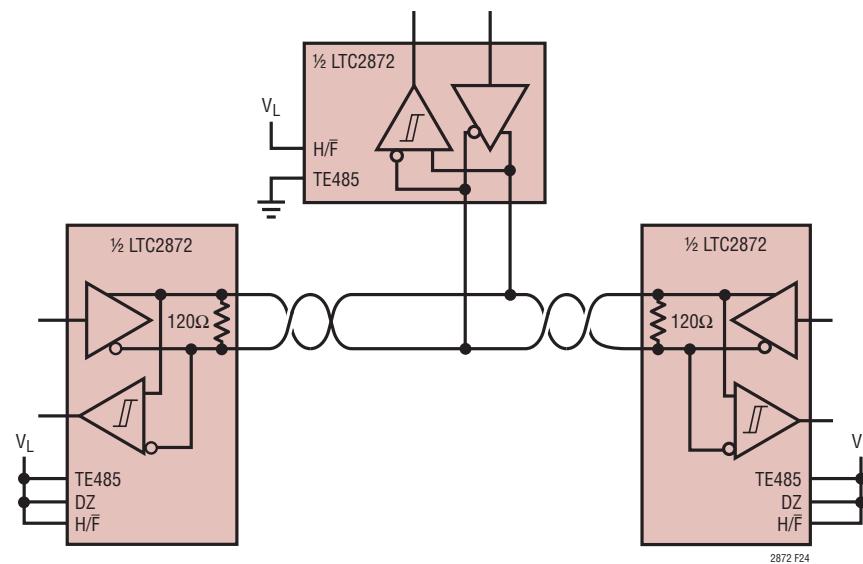


図24. 標準的なRS485半二重ネットワーク

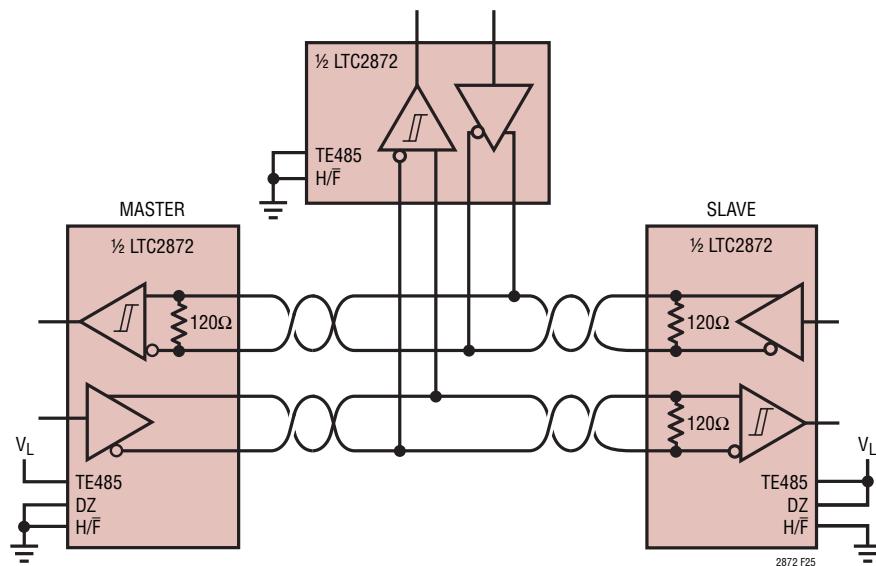
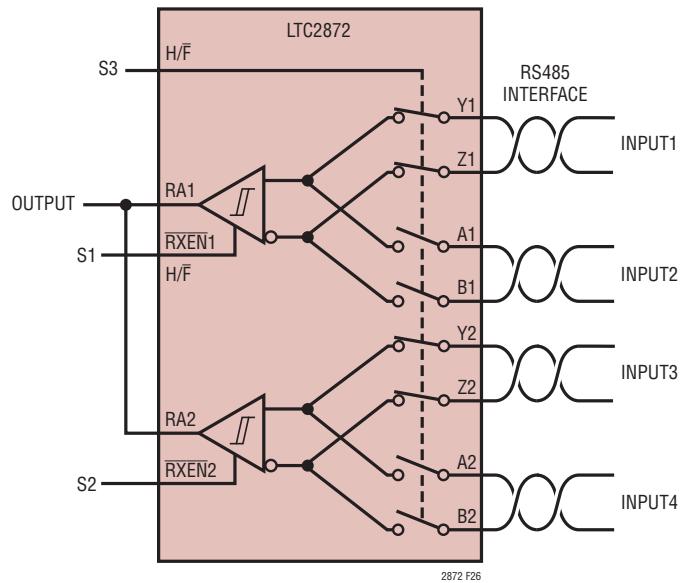


図25. 標準的なRS485全二重ネットワーク

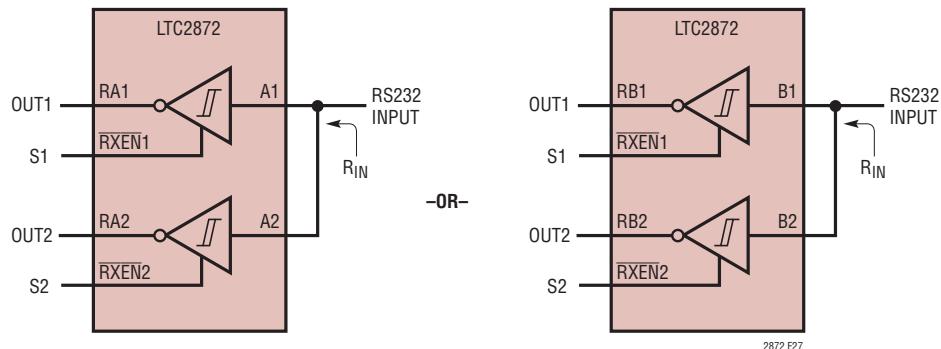
**標準的応用例**  $V_{CC} = 3V \sim 5.5V$ 、 $V_L = 1.7V \sim V_{CC}$ 。図示されていないロジック入力ピンは有効なロジック状態に接続されている。  
動作に必要な外付け部品は図示されていない。



S1	S2	S3	選択される入力
0	1	1	INPUT1
0	1	0	INPUT2
1	0	1	INPUT3
1	0	0	INPUT4
1	1	X	なし / 高インピーダンス
0	0	X	無効

図26.4つの入力を選択可能なRS485レシーバ

**標準的応用例**  $V_{CC} = 3V \sim 5.5V$ ,  $V_L = 1.7V \sim V_{CC}$ 。図示されていないロジック入力ピンは有効なロジック状態に接続されている。  
動作に必要な外付け部品は図示されていない。



S1	S2	R <sub>IN</sub>	アクティブな出力
0	1	5k	OUT1
1	0	5k	OUT2
1	1	62.5k	なし(高インピーダンス)
0	0	2.5k*	OUT1, OUT2

\* RS232 の仕様に適合しない

図27.RS232 レシーバ入力の共有

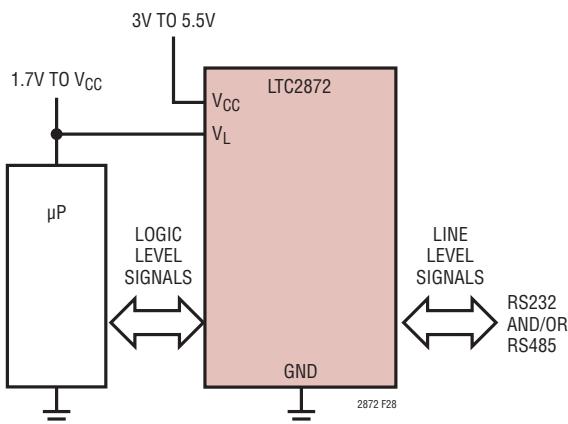


図28.低電圧のマイクロプロセッサ・インターフェース

標準的応用例  $V_{CC} = 3V \sim 5.5V$ 、 $V_L = 1.7V \sim V_{CC}$ 。図示されていないロジック入力ピンは有効なロジック状態に接続されている。  
動作に必要な外付け部品は図示されていない。

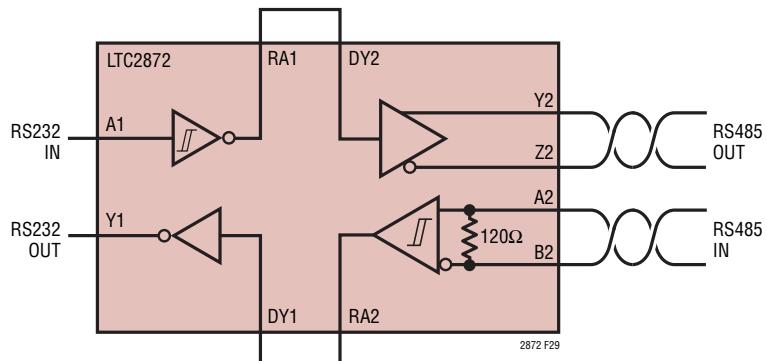


図29.RS232  $\leftrightarrow$  RS485 変換

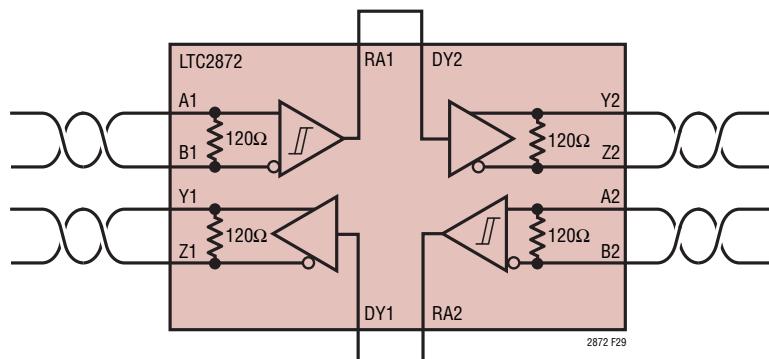
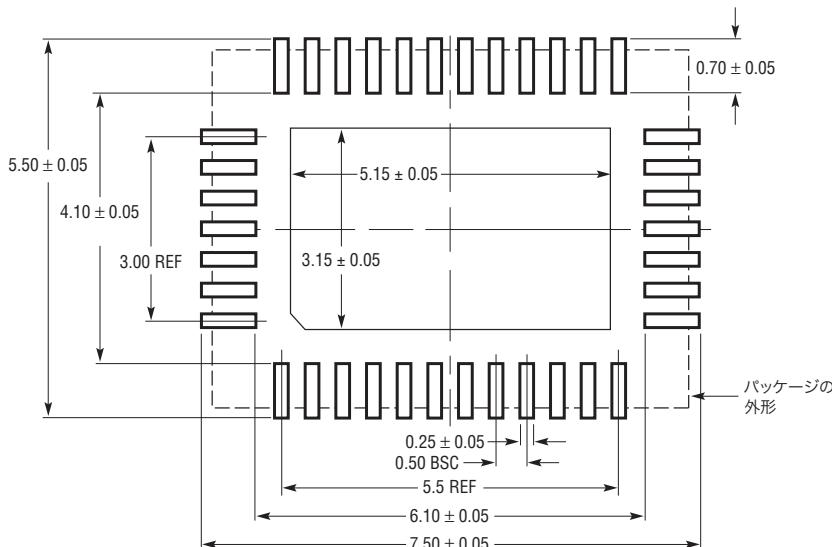


図30.RS485 リピータ

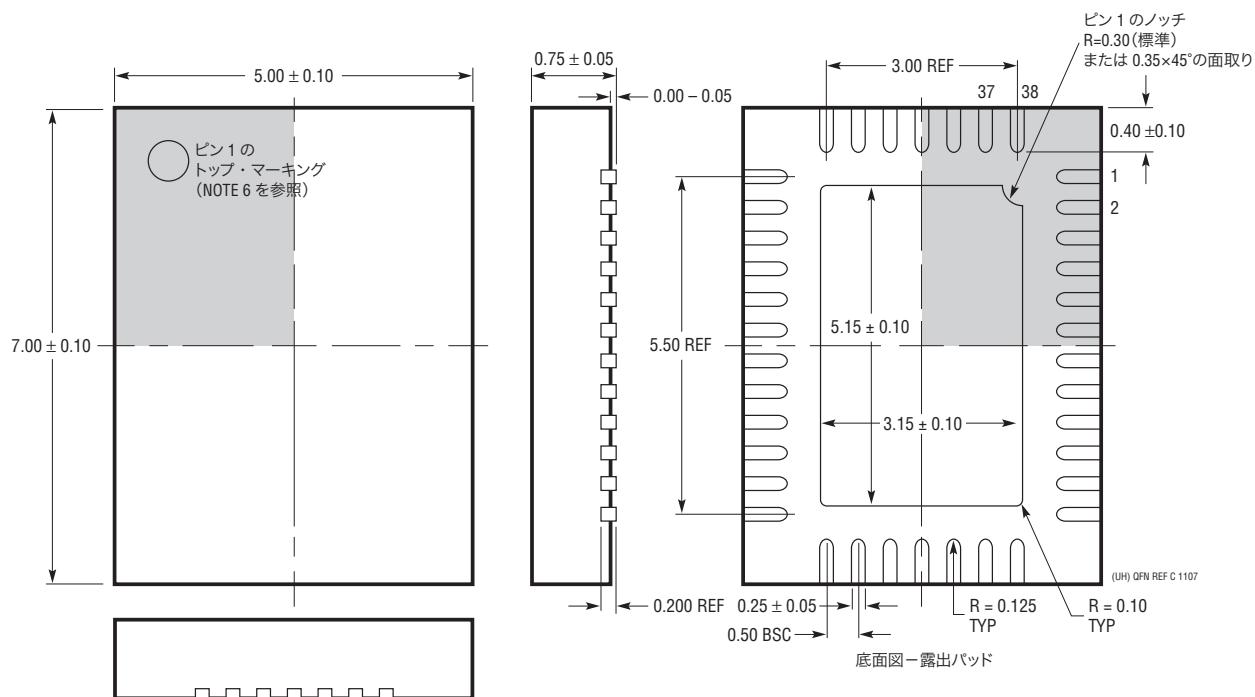
## パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> を参照してください。

**UHFパッケージ  
38ピン・プラスチックQFN(5mm×7mm)**  
(Reference LTC DWG # 05-08-1701 Rev C)



推奨する半田パッド・レイアウト  
半田付けられない領域には半田マスクを使用する



## NOTE :

1. 図は JEDEC のパッケージ外形 MO-220 のバリエーション (WHKD) に適合
2. 図は実寸とは異なる
3. すべての寸法はミリメートル

4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない  
モールドのバリは(もしあれば)各サイドで 0.20mm を超えないこと
5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージの上面と底面のピン 1 の位置の参考に過ぎない

## 標準的応用例

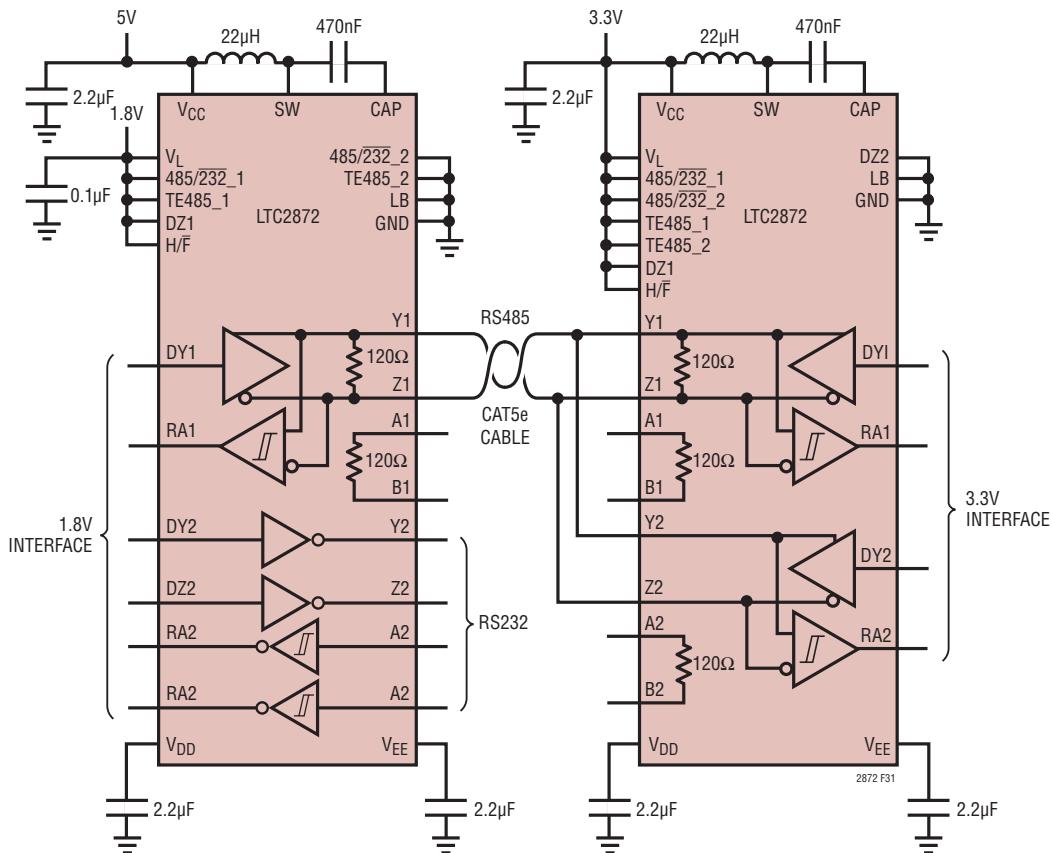


図31. 左側の LTC2872: 半二重で終端された RS485 と RS232。右側の LTC2872: 半二重で終端されたデュアル RS485。すべての外付け部品が図示されている

## 関連製品

製品番号	説明	注釈
LTC2870/ LTC2871	終端を内蔵した RS232/RS485 マルチプロトコル・トランシーバ	3V～5.5Vの電源、終端抵抗の自動選択、全二重/半二重切り替え制御、ロジック電源ピン、±26kVのESDに対して保護
LTC1334	単一5V、RS232/RS485 マルチプロトコル・トランシーバ	デュアル・ポート、単一5V電源、構成設定可能、±10kVのESDに対して保護
LTC1387	単一5V、RS232/RS485 マルチプロトコル・トランシーバ	シングル・ポート、構成設定可能
LTC2801/ LTC2802/ LTC2803/ LTC2804	シングルおよびデュアル 1.8V～5.5V RS232 トランシーバ	最大1Mbps、±10kVのESDに対して保護、ロジック電源ピン、小型DFNパッケージ
LTC2854/ LTC2855	切替え可能な終端を内蔵した 3.3V、20Mbps RS485 トランシーバ	3.3V電源、切り替え可能な120Ω終端抵抗を内蔵、±25kVのESDに対して保護
LTC2859/ LTC2861	切替え可能な終端を内蔵した 20Mbps RS485 トランシーバ	5V電源、切り替え可能な120Ω終端抵抗を内蔵、±15kVのESDに対して保護
LTM2881	絶縁型 RS485/RS422 μModule® トランシーバ +電源	20Mbps、DC/DCコンバータを内蔵して 2500VRMS の絶縁を提供、切り替え可能な120Ω終端抵抗を内蔵、±15kVのESDに対して保護
LTM2882	デュアル絶縁型 RS232 μModule トランシーバ +電源	1Mbps、DC/DCコンバータを内蔵して 2500VRMS の絶縁を提供、±10kVのESDに対して保護