

特長

- **高い直線性:**
0.02%の直線性により、シンプルなシステム較正が可能
- **広い入力帯域幅:**
追加利得誤差1%までの帯域幅: 500kHz
追加利得誤差0.1%までの帯域幅: 150kHz
3dB帯域幅は入力電圧振幅と無関係
- **シンプルで手間が不要:**
わずか1個の外付けコンデンサで真のRMS-DC変換を実現
デルタシグマ変換技法
- **超低シャットダウン電流:**
0.1 μ A
- **柔軟な入力:**
差動またはシングルエンド
レール・トゥ・レール同相電圧範囲
最大1V_{PEAK}の差動電圧
- **柔軟な出力:**
レール・トゥ・レール出力
個別の出力リファレンス・ピンにより、
レベル・シフトが可能
- **小型サイズ:**
省スペースの8ピンMSOPパッケージ

アプリケーション

- 真のRMSデジタル・マルチメータおよびパネル・メータ
- 真のRMS AC+DC測定

概要

LTC[®]1968は、革新的なデルタシグマ計算法を採用した、真のRMS-DCコンバータです。独自のアーキテクチャを採用することにより、従来のログ-アンチログRMS-DCコンバータと比べて、直線性がより高く高精度な上、帯域幅が振幅に依存することなく、温度特性が優れています。

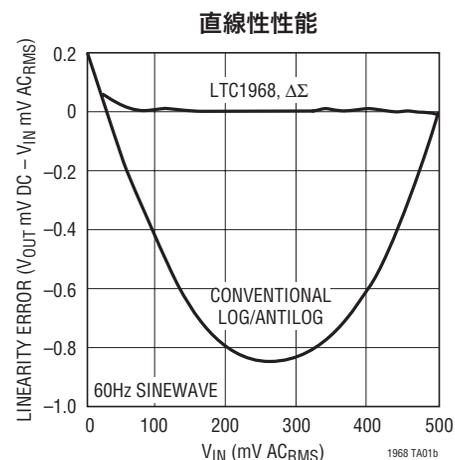
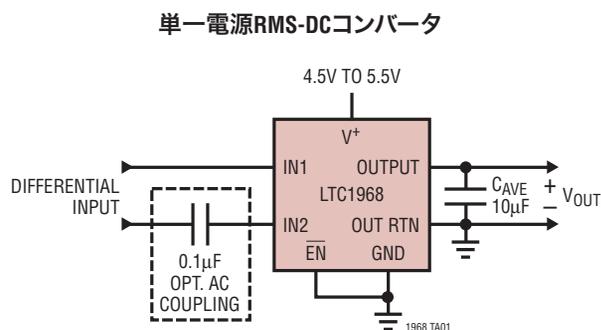
LTC1968はシングルエンドまたは差動入力信号で動作し、最大4のクレスト・ファクタをサポートしています。同相入力範囲はレール・トゥ・レールです。差動入力範囲は1V_{PEAK}で、かつてないほど優れた直線性を提供します。LTC1968は、どのような入力電圧でも容易にシステム較正が可能です。

また、LTC1968は個別の出力リファレンス・ピンを使用してレール・トゥ・レール出力を提供するので、柔軟なレベル・シフトが可能です。LTC1968は4.5V~5.5Vの単一電源で動作します。低消費電力のシャットダウン・モードでは、消費電流が0.1 μ Aまで低減されます。

LTC1968は省スペースのMSOPパッケージで供給されるので、携帯アプリケーションに最適です。

LT、LTC、LTはリニアテクノロジー社の登録商標です。
米国特許6,359,576、6,362,677および6,516,291によって保護されています。

標準的応用例



1968f

LTC1968

絶対最大定格

(Note 1)

電源電圧

$V^+ \sim \text{GND}$ 6V

入力電流 (Note 2) $\pm 10\text{mA}$

出力電流 (Note 3) $\pm 10\text{mA}$

ENABLE電圧 $-0.3\text{V} \sim 6\text{V}$

OUT RTN電圧 $-0.3\text{V} \sim V^+$

動作温度範囲 (Note 4)

LTC1968C/LTC1968I $-40^\circ\text{C} \sim 85^\circ\text{C}$

規定温度範囲 (Note 5)

LTC1968C/LTC1968I $-40^\circ\text{C} \sim 85^\circ\text{C}$

最大接合部温度 150°C

保存温度範囲 $-65^\circ\text{C} \sim 150^\circ\text{C}$

リード温度 (半田付け, 10秒) 300°C

パッケージ/発注情報

<p>TOP VIEW</p> <p>GND 1 IN1 2 IN2 3 NC 4 8 ENABLE 7 V+ 6 OUT RTN 5 VOUT</p> <p>MS8 PACKAGE 8-LEAD PLASTIC MSOP</p> <p>$T_{j\text{MAX}} = 150^\circ\text{C}$, $\theta_{j\text{A}} = 220^\circ\text{C/W}$</p>	ORDER PART NUMBER
	LTC1968CMS8 LTC1968IMS8
	MS8 PART MARKING
	LTAFG

より広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。温度等級 (IまたはC) は出荷時のコンテナに表示されます。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。

注記がない限り、 $V^+ = 5\text{V}$ 、 $V_{\text{OUTRTN}} = 2.5\text{V}$ 、 $C_{\text{AVE}} = 10\mu\text{F}$ 、 $V_{\text{IN}} = 200\text{mV}_{\text{RMS}}$ 、 $V_{\text{ENABLE}} = 0.5\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
変換精度						
G_{ERR}	Low Frequency Gain Error	50Hz to 20kHz Input (Notes 6, 7)	●	± 0.1	± 0.3 ± 0.4	% %
V_{OOS}	Output Offset Voltage	(Notes 6, 7)		0.2	0.75	mV
$\Delta V_{\text{OOS}}/\Delta T$	Output Offset Voltage Drift	(Note 11)	●	2	10	$\mu\text{V}/^\circ\text{C}$
L_{INERR}	Linearity Error	50mV to 350mV (Notes 7, 8)	●	± 0.02	± 0.15	%
PSRRG	Power Supply Rejection	(Note 9)	●	± 0.02	± 0.20 ± 0.25	%/V %/V
V_{IOS}	Input Offset Voltage	(Notes 6, 7, 10)		0.4	1.5	mV
$\Delta V_{\text{IOS}}/\Delta T$	Input Offset Voltage Drift	(Note 11)	●	2	10	$\mu\text{V}/^\circ\text{C}$
追加誤差とクレストファクタ (CF)						
	CF = 3	60Hz Fundamental, 200mV _{RMS}	●	0.2		mV
	CF = 5	60Hz Fundamental, 200mV _{RMS}	●	5		mV
入力特性						
V_{IMAX}	Maximum Peak Input Swing	Accuracy = 1% (Note 14)	●	1	1.05	V
I_{VR}	Input Voltage Range		●	0	V^+	V
Z_{IN}	Input Impedance	Average, Differential (Note 12)		1.2		M Ω
		Average, Common Mode (Note 12)		100		M Ω
CMRRI	Input Common Mode Rejection	(Note 13)	●	50	400	$\mu\text{V}/\text{V}$
V_{IMIN}	Minimum RMS Input		●		5	mV
PSRRI	Power Supply Rejection	(Note 9)	●	250	700	$\mu\text{V}/\text{V}$

1968f

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。

注記がない限り、 $V^+ = 5\text{V}$ 、 $V_{\text{OUTRTN}} = 2.5\text{V}$ 、 $C_{\text{AVE}} = 10\mu\text{F}$ 、 $V_{\text{IN}} = 200\text{mV}_{\text{RMS}}$ 、 $V_{\text{ENABLE}} = 0.5\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
出力特性							
OVR	Output Voltage Range		●	0	V^+	V	
Z_{OUT}	Output Impedance	(Note 12)	●	10	12.5	16	$\text{k}\Omega$
CMRRO	Output Common Mode Rejection	(Note 13)	●		50	250	$\mu\text{V}/\text{V}$
V_{OMAX}	Maximum Differential Output Swing	Accuracy = 1%, DC Input (Note 14)	●	1.0	1.05		V
			●	0.9			V
PSRRO	Power Supply Rejection	(Note 9)	●		250	1000	$\mu\text{V}/\text{V}$
周波数応答							
$f_{1\text{P}}$	1% Additional Gain Error (Note 15)				500		kHz
$f_{-3\text{dB}}$	$\pm 3\text{dB}$ Frequency (Note 15)				15		MHz
電源							
V^+	Supply Voltage		●	4.5		5.5	V
I_{S}	Supply Current	$I_{\text{N1}} = 20\text{mV}$, $I_{\text{N2}} = 0\text{V}$ $I_{\text{N1}} = 200\text{mV}$, $I_{\text{N2}} = 0\text{V}$	●		2.3	2.7	mA
					2.4		mA
シャットダウン特性							
I_{SS}	Supply Current	$V_{\text{ENABLE}} = 4.5\text{V}$	●		0.1	10	μA
I_{IH}	$\overline{\text{ENABLE}}$ Pin Current High	$V_{\text{ENABLE}} = 4.5\text{V}$	●	-1	-0.1		μA
I_{IL}	$\overline{\text{ENABLE}}$ Pin Current Low	$V_{\text{ENABLE}} = 0.5\text{V}$	●	-3	-0.5	-0.1	μA
V_{TH}	$\overline{\text{ENABLE}}$ Threshold Voltage				2.1		V
V_{HYS}	$\overline{\text{ENABLE}}$ Threshold Hysteresis				0.1		V

Note 1: 絶対最大定格はそれを超えるとデバイスの寿命に影響を及ぼす値。

Note 2: 入力 (I_{N1} , I_{N2}) はGNDと V^+ へのシャット・ダイオードによって保護されている。レールを超えて入力がドライブされる場合、電流を10mAより低く制限する必要がある。

Note 3: LTC1968の出力 (V_{OUT}) は高インピーダンスなので、シンク電流とソース電流のいずれでも、上述の限界までオーバードライブすることができる。

Note 4: LTC1968C/LTC1968IIは $-40^\circ\text{C} \sim 85^\circ\text{C}$ の動作温度範囲で動作することが保証されている。

Note 5: LTC1968Cは $0^\circ\text{C} \sim 70^\circ\text{C}$ の温度範囲で性能仕様に適合することが保証されている。LTC1968Cは $-40^\circ\text{C} \sim 85^\circ\text{C}$ の温度範囲で性能仕様に適合するように設計され、特性が評価されており、性能仕様に適合すると予想されるが、これらの温度ではテストされないし、QAサンプリングも行われない。LTC1968IIは $-40^\circ\text{C} \sim 85^\circ\text{C}$ の温度範囲で性能仕様に適合することが保証されている。

Note 6: $C_{\text{AVE}} = 10\mu\text{F}$ で高速自動テストを行うことはできない。LTC1968は $C_{\text{AVE}} = 47\text{nF}$ で100%テストされる。

Note 7: LTC1968はDCおよび10kHzの入力信号で100%テストされる。50mV \sim 350mVのDC入力による測定値を使って、 G_{ERR} 、 V_{OOS} 、 V_{IOS} および直線性誤差の4つのパラメータが計算される。全ての内部回路の適正動作を保証するための追加テストの実施によって性能リミットを保証できることが相関テストによって示されている。

Note 8: LTC1968は本質的に直線性が非常に高い。以前のログ・アンチログ回路と異なり、その振舞いはDC入力の場合とAC入力の場合で同じであり、高速テストのためにDC入力が使われる。

Note 9: LTC1968の電源除去は50mV \sim 350mVのDC入力を使って測定される。 $V^+ = 4.5\text{V}$ から $V^+ = 5.5\text{V}$ への精度の変化が1Vで除算される。

Note 10: 以前の世代のRMS-DCコンバータには非線形コアとともに非線形入力段が必要であった。デバイスによっては、入力非直線性と入力オフセット電圧の影響を合わせた「DC反転誤差」を規定している。LTC1968の特性は規定が簡単で、入力オフセット電圧だけが「DC反転誤差」の実質的な誤差源である。

Note 11: 設計により保証されている。

Note 12: LTC1968はスイッチトキャパシタ・デバイスなので、入力/出力インピーダンスは多数のクロック・サイクルにわたる平均インピーダンスである。入力インピーダンスは必ずしも測定される入力信号の減衰を生じない。詳細については、「アプリケーション情報」の「入力インピーダンス」のセクションを参照。

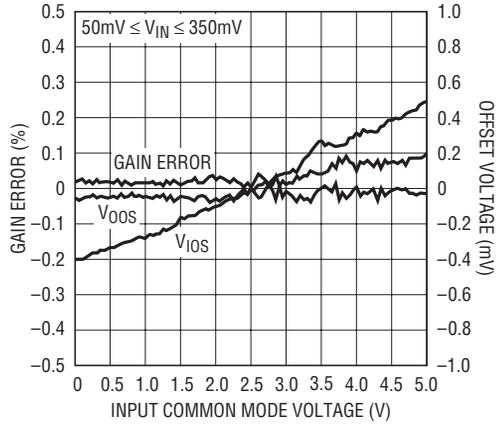
Note 13: LTC1968の同相除去比は50mV \sim 350mVのDC入力を使って測定される。0Vおよび V^+ の入力同相電圧で測定された V_{IOS} の変化を V^+ で除算したものと、入力CMRRは定義されている。OUT RTN = 0VおよびOUT RTN = $V^+ - 350\text{mV}$ で測定された V_{OOS} の変化を $V^+ - 350\text{mV}$ で除算したものと、出力CMRRは定義されている。

Note 14: LTC1968の入力と出力の電圧振幅は内部クリッピングによって制限される。ただし、その $\Delta\sigma$ トポロジーは短時間の内部クリッピングに対して比較的耐性がある。

Note 15: LTC1968はオーバーサンプリングとノイズ整形を利用して、内部の1ビットAD変換の量子化雑音を減らす。高い入力周波数では、このノイズのさらに大きな部分がDCにエイリアシングされる。ノイズの周波数がシフトされるので、低周波数のノイズになり、セトリング時間が長くなるという代償を払ってのみフィルタ処理される。LTC1968は本質的に広帯域だが、出力精度はこのエイリアシング・ノイズによって低下する。

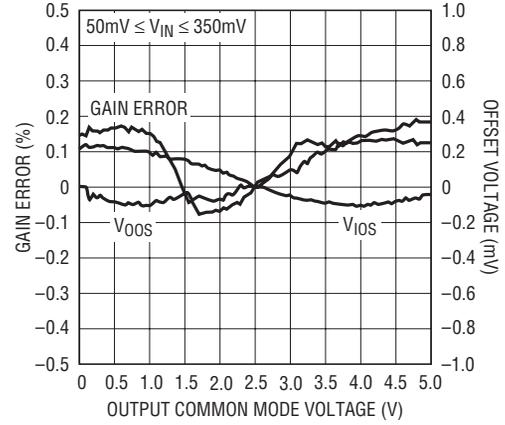
標準的性能特性

利得およびオフセットと
入力同相電圧



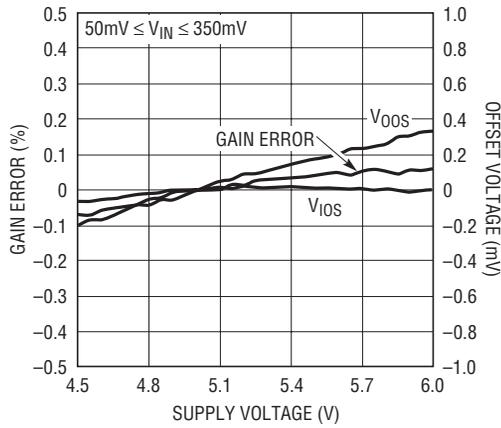
1968 G01

利得およびオフセットと
出力同相電圧



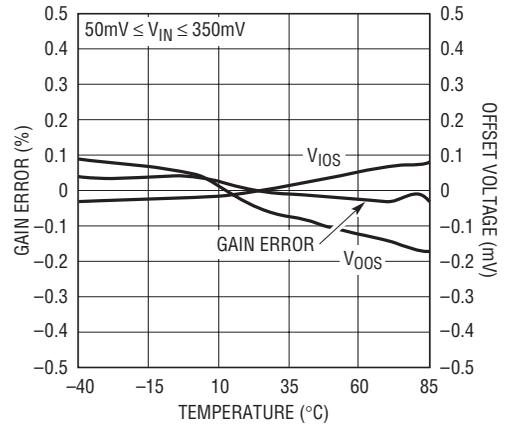
1968 G02

利得およびオフセットと電源電圧



1968 G03

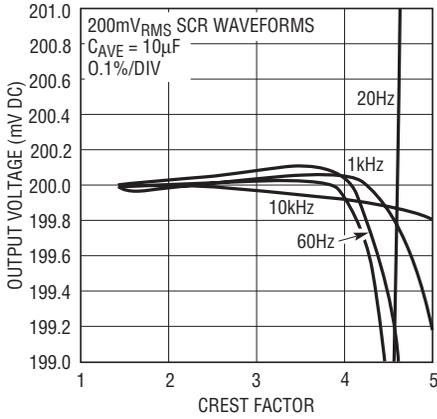
利得およびオフセットと温度



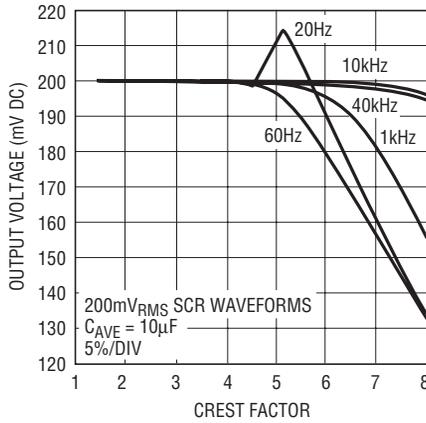
1968 G04

標準的性能特性

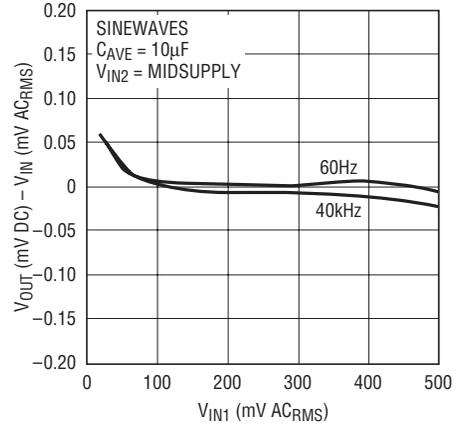
性能と Crest ファクタ



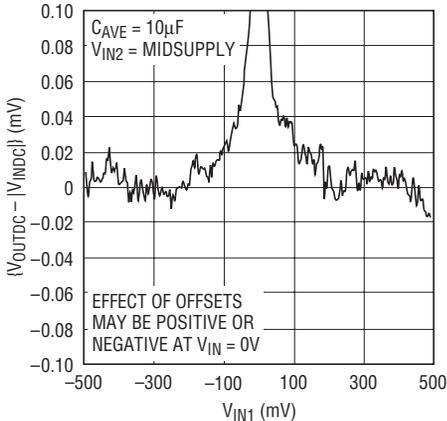
性能と大きな Crest ファクタ



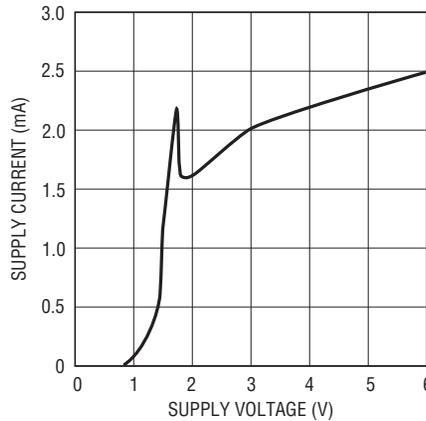
AC 直線性



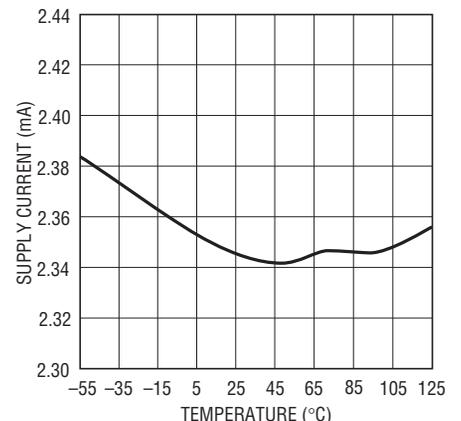
DC 直線性



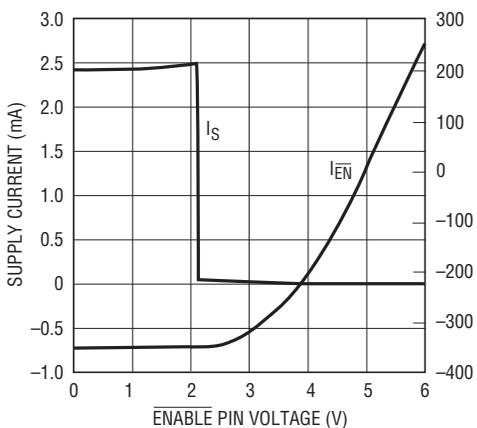
消費電流と電源電圧



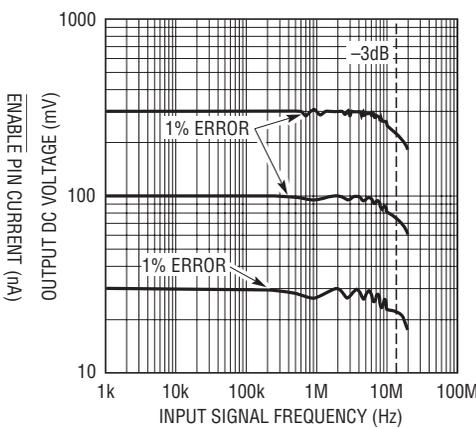
消費電流と温度



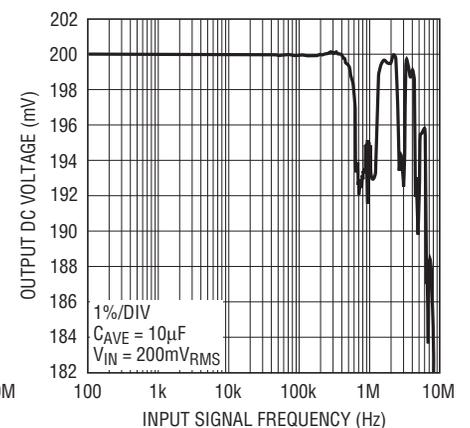
電源および ENABLE ピンの電流と ENABLE 電圧



入力信号の帯域幅と RMS 値

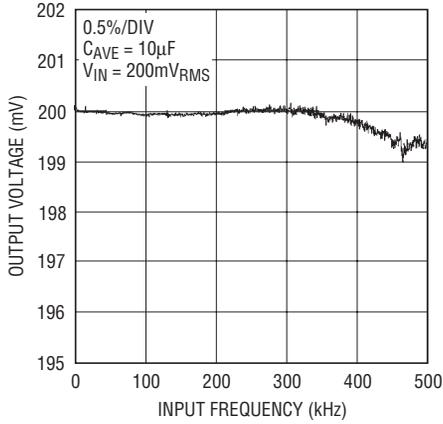


入力信号の帯域幅



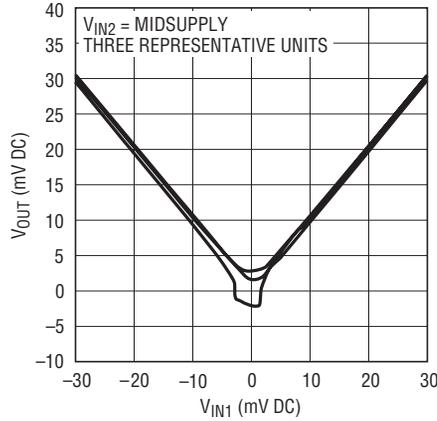
標準的性能特性

500kHzまでの帯域幅



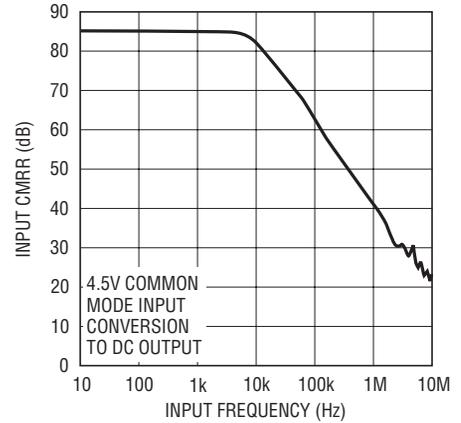
1968 G14

ゼロの近くのDC伝達特性



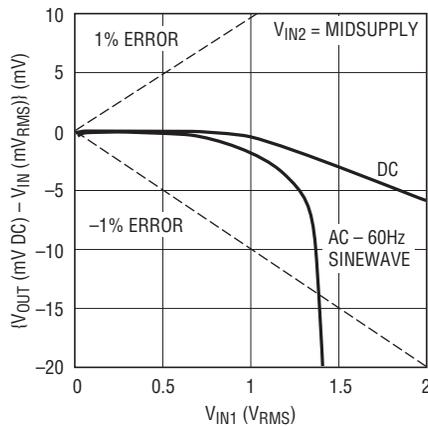
1968 G15

入力同相除去比と周波数



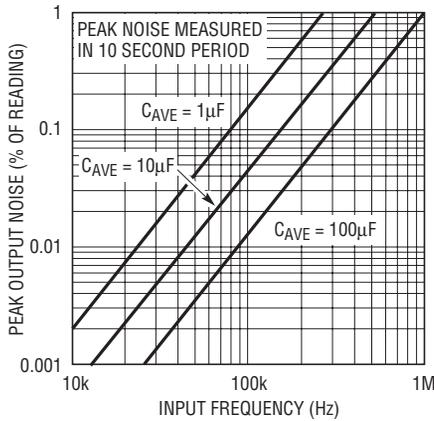
1967 G16

出力精度と信号振幅



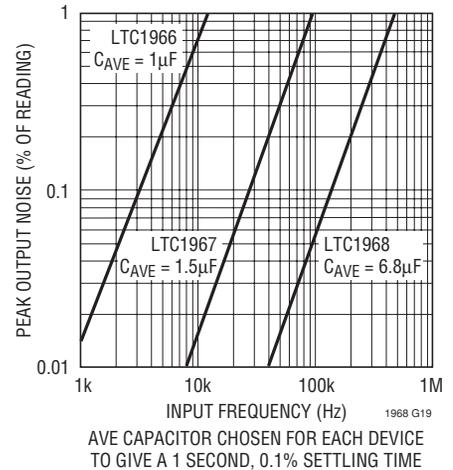
1967 G17

入力ノイズと入力周波数



1967 G18

入力ノイズとデバイス



1968 G19

ピン機能

GND (ピン1): グランド。電源のリターン・ピン。

IN1 (ピン2): 差動入力。DC結合 (極性は無関係)。

IN2 (ピン3): 差動入力。DC結合 (極性は無関係)。

V_{OUT} (ピン5): 出力電圧。ピン5は高インピーダンスです。ピン5からOUT RTNに接続された1個のシャント・コンデンサによってRMSの平均化が行われます。伝達関数は次式で与えられます。

$$(V_{OUT} - OUT\ RTN) = \sqrt{\text{Average}[(IN2 - IN1)^2]}$$

OUT RTN (ピン6): 出力のリターン。出力電圧はこのピンを基準に発生します。V_{OUT}ピンとOUT RTNピンはバランスされておらず、このピンは、ACとDCの両方とも、低インピーダンスに接続します。多くの場合ピン5はGNDに接続しますが、GND < OUT RTN < (V⁺ - 最大出力)の任意の電圧に接続することができます。

V⁺ (ピン7): 正電圧電源。4.5V~5.5V

ENABLE (ピン8): アクティブ“L”のイネーブル入力。このピンを開放するかVDDにドライブすると、LTC1968はバイアスされません。通常の動作ではGNDに引き下げます。

アプリケーション情報

RMSからDCへの変換

RMSの定義

RMS振幅は、全ての波形と大きさの動的信号を測定して比較するための首尾一貫した、公平で標準的な方法です。簡単に述べると、RMS振幅は動的波形の熱ポテンシャルです。1V_{RMS} ACの波形は、抵抗性負荷に対して1V DCが発生するのと同じ熱を発生します。

数学的には、RMSは「2乗の平均の根」です。

$$V_{RMS} = \sqrt{V^2}$$

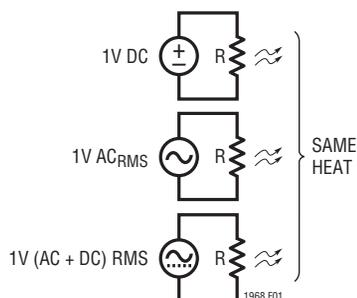


図1

RMSに代るもの

動的波形を数量化する他の方法にはピーク検出や平均整流があります。両方の場合とも、平均 (DC) 値が得られますが、その値は、選択された1つの波形の種類に対してだけ正確です。この値はこの波形 (代表的には正弦波) に対してだけ較正されています。平均整流の誤差を表1に示します。

表1. 平均整流の誤差と真のRMS

波形	V _{RMS}	整流された平均 (V)	誤差*
方形波	1.000	1.000	11%
正弦波	1.000	0.900	*0%誤差に較正
三角波	1.000	0.866	-3.8%
SCR at 1/2 Power, Θ = 90°	1.000	0.637	-29.3%
SCR at 1/4 Power, Θ = 114°	1.000	0.536	-40.4%

表1の最後の2つの項目はチョップ正弦波で、SCRやトライアックのようなサイリスタでよく生じます。図2aに代表的な回路を示します。図2bにはその負荷電圧、スイッチ電圧および負荷電流を示します。

アプリケーション情報

負荷に供給される電力は、スイッチ「オン」電圧降下のようなあらゆる寄生損失および導通角 (firing angle) に依存します。実際の回路の波形では、回路の具体的な寄生要素に依存して、一般にスイッチングの遷移点でかなりのリングングも生じます。このデータシートでは、「SCR波形」は理想的なチョップ正弦波を指します。ただし、LTC1968は実際のSCR波形に対しても忠実にRMSからDCへの変換を行います。

示されているのは $\theta = 90^\circ$ の場合で、利用可能な電力の50%が負荷に供給される場合に相当します。表1に示されているように、 $\theta = 114^\circ$ のときは利用可能な電力の25%だけが負荷に供給され、 θ が 180° に近づくと電力は急速に低下します。

平均整流方式を使い、正弦波に対する誤差補償のための標準的較正を行った場合、入力正弦波のRMSレベルは適切に報告されます。誤差が生じるのは非正弦波の場合だけです。この較正と V_{RMS} による出力測定が理由で、較正された平均整流とは区別した、実際のRMSからDCへの変換の使用を指すために、真のRMSという用語が作られました。

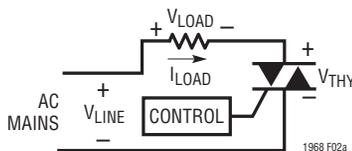


図2a

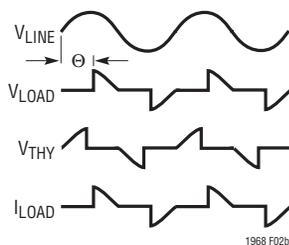


図2b

RMS-DCコンバータの動作原理

モノリシックのRMS-DCコンバータは実質上含まれている計算機能を使って入力信号のRMS値を算出します。基本ビルディング・ブロックは、図3に示されているようなアナログ乗算

/除算器です。LPFの入力は乗算/除算器の計算結果 $(V_{IN})^2/V_{OUT}$ です。ローパス・フィルタはこの平均をとって数学的に出力を発生します。

$$V_{OUT} = \frac{\overline{(V_{IN})^2}}{V_{OUT}}$$

V_{OUT} はDCなので、次のようになります。

$$\frac{\overline{(V_{IN})^2}}{V_{OUT}} = \frac{\overline{(V_{IN})^2}}{V_{OUT}}, \text{ so}$$

$$V_{OUT} = \frac{\overline{(V_{IN})^2}}{V_{OUT}}, \text{ and}$$

$$(V_{OUT})^2 = \overline{(V_{IN})^2}, \text{ or}$$

$$V_{OUT} = \sqrt{\overline{(V_{IN})^2}} = \text{RMS}(V_{IN})$$

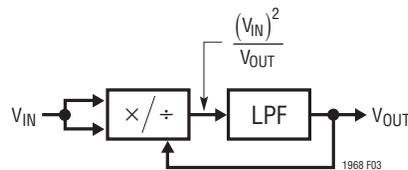


図3. 実質上計算機能を備えたRMS-DCコンバータ

前の世代のRMS-DCコンバータとは異なり、LTC1968の計算機能にはログ-アンチログ回路は使われていません。ログ-アンチログ回路はログ-アンチログの乗算/除算器の全ての問題どころかそれ以上の問題、つまり、低い直線性、信号振幅とともに変化する帯域幅、および温度による利得ドリフトの問題をかかえています。

LTC1968 RMS-DCコンバータの動作原理

LTC1968は全く新しいトポロジーを使ってRMSからDCへの変換を行います。このトポロジーでは、図4に示されているように、デルタシグマ変調器が除算器として機能し、簡単な極性スイッチが乗算器¹として使われています。

¹ 多数の特許によって保護されています。

アプリケーション情報

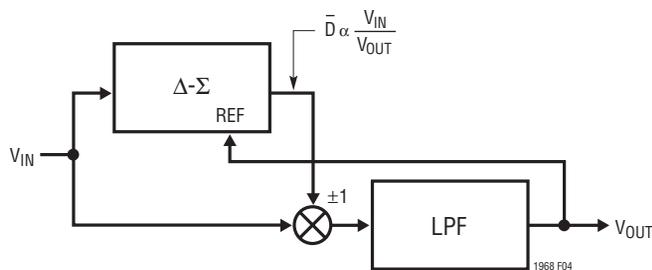


図4. LTC1968のトポロジー

デルタシグマ変調器は単一ビットの出力を備えており、その平均デューティ・サイクル (\bar{D}) は入力信号を出力で割った比に比例します。デルタシグマは2次の変調器で、直線性が優れています。単一ビット出力を使って選択的に入力信号のバッファまたは反転を行います。繰り返しますが、この回路は2点 (± 1 の利得) だけで動作するので、優れた直線性を備えています。一定時間の平均実効乗算値はこれら2点間の直線上にきます。これら2要素の組合せにより、 $(V_{IN})^2/V_{OUT}$ に等しい、ローパス・フィルタの入力信号が生じ、上に示されているように、RMS からDCへの変換が行われます。

ローパス・フィルタによりRMS関数の平均化が行われるので、目的の最低周波数よりも低いコーナー周波数である必要があります。ライン周波数の測定では、このフィルタは大きすぎてチップに内蔵することはできませんが、LTC1968はローパス・フィルタを実装するのにコンデンサを1個だけ出力に必要とします。ユーザーは、以下の「設計手順」のセクションで述べられているように、周波数範囲とセリング条件に従ってこのコンデンサを選択することができます。

このトポロジーはログ-アンチログの実装に比べて本質的に安定しており、直線性が優れています。これは主に、信号処理が全て閉ループで動作する高利得オペアンプを使った回路内で行われるからです。

LTC1968の内部動作の詳細はこのデータシートの末尾近くの簡略化された回路図に示されています。内部スケールは V_{IN} が $\pm 4 \cdot V_{OUT}$ を超えるときだけデルタシグマ出力のデューティ・サイクルが0%または100%に制限されるようになっていることに注意してください。

RMS-DCコンバータの直線性

2乗と平方根という2つの非線形の処理を含む関数を実装したデバイスにとって、直線性は奇妙な属性に見えるかもしれません。

ただし、RMS-DCコンバータの伝達関数は、RMSボルトを入力とし、DCボルトを出力とする、理想的には1:1の伝達関数です。入力から出力への伝達関数が直線から外れる分だけ、デバイスは非線形になります。

さらに完全に直線性を調べるには、図5に示されている簡単なモデルを使います。示されているように、入力オフセットが入力回路に導入され、出力オフセットが出力回路に導入されます。

出力回路に生じるどの非直線性もRMSの入力からDCの出力への伝達関数を不完全にします。一般に入力回路の非直線性による伝達関数の劣化はずっとわずかです。AC入力の場合、RMSからDCへの変換では入力値の全範囲の非直線性が全て平均化されるからです。

ただし、入力の非直線性はそれでもRMS-DCコンバータに問題を生じます。入力信号の波形の変化により精度が損なわれるからです。RMS-DCコンバータはどんな入力波形でもDC出力に変換しますが、全ての波形についてその精度が正弦波の場合の精度に等しいとは限りません。ダイナミックな信号波形の一般的記述法はクレストファクタです。クレストファクタは波形のRMS値に対するピーク値の比です。たとえば、クレストファクタが4の信号はピークがRMS値の4倍です。



図5. RMS-DCコンバータの直線性モデル

アプリケーション情報

このピークのエネルギー（電圧の2乗に比例します）はRMS値のエネルギーの16倍（ 4^2 ）なので、当然ピークの存在する時間は多くとも6.25%（1/16）の間です。

LTC1968は4以下のクレストファクタでは良好に動作し、これより高いクレストファクタの信号に対する応答は精度が低下します。4以下のクレストファクタでの性能が優れているのは、LTC1968全体での直線性が高いことに直接基づいています。

設計手順

LTC1968RMS-DCコンバータを使うと、奇妙な機能を簡単に実装することができます。多くのアプリケーションの場合、必要となるのは平均化のための1個のコンデンサ、I/O接続の適切な選択、および電源のバイパスだけです。もちろん、LTC1968にも電源が必要です。多様な電源構成がこのデータシートの末尾近くの「標準的応用例」に示されています。

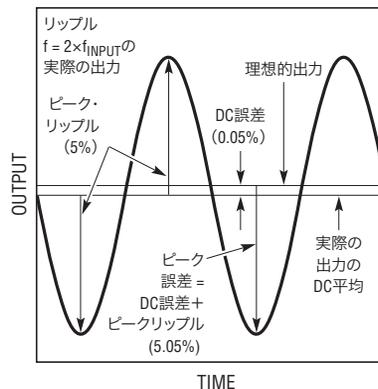
コンデンサの値の選択

信号のRMS値（2乗の平均の平方根）は、平均関数を得るための何らかの平均化なしに計算することはできません。真のRMS-DCコンバータLTC1968は、出力の1個のコンデンサを利用して、RMS-DC変換に必要な低周波数の平均化を行います。ダイナミック波形の正確な測定をするには、対象となる最低周波数信号を追尾するのではなく、十分長い時間にわたる平均化を行う必要があります。1個の平均化コンデンサの場合、低周波数での精度を図6に示します。

入力周波数とフィルタ・コンデンサの値の組合せで生じる、いわゆる「DC誤差」が図6に示されています²。この誤差は、デュアルスロープ積分型A/Dコンバータ、デルタシグマA/Dコンバータまたはメカニカル・アナログ・メータなどの、出力の周波数応答の帯域幅が本質的に制限されている、ほとんどのアプリケーションでは問題になりません。

ただし、非常に低い周波数の入力を使って、出力をオシロスコープで調べると、不完全な平均化が見られ、このリップルは図6に示されている誤差より大きくなるでしょう。このような出力を図7に示します。入力の2乗を計算するため、リップルは入力周波数の倍になります。

² 周波数に依存するこの誤差は、全ての測定値に影響する静的誤差に付加されるので、トリミングや校正によって簡単に除去できます。後に続く「誤差分析」のセクションで静的誤差項の影響について説明します。



1968 F07

図7. DC誤差を超える出力リップル

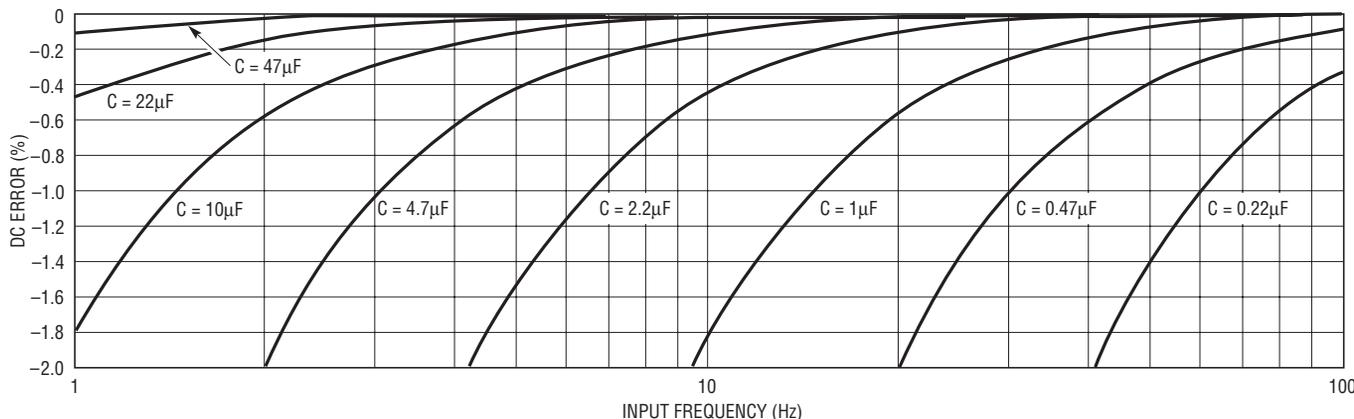


図6. DC誤差と入力周波数

1968 F06

1968f

アプリケーション情報

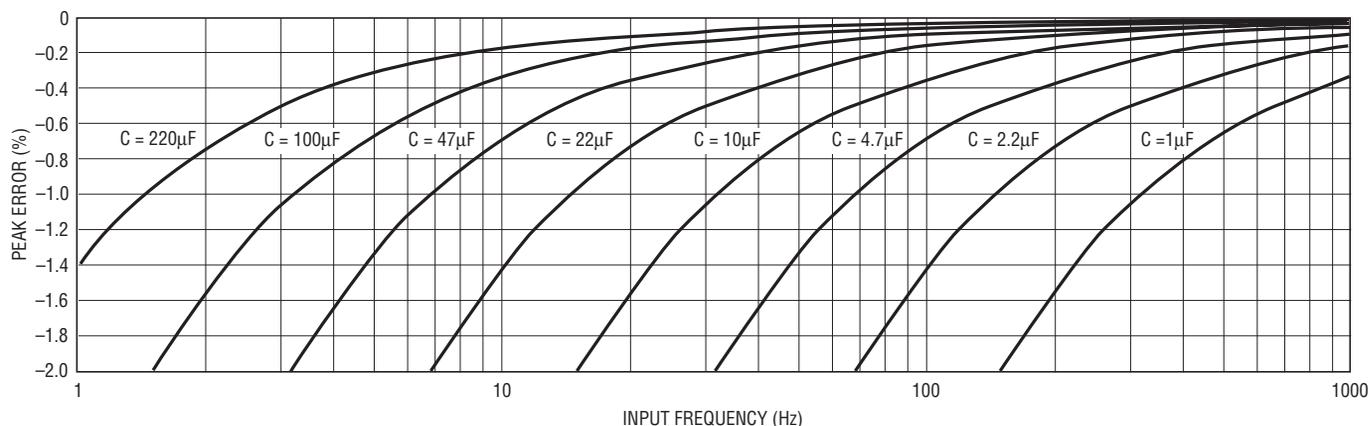


図8. 1個のコンデンサで平均化したときのピーク誤差と入力周波数

1968 F08

示されている標準的な値(5%のピーク・リップルと0.05%のDC誤差)は $C_{AVE} = 10\mu\text{F}$ で $f_{INPUT} = 6\text{Hz}$ のときの値です。

LTC1968の出力をサンプリングA/DコンバータまたはナイキストA/Dコンバータ(またはこの2倍の周波数のリップルを平均化しない他の回路)に供給する必要があるアプリケーションの場合、さらに大きな平均化コンデンサを使うことができます。このトレードオフを図8に示します。ピーク・リップル誤差はLTC1968の後にローパス・フィルタを追加しても低減することができますが、簡単な方法としては大きな平均化コンデンサを使います。

多くのアプリケーションでは $10\mu\text{F}$ コンデンサが適しています。50Hz/60Hzのピーク誤差は<1%、10Hz以上の周波数ではDC誤差は<0.1%となります。

図6と図8の両方で、正弦波や三角波のようなクレストファクタが2より小さいAC結合された波形が仮定されていることに注意してください。もっと高いクレストファクタやAC+DC波形の場合、一般にもっと大きな C_{AVE} が必要です。「クレストファクタとAC+DC波形」を参照してください。

コンデンサの種類の選択

LTC1968は多種のコンデンサを使って動作可能です。多様な種類により、サイズ、許容差、寄生要素、パッケージおよび価格の多様な組合せが可能です。

セラミック・チップ・コンデンサは低価格で小型ですが、重要なアプリケーションには推奨しません。セラミック誘電体には多くの種類があり、電圧や温度に対する値の安定性に欠けます。これによって、低周波数以外ではRMS-DCの精度の問題は生じ

ませんが、低周波数では前のセクションで述べた影響が悪化することがあります。セラミック・コンデンサを使う場合、低周波数で必要な精度を保証するには、はるかに高い公称値のものを使う必要がある可能性があります。

セラミック・コンデンサにはリーク電流も付随します。これはまた電圧に依存し、特に温度に依存します。リークが一定のリーク電流であれば、リーク電流にLTC1967の出力インピーダンスを掛けた $I \cdot R$ 電圧降下により、出力電圧に一定のオフセットが生じます。抵抗性のリーク電流であれば、LTC1968の出力インピーダンスによって形成される抵抗分割器によって利得誤差が生じます。利得精度の低下を0.1%以下にするには、コンデンサのリーク電流の並列インピーダンスはLTC1968の出力インピーダンスの1000倍以上である必要があるでしょう。このレベルの精度をセラミック・コンデンサで達成するのは、特に大きな容量値で温度が高い場合困難です。

重要なアプリケーションでは、金属ポリエステルのような薄膜コンデンサを選ぶ方がはるかに良いでしょう。与えられた値に対して価格は高くサイズは大きくなりますが、値が安定していてリーク電流が小さいので、金属薄膜コンデンサは安全な選択です。

どんな種類のコンデンサでも、コンデンサの自己共振はLTC1968のスイッチトキャパシタには問題となることがあります。平均化コンデンサの自己共振周波数が1MHz以下の場合、2番目の小さなコンデンサを並列に追加して、高周波数に対する、LTC1968の出力から見たインピーダンスを下げる必要があります。平均化コンデンサより100倍小さいコンデンサであれば十分小さいので、一般にX7RやNPO/COGのような高品質の誘電体を使った低価格セラミック・コンデンサを使えます。

1968f

アプリケーション情報

入力接続

LTC1968の入力は差動でDC結合されています。LTC1968はピン2とピン3の間の差動電圧のDC部分も含むRMS値に応答します。ただし、入力からグランドへのDC結合された経路は存在しません。したがって、2つの入力の少なくとも片方はDC帰還経路でグランドに接続されている必要があります。

両方の入力とも何かに接続されている必要があります。どちらかの入力がフロート状態だと、出力はゼロ・ボルトになります。

シングルエンドのDC結合されたアプリケーションの場合、2つの入力の一方を信号に接続し、他方をグランドに接続します（これらの入力は交換可能です）。これは両電源構成では正常に動作しますが、単一電源構成ではユニポーラの入力信号の場合だけ正常に動作します。LTC1968の入力電圧範囲はレール・トゥ・レールです。入力が V^+ より上または GND より下にドライブされると、数百ミリボルトのオーバードライブであっても利得誤差とオフセット誤差が大きく増加します。さいわい、DC結合されたRMS値を測定するほとんどの単一電源回路にはグランド以外の基準電圧が含まれているので、LTC1968の2番目の入力をそのポイントに接続することができます。

シングルエンドのAC結合されたアプリケーションの、3つの異なったトポロジを図9に示します。図9aに示されている最初のもので、一方の入力にカップリング・コンデンサが使われており、他方はグランドに接続されています。これにより、LTC1968への入力からDC電圧差が除去されるので、その分は出力電圧の一部にはなりません。ここでも、この接続は両電

源構成では正常に動作しますが、単一電源構成では接地された入力の電圧を上げて、アクティブな入力の信号が $0V \sim V^+$ の範囲に留まるように保証する必要があります。既に適当な電圧リファレンスが利用できれば、2番目の入力をそのポイントに接続します。そうでなければ、図9bに示されているように2つの抵抗を使って中間の電源電圧を発生させることができます。

最後に、入力電圧が $0V \sim V^+$ の間にあることが分っている場合、図9cに示されている構成法を使ってAC結合することができます。図9aと図9bではDC帰還経路はピン3によって与えられていますが、この場合は、帰還経路は入力信号電圧を通して、ピン2で与えられます。LTC1968の2つの入力ピンの間のスイッチトキャパシタ動作により、2番目の入りに接続されたカップリング・コンデンサの電圧は入力電圧のDC平均に追従します。

差動入力のアプリケーションでは、2つの入力を差動信号に接続します。AC結合にしたい場合、2つの入力の一方を直列コンデンサを介して接続することができます。

これらの接続の全てにおいて、入力カップリング・コンデンサ C_C を選択するには、必要な低周波数結合の時定数を計算し、LTC1968の差動入力のインピーダンスで割ります。LTC1968の入力インピーダンスは出力インピーダンスの約100倍なので、このコンデンサは一般に出力の平均化コンデンサよりもはるかに小さくなります。その必要条件もはるかに緩やかで、セラミック・チップ・コンデンサで通常十分です。

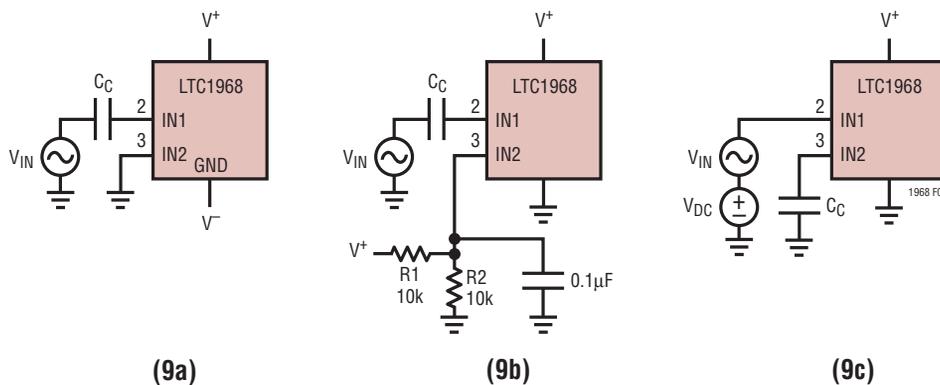


図9. シングルエンドのAC結合された入力接続

アプリケーション情報

出力接続

LTC1968の出力は差動ですが、対称ではありません。つまり、LTC1968が計算するRMS値は出力帰還(ピン6)を基準にして出力(ピン5)に発生しますが、これらの2つのピンは相互に交換できません。ほとんどのアプリケーションでは、ピン6はグランド(ピン1)に接続されます。ただし、ピン6は $0V \sim V^+$ (ピン7)から必要な最大出力電圧振幅を差し引いた任意の電圧に接続することができます。この最後の制限により、 V_{OUT} 自体(ピン5)が $0V \sim V^+$ の範囲に保たれます。グランド以外の基準レベルが使われる場合、LTC1968が正常に動作するには、その基準レベルはACとDCの両方で低インピーダンスである必要があります。

どの構成法でも、平均化コンデンサはピン5とピン6の間に接続します。LTC1968のRMS-DC出力はOUT RTN(ピン6)を基準にして V_{OUT} (ピン5)に生じる正電圧となります。

電源のバイパス

LTC1968はスイッチトキャパシタ・デバイスで、スイッチング時に大きな過渡電源電流が流れます。動作を安定させるには、標準的な電源バイパスを接続する必要があります。0.01 μF のコンデンサを V^+ (ピン7)からGND(ピン1)にデバイスの近くで接続すれば十分です。高品質のグランド・プレーンが利用できれば、コンデンサを直接そこに接続することができます。もちろん、電源バイパス・コンデンサは安価なセラミック・コンデンサでかまいません。

正常に動作している!

ここまで進んでくると、LTC1968はちゃんと動作しているはずで、ピン8を接地するかロジック“L”にドライブして、デバイスをイネーブルすることを忘れないでください。

LTC1968の出力インピーダンスはかなり高いので、デジタル・マルチメータ(DMM)やオシロスコープの10 \times プローブの標準的な10M Ω の入力インピーダンスでさえLTC1967の0.1%の標準利得誤差を増大させるのに十分な負荷になることを忘れないでください。最終的なアプリケーション回路では、非常に入力インピーダンスの高いバッファまたは(デュアルスロープ積分型ADCのような)別のコンポーネントを使う必要があります。実験室の評価では、10M Ω のシャントを外せるベンチトップDMMを使えば十分でしょう。

それでも問題がある場合は、数ページ先まで進んで、トラブルシューティング・ガイドを参照してください。

応答時間はどうか?

大きな値の平均化コンデンサを使うと、LTC1968は低周波数信号のRMS-DC変換を簡単に行うことができます。この点では前の世代の製品と比べてはるかに優れています。デルタシグマ回路はどの部分も温度に敏感ではないからです。したがって、ログ-アンチログ回路の出力の場合とは異なり、信号によって生じる熱的変動によってRMSの結果が歪められることはありません。

ただし、値の大きなコンデンサを使うと、応答時間が長くなります。10 μF の平均化コンデンサを使ったときの立上りと立下りのステップ応答を図10に示します。一見すると両方とも標準的な指数関数的減衰型のセトリングのように見えますが、そうではありません。これはRMS-DC計算の非直線性のためです。2つの間の時間目盛の違いにも注意してください。立上りエッジは2倍以上速く与えられた精度までセトリングしています。これもRMS-DCの計算方式の当然の結果です。³

0mVと100mVの間のステップ変化を使って示されていますが、LTC1968の場合どんな大きさのステップに対しても同じ形の応答が生じます。これは前の世代のログ-アンチログRMS-DCコンバータと際立って対照的です。前の世代のコンバータの平均化時定数は信号レベルに依存したので、出力がゼロになるまでうんざりするほど待たされました。

立上りエッジと立下りエッジの形はステップの全パーセント変化に依存しますが、図10に示されている100%より小さな変化では、応答の歪みは小さく、標準的な指数関数的減衰に似ています。

³ この必然性について納得するには、0mVと100mVの間の50%デューティ・サイクルのパルス列について考えてみてください。非常に低い周波数では、LTC1968は基本的には入力を追尾します。ただし、入力周波数が増加するにつれ、平均結果は入力のRMS値に収束します。立上りと立下りの特性が対称であれば、出力は50mVに収束するでしょう。ただし実際には、100mVのDC結合された50%デューティ・サイクルのパルス列のRMS値は70.71mVです。これは入力周波数が増加するにつれて非対称の立上りと立下りの特性が収束していく値です。

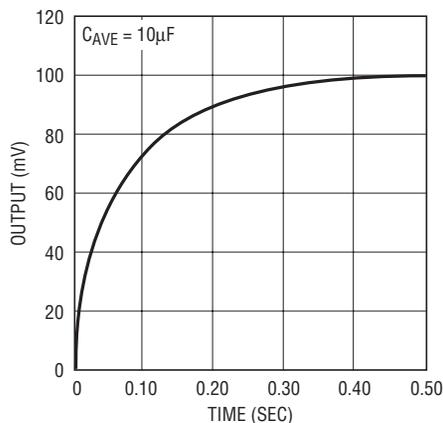
アプリケーション情報

たとえば、入力振幅が100mVから110mV (+10%) に変化し、再び元に戻る (-10%) とき、ステップ応答はこれら2つのレベル間の標準的指数関数的立上りおよび減衰と本質的に同じです。このような場合、減衰の時定数は図10の立上りエッジと立下りエッジの場合の間にくるでしょう。したがって、ワーストケースは立下りエッジがゼロになるときの応答であり、これを設計時の目安に使うことができます。

様々な平均化コンデンサの値に対するセトリング精度とセトリング時間を図11に示します。前に (誤差条件に基づいて) 選んだコンデンサの値が許容できるセトリング時間を与えるなら、設計は完了です。

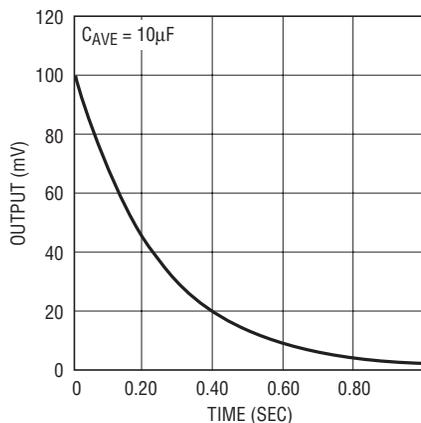
ただし、220 μ Fを使うと、10%までのセトリング時間でさえ10秒かかり、長い待ち時間になります。このような設計に対してどう対応できるでしょうか。220 μ Fを選択した理由が200mHz入力のDC誤差を0.1%以下に押さえないということであれば、たいした答えはありません。1%までのセトリング時間は20秒ですが、この極端に低い周波数ではわずか4サイクルに相当します。非常に低い周波数の信号の平均化には長時間を要します。

ただし、220 μ Fを選択した理由が10Hz入力のピーク誤差を0.2%以下に抑えたいということであれば、大幅に改善されたセトリング時間でその結果を得る別の方法があります。



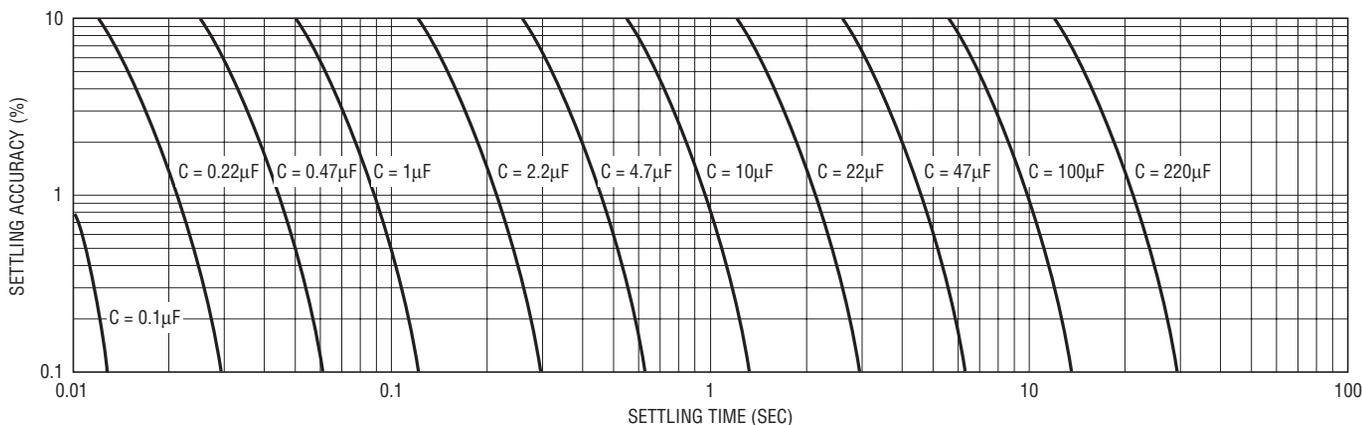
1968 F10a

図10a. $C_{AVE} = 10\mu\text{F}$ のときのLTC1968の立上りエッジ



1968 F10b

図10b. $C_{AVE} = 10\mu\text{F}$ のときのLTC1968の立下りエッジ



1968 F11

図11. 1個の平均化コンデンサを使ったときのセトリング時間とコンデンサの値

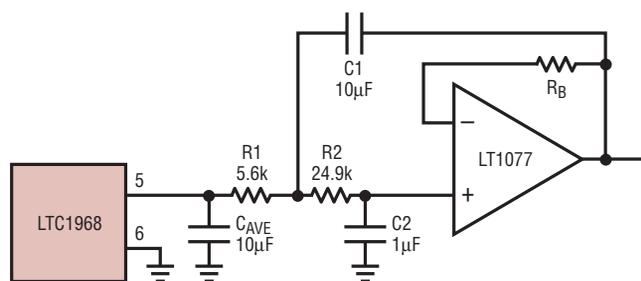
アプリケーション情報

ポスト・フィルタを使ったリップルの低減

出力リップルは常にDC誤差よりはるかに大きいので、リップルをフィルタで除去するとピーク誤差を大幅に減らすことができ、単に平均化コンデンサを大きくしてセトリング時間を長くするという代償を払わずに済みます。

LTC1968のRMS計算の実質3次のフィルタリングのための基本的な2次ポスト・フィルタを図12に示します。これには、3次のSallen-KeyアクティブRCフィルタの1番目の抵抗としてLTC1968の12.5kΩの出力インピーダンスが使われています。このトポロジーにはバッファ付きの出力が備わっており、アプリケーションによっては役立ちます。ただし、このトポロジーには不利な点があります。まず、オペアンプの入力電圧誤差と入力電流誤差がLTC1968の実効 V_{OOS} を直接劣化させます。リニアテクノロジー社の4種類のオペアンプのこれらの誤差を図12の表に示します。

2番目の不利な点として、オペアンプの出力は、グラウンドを含むLTC1968の出力と同じ範囲で動作する必要があります。このグラウンドは単一電源のアプリケーションでは負電源になります。LTC1968の出力はレールからわずかに数ミリボルトのところでも十分動作しますが、ほとんどのオペアンプの出力段（およびいくつかの入力段）は動作しません。この問題を解決するには少なくとも2つの方法があります。まず、オペアンプは負電源が利用できれば両電源で使うことができます。オペアンプだけそうする必要があり、LTC1968は単一電源のままでもかまいません。この問題を解決する2番目の方法は、グラウンドより0.5ボルトほど高い信号基準電圧を発生させることです。後に続く回路が差動入力を備えており、信号基準電圧の許容差が問題になら



OP AMP	LT1494	LT1880	LT1077	LTC2054
LTC1968 V_{OOS}	±750µV			
V_{IOS}	±375µV	±150µV	±60µV	±3µV
$I_{B/OS} \cdot R$	±11µV	±48µV	±48µV	±13µV
TOTAL OFFSET	±1.1mV	±940µV	±858µV	±766µV
R_B VALUE	43k	SHORT	43k	SHORT
I_{SQ}	1µA	1.2mA	48µA	150µA

図12. バッファ付きポスト・フィルタ

ない場合、これは最も魅力的です。これを行うには、図12に示されている3つのグラウンド記号を全て、後に続く回路の差動リターンだけでなく信号基準電圧にも接続します。

LTC1968のRMS計算の実質3次のフィルタリングのための代りの2次ポスト・フィルタを図13に示します。これもLTC1968の12.5kΩ出力インピーダンスを3次のアクティブRCフィルタの最初の抵抗として使いますが、このトポロジーではバッファなしでフィルタリングするので、オペアンプのDC誤差特性は出力に影響を与えません。LTC1968の出力インピーダンスは12.5kΩから41.9kΩに増加しますが、ICL7106のようなデュアルスローブ積分型ADCのような極端に高い入力インピーダンス負荷では問題とはなりません。さらに、示されているSOT-23タイプのような汎用オペアンプを使うことができます。さらに、オペアンプの非反転入力、オプションとして示されている低ノイズのリファレンスに接続すれば、単一電源で簡単に動作します。このリファレンスにより回路の出力のDC電圧が変化することはありません。ただし、フィルタのACグラウンドになりますから、(比較的)低ノイズの条件が要求されます。

ポスト・フィルタを使ったステップ応答

図12と図13に示されているポスト・フィルタは両方ともクリーンなステップ応答の追加フィルタリングで最適化されています。10µFのコンデンサと組み合わされて作用するLTC1968の12.5kΩの出力インピーダンスは、-3dB周波数が約1.27Hzの1次LPFを形成します。10µFだけの場合との比較が簡単なように、2つのフィルタはLTC1968の出力に10µFが接続されており、両方とも同じベッセルに似た形をしています。ただし、2つのフィルタ内の様々な部品間のポールの配置のトポロジーが異なるので、図12の正味実効帯域幅は10µFだけの場合よりわずかに高くなりますが($\approx 1.2 \cdot 1.27 \approx 1.52$ Hz)、図13の帯域幅は10µFだけの場合よりいくらか低くなります($\approx 0.7 \cdot 1.27 \approx 0.9$ Hz)。

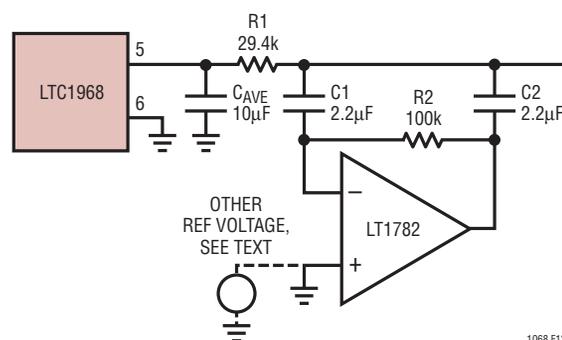


図13. DC精度の高いポスト・フィルタ

アプリケーション情報

これらのどちらの帯域幅を調節するにも、全てのコンデンサに共通の倍数を掛け、抵抗は変えずにそのままにします。

10 μ Fだけを使い、2個のポスト・フィルタを使ったLTC1968のステップ応答を図14に示します。これは $t=0$ で始まる10Hz入力に対する立上りエッジのRMS出力応答です。立下りエッジの応答はセトリングのワーストケースですが、立上りエッジは、これらのポスト・フィルタが対処するように設計されているリップルを示しているため、立上りエッジは直感的に比較しやすくなっています。

LTC1968の最初の立上りは、デルタシグマ変調器の飽和効果により、DC入力および非常に遅い周波数の入力ですルーレートが改善されるでしょう。これは2つの方法が図14に示されています。まず、10 μ Fだけの出力は最初の40msに非常に速く立ち上がるのが見られます。この効果が現われる2番目の方法として、ポスト・フィルタの出力がわずかに3mV~4mV(3%~4%)のオーバーシュートを起こしています。これは50Hz以下の入力周波数バーストでだけ問題となり、たとえオーバーシュートがあっても、与えられた精度レベルまでのセトリングは当初のスピード向上によって改善されます。

図6から予想されたように、10 μ Fの場合のDC誤差は1mVより小さく、このスケールでは観測できません。ただし、図8から予想されたように、10Hz入力によるリップルのピーク誤差ははるかに大きく、この場合では約5mVです。はっきり見てとれるように、ポスト・フィルタはこのリップルを低減します。図12のフィルタの広い帯域幅でさえ、リップルを大幅に(1mV以下まで)除去し、1%までのセトリングも速く生じることが見てとれます。図14のフィルタの狭い帯域幅では、ステップ応答はいくらか遅くなりますが、倍の周波数の出力リップルはわずか150 μ Vです。

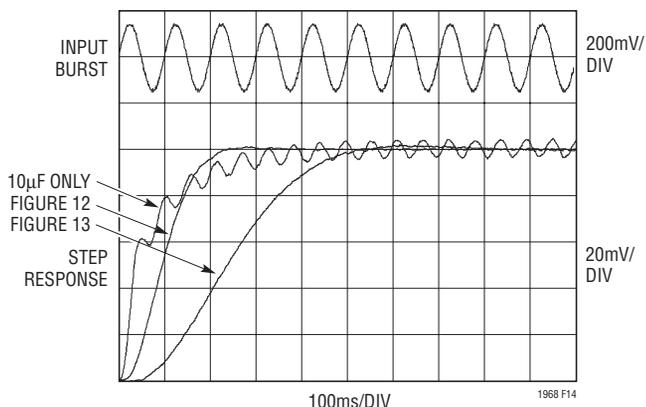


図14. 10Hzバーストの場合のステップ応答

10Hzではなく60Hzのバーストを使った、同じ3つの場合のステップ応答を図15に示します。60Hzでは、ステップ応答の始めの部分には図14で見られた上昇部分がなく、2つのポスト・フィルタ応答のオーバーシュートは1%以下です。10 μ Fだけの場合は依然として120Hzのリップルが見えますが、両方のフィルタともこのスケールで検出可能なリップルはすべて除去されています。これは予想されていたことです。1次のフィルタは周波数の6:1の変化に対して約6:1でリップルを減らし、3次のフィルタでは周波数の6:1の変化に対して約6³:1つまり216:1でリップルを減らします。

ここでも、2つのフィルタのトポロジーは相似形をしているので、ステップ応答とリップルのフィルタリングの間のトレードオフは両者の中で同じであり、比率に従ってスケールすれば片方の同じ性能が他方でも可能です。2つの異なったフィルタ・トポロジーのコンデンサの選択のために、ピーク誤差と周波数を図16と図17に示します。クリーンなステップ応答を保つには、フィルタ内の3つのコンデンサを全て同じ比率で変えます。図12のバッファ付きトポロジーのコンデンサの比は10:1:10なのでスケールは簡単です。図14のDC精度の良いトポロジーのスケールは、標準値のコンデンサを使って行うことができます。10倍のスケールを表2に示します。

表2: 図13のEIA標準値のコンデンサの10倍のスケール

C _{AVE}	C ₁ = C ₂ =
1 μ F	0.22 μ F
1.5 μ F	0.33 μ F
2.2 μ F	0.47 μ F
3.3 μ F	0.68 μ F
4.7 μ F	1 μ F
6.8 μ F	1.5 μ F

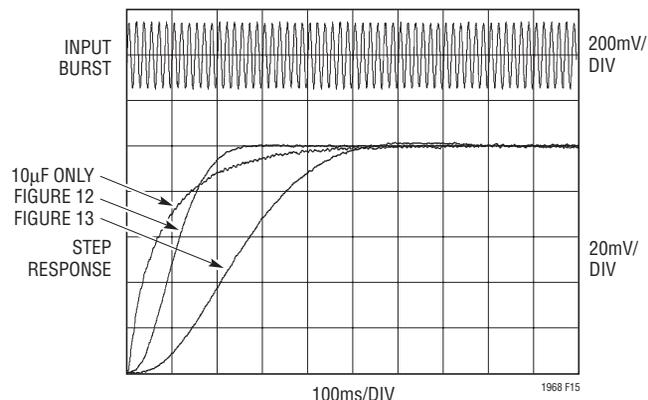


図15. 60Hzバーストの場合のステップ応答

1968f

アプリケーション情報

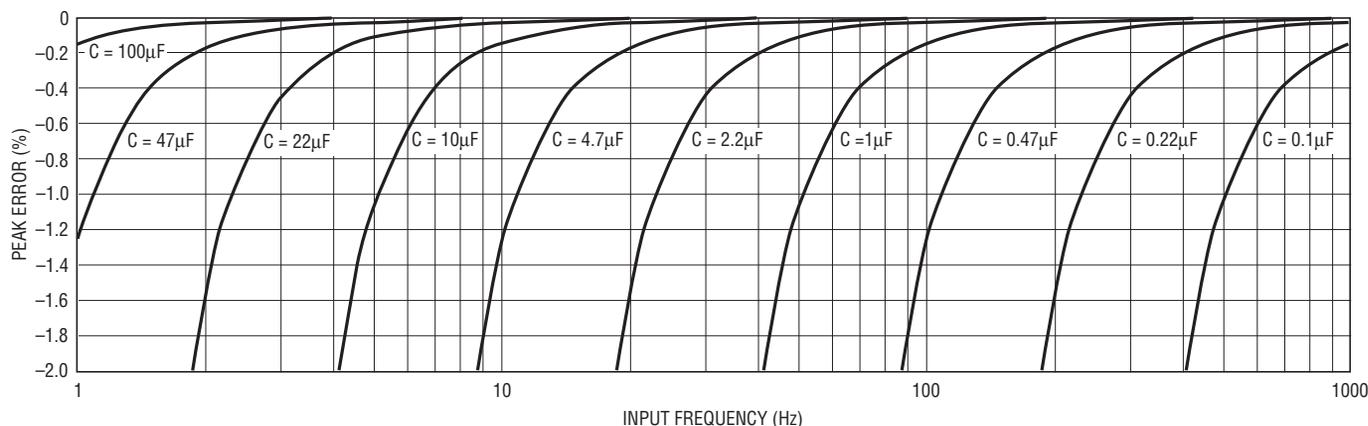


図16. バッファ付きポスト・フィルタを使ったときのピーク誤差と入力周波数

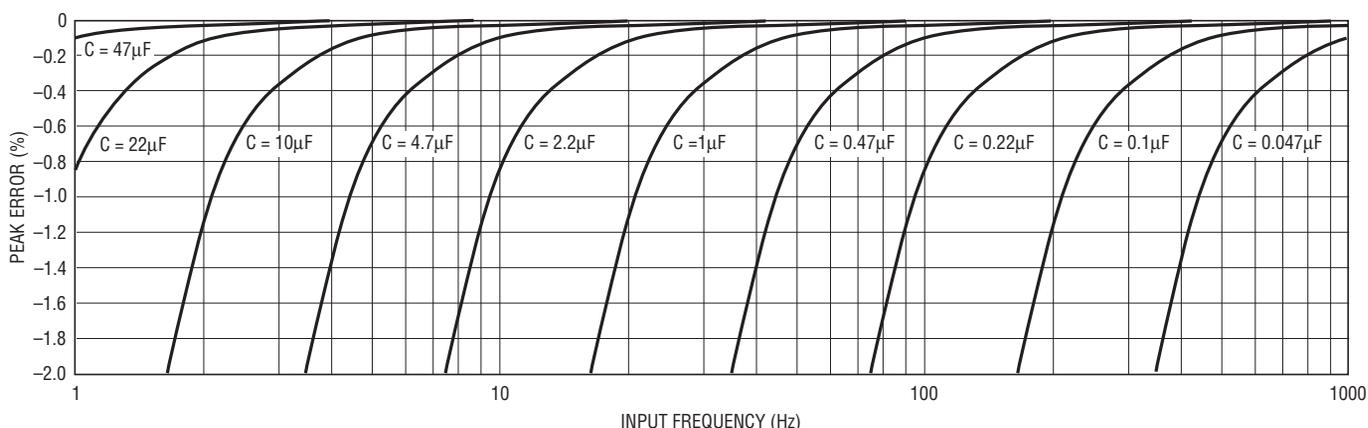


図17. DC精度の高いポスト・フィルタを使ったときのピーク誤差と入力周波数

バッファ付きポスト・フィルタとDC精度の高いポスト・フィルタのセトリング時間とセトリング精度をそれぞれ図18と図19に示します。個々の曲線は、 C_{AVE} 値で示されているように、フィルタの異なるスケールを表しています。これらは図11(単一コンデンサの場合)の曲線に似ており、バッファ付きポスト・フィルタではセトリング時間がいくらか短く、DC精度の高いポスト・フィルタではセトリング時間がいくらか長くなっています。これらの違いは前に述べたように、全体の帯域幅が変化したためです。

図18と図19に示されているポスト・フィルタ構成のセトリング時間は単一コンデンサの場合と大差ありませんが、ポスト・フィルタを使う理由は与えられたレベルのピーク誤差に対してセトリング時間がはるかに短いからです。フィルタにより、低周波数の平均化のリプルは劇的に減少しますが、セトリング時間に対する影響ははるかに小さくて済みます。

クレストファクタとAC+DC波形

前の説明では、波形はAC結合され、クレストファクタは大きいものと仮定されていました。両方の仮定により、平均化コンデンサに対する要求条件が緩和されます。AC結合された正弦波では、計算エンジンは入力を2乗するので、入力周波数を2回フィルタして計算エンジンの仕事を楽にするために、後続の平均化フィルタが必要です。しかし、DCオフセットを含む正弦波の場合、入力の2乗は入力周波数の成分をもち、フィルタはその低い周波数を平均化して除去する必要があります。したがって、AC+DC波形の場合、必要な C_{AVE} の値は、最低入力周波数の半分をベースにして、図6、図8、図16および図17に示されているのと同じ設計用曲線を使う必要があります。

アプリケーション情報

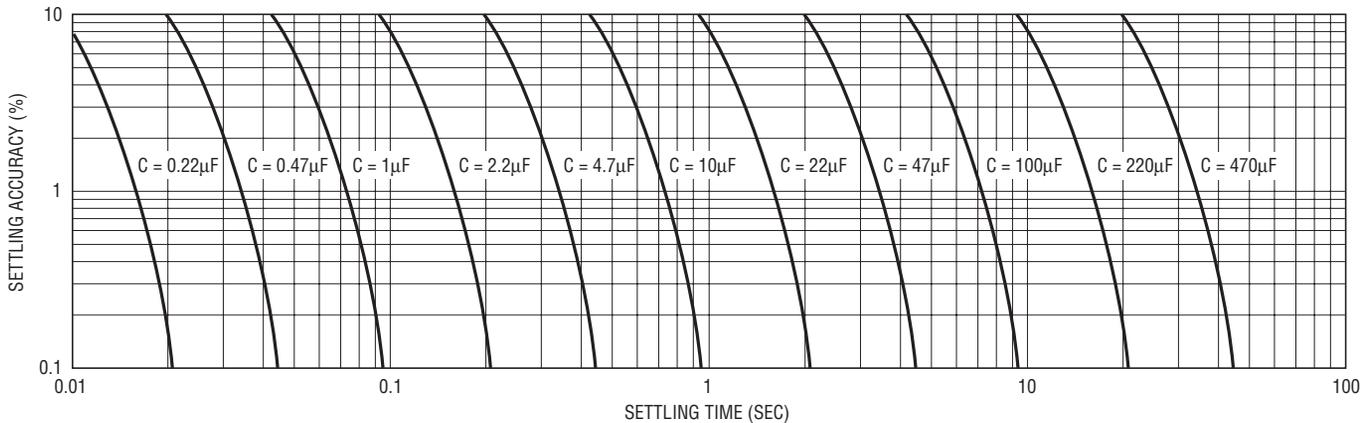


図18. バッファ付きポスト・フィルタのセトリング時間

1968 F18

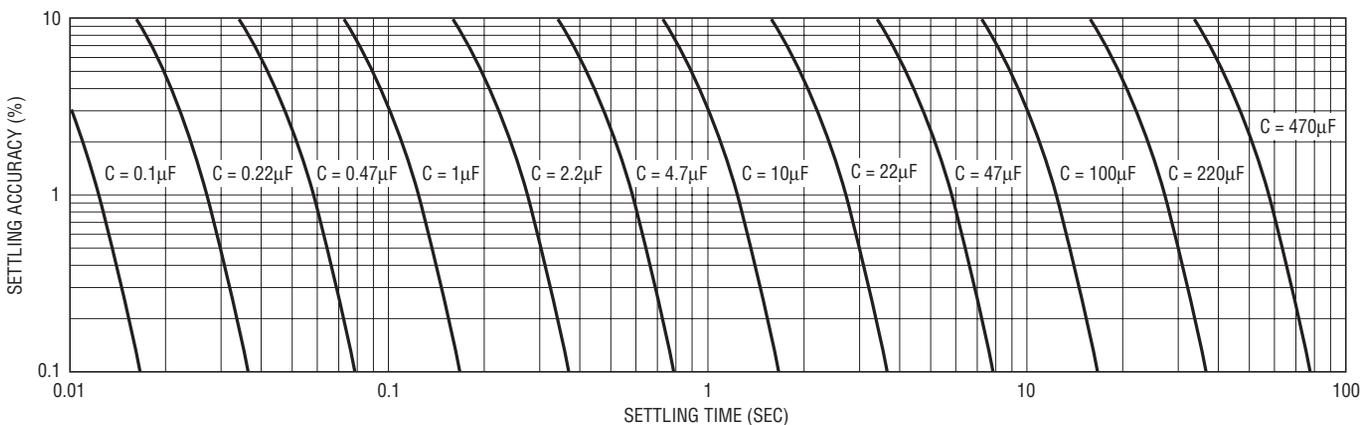


図19. DC精度の高いポスト・フィルタのセトリング時間

1968 F19

ダイナミック信号のピークとRMSの比であるクレストファクタも、必要なC_{AVE}値に影響します。クレストファクタが高い場合、信号のエネルギーの大きな部分が波形の小さな部分に集中し、平均化は信号活動の長い停滞期間を乗り切る必要があります。正弦波の和、ECGトレース、またはSCRチョップ正弦波などの複雑な波形の場合、必要なC_{AVE}値は、図6、図8、図16および図17に示されている同じ設計曲線を使って、最適基本入力周波数を次のように除算したものをベースにします。

$$f_{\text{DESIGN}} = \frac{f_{\text{INPUT(MIN)}}}{3 \cdot \sqrt{CF - \sqrt{2}}}$$

常にゼロ・ボルトかピーク・ボルトのいずれかをとり矩形波のパルス列のワーストケースの場合、次のように最低基本入力周波数を2倍の大きさに除算したものをベースにして選択します。

$$f_{\text{DESIGN}} = \frac{f_{\text{INPUT(MIN)}}}{6 \cdot \sqrt{CF - \sqrt{2}}}$$

クレストファクタとDCオフセットの影響は累積的です。したがって、たとえば、16.67ms (60Hz) で繰り返す10%のデューティ・サイクルの0V_{PEAK}から1V_{PEAK}のパルス列 (CF = $\sqrt{10}$ = 3.16) の場合、DC非対称性のために入力の実効的にならずに30Hzで、図6、図8、図16および図17の目的にとっては実効的に次のようになります。

$$f_{\text{DESIGN}} = \frac{30}{6 \cdot \sqrt{3.16 - \sqrt{2}}} = 3.78\text{Hz}$$

明らかに、主観的な波形の種類の記事をベースにして係数2の差が与えられているので、上ではクレストファクタの影響がいくぶん簡略化されています。結果は実際のクレストファクタと波形のダイナミクスおよび使用されるフィルタリングの種類によっていくらか変化します。

1968f

アプリケーション情報

上記の方法は場合によっては控えめで、他の場合にはおおよそ当てはまります。

LTC1968はクレストファクタが4以下の信号では正常に動作します。これより大きいクレストファクタでは、内部デルタシグマ変調器が飽和し、正確な周波数、形および(もっと小さな程度で)入力波形の振幅に依存して結果が変化します。出力電圧は実際の入力信号のRMSより高く、または低くなる場合があります。

デルタシグマ変調器は、平均化が不十分だと4より小さなクレストファクタの信号でも飽和することがあります。これは、出力が入力電圧のピークの1/4より下に垂下するときだけ発生します。たとえば、クレストファクタが4のDC結合されたパルス列のデューティ・サイクルは6.25%で1V_{PEAK}入力は250mV_{RMS}です。この入力が50Hzで20msごとに繰り返し、C_{AVE} = 10μFだとすると、出力は波形の変化が少ない93.75%の間垂下するでしょう。この垂下は次のように計算されます。

$$V_{\text{MIN}} = \frac{V_{\text{RMS}}}{2} \left(1 - e^{-\left(\frac{\text{INACTIVE TIME}}{2 \cdot Z_{\text{OUT}} \cdot C_{\text{AVE}}} \right)} \right)$$

LTC1968の場合、その出力インピーダンス(Z_{OUT})は12.5kΩであり、この垂下は-3.6%になるので、出力は入力の変化の少ない部分の終点では241mVまで減少するでしょう。入力信号が再度1V_{PEAK}まで上昇したときのピーク/入力比は4.15です。

C_{AVE} = 100μFでは、垂下はわずか-0.37%で249.1mVとなり、ピーク/入力比はちょうど4.015で、これに対してはLTC1968は誤差なしで処理できる十分なマージンをもっています。

クレストファクタが3.5以下の場合、この垂下と変調器の飽和の影響を避けるには、前に述べたC_{AVE}の選択で十分です。ただし、クレストファクタが3.5を超えると、設計ごとに垂下もチェックする必要があります。

誤差分析

RMS-DC変換回路が正常に動作するようになったら、一旦一歩退いて変換精度を分析します。LTC1968の仕様には3つの基本となる静的誤差項のV_{OOS}、V_{IOS}およびGAINが含まれています。出力オフセットは出力電圧に単に加わる(または差し引かれる)誤差です。LTC1968の変換利得は公称1.000 V_{DCOUT}/V_{RMSIN}で、利得誤差はこの変換利得が完全な1ではない程度を表します。これらは両方とも明らかなし方で結果に影響を与えます。

他方、入力オフセットは概念は簡単ですが、出力に対して明らかとは言えないし方で影響を与えます。名前が示唆するように、入力オフセットは入力に直接付加される一定の誤差電圧です。これは入力とRMSに変換されたV_{IOS}の和です。

つまり、V_{IOS}の影響は非線形RMS変換によって歪められます。0.4mV(標準)のV_{IOS}で200mV_{RMS} ACの入力の場合、DCとACの項はRMS方式で加算されてRMSが計算されるので、影響は無視できます。

$$\begin{aligned} V_{\text{OUT}} &= \sqrt{(200\text{mV AC})^2 + (0.4\text{mV DC})^2} \\ &= 200.0004\text{mV} \\ &= 200\text{mV} + 2\text{ppm} \end{aligned}$$

しかし、1/10に減少したAC入力では、V_{IOS}によって生じる誤差は100倍大きくなります。

$$\begin{aligned} V_{\text{OUT}} &= \sqrt{(20\text{mV AC})^2 + (0.4\text{mV DC})^2} \\ &= 20.004\text{mV} \\ &= 20\text{mV} + 200\text{ppm} \end{aligned}$$

この現象は小さいとはいえLTC1968の残留非直線性の1つの源泉です。

他方、入力がDC結合されていると、入力オフセット電圧は直接加算されます。+200mVと+0.4mV V_{IOS}では、200.4mVの出力になり、0.2%つまり2000ppmの誤差となります。DC入力の場合、V_{IOS}で生じる誤差は2つが同じ極性か、それとも反対の極性かによって、正または負になることがあります。

LTC1968の静的誤差の標準値を使った、正弦波入力に対する全変換誤差は次のように計算することができます。

$$\begin{aligned} V_{\text{OUT}} &= (\sqrt{(500\text{mV AC})^2 + (0.4\text{mV DC})^2}) \cdot 1.001 + 0.2\text{mV} \\ &= 500.700\text{mV} \\ &= 500\text{mV} + 0.140\% \end{aligned}$$

$$\begin{aligned} V_{\text{OUT}} &= (\sqrt{(50\text{mV AC})^2 + (0.4\text{mV DC})^2}) \cdot 1.001 + 0.2\text{mV} \\ &= 50.252\text{mV} \\ &= 50\text{mV} + 0.503\% \end{aligned}$$

アプリケーション情報

$$\begin{aligned} V_{OUT} &= (\sqrt{(5\text{mV AC})^2 + (0.4\text{mV DC})^2}) \cdot 1.001 + 0.2\text{mV} \\ &= 5.221\text{mV} \\ &= 5\text{mV} + 4.42\% \end{aligned}$$

見てとれるように、大きな入力の場合、利得項が支配的ですが、小さな入力ではオフセットの項が重要になってきます。実際、5mVはLTC1968の計算コアの動作を正常に保つのに必要な最小RMSレベルなので、これは利用可能な入力レベルのワーストケースを表します。

LTC1968の静的誤差のワーストケース値を使って、全変換誤差は次のようになります。

$$\begin{aligned} V_{OUT} &= (\sqrt{(500\text{mV AC})^2 + (1.5\text{mV DC})^2}) \cdot 1.003 + 0.75\text{mV} \\ &= 502.25\text{mV} \\ &= 500\text{mV} + 0.45\% \end{aligned}$$

$$\begin{aligned} V_{OUT} &= (\sqrt{(50\text{mV AC})^2 + (1.5\text{mV DC})^2}) \cdot 1.003 + 0.75\text{mV} \\ &= 50.923\text{mV} \\ &= 50\text{mV} + 1.85\% \end{aligned}$$

$$\begin{aligned} V_{OUT} &= (\sqrt{(5\text{mV AC})^2 + (1.5\text{mV DC})^2}) \cdot 1.003 + 0.75\text{mV} \\ &= 5.986\text{mV} \\ &= 5\text{mV} + 19.7\% \end{aligned}$$

これらの静的誤差項は入力信号に依存する動的誤差項とは別に付加されます。低周波数のAC入力に対するDC変換誤差の説明については「設計手順」を参照してください。LTC1968の帯域幅制限によって、高周波数の入力に対しては別の誤差が生じます。別の動的誤差はクレストファクタによって生じます。LTC1968の「性能とクレストファクタ」が「標準的性能特性」のところに示されています。

出力誤差と周波数

設計ガイドで言及されているように、十分大きな平均化コンデンサが使われている限り、LTC1968は低い周波数および非常に低い周波数の入力で非常に良く動作します。

ただし、LTC1968では入力周波数が増加すると別の動的誤差が生じます。LTC1968は100kHzまでの信号の高精度のRMS-DC変換用に設計されています。ただし、スイッチトキャパシタ回路は入力を控えめの公称2MHzでサンプリングします。応答と周波数は「標準的性能特性」のセクションの「入力信号帯域幅」に示されています。応答と周波数にはどのサンプル周波

数でも繰り返されるパターンがありますが、誤差はさほど大きくはありません。これはLTC1968のRMS計算が本質的に広帯域だからです。エイリアシングされた信号のRMS値は元の信号のRMS値に等しいという事実を利用するいくつかの独自のテクニックを使って、最小のオーバーサンプリングで(またはアンダーサンプリングであっても)正常に動作します。ただし、デルタシグマ変調器の基本的長は、サンプル推定ノイズを整形して、最小のノイズはサンプリング周波数よりはるかに小さな入力周波数で発生するが、このようなノイズは入力周波数がサンプリング周波数の半分に達するときピークになるようにすることです。さいわい、LTC1968の出力平均化フィルタはこの誤差を大幅に減らしますが、RMS-DCトポロジーにより、ノイズを低(ベースバンド)周波数にシフトします。「標準的性能特性」の「出力ノイズと周波数」を参照してください。

入力インピーダンス

LTC1968は真のRMS-DCコンバータであり、0.8pFコンデンサを使って公称2MHzのサンプル周波数で入力をサンプリングします。このため2MΩの入力インピーダンスとなります。図20の等価アナログ入力回路を参照してください。ただし、1.2MΩの入力インピーダンスは入力のサンプリング精度に直接影響は与えないことに注意してください。たとえば、15.5kのソース抵抗を使ってLTC1968をドライブすると、入力段のサンプリング動作により、サンプル・コンデンサが接続されて充電されるたびにサンプル・クロックのエッジで生じる小さなスパイクにより、入力ピンで見られる電圧は引き下げられるでしょう。この組合せの時定数は小さく(0.8pF・15.5kΩ = 12.5ns)、サンプリングに費やされる125nsの間に時定数10回分が経過します。

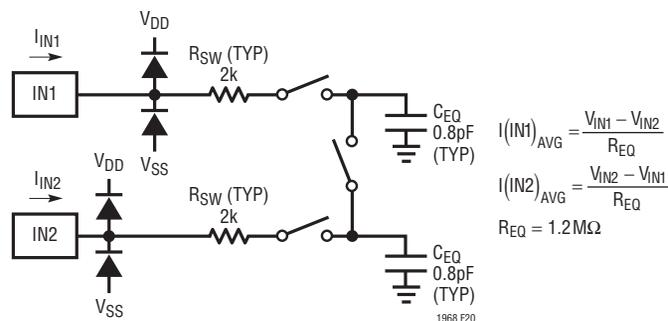
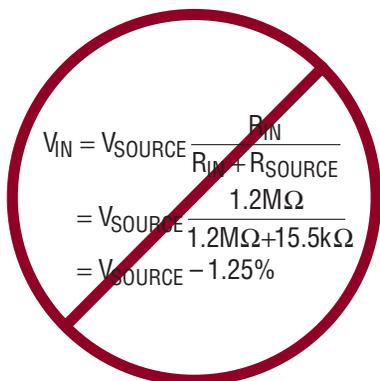


図20. LTC1968の等価アナログ入力回路

アプリケーション情報

このため、各サンプルは46ppm以内にセトリグすることができ、これらのサンプルを使ってRMS値が計算されます。

これはLTC1968の変換リミットよりはるかに高い精度で、簡略化した抵抗分割器モデルによって計算した精度よりはるかに優れています。



$$\begin{aligned} V_{IN} &= V_{SOURCE} \frac{R_{IN}}{R_{IN} + R_{SOURCE}} \\ &= V_{SOURCE} \frac{1.2M\Omega}{1.2M\Omega + 15.5k\Omega} \\ &= V_{SOURCE} - 1.25\% \end{aligned}$$

この抵抗分割器の計算により、数クロック・サイクルにわたって平均化すると、入力端子の並列負荷に何ボルトが見られるかの正しいモデルが与えられます。これは大きなシャント・コンデンサが行うこと、つまり数クロック・サイクルにわたって電流スパイクを平均化することです。

高いソース・インピーダンスが使われるときは、セトリグ時間を増加させないようにLTC1968の入力のシャント・コンデンサを小さくするよう注意が必要です。わずか0.8pFのシャント・コンデンサでも入力にセトリグ時定数を倍にし、上の例の誤差が46ppmから0.67% (6700ppm)に増加します。その結果、低インピーダンスでドライブされるのでない限り、大きな入力コンデンサを使って入力をフィルタしようとする**しない**ことが重要です。時定数は<<125nsに保ちます。

LTC1968がオペアンプの出力でドライブされる時、その低DCインピーダンスは鋭い容量性負荷のスイッチングによって弱めることができますが、小さな直列抵抗を追加することができます。1kの抵抗は0.8pFの入力サンプリング・コンデンサを1ppm以内に容易にセトリグします。

これらは設計段階とデバッグ段階の両方で重要な検討事項です。実験室のデバッグで、さらには製造時のテストでさえ、どのテストポイントにも大きな値の直列抵抗を推奨します。

出力インピーダンス

動作時のLTC1968の出力インピーダンスは、同様にスイッチトキャパシタ動作に起因します。この場合、2MHzで動作している20pFの内蔵容量は25kΩに相当します。閉ループのRMS-DCの計算ではそれを半分にカットして規定されている公称12.5kΩにします。

DCの結果を得るには、大きな平均化コンデンサが必要です。容量性負荷と時定数は出力では問題ではありません。

ただし、抵抗性負荷は問題で、DMMやオシロスコープの10×プローブの10MΩインピーダンスは出力を標準-0.125%だけ引き下げます。

シャットダウン時にはスイッチング動作が停止し、固定12.5k抵抗がV_{OUT}をOUT RTNに短絡するので、C_{AVE}は放電します。

ADCとのインタフェース

ADコンバータを使ってLTC1968のRMSの結果をデジタル化する場合、LTC1968の出力インピーダンスとRMS平均化リップルについて検討する必要があります。

最も簡単な構成法は、図21aに示されているように7106/7136 ADCのタイプの入力にLTC1968を直接接続することです。これらのデバイスはDVM/DPMに使うように特に設計されており、3 1/2桁のLCDセグメント・ディスプレイ用のディスプレイ・ドライバを内蔵しています。デュアルスロープ変換を使い、長い積分ウィンドウにわたって入力がサンプルされるので、積分時間がラインの周期の整数倍の場合はライン周波数のリップルが除去されます。最後に、これらのデバイスの入力インピーダンスはGΩ(ギガ)レベルであり、入力の規定リーク電流は10pA~20pAです。このようなリーク電流はLTC1968の出力インピーダンスと組み合わせられて、1μV未満の出力オフセット電圧の増加になります。

本質的にRMS平均化リップルを除去する別のタイプのADCは、LTC2420のようなオーバーサンプリング・デルタシグマADCです。その入力インピーダンスは6.5MΩですが、サンプリング中だけです。これは多くても半分の時定数だけ生じますから、このデバイスがLTC1968の負荷として直接接続されている場合、利得誤差は-0.08%~-0.11%になります。

アプリケーション情報

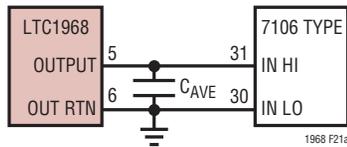


図21a. DVM/DPM ADCへのインタフェース

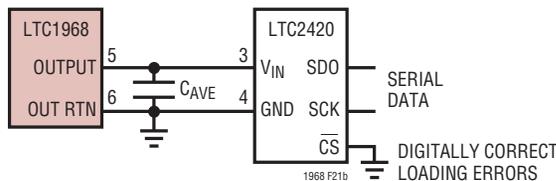


図21b. LTC2420へのインタフェース

実際、LTC2420のDC入力電流は0Vでゼロではなく、そのリファレンスの半分なので、出力オフセットと利得誤差の両方が生じます。これらの誤差はデバイスごとに異なりますが、特定のLTC1968とLTC2420の組合せでは誤差は固定され、全温度範囲で $\pm 0.05\%$ 以下です。したがって、デジタル校正機能をもつシステムは、公称利得誤差やオフセット誤差にもかかわらず、非常に正確に調整できます。20ビットの解像度では、このデバイスはLTC1968よりも高精度ですが、余分の解像度が無駄にはなりません。デジタル補正がなされてLSBの遷移における非直線性を減らすからです。さらに、サイズが小さく使いやすいため魅力的です。

接続方法を図21bに示します。この例では、CSピンを接地して、LTC2420が連続して変換を行うように設定されています。CSが低速でドライブされると利得誤差が減少します。ただし、負荷誤差が一定になるように、速度を一定にするか、LTC1968とその出力コンデンサが各変換の開始時まで完全にセトリングするのに十分なだけ低速でなければなりません。

別の種類のADCは入力信号を一度サンプルし、その1つのサンプルに対して変換を行います。これらのADC(ナイキストADC)では、ほとんどの場合、低入力周波数でのピーク誤差を減らすためにポスト・フィルタが必要です。図13のDC精度の高いフィルタは誤差の観点からは魅力的ですが、ADCの入力のインピーダンスが増加します。ほとんどの場合、図12のバッファ付きポスト・フィルタはナイキストADCで使うのもっと適しています。

システムの校正

LTC1968の静的な精度はエンド・システムの校正によって改善されます。従来から、校正は工場または修理部門で通常は手作業で調整されたポテンショメータを使って行われてきました。システムは電子的に校正を行うように設計されることが多くなってきています。この場合、精度補正は可能な限りデジタル・コードで実現され、必要なら校正用DACが使われます。さらに、多くのシステムが今では自己校正するように設計され、校正はユーザーの関与なしに機器内部で自動的に行われます。

どのような校正方式が使われようと、LTC1968の直線性により、従来のログ・アンチログRMS-DCコンバータで実現される精度に比べて、校正精度が改善されます。さらに、LTC1968の場合、DC基準電圧を使った校正は、AC基準電圧を使った校正と本質的に精度が同じです。従来のログ・アンチログRMS-DCコンバータは非線形入力段(整流器)を必要とし、この入力段の直線性のため、一般にDCベースの校正がうまくいきません。

4つの推奨校正方法を以下に示します。示されている調整方法の実装はシステムの設計に依存しますが、多くの場合、利得と出力オフセットはデジタル領域で補正可能で、ADCを通したLTC1968の出力からの全ての利得とオフセットの影響が含まれます。他方、入力オフセット電圧は、LTC1968への実際のアナログ入力の調整によって補正する必要があります。

ACのみ、1ポイント

フルスケールでの支配的誤差は利得誤差によって生じ、フルスケールの正弦波入力を与えてこの誤差を測定し、補正することができます。従来のログ・アンチログRMS-DCコンバータとは異なり、フルスケールでゼロ誤差になるように補正し、ダイナミック・レンジ全体で誤差を最小にします。

校正信号に最適の周波数は -0.1% のDC誤差周波数の約10倍です。10 μF では、 -0.1% 誤差は6Hzで生じるので、60Hzが適当な校正周波数ですが、60Hz \sim 100Hzのどの周波数でもかまいません。

アプリケーション情報

ここでのトレードオフは、一方ではDC誤差は入力周波数に依存するので、DC誤差が無視できるほど十分高い校正信号周波数を使うべきだということです。他方、寄生RC負荷または不十分なオペアンプ利得のどちらによるものであれ、校正されたAC信号の減衰を避けるためには、できるだけ低い周波数が最適です。たとえば、1kHzの校正信号の場合、1MHzのオペアンプの開ループ利得は一般に60dBしかないので、校正信号は0.1%は減衰するでしょう。

ACのみ、2ポイント

AC結合されたアプリケーションで、次に重要な誤差は出力オフセット電圧の影響で、入力スケールの下端で目立ちます。これも2回の測定を行うと、校正で除去することができます。1回目はフルスケールの正弦波入力を使い、2回目はフルスケールの10%の(同じ周波数の)正弦波を使います。この2番目のレベルの選択のトレードオフは、このレベルを十分小さくして利得誤差の影響をフルスケールの利得誤差の影響に比べて小さくする必要がありますが、他方、入力オフセット電圧が問題になるほど小さい入力は使わないということです。

200mVフルスケールの場合の誤差項の計算は次のとおりです。

$$\text{利得} = \frac{200\text{mVでの測定値} - 20\text{mVでの測定値}}{180\text{mV}}$$

$$\text{出力オフセット} = \frac{20\text{mVでの測定値}}{\text{利得}} - 20\text{mV}$$

DC、2ポイント

既知の高精度のDC電圧は同様のAC校正電圧よりも発生させるのが簡単なので、DCベースの計算は多くの場合望ましい方法です。唯一つの欠点はLTC1968の入力オフセット電圧が効いてくることです。したがって、DCベースの校正方式では少なくとも2点(±フルスケール)でチェックすることをお勧めします。つまり、フルスケールの+10%です。-フルスケール入力は、物理的に電圧を反転させるか、同じ+フルスケール入力をLTC1968の反対の入力に加えることによって与えることができます。

他のAC結合されたアプリケーションの場合、利得項だけが補正する価値がありますが、DC結合されたアプリケーションでは、入力オフセット電圧も計算して補正することができます。

200mVフルスケールの場合の誤差項の計算は次のとおりです。

$$\text{利得} = \frac{200\text{mVでの測定値} + (-200\text{mVでの測定値})}{400\text{mV}}$$

$$\text{入力オフセット} = \frac{-200\text{mVでの測定値} - 200\text{mVでの測定値}}{2 \cdot \text{利得}}$$

注記: 入力オフセット電圧の計算と補正は、LTC1968の2つの入力(IN1, IN2)が相互に区別可能な唯一の方法です。上の計算ではオフセットの標準的定義を仮定しています。つまり正のオフセットは、等しい負電圧を外部から加えることによって補正する必要のあるデバイス内部の正電圧誤差です。+フルスケールの測定では、正にドライブされるピンであればどちらであつてもオフセットの基準になります。

DC、3ポイント

出力オフセット電圧を決めるDC校正方式ではもう1つのポイントが必要です。つまり、フルスケールの+10%です。

入力オフセットの計算は上の2ポイントの校正の場合と同じですが、利得と出力オフセットは200mVのフルスケールの場合、次のように計算されます。

$$\text{利得} = \frac{200\text{mVでの測定値} - 20\text{mVでの測定値}}{180\text{mV}}$$

$$\text{出力オフセット} = \frac{200\text{mVでの測定値} + (-200\text{mVでの測定値}) - 400\text{mV} \cdot \text{利得}}{2}$$

アプリケーション情報

トラブルシューティング・ガイド

LTC1968のアプリケーションの上位10の誤り

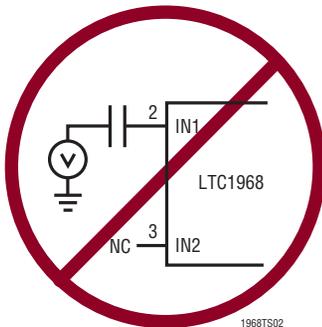
1. 納品時に回路が動作せず、電力も消費されない。
 - おそらくピン8を”L”に引き下げてLTC1968をイネーブルするのを忘れていました。

解決策:ピン8をピン1に接続します。

2. 回路は動作しないが電力は消費する。シングルエンド入力のアプリケーションで、出力がゼロまたは非常に小さい。
 - おそらく両方の入力ピンが接続されていません。

解決策:両方の入力に何かを接続します。「設定手順」の「入力の接続」を参照してください。

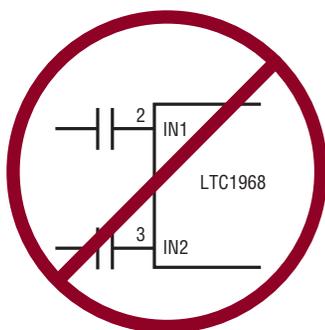
ピン3を接続する



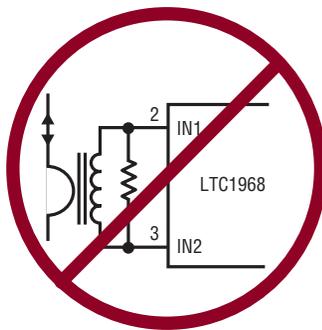
3. 差動入力のアプリケーションで、とくに直線性または高いクレストファクタの観点から非常に奇妙な結果となる。
 - おそらく両方の入力ピンがAC結合されています。

解決策:少なくとも片方の入力をDC結合にします。「設定手順」の「入力の接続」を参照してください。

片方の入力をDC結合にする。



片方の入力をDC接続にする。

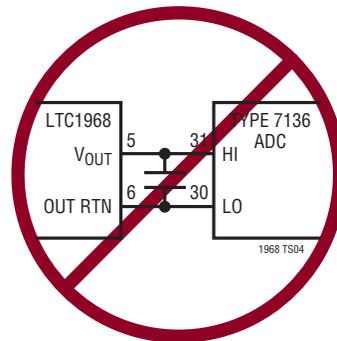


1968 TS03

4. 他の奇妙な結果とともに、利得が数パーセントだけ低い。
 - おそらく出力を浮いた差動形式で使おうとしています。

解決策:ピン6を低インピーダンスに接続します。「設定手順」の「出力の接続」を参照してください。

ピン6を接地する



5. 入力が0Vのとき出力が0Vでないのでオフセットが仕様から外れていると思われる。
 - オフセットは0V入力では規定されていません。どんなRMS-DCコンバータもゼロによる除算のため0では正常に動作しません。

解決策: $\pm 5\text{mV}_{\text{DC}}$ の測定値を外挿して $V_{\text{IOS}}/V_{\text{OOS}}$ を測定します。

6. とくに小さな入力信号に対して直線性が仕様から外れていると思われる。

- これも0V入力を測定点の1つとして使っている可能性があります。

解決策:5mVRMSから500mVRMSで直線性をチェックします。

- 入力オフセット電圧は小さな入力振幅でも小さなAC直線性誤差を生じることがあります。「誤差分析」のセクションを参照してください。

解決策:入力オフセットの微調整を行います。

アプリケーション情報

7. 200kHzを超える入力で出力にノイズが多い。

- これはこのトポロジーの基本的特徴です。LTC1968は100kHz以下の入力で非常に良好に動作するように設計されています。1MHzまで動作しますが、エイリアシングされたデルタシグマ・ノイズによって制限されます。

解決策: 入力帯域幅を制限するか、結果の出力をデジタルでフィルタ処理します。

8. 4に近いが4未満のクレストファクタで大きな誤差が生じる。

- 平均化が不十分です。

解決策: C_{AVE} を大きくします。出力の垂下の詳細については、「クレストファクタとAC+DC波形」のセクションを参照してください。

9. おかしな結果で、規定リミットを超える誤差(一般に1%~5%)

- 高インピーダンス(12.5k Ω)と高精度(0.1%)では、クリーンな基板が必要です。フラックスの残滓や指の汚れ等。このレベルでは全て台無しにします。

解決策: 基板を洗浄します。

基板をクリーンに保つ



1968 TS09

10. 利得が1%以上低下しているが他に問題はない。

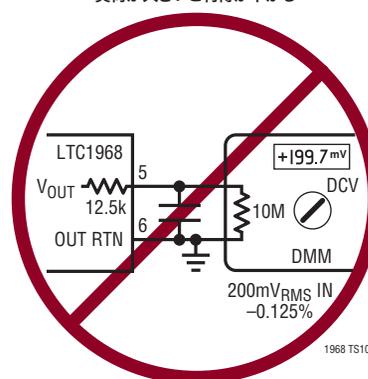
- おそらく回路の負荷によるものです。DMMやオシロスコープの10 \times プローブでは、 $Z_{IN} = 10M\Omega$ です。LTC1968の出力は12.5k Ω なので、-0.125%の利得誤差を生じます。DC精度の高いポスト・フィルタを使うと、出力インピーダンスが高くなります。

解決策: シャント負荷を外すか、出力にバッファを付加します。

- 安価な平均化コンデンサによっても負荷が生じることがあります。

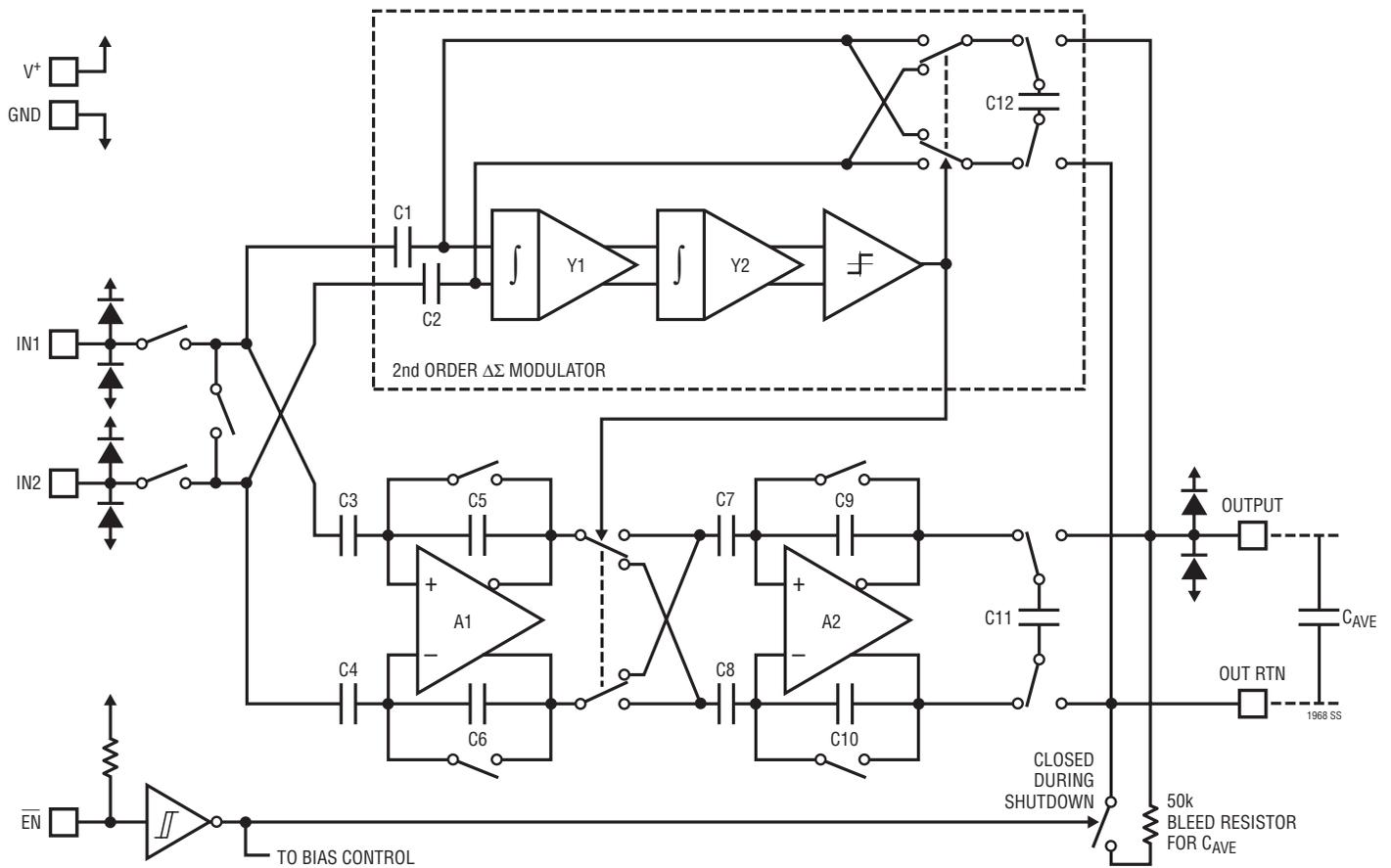
解決策: C_{AVE} には高品質の金属薄膜コンデンサを使います。

負荷が大きいと利得が下がる



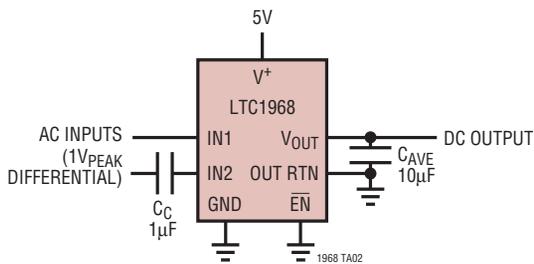
1968 TS10

簡略回路図

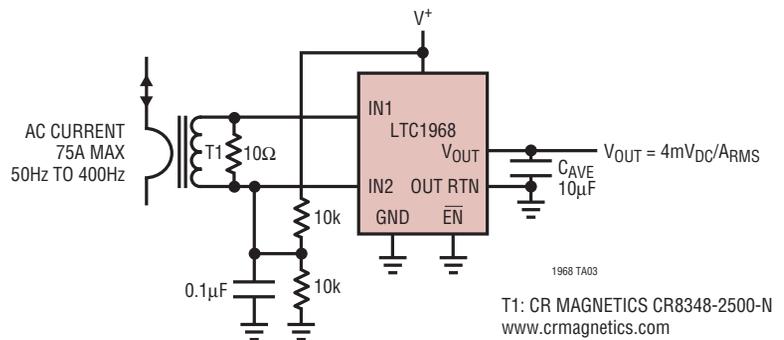


標準的応用例

5V単一電源、差動、AC結合された
RMS-DCコンバータ

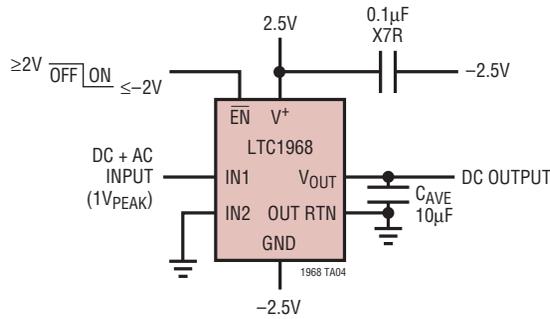


単一電源のRMS電流の測定

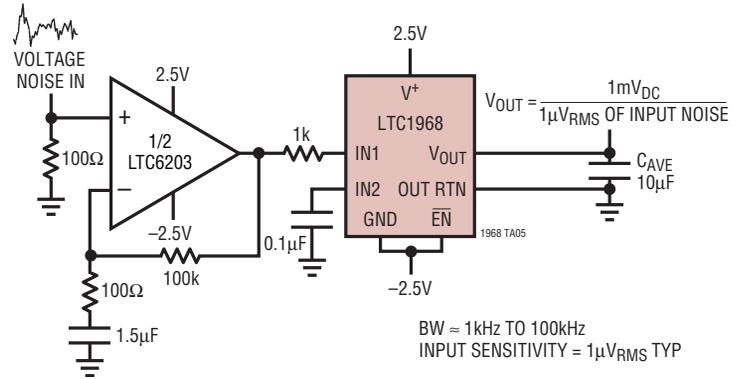


標準的応用例

±2.5V電源、シングルエンド、DC結合された
RMS-DCコンバータ、シャットダウン機能付き

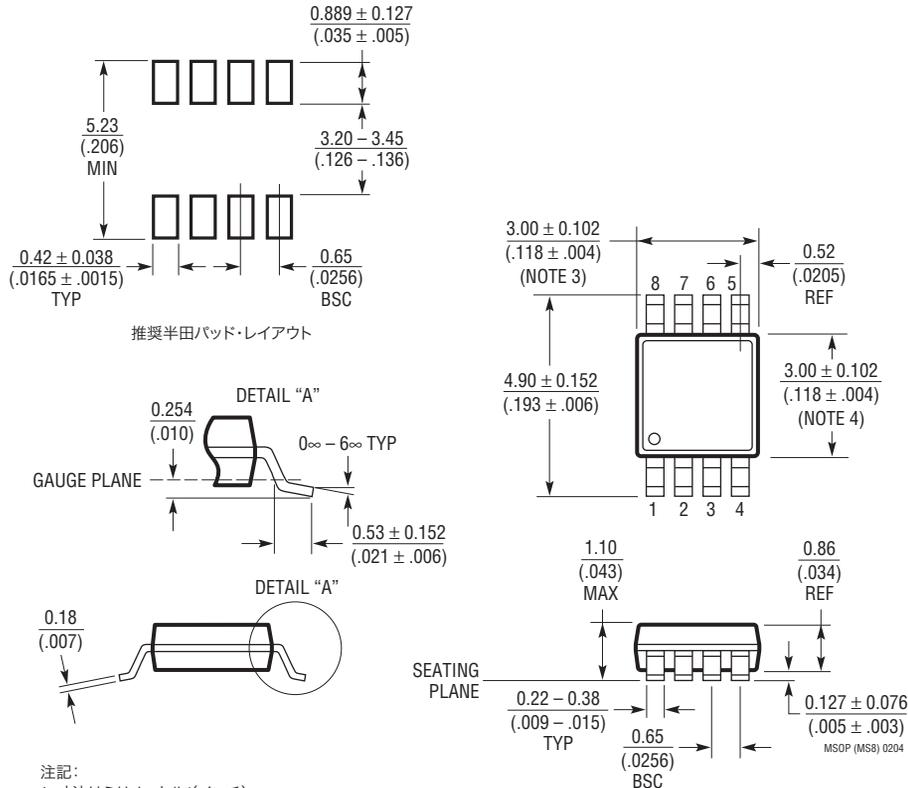


RMSノイズの測定



パッケージ寸法

MS8パッケージ
8ピン・プラスチックMSOP
(Reference LTC DWG # 05-08-1660)



- 注記:
1. 寸法はミリメートル(インチ)
 2. 図は実寸とは異なる
 3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない。
 4. 寸法には、リード間のバリまたは突出部を含まない。
リード間のバリまたは突出部は、各サイドで0.152mm(0.006")を超えないこと
 5. リードの平坦度(整形後のリードの底面)は最大0.102mm(0.004")であること

