

クロックで調整可能な クワッド2次フィルタ・ ビルディング・ブロック

特長

- SSOPパッケージに4個の同一2次フィルタ・セクション内蔵
- 2次セクションの中心周波数誤差: $\pm 0.3\%$ (標準)、 $\pm 0.8\%$ (最大)
- 各2次セクションで低ノイズを実現、 $Q \leq 5$:
LTC1068-200 50 μ V_{RMS}、LTC1068 50 μ V_{RMS}
LTC1068-50 75 μ V_{RMS}、LTC1068-25 90 μ V_{RMS}
- 低電源電流: 4.5mA、単一5V、LTC1068-50
- ± 5 V電源、単一5V電源または単一3.3V電源で動作

アプリケーション

- ローパス・フィルタまたはハイパス・フィルタ:
LTC1068-200, 0.5Hz ~ 25kHz; LTC1068, 1Hz ~ 50kHz;
LTC1068-50, 2Hz ~ 50kHz; LTC1068-25, 4Hz ~ 200kHz
- バンドパスまたはバンドリジエクト(ノッチ)フィルタ:
LTC1068-200, 0.5Hz ~ 15kHz; LTC1068, 1Hz ~ 30kHz;
LTC1068-50, 2Hz ~ 30kHz; LTC1068-25, 4Hz ~ 140kHz

概要

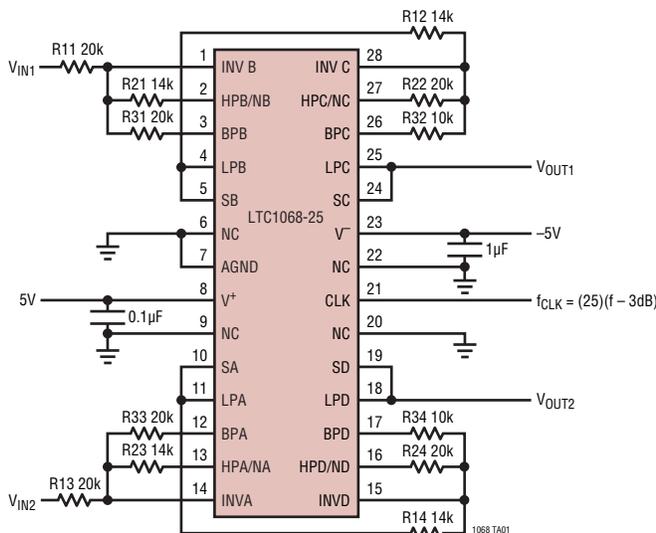
LTC[®]1068製品ファミリーは、クロックで調整可能な4個のモノリシック・フィルタ・ビルディング・ブロックで構成されています。ファミリーの各製品は4つの整合した低ノイズ高精度の2次スイッチト・キャパシタ・フィルタ・セクションを備えており、それぞれの2次フィルタ・セクションの中心周波数は、外部クロックによって調整されます。LTC1068の各製品の相違点は、クロック対中心周波数比のみです。クロック対中心周波数比は200:1 (LTC1068-200)、100:1 (LTC1068)、50:1 (LTC1068-50)、25:1 (LTC1068-25)のいずれかに設定されていますが、外付け抵抗を使用して変更することができます。LTC1068ファミリーの製品を使って、クワッド2次、デュアル4次、8次の高性能フィルタを設計することができます。本ファミリー製品を使ったフィルタの設計は、Windows環境のFilterCAD™フィルタ設計ソフトウェアで完全にサポートされています。

LTC1068製品ファミリーは表面実装の28ピンSSOPパッケージで供給されます。内部薄膜抵抗を備えた16ピンSOパッケージのカスタマイズ・バージョンも提供しています。詳細については、弊社または販売代理店にお問い合わせください。

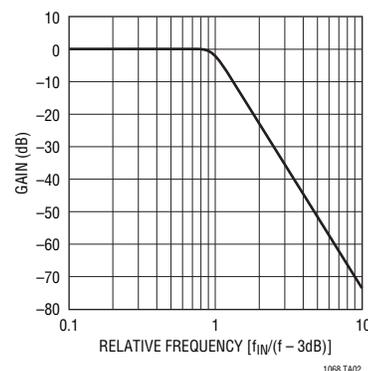
LT、LT、LTC、LTM、Linear TechnologyおよびLinearのロゴはリニアテクノロジー社の登録商標です。FilterCADはリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

標準的応用例

整合したデュアル4次バターワース・ローパス・フィルタ、200kHzまでクロックで調整可能、 $f_{-3dB} = f_{CLK}/25$ 、4次フィルタ・ノイズ = 60 μ V_{RMS}



利得と周波数



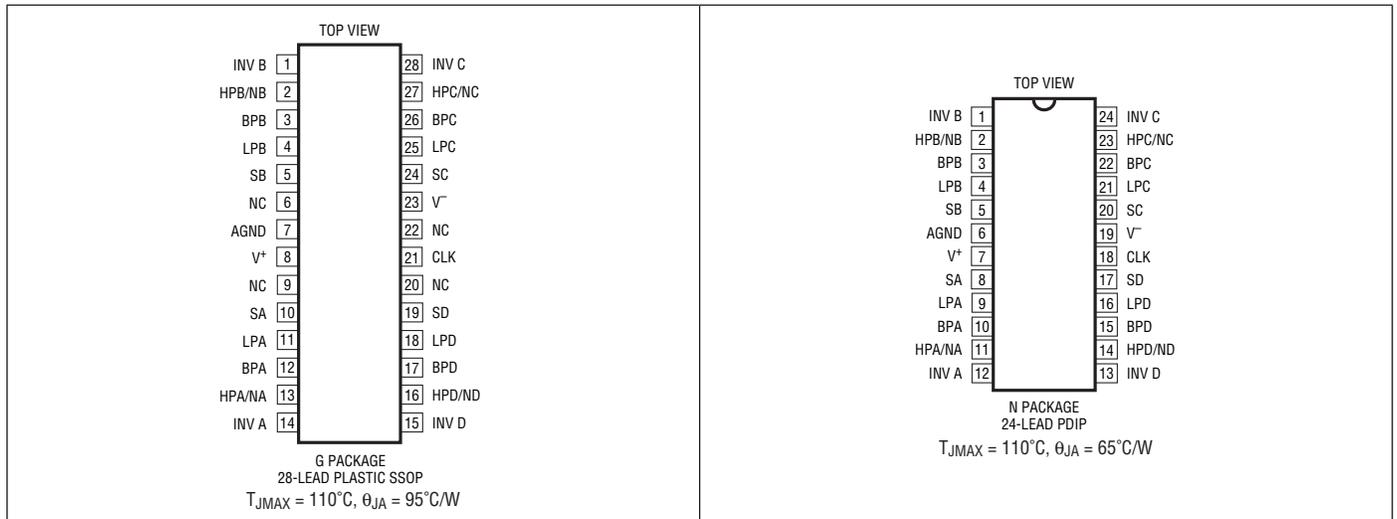
LTC1068シリーズ

絶対最大定格 (Note 1)

全電源電圧 ($V^+ \sim V^-$) 12V
 消費電力 500mW
 入力電圧 (任意のピン) $V^- - 0.3V \leq V_{IN} \leq V^+ + 0.3V$
 保存温度範囲 $-65^\circ\text{C} \sim 150^\circ\text{C}$

動作温度範囲
 LTC1068C $0^\circ\text{C} \sim 70^\circ\text{C}$
 LTC1068I $-40^\circ\text{C} \sim 85^\circ\text{C}$
 リード温度 (半田付け、10秒) 300°C

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング	パッケージ	温度範囲
LTC1068CG#PBF	LTC1068CG#TRPBF	LTC1068	28-Lead Plastic SSOP	0°C to 70°C
LTC1068IG#PBF	LTC1068IG#TRPBF	LTC1068	28-Lead Plastic SSOP	-40°C to 85°C
LTC1068-200CG#PBF	LTC1068-200CG#TRPBF	LTC1068	28-Lead Plastic SSOP	0°C to 70°C
LTC1068-200IG#PBF	LTC1068-200IG#TRPBF	LTC1068	28-Lead Plastic SSOP	-40°C to 85°C
LTC1068-50CG#PBF	LTC1068-50CG#TRPBF	LTC1068	28-Lead Plastic SSOP	0°C to 70°C
LTC1068-50IG#PBF	LTC1068-50IG#TRPBF	LTC1068	28-Lead Plastic SSOP	-40°C to 85°C
LTC1068-25CG#PBF	LTC1068-25CG#TRPBF	LTC1068	28-Lead Plastic SSOP	0°C to 70°C
LTC1068-25IG#PBF	LTC1068-25IG#TRPBF	LTC1068	28-Lead Plastic SSOP	-40°C to 85°C
LTC1068CN#PBF	NA	LTC1068	24-Lead PDIP	0°C to 70°C
LTC1068IN#PBF	NA	LTC1068	24-Lead PDIP	-40°C to 85°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。
 非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
 テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

電气的特性

LTC1068 (内部オペアンプ)。●は全動作温度範囲の規格値を意味する。それ以外は注記がない限り、 $V_S = \pm 5V$ 、 $T_A = 25^\circ C$ での値。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Operating Supply Voltage Range		3.14		± 5.5	V
Voltage Swings	$V_S = 3.14V$, $R_L = 5k$ (Note 2)	● 1.2	1.6		V_{P-P}
	$V_S = 4.75V$, $R_L = 5k$ (Note 3)	● 2.6	3.2		V_{P-P}
	$V_S = \pm 5V$, $R_L = 5k$	● ± 3.4	± 4.1		V
Output Short-Circuit Current (Source/Sink)	$V_S = \pm 4.75V$		17/6		mA
	$V_S = \pm 5V$		20/15		mA
DC Open-Loop Gain	$R_L = 5k$		85		dB
GBW Product	$V_S = \pm 5V$		6		MHz
Slew Rate	$V_S = \pm 5V$		10		V/ μs
Analog Ground Voltage (Note 4)	$V_S = 5V$, Voltage at AGND		$2.5V \pm 2\%$		V

LTC1068 (完全なフィルタ)。注記がない限り、 $V_S = \pm 5V$ 、 $T_A = 25^\circ C$ 。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Clock-to-Center Frequency Ratio (Note 5)	$V_S = 4.75V$, $f_{CLK} = 1MHz$, Mode 1 (Note 3), $f_0 = 10kHz$, $Q = 5$, $V_{IN} = 0.5V_{RMS}$, $R1 = R3 = 49.9k$, $R2 = 10k$	●	100 ± 0.3	100 ± 0.8 100 ± 0.9	% %
	$V_S = \pm 5V$, $f_{CLK} = 1MHz$, Mode 1, $f_0 = 10kHz$, $Q = 5$, $V_{IN} = 1V_{RMS}$, $R1 = R3 = 49.9k$, $R2 = 10k$	●		100 ± 0.3	100 ± 0.8 100 ± 0.9
Clock-to-Center Frequency Ratio, Side-to-Side Matching (Note 5)	$V_S = 4.75V$, $f_{CLK} = 1MHz$, $Q = 5$ (Note 3)	●	± 0.25	± 0.9	%
	$V_S = \pm 5V$, $f_{CLK} = 1MHz$, $Q = 5$	●	± 0.25	± 0.9	%
Q Accuracy (Note 5)	$V_S = 4.75V$, $f_{CLK} = 1MHz$, $Q = 5$ (Note 3)	●	± 1	± 3	%
	$V_S = \pm 5V$, $f_{CLK} = 1MHz$, $Q = 5$	●	± 1	± 3	%
f_0 Temperature Coefficient			± 1		ppm/ $^\circ C$
Q Temperature Coefficient			± 5		ppm/ $^\circ C$
DC Offset Voltage (Note 5) (See Table 1)	$V_S = \pm 5V$, $f_{CLK} = 1MHz$, V_{OS1} (DC Offset of Input Inverter)	●	0	± 15	mV
	$V_S = \pm 5V$, $f_{CLK} = 1MHz$, V_{OS2} (DC Offset of First Integrator)	●	± 2	± 25	mV
	$V_S = \pm 5V$, $f_{CLK} = 1MHz$, V_{OS3} (DC Offset of Second Integrator)	●	± 5	± 40	mV
Clock Feedthrough	$V_S = \pm 5V$, $f_{CLK} = 1MHz$		0.1		mV_{RMS}
Max Clock Frequency (Note 6)	$V_S = \pm 5V$, $Q \leq 2.0$, Mode 1		5.6		MHz
Power Supply Current	$V_S = 3.14V$, $f_{CLK} = 1MHz$ (Note 2)	●	3.5	8	mA
	$V_S = 4.75V$, $f_{CLK} = 1MHz$ (Note 3)	●	6.5	11	mA
	$V_S = \pm 5V$, $f_{CLK} = 1MHz$	●	9.5	15	mA

LTC1068シリーズ

電気的特性

LTC1068-200 (内部オペアンプ)。●は全動作温度範囲の規格値を意味する。それ以外は注記がない限り、 $V_S = \pm 5V$ 、 $T_A = 25^\circ C$ での値。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Operating Supply Voltage Range		3.14		± 5.5	V
Voltage Swings	$V_S = 3.14V$, $R_L = 5k$ (Note 2) $V_S = 4.75V$, $R_L = 5k$ (Note 3) $V_S = \pm 5V$, $R_L = 5k$	● 1.2 ● 2.6 ● ± 3.4	1.6 3.2 ± 4.1		V_{P-P} V_{P-P} V
Output Short-Circuit Current (Source/Sink)	$V_S = \pm 4.75V$ $V_S = \pm 5V$		17/6 20/15		mA mA
DC Open-Loop Gain	$R_L = 5k$		85		dB
GBW Product	$V_S = \pm 5V$		6		MHz
Slew Rate	$V_S = \pm 5V$		10		V/ μs
Analog Ground Voltage (Note 4)	$V_S = 5V$, Voltage at AGND		$2.5V \pm 2\%$		V

LTC1068-200 (完全なフィルタ)。注記がない限り、 $V_S = \pm 5V$ 、 $T_A = 25^\circ C$ 。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Clock-to-Center Frequency Ratio (Note 5)	$V_S = 4.75V$, $f_{CLK} = 1MHz$, Mode 1 (Note 3), $f_0 = 5kHz$, $Q = 5$, $V_{IN} = 0.5V_{RMS}$, $R1 = R3 = 49.9k$, $R2 = 10k$	●	200 ± 0.3	200 ± 0.8 200 ± 0.9	% %
	$V_S = \pm 5V$, $f_{CLK} = 1MHz$, Mode 1, $f_0 = 5Hz$, $Q = 5$, $V_{IN} = 1V_{RMS}$, $R1 = R3 = 49.9k$, $R2 = 10k$	●	200 ± 0.3	200 ± 0.8 200 ± 0.9	% %
Clock-to-Center Frequency Ratio, Side-to-Side Matching (Note 5)	$V_S = 4.75V$, $f_{CLK} = 1MHz$, $Q = 5$ (Note 3)	●	± 0.25	± 0.9	%
	$V_S = \pm 5V$, $f_{CLK} = 1MHz$, $Q = 5$	●	± 0.25	± 0.9	%
Q Accuracy (Note 5)	$V_S = 4.75V$, $f_{CLK} = 1MHz$, $Q = 5$ (Note 3)	●	± 1	± 3	%
	$V_S = \pm 5V$, $f_{CLK} = 1MHz$, $Q = 5$	●	± 1	± 3	%
f_0 Temperature Coefficient			± 1		ppm/ $^\circ C$
Q Temperature Coefficient			± 5		ppm/ $^\circ C$
DC Offset Voltage (Note 5) (See Table 1)	$V_S = \pm 5V$, $f_{CLK} = 1MHz$, V_{OS1} (DC Offset of Input Inverter)	●	0	± 15	mV
	$V_S = \pm 5V$, $f_{CLK} = 1MHz$, V_{OS2} (DC Offset of First Integrator)	●	± 2	± 25	mV
	$V_S = \pm 5V$, $f_{CLK} = 1MHz$, V_{OS3} (DC Offset of Second Integrator)	●	± 5	± 40	mV
Clock Feedthrough	$V_S = \pm 5V$, $f_{CLK} = 1MHz$		0.1		mV $_{RMS}$
Max Clock Frequency (Note 6)	$V_S = \pm 5V$, $Q \leq 2.0$, Mode 1		5.6		MHz
Power Supply Current	$V_S = 3.14V$, $f_{CLK} = 1MHz$ (Note 2)	●	3.5	8	mA
	$V_S = 4.75V$, $f_{CLK} = 1MHz$ (Note 3)	●	6.5	11	mA
	$V_S = \pm 5V$, $f_{CLK} = 1MHz$	●	9.5	15	mA

電气的特性

LTC1068-50 (内部オペアンプ)。●は全動作温度範囲の規格値を意味する。それ以外は注記がない限り、 $V_S = \pm 5V$ 、 $T_A = 25^\circ C$ での値。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Operating Supply Voltage Range		3.14		± 5.5	V
Voltage Swings	$V_S = 3.14V$, $R_L = 5k$ (Note 2)	● 1.2	1.8		V_{P-P}
	$V_S = 4.75V$, $R_L = 5k$ (Note 3)	● 2.6	3.6		V_{P-P}
	$V_S = \pm 5V$, $R_L = 5k$	● ± 3.4	± 4.1		V
Output Short-Circuit Current (Source/Sink)	$V_S = \pm 3.14V$		17/6		mA
	$V_S = \pm 5V$		20/15		mA
DC Open-Loop Gain	$R_L = 5k$		85		dB
GBW Product	$V_S = \pm 5V$		4		MHz
Slew Rate	$V_S = \pm 5V$		7		V/ μs
Analog Ground Voltage (Note 4)	$V_S = 5V$, Voltage at AGND		$2.175V \pm 2\%$		V

LTC1068-50 (完全なフィルタ)。注記がない限り、 $V_S = \pm 5V$ 、 $T_A = 25^\circ C$ 。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Clock-to-Center Frequency Ratio (Note 5)	$V_S = 3.14V$, $f_{CLK} = 250kHz$, Mode 1 (Note 2), $f_0 = 5kHz$, $Q = 5$, $V_{IN} = 0.34V_{RMS}$, $R1 = R3 = 49.9k$, $R2 = 10k$	●	50 ± 0.3	50 ± 0.8 50 ± 0.9	% %
	$V_S = \pm 5V$, $f_{CLK} = 500kHz$, Mode 1, $f_0 = 10kHz$, $Q = 5$, $V_{IN} = 1V_{RMS}$, $R1 = R3 = 49.9k$, $R2 = 10k$	●		50 ± 0.3 50 ± 0.8 50 ± 0.9	% %
Clock-to-Center Frequency Ratio, Side-to-Side Matching (Note 5)	$V_S = 3.14V$, $f_{CLK} = 250kHz$, $Q = 5$ (Note 2)	●	± 0.25	± 0.9	%
	$V_S = \pm 5V$, $f_{CLK} = 500kHz$, $Q = 5$	●	± 0.25	± 0.9	%
Q Accuracy (Note 5)	$V_S = 3.14V$, $f_{CLK} = 250kHz$, $Q = 5$ (Note 2)	●	± 1	± 3	%
	$V_S = \pm 5V$, $f_{CLK} = 500kHz$, $Q = 5$	●	± 1	± 3	%
f_0 Temperature Coefficient			± 1		ppm/ $^\circ C$
Q Temperature Coefficient			± 5		ppm/ $^\circ C$
DC Offset Voltage (Note 5) (See Table 1)	$V_S = \pm 5V$, $f_{CLK} = 500kHz$, V_{OS1} (DC Offset of Input Inverter)	●	0	± 15	mV
	$V_S = \pm 5V$, $f_{CLK} = 500kHz$, V_{OS2} (DC Offset of First Integrator)	●	-2	± 25	mV
	$V_S = \pm 5V$, $f_{CLK} = 500kHz$, V_{OS3} (DC Offset of Second Integrator)	●	-5	± 40	mV
Clock Feedthrough	$V_S = \pm 5V$, $f_{CLK} = 500kHz$		0.16		mV $_{RMS}$
Max Clock Frequency (Note 6)	$V_S = \pm 5V$, $Q \leq 1.6$, Mode 1		3.4		MHz
Power Supply Current	$V_S = 3.14V$, $f_{CLK} = 250kHz$ (Note 2)	●	3.0	5	mA
	$V_S = 4.75V$, $f_{CLK} = 250kHz$ (Note 3)	●	4.3	8	mA
	$V_S = \pm 5V$, $f_{CLK} = 500kHz$	●	6.0	11	mA

LTC1068シリーズ

電気的特性

LTC1068-25 (内部オペアンプ)。●は全動作温度範囲の規格値を意味する。それ以外は注記がない限り、 $V_S = \pm 5V$ 、 $T_A = 25^\circ C$ での値。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Operating Supply Voltage Range		3.14		± 5.5	V
Voltage Swings	$V_S = 3.14V$, $R_L = 5k$ (Note 2)	● 1.2	1.6		V_{P-P}
	$V_S = 4.75V$, $R_L = 5k$ (Note 3)	● 2.6	3.4		V_{P-P}
	$V_S = \pm 5V$, $R_L = 5k$	● ± 3.4	± 4.1		V
Output Short-Circuit Current (Source/Sink)	$V_S = \pm 4.75V$		17/6		mA
	$V_S = \pm 5V$		20/15		mA
DC Open-Loop Gain	$R_L = 5k$		85		dB
GBW Product	$V_S = \pm 5V$		6		MHz
Slew Rate	$V_S = \pm 5V$		10		V/ μs
Analog Ground Voltage (Note 4)	$V_S = 5V$, Voltage at AGND		$2.5V \pm 2\%$		V

LTC1068-25 (完全なフィルタ)。注記がない限り、 $V_S = \pm 5V$ 、 $T_A = 25^\circ C$ 。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Clock-to-Center Frequency Ratio (Note 5)	$V_S = 4.75V$, $f_{CLK} = 500kHz$, Mode 1 (Note 3), $f_0 = 20kHz$, $Q = 5$, $V_{IN} = 0.5V_{RMS}$, $R1 = R3 = 49.9k$, $R2 = 10k$	●	25 ± 0.3	25 ± 0.8 25 ± 0.9	% %
	$V_S = \pm 5V$, $f_{CLK} = 1MHz$, Mode 1, $f_0 = 40kHz$, $Q = 5$, $V_{IN} = 1V_{RMS}$, $R1 = R3 = 49.9k$, $R2 = 10k$	●		25 ± 0.3	25 ± 0.8 25 ± 0.9
Clock-to-Center Frequency Ratio, Side-to-Side Matching (Note 5)	$V_S = 4.75V$, $f_{CLK} = 500kHz$, $Q = 5$ (Note 3)	●	± 0.25	± 0.9	%
	$V_S = \pm 5V$, $f_{CLK} = 1MHz$, $Q = 5$	●	± 0.25	± 0.9	%
Q Accuracy (Note 5)	$V_S = 4.75V$, $f_{CLK} = 500kHz$, $Q = 5$ (Note 3)	●	± 1	± 3	%
	$V_S = \pm 5V$, $f_{CLK} = 1MHz$, $Q = 5$	●	± 1	± 3	%
f_0 Temperature Coefficient			± 1		ppm/ $^\circ C$
Q Temperature Coefficient			± 5		ppm/ $^\circ C$
DC Offset Voltage (Note 5) (See Table 1)	$V_S = \pm 5V$, $f_{CLK} = 1MHz$, V_{OS1} (DC Offset of Input Inverter)	●	0	± 15	mV
	$V_S = \pm 5V$, $f_{CLK} = 1MHz$, V_{OS2} (DC Offset of First Integrator)	●	-2	± 25	mV
	$V_S = \pm 5V$, $f_{CLK} = 1MHz$, V_{OS3} (DC Offset of Second Integrator)	●	-5	± 40	mV
Clock Feedthrough	$V_S = \pm 5V$, $f_{CLK} = 1MHz$		0.25		mV $_{RMS}$
Max Clock Frequency (Note 6)	$V_S = \pm 5V$, $Q \leq 1.6$, Mode 1		5.6		MHz
Power Supply Current	$V_S = 3.14V$, $f_{CLK} = 1MHz$ (Note 2)	●	3.5	8	mA
	$V_S = 4.75V$, $f_{CLK} = 1MHz$ (Note 3)	●	6.5	11	mA
	$V_S = \pm 5V$, $f_{CLK} = 1MHz$	●	9.5	15	mA

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: 3.14V 単一電源に対しては $\pm 1.57V$ の等価デュアル電源を使って製造時にテストされている。

Note 3: 4.75V 単一電源に対しては $\pm 2.375V$ の等価デュアル電源を使って製造時にテストされている。

Note 4: ピン7 (AGND) はデバイスの内部アナログ・グランド。単一電源のアプリケーションでは、このピンを $1\mu F$ のコンデンサでバイパスする必要がある。AGND のバイパス電圧は、ピン8 からピン23 に接続されている内部抵抗分割器で設定される (「ブロック図」を参照)。

Note 5: サイドD は設計によって保証されている。

Note 6: 標準的性能特性を参照。

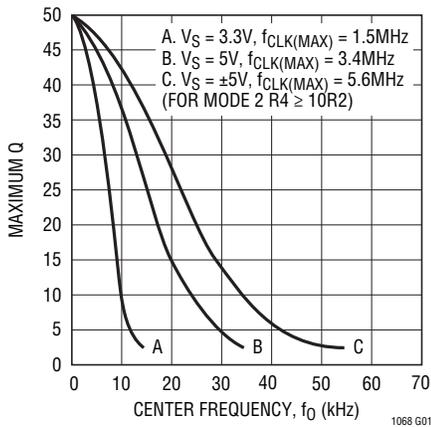
電気的特性

表1. 出力DCオフセット、1つの2次セクション

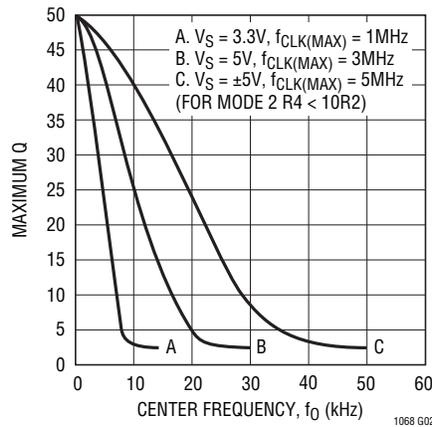
MODE	V_{OSN}	V_{OSBP}	V_{OSLP}
1	$V_{OS1}[(1/Q) + 1 + HOLP] - V_{OS3}/Q$	V_{OS3}	$V_{OSN} - V_{OS2}$
1b	$V_{OS1}[(1/Q) + 1 + R2/R1] - V_{OS3}/Q$	V_{OS3}	$\sim(V_{OSN} - V_{OS2})(1 + R5/R6)$
2	$[V_{OS1}(1 + R2/R1 + R2/R3 + R2/R4) - V_{OS3}(R2/R3)X$ $[R4/(R2 + R4)] + V_{OS2}[R2/(R2 + R4)]$	V_{OS3}	$V_{OSN} - V_{OS2}$
3	V_{OS2}	V_{OS3}	$V_{OS1}[1 + R4/R1 + R4/R2 + R4/R3] - V_{OS2}(R4/R2) - V_{OS3}(R4/R3)$

標準的性能特性

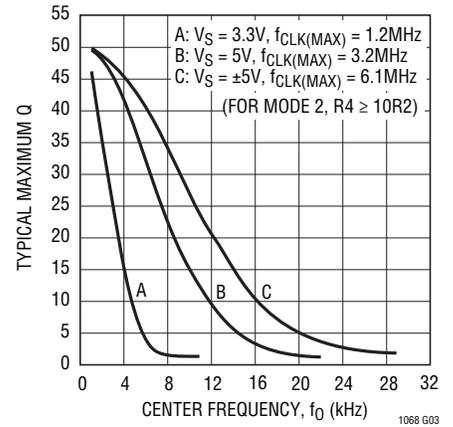
LTC1068
最大Qと中心周波数
(モード1、1b、2)



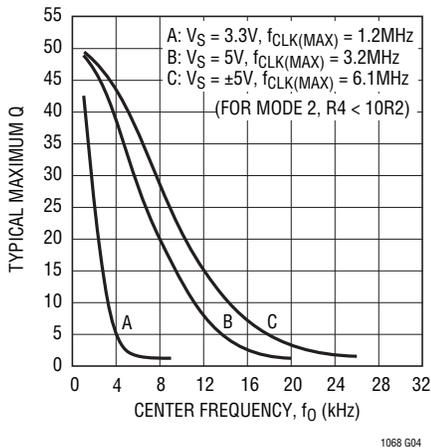
LTC1068
最大Qと中心周波数
(モード2、3)



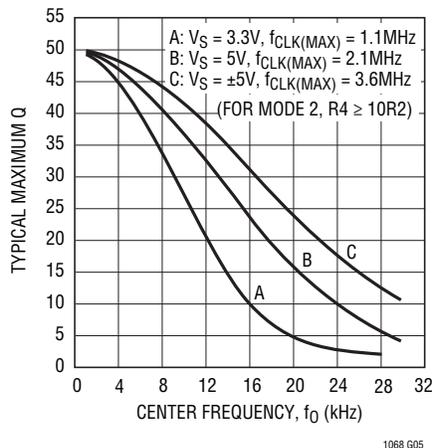
LTC1068-200
最大Qと中心周波数
(モード1、1b、2)



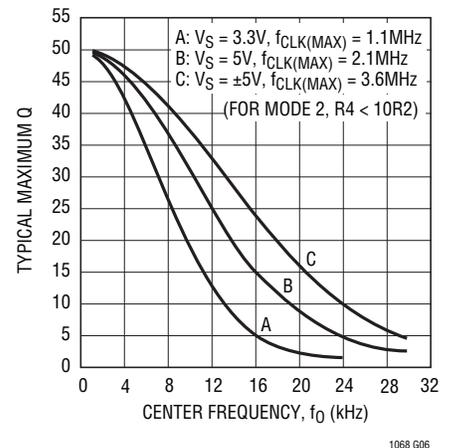
LTC1068-200
最大Qと中心周波数
(モード2、3)



LTC1068-50
最大Qと中心周波数
(モード1、1b、2)



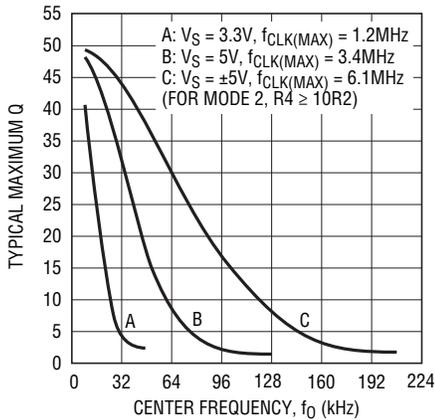
LTC1068-50
最大Qと中心周波数
(モード2、3)



LTC1068シリーズ

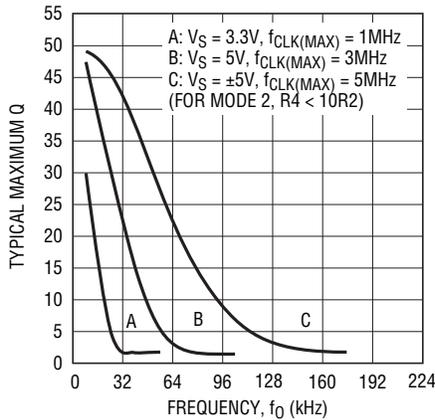
標準的性能特性

LTC1068-25
最大Qと中心周波数
(モード1、1b、2)



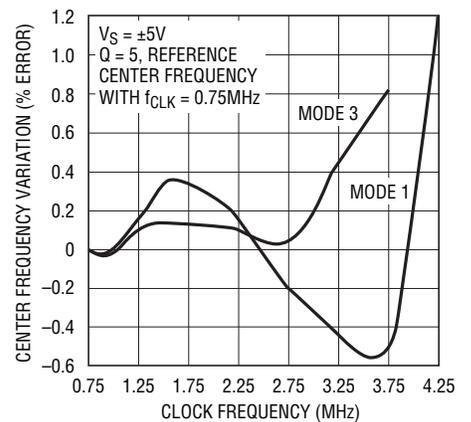
1068 G07

LTC1068-25
最大Qと中心周波数
(モード2、3)



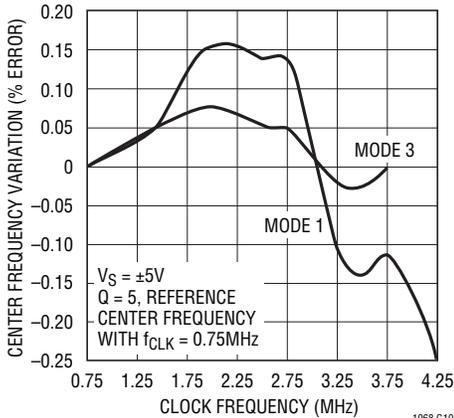
1068 G08

**LTC1068 中心周波数変動と
クロック周波数**



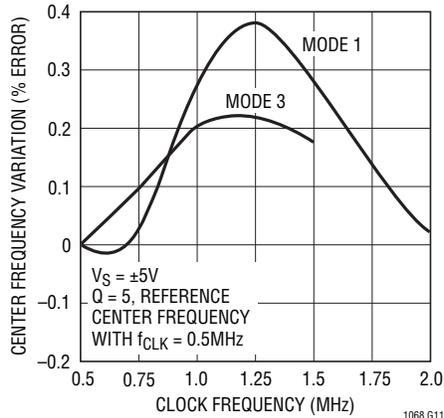
1068 G09

**LTC1068-200 中心周波数変動と
クロック周波数**



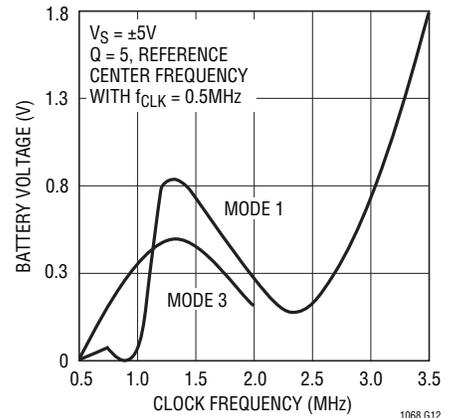
1068 G10

**LTC1068-50 中心周波数変動と
クロック周波数**



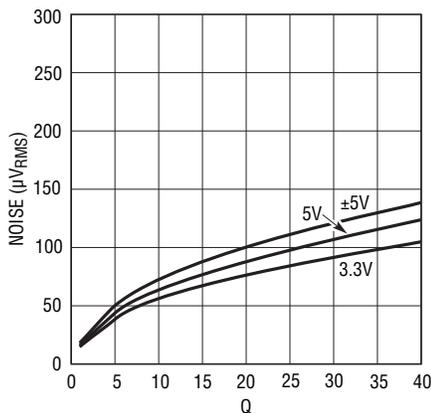
1068 G11

**LTC1068-25 中心周波数変動と
クロック周波数**



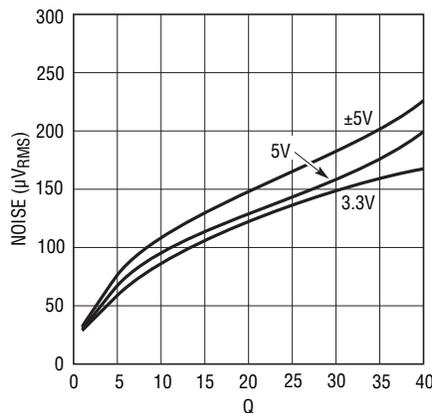
1068 G12

**LTC1068/LTC1068-200
ノイズとQ**



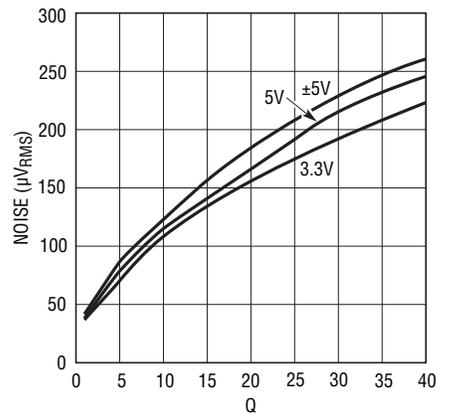
1068 G13

**LTC1068-50
ノイズとQ**



1068 G14

**LTC1068-25
ノイズとQ**

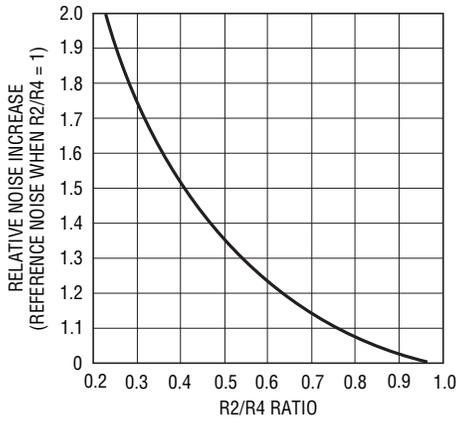


1068 G15

1068fc

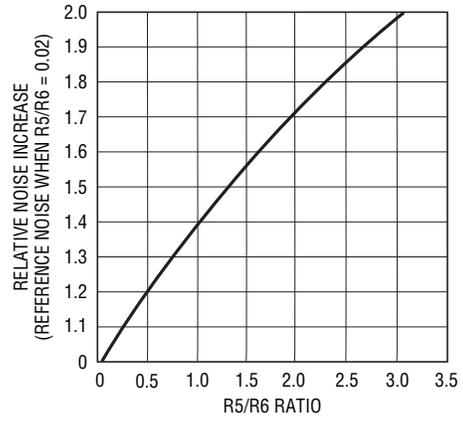
標準的性能特性

ノイズの増加とR2/R4比
(モード3)



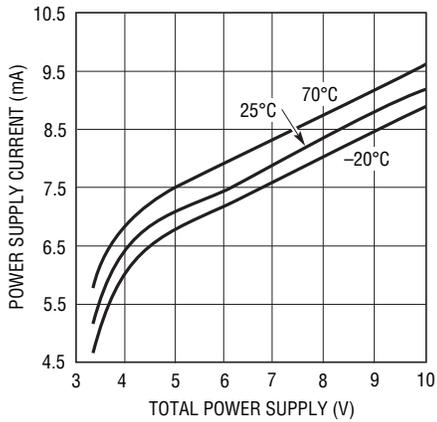
1068 G16

ノイズの増加とR5/R6比
(モード1b)



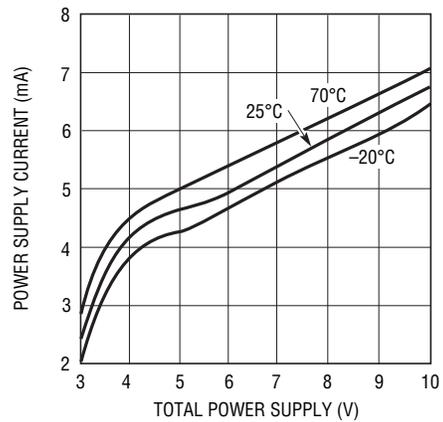
1068 G17

LTC1068/LTC1068-200/
LTC1068-25 電源電流と電源電圧



1068 G18

LTC1068-50 電源電流と電源電圧



1068 G19

LTC1068シリーズ

ピン機能

電源ピン

V⁺およびV⁻ピンは、それぞれ0.1μFのコンデンサで適切なアナログ・グラウンドにバイパスしなければなりません。フィルタの電源は他のデジタルまたは高電圧アナログ電源から分離する必要があります。低ノイズのリニア電源を使用してください。スイッチング電源を使用すると、フィルタのSN比が低下します。図1および図2に、両電源および単一電源動作のための標準的な接続を示します。

アナログ・グラウンド・ピン

フィルタ性能はアナログ信号グラウンドの質に依存します。両電源または単一電源動作では、アナログ・グラウンド・プレーンでパッケージの周囲を囲んでください。アナログ・グラウンド・プレーンは、どのデジタル・グラウンドに対しても一点接続でなければなりません。単一電源動作では、AGNDを最低0.47μFのコンデンサでアナログ・グラウンド・プレーンにバイパスする必要があります(図2)。

2本の内部抵抗でアナログ・グラウンド・ピンをバイアスします。単一電源で動作する場合のアナログ・グラウンド・ピン(AGND)の電圧は、LTC1068、LTC1068-200およびLTC1068-25では0.5×V⁺、LTC1068-50では0.435×V⁺です。

クロック入力ピン

デバイスのクロック・ソースとしては、出力が方形波でデューティ・サイクルが50% (±10%)のTTLまたはCMOSクロック・ソースが適当です。クロック源の電源をフィルタの電源と同じにしてはなりません。フィルタのアナログ・グラウンドは、必ずクロックのグラウンドに一点接続してください。表2に両電源および単一電源動作でのクロック“L”および“H”レベルのスレッショルド値を示します。

表2. クロック源の“H”と“L”のスレッショルド

POWER SUPPLY	HIGH LEVEL	LOW LEVEL
Dual Supply = ±5V	≥ 1.53V	≤ 0.53V
Single Supply = 5V	≥ 1.53V	≤ 0.53V
Single Supply = 3.3V	≥ 1.20V	≤ 0.53V

“H”レベルのオン時間がパルス周期の25%以上であれば、パルス・ジェネレータをクロック源として使用できます。クロックの立上りおよび立下り時間が遅すぎる(最大クロック立上りおよび立下り時間 ≤ 1μs)と、内部にクロック・ジッタが発生するため、クロック入力周波数が100kHz以下のときには正弦波を使用しないでください。クロック信号は入力または出力アナログ信号経路へのカップリングを防止するために、ICパッケージの右側から導入され、パッケージに垂直に入るように配線

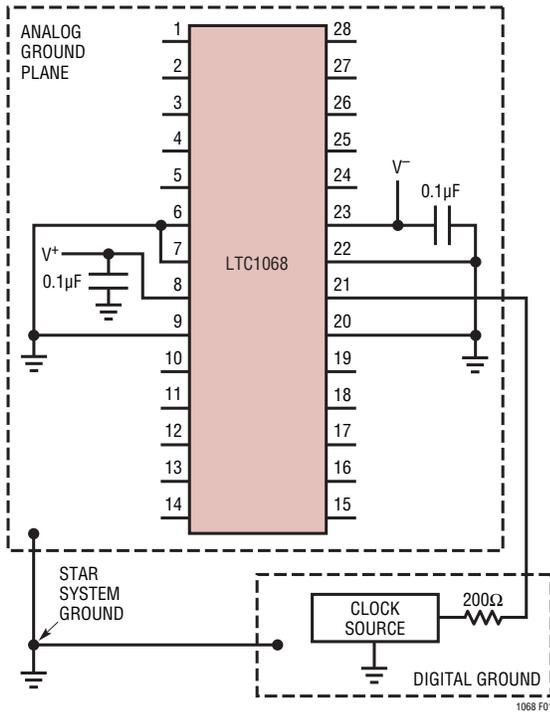


図1. 両電源のグラウンド・プレーン接続

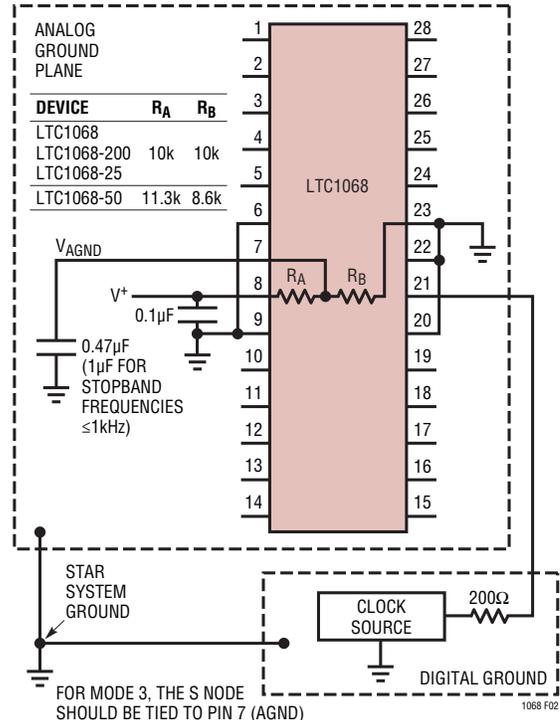


図2. 単一電源のグラウンド・プレーン接続

1068fc

ピン機能

しなければなりません。クロック・ソースとピン21の間に200Ωの抵抗を接続すると、クロックの立上りおよび立下り時間が遅くなり、静電結合がさらに低減されます(図1および図2)。

出力ピン

LTC1068の各2次セクションには3つの出力があり、標準で17mAの電流をソースし、6mAの電流をシンクできます。同軸ケーブルまたは20k以下の抵抗性負荷をドライブすると、フィルタ設計での全高調波歪み性能が低下します。LTC1068を使用した特定のフィルタの設計で歪みやノイズ性能を評価するときには、フィルタの最終出力を広帯域非反転型高スルーレート・アンプでバッファしなければなりません(図3参照)。

反転入力ピン

これらのピンは内部オペアンプの反転入力で、低インピーダンス信号出力や電源ラインへの寄生容量結合の影響を受けやすくなっています。

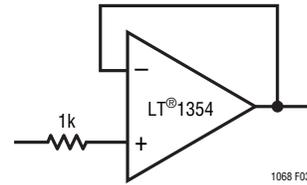


図3. 広帯域バッファ

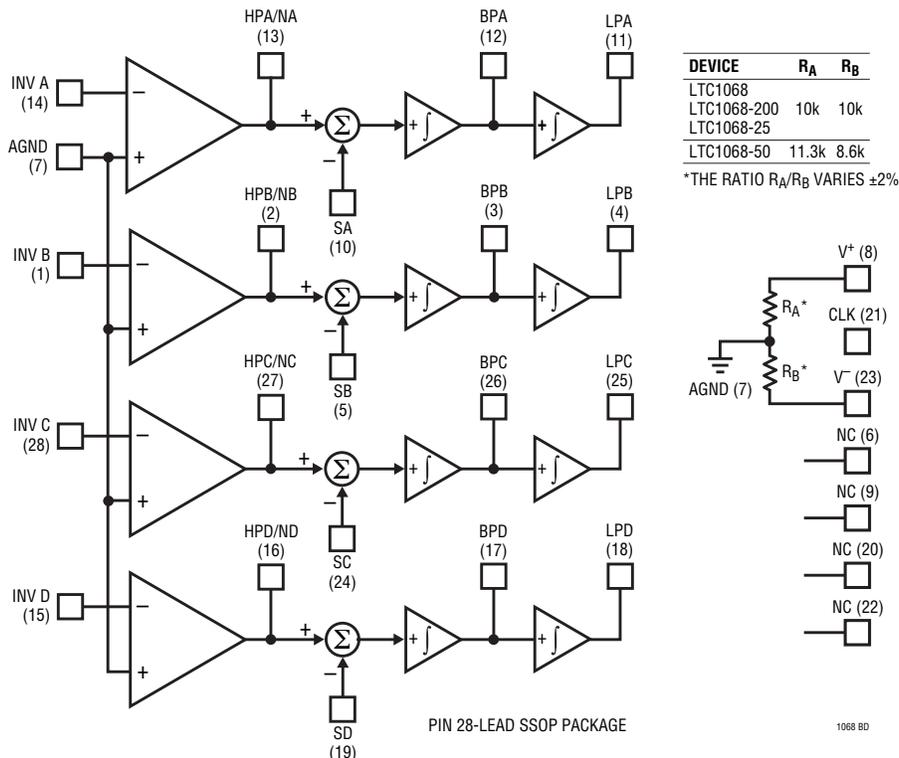
プリント回路基板のレイアウトでは、信号トレース、クロック源トレース、または電源トレースは、反転入力ピンから最低0.1インチ離れていなければなりません。

加算入力ピン

これらは電圧入力ピンです。これらを使用する場合は、5k以下のソース・インピーダンスでドライブしなければなりません。使用しない場合は、アナログ・グランド・ピンに接続してください。

加算ピンの接続によって、各2次セクションの回路方式(モード)が決まります。動作モードを参照してください。

ブロック図



動作モード

リニアテクノロジーの汎用スイッチト・キャパシタ・フィルタは内部の公称 f_{CLK}/f_0 比が一定になるように設計されています。 f_{CLK}/f_0 比は、LTC1068では100、LTC1068-200では200、LTC1068-50では50、LTC1068-25では25です。フィルタの設計では多くの場合、各セクションの f_{CLK}/f_0 比を公称比と異なる値にする必要があります。ほとんどの場合、セクションごとに異なる値にする必要があります。公称値と異なる比は外付け抵抗を使って設定できます。動作モードは、異なる配列で接続された外付け抵抗を使って異なる f_{CLK}/f_0 比を実現します。適切なモードを選択することにより、 f_{CLK}/f_0 比をデバイスの公称比から増加または減少させることができます。

動作モードの選択は、HP/Nピンの伝達特性にも影響を与えます。LPピンとBPピンは、使用されるモードに関係なく、常にそれぞれローパス伝達特性とバンドパス伝達特性を提供します。HP/Nピンは使用されるモードによって異なる伝達特性を持ちます。モード1はノッチ伝達特性を提供します。モード3はハイパス伝達特性を提供します。モード2はハイパス・ノッチ（つまり、ストップバンド・ノッチを伴うハイパス）伝達特性を提供します。ローパス・ノッチ、オールパス、複雑なゼロなどのより複雑な伝達特性は、LP、BP、HP/Nのうちの2つ以上を組み合わせることで実現します。これについては、モード2nとモード3aの各セクションで説明されています。

特定のアプリケーション用に適切なモードを選択することは容易なことではなく、単に f_{CLK}/f_0 比を調整するだけではありません。使用可能な約20のモードのうちの4つが以下に示されています。設計プロセスをより容易かつ短時間にするため、リニアテクノロジーはWindows環境のFilterCAD設計ソフトウェアを開発しました。FilterCADは、使いやすく強力な対話形式のフィルタ設計用プログラムです。プログラムは、設計者が2、3のフィルタ仕様を入力することで全回路図を作成できます。FilterCADにより、設計者はフィルタの伝達特性に集中することができるので、設計の詳細にとらわれずに済みます。あるいは、リニアテクノロジーのデバイス・ファミリーで経験していれば、詳細のすべてを制御することができます。すべての動作モードのリストについては、FilterCADのマニュアルの付録、またはFilterCADのヘルプ・ファイルを参照してください。FilterCADは、リニアテクノロジーのWebサイト (www.linear-tech.co.jp) で無料で入手するか、あるいは弊社または弊社代理店に問い合わせることでFilterCAD CD-ROMを注文することができます。

モード1

モード1では、外部クロック周波数に対する各2次セクションの中心周波数の比は内部でデバイスの公称比に固定されます。図4に、2次ノッチ、ローパス、およびバンドパス出力を実現するモード1を示します。モード1を使用して、高次バターワース・ローパス・フィルタを構成することができます。このモードを使用して低Qノッチを構成したり、同じ中心周波数の2次バンドパス機能をカスケード接続することもできます。モード1はモード3よりも高速です。

コンデンサ C_C の使用法については、「アプリケーション情報」の動作限界のセクションを参照してください。

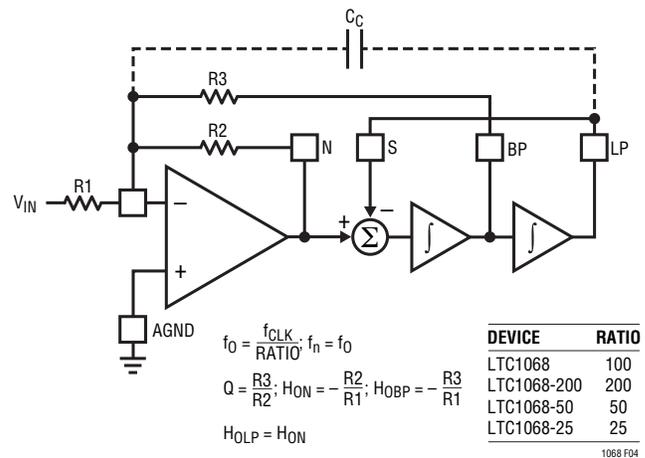


図4. ノッチ、バンドパス、およびローパス出力を提供するモード1、2次フィルタ

モード1b

モード1bはモード1から派生したものです。モード1b(図5)では、 R_5 と R_6 の2本の抵抗を追加して、ローパス出力からSA(またはSB)のスイッチト・キャパシタ加算端子の入力に帰還される電圧を低下させます。これによって、フィルタのクロック対中心周波数比をデバイスの公称比より高く調整することができます。モード1bではモード1の速度の利点が維持されるので、 f_{CLK} 対 f_{CUTOFF} (または f_{CENTER})の比がデバイスの公称比以上の高いQの設計を行うには、それに適したモードとして検討すべきです。

R_5 と R_6 の並列の組合せは5k以下で維持しなければなりません。

コンデンサ C_C の使用法については、「アプリケーション情報」の動作限界のセクションを参照してください。

動作モード

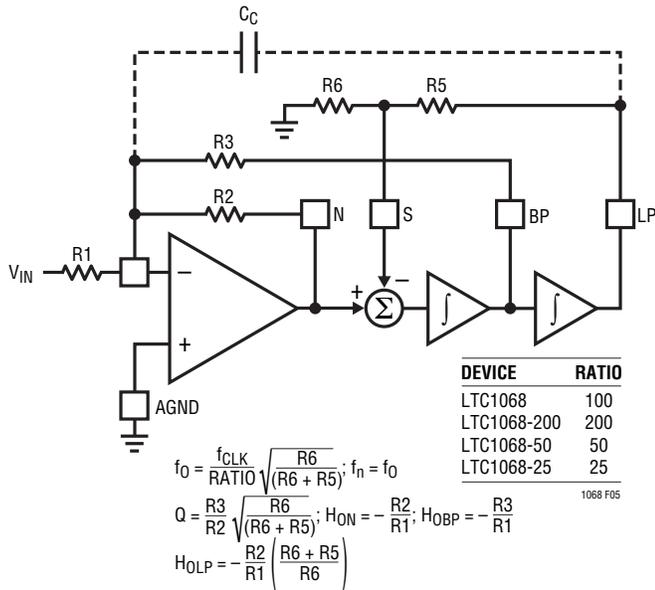


図5. ノッチ、バンドパス、およびローパス出力を提供するモード1b、2次フィルタ

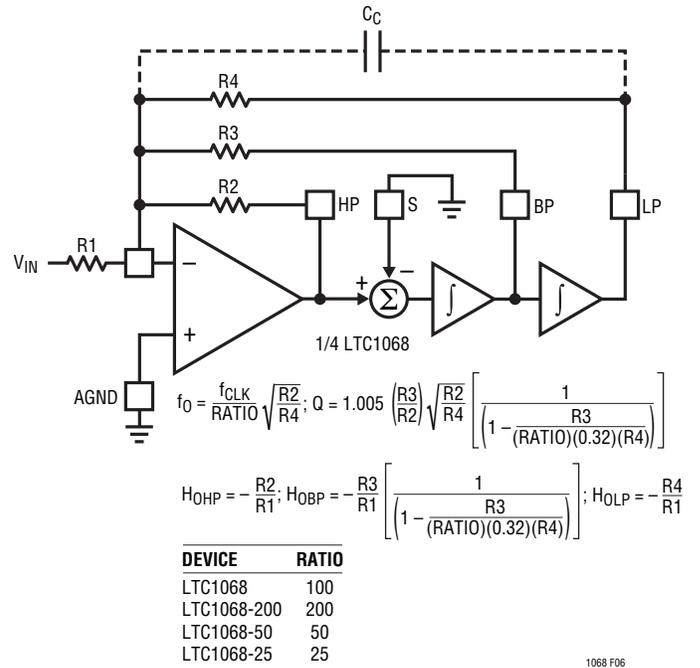


図6. ハイパス、バンドパス、およびローパス出力を提供するモード3、2次フィルタ

モード3

モード3では、各2次セクションの外部クロック周波数対中心周波数の比を、デバイスの公称比以上または以下に調整することができます。図6に、ハイパス、バンドパス、およびローパス2次フィルタ機能を実現するモード3の古典的な状態変数構成を示します。モード3はモード1より低速です。モード3を使用して高次数の全ポール・バンドパス、ローパス、およびハイパス・フィルタを構成することができます。

コンデンサC_Cの使用法については、「アプリケーション情報」の動作限界のセクションを参照してください。

モード2

モード2はモード1とモード3を組み合わせたもので、これを図7に示します。モード2では、クロック対中心周波数比f_{CLK}/f₀は常にデバイスの公称比以下になります。モード2の利点は、モード3よりも抵抗の許容差の影響が小さいことです。モード2にはノッチ周波数がクロック周波数のみに依存するハイパス・ノッチ出力があり、そのためノッチ周波数は中心周波数f₀より低くなります。

コンデンサC_Cの使用法については、「アプリケーション情報」の動作限界のセクションを参照してください。

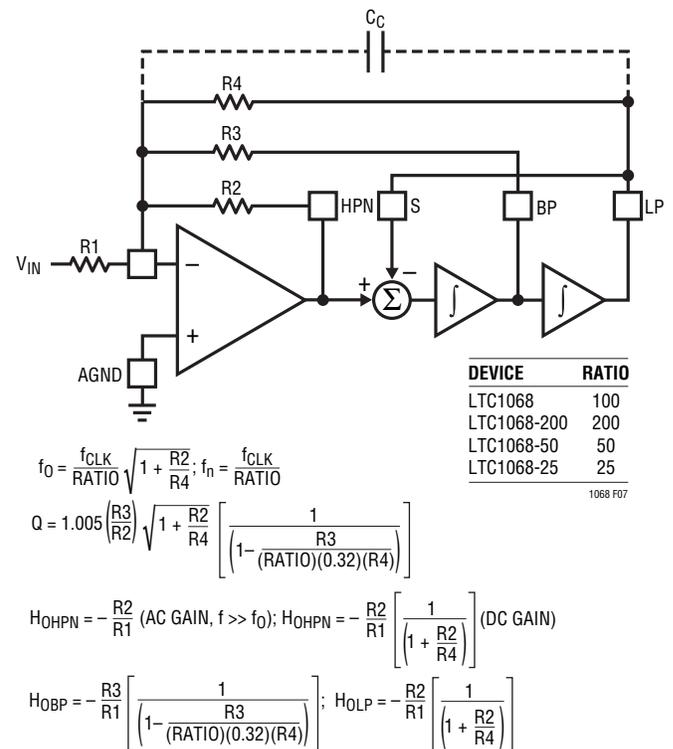


図7. ハイパス・ノッチ、バンドパス、およびローパス出力を提供するモード2、2次フィルタ

アプリケーション情報

動作限界

LTC1068の各2次セクションの動作Qの上限は、標準的性能特性の最大Qとクロック周波数(f_0)グラフで規定されます。これらのグラフでは、LTC1068で設計したフィルタが70°C以下の温度で動作するときに安定状態を維持する、電源、 f_0 、およびQ値条件を示します。2次セクションでは、3dB以下のバンドパス利得誤差を安定動作の条件として一義的に定義します。

パスバンド利得誤差が1dBを超える場合は、コンデンサ C_C を使用すると利得誤差が低下します(コンデンサ C_C はローパス・ノードから2次セクションの反転ノードに接続されています)。図4から図7までを参照してください。 C_C の値は実験によって決定するのが最良で、各1dBの利得誤差に対しては約5pFを目安とし、15pFを超えないようにしてください。LTC1068を最大Qと周波数のグラフで規定した限界のごく近くで動作させる場合は、2dB以上のパスバンド利得変動を予想しておく必要があります。

クロック・フィードスルー

クロック・フィードスルーは、フィルタの出力ピンに現れるクロック周波数とその高調波のRMS値と定義されています。クロック・フィードスルーは、フィルタの入力を接地してテストされ、PCボード・レイアウトおよび電源の値に依存します。適切なレイアウト・テクニックを使用したときの、クロック・フィードスルーの標準値を電気的特性に記載しています。

入力されるクロックの立上りおよび立下りエッジでの寄生スイッチング過渡は、クロック・フィードスルー仕様には含まれていません。スイッチング過渡は、印加されたクロックよりはるかに高い周波数成分を含んでいます。これらの振幅は接地方法や電源バイパスだけでなく、スコープのプロブ・テクニックにも大きく左右されます。クロック・フィードスルーは、最終フィルタ出力に簡単なRCローパス・ネットワークを追加すれば大幅に低減できます。このRCは、スイッチング過渡も完全に除去します。

広帯域ノイズ

フィルタの広帯域ノイズは、デバイスのノイズ・スペクトル密度のRMS値の和であり、動作SN比を決定するのに使用されます。その周波数成分の大部分は、フィルタのパスバンド内にあ

り、後段でフィルタリングして低減することはできません。ノッチ・フィルタの場合、フィルタのノイズはノッチ周波数を中心とします。

全広帯域ノイズ(μV_{RMS})は、クロックの値にはほとんど関係ありません。クロック・フィードスルー仕様は、広帯域ノイズには含まれていません。

フィルタの設計では、全ノイズは各セクションのQとカスケード・シーケンスに依存します。標準的性能特性のノイズとQのグラフを参照してください。

エイリアシング

エイリアシングはスイッチト・キャパシタ・フィルタ固有の現象であり、最も強力な折返し成分を形成する入力信号の周波数が($f_{SAMPLING} - f_{IN}$)など、フィルタのパスバンド内に入る周波数(f_{IN})をもっているときに発生します。LTC1068では、サンプリング周波数は f_{CLK} の2倍です。入力信号スペクトラムの帯域幅が制限されていなければ、エイリアシングが起こる可能性があります。

デモ用回路104

DC104は、リニアテクノロジーの28ピンSSOPパッケージのLTC1068製品ファミリを評価するための表面実装プリント回路基板です。LTC1068製品ファミリは、クロックで調整可能な4つのモノリシック・フィルタ・ビルディング・ブロックから成ります。

デモボード104には、以下4つの構成バージョンがあります。構成104-Aは低ノイズのLTC1068CG(クロック対中心周波数比 = 100)を備え、構成104-Bは低ノイズのLTC1068-200CG(クロック対中心周波数比 = 200)を備え、構成104-Cは高周波数のLTC1068-25CG(クロック対中心周波数比 = 25)を備え、構成104-Dは低消費電力のLTC1068-50CG(クロック対中心周波数比 = 50)を備えています。

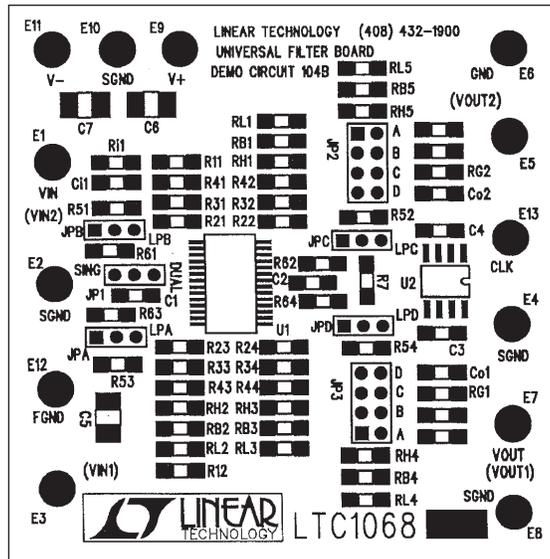
すべてのDC104ボードは、入力、出力および電源テスト端子、28ピンSSOPパッケージのフィルタ・デバイス(LTC1068CGシリーズ)、入力または出力バッファ用のSO-8パッケージ・デュアル・オペアンプ、フィルタやオペアンプ用のデカップリング・コンデンサで構成されています。フィルタとデュアル・オペアンプは基板への電源入力を共有しています。基板上のジャンパ

アプリケーション情報

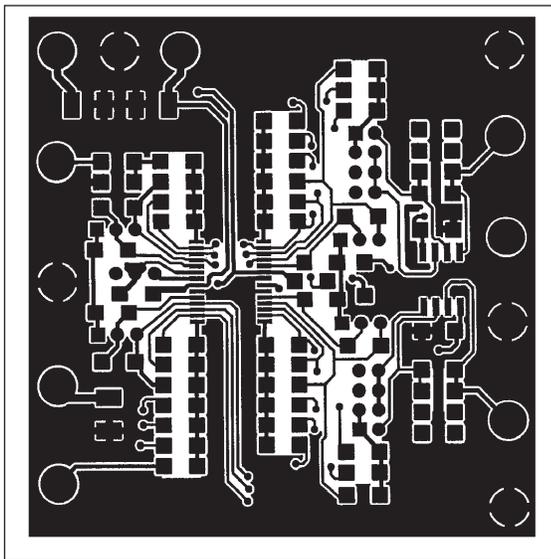
JPA～JPDによってフィルタの2次回路モードが設定され、ジャンパJP1によってデュアルまたは単一の電源動作用にフィルタが設定され、ジャンパJP2 (A～D)とJP3 (A～D)によってオペアンプのバッファが反転または非反転に設定されます。基板上に使用可能な表面実装パッドは1206サイズの表面実装抵

抗です。DC104のプリント回路のレイアウトは、基板上でほとんどの抵抗接続が1つの8次フィルタまたは2つの4次フィルタが使用可能になるように配列されています。抵抗によって基板上の2つのフィルタ・ノード間の接続が行われるので、ほとんどのフィルタ設計では配線が不要になります。

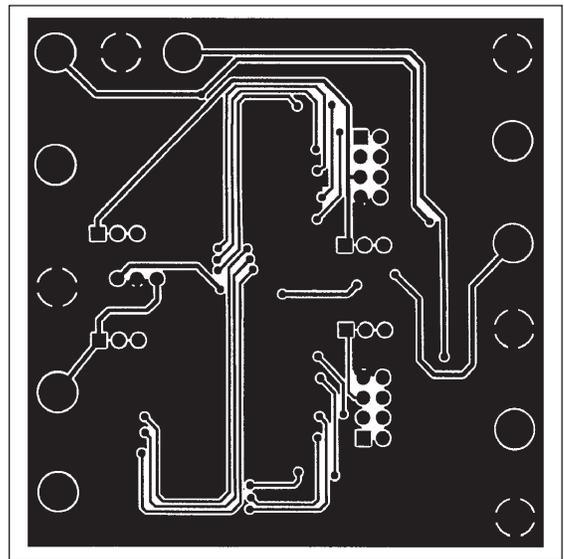
DC104の部品面シルクスクリーン



DC104の部品面



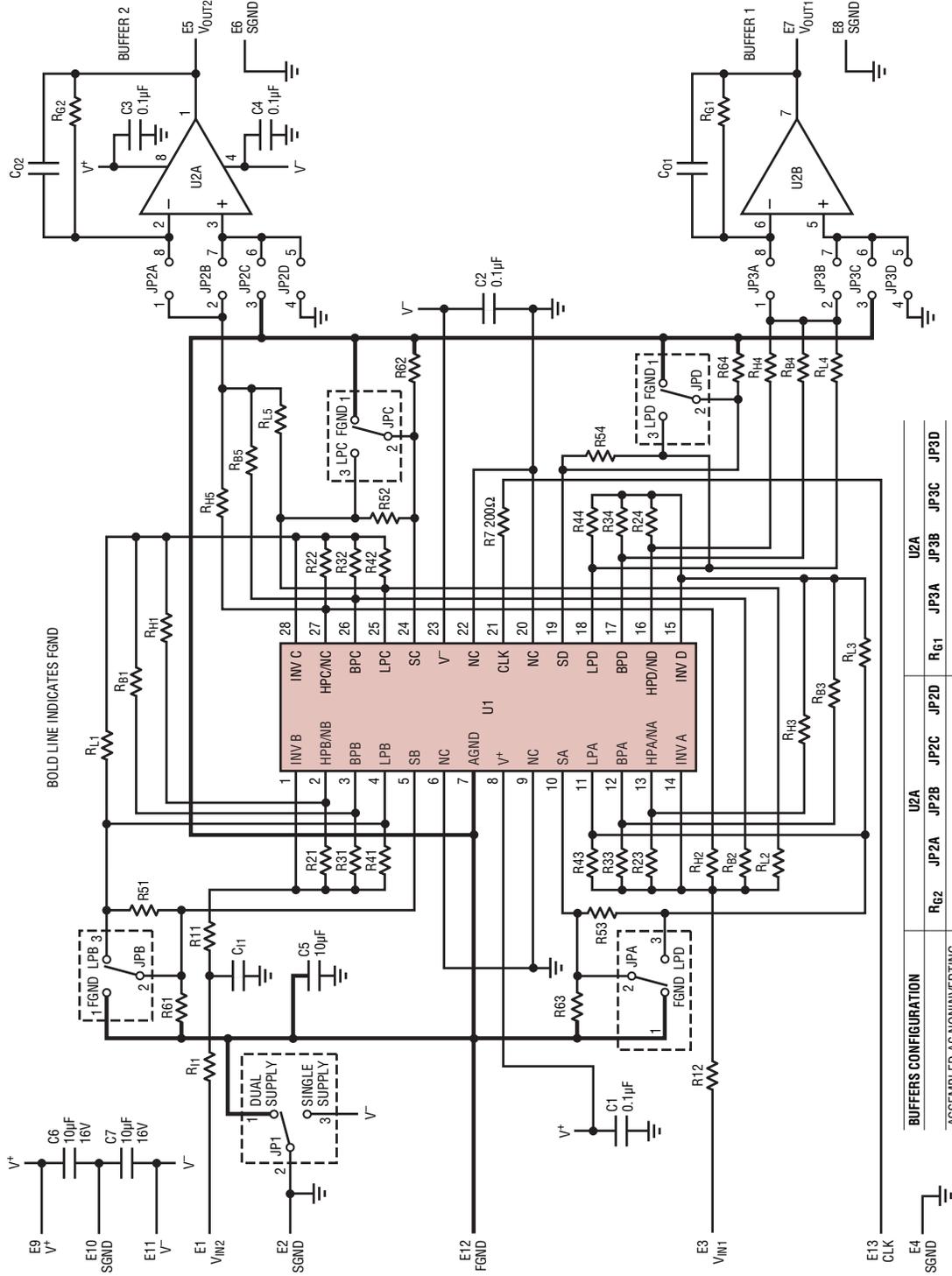
DC104の半田面



LTC1068シリーズ

アプリケーション情報

DC104の回路図



BUFFERS CONFIGURATION	U2A			U2A		
	R62	JP2A	JP2B	JP2C	JP2D	JP3D
ASSEMBLED AS NONINVERTING BUFFER DUAL SUPPLY	SHORT	OPEN	SHORT	OPEN	OPEN	OPEN
INVERTING BUFFER DUAL SUPPLY	RES	SHORT	OPEN	OPEN	SHORT	SHORT
NONINVERTING BUFFER SINGLE SUPPLY	SHORT	OPEN	SHORT	OPEN	OPEN	OPEN
FOR NONINVERTING BUFFER SINGLE SUPPLY	RES	SHORT	OPEN	SHORT	OPEN	OPEN

DEMO BOARD	U1			U2		
	R61	JP3A	JP3B	JP3C	JP3D	JP3D
DC104B-A	SHORT	OPEN	SHORT	OPEN	OPEN	OPEN
DC104B-B	RES	SHORT	OPEN	OPEN	OPEN	SHORT
DC104B-C	SHORT	OPEN	SHORT	OPEN	OPEN	OPEN
DC104B-D	RES	SHORT	OPEN	SHORT	OPEN	OPEN

1068 1/03

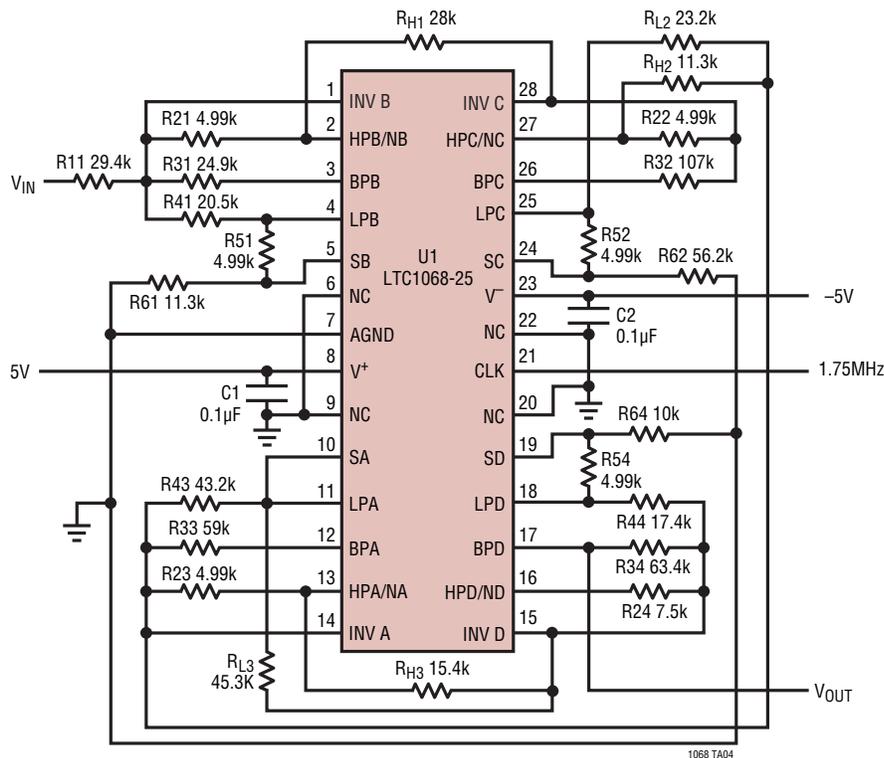
アプリケーション情報

表面実装プリント回路のレイアウト

0603サイズの表面実装抵抗、コンデンサ、28ピンSSOPパッケージのLTC1068製品ファミリーを使って、非常にコンパクトな表面実装プリント回路のレイアウトを設計することができます。

す。8次エリプティック・バンドパス・フィルタのプリント回路のレイアウト例を下図に示します。この8次フィルタの総基板面積は1インチ×0.8インチです。プリント回路レイアウトをできるだけ最小にするようには設計されていません。

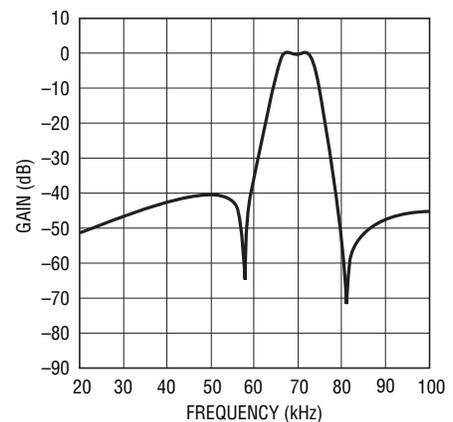
70kHzエリプティック・バンドパス・フィルタ、 $f_{CENTER} = f_{CLK}/25$ (最大 $f_{CENTER} = 80kHz$ 、 $V_S = \pm 5V$)



$f_c = 70kHz$ のFilterCADのカスタム入力

2次セクション	f_0 (kHz)	Q	f_N (kHz)	タイプ	モード
B	67.7624	5.7236	58.3011	HPN	2b
C	67.0851	20.5500	81.6810	LPN	1bn
A	73.9324	15.1339	81.0295	LPN	2n
D	73.3547	16.3491		BP	2b

利得と周波数

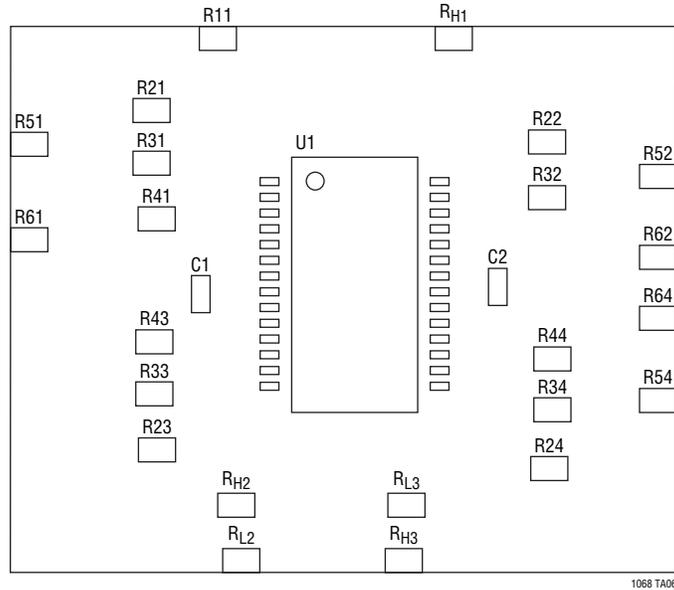


1068 TA05

LTC1068シリーズ

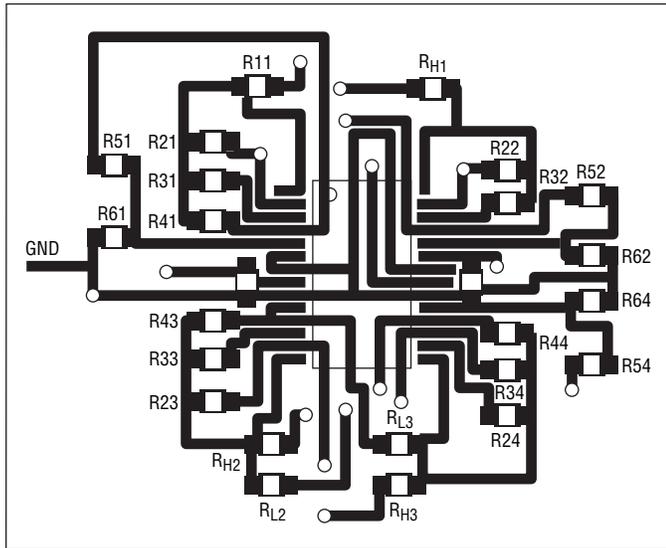
アプリケーション情報

表面実装部品
(基板面積 = 1インチ×0.8インチ)



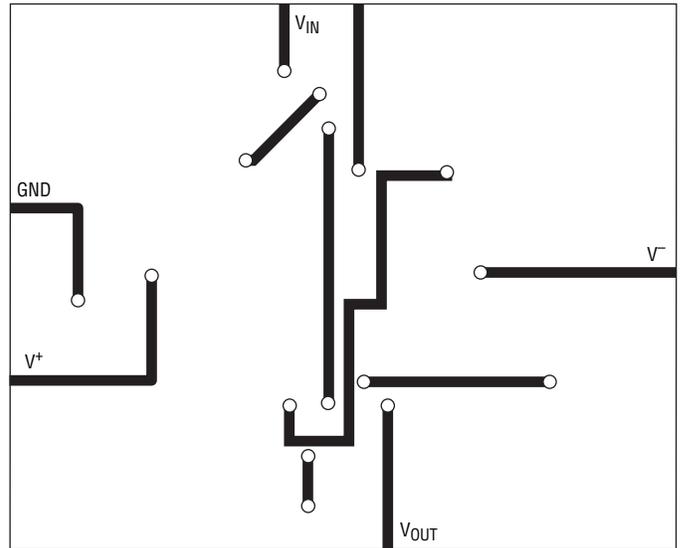
1068 TA06

部品面



1068 TA07

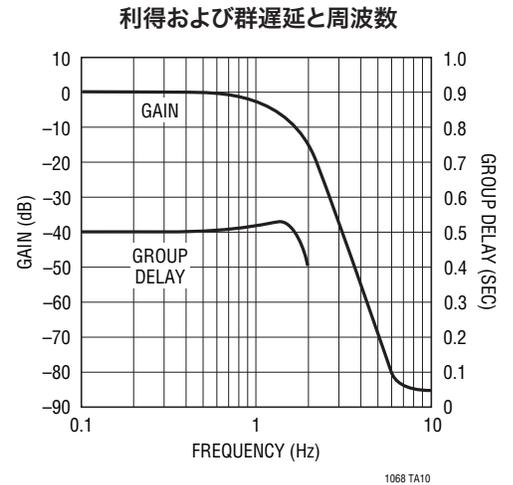
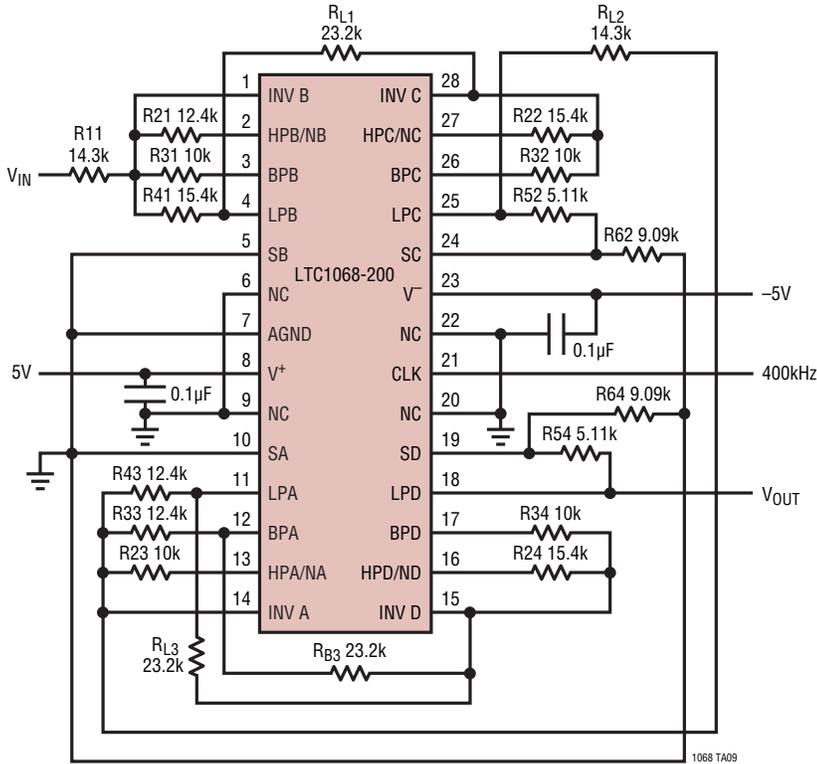
半田面



1068 TA08

標準的応用例

LTC1068-200 8次リニアフェーズ・ローパス、
超低周波数のアプリケーションで $f_{CUTOFF} = f_{CLK}/400$



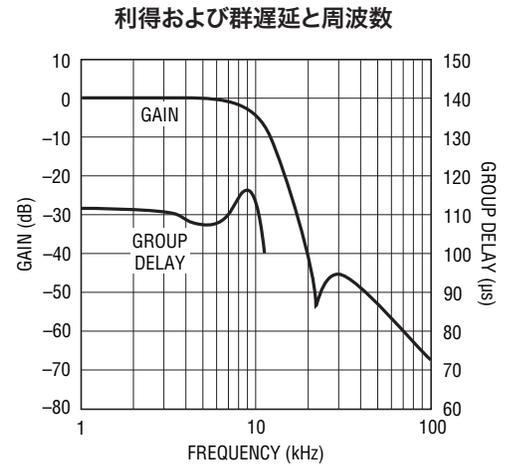
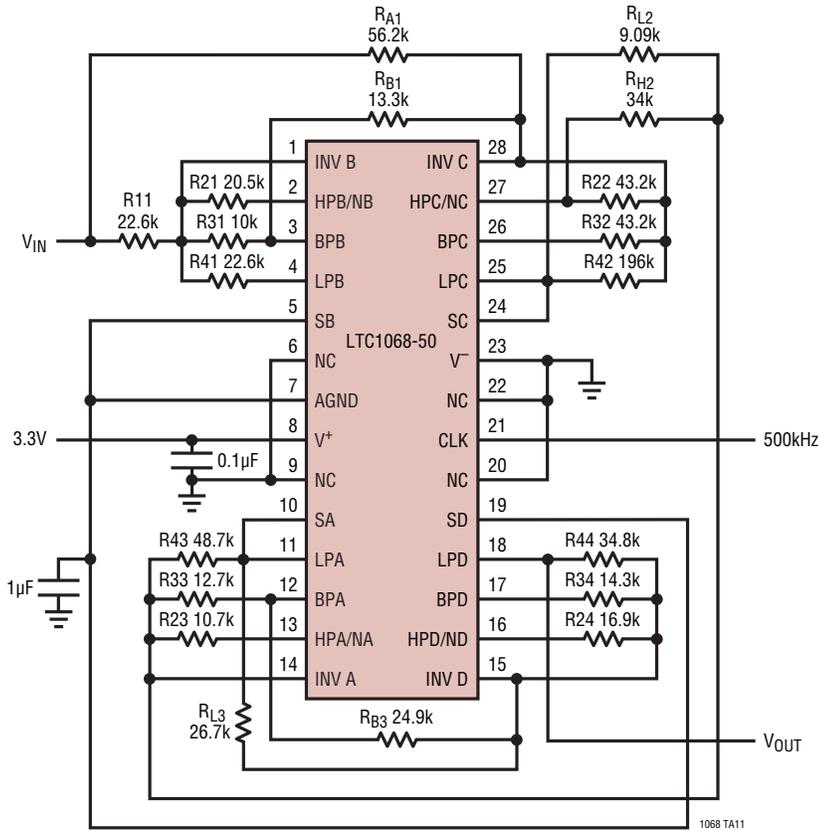
$f_c = 1\text{Hz}$ の FilterCAD のカスタム入力

2次セクション	f_0 (kHz)	Q	Q_N	タイプ	モード
B	1.7947	0.7347		LP	3
C	1.6002	0.5195		LP	1b
A	1.7961	1.1369	1.0159	LPBP	3s
D	1.6070	0.5217		LP	1b

LTC1068シリーズ

標準的応用例

LTC1068-50 8次リアフェーズ・ローパス、低消費電力の
単一電源アプリケーションで $f_{\text{CUTOFF}} = f_{\text{CLK}}/50$ 。
最大 f_{CUTOFF} は3.3V電源で20kHz、5V電源で40kHz

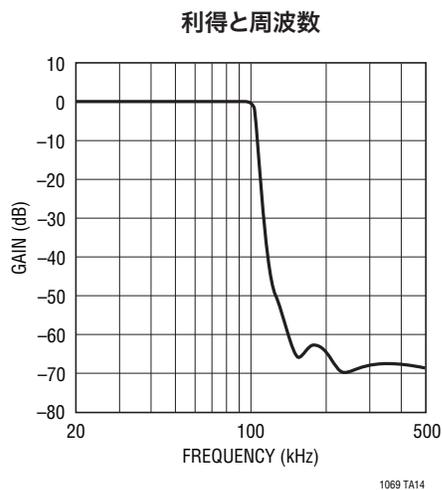
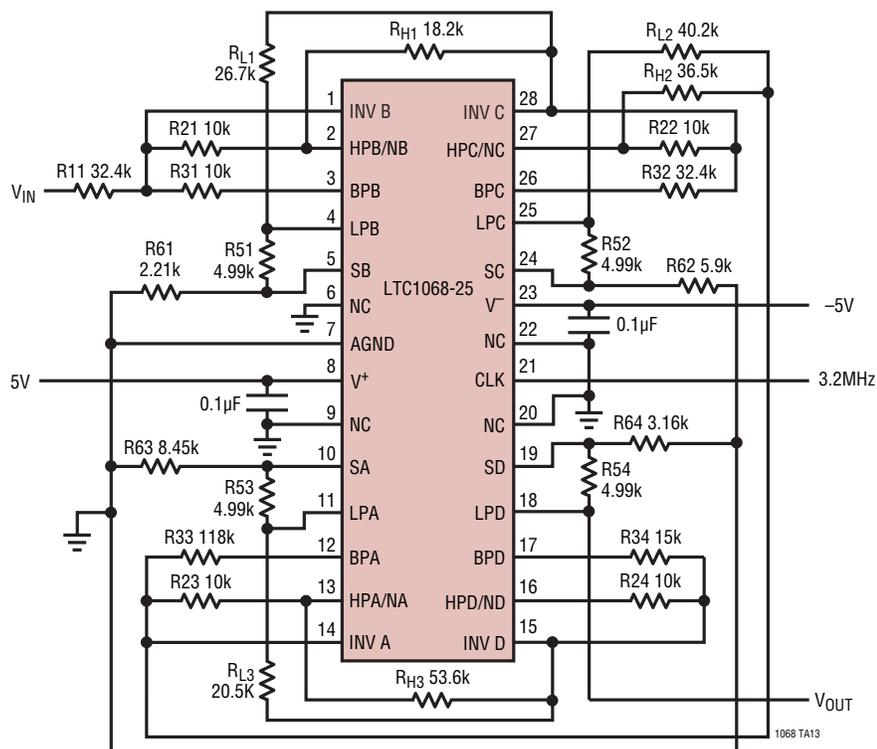


$f_c = 10\text{kHz}$ の FilterCAD のカスタム入力

2次セクション	f_0 (kHz)	Q	f_N (kHz)	Q_N	タイプ	モード
B	9.5241	0.5248		0.5248	AP	4a3
C	11.0472	1.1258	21.7724		LPN	2n
A	11.0441	1.3392		1.5781	LPBP	2s
D	6.9687	0.6082			LP	3

標準的応用例

LTC1068-25 8次ローパス: $f_{CUTOFF} = f_{CLK}/32$ 、
 (1.25) (f_{CUTOFF})での減衰 = -50dB、(1.5) (f_{CUTOFF})での
 減衰 = -60dB。最大 $f_{CUTOFF} = 120kHz$



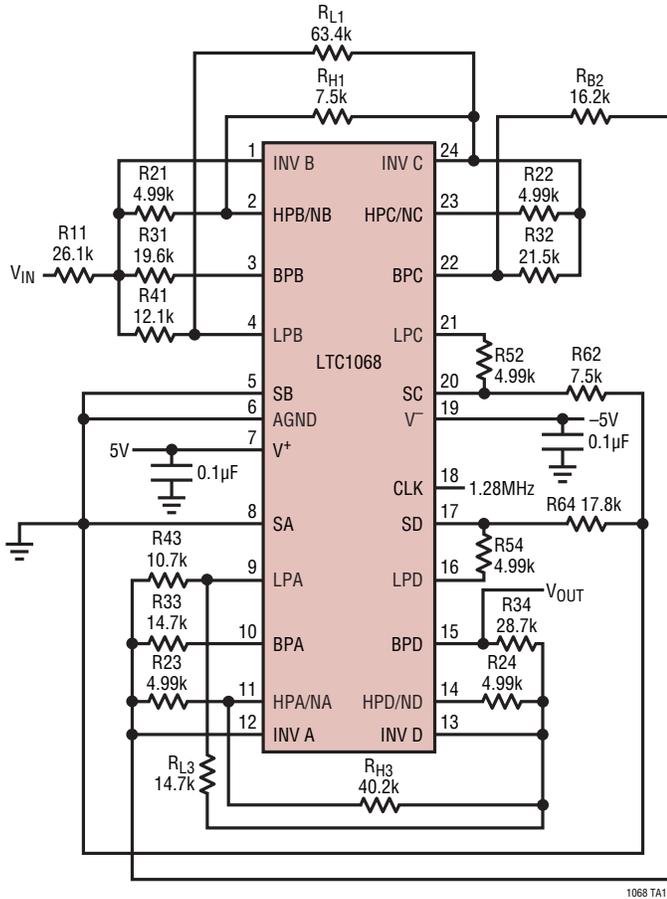
$f_c = 100kHz$ のFilterCADのカスタム入力

2次セクション	f_0 (kHz)	Q	f_N (kHz)	タイプ	モード
B	70.9153	0.5540	127.2678	LPN	1bn
C	94.2154	2.3848	154.1187	LPN	1bn
A	101.4936	9.3564	230.5192	LPN	1bn
D	79.7030	0.9340		LP	1b

LTC1068シリーズ

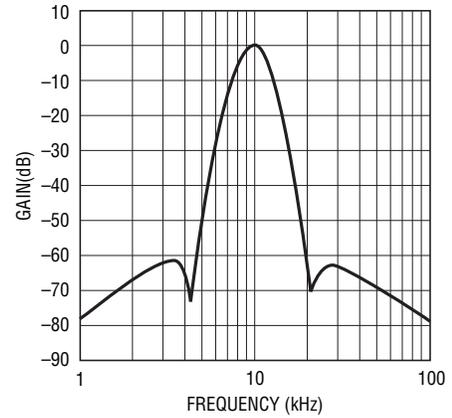
標準的応用例

LTC1068 8次リニアフェーズ・バンドパス: $f_{CENTER} = f_{CLK}/128$ 、
 (0.88) (f_{CENTER})と(1.12) (f_{CENTER})の $\pm 3dB$ 。
 $\pm 5V$ 電源での最大 $f_{CENTER} = 40kHz$



24-Lead Package

利得と周波数



1068 TA16

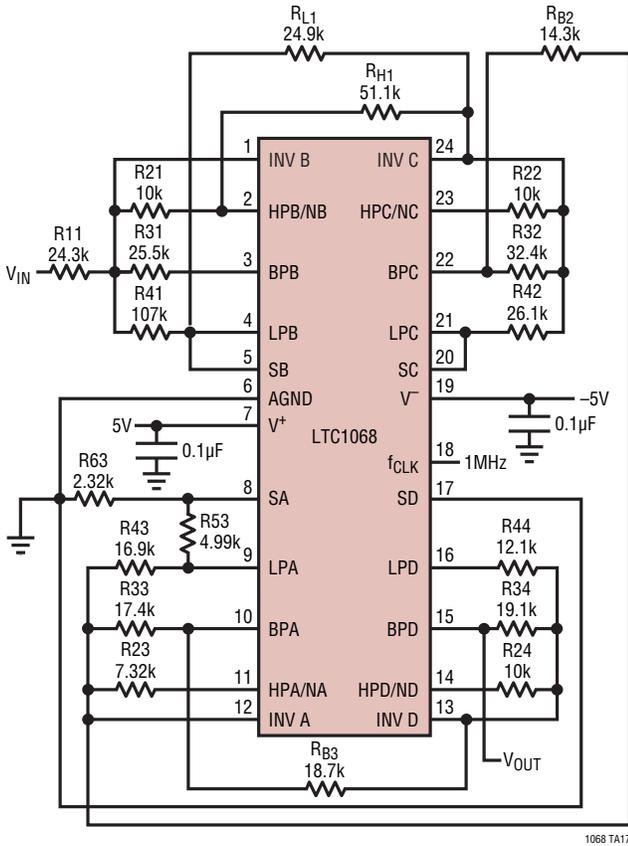
$f_c = 10kHz$ のFilterCADのカスタム入力

2次セクション	f_0 (kHz)	Q	f_N (kHz)	タイプ	モード
B	8.2199	2.6702	4.4025	HPN	3a
C	9.9188	3.3388		BP	1b
A	8.7411	2.1125	21.1672	LPN	3a
D	11.3122	5.0830		BP	1b

1068fc

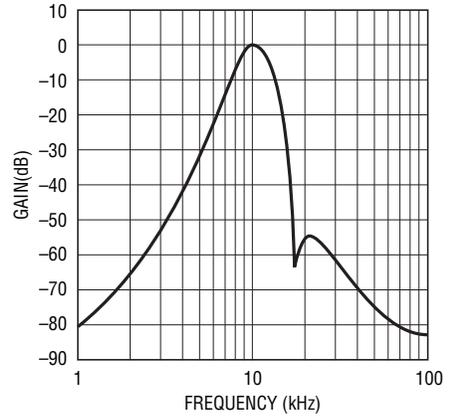
標準的応用例

LTC1068 8次リニアフェーズ・バンドパス: $f_{CENTER} = f_{CLK}/100$ 、
 (0.88) (f_{CENTER})と(1.12) (f_{CENTER})の $\pm 3dB$ 。
 $\pm 5V$ 電源での最大 $f_{CENTER} = 50kHz$



24-Lead Package

利得と周波数



1068 TA18

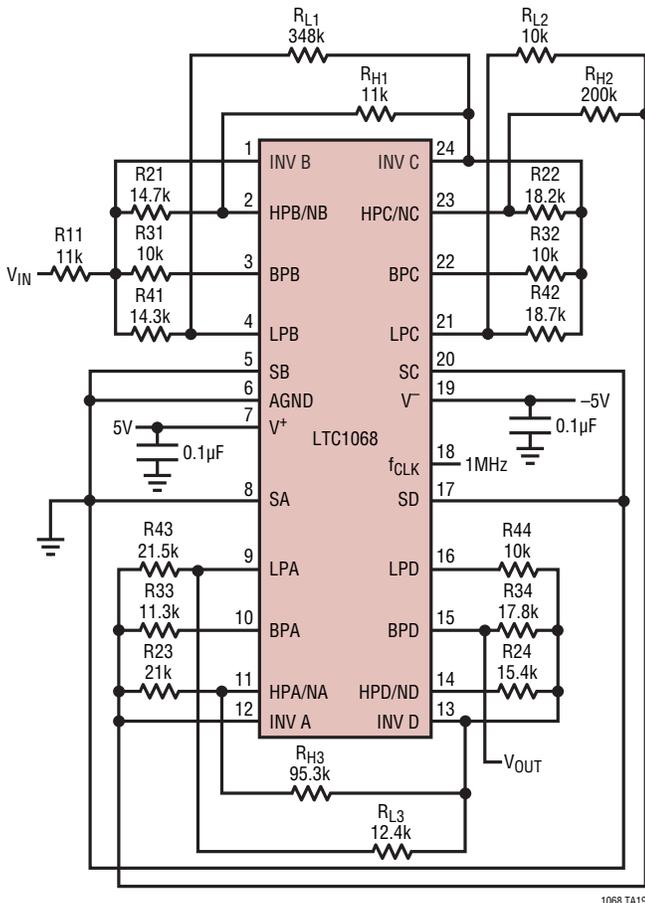
$f_c = 10kHz$ のFilterCADのカスタム入力

2次セクション	f_0 (kHz)	Q	f_N (kHz)	タイプ	モード
B	10.4569	2.6999	17.4706	LPN	2n
C	11.7607	3.9841		BP	2
A	8.6632	2.1384		BP	2b
D	9.0909	1.8356		BP	3

LTC1068シリーズ

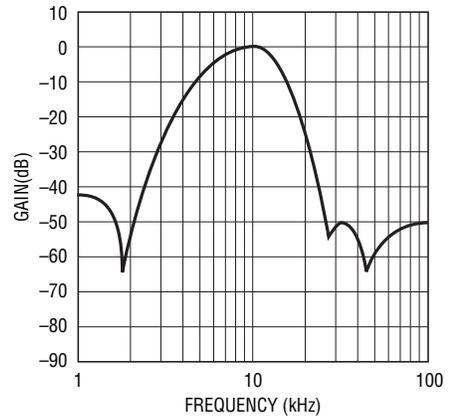
標準的応用例

LTC1068 8次リニアフェーズ・バンドパス: $f_{\text{CENTER}} = f_{\text{CLK}}/100$ で、
 (0.7) (f_{CENTER}) と (1.3) (f_{CENTER}) の $\pm 3\text{dB}$ 、優れた正弦波パースト応答、
 $\pm 5\text{V}$ 電源での最大 $f_{\text{CENTER}} = 60\text{kHz}$



24-Lead Package

利得と周波数

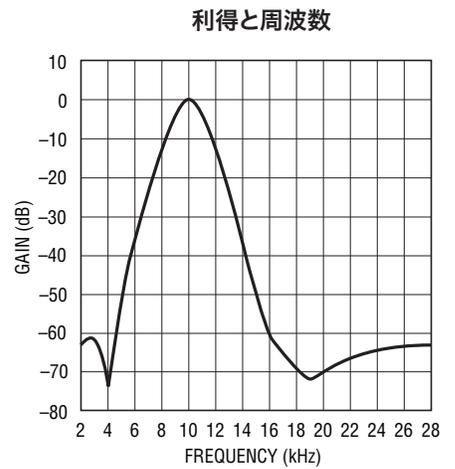
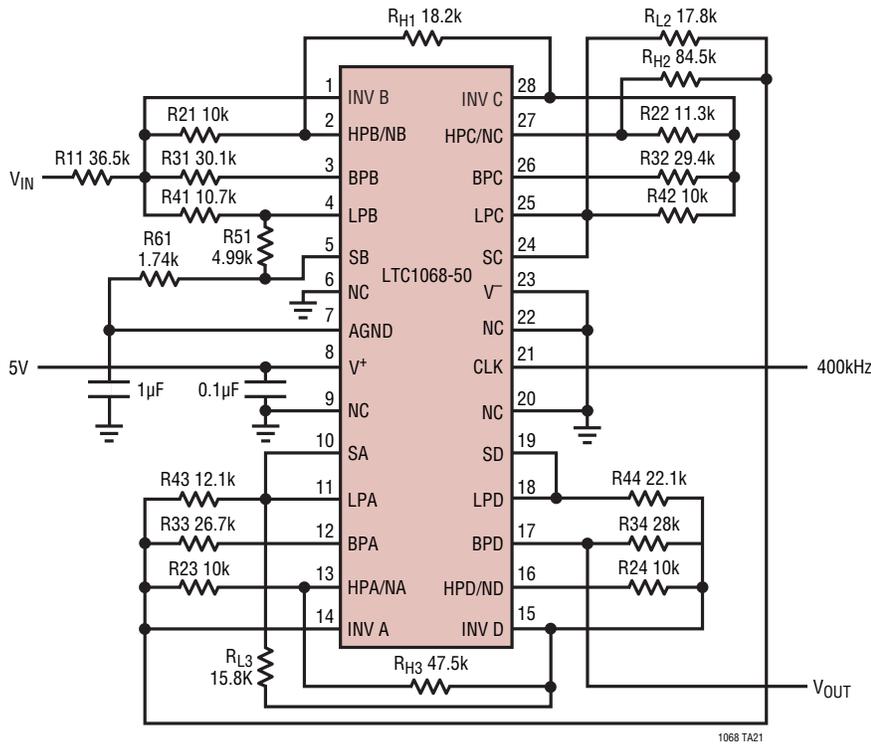


$f_c = 10\text{kHz}$ の FilterCAD のカスタム入力

2次セクション	f_0 (kHz)	Q	f_N (kHz)	Q_N	タイプ	モード
B	10.1389	0.7087	1.7779		HPN	3a
C	9.8654	0.5540	44.7214		LPN	3a
A	9.8830	0.5434	27.7227		LPN	3a
D	12.4097	1.5264			BP	3

標準的応用例

LTC1068-50 8次リニアフェーズ・バンドパス: $f_{CENTER} = f_{CLK}/40$ 、
 低消費電力の単一電源アプリケーションで(0.8) (f_{CENTER})および
 (1.2) (f_{CENTER})の $f-3dB$ 。5V単一電源での最大 $f_{CENTER} = 25kHz$



1068 TA22

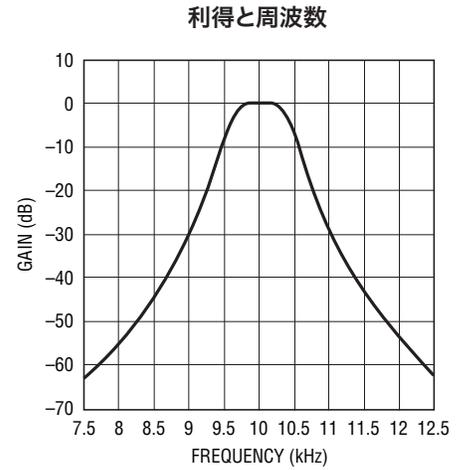
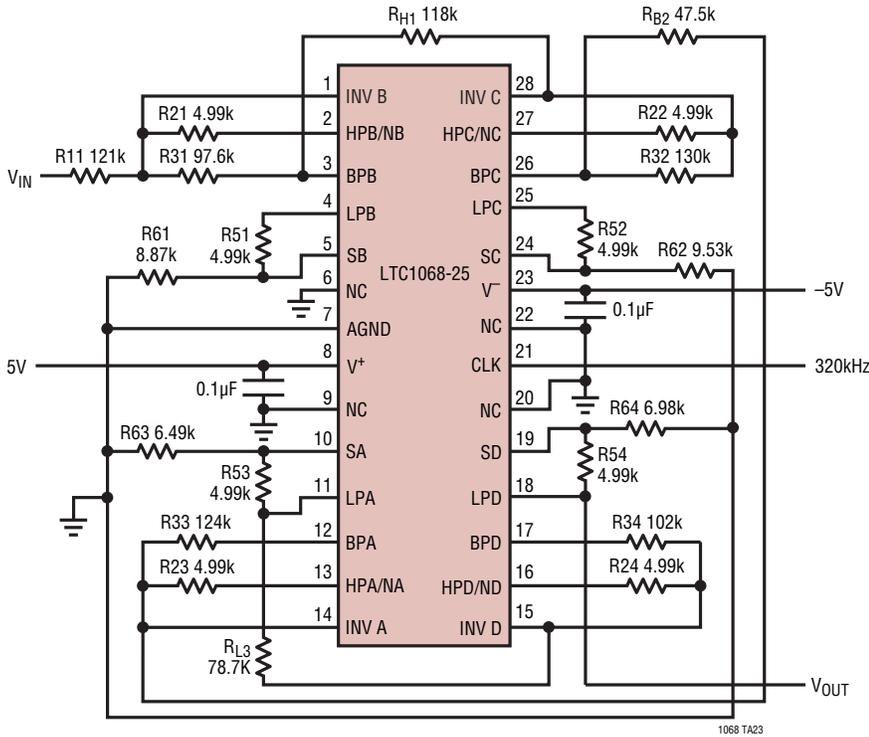
$f_c = 10kHz$ のFilterCADのカスタム入力

2次セクション	f_0 (kHz)	Q	f_N (kHz)	タイプ	モード
B	8.7384	4.0091	4.0678	HPN	2b
C	11.6756	4.6752	19.1786	LPN	2n
A	10.8117	4.2066	16.0127	LPN	2n
D	9.6415	3.6831		BP	2

LTC1068シリーズ

標準的応用例

LTC1068-25 8次バンドパス: $f_{\text{CENTER}} = f_{\text{CLK}}/32$ 、
 (0.965) (f_{CENTER})と(1.35) (f_{CENTER})のf-3dB。
 ±5V電源での最大 $f_{\text{CENTER}} = 80\text{kHz}$

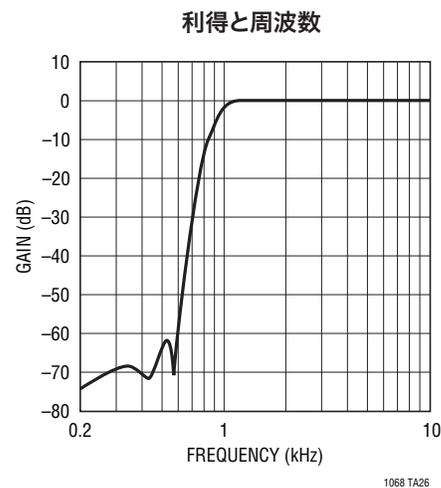
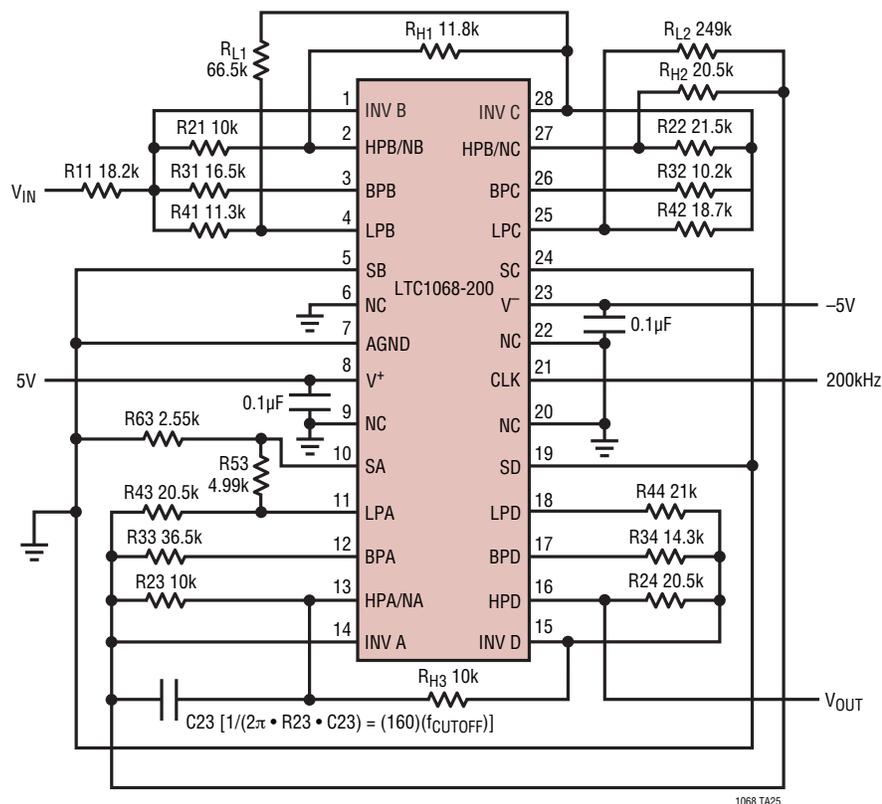


$f_c = 10\text{kHz}$ のFilterCADのカスタム入力

2次セクション	f_0 (kHz)	Q	タイプ	モード
B	10.2398	15.6469	BP	1b
C	10.3699	21.1060	BP	1b
A	9.6241	18.6841	LP	1b
D	9.7744	15.6092	LP	1b

標準的応用例

LTC1068-200 8次ハイパス、 $f_{CENTER} = f_{CLK}/200$ 、
 (0.6) (f_{CENTER})での減衰 = -60dB、
 ±5V電源での最大 $f_{CUTOFF} = 20kHz$



$f_C = 1kHz$ のFilterCADのカスタム入力

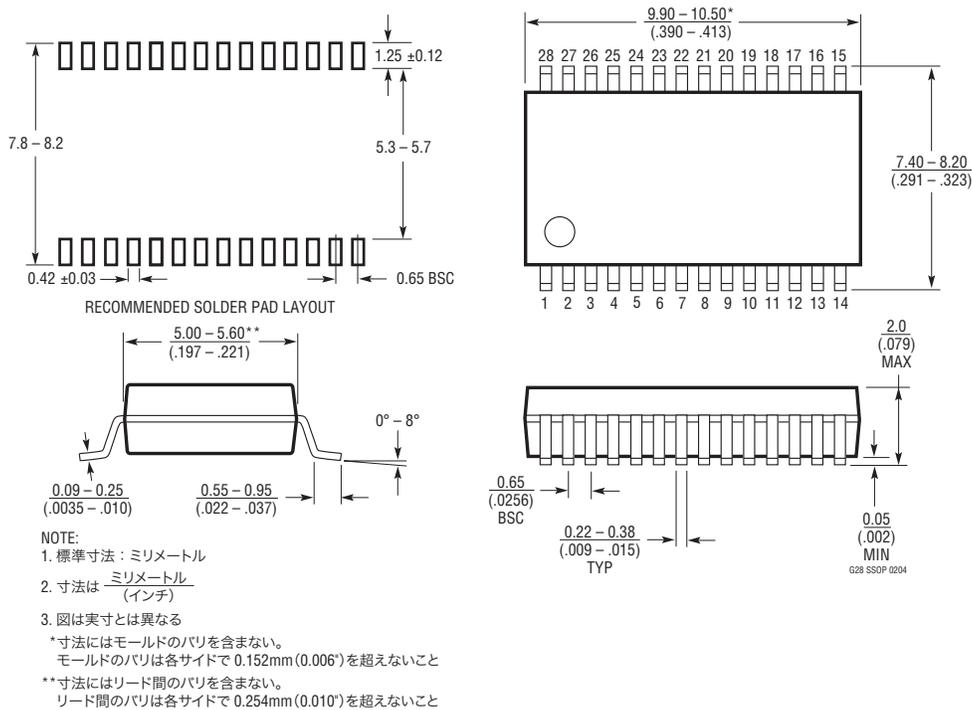
2次セクション	f_0 (kHz)	Q	f_N (kHz)	タイプ	モード
B	0.9407	1.5964	0.4212	HPN	3a
C	1.0723	0.5156	0.2869	HPN	3a
A	0.9088	3.4293	0.5815	HPN	2b
D	0.9880	0.7001	0.0000	HP	3

LTC1068シリーズ

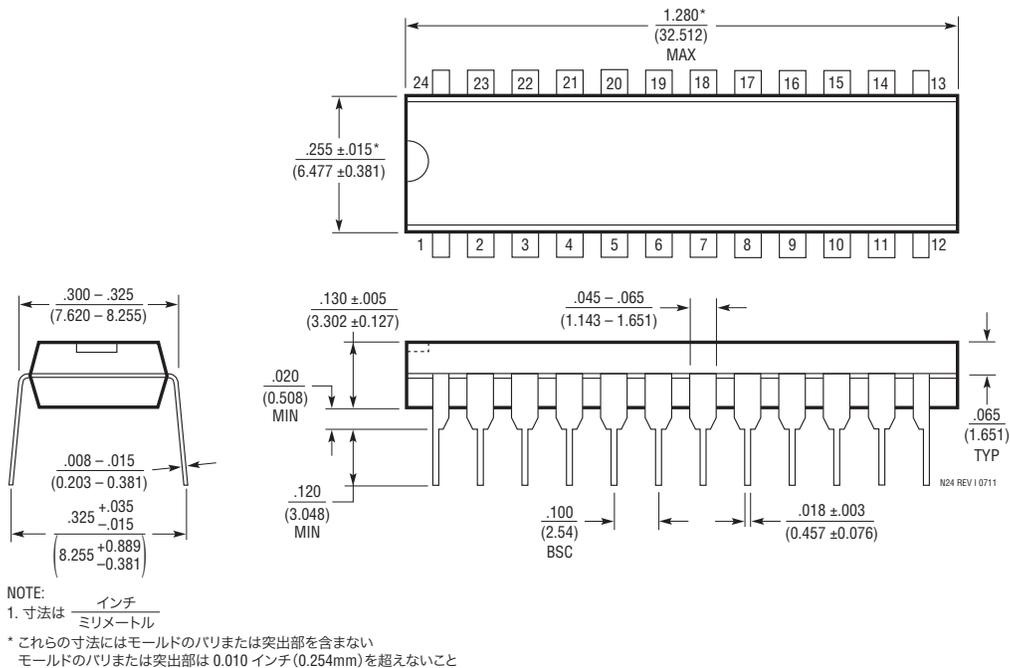
パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> をご覧ください。

G パッケージ 28ピン・プラスチックSSOP (5.3mm) (Reference LTC DWG # 05-08-1640)



N パッケージ 24ピン PDIP (細型 0.300 インチ) (Reference LTC DWG # 05-08-1510 Rev I)



1068fc

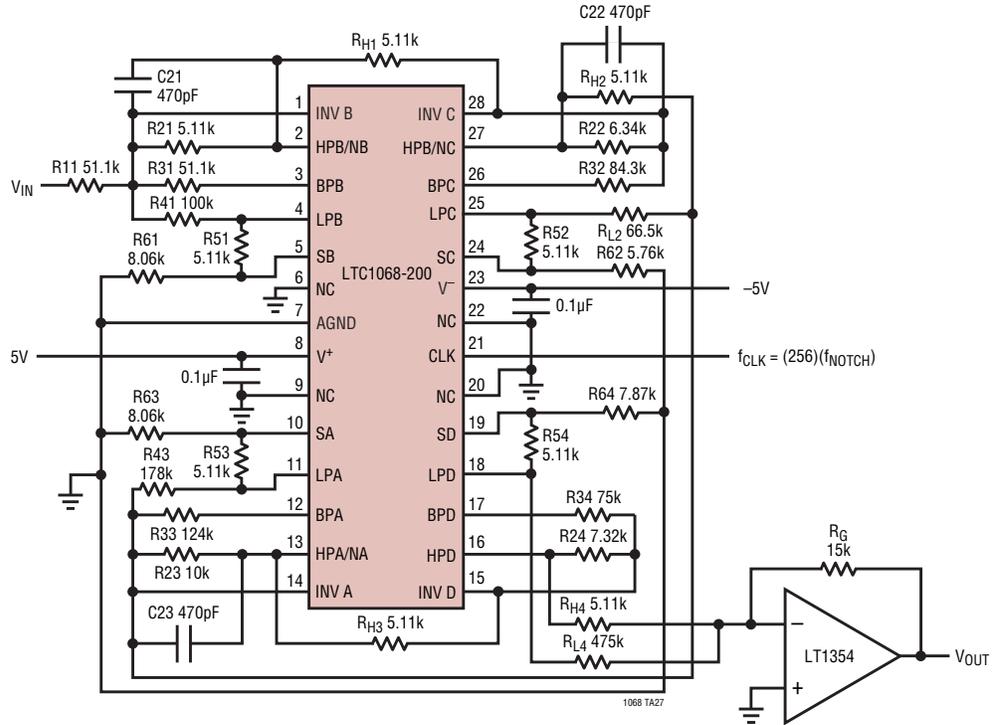
改訂履歴 (改訂履歴は Rev C から開始)

REV	日付	概要	ページ番号
C	10/12	LTC1068-50 の特性を定義するために、電気的特性表を修正。	5

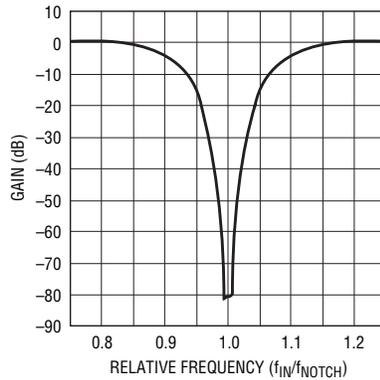
LTC1068シリーズ

標準的応用例

LTC1068-200 8次ノッチ、 $f_{NOTCH} = f_{CLK}/256$ 、 $(0.9)(f_{NOTCH})$ および $(1.05)(f_{NOTCH})$ の $f-3dB$ 、 $200\text{Hz} \sim 5\text{kHz}$ の周波数範囲の f_{NOTCH} での減衰が 70dB 以上



利得と周波数



関連製品

製品番号	説明	注釈
LTC1064	汎用フィルタ、クワッド2次	50:1 および 100:1 のクロック対 f_0 比、最大 f_0 : 100kHz、 $V_S =$ 最大 $\pm 7.5\text{V}$
LTC1067/LTC1067-50	低消費電力、デュアル2次	レール・トゥ・レール、 $V_S = 3\text{V} \sim \pm 5\text{V}$
LTC1164	低消費電力汎用フィルタ、クワッド2次	50:1 および 100:1 のクロック対 f_0 比、最大 f_0 : 20kHz、 $V_S =$ 最大 $\pm 7.5\text{V}$
LTC1264	高速汎用フィルタ、クワッド2次	20:1 のクロック対 f_0 比、最大 f_0 : 200kHz、 $V_S =$ 最大 $\pm 7.5\text{V}$