

650MHz差動ADC ドライバ/利得を選択可能な デュアル・アンプ

特長

- **-3dB小信号帯域幅: 650MHz**
- **-3dB大信号帯域幅: 600MHz**
- **高いスルーレート: 3300V/μs**
- **シングルエンドから差動への変換向けに容易に設定可能**
- **±0.1dB帯域幅: 200MHz**
- **ユーザが選択可能な利得: +1、+2、-1**
- **外付け抵抗不要**
- **ADCドライブ時の30MHzでの等価OIP3: 46.5dBm**
- **2V_{p-p}の合成差動出力でのIM3: 30MHzで-87dBc、70MHzで-83dBc**
- **30MHz、2V_{p-p}差動出力でのSFDR: -77dB**
- **0.1%へのセトリング時間(2Vステップ時): 6ns**
- **低消費電流: 8mA/アンプ**
- **微分利得が0.02%、微分位相が0.01°**
- **チャンネル分離: 100MHzで50dB**
- **広い電源電圧範囲: ±2.25V(4.5V) ~ ±6.3V(12.6V)**
- **3mm×3mm 16ピンQFNパッケージ**

アプリケーション

- 差動ADCドライバ
- シングルエンドから差動への変換
- 差動ビデオ・ライン・ドライバ

概要

LT[®]6411は、各アンプごとに+1、+2または-1の利得を選択可能なデュアル・アンプです。これらのアンプはADCをドライブするための優れた歪み性能を達成し、ビデオ、データ送信などの高速アプリケーション向けに優れた帯域幅とスルーレートを実現します。一方のアンプを利得+1、もう一方のアンプを利得-1に設定することにより、システム利得2のシングルエンドから差動への変換がとりわけ容易になります。LT6411は最大±6Vの両電源と最小4.5Vの単電源で動作可能です。

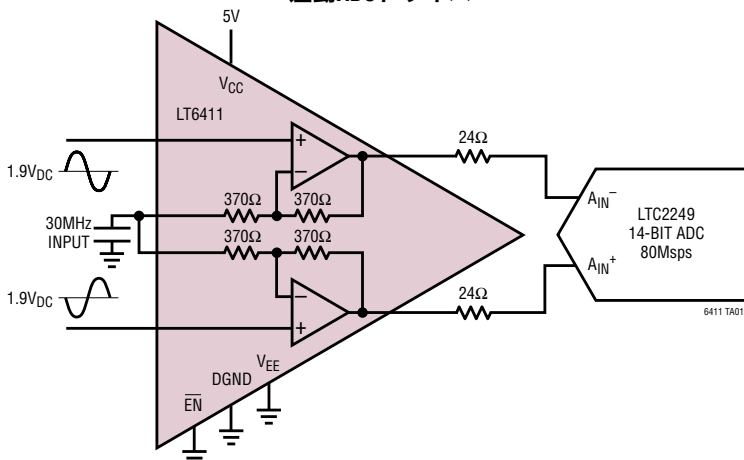
イネーブル時、各アンプの消費電流はわずか8mAです。ディスエーブル時、出力ピンはハイインピーダンスになり、各アンプの消費電流は350μA以下です。

LT6411はリニアテクノロジー独自の低電圧コンプリメンタリ・バイポーラ・プロセスを使用して製造され、超小型の3mm×3mm 16ピンQFNパッケージで供給されます。

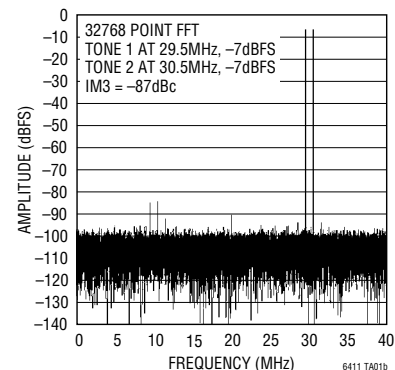
LT、LT、LTCおよびLTMはリニアテクノロジー社の登録商標です。他のすべての商標はそれぞれの所有者に所有権があります。

標準的応用例

差動ADCドライバ



30MHz 2トーン32768ポイントのFFT、LTC[®]2249
14ビットADCをドライブしているLT6411



絶対最大定格

(Note 1)

全電源電圧 (V_{CC} から V_{EE})	12.6V
入力電流 (Note 2)	$\pm 10\text{mA}$
出力電流 (連続)	$\pm 70\text{mA}$
EN から DGND への電圧 (Note 2)	5.5V
出力短絡時間 (Note 3)	無期限
動作温度範囲 (Note 4)	$-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$
規定温度範囲 (Note 5)	$-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$
保存温度範囲	$-65^{\circ}\text{C} \sim 125^{\circ}\text{C}$
接合部温度	125 $^{\circ}\text{C}$

パッケージ/発注情報

<p>TOP VIEW</p> <p>UD PACKAGE 16-LEAD (3mm × 3mm) PLASTIC QFN $T_{JMAX} = 125^{\circ}\text{C}$, $\theta_{JA} = 68^{\circ}\text{C/W}$, $\theta_{JC} = 4.2^{\circ}\text{C/W}$ EXPOSED PAD (PIN 17) IS V_{EE}, MUST BE SOLDERED TO PCB</p>	
ORDER PART NUMBER	UD PART MARKING *
LT6411CUD LT6411IUD	LCGP LCGP
<p>Order Options Tape and Reel: Add #TR Lead Free: Add #PBF Lead Free Tape and Reel: Add #TRPBF Lead Free Part Marking: http://www.linear-tech.co.jp/leadfree/</p>	

より広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。
*温度等級は出荷時のコンテナのラベルで識別されます。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^{\circ}\text{C}$ での値。注記がない限り、 $V_S = \pm 5\text{V}$ 、 $A_V = 2$ 、 $R_L = 150\Omega$ 、 $C_L = 1.5\text{pF}$ 、 $V_{EN} = 0.4\text{V}$ 、 $V_{DGND} = 0\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OS}	Input Referred Offset Voltage	$V_{IN} = 0\text{V}$, $V_{OS} = V_{OUT}/2$		3	± 10 ± 20	mV mV
I_{IN}	Input Current			-17	± 50	μA
R_{IN}	Input Resistance	$V_{IN} = \pm 1\text{V}$	150	500		$\text{k}\Omega$
C_{IN}	Input Capacitance	$f = 100\text{kHz}$		1		pF
V_{CMR}	Maximum Input Common Mode Voltage Minimum Input Common Mode Voltage			$V_{CC} - 1$ $V_{EE} + 1$		V V
PSRR	Power Supply Rejection Ratio	V_S (Total) = 4.5V to 12V (Note 6)	56	62		dB
I_{PSRR}	Input Current Power Supply Rejection	V_S (Total) = 4.5V to 12V (Note 6)		1	± 4	$\mu\text{A/V}$
A_V ERR	Gain Error	$V_{OUT} = \pm 2\text{V}$		-1.2	± 5	%
A_V MATCH	Gain Matching	$V_{OUT} = \pm 2\text{V}$		± 1		%
V_{OUT}	Maximum Output Voltage Swing	$R_L = 1\text{k}$ $R_L = 150\Omega$ $R_L = 150\Omega$	± 3.70 ± 3.25 ± 3.10	± 3.95 ± 3.6		V V V
I_S	Supply Current, Per Amplifier			8	11 14	mA mA
	Supply Current, Disabled, per Amplifier	$V_{EN} = 4\text{V}$ $V_{EN} = \text{Open}$		22 0.5	350 350	μA μA
I_{EN}	Enable Pin Current	$V_{EN} = 0.4\text{V}$ $V_{EN} = V^+$	-200	-95 0.5		μA μA

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_S = \pm 5\text{V}$ 、 $A_V = 2$ 、 $R_L = 150\Omega$ 、 $C_L = 1.5\text{pF}$ 、 $V_{EN} = 0.4\text{V}$ 、 $V_{DGND} = 0\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
I_{SC}	Output Short-Circuit Current	$R_L = 0\Omega$, $V_{IN} = \pm 1\text{V}$	● ± 50	± 105		mA
SR	Slew Rate	$\pm 1\text{V}$ on $\pm 2\text{V}$ Output Step (Note 9)	1700	3300		V/ μs
-3dB BW	Small-Signal -3dB Bandwidth	$V_{OUT} = 200\text{mV}_{P-P}$, Single Ended		650		MHz
0.1dB BW	Gain Flatness $\pm 0.1\text{dB}$ Bandwidth	$V_{OUT} = 200\text{mV}_{P-P}$, Single Ended		200		MHz
FPBW	Full Power Bandwidth 2V Differential	$V_{OUT} = 2\text{V}_{P-P}$ Differential, -3dB		600		MHz
	Full Power Bandwidth 2V	$V_{OUT} = 2\text{V}_{P-P}$ (Note 7)	270	525		MHz
	Full Power Bandwidth 4V	$V_{OUT} = 4\text{V}_{P-P}$ (Note 7)		263		MHz
	All Hostile Crosstalk	$f = 10\text{MHz}$, $V_{OUT} = 2\text{V}_{P-P}$		-75		dB
		$f = 100\text{MHz}$, $V_{OUT} = 2\text{V}_{P-P}$		-50		dB
t_s	Settling Time	0.1% to V_{FINAL} , $V_{STEP} = 2\text{V}$		6		ns
t_r , t_f	Small-Signal Rise and Fall Time	10% to 90%, $V_{OUT} = 200\text{mV}_{P-P}$		550		ps
dG	Differential Gain	(Note 8)		0.02		%
dP	Differential Phase	(Note 8)		0.01		Deg

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 5\text{V}$ 、 $V_{EE} = 0\text{V}$ 、 $A_V = 2$ 、 R_{LOAD} なし、 $V_{EN} = 0.4\text{V}$ 、 $V_{DGND} = 0\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Noise/Harmonic Performance Input/Output Characteristics						
1MHz Signal						
HD	Second/Third Harmonic Distortion	2V _{P-P} Differential		-88		dBc
		2V _{P-P} Differential, $R_L = 200\Omega$ Differential		-87		dBc
IMD _{31M}	Third-Order IMD	2V _{P-P} Differential Composite, $f_1 = 0.95\text{MHz}$, $f_2 = 1.05\text{MHz}$		-93		dBc
		2V _{P-P} Differential Composite, $f_1 = 0.95\text{MHz}$, $f_2 = 1.05\text{MHz}$, $R_L = 200\Omega$ Differential		-91		dBc
OIP _{31M}	Output Third-Order Intercept	Differential, $f_1 = 0.95\text{MHz}$, $f_2 = 1.05\text{MHz}$ (Note 10)		49.5		dBm
NF	Noise Figure	Single Ended		25.1		dB
e_{n1M}	Input Referred Noise Voltage Density			8		nV/ $\sqrt{\text{Hz}}$
P1dB	1dB Compression Point	(Note 10)		19.5		dBm
10MHz Signal						
HD	Second/Third Harmonic Distortion	2V _{P-P} Differential		-85		dBc
		2V _{P-P} Differential, $R_L = 200\Omega$ Differential		-76		dBc
IMD _{310M}	Third-Order IMD	2V _{P-P} Differential Composite, $R_L = 1k$, $f_1 = 9.5\text{MHz}$, $f_2 = 10.5\text{MHz}$		-92		dBc
		2V _{P-P} Differential Composite, $f_1 = 9.5\text{MHz}$, $f_2 = 10.5\text{MHz}$, $R_L = 200\Omega$ Differential		-89		dBc
OIP _{310M}	Output Third-Order Intercept	Differential, $f_1 = 9.5\text{MHz}$, $f_2 = 10.5\text{MHz}$ (Note 10)		49		dBm
NF	Noise Figure	Single Ended		24.7		dB
e_{n10M}	Input Referred Noise Voltage Density			7.7		nV/ $\sqrt{\text{Hz}}$
P1dB	1dB Compression Point	(Note 10)		19.5		dBm

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^{\circ}\text{C}$ での値。注記がない限り、 $V_{CC} = 5\text{V}$ 、 $V_{EE} = 0\text{V}$ 、 $A_V = 2$ 、 R_{LOAD} なし、 $V_{EN} = 0.4\text{V}$ 、 $V_{DGND} = 0\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
30MHz Signal						
HD	Second/Third Harmonic Distortion	2V _{p-p} Differential 2V _{p-p} Differential, $R_L = 200\Omega$ Differential		-77 -64		dBc dBc
IMD _{30M}	Third-Order IMD	2V _{p-p} Differential Composite, $f_1 = 29.5\text{MHz}$, Differential, $f_2 = 30.5\text{MHz}$		-87		dBc
		2V _{p-p} Differential Composite, $f_1 = 29.5\text{MHz}$, $f_2 = 30.5\text{MHz}$, $R_L = 200\Omega$ Differential		-75		dBc
OIP _{30M}	Output Third-Order Intercept	Differential, $f_1 = 29.5\text{MHz}$, $f_2 = 30.5\text{MHz}$ (Note 10)		46.5		dBm
NF	Noise Figure	Single Ended		24.6		dB
e _{n30M}	Input Referred Noise Voltage Density			7.6		nV/ $\sqrt{\text{Hz}}$
P1dB	1dB Compression Point	(Note 10)		19.5		dBm
70MHz Signal						
HD	Second/Third Harmonic Distortion	2V _{p-p} Differential 2V _{p-p} Differential, $R_L = 200\Omega$ Differential		-63 -52		dBc dBc
IMD _{70M}	Third-Order IMD	2V _{p-p} Differential Composite, $f_1 = 69.5\text{MHz}$, Differential, $f_2 = 70.5\text{MHz}$		-83		dBc
		2V _{p-p} Differential Composite, $f_1 = 69.5\text{MHz}$, $f_2 = 70.5\text{MHz}$, $R_L = 200\Omega$ Differential		-64		dBc
OIP _{70M}	Output Third-Order Intercept	Differential, $f_1 = 69.5\text{MHz}$, $f_2 = 70.5\text{MHz}$ (Note 10)		44.5		dBm
NF	Noise Figure	Single Ended		24.7		dB
e _{n70M}	Input Referred Noise Voltage Density			7.7		nV/ $\sqrt{\text{Hz}}$
P1dB	1dB Compression Point	(Note 10)		19.5		dBm

Note 1: 絶対最大定格に記載された値を越すストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: このパラメータは設計および特性評価により性能仕様に適合することが保証されている。製造時にはテストされない。

Note 3: 出力電流と接合部温度が絶対最大定格より下に保たれている限り、デバイスは損傷を受けない。電源電圧に依存して、ヒートシンクが必要になることがある。

Note 4: LT6411Cは $-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ の動作温度範囲で動作することが保証されている。

Note 5: LT6411Cは $0^{\circ}\text{C} \sim 70^{\circ}\text{C}$ の温度範囲で性能仕様に適合することが保証されている。LT6411Cは $-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ の温度範囲で性能仕様に適合するように設計され、特性が評価されており、性能仕様に適合すると予想されるが、これらの温度ではテストされないし、QAサンプリングもおこなわれない。LT6411Iは $-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ の温度範囲で性能仕様に適合することが保証されている。

Note 6: 電源除去測定のための2つの電源電圧の設定点は、テストを簡単にするため、標準的な $\pm V_S$ ポイントからシフトされている。最初の測定は $V_{CC} = 3\text{V}$ 、 $V_{EE} = -1.5\text{V}$ でおこなわれ、EN、DGNDおよびすべての入力 0V に接続された状態でイネーブル回路が機能するのに必要な3Vのオーバーヘッドが与えられる。2番目の測定は $V_{CC} = 8\text{V}$ 、 $V_{EE} = -4\text{V}$ でおこなわれる。

Note 7: フルパワー帯域幅はスルーレートから計算される。

$$\text{FPBW} = \text{SR} / (\pi \cdot V_{p-p})$$

Note 8: 差動利得と位相はTektronix社のTSG120YC/NTSC信号発生器と同社の1780Rビデオ測定セットを使って測定される。この装置の分解能は0.05%および0.05°よりも高い。同じアンプを10段カスケード接続して、0.005%と0.005°よりも高い実効分解能が得られた。

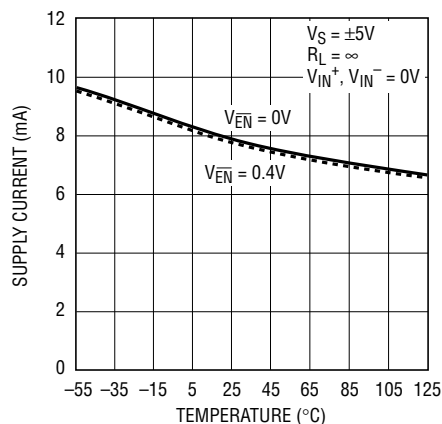
Note 9: スルーレートはチャンネル1に対して製造時に全数テストされる。チャンネル2のスルーレートは設計および特性評価によって保証されている。

Note 10: LT6411は出力インピーダンスが低い帰還アンプなので、ADCをドライブするとき抵抗負荷は不要。したがって、標準出力電力は非常に小さい。50 Ω 出力負荷を必要とする一般的なgmアンプとLT6411を比較するため、ADCをドライブしているLT6411の出力電圧振幅は、あたかも50 Ω 負荷をドライブしているかのように、OIP3およびP1dBに変換してある。

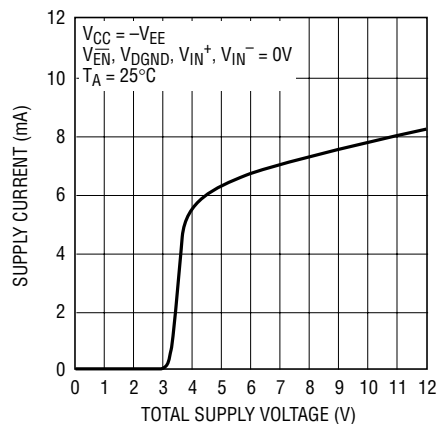
標準的性能特性

注記がない限り、すべての測定値は、シングルエンド出力の1個のアンプに関するものである。

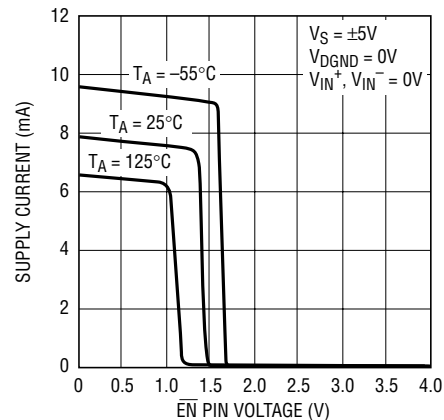
アンプ1個あたりの電源電流と温度



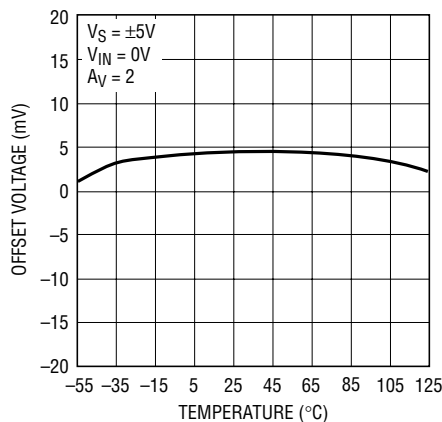
アンプ1個あたりの電源電流と電源電圧



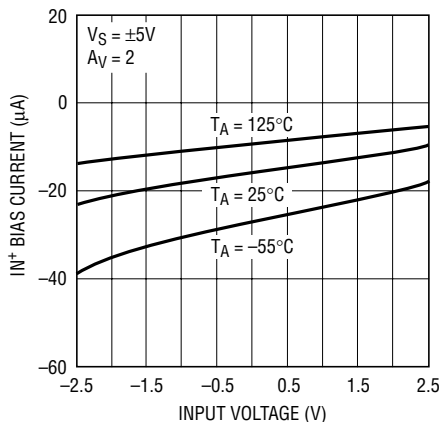
アンプ1個あたりの電源電流とENピンの電圧



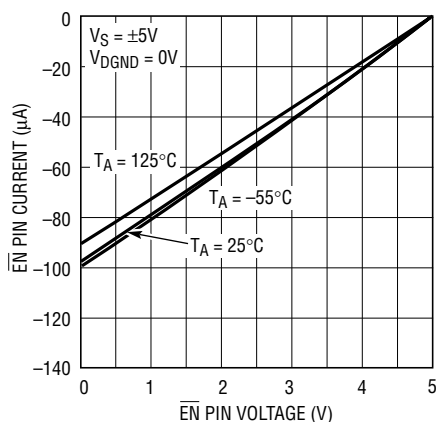
出力オフセット電圧と温度



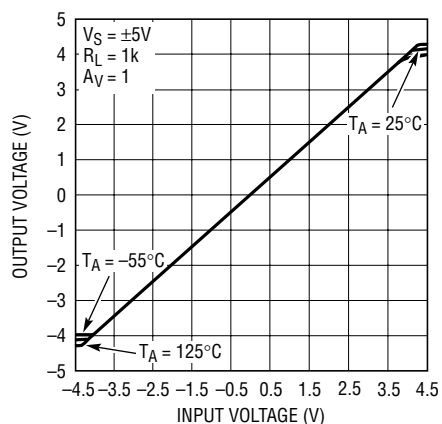
正入力バイアス電流と入力電圧



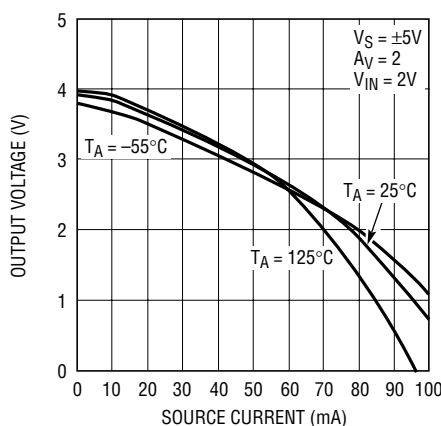
ENピン電流とENピン電圧



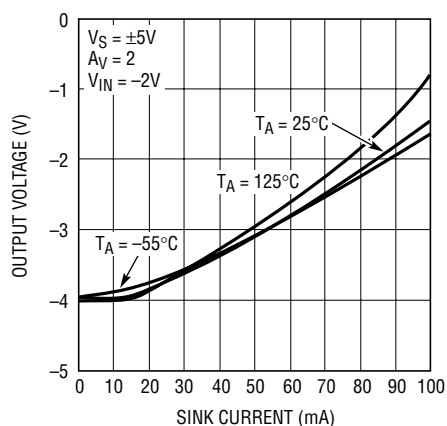
出力電圧と入力電圧



出力電圧振幅とI_LOAD (出力は“H”)



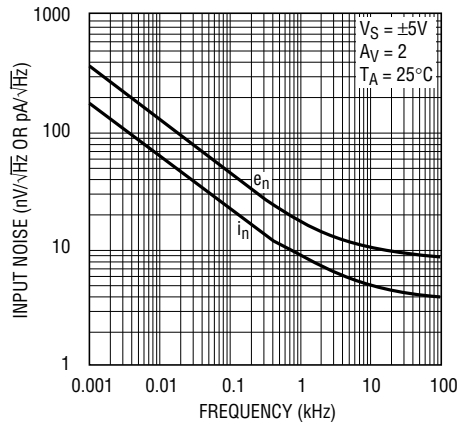
出力電圧振幅とI_LOAD (出力は“L”)



標準的性能特性

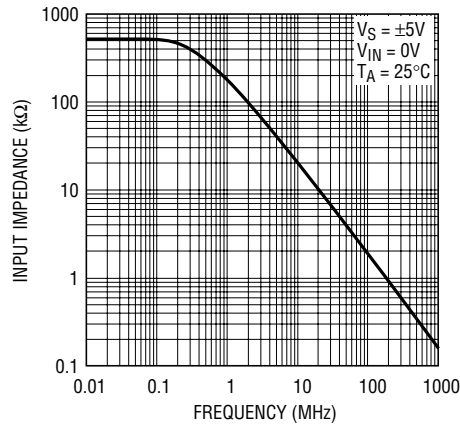
注記がない限り、すべての測定値は、シングルエンド出力の1個のアンプに関するものである。

入力ノイズ・スペクトル密度



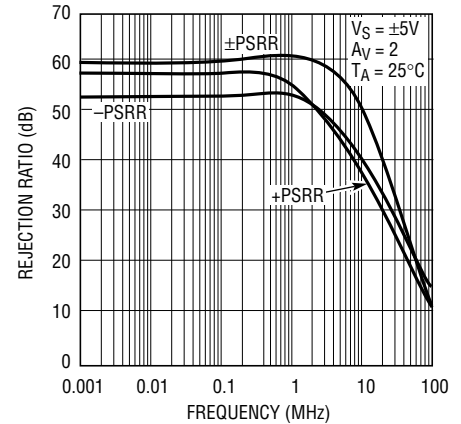
6553 G10

正入力インピーダンスと周波数



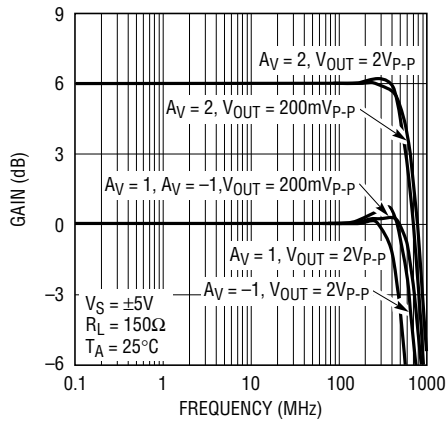
6411 G11

PSRRと周波数



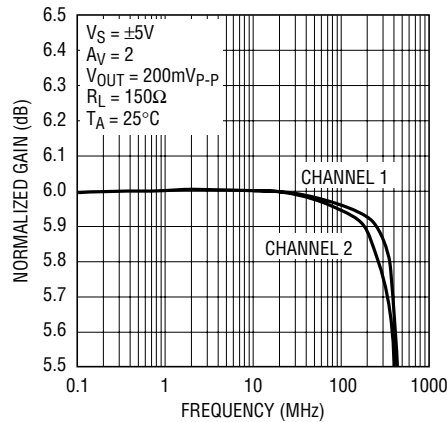
6411 G12

周波数応答と利得設定



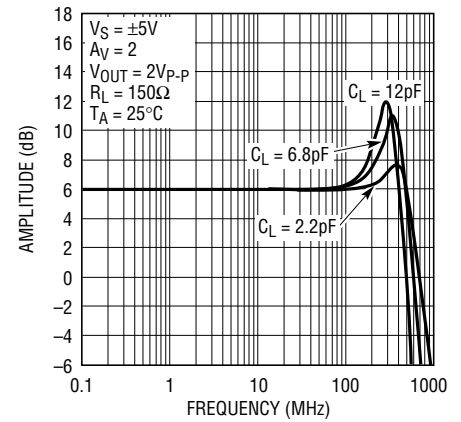
6411 G13

利得平坦性と周波数



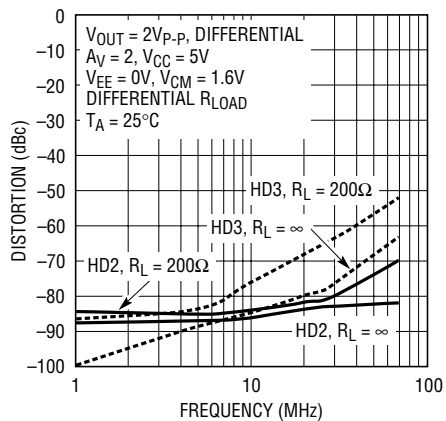
6411 G14

容量性負荷と周波数応答



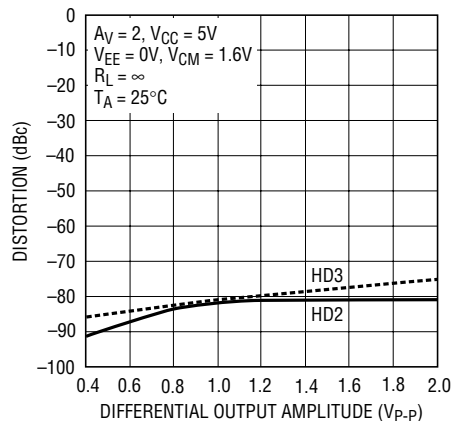
6553 G15

高調波歪みと周波数、差動入力



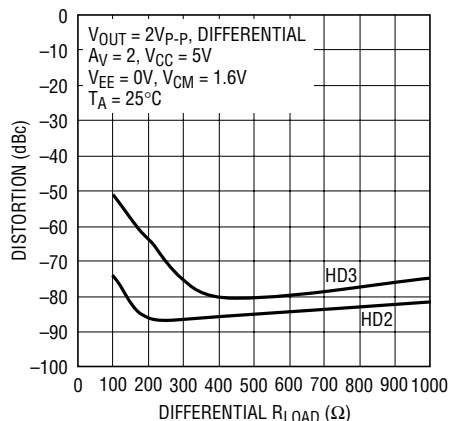
6411 G16

高調波歪みと振幅、30MHz、差動入力



6411 G17

高調波歪みと負荷、30MHz、差動入力

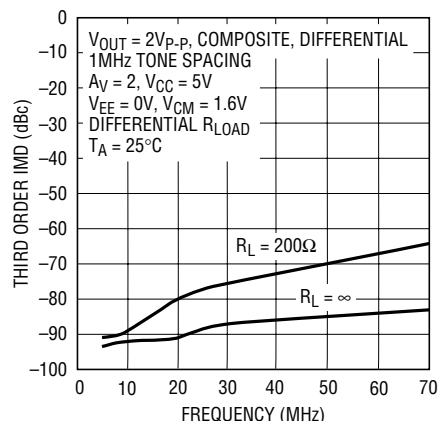


1011 G06

標準的性能特性

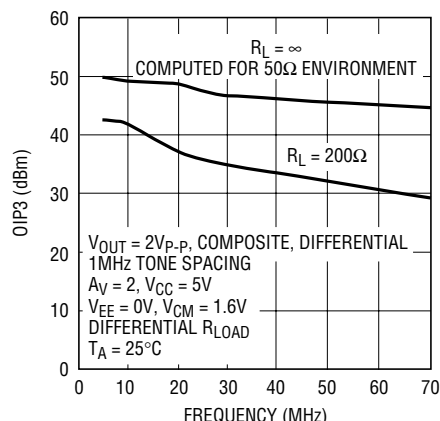
注記がない限り、すべての測定値は、シングルエンド出力の1個のアンプに関するものである。

3次相互変調歪みと周波数、
差動入力



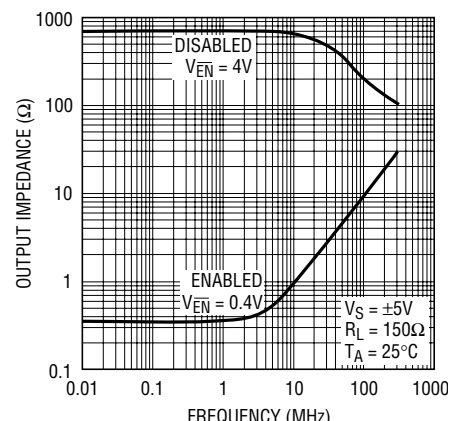
6411 G19

出力の3次インターセプトと
周波数、差動入力



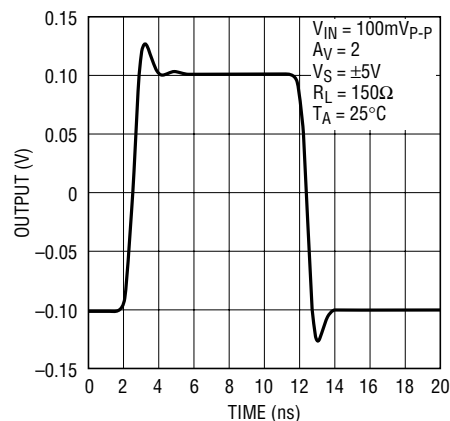
6411 G20

出力インピーダンスと周波数



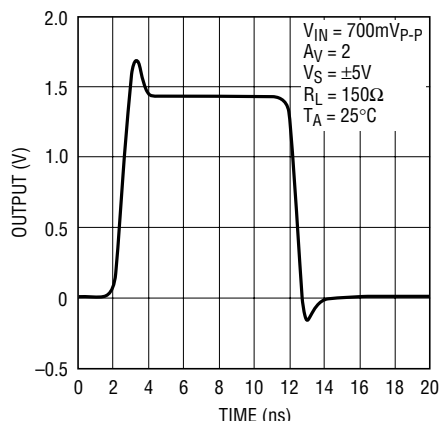
6411 G21

小信号過渡応答



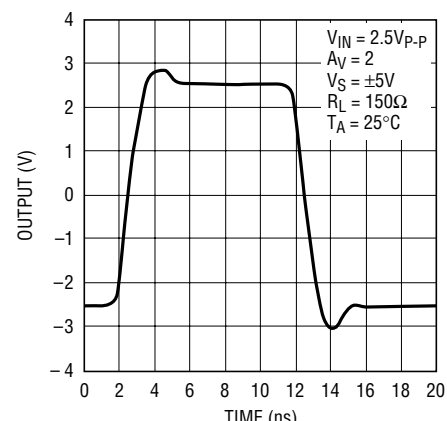
6411 G22

ビデオ振幅の過渡応答



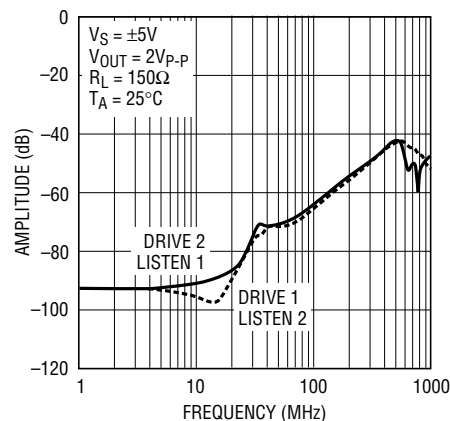
6411 G23

大信号過渡応答



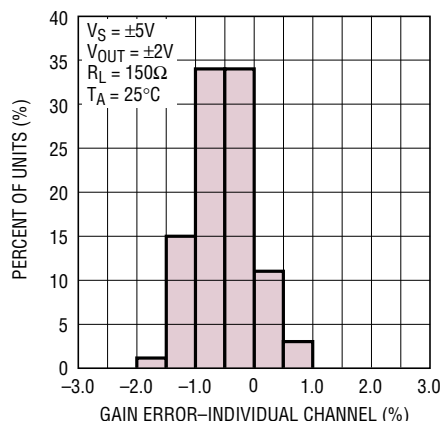
6411 G24

クロストークと周波数



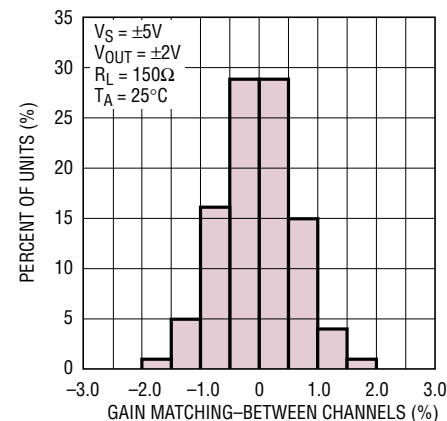
1635 G25

利得誤差の分布



6411 G26

利得整合の分布



6411 G27

ピン機能

V_{EE}(ピン1,2):負電源電圧。V_{EE}ピンは内部で相互に接続されていないので、すべて外部で接続する必要があります。最高性能を実現するには電源を適切にバイパスする必要があります。「アプリケーション情報」のセクションを参照してください。

V_{EE}(ピン3,7):出力段用の負電源電圧。V_{EE}ピンは内部で相互に接続されていないので、すべて外部で接続する必要があります。最高性能を実現するには電源を適切にバイパスする必要があります。「アプリケーション情報」のセクションを参照してください。

NC(ピン4):このピンは内部で接続されていません。

OUT2(ピン5):チャンネル2の出力。このチャンネルの入力と出力の間の利得はチャンネル2の入力ピンの接続によって設定されます。詳細については「アプリケーション情報」の表1を参照してください。

V_{CC}(ピン6,9):出力段用の正電源電圧。V_{CC}ピンは内部で相互に接続されていないので、すべて外部で接続する必要があります。最高性能を実現するには電源を適切にバイパスする必要があります。「アプリケーション情報」のセクションを参照してください。

OUT1(ピン8):チャンネル1の出力。このチャンネルの入力と出力の間の利得はチャンネル1の入力ピンの接続によって設定されます。詳細については「アプリケーション情報」の表1を参照してください。

V_{CC}(ピン10):正電源電圧。V_{CC}ピンは内部で相互に接続されていないので、すべて外部で接続する必要があります。最高性能を実現するには電源を適切にバイパスする必要があります。「アプリケーション情報」のセクションを参照してください。

EN(ピン11):イネーブル制御ピン。このピンがフロート状態になると、内部の46kプルアップ抵抗によりデバイスがオフし、ピンのインピーダンスが定まります。このピンが“L”に引き下げられると、デバイスがイネーブルされません。

DGND(ピン12):イネーブル・ピンの基準となるデジタル・グラウンド。このピンは通常グラウンドに接続します。

IN1⁺(ピン13):チャンネル1の正入力。このピンの公称インピーダンスは400kΩで、内部終端抵抗は備えていません。

IN1⁻(ピン14):このピンはチャンネル1のアンプの内部抵抗ネットワークに接続されており、370Ω抵抗によって反転入力に接続されています。

IN2⁻(ピン15):このピンはチャンネル2のアンプの内部抵抗ネットワークに接続されており、370Ω抵抗によって反転入力に接続されています。

IN2⁺(ピン16):チャンネル2の正入力。このピンの公称インピーダンスは400kΩで、内部終端抵抗は備えていません。

露出パッド(ピン17):このピンは内部でV_{EE}(ピン1)に接続されています。両電源を使用する場合、パッドをグラウンドに接続しないでください。

アプリケーション情報

電源

LT6411は $\pm 2.25\text{V} \sim \pm 6\text{V}$ の両電源または $4.5\text{V} \sim 12\text{V}$ の単電源で動作可能です。チャネルの分離を良くするため、各電源は内部で独立しています。露出パッドは内部で V_{EE} に接続されていますので、両電源を使用するときは露出パッドを接地してはならないことに注意してください。どの電源ピンも未接続のままにしないでください。**未接続だとデバイスが正しく機能しないことがあります。**

イネーブル/シャットダウン

LT6411にはTTL互換のシャットダウン・モードが備わっており、これは $\overline{\text{EN}}$ ピンで制御され、DGNDピンを基準にしています。アンプを常時イネーブルする場合は $\overline{\text{EN}}$ ピンを直接DGNDに接続することができます。イネーブル機能を使いたい場合、このピンを2Vより上にドライブするか、またはフロートさせて内部46kプルアップ抵抗で上側のレールにプルアップすると、アンプはディスエーブルされます。ディスエーブルされると、DC出力のインピーダンスは内部帰還抵抗と利得抵抗により約 700Ω に増加します(入力が接地されていると仮定)。ディスエーブル状態でアンプに流れ込む電源電流は主に V_{CC} から流れ、約 $(V_{CC} - V_{\overline{\text{EN}}})/46\text{k}$ に等しくなります。

DGNDピンと $\overline{\text{EN}}$ ピンに対する以下の2つの制限を常に守ることが重要です。

$$V_{CC} - V_{\text{DGND}} \geq 3\text{V}$$

$$-0.5\text{V} \leq V_{\overline{\text{EN}}} - V_{\text{DGND}} \leq 5.5\text{V}$$

$\pm 3\text{V} \sim \pm 5.5\text{V}$ の両電源はDGNDを0Vに接続した状態でこれらの要件を満たします。

V_{CC} が3Vより低い両電源の場合、DGNDは V_{EE} などグランドより低い電位に接続します。

$\overline{\text{EN}}$ ピンはDGNDを基準にしているのですが、その場合、 $\overline{\text{EN}}$ ピンをグランドより下に引き下げる必要があるかもしれません。内部イネーブル回路を保護するため、 $\overline{\text{EN}}$ ピンはDGNDより0.5V以上低い電位に強制してはいけません。

5.5Vを超す単電源のアプリケーションでは、 $\overline{\text{EN}}$ ピンがフロート状態にされることがある場合、 $\overline{\text{EN}}$ ピンからDGNDに追加の抵抗が必要になることがあります。たとえば、12Vの単電源では、33kの追加抵抗を使えば、このピンが高くフロートし過ぎるのを防ぎながら、同時に内部プルアップ抵抗でデバイスをディスエーブルすることができます。

DGNDピンを $\overline{\text{EN}}$ ピンより上に引き上げるとESD保護ダイオードがオンするので、そうしないでください。 $\overline{\text{EN}}$ ピンがDGNDピンよりダイオードの電圧降下分だけ下に強制される場合、電流を10mA以下に制限します。

LT6411のイネーブル時間/ディスエーブル時間は、ロジック入力でドライブされるとき高速です。標準50ns以下でオンします(50% $\overline{\text{EN}}$ 入力から50%出力まで)。オフするにはもっと時間がかかりますが、それでも300ns以下です。

利得の選択

LT6411の内部アンプの利得は、図1に示されている組合せで、 IN^+ ピンと IN^- ピンを入力信号またはグランドに接続して設定します。

簡略回路図に示されているように、 IN^- ピンは各アンプの内部利得抵抗に接続されていますので、各ピンは独立に構成設定することができます。DC利得が+1でも、高周波数では寄生容量によりAC利得が2になるので、 IN^- ピンをフロートさせることは推奨しません。この制限を避けるため、利得が+1の構成では両方の入力を相互に接続します。

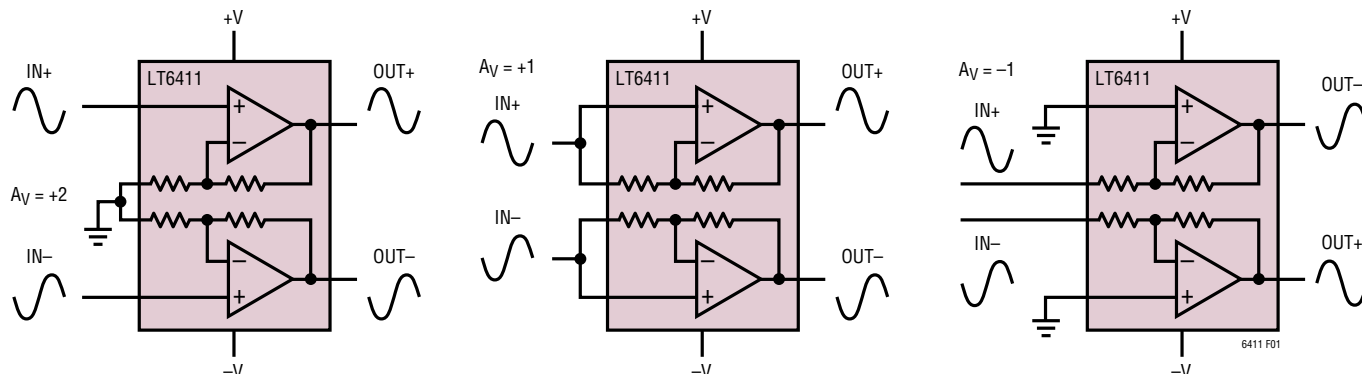


図1. 利得2の非反転、利得1の非反転、および利得1の反転に構成したLT6411。すべて両電源で示されている

アプリケーション情報

入力の検討

LT6411の入力電圧範囲は($V_{EE} + 1V$) ~ ($V_{CC} - 1V$)です。したがって、両電源では、LT6411の入力範囲は常に出力振幅以上になります。ただし、利得が+2で IN^- がグランドに接続された単一正電源では、+1Vの入力範囲のリミットにより、出力振幅の下端が2V(1Vに内部利得の2を掛けたもの)に制限されます。

入力電流が $\pm 10mA$ に制限されている限り、出力がクリップされるポイントを超えて入力をドライブすることができます。出力のリミットを超えて入力をドライブし続けると電流ドライブが増加し、振幅がわずかに増加することがありますが、電源電流も増加し、オーバードライブの程度が大きいと過渡応答が遅くなることがあります。

差動アンプ・アプリケーションのDCバイアス

LT6411の入力は、標準で($V_{EE} + 1V$) ~ ($V_{CC} - 1V$)の入力同相電圧範囲内にDCバイアスする必要があります。これらの入力がAC結合されているか、またはドライブされるA/Dコンバータの入力電圧範囲の外にDCバイアスされていると、DCバイアスまたはレベル・シフトが必要になります。図1に示されている基本的な回路構成では、DC入力同相電圧と差動入力信号は両方ともアンプの利得だけ乗算されます。利得が+2の構成では、図2に示されているように、コンデンサを IN^- ピンに追加することにより、DC同相電圧利得を1に設定することができます。

入力がAC結合されているか、またはLT6411の前にハイパス・フィルタが置かれていると、図3に示されているように、抵抗分割器によって入力同相電圧を設定することができます。

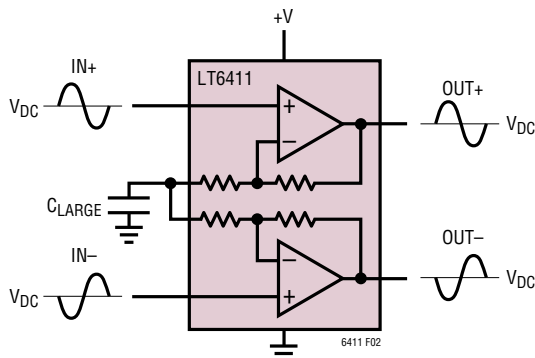


図2. 差動利得が2、DC同相利得が1に設定されたLT6411

ブロッキング・コンデンサを利得設定抵抗に追加すると、入力と出力のDC同相電圧が等しく設定されます。LT6411を使ってA/Dコンバータをドライブするとき、DC同相電圧レベルがアンプとADCの結合されたシステムの高調波歪みに影響を与えます。図3に示されているように入力を構成したLT6411によって、異なった同相電圧レベルでLTC2249 ADCをドライブしたとき測定された歪みを図4に示します。DCバイアス電圧を調節すると、できるだけ歪みを小さくするようにデザインを最適化することができます。

入力信号がLT6411の入力電圧範囲と出力振幅の内側にあるが、LT6411がドライブしているADCまたは他の回路の入力範囲の外側にある場合、その出力信号は、図3の入力に示されているのと同様の方法でAC結合してDCバイアスすることができます。

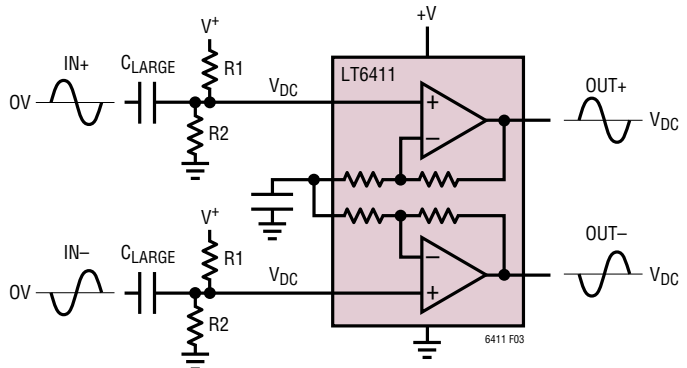


図3. AC結合の場合に抵抗分割器を使って入力同相電圧を設定

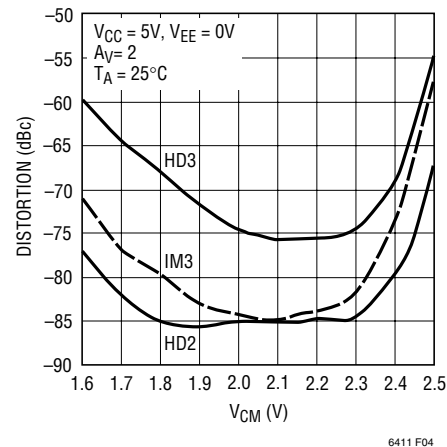


図4. LTC2249をドライブしているLT6411の高調波および混変調歪みとDC同相電圧。30.2MHzの-1dBFS信号で測定した高調波歪み。30.2MHzと29.2MHzの2つの-7dBFSトーンで測定した混変調歪み

6411f

アプリケーション情報

LTC2249のようなADCを使うときのもっと簡単な代替方法としては、図5に示されているように、ADCのV_{CM}ピンを使って最適同相電圧を設定します。1の同相利得とDCに対する差動モード応答が望ましい場合、別の構成を利用することができます。

1の同相利得で+3の差動信号利得を与えるように接続されたLT6411を図6に示します。1と+3の間の差動信号利得の場合、図7に示されているように3個の抵抗を追加して減衰させ、その後の差動入力インピーダンスを設定することができます。差動利得の一般式は次のとおりです。

$$A_{V(DIFF)} = 1 + \frac{2 \cdot k}{k + 2}$$

スケール係数kは、値の等しい2個の直列入力抵抗と2つの正入力に接続された抵抗の間の倍数です。外部抵抗Rの正しい値は、kの関数としての望みの差動入力インピーダンス(Z_{IN})および370Ωの内部利得設定抵抗から、次式に示されているように計算することができます。

$$R = \frac{Z_{IN} \cdot 370\Omega}{370\Omega(k + 2) - Z_{IN}(k + 1)}$$

図7では、k = 2、R = 13.7Ωであり、差動利得は+2、差動入力インピーダンスは約50Ωに設定されます。

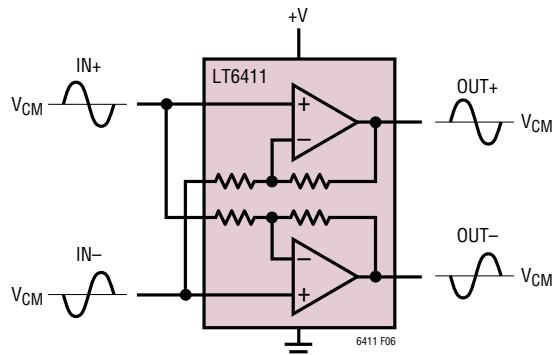


図6. 差動利得が+3、DCへの応答で同相利得が1に設定されたLT6411

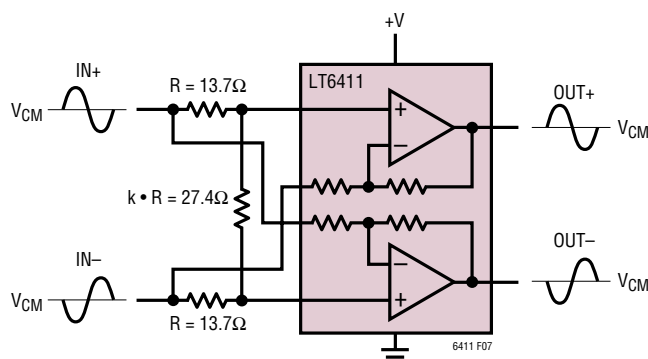


図7. 差動入力インピーダンスが50Ω、差動利得が+2、同相利得が1に設定されたLT6411

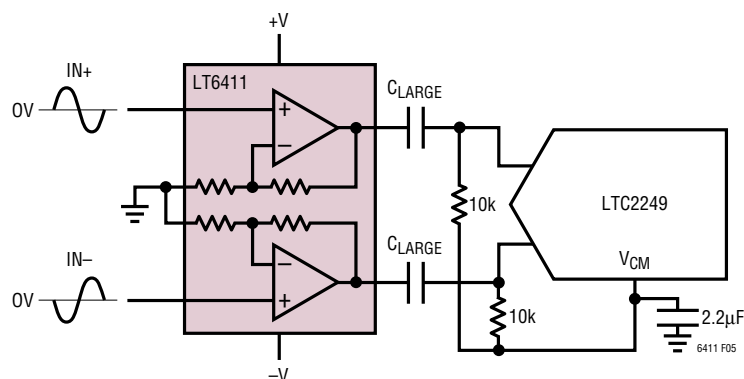


図5. LTC2249のV_{CM}ピンを使ってLT6411の出力同相電圧をレベル・シフト

アプリケーション情報

レイアウトと接地

LT6411の高速動作と低クロストークの特性を生かすにはPCBのレイアウトに注意を払うことが不可欠です。別個の電源プレーンとグランド・プレーンを強く推奨します。トレース長はできるだけ短くします。数センチを超す入力トレースや出力トレースが必要な場合、整合した直列抵抗とシャント抵抗を使ってインピーダンスを調整し、信号の忠実度を維持します。

直列終端抵抗は出力ピンにできるだけ近づけて配置し、出力容量を最小に抑えます。いくつかの出力容量に対する周波数応答のプロットについては「標準的性能特性」のセクションを参照してください(わずかに12pFの寄生出力容量でも周波数応答に6dBのピークが生じます!)

低ESL/ESRのバイパス・コンデンサを正電源ピンと負電源ピンにできるだけ近くに配置します。 V_{CC} と V_{EE} の両方に、1個の4700pFのセラミック・コンデンサを推奨します。各電源ピンに470pFのセラミック・コンデンサを最小のトレース長で追加すると、チャンネルの分離だけでなく、AC特性と過渡応答がさらに改善されます。高電流ドライブおよび大信号過渡をとまなうアプリケーションでは、各電源に1 μ F~10 μ Fのタンタル・コンデンサを追加します。値が最も小さいコンデンサをLT6411のパッケージの最も近くに配置します。

ドライブされない入力ピンが低インピーダンスのグランド・プレーンに直接接続されない場合、これらのピンを注意深くバイパスして、全周波数範囲にわたってインピーダンスを低く保つ必要があります。クロストークはボードのレイアウトに大きく依存しますが、出発点として、1個の4700pFのバイパス・コンデンサに並列に470pFのコンデンサを各入力ピンにできるだけ近づけて配置することを推奨します。

LT6411のチャンネル間の分離を確実にするため、グランド・プレーンや電源のトレースを利用して入力や出力の並列トレースをシールドすると効果があります。多数のトレースが集中するデバイスの近くのグランドのインダクタンスを低く抑えるため、表側と裏側のメタル間にビア孔が必要かもしれません。

ESD保護

LT6411のすべてのピンにはESD保護用逆バイアス・ダイオードが備わっています。どのピンでも正電圧よりダイオードの電圧降下分だけ上に強制されるか、あるいは負電源よりダイオードの電圧降下分だけ下に強制されると、これらのダイオードを通して大きな電流が流れることがあります。この電流が過渡的なもので、10mA未満に制限されていればデバイスは損傷を受けません。

標準的応用例

シングルエンドから差動へのコンバータ

LT6411の各チャンネルの利得は独立に設定することができますので、差動信号を増幅するとき、またシングルエンドの信号を差動に変換するとき、LT6411を使って+2の利得を与えることができます。両方のチャンネルがシングルエンド入力に接続され、片方のチャンネルが+1の利得に、他方が-1の利得に設定されると、出力は入力の差動バージョンになり、ピーク・トゥ・ピーク(差動)振幅が2倍になります。適切な接続を図8に示し、LTC2249をドライブするとき得られる性能を図9に示します。ダブル終端されたケーブルをドライブする場合、この構成では、シングルエンドのビデオ信号を差動信号に変換するとき信号の振幅を維持することができます。図8の10k抵抗は出力の同相電圧を設定します。

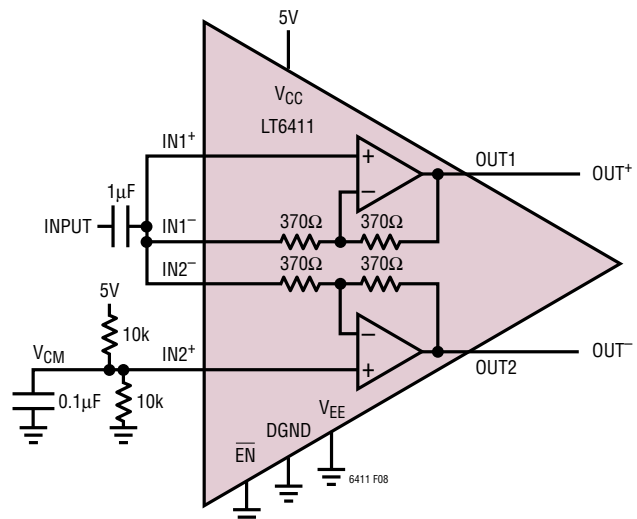


図8. 利得が+2で同相制御付きのシングルエンドから差動へのコンバータ

標準的応用例

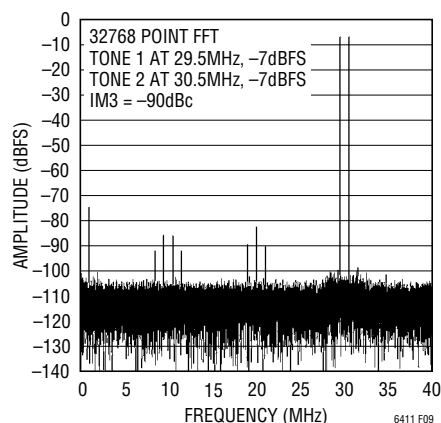


図9. シングルエンド入力に設定され、29.5MHz、30.5MHzでLTC2249をドライブしているLT6411の2トーン応答

ツイストペア線のライン・ドライバ

LT6411は、電話や通信インフラでよく見かける、シールドされていない安価なツイストペア線をドライブするのに最適です。入力には複合ビデオや、(デバイスを3個使う場合)RGBなどを使うことができ、シングルエンドまたは差動のどちらでもかまいません。LT6411はすべてのフォーマットですばらしい性能を示します。

ビデオケーブルの二重終端により、忠実度が向上し、LT6411は容量性負荷から分離されます。

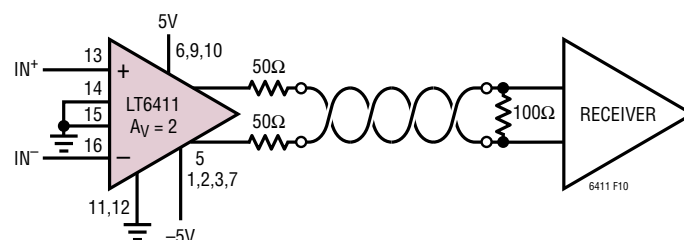


図10. ツイストペアのドライバ

ほとんどのツイストペア・ケーブルの特性インピーダンスは100Ωですが、減衰を補償するため、もっと小さな直列抵抗またはもっと大きなシャント抵抗でケーブルを終端することができます。ツイストペアのドライバの標準的回路を図10に示します。

単電源の差動ADCドライバ

LT6411は差動A/Dコンバータをドライブするのに適しています。LT6411は出力インピーダンスが低いので、多様なフィルタをドライブすることができ、一般にインピーダンスの高いADCの入力とインタフェースできます。さらに、LT6411は歪みが非常に小さいので、多くの高速ADCのリミット以下のSFDRで動作することができます。DC1057デモボード(回路を図11に、レイアウトを図12に示します)を使うと、弊社の多様な高速ADCをLT6411と一緒に実装してテストすることができます。

標準的応用例

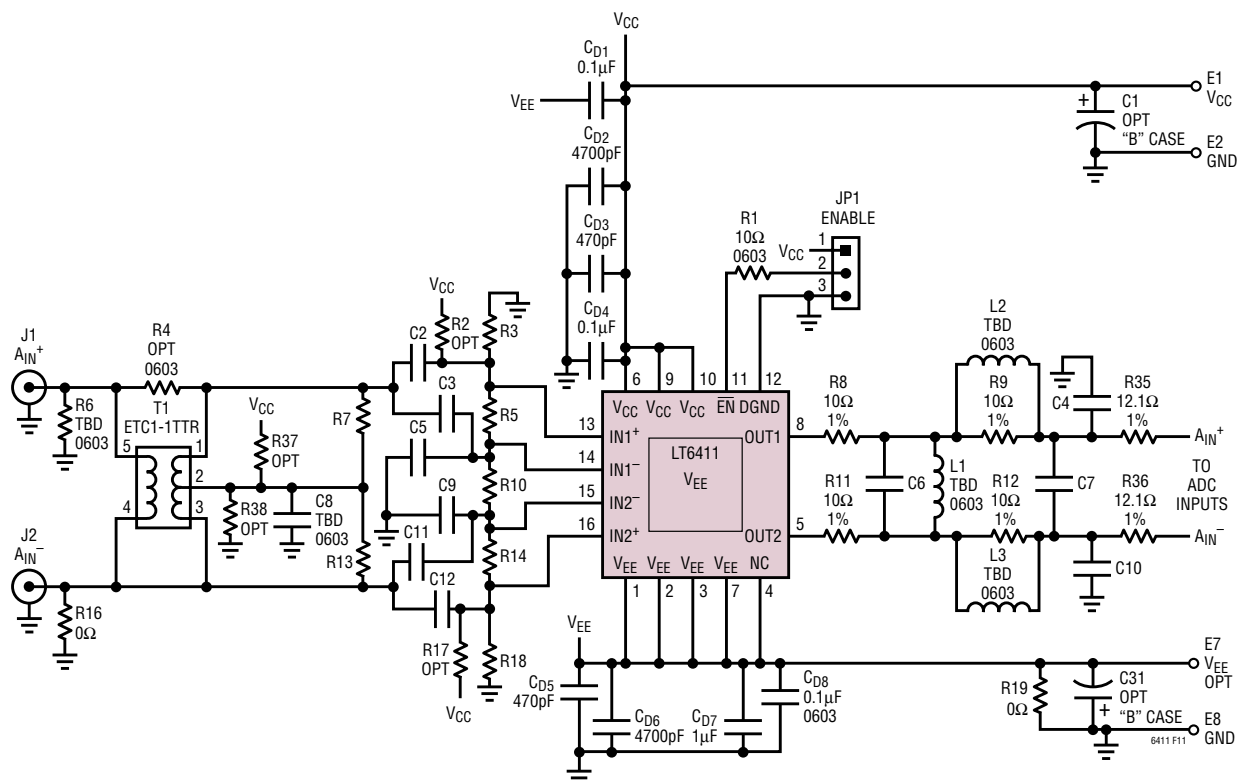


図11. DC1057のデモボードの回路図

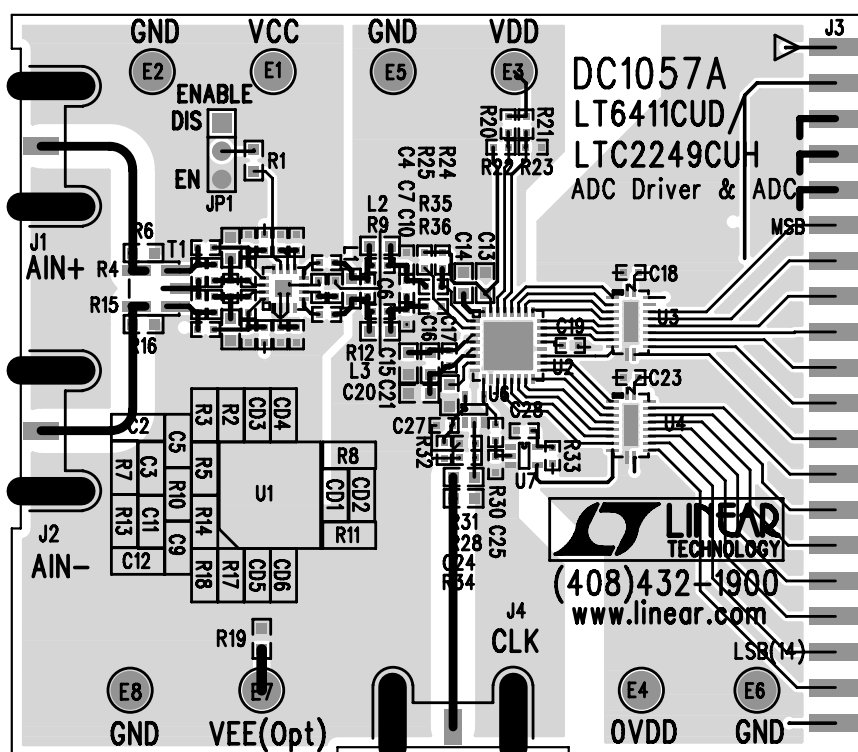
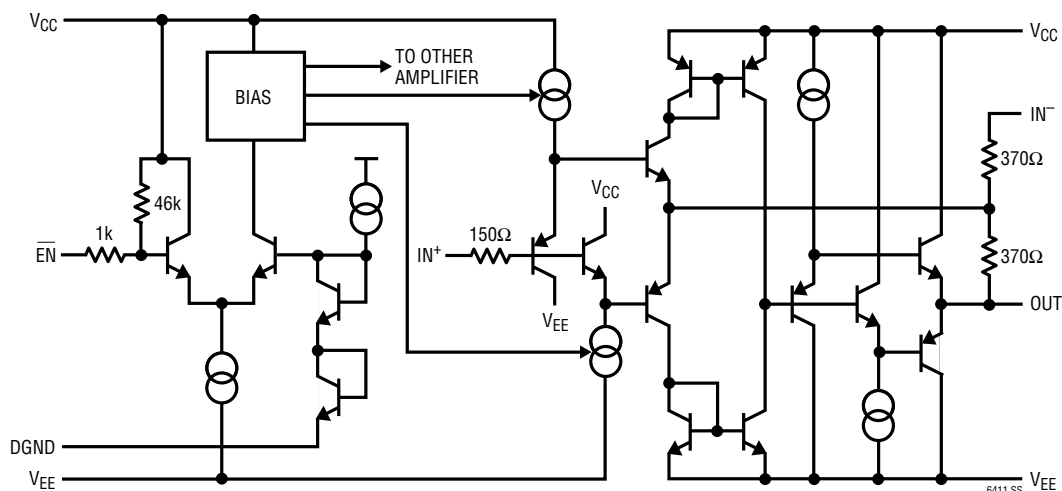


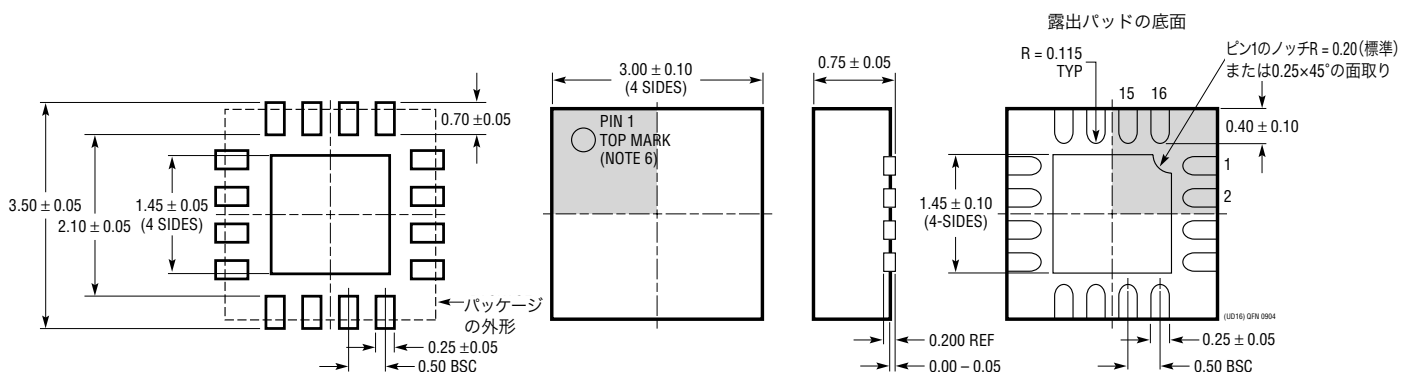
図12. DC1057のデモボードの回路のレイアウト

簡略回路図



パッケージ寸法

UDパッケージ
16ピン・プラスチックQFN(3mm×3mm)
(Reference LTC DWG # 05-08-1691)



推奨する半田パッドのピッチと寸法

注記:

1. 図面はJEDECのパッケージ外形M0-220のバリエーション(WEEED-2)に適合
2. 図は実寸とは異なる
3. すべての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。
モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージのトップとボトムのピン1の位置の参考に過ぎない

標準的応用例

ノイズフロアを下げるのが決定的に重要な場合、高次のローパス・フィルタまたはバンドパス・フィルタを追加すると、信号対雑音比を大幅に上げることができます。混変調歪みを最適化するように注意深く選択した2次ローパス・フィルタを備えたLTC2249をドライブするLT6411を図13に示します。その応答を図14に示します。このフィルタは、フィルタ無しの場合に比べて、6dB～69.5dBほどSNRを改善します。フィルタを付けると、ADCとLT6411のSNRは同等になります。もっと分解能の高いADCを使

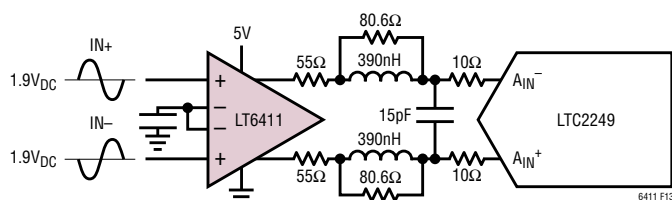


図13. 最適化された30MHz LT6411差動ADCドライバ

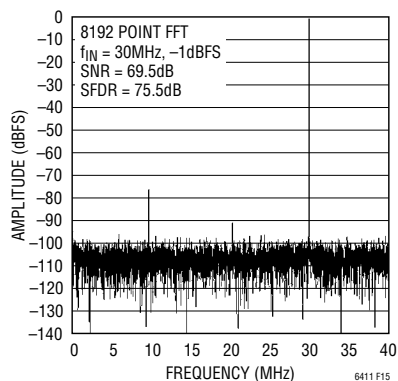


図15. LTC2249をドライブするLT6411とフィルタのSNRおよびSFDR

うか、フィルタを追加して、SNRをさらに改善することができます。30MHzのトーンで-75.5dBcの対応するSFDRを図15に示します。29.5MHzと30.5MHzの入力を使ったLT6411の2トーン応答を図16に示します。0dBFSが2V_{p-p}の差動信号に対応することに注意してください。

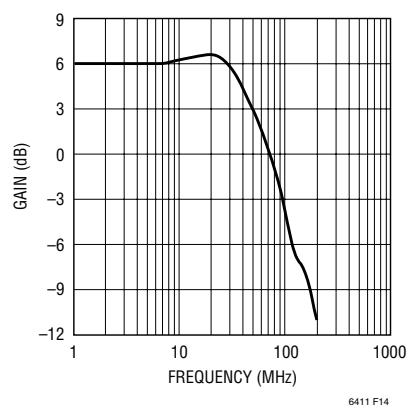


図14. LT6411の周波数応答とフィルタ

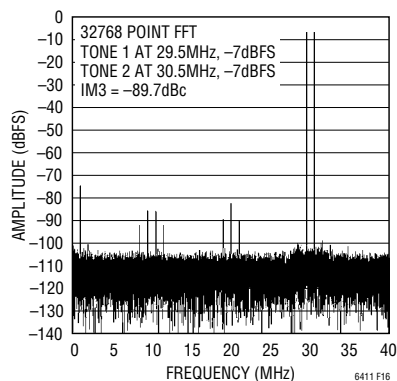


図16. 29.5MHz、30.5MHzでLTC2249をドライブしているLT6411とフィルタの2トーン応答

関連製品

製品番号	説明	注釈
LT1993-2	800MHz、低歪み、低ノイズADCドライバ ($A_V=2$)	全ノイズ: $3.8\text{nV}/\sqrt{\text{Hz}}$ 、100MHzまで低歪み
LT1993-4	900MHz、低歪み、低ノイズADCドライバ ($A_V=4$)	全ノイズ: $2.4\text{nV}/\sqrt{\text{Hz}}$ 、100MHzまで低歪み
LT1993-10	700MHz、低歪み、低ノイズADCドライバ ($A_V=10$)	全ノイズ: $1.9\text{nV}/\sqrt{\text{Hz}}$ 、100MHzまで低歪み
LT1994	低ノイズ、低歪み、完全差動アンプ	利得帯域幅: 70MHz、差動の入力と出力
LT6402-6	300MHz、低歪み、低ノイズADCドライバ ($A_V=2$)	入力を基準にしたノイズ: $3.8\text{nV}/\sqrt{\text{Hz}}$ 、30MHzまで低歪み
LT6553	利得が2の650MHzトリプル・ビデオ・アンプ	固定利得のトリプル・アンプ
LT6554	利得が1の650MHzトリプル・ビデオ・アンプ	固定利得のトリプル・アンプ

6411f