

同相電圧範囲が±270Vの 差電圧アンプ

特長

- 同相電圧範囲: ±270V
- CMRR: 最小 90dB
- 利得誤差: 最大 0.006% (60ppm)
- 利得誤差ドリフト: 最大 1ppm/°C
- 利得非直線性: 最大 2ppm
- 広い電源電圧範囲: 3.3V ~ 50V
- レール・トゥ・レール出力
- 電源電流: 350μA
- 内部抵抗分割器の比を選択可能
- オフセット電圧: 最大 450μV
- -3dB 帯域幅: 575kHz (抵抗分割比 = 7)
- -3dB 帯域幅: 375kHz (抵抗分割比 = 20)
- 規定温度範囲: -40°C ~ 125°C
- 低消費電力のシャットダウン: 20μA (DFN パッケージのみ)
- 省スペースの MSOP および DFN パッケージ

アプリケーション

- 高電位側または低電位側の電流検出
- 同相電圧範囲の広い双方向の電流検出
- 高電圧から低電圧へのレベル変換
- 高精度の差電圧アンプ
- 産業用のデータ収集フロントエンド
- 絶縁回路の置き換え

概要

LT[®]6375 は単位利得の差電圧アンプで、優れた DC 精度、非常に高い入力同相電圧範囲、および広い電源電圧範囲を兼ね備えています。このデバイスは、高精度オペアンプと高整合の薄膜抵抗回路網を内蔵しています。このデバイスの特長は、優れた CMRR、非常に低い利得誤差、および非常に低い利得ドリフトです。

LT6375 は同相電圧範囲の高い既存の差電圧アンプと比較して、抵抗分割器の比を選択できるので、特定の入力同相電圧範囲で最大の SNR 精度、および速度を実現可能にすることにより、優れたシステム性能を発揮します。

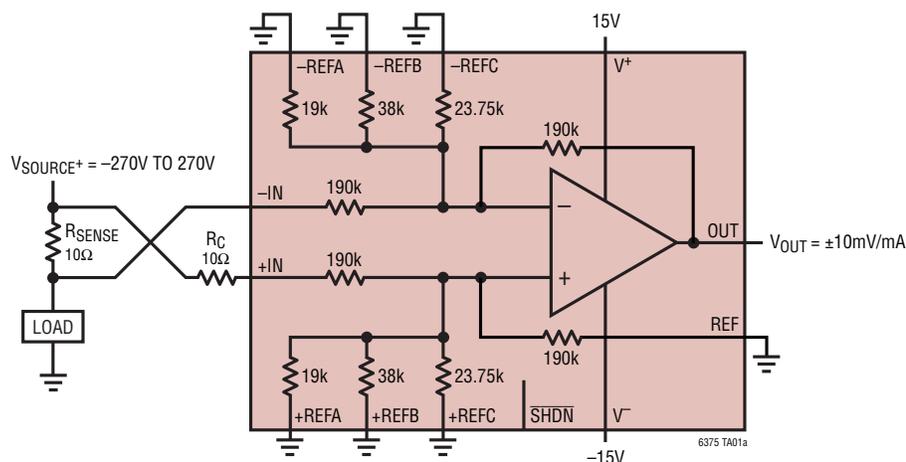
LT6375 の中心にあるオペアンプは、電圧の状態が予測できない環境で堅牢な動作が可能な Over-The-Top[®] 保護入力を備えています。詳細については、「アプリケーション情報」のセクションを参照してください。

LT6375 は -40°C ~ 125°C の温度範囲で規定されており、省スペースの MSOP16 パッケージおよび DFN14 パッケージで供給されます。

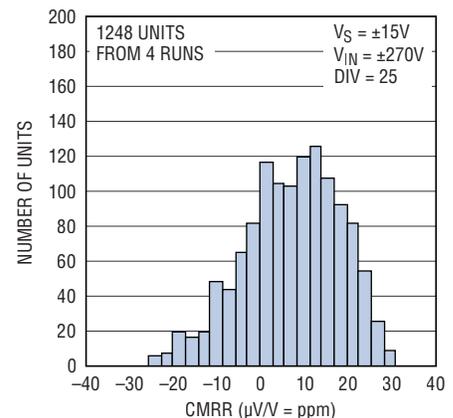
LT、LT、LTC、LTM、Linear Technology、Over-The-Top および Linear のロゴは、リニアテクノロジー社の登録商標です。その他全ての商標の所有権は、それぞれの所有者に帰属します。

標準的応用例

電圧範囲の広い高精度の双方向電流モニタ



CMRR の標準分布



LT6375

絶対最大定格

(Note 1)

電源電圧

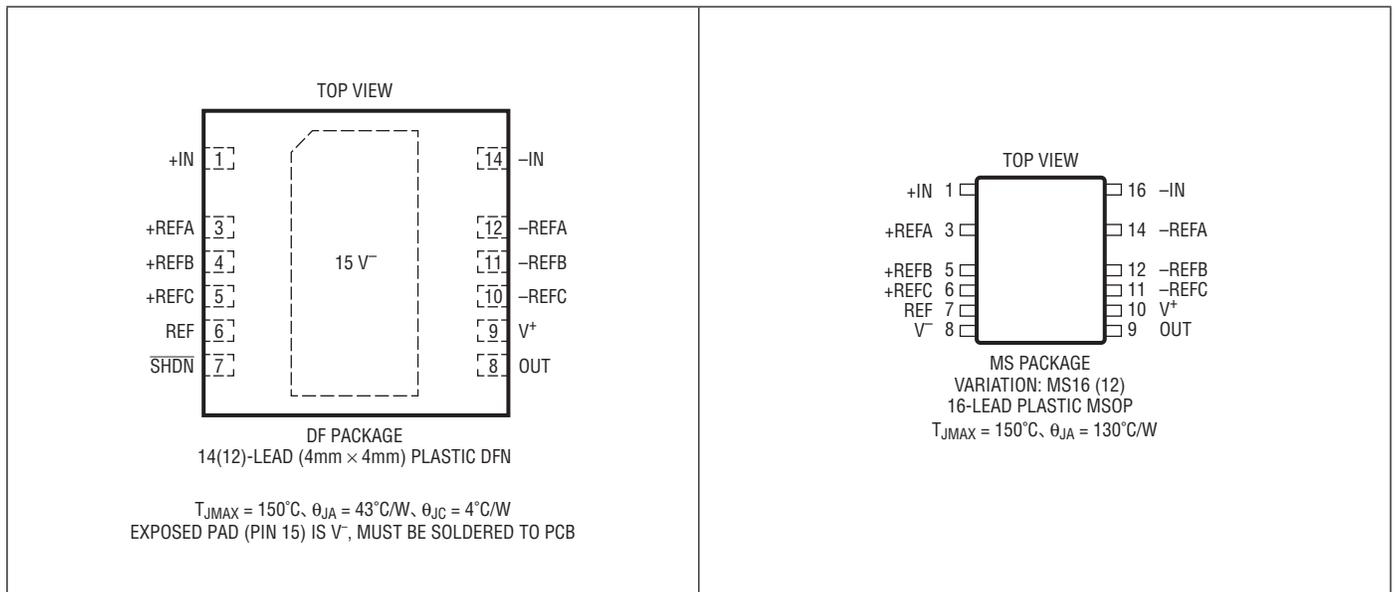
($V^+ \sim V^-$).....	60V
+IN、-IN、(Note 2)	
各入力.....	$\pm 270V$
差動.....	$\pm 540V$
+REFA、-REFA、+REFB、-REFB、+REFC、-REFC、 REF、SHDN (Note 2).....	$(V^+ + 0.3V) \sim (V^- - 0.3V)$
出力電流(連続) (Note 6).....	50mA

出力短絡時間 (Note 3) 温度により制限

温度範囲 (Note 4、5)

LT6375I.....	$-40^\circ\text{C} \sim 85^\circ\text{C}$
LT6375H.....	$-40^\circ\text{C} \sim 125^\circ\text{C}$
保存温度範囲.....	$-65^\circ\text{C} \sim 150^\circ\text{C}$
MSOPリード温度(半田付け、10秒).....	300°C

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LT6375IDF#PBF	LT6375IDF#TRPBF	6375	14-Lead (4mm×4mm) Plastic DFN	-40°C to 85°C
LT6375HDF#PBF	LT6375HDF#TRPBF	6375	14-Lead (4mm×4mm) Plastic DFN	-40°C to 125°C
LT6375IMS#PBF	LT6375IMS#TRPBF	6375	16-Lead Plastic MSOP	-40°C to 85°C
LT6375HMS#PBF	LT6375HMS#TRPBF	6375	16-Lead Plastic MSOP	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
テープ・アンド・リールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreeel/> をご覧ください。

電気的特性

●はIグレード・デバイスで $-40^{\circ}\text{C} < T_A < 85^{\circ}\text{C}$ 、Hグレード・デバイスで $-40^{\circ}\text{C} < T_A < 125^{\circ}\text{C}$ の全動作温度範囲での規格値を意味する。それ以外は、 $T_A = 25^{\circ}\text{C}$ 、 $V^+ = \pm 15\text{V}$ 、 $V^- = -15\text{V}$ 、 $V_{\text{CM}} = V_{\text{OUT}} = V_{\text{REF}} = 0\text{V}$ 。 V_{CMOP} は内部オペアンプの同相電圧。抵抗分割比 = 7の場合、 $\pm\text{REFA} = \pm\text{REFC} = \text{OPEN}$ 、 $\pm\text{REFB} = 0\text{V}$ 。抵抗分割比 = 20の場合、 $\pm\text{REFA} = \pm\text{REFC} = 0\text{V}$ 、 $\pm\text{REFB} = \text{OPEN}$ 。抵抗分割比 = 25の場合、 $\pm\text{REFA} = \pm\text{REFB} = \pm\text{REFC} = 0\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
G	Gain	$V_{\text{OUT}} = \pm 10\text{V}$		1		V/V	
ΔG	Gain Error	$V_{\text{OUT}} = \pm 10\text{V}$	●	± 0.001	± 0.006 ± 0.0075	% %	
$\Delta G/\Delta T$	Gain Drift vs Temperature (Note 6)	$V_{\text{OUT}} = \pm 10\text{V}$	●	± 0.2	± 1	ppm/ $^{\circ}\text{C}$	
GNL	Gain Nonlinearity	$V_{\text{OUT}} = \pm 10\text{V}$	●	± 1	± 2 ± 3	ppm ppm	
V_{OS}	Output Offset Voltage	$V^- < V_{\text{CMOP}} < V^+ - 1.75\text{V}$ Resistor Divider Ratio = 7	●	120	450	μV	
		Resistor Divider Ratio = 7	●		1500	μV	
		Resistor Divider Ratio = 20	●	300	1200	μV	
		Resistor Divider Ratio = 20	●		4000	μV	
		Resistor Divider Ratio = 25	●	400	1500	μV	
Resistor Divider Ratio = 25	●		5000	μV			
$\Delta V_{\text{OS}}/\Delta T$	Output Offset Voltage Drift (Note 6)	$V^- < V_{\text{CMOP}} < V^+ - 1.75\text{V}$, Resistor Divider Ratio = 7 $V^- < V_{\text{CMOP}} < V^+ - 1.75\text{V}$, Resistor Divider Ratio = 20	● ●	4 10	12 30	$\mu\text{V}/^{\circ}\text{C}$ $\mu\text{V}/^{\circ}\text{C}$	
R_{IN}	Input Impedance (Note 8)	Common Mode	●				
		Resistor Divider Ratio = 7	●	93	111	129	k Ω
		Resistor Divider Ratio = 20	●	84	100	116	k Ω
		Resistor Divider Ratio = 25	●	83	99	115	k Ω
Differential	●	320	380	440	k Ω		
CMRR	Common Mode Rejection Ratio	Resistor Divider Ratio = 7, $V_{\text{CM}} = \pm 28\text{V}$	●	89	100	dB	
		Resistor Divider Ratio = 7, $V_{\text{CM}} = \pm 28\text{V}$	●	83		dB	
		Resistor Divider Ratio = 20, $V_{\text{CM}} = \pm 28\text{V}$	●	89	100	dB	
		Resistor Divider Ratio = 20, $V_{\text{CM}} = \pm 28\text{V}$	●	83		dB	
		Resistor Divider Ratio = 25, $V_{\text{CM}} = \pm 28\text{V}$	●	89	100	dB	
		Resistor Divider Ratio = 25, $V_{\text{CM}} = \pm 28\text{V}$	●	83		dB	
		Resistor Divider Ratio = 25, $V_{\text{CM}} = \pm 270\text{V}$	●	90	100	dB	
		Resistor Divider Ratio = 25, $V_{\text{CM}} = \pm 270\text{V}$	●	83		dB	
V_{CM}	Input Voltage Range (Note 7)		●	-270	270	V	
PSRR	Power Supply Rejection Ratio	$V_{\text{S}} = \pm 1.65\text{V}$ to $\pm 25\text{V}$, $V_{\text{CM}} = V_{\text{OUT}} = \text{Mid-Supply}$ Resistor Divider Ratio = 7	●	98	110	dB	
		Resistor Divider Ratio = 20	●	90	100	dB	
		Resistor Divider Ratio = 25	●	88	100	dB	
e_{no}	Output Referred Noise Voltage Density	$f = 1\text{kHz}$ Resistor Divider Ratio = 7		250		$\text{nV}/\sqrt{\text{Hz}}$	
		Resistor Divider Ratio = 20		508		$\text{nV}/\sqrt{\text{Hz}}$	
		Resistor Divider Ratio = 25		599		$\text{nV}/\sqrt{\text{Hz}}$	
	Output Referred Noise Voltage	$f = 0.1\text{Hz}$ to 10Hz Resistor Divider Ratio = 7		10		$\mu\text{V}_{\text{P-P}}$	
		Resistor Divider Ratio = 20		20		$\mu\text{V}_{\text{P-P}}$	
		Resistor Divider Ratio = 25		25		$\mu\text{V}_{\text{P-P}}$	
V_{OL}	Output Voltage Swing Low (Referred to V^-)	No Load	●	5	50	mV	
		$I_{\text{SINK}} = 5\text{mA}$	●	280	500	mV	
V_{OH}	Output Voltage Swing High (Referred to V^+)	No Load	●	5	20	mV	
		$I_{\text{SOURCE}} = 5\text{mA}$	●	400	750	mV	
I_{SC}	Short-Circuit Output Current	50Ω to V^+	●	10	28	mA	
		50Ω to V^-	●	10	30	mA	
SR	Slew Rate	$\Delta V_{\text{OUT}} = \pm 5\text{V}$	●	1.6	2.4	V/ μs	

電気的特性

●はIグレード・デバイスで $-40^{\circ}\text{C} < T_A < 85^{\circ}\text{C}$ 、Hグレード・デバイスで $-40^{\circ}\text{C} < T_A < 125^{\circ}\text{C}$ の全動作温度範囲での規格値を意味する。それ以外は、 $T_A = 25^{\circ}\text{C}$ 、 $V^+ = \pm 15\text{V}$ 、 $V^- = -15\text{V}$ 、 $V_{\text{CM}} = V_{\text{OUT}} = V_{\text{REF}} = 0\text{V}$ 。 V_{CMOP} は内部オペアンプの同相電圧。
抵抗分割比 = 7の場合、 $\pm\text{REFA} = \pm\text{REFC} = \text{OPEN}$ 、 $\pm\text{REFB} = 0\text{V}$ 。抵抗分割比 = 20の場合、 $\pm\text{REFA} = \pm\text{REFC} = 0\text{V}$ 、 $\pm\text{REFB} = \text{OPEN}$ 。
抵抗分割比 = 25の場合、 $\pm\text{REFA} = \pm\text{REFB} = \pm\text{REFC} = 0\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS		
BW	Small Signal -3dB Bandwidth	Resistor Divider Ratio = 7 Resistor Divider Ratio = 20 Resistor Divider Ratio = 25		575 375 310		kHz kHz kHz		
t _s	Settling Time	Resistor Divider Ratio = 7 0.01%, $\Delta V_{\text{OUT}} = 10\text{V}$ 0.1%, $\Delta V_{\text{OUT}} = 10\text{V}$ 0.01%, $\Delta V_{\text{CM}} = 10\text{V}$, $\Delta V_{\text{DIFF}} = 0\text{V}$		41 14 100		μs μs μs		
		Resistor Divider Ratio = 20 0.01%, $\Delta V_{\text{OUT}} = 10\text{V}$ 0.1%, $\Delta V_{\text{OUT}} = 10\text{V}$ 0.01%, $\Delta V_{\text{CM}} = 10\text{V}$, $\Delta V_{\text{DIFF}} = 0\text{V}$		31 11 100		μs μs μs		
		Resistor Divider Ratio = 25 0.01%, $\Delta V_{\text{OUT}} = 10\text{V}$ 0.1%, $\Delta V_{\text{OUT}} = 10\text{V}$ 0.01%, $\Delta V_{\text{CM}} = 10\text{V}$, $\Delta V_{\text{DIFF}} = 0\text{V}$		26 8 20		μs μs μs		
		V _S	Supply Voltage		●	3 3.3	50 50	V V
		t _{ON}	Turn-On Time			16		μs
		V _{IL}	$\overline{\text{SHDN}}$ Input Logic Low (Referred to V ⁺)		●		-2.5	V
		V _{IH}	$\overline{\text{SHDN}}$ Input Logic High (Referred to V ⁺)		●	-1.2		V
I _{SHDN}	$\overline{\text{SHDN}}$ Pin Current		●	-10	-15	μA		
I _S	Supply Current	Active, $V_{\overline{\text{SHDN}}} \geq V^+ - 1.2\text{V}$	●		350	400	μA	
		Active, $V_{\overline{\text{SHDN}}} \geq V^+ - 1.2\text{V}$	●			600	μA	
		Shutdown, $V_{\overline{\text{SHDN}}} \leq V^+ - 2.5\text{V}$	●		20	25	μA	
		Shutdown, $V_{\overline{\text{SHDN}}} \leq V^+ - 2.5\text{V}$	●			70	μA	

電気的特性

●はIグレード・デバイスで $-40^{\circ}\text{C} < T_A < 85^{\circ}\text{C}$ 、Hグレード・デバイスで $-40^{\circ}\text{C} < T_A < 125^{\circ}\text{C}$ の全動作温度範囲での規格値を意味する。それ以外は、 $T_A = 25^{\circ}\text{C}$ 、 $V^+ = 5\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{\text{CM}} = V_{\text{OUT}} = V_{\text{REF}} =$ 電源電圧の midpoint。 V_{CMOP} は内部オペアンプの同相電圧。抵抗分割比 = 7 の場合、 $\pm\text{REFA} = \pm\text{REFC} = \text{OPEN}$ 、 $\pm\text{REFB} =$ 電源電圧の midpoint。抵抗分割比 = 20 の場合、 $\pm\text{REFA} = \pm\text{REFC} =$ 電源電圧の midpoint、 $\pm\text{REFB} = \text{OPEN}$ 。抵抗分割比 = 25 の場合、 $\pm\text{REFA} = \pm\text{REFB} = \pm\text{REFC} =$ 電源電圧の midpoint。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
G	Gain	$V_{\text{OUT}} = 1\text{V to } 4\text{V}$		1		V/V
ΔG	Gain Error	$V_{\text{OUT}} = 1\text{V to } 4\text{V}$		± 0.001	± 0.006	%
$\Delta G/\Delta T$	Gain Drift vs Temperature (Note 6)	$V_{\text{OUT}} = 1\text{V to } 4\text{V}$		± 0.2	± 1	ppm/ $^{\circ}\text{C}$
GNL	Gain Nonlinearity	$V_{\text{OUT}} = 1\text{V to } 4\text{V}$		± 1		ppm
V_{OS}	Output Offset Voltage	$0 < V_{\text{CMOP}} < V^+ - 1.75\text{V}$ Resistor Divider Ratio = 7 Resistor Divider Ratio = 7 Resistor Divider Ratio = 20 Resistor Divider Ratio = 20 Resistor Divider Ratio = 25 Resistor Divider Ratio = 25		120	500	μV
$\Delta V_{\text{OS}}/\Delta T$	Output Offset Voltage Drift (Note 6)	$0 < V_{\text{CMOP}} < V^+ - 1.75\text{V}$, Resistor Divider Ratio = 7 $0 < V_{\text{CMOP}} < V^+ - 1.75\text{V}$, Resistor Divider Ratio = 20		4	12	$\mu\text{V}/^{\circ}\text{C}$
R_{IN}	Input Impedance (Note 8)	Common Mode Resistor Divider Ratio = 7 Resistor Divider Ratio = 20 Resistor Divider Ratio = 25 Differential		93	111	k Ω
CMRR	Common Mode Rejection Ratio	Resistor Divider Ratio = 7, $V_{\text{CM}} = -15\text{V to } +7.75\text{V}$ Resistor Divider Ratio = 7, $V_{\text{CM}} = -15\text{V to } +7.75\text{V}$ Resistor Divider Ratio = 20, $V_{\text{CM}} = -25.5\text{V to } +17.5\text{V}$ Resistor Divider Ratio = 20, $V_{\text{CM}} = -25.5\text{V to } +17.5\text{V}$ Resistor Divider Ratio = 25, $V_{\text{CM}} = -25.5\text{V to } +21.25\text{V}$ Resistor Divider Ratio = 25, $V_{\text{CM}} = -25.5\text{V to } +21.25\text{V}$		85	95	dB
PSRR	Power Supply Rejection Ratio	$V_S = \pm 1.65\text{V to } \pm 25\text{V}$, $V_{\text{CM}} = V_{\text{OUT}} = \text{Mid-Supply}$ Resistor Divider Ratio = 7 Resistor Divider Ratio = 20 Resistor Divider Ratio = 25		98	110	dB
e_{no}	Output Referred Noise Voltage Density	$f = 1\text{kHz}$ Resistor Divider Ratio = 7 Resistor Divider Ratio = 20 Resistor Divider Ratio = 25		250	508	$\text{nV}/\sqrt{\text{Hz}}$
	Output Referred Noise Voltage	$f = 0.1\text{Hz to } 10\text{Hz}$ Resistor Divider Ratio = 7 Resistor Divider Ratio = 20 Resistor Divider Ratio = 25		10	20	$\mu\text{V}_{\text{P-P}}$
V_{OL}	Output Voltage Swing Low (Referred to V^-)	No Load $I_{\text{SINK}} = 5\text{mA}$		5	50	mV
V_{OH}	Output Voltage Swing High (Referred to V^+)	No Load $I_{\text{SOURCE}} = 5\text{mA}$		5	20	mV
I_{SC}	Short-Circuit Output Current	50Ω to V^+ 50Ω to V^-		10	27	mA
SR	Slew Rate	$\Delta V_{\text{OUT}} = 3\text{V}$		1.3	2	V/ μs
BW	Small Signal -3dB Bandwidth	Resistor Divider Ratio = 7 Resistor Divider Ratio = 20 Resistor Divider Ratio = 25		565	380	kHz

電気的特性

●はIグレード・デバイスで $-40^{\circ}\text{C} < T_A < 85^{\circ}\text{C}$ 、Hグレード・デバイスで $-40^{\circ}\text{C} < T_A < 125^{\circ}\text{C}$ の全動作温度範囲での規格値を意味する。それ以外は、 $T_A = 25^{\circ}\text{C}$ 、 $V^+ = 5\text{V}$ 、 $V^- = 0\text{V}$ 、 $V_{\text{CM}} = V_{\text{OUT}} = V_{\text{REF}} =$ 電源電圧の midpoint。 V_{CMOP} は内部オペアンプの同相電圧。抵抗分割比 = 7 の場合、 $\pm\text{REFA} = \pm\text{REFC} = \text{OPEN}$ 、 $\pm\text{REFB} =$ 電源電圧の midpoint。抵抗分割比 = 20 の場合、 $\pm\text{REFA} = \pm\text{REFC} =$ 電源電圧の midpoint、 $\pm\text{REFB} = \text{OPEN}$ 。抵抗分割比 = 25 の場合、 $\pm\text{REFA} = \pm\text{REFB} = \pm\text{REFC} =$ 電源電圧の midpoint。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
t_s	Settling Time	Resistor Divider Ratio = 7 0.01%, $\Delta V_{\text{OUT}} = 2\text{V}$ 0.1%, $\Delta V_{\text{OUT}} = 2\text{V}$ 0.01%, $\Delta V_{\text{CM}} = 2\text{V}$, $\Delta V_{\text{DIFF}} = 0\text{V}$		18		μs
				10		μs
				64		μs
		Resistor Divider Ratio = 20 0.01%, $\Delta V_{\text{OUT}} = 2\text{V}$ 0.1%, $\Delta V_{\text{OUT}} = 2\text{V}$ 0.01%, $\Delta V_{\text{CM}} = 2\text{V}$, $\Delta V_{\text{DIFF}} = 0\text{V}$		24		μs
				7		μs
				48		μs
		Resistor Divider Ratio = 25 0.01%, $\Delta V_{\text{OUT}} = 2\text{V}$ 0.1%, $\Delta V_{\text{OUT}} = 2\text{V}$ 0.01%, $\Delta V_{\text{CM}} = 2\text{V}$, $\Delta V_{\text{DIFF}} = 0\text{V}$		27		μs
				9		μs
				20		μs
V_S	Supply Voltage		3		50	V
		●	3.3		50	V
t_{ON}	Turn-On Time			22		μs
V_{IL}	SHDN Input Logic Low (Referred to V^+)		●		-2.5	V
V_{IH}	SHDN Input Logic High (Referred to V^+)		●	-1.2		V
I_{SHDN}	SHDN Pin Current		●	-10	-15	μA
I_S	Supply Current	Active, $V_{\text{SHDN}} \geq V^+ - 1.2\text{V}$	●	330	370	μA
		Active, $V_{\text{SHDN}} \geq V^+ - 1.2\text{V}$	●		525	μA
		Shutdown, $V_{\text{SHDN}} \leq V^+ - 2.5\text{V}$	●	15	20	μA
		Shutdown, $V_{\text{SHDN}} \leq V^+ - 2.5\text{V}$	●		40	μA

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与えるおそれがある。

Note 2: +IN/-IN ピンの電圧を $\pm 270\text{V}$ にする場合の他の検討事項については、このデータシート内の「アプリケーション情報」セクションの「同相電圧範囲」を参照。他のピンは全て電源レールから 0.3V を超えて外れてはならない。

Note 3: 接合部温度を絶対最大定格以下に抑えるためにヒートシンクが必要な場合がある。これは、電源、入力電圧、および出力電流によって決まる。

Note 4: LT6375I は $-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ の動作温度範囲で機能することが保証されている。LT6375H は $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$ の動作温度範囲で機能することが保証されている。

Note 5: LT6375I は $-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ で性能仕様に適合することが保証されている。LT6375H は $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$ で性能仕様に適合することが保証されている。

Note 6: このパラメータに対しては全数テストは実施されない。

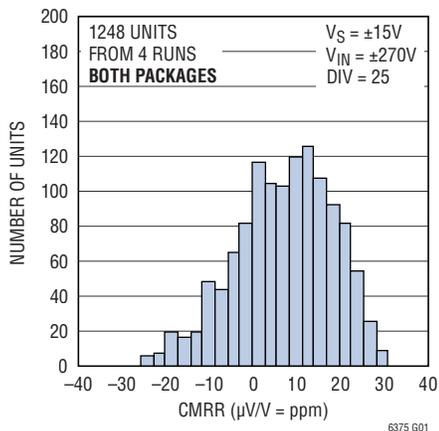
Note 7: 入力電圧範囲は、 $V_S = \pm 15\text{V}$ で、REF ピンを全てグランドにした状態の CMRR テストで保証されている (抵抗分割比 = 25)。その他の電圧の場合、このパラメータは設計および $\pm 15\text{V}$ テストとの相関によって保証されている。多様な動作条件における有効な入力電圧範囲を知るには、「アプリケーション情報」のセクションの「同相電圧範囲」を参照。

Note 8: 入力インピーダンスは、CMRR テストおよび利得誤差テストとの相関と直接測定との組み合わせでテストされる。

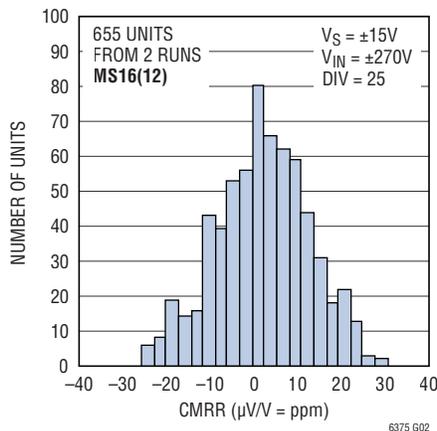
標準的性能特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = \pm 15\text{V}$ 。

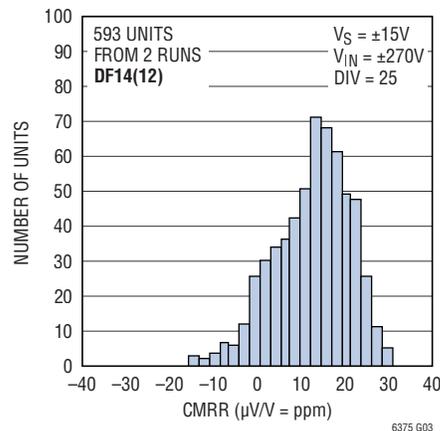
CMRRの標準分布



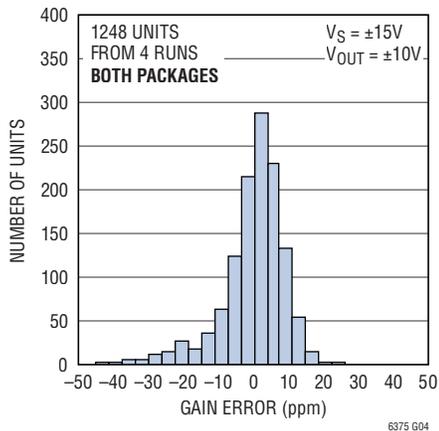
CMRRの標準分布



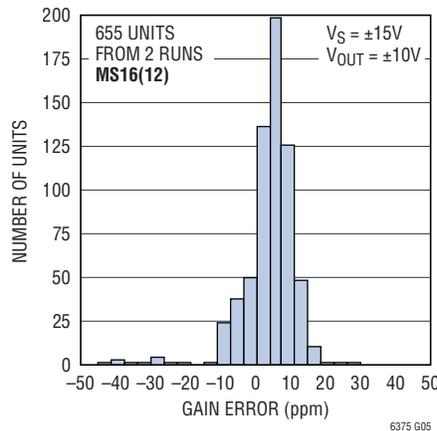
CMRRの標準分布



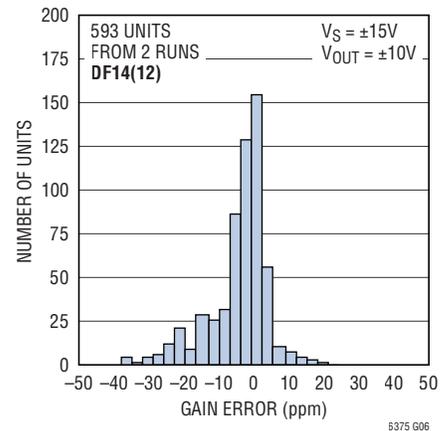
利得誤差の標準分布



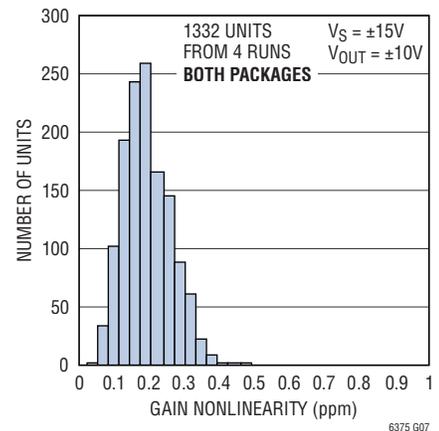
利得誤差の標準分布



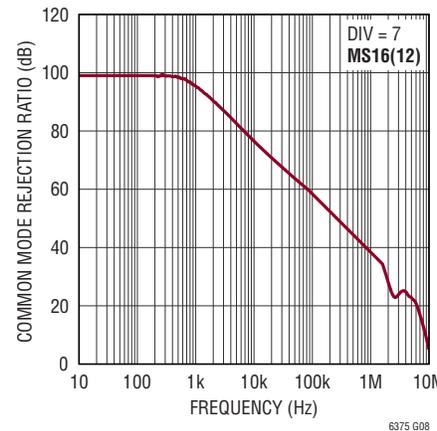
利得誤差の標準分布



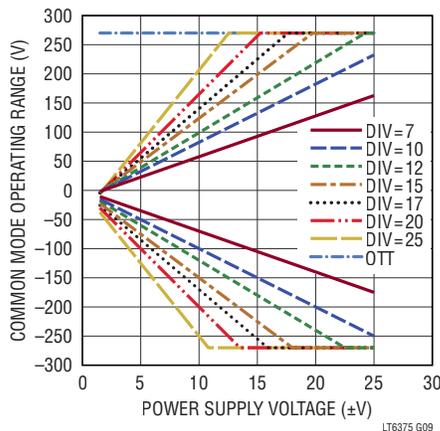
利得非直線性の標準分布



CMRRと周波数



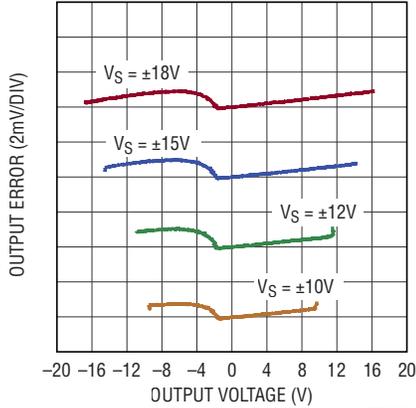
同相電圧範囲と電源電圧



標準的性能特性

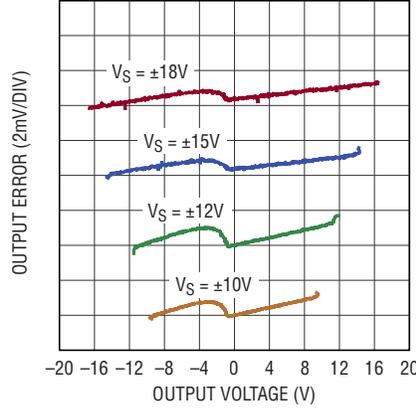
注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = \pm 15\text{V}$ 。

R_L の標準利得誤差 = $10\text{k}\Omega$ (見やすくするため、曲線を離してある)



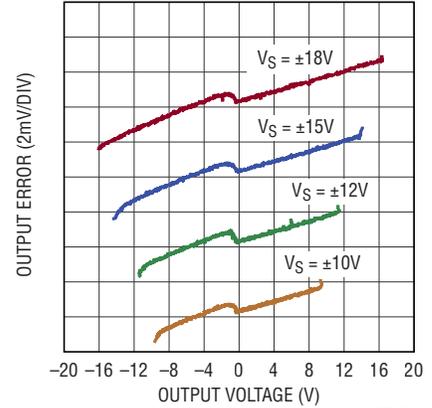
6375 G10

R_L の標準利得誤差 = $5\text{k}\Omega$ (見やすくするため、曲線を離してある)



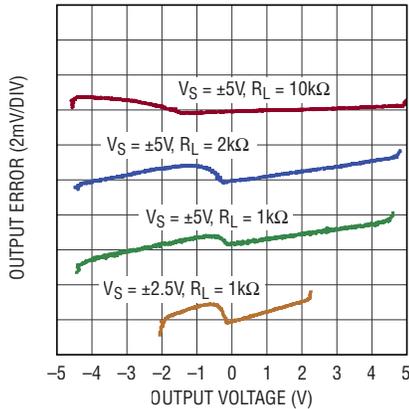
6375 G11

R_L の標準利得誤差 = $2\text{k}\Omega$ (見やすくするため、曲線を離してある)



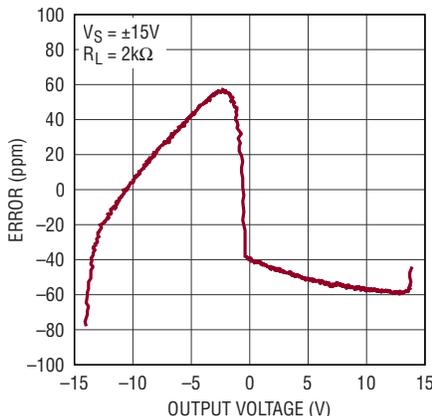
6375 G12

低電源電圧の標準利得誤差 (見やすくするため、曲線を離してある)



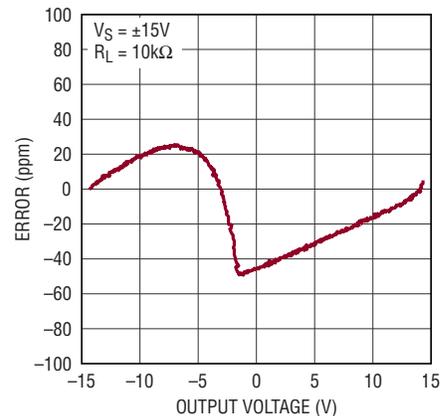
6375 G13

利得非直線性



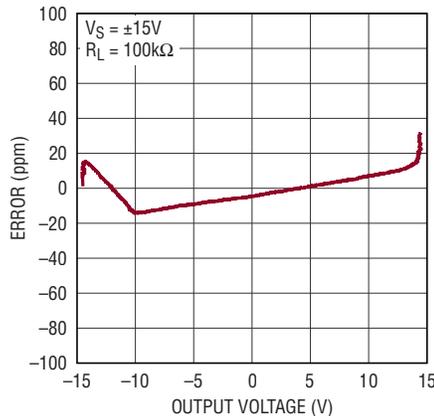
6375 G14

利得非直線性



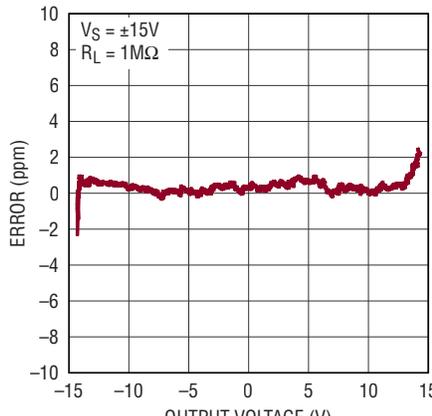
6375 G15

利得非直線性



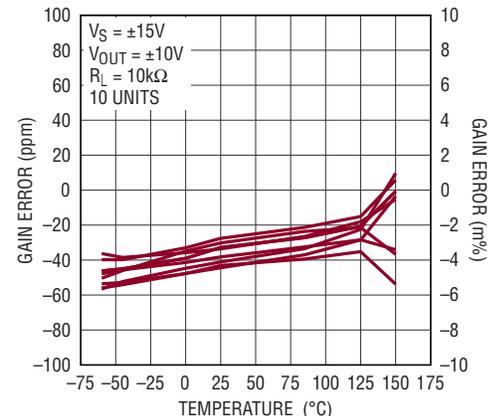
6375 G16

利得非直線性



6375 G17

利得誤差と温度

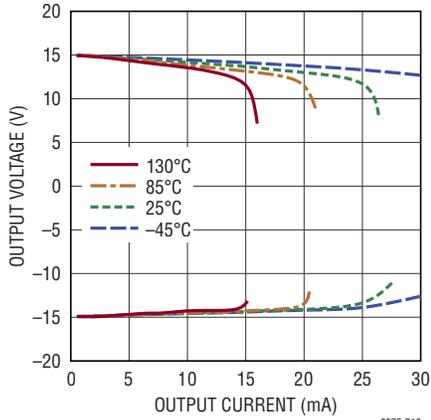


6375 G18

標準的性能特性

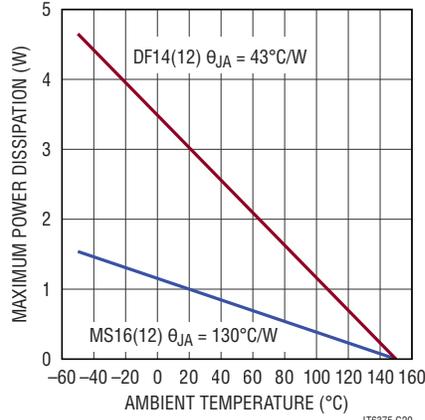
注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = \pm 15\text{V}$ 。

出力電圧と負荷電流



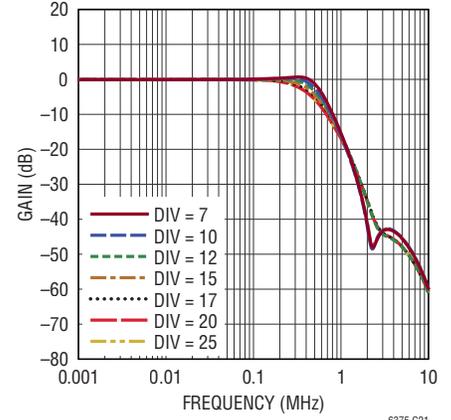
6375 G19

最大電力損失と温度



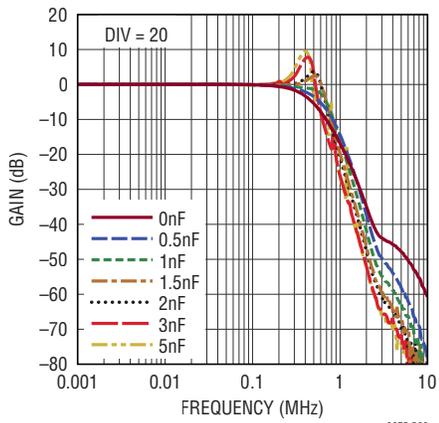
LT6375 G20

利得と周波数



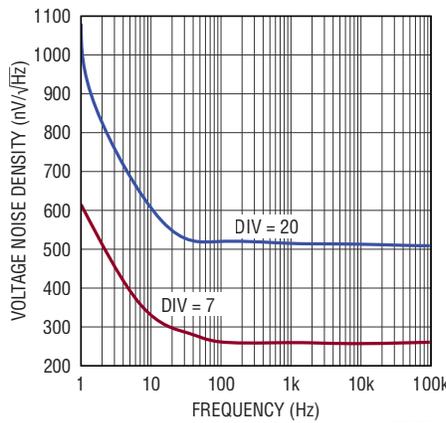
6375 G21

周波数応答と容量性負荷



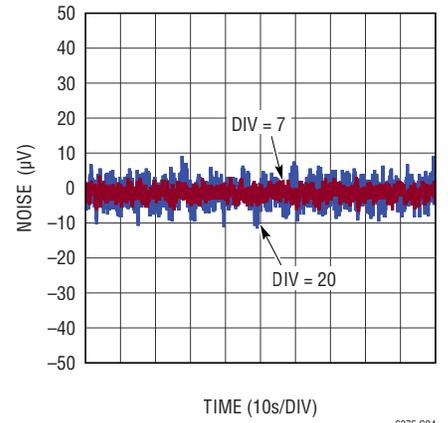
6375 G22

ノイズ密度と周波数



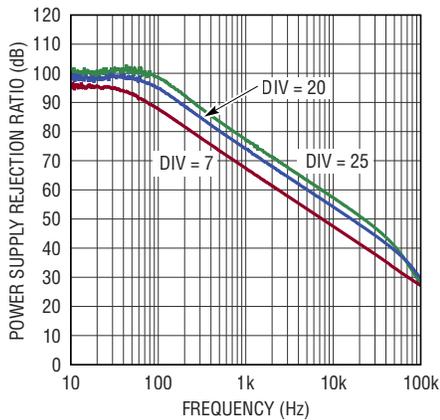
6375 G23

0.1Hz~10Hzのノイズ



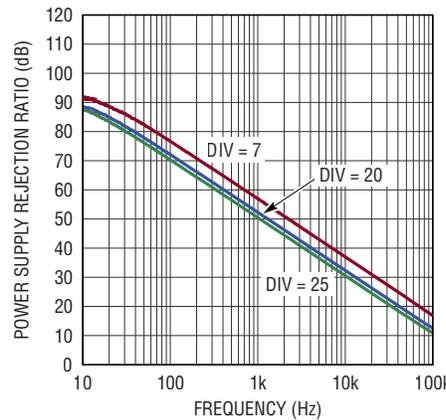
6375 G24

正の PSRR と周波数



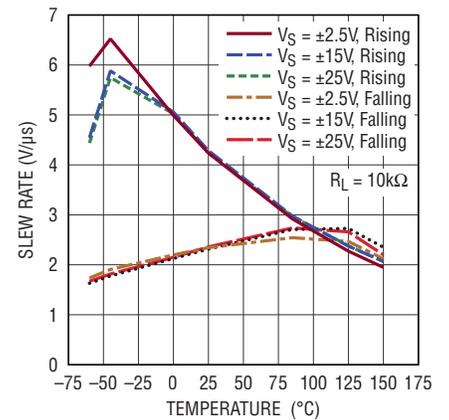
6375 G25

負の PSRR と周波数



6375 G26

スルーレートと温度

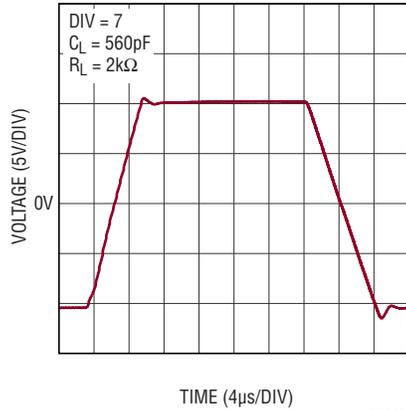


6375 G27

標準的性能特性

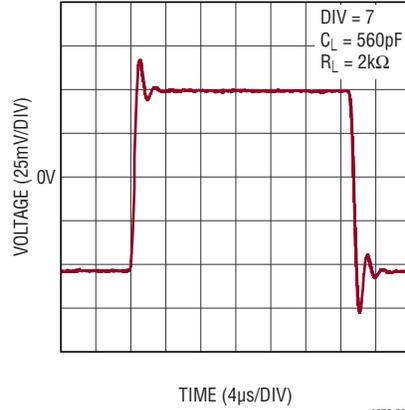
注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = \pm 15\text{V}$ 。

大信号のステップ応答



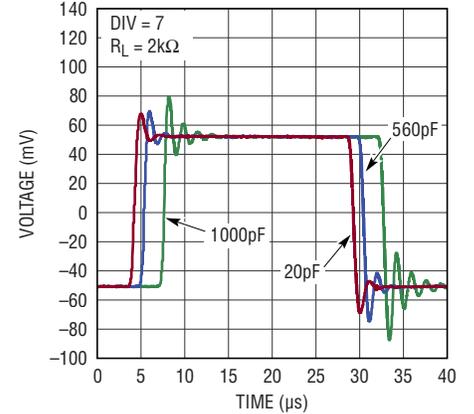
6375 G28

小信号のステップ応答



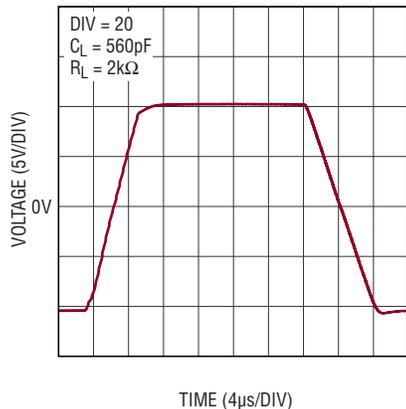
6375 G29

小信号のステップ応答と容量性負荷



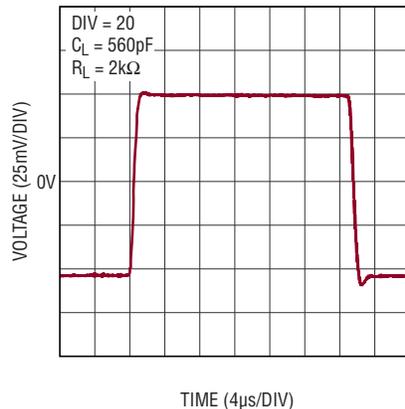
6375 G30

大信号のステップ応答



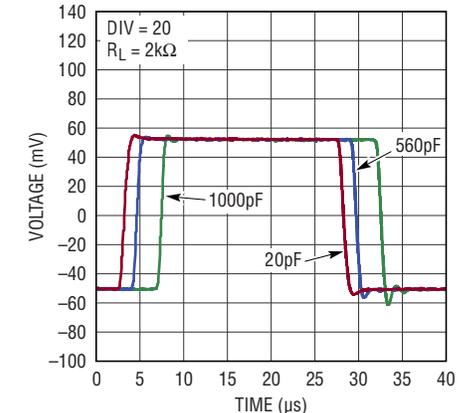
6375 G31

小信号のステップ応答



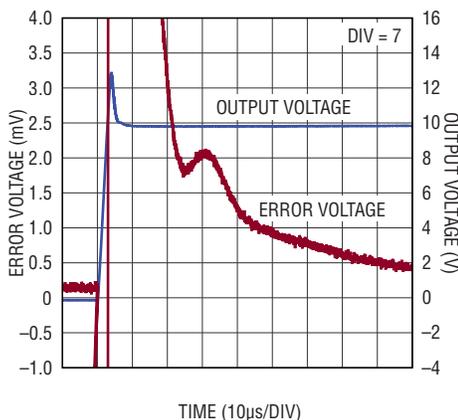
6375 G32

小信号のステップ応答と容量性負荷



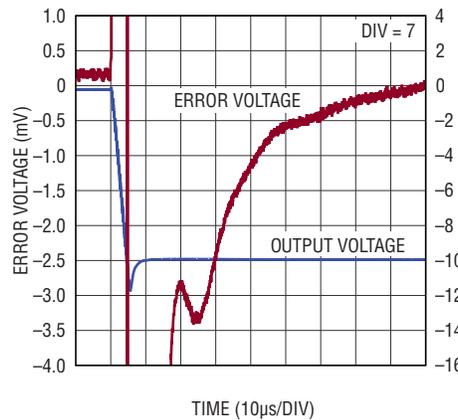
6375 G33

セトリング時間



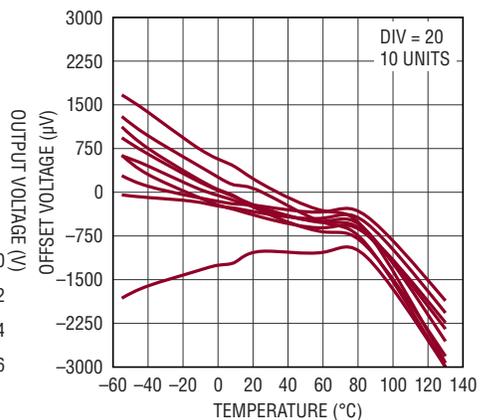
6375 G34

セトリング時間



6375 G35

出力オフセット電圧と温度

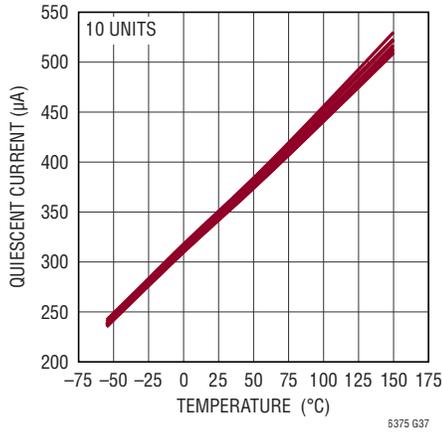


6375 G36

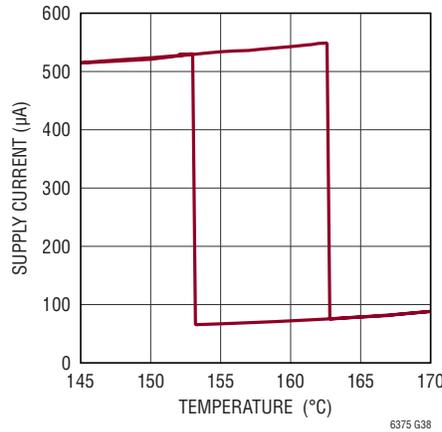
標準的性能特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_S = \pm 15\text{V}$ 。

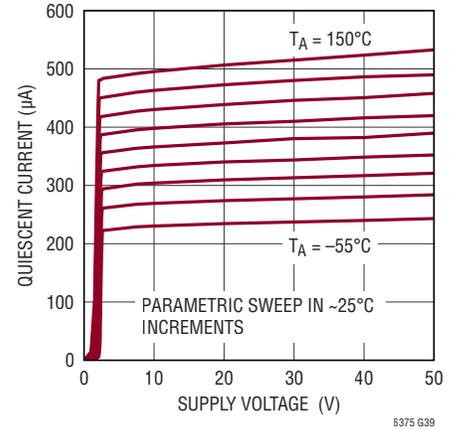
静止電流と温度



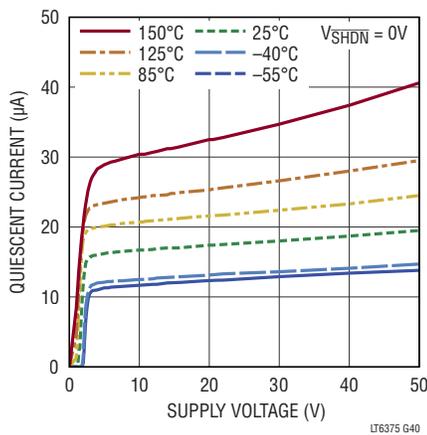
サーマル・シャットダウンのヒステリシス



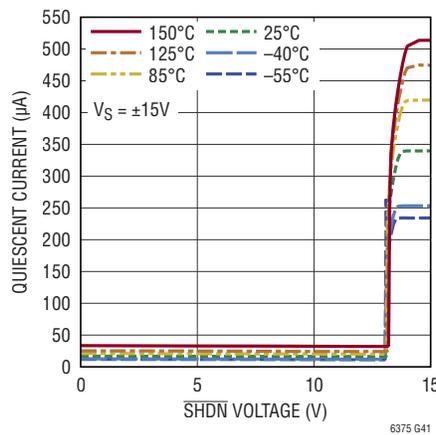
静止電流と電源電圧



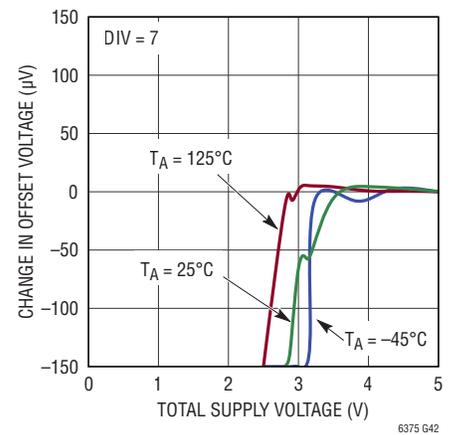
シャットダウン時静止電流と電源電圧



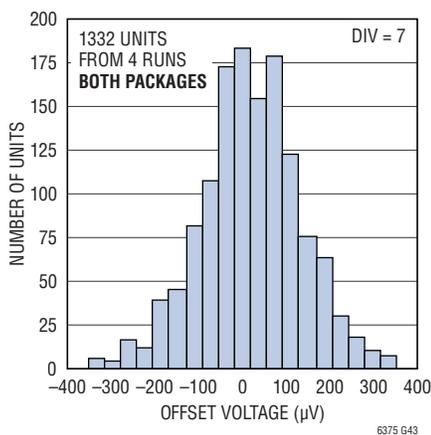
静止電流とSHDN 電圧



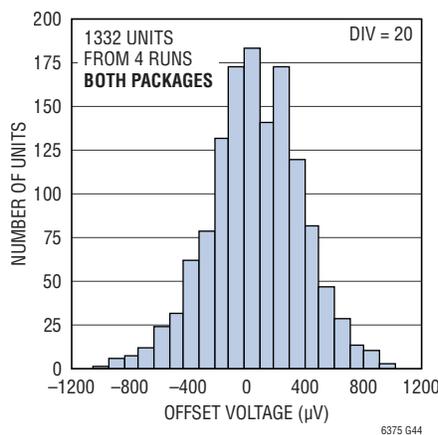
最小電源電圧



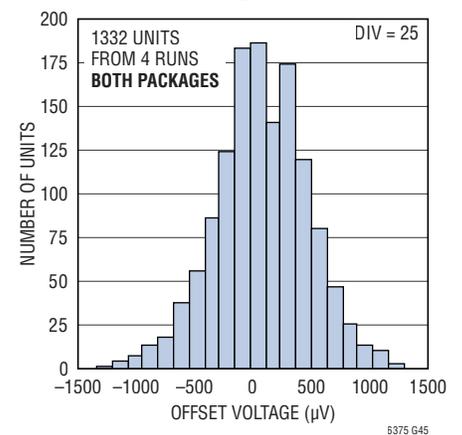
出力オフセット電圧の標準分布

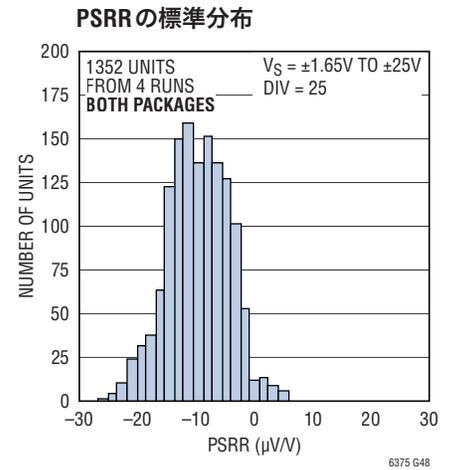
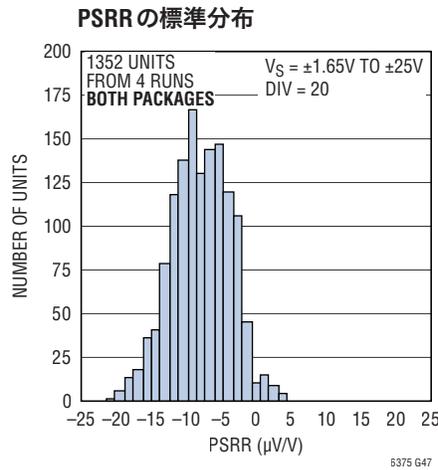
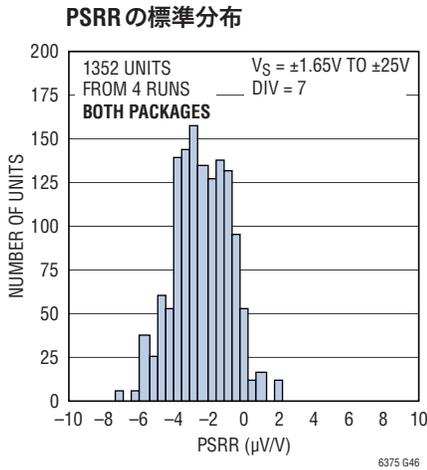


出力オフセット電圧の標準分布



出力オフセット電圧の標準分布





ピン機能 (DFN/MSOP)

V⁺ (ピン9/ピン10) : 正電源ピン。

V⁻ (露出パッド・ピン15/ピン8) : 負電源ピン。

OUT (ピン8/ピン9) : 出力ピン。

+IN (ピン1/ピン1) : 非反転入力ピン。270V ~ -270Vの入力電圧を受け取ります。

+REFA (ピン3/ピン3) : リファレンス・ピンA。入力同相電圧範囲および出力ノイズ、出力オフセットを設定します。

+REFB (ピン4/ピン5) : リファレンス・ピンB。入力同相電圧範囲および出力ノイズ、出力オフセットを設定します。

+REFC (ピン5/ピン6) : リファレンス・ピンC。入力同相電圧範囲および出力ノイズ、出力オフセットを設定します。

-IN (ピン14/ピン16) : 反転入力ピン。270V ~ -270Vの入力電圧を受け取ります。

-REFA (ピン12/ピン14) : リファレンス・ピンA。入力同相電圧範囲および出力ノイズ、出力オフセットを設定します。

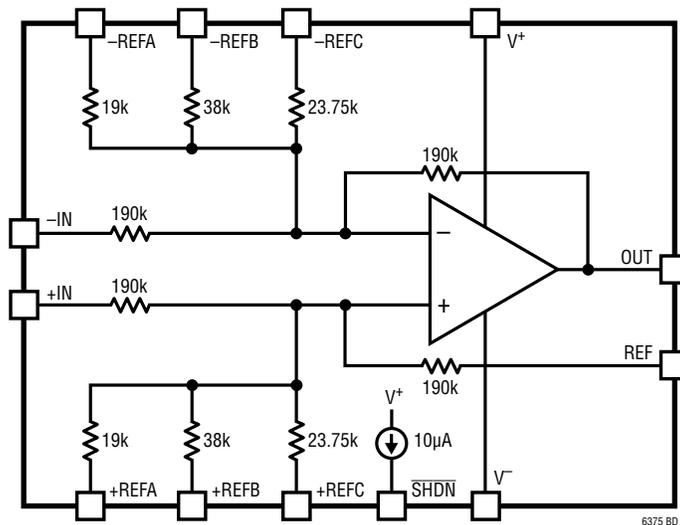
-REFB (ピン11/ピン12) : リファレンス・ピンB。入力同相電圧範囲および出力ノイズ、出力オフセットを設定します。

-REFC (ピン10/ピン11) : リファレンス・ピンC。入力同相電圧範囲および出力ノイズ、出力オフセットを設定します。

REF (ピン6/ピン7) : リファレンス入力。入力間の電圧差がゼロのときの出力レベルを設定します。

SHDN (ピン7) DFNのみ : シャットダウン・ピン。このピンがV⁺に接続されるか、フロート状態のままのとき、アンプはアクティブです。このピンをV⁺から2.5V下より低い電圧にすると、アンプは低消費電力状態になります。

ブロック図



アプリケーション情報

伝達関数

LT6375は、伝達関数を備えた単位利得差電圧アンプです。

$$V_{OUT} = (V_{+IN} - V_{-IN}) + V_{REF}$$

差動入力電圧 ($V_{DIFF} = V_{+IN} - V_{-IN}$) がゼロのときは、REFピンの電圧により出力電圧が設定されます。このリファレンスを使用して、シグナル・チェーンの次の段に必要な入力レベルに出力電圧をシフトさせます。

選択可能な抵抗分割比の利点

LT6375は、同相電圧範囲の高い既存の差電圧アンプに比べ、パッケージが小型で利得精度とノイズ性能に優れています。また、入力同相電圧範囲に適した抵抗分割比 (DIV) を選択することにより、LT6375はシステム性能を最大限に高めることができます。抵抗分割比 (DIV) を大きくすると、入力ピンの同相電圧範囲を高くすることができますが、同時に出力ノイズと出力オフセット/ドリフトが大きくなり、-3dB帯域幅が狭くなります。したがって、入力範囲と、デバイスのDC、AC、ドリフト性能との間にトレードオフが存在します。システムのSNR、精度、および速度を最大限に高めるには、アプリケーションに必要な入力同相電圧範囲を実現する最小の抵抗分割比を選択することを推奨します。

LT6375のリファレンス・ピンの設定を変えた場合のノイズ、オフセット/ドリフト、および-3dB帯域幅を表1に示します。

同相電圧範囲

LT6375は、高い入力電圧に耐えられる内部オペアンプと、オペアンプの入力の抵抗分割器によって、広い同相電圧範囲を実現しています。

入力同相電圧は、LT6375の内部抵抗ネットワークにより分圧されます。それによって生じるオペアンプの入力電圧により、オペアンプの動作領域が決まります。図1に示す構成では、190kの入力抵抗と、各入力とグランドの間の抵抗(約31.66k)により、オペアンプの両方の入力に抵抗分割器が形成されます。グランドへの抵抗は、並列に接続された38k (REFB抵抗) と190k (帰還/REF抵抗) によって形成されます。その結果、入力電圧は7分割されます。表1～表5に示すように、リファレンス・ピン (+REFA、-REFA、+REFB、-REFB、+REFC、-REFC) の各ピンの接続を変えると、LT6375の入力同相電圧の抵抗分割比 (DIV) と減衰が変化します。

アプリケーション情報

表 1. さまざまな抵抗分割比における LT6375 の性能

抵抗分割器のオプション				抵抗分割比 (DIV)	差動利得	1kHzでの出力ノイズ (nV/√Hz)	最大オフセット (μV)	最大オフセット・ドリフト (μV/°C)	-3dB 帯域幅 (kHz)
+REFAおよび -REFA	+REFBおよび -REFB	+REFCおよび -REFC	REF						
19k	38k	23.75k	190k						
開放	GND	開放	REF	7	1	250	450	12	575
開放	開放	GND	REF	10	1	307	600	16	530
GND	開放	開放	REF	12	1	346	720	19	485
開放	GND	GND	REF	15	1	386	900	22	445
GND	GND	開放	REF	17	1	445	1000	25	405
GND	開放	GND	REF	20	1	508	1200	30	375
GND	GND	GND	REF	25	1	599	1500	37	310

LT6375の内部オペアンプには次の2つの動作領域があります。a) 内部オペアンプの入力の同相電圧範囲 (V_{CMOP}) が $V^- \sim V^+ - 1.75V$ の場合、オペアンプは通常の領域で動作します。b) V_{CMOP} の範囲が $V^+ - 1.75V \sim V^- + 76V$ の場合、オペアンプは動作し続けますが、Over-The-Top 領域では性能が低下します(詳細については、このデータシートの「Over-The-Top 動作」のセクションを参照)。

デュアル電源で使用する場合にリファレンス・ピンの設定を変えたときの、LT6375の有効な入力同相電圧範囲を表2に示します。この表の電圧範囲を使用すると、内部オペアンプを通常(かつ最良)の領域で動作させることができます。このデータ

シートの「標準的性能特性」のセクションにある「同相電圧範囲と電源電圧」の図は、表2の内容を図示したものです。

内部オペアンプがOver-The-Top 領域で動作する場合の LT6375 の有効な入力同相電圧範囲を表3に示します。

リファレンス・ピンは(表2と表3のように) グランドに接続することも、任意のリファレンス電圧に接続することもできます。LT6375の規定の利得精度と CMRR 性能を実現するには、このリファレンスのインピーダンスを非常に小さくする必要があります。有効な入力同相電圧範囲は、選択したリファレンス・ピンの電圧に応じて変わります。アンプの安定性を確保するには、いずれかの正リファレンスといずれかの負リファレンスを必ず低インピーダンス電圧に接続してください。単電源での使用時、REF およびその他のリファレンス・ピンを電源電圧の midpoint に接続した場合の LT6375 の有効な入力同相電圧範囲を表4に示します。表5に示すように、REF ピンを電源電圧の midpoint に接続したまま他のリファレンス・ピンをグランドに接続した場合、正の入力電圧範囲は高くなりますが、負の入力電圧範囲はより制限されます。

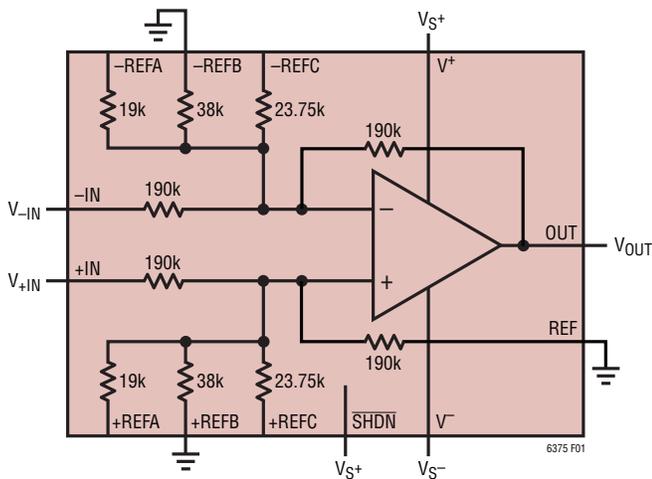


図 1. デュアル電源動作の基本接続 (抵抗分割比 = 7)

アプリケーション情報

表2. デュアル電源での同相電圧動作範囲(通常領域)

入力範囲 (REF = GND)									
+REFA および -REFA	+REFB および -REFB	+REFC および -REFC	DIV	V _S = ±2.5V		V _S = ±15V		V _S = ±25V	
				"H"	"L"	"H"	"L"	"H"	"L"
開放	GND	開放	7	5.25	-17.5	92.75	-105	162.75	-175
開放	開放	GND	10	7.5	-25	132.5	-150	232.5	-250
GND	開放	開放	12	9	-30	159	-180	270	-270
開放	GND	GND	15	11.25	-37.5	198.75	-225	270	-270
GND	GND	開放	17	12.75	-42.5	225.25	-255	270	-270
GND	開放	GND	20	15	-50	265	-270	270	-270
GND	GND	GND	25	18.75	-62.5	270	-270	270	-270

表3. デュアル電源での同相電圧動作範囲(Over-The-Top領域)

入力範囲 (REF = GND)									
+REFA および -REFA	+REFB および -REFB	+REFC および -REFC	DIV	V _S = ±2.5V		V _S = ±15V		V _S = ±25V	
				"H"	"L"	"H"	"L"	"H"	"L"
開放	GND	開放	7	270	-17.5	270	-105	270	-175
開放	開放	GND	10	270	-25	270	-150	270	-250
GND	開放	開放	12	270	-30	270	-180	270	-270
開放	GND	GND	15	270	-37.5	270	-225	270	-270
GND	GND	開放	17	270	-42.5	270	-255	270	-270
GND	開放	GND	20	270	-50	270	-270	270	-270
GND	GND	GND	25	270	-62.5	270	-270	270	-270

表4. 単電源での同相電圧動作範囲。リファレンスは電源電圧の midpoint (通常領域)

入力範囲 (REF = V _S /2)									
+REFA および -REFA	+REFB および -REFB	+REFC および -REFC	DIV	V _S = 5V		V _S = 30V		V _S = 50V	
				"H"	"L"	"H"	"L"	"H"	"L"
開放	V _S /2	開放	7	7.75	-15	107.75	-90	187.75	-150
開放	開放	V _S /2	10	10	-22.5	147.5	-135	257.5	-225
V _S /2	開放	開放	12	11.5	-27.5	174	-165	270	-270
開放	V _S /2	V _S /2	15	13.75	-35	213.75	-210	270	-270
V _S /2	V _S /2	開放	17	15.25	-40	240.25	-240	270	-270
V _S /2	開放	V _S /2	20	17.5	-47.5	270	-270	270	-270
V _S /2	V _S /2	V _S /2	25	21.25	-60	270	-270	270	-270

表5. 単電源での同相電圧動作範囲。リファレンスはGND (通常領域)

入力範囲 (REF = V _S /2)									
+REFA および -REFA	+REFB および -REFB	+REFC および -REFC	DIV	V _S = 5V		V _S = 30V		V _S = 50V	
				"H"	"L"	"H"	"L"	"H"	"L"
開放	GND	開放	7	20.25	-2.5	182.75	-15	270	-25
開放	開放	GND	10	30	-2.5	267.5	-15	270	-25
GND	開放	開放	12	36.5	-2.5	270	-15	270	-25
開放	GND	GND	15	46.25	-2.5	270	-15	270	-25
GND	GND	開放	17	52.75	-2.5	270	-15	270	-25
GND	開放	GND	20	62.5	-2.5	270	-15	270	-25
GND	GND	GND	25	78.75	-2.5	270	-15	270	-25

LT6375は、入力ピンの同相電圧が上の表で規定された範囲を下回ると正常に動作しませんが、内部オペアンプの入力の同相電圧(V_{CMOP})の最低値がV⁻-25V ~ V⁻の範囲にある限り、デバイスは損傷を受けません。また、どのような状況でも、LT6375の入力ピンの電圧が270Vを超えず、-270Vを下回らないようにする必要があります。

シャットダウン

DFN14パッケージのLT6375にはシャットダウン・ピン($\overline{\text{SHDN}}$)があります。このピンは、通常動作ではV⁺に接続するか、またはフロート状態にすることができます。このピンをV⁺より2.5V低い電圧に接続すると、デバイスは低消費電力状態になります。電源電流は25μA未満に減少し、オペアンプの出力は高インピーダンスになります。

電源電圧

LT6375の正電源ピンは、小容量コンデンサ(標準0.1μF)を電源ピンのできるだけ近くに配置してバイパスします。重い負荷を駆動するときには、4.7μFの電解コンデンサを追加する必要があります。両電源を使用するときは、V⁻電源ピンでも同様です。

アプリケーション情報

正確な電流測定

LT6375は、広い同相電圧範囲のハイサイド、ローサイド、双方向の電流検出に使用することができます。R_{SENSE}の両端の電圧を測定して電流を検出するLT6375を図2に示します。検出抵抗を追加すると、CMRR誤差と利得誤差が生じます。R_{SENSE}が2Ωより大きいと、ソース抵抗の不整合によりCMRRが低下します。R_{SENSE}と値の等しい抵抗(R_C)を+IN端子と直列に追加すれば、この不整合はなくなります。

10Ωより大きいR_{SENSE}を使用すると、利得誤差がLT6375の仕様である0.006%を上回ります。この原因となるのは、LT6375の負荷効果です。

$$V_{OUT} = I_{LOAD} \cdot R_{SENSE} \cdot 190k / (190k + R_{SENSE})$$

R_{SENSE}とR_Cをわずかに大きくしてR_{SENSE'}にすると、利得誤差は減少します。

$$R_{SENSE}' = R_{SENSE} \cdot 190k / (190k - R_{SENSE})$$

ノイズとフィルタリング

LT6375のノイズ性能は、内部の減衰設定を適切に選択し、アンプの出力にフィルタを追加することにより、最適化できます(図3)。LT6375の全帯域幅を必要としないアプリケーションでは、出力フィルタを追加するとシステム・ノイズが低下します。内部抵抗分割器の比と出力フィルタの帯域幅を変えたときの出力ノイズを表6に示します。

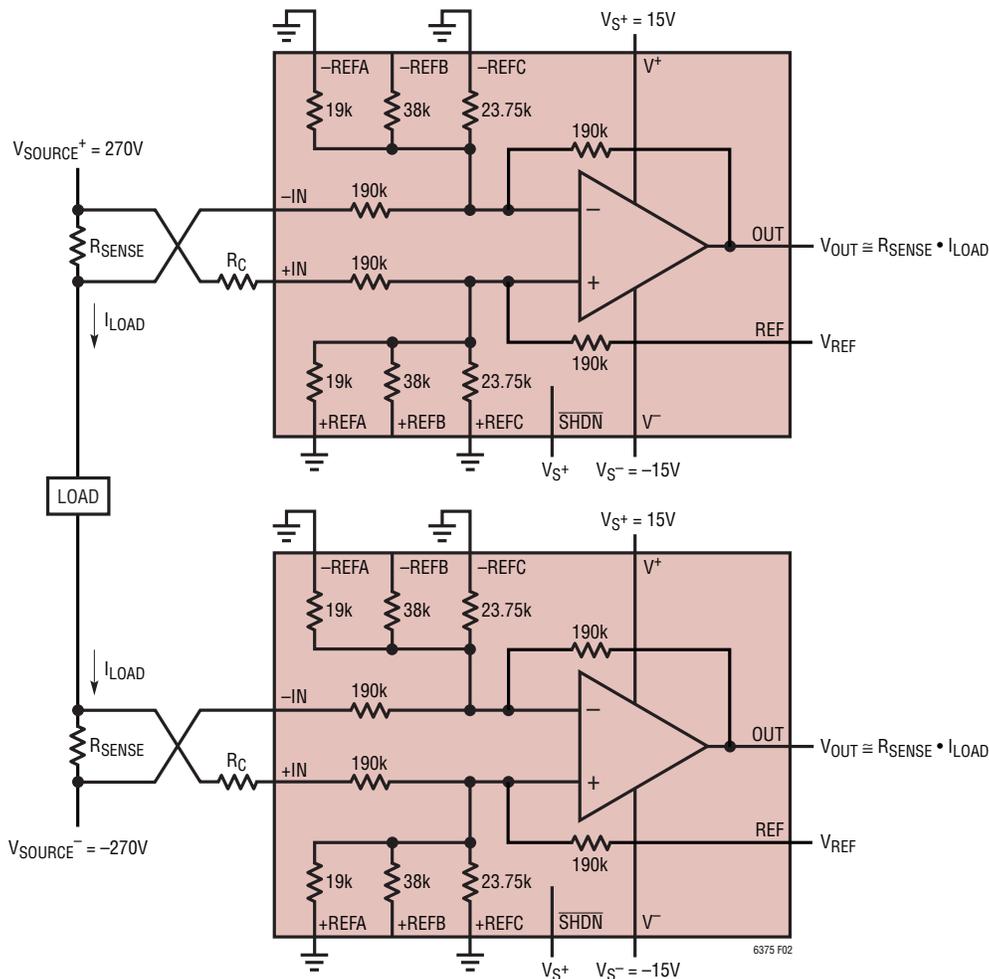


図2. 広い電圧範囲での電流検出

アプリケーション情報

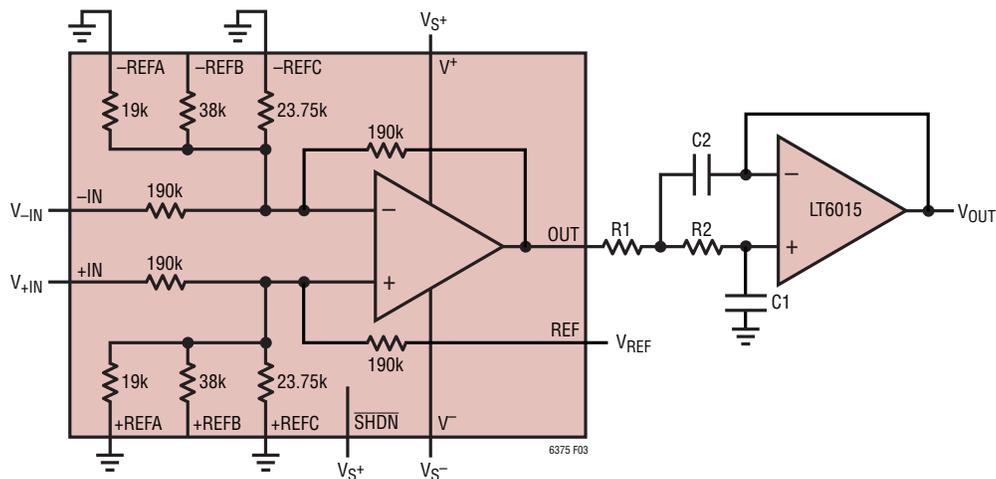


図3. 2ポール・バターワース・フィルタを使用した出力のフィルタリング

表6. 異なる内部抵抗分割器の比に対する2ポール・バターワース・フィルタの出力ノイズ (V_{p-p})

コーナー周波数	7	10	12	15	17	20	25
フィルタなし	1705μV	1831μV	1901μV	2008μV	2073μV	2177μV	2330μV
100kHz	537μV	662μV	740μV	853μV	925μV	1030μV	1197μV
10kHz	169μV	210μV	236μV	274μV	298μV	334μV	393μV
1kHz	54μV	67μV	75μV	87μV	95μV	107μV	126μV
100Hz	18μV	22μV	25μV	29μV	32μV	36μV	43μV

表7. 異なる帯域幅の2ポール・バターワース・フィルタの部品の値

コーナー周波数	R1	R2	C1	C2
100kHz	11kΩ	11.3kΩ	100pF	200pF
10kHz	11kΩ	11.3kΩ	1nF	2nF
1kHz	11kΩ	11.3kΩ	10nF	20nF
100Hz	11kΩ	11.3kΩ	0.1μF	0.2μF

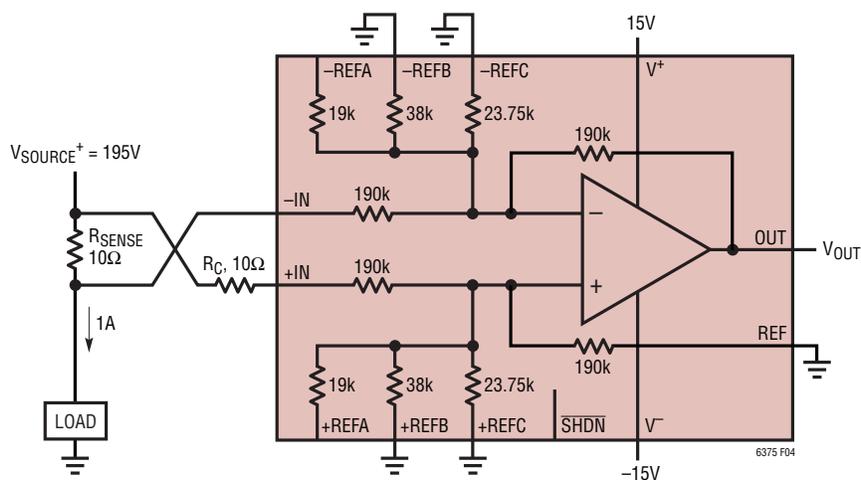


図4. 電流測定アプリケーション

アプリケーション情報

誤差バジレットの分析

電流測定アプリケーションに使用したLT6375を図4に示します。このアプリケーションの誤差バジレットを表8に示します。抵抗分割比を15に設定して、195Vの入力同相電圧をオペアンプの入力で13Vにまで分圧しています。1Aの電流と10Ωの検出抵抗により、10Vのフルスケール出力電圧が生成されます。25°C～85°Cの温度範囲におけるフルスケール電圧のppm(parts per million)単位で表した誤差要因を表8に示します。

さまざまな誤差要因が、アプリケーションで達成可能な最大精度に影響を与えます。利得誤差、オフセット電圧、および同相除去誤差が合わさって初期誤差が生じます。また、利得誤差とオフセット電圧は、温度範囲全体にわたってドリフトします。LT6375の優れた利得精度、低オフセット電圧、高CMRR、低オフセット電圧ドリフト、および低利得誤差ドリフトが合わさって、きわめて正確な測定が可能となります。

Over-The-Top 動作

LT6375の内部オペアンプの入力同相電圧(V_{CMOP})がV⁺電源電圧の近くか、それより上にバイアスされると、オペアンプはOver-The-Top領域で動作します。オペアンプは(正電源電圧V⁺に関係なく)V⁻より76V高い入力同相電圧まで動作し続けますが、その性能は低下します。オペアンプの入力バイアス電流は±2nA未満から14μAへと変化します。オペアンプの入力オフセット電流は±50nAに増加し、それにより出力オフセット電圧に±9.5mVが加わります。

さらに、Over-The-Top領域で動作するとき、差動入力インピーダンスは通常動作時の1MΩからOver-The-Top動作時の約3.7kΩに低下します。この抵抗は、内部オペアンプの加算ノード間に現れて、ノイズとオフセットを増加させ、速度を低下させます。ノイズとオフセットは、抵抗分割比の設定に応じて66%～83%増加します。帯域幅は40%～45%狭くなります。Over-The-Top動作の詳細については、LT6015のデータシートをご覧ください。

出力

LT6375の出力は、通常、無負荷状態で各レールの5mV以内まで振幅可能で、約25mAをソースおよびシンクすることができます。LT6375は、どのような出力負荷状態でも1nF以上の容量を駆動するように内部補償されています。大きな容量性負荷の場合、出力とグラウンドの間に0.22μFのコンデンサを150Ωの抵抗と直列に接続すると、1nFより大きな容量性負荷を駆動するアンプを補償することができます。さらに、抵抗分割比が大きくなるにつれて、LT6375の利得と位相マージンは大きくなります。

歪み

LT6375は、内部オペアンプが電源レール内で動作しているときの優れた歪み性能を特長としています。LT6375の動作中、入力同相電圧が通常動作からOver-The-Top動作へと移行すると、オペアンプに2種類の入力段の間を遷移する必要が生じるので、LT6375の直線性が著しく低下します。

表 8. 誤差バジレットの分析

誤差要因	LT6375	競合製品 1	競合製品 2	フルスケール誤差 (ppm)		
				LT6375	競合製品 1	競合製品 2
精度、TA = 25°C						
初期利得誤差	0.006% FS	0.02% FS	0.03% FS	60	200	300
オフセット電圧	900μV	1100μV	500μV	90	110	50
同相電圧	195V/89dB = 6920μV	195V/90dB = 6166μV	195V/86dB = 9770μV	692	617	977
全精度誤差				842	927	1327
温度ドリフト						
利得	1ppm/°C×60°C	10ppm/°C×60°C	10ppm/°C×60°C	60	600	600
オフセット電圧	22μV/°C×60°C	15μV/°C×60°C	10μV/°C×60°C	132	90	60
全ドリフト誤差				192	690	660
全誤差				1034	1617	1987

アプリケーション情報

電力損失に関する検討事項

LT6375は、非常に高い入力電圧に耐えて重い負荷を駆動するために、最大±25Vの電源で動作することができるので、ダイの接合部温度が150°Cを超えないようにする必要があります。LT6375はDF14 ($\theta_{JA} = 43^\circ\text{C/W}$, $\theta_{JC} = 4^\circ\text{C/W}$) およびMS16 ($\theta_{JA} = 130^\circ\text{C/W}$) のパッケージに収められています。

一般に、ダイの接合部温度(T_J)は周囲温度(T_A)およびデバイスの電力損失(P_D)から次のように概算することができます。

$$T_J = T_A + P_D \cdot \theta_{JA}$$

電力は、アンプの静止電流、抵抗性負荷を駆動する出力電流、およびLT6375の内部抵抗ネットワークを駆動する入力電流によって消費されます。

$$P_D = ((V_{S^+} - V_{S^-}) \cdot I_S) + P_{OD} + P_{RESD}$$

所定の電源電圧の場合、出力のワーストケースの電力損失 $P_{OD(MAX)}$ は、出力電圧が一方の電源電圧の半分のときに生じます。 $P_{OD(MAX)}$ は次式で求められます。

$$P_{OD(MAX)} = (V_S/2)^2/R_{LOAD}$$

内部抵抗で消費される電力(P_{RESD})は、入力電圧、抵抗分割比(DIV)、出力電圧、REFと他のリファレンス・ピンの電圧に依存します。LT6375の内部抵抗の各グループに対応した P_{RESD} の各成分を以下の式および図5に示します(LT6375を、デュアル電源構成で、REFおよび全てのリファレンス・ピンがグラウンドの状態で使用すると仮定)。

$$P_{RESDA} = (V_{+IN})^2 / (190k + 190k / (DIV - 1))$$

$$P_{RESDB} = (V_{-IN} - V_{+IN} / DIV)^2 / (190k)$$

$$P_{RESDC} = (V_{+IN} / DIV)^2 / (190k / (DIV - 2))$$

$$P_{RESDD} = (V_{+IN} / DIV - V_{OUT})^2 / (190k)$$

$$P_{RESD} = P_{RESDA} + P_{RESDB} + P_{RESDC} + P_{RESDD}$$

P_{RESD} 次のように整理されます。

$$P_{RESD} = 2(V_{+IN})^2 ((DIV - 1) / DIV - V_{OUT} / V_{+IN}) + V_{OUT}^2 / 190k$$

一般に、 P_{RESD} は入力電圧が高く、抵抗分割比(DIV)が大きく、出力電圧、REFおよびリファレンス・ピンの電圧が低いほど増加します。

例：PC基板に実装されたDFNパッケージのLT6375の熱抵抗は 43°C/W です。 $\pm 25\text{V}$ 電源で動作し、 $V_{+IN} = 270\text{V}$ および $DIV = 25$ で $2.5\text{k}\Omega$ の負荷を 12.5V まで駆動するとき、総電力損失は次式で求められます。

$$\begin{aligned} P_D &= (50 \cdot 0.6\text{mA}) + 12.5^2 / 2.5\text{k} + 270^2 / 197.92\text{k} \\ &\quad + (257.5 - 270/25)^2 / 190\text{k} \\ &\quad + (270/25)^2 / 8.26\text{k} + (270/25 \\ &\quad - 12.5)^2 / 190\text{k} = 0.795\text{W} \end{aligned}$$

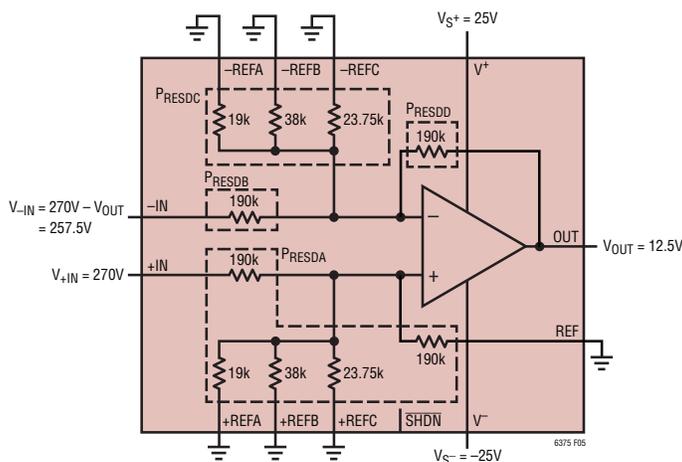


図5. 電力損失の例

アプリケーション情報

熱抵抗を $43^{\circ}\text{C}/\text{W}$ と仮定すると、ダイ温度は周囲温度を 34°C 上回ります。つまり、上の条件でLT6375が動作するときの最大周囲温度は次のようになります。

$$T_A = 150^{\circ}\text{C} - 34^{\circ}\text{C} = 116^{\circ}\text{C}$$

DFNパッケージには露出パッドがあり、これを使用してパッケージの θ_{JA} を小さくできることに留意してください。露出パッドに接続するPCB金属面を広くするほど、熱抵抗は小さくなります。

MSOPパッケージには露出パッドがないので、熱抵抗が大きくなります($\theta_{JA} = 130^{\circ}\text{C}/\text{W}$)。周囲温度が高いか、重い負荷を駆動する必要があるか、またはきわめて高い入力電圧を必要とするアプリケーションでは使用しないでください。

サーマル・シャットダウン

安全のため、LT6375はダイ温度が約 163°C まで上昇すると、シャットダウン・モードになります。このサーマル・シャットダウンには約 9°C のヒステリシスがあり、アンプを再度使用可能にするにはダイ温度を 9°C 下げる必要があります。

他の高精度DC利得での使用

LT6375内部の多数の抵抗を使って多種の接続を構成することができ、上述した単位差動利得オプション以外にも高精度の利得を得ることができます。電源範囲外で動作可能なのは+INピンおよび-INピンのみであることに注意してください。これらの代替構成のほとんどで、+INピンおよび-INピンに加えてREFxピンを駆動するので、これらの入力信号を電源電圧より低く抑える必要があります。表9に示す完全差動利得を使用できますが、REFオフセット信号により出力をシフトさせることができます。これらの構成により、基本的に電源デカップリング用部品以外の外付け部品なしで、LT6375を汎用の高精度利得ブロックとして使用できます。ほとんどの場合、必要なのは1つの正電源だけです。表9では、接続を、NC(接続なし)、INPUT(+信号から+ピン、-信号から-ピンに駆動される両方の入力を指す)、CROSS(+信号から-ピン、-信号から+ピンに交差結合される入力を指す)、OUT(-ピンに帰還させる出力を指す)、またはREF(REFピンの+ピンへの接続を指

す)のいずれかとして識別しています。同じ構成で、+信号源用の全てのピンを接地すると、反転利得が得られます。表には、内部の利得セクションの増幅率(構成の誤差バジレットの概算に役立つ)の他、差動入力抵抗も記載されています。

表10に示すように、シングルエンドの非反転利得構成も使用でき、それらの多くは(オペアンプの入力バイアス電流のみを負荷とする)バッファとして動作します。REFピンを追加の変数として使用すると、一揃いの豊富なオプションが得られます。減衰オプションは2つあり、これらは+INピンのみを駆動するので、電源範囲外の信号を受け取ることができます。表10では、接続を、NC(接続なし)、INPUT(入力により駆動)、OUT(出力から帰還)、GROUND(接地)のいずれかとして識別しています。表10には、内部抵抗分割比(DIV)、ノイズ利得(再増幅)、および回路による入力負荷も記載されています。

高精度AC利得ブロックとしての用途

単電源で動作するAC結合アプリケーションでは、出力電圧を電源電圧の midpoint に設定するとダイナミック・レンジを最大限に広げるのに役立ちます。LT6375は、特定のピンを V^+ および V^- 電位に接続し、その信号経路をAC結合することにより、バイアス用の部品を追加しなくてもこれに容易に対応します。表11には、利用可能な反転利得と、さらに入力に現れる負荷抵抗も示します。表11では、接続を、NC(接続なし)、AC IN(入力にAC結合)、OUT(出力から帰還)、 V^+ への接続、 V^- への接続、AC GND(AC接地)のいずれかとして識別しています。AC接地を必要とする全てのピンは、1つのバイパス・コンデンサを共有することができます。同様に、ソース信号で駆動される全てのピンは、カップリング・コンデンサも共有することができます。出力もカップリング・コンデンサを使って負荷回路に接続して、電源電圧の midpoint のDC電圧をブロックします。

入力減衰と再増幅を組み合わせることにより、LT6375は単電源、非反転のAC利得にも使用できます。減衰と再増幅の選択肢が多数あるため、0.167~23の範囲の利得を全体で数百とおりに組み合わせることができます。オフセットを最小限に抑えるための内部ソース抵抗の整合に関する制約がないので、この組み合わせはDC構成の場合より豊富です。

アプリケーション情報

入力減衰器セクションは、表 12 に示すように、一部のピンを電源電圧の midpoint にバイアス点を定めるのに使用し、残りのピンによって入力信号の分割比の選択肢を与えます。信号経路に +IN ピンのみを使用する高減衰構成では、ピーク電圧が電源電圧範囲を大きく上回る波形を受け入れることができます。表 12 には、信号源に対して生じる AC 負荷抵抗も一覧表示されています。この場合も、AC グランド接続を必要とする全てのピンは、1つのバイパス・コンデンサを共有することができ、全ての AC 信号接続は 1つのカップリング・コンデンサを共有す

ることができます。+IN を V⁺ に接続する構成では電源電圧の 50% にバイアスしますが、その他の構成では電源の 38% にバイアスすることに注意してください。

単電源、AC 結合の非反転回路は、減衰後の増幅率を設定すると完成します。使用可能な再増幅率を表 13 に示します。この場合も、AC グランド接続を必要とする全てのピンは 1つのバイパス・コンデンサを共有することができ、出力にはその負荷対象へのカップリング・コンデンサも使用します。

表 9. 単位利得以外の高精度の差動利得構成

LT6375 の差動および反転の高精度 DC 利得

利得	±IN	±REFA	±REFB	±REFC	REF	DIFF RIN (k)	ノイズ利得
0.167	CROSS	INPUT	OUT/REF	CROSS	REF	20	4.2
0.333	NC	INPUT	OUT/REF	CROSS	REF	21	4.0
0.5	INPUT	INPUT	OUT/REF	CROSS	REF	20	4.2
1.5	OUT/REF	NC	CROSS	INPUT	REF	29	7.5
2	CROSS	NC	CROSS	INPUT	REF	27	15.0
2.5	OUT/REF	INPUT	CROSS	NC	REF	25	8.5
2.833	CROSS	INPUT	OUT/REF	INPUT	REF	20	4.2
3	NC	INPUT	OUT/REF	INPUT	REF	21	4.0
3.167	INPUT	INPUT	OUT/REF	INPUT	REF	20	4.2
3.5	OUT/REF	INPUT	INPUT	CROSS	REF	17	12.5
4	CROSS	NC	INPUT	NC	REF	63	7.0
5	NC	NC	INPUT	NC	REF	76	6.0
6	INPUT	NC	INPUT	NC	REF	63	7.0
7	CROSS	NC	NC	INPUT	REF	42	10.0
8	NC	NC	NC	INPUT	REF	48	9.0
9	INPUT	NC	NC	INPUT	REF	42	10.0
10	NC	INPUT	NC	NC	REF	38	11.0
11	INPUT	INPUT	NC	NC	REF	35	12.0
12	CROSS	NC	INPUT	INPUT	REF	27	15.0
13	NC	NC	INPUT	INPUT	REF	29	14.0
14	INPUT	NC	INPUT	INPUT	REF	27	15.0
15	NC	INPUT	INPUT	NC	REF	25	16.0
16	INPUT	INPUT	INPUT	NC	REF	24	17.0
17	CROSS	INPUT	NC	INPUT	REF	20	20.0
18	NC	INPUT	NC	INPUT	REF	21	19.0
19	INPUT	INPUT	NC	INPUT	REF	20	20.0
22	CROSS	INPUT	INPUT	INPUT	REF	16	25.0
23	NC	INPUT	INPUT	INPUT	REF	17	24.0
24	INPUT	INPUT	INPUT	INPUT	REF	16	25.0

アプリケーション情報

表 10. 高精度の非反転利得構成

LT6375の非反転の高精度DC利得

利得	特長	+IN	+REFA	+REFB	+REFC	REF	-IN	-REFA	-REFB	-REFC	ノイズ利得	DIV	RIN (k)
0.167	広い入力電圧範囲	INPUT	GROUND	GROUND	GROUND	GROUND	GROUND	GROUND	OUT	GROUND	4.167	25	198
0.333		INPUT	GROUND	GROUND	GROUND	INPUT	GROUND	GROUND	OUT	GROUND	4.167	12.5	103
0.5	広い入力電圧範囲	INPUT	NC	NC	GROUND	GROUND	OUT	NC	NC	GROUND	5	10	302
0.833		NC	GROUND	INPUT	GROUND	GROUND	NC	GROUND	OUT	GROUND	4	4.8	48
1		INPUT	NC	NC	GROUND	INPUT	OUT	NC	NC	GROUND	5	5	170
1.167		INPUT	GROUND	INPUT	GROUND	INPUT	GROUND	GROUND	OUT	GROUND	4.167	3.571	38
1.333		GROUND	GROUND	GROUND	INPUT	NC	NC	GROUND	OUT	GROUND	4	3	36
1.5		NC	GROUND	GROUND	INPUT	INPUT	NC	GROUND	OUT	GROUND	4	2.667	34
1.667		NC	INPUT	GROUND	GROUND	GROUND	NC	GROUND	OUT	GROUND	4	2.400	33
1.833		INPUT	INPUT	GROUND	GROUND	NC	NC	GROUND	OUT	GROUND	4	2.182	32
2		INPUT	NC	GROUND	NC	INPUT	GROUND	NC	GROUND	NC	7	3.500	37
2.167		GROUND	GROUND	INPUT	INPUT	NC	NC	GROUND	OUT	GROUND	4	1.846	32
2.333		INPUT	GROUND	INPUT	INPUT	NC	NC	GROUND	OUT	GROUND	4	1.714	33
2.5		NC	GROUND	INPUT	NC	NC	OUT	NC	GROUND	GROUND	7.5	3	57
2.667		INPUT	INPUT	INPUT	GROUND	NC	NC	GROUND	OUT	GROUND	4	1.500	36
2.833		INPUT	INPUT	INPUT	GROUND	INPUT	GROUND	GROUND	OUT	GROUND	4.167	1.471	35
3		INPUT	NC	INPUT	GROUND	GROUND	OUT	NC	GROUND	GROUND	7.5	2.500	53
3.167		INPUT	INPUT	GROUND	INPUT	NC	NC	GROUND	OUT	GROUND	4	1.263	48
3.333		INPUT	INPUT	GROUND	INPUT	INPUT	GROUND	GROUND	OUT	GROUND	4.167	1.250	47
3.5		INPUT	NC	INPUT	GROUND	INPUT	OUT	NC	GROUND	GROUND	7.5	2.143	51
3.833		GROUND	INPUT	INPUT	INPUT	GROUND	GROUND	GROUND	OUT	GROUND	4.167	1.087	103
4	バッファ	INPUT	INPUT	INPUT	INPUT	NC	NC	GROUND	OUT	GROUND	4	1	Hi-Z
4.167	バッファ	INPUT	INPUT	INPUT	INPUT	INPUT	GROUND	GROUND	OUT	GROUND	4.167	1	Hi-Z
4.5		INPUT	NC	NC	INPUT	GROUND	OUT	NC	NC	GROUND	5	1.111	302
5	バッファ	NC	INPUT	NC	NC	NC	OUT	NC	NC	GROUND	5	1	Hi-Z
5.5		INPUT	INPUT	NC	NC	GROUND	OUT	GROUND	NC	NC	6	1.091	226
6	バッファ	INPUT	NC	INPUT	NC	NC	NC	NC	GROUND	NC	6	1	Hi-Z
6.5		GROUND	NC	INPUT	INPUT	GROUND	OUT	NC	GROUND	GROUND	7.5	1.154	110
7	バッファ	INPUT	NC	INPUT	NC	INPUT	GROUND	NC	GROUND	NC	7	1	Hi-Z
7.5	バッファ	NC	INPUT	INPUT	NC	NC	OUT	NC	GROUND	GROUND	7.5	1	Hi-Z
8		NC	NC	NC	INPUT	GROUND	NC	NC	NC	GROUND	9	1.125	321
8.5	バッファ	NC	NC	NC	INPUT	GROUND	OUT	GROUND	GROUND	NC	8.5	1	Hi-Z
9	バッファ	INPUT	NC	NC	INPUT	NC	NC	NC	NC	GROUND	9	1	Hi-Z
9.5		INPUT	INPUT	NC	INPUT	GROUND	OUT	GROUND	NC	GROUND	10	1.053	200
10	バッファ	NC	INPUT	NC	NC	NC	GROUND	NC	NC	GROUND	10	1	Hi-Z
11	バッファ	INPUT	INPUT	NC	NC	NC	NC	GROUND	NC	NC	11	1	Hi-Z
11.5		GROUND	INPUT	INPUT	INPUT	GROUND	OUT	GROUND	GROUND	GROUND	12.5	1.087	103

アプリケーション情報

表 10. 高精度の非反転利得構成

利得	特長	+IN	+REFA	+REFB	+REFC	REF	-IN	-REFA	-REFB	-REFC	ノイズ利得	DIV	RIN (k)
12	バッファ	INPUT	INPUT	NC	NC	INPUT	GROUND	GROUND	NC	NC	12	1	Hi-Z
12.5	バッファ	INPUT	INPUT	INPUT	INPUT	INPUT	OUT	GROUND	GROUND	GROUND	12.5	1	Hi-Z
13		NC	NC	INPUT	INPUT	GROUND	NC	NC	GROUND	GROUND	14	1.077	205
14	バッファ	INPUT	NC	INPUT	INPUT	NC	NC	NC	GROUND	GROUND	14	1	Hi-Z
15	バッファ	NC	INPUT	INPUT	NC	NC	GROUND	NC	GROUND	GROUND	15	1	Hi-Z
16	バッファ	INPUT	INPUT	INPUT	NC	NC	NC	GROUND	GROUND	NC	16	1	Hi-Z
17	バッファ	NC	NC	NC	INPUT	GROUND	GROUND	GROUND	GROUND	NC	17	1	Hi-Z
18		NC	INPUT	NC	INPUT	GROUND	NC	GROUND	NC	GROUND	19	1.056	201
19	バッファ	INPUT	INPUT	NC	INPUT	NC	NC	GROUND	NC	GROUND	19	1	Hi-Z
20	バッファ	INPUT	INPUT	NC	INPUT	INPUT	GROUND	GROUND	NC	GROUND	20	1	Hi-Z
23		NC	INPUT	INPUT	INPUT	GROUND	NC	GROUND	GROUND	GROUND	24	1.043	198
24	バッファ	INPUT	INPUT	INPUT	INPUT	NC	NC	GROUND	GROUND	GROUND	24	1	Hi-Z
25	バッファ	INPUT	INPUT	INPUT	INPUT	INPUT	GROUND	GROUND	GROUND	GROUND	25	1	Hi-Z

表 11. 単電源、AC 結合の反転利得構成

LT6375の単電源の反転AC利得

利得	-IN	-REFA	-REFB	-REFC	+IN	+REFA	+REFB	+REFC	REF	AC RIN (k)
-3	NC	AC IN	OUT	AC IN	V ⁺	AC GND	AC GND	AC GND	V ⁻	11
-3.167	AC IN	AC IN	OUT	AC IN	V ⁺	AC GND	AC GND	AC GND	V ⁻	10
-5	NC	NC	AC IN	NC	V ⁺	AC GND	AC GND	AC GND	V ⁻	38
-6	AC IN	NC	AC IN	NC	V ⁺	AC GND	AC GND	AC GND	V ⁻	32
-8	NC	NC	NC	AC IN	V ⁺	AC GND	AC GND	AC GND	V ⁻	24
-9	AC IN	NC	NC	AC IN	V ⁺	AC GND	AC GND	AC GND	V ⁻	21
-10	NC	AC IN	NC	NC	V ⁺	AC GND	AC GND	AC GND	V ⁻	19
-11	AC IN	AC IN	NC	NC	V ⁺	AC GND	AC GND	AC GND	V ⁻	17
-13	NC	NC	AC IN	AC IN	V ⁺	AC GND	AC GND	AC GND	V ⁻	15
-14	AC IN	NC	AC IN	AC IN	V ⁺	AC GND	AC GND	AC GND	V ⁻	14
-15	NC	AC IN	AC IN	NC	V ⁺	AC GND	AC GND	AC GND	V ⁻	13
-16	AC IN	AC IN	AC IN	NC	V ⁺	AC GND	AC GND	AC GND	V ⁻	12
-18	NC	AC IN	NC	AC IN	V ⁺	AC GND	AC GND	AC GND	V ⁻	11
-19	AC IN	AC IN	NC	AC IN	V ⁺	AC GND	AC GND	AC GND	V ⁻	10
-23	NC	AC IN	AC IN	AC IN	V ⁺	AC GND	AC GND	AC GND	V ⁻	8
-24	AC IN	AC IN	AC IN	AC IN	V ⁺	AC GND	AC GND	AC GND	V ⁻	8

アプリケーション情報

表 12. 単電源、AC 結合の入力減衰構成

LT6375の単電源のAC減衰器構成

DIV	+IN	+REFA	+REFB	+REFC	REF	AC RIN (k)
1.087	V ⁺	AC IN	AC IN	AC IN	V ⁻	103
1.111	V ⁺	AC IN	NC	AC IN	V ⁻	106
1.133	V ⁺	AC IN	AC IN	NC	V ⁻	108
1.154	V ⁺	NC	AC IN	AC IN	V ⁻	110
1.2	V ⁺	AC IN	NC	NC	V ⁻	114
1.25	V ⁺	NC	NC	AC IN	V ⁻	119
1.389	V ⁺	AC IN	AC GND	AC IN	V ⁻	38
1.4	V ⁺	NC	AC IN	NC	V ⁻	133
1.7	V ⁺	AC IN	AC GND	NC	V ⁻	46
1.875	V ⁺	NC	AC GND	AC IN	V ⁻	51
1.923	V ⁺	AC GND	AC IN	AC IN	V ⁻	30
2.083	AC IN	AC IN	V ⁺	V ⁻	AC IN	30
2.182	AC IN	AC IN	V ⁺	V ⁻	NC	32
2.273	AC IN	AC IN	V ⁺	V ⁻	AC GND	31
2.3	NC	AC IN	V ⁺	V ⁻	NC	34
2.4	NC	AC IN	V ⁺	V ⁻	AC GND	33
2.5	V ⁺	AC IN	AC GND	AC GND	V ⁻	32
3.125	V ⁺	AC GND	AC GND	AC IN	V ⁻	35
3.4	V ⁺	AC GND	AC IN	NC	V ⁻	54
5	V ⁺	AC GND	AC IN	AC GND	V ⁻	47
7.5	AC IN	NC	V ⁺	V ⁻	AC IN	110
12	AC IN	AC GND	V ⁺	V ⁻	AC IN	103
14	AC IN	NC	V ⁺	V ⁻	NC	205
15	AC IN	NC	V ⁺	V ⁻	AC GND	204
24	AC IN	AC GND	V ⁺	V ⁻	NC	198
25	AC IN	AC GND	V ⁺	V ⁻	AC GND	198

アプリケーション情報

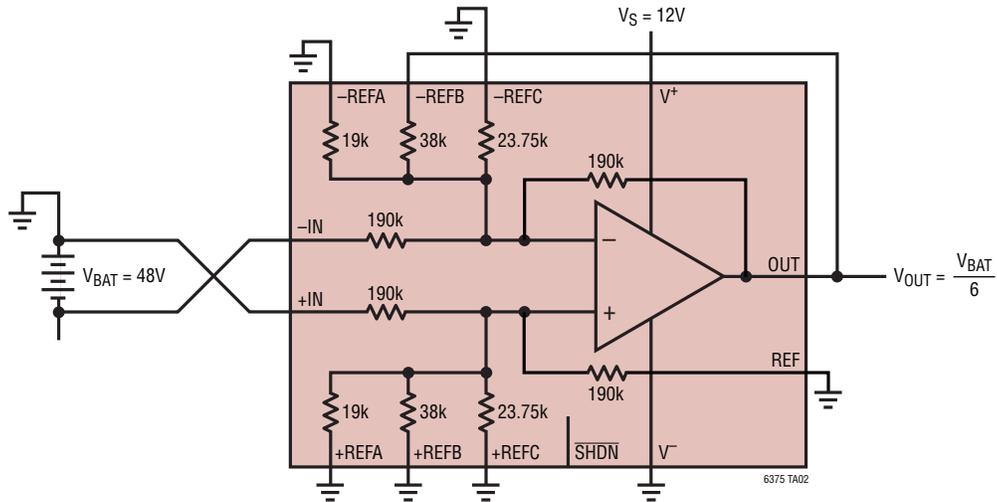
表 13. 単電源、AC 結合の再増幅構成

LT6375の非反転のAC再増幅

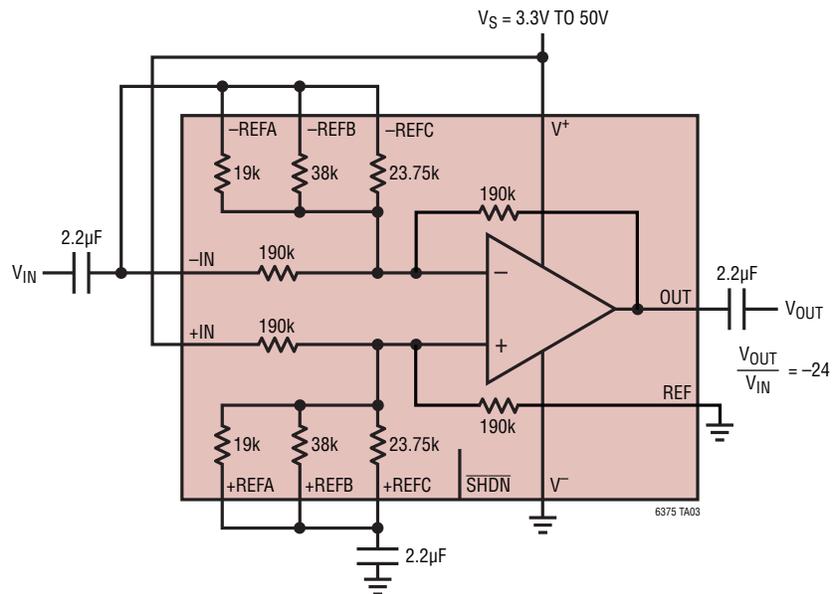
利得	-IN	-REFA	-REFB	-REFC
4	NC	AC GND	OUT	AC GND
4.167	AC GND	AC GND	OUT	AC GND
5	OUT	NC	NC	AC GND
6	NC	NC	AC GND	NC
7	AC GND	NC	AC GND	NC
7.5	OUT	NC	AC GND	AC GND
8.5	OUT	AC GND	AC GND	NC
9	NC	NC	NC	AC GND
10	AC GND	NC	NC	AC GND
11	NC	AC GND	NC	NC
12	AC GND	AC GND	NC	NC
12.5	OUT	AC GND	AC GND	AC GND
14	NC	NC	AC GND	AC GND
15	AC GND	NC	AC GND	AC GND
16	NC	AC GND	AC GND	NC
17	AC GND	AC GND	AC GND	NC
19	NC	AC GND	NC	AC GND
20	AC GND	AC GND	NC	AC GND
24	NC	AC GND	AC GND	AC GND
25	AC GND	AC GND	AC GND	AC GND

標準的応用例

テレコム電源モニタ

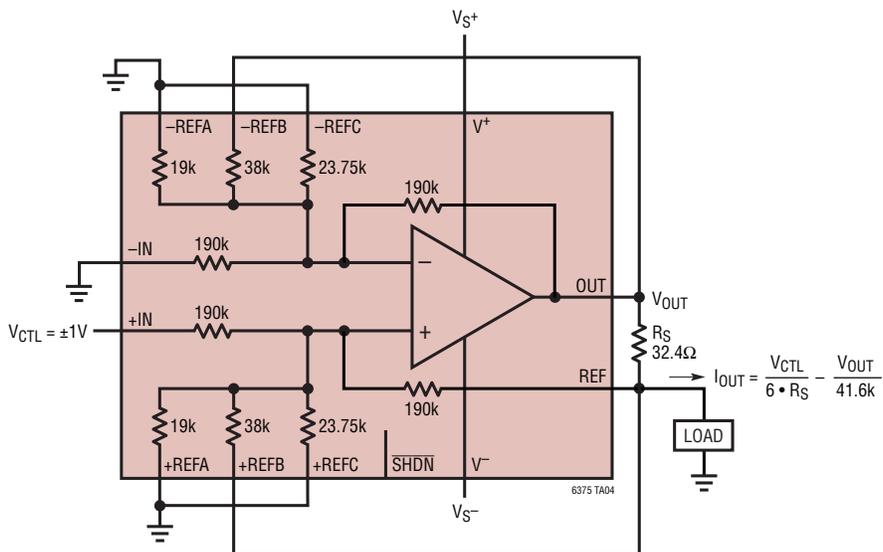


27dBのオーディオ利得段

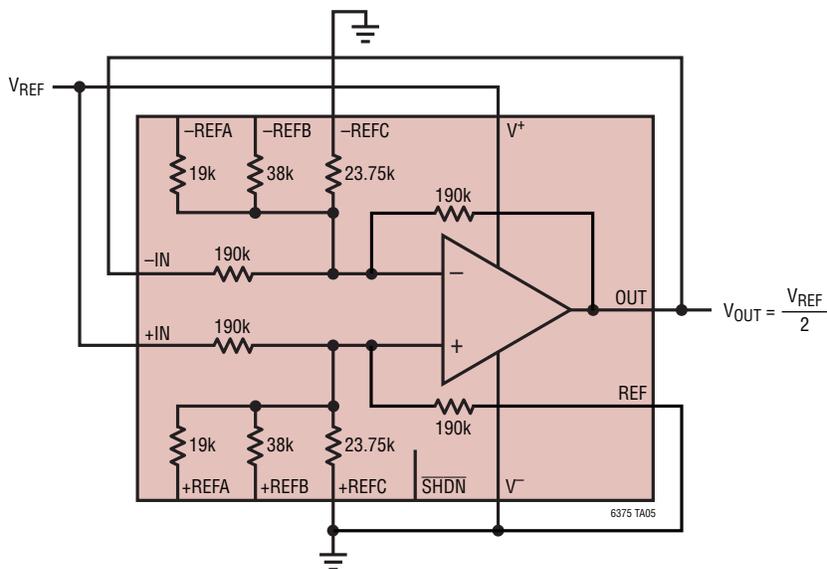


標準的応用例

±5mAのハウランド電流源



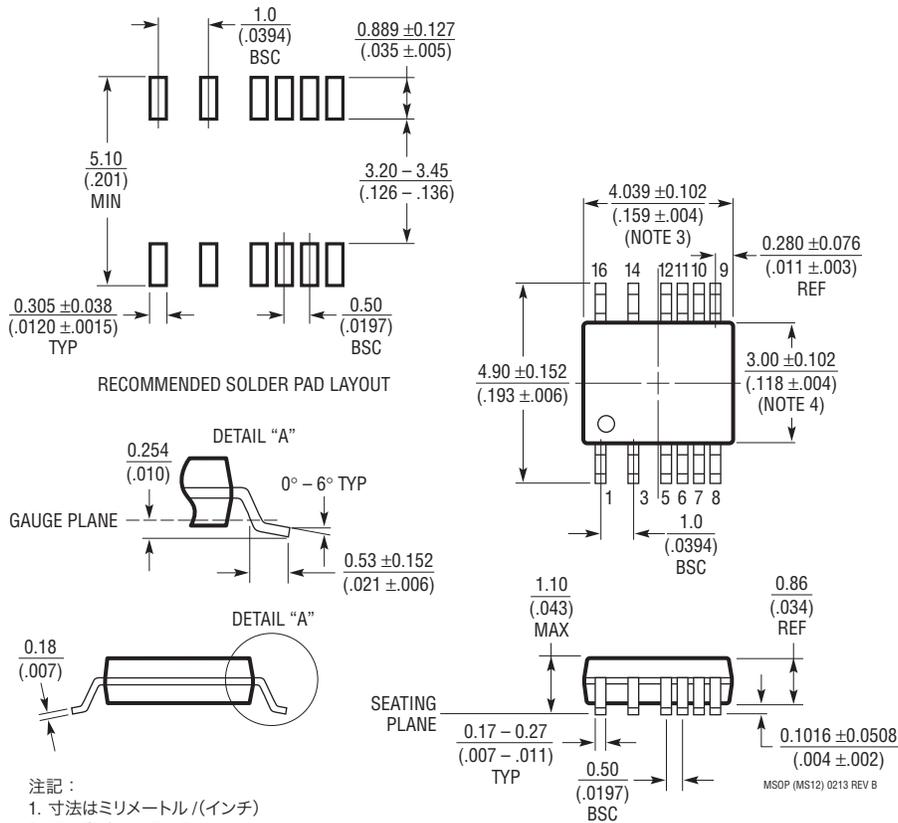
高精度リファレンス分周器/バッファ



パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> を参照してください。

MS Package
16 (12)-Lead Plastic MSOP with 4 Pins Removed
 (Reference LTC DWG # 05-08-1847 Rev B)

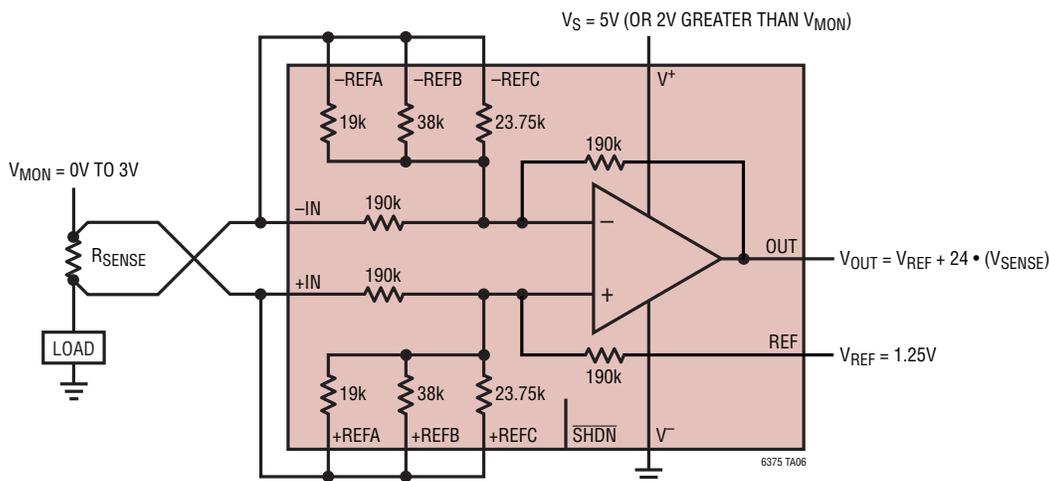


注記:

1. 寸法はミリメートル/ (インチ)
2. 図は実寸とは異なる
3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない
モールドのバリ、突出部、またはゲートのバリは、各サイドで 0.152mm (0.006") を超えないこと
4. 寸法には、リード間のバリまたは突出部を含まない
リード間のバリまたは突出部は、各サイドで 0.152mm (0.006") を超えないこと
5. リードの平坦度 (整形後のリードの底面) は最大 0.102mm (0.004") であること

標準的応用例

双方向のフルレンジ電流モニタ



NOTE: OPERATES OVER FULL RANGE OF LOAD VOLTAGE

関連製品

製品番号	説明	注釈
LT1990	入力範囲が±250Vの差電圧アンプ	動作範囲: 2.7V ~ 36V、CMRR > 70dB、入力電圧 = ±250V
LT1991	高精度、100μA、利得選択可能アンプ	動作範囲: 2.7V ~ 36V、オフセット電圧: 50μV、CMRR > 75dB、入力電圧 = ±60V
LT1996	高精度、100μA、利得選択可能アンプ	マイクロパワー、ピンで選択可能な利得 = 最大118
LT1999	高電圧の双方向電流検出アンプ	-5V ~ 80V、750μV、CMRR: 80dB (100kHz)、利得: 10V/V、20V/V、50V/V
LT6015/ LT6016/LT6017	シングル、デュアル、クワッドのOver-The-Top高精度オペアンプ	3.2MHz、0.8V/μs、V _{OS} : 50μV、V _S : 3V ~ 50V、I _S : 0.335mA、RR 入出力
LTC6090	140V オペアンプ	I _B : 50pA、V _{OS} : 1.6mV、V _S : 9.5V ~ 140V、I _S : 4.5mA、RR 出力
LT6108	リファレンス、コンパレータ、シャットダウン機能を備えたハイサイド電流検出アンプ	2.7V ~ 60V、125μV、抵抗による利得設定、しきい値誤差: ±1.25%
LT1787/ LT1787HV	高精度、双方向ハイサイド電流検出アンプ	動作範囲: 2.7V ~ 60V、オフセット電圧: 75μV、消費電流: 60μA
LTC6101/ LTC6101HV	高電圧、ハイサイド電流検出アンプ	動作範囲: 4V ~ 60V/5V ~ 100V、外部利得設定抵抗、SOT23
LTC6102/ LTC6102HV	ゼロドリフトのハイサイド電流検出アンプ	動作範囲: 4V ~ 60V/5V ~ 100V、オフセット電圧: ±10μV、1μsのステップ応答、MSOP8/DFN パッケージ
LTC6104	双方向ハイサイド電流検出アンプ	動作範囲: 4V ~ 60V、利得設定が可能、8ピンMSOPパッケージ