

特長

- 入力電圧範囲: 2.7V~10V
- 900mA昇圧コンバータ
- デュアル・フルブリッジ・ピエゾ・ドライバ
- 500kHz~2.25MHzの範囲で
スイッチング周波数をプログラム可能
- 最大2.5MHzまで同期可能
- ソフトスタート
- 各ピエゾ・ドライバと昇圧コンバータを個別にイネーブル
- 4mm×4mmの20ピンQFNパッケージ

アプリケーション

- ピエゾモータ・ドライブ

概要

LT[®]3572は、5V電源使用時、2個のピエゾモータを最大40Vでドライブ可能な、高集積デュアル・ピエゾモータ・ドライバです。それぞれのピエゾ・ドライバは、昇圧コンバータと共に、個別にオン/オフが可能です。

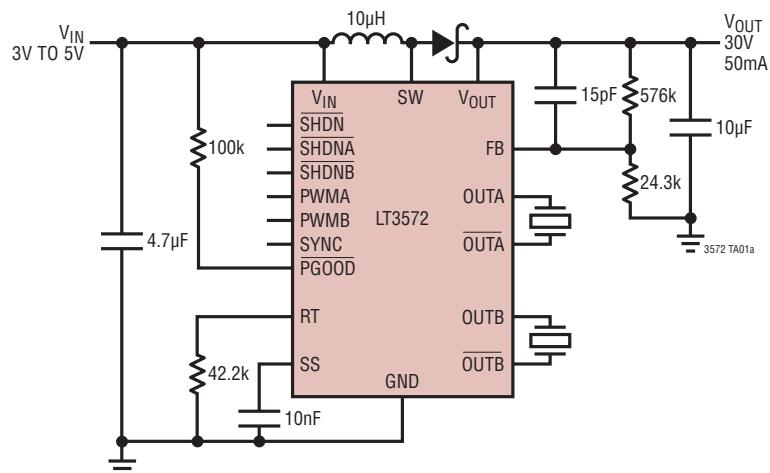
昇圧レギュレータは、起動時に突入電流を制限するソフトスタート機能を搭載しています。昇圧レギュレータのスイッチング周波数は外付け抵抗で設定可能です。また、この周波数は外部クロックに同期させることも可能です。PGOODピンは、昇圧コンバータの出力が安定化状態にあり、ピエゾ・ドライバがスイッチングを開始できることを知らせます。

LT3572は4mm×4mmの20ピンQFNパッケージで供給されます。

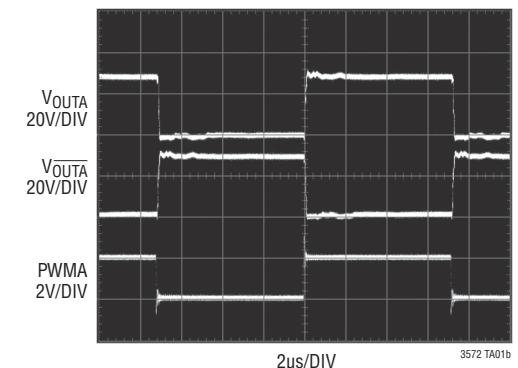
、LT、LTCおよびLTMはリニアテクノロジー社の登録商標です。
他の全ての商標はそれぞれの所有者に所有権があります。

標準的応用例

デュアル・ピエゾ・ドライバ



70kHzでピエゾモータをドライブしているときの応答

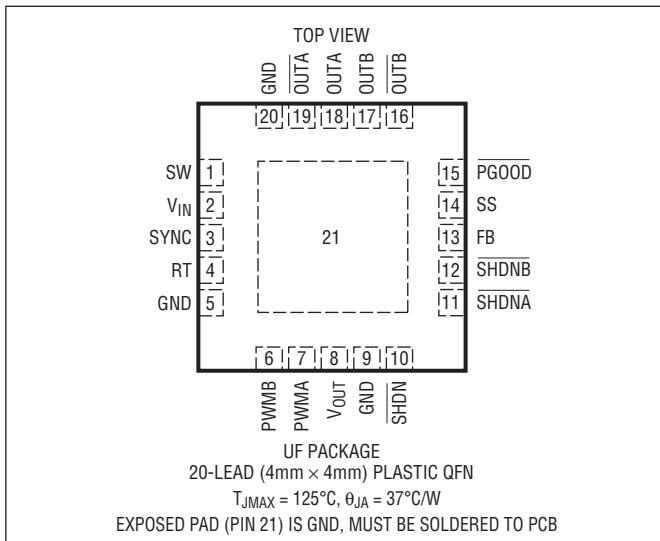


絶対最大定格

(Note 1)

| | |
|--|-------------|
| V _{OUT} 電圧 | 40V |
| OUTA、 $\overline{\text{OUTA}}$ 、OUTB、 $\overline{\text{OUTB}}$ の電圧 | 40V |
| SW電圧 | 42V |
| RT、SS、SYNC | 2V |
| FB | 3V |
| 他の全てのピン | 10V |
| 最大接合部温度 | 125°C |
| 動作温度範囲 (Note 2) | -40°C~85°C |
| 保存温度範囲 | -65°C~125°C |

ピン配置



発注情報

| 鉛フリー仕様 | テープアンドリール | 製品マーキング | パッケージ | 温度範囲 |
|---------------|-----------------|---------|---------------------------------|---------------|
| LT3572EUF#PBF | LT3572EUF#TRPBF | 3572 | 20-Lead (4mm x 4mm) Plastic DFN | -40°C to 85°C |

より広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。

鉛ベースの非標準仕上げの製品の詳細については、弊社へお問い合わせください。

鉛フリー製品のマーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreel/> をご覧ください。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外はT_A = 25°Cでの値。注記がない限り、V_{IN} = 5V、V_{SHDNA} = V_{SHDNB} = V_{SHDN} = 5V。

| PARAMETER | CONDITIONS | MIN | TYP | MAX | UNITS |
|-----------------------------------|--|-----|----------|---------|-------|
| Minimum Operating Voltage | | ● | 2.5 | 2.7 | V |
| V _{IN} Quiescent Current | V _{FB} = 1.3V | | 3.4 | 4 | mA |
| V _{IN} Shutdown Current | V _{SHDN} = V _{SHDNA} = V _{SHDNB} = 0V | | 0 | 1 | μA |
| SHDN Pin Threshold | | | 0.3 | 1.5 | V |
| SHDNA Pin Threshold | | | 0.3 | 1.5 | V |
| SHDNB Pin Threshold | | | 0.3 | 1.5 | V |
| SHDN Pin Bias Current | V _{SHDN} = 5V, V _{SHDNA} = 0V, V _{SHDNB} = 0V V _{SHDN} = 0V, V _{SHDNA} = 0V, V _{SHDNB} = 0V | | 8 0.1 | 15 1 | μA |
| SHDNA Pin Bias Current | V _{SHDN} = 0V, V _{SHDNA} = 5V, V _{SHDNB} = 0V V _{SHDN} = 0V, V _{SHDNA} = 0V, V _{SHDNB} = 0V | | 8 0.1 | 15 1 | μA |
| SHDNB Pin Bias Current | V _{SHDN} = 0V, V _{SHDNA} = 0V, V _{SHDNB} = 5V V _{SHDN} = 0V, V _{SHDNA} = 0V, V _{SHDNB} = 0V | | 8 0.1 | 15 1 | μA |

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 5\text{V}$ 、 $V_{SHD\bar{N}A} = V_{SHD\bar{N}B} = V_{SHDN} = 5\text{V}$ 。

| PARAMETER | CONDITIONS | | MIN | TYP | MAX | UNITS |
|--------------------------------|--|--------|------------|-------------|------------|------------|
| PWMA Pin Threshold | | | 0.3 | | 1.5 | V |
| PWMB Pin Threshold | | | 0.3 | | 1.5 | V |
| PGOOD Rising Threshold | (Note 3) | ● | 1.12 | 1.16 | 1.19 | V |
| PGOOD Falling Threshold | (Note 4) | ● | 1.01 | 1.04 | 1.065 | V |
| PGOOD Resistance | | ● | | 1 | 3 | kΩ |
| Switching Frequency | RT = 75.0kΩ RT = 13.0kΩ | ● ● | 425 1.9 | 500 2.25 | 575 2.6 | kHz MHz |
| Maximum Duty Cycle | RT = 75.0kΩ RT = 13.0kΩ | ● ● | 95 85 | | | % % |
| Synchronization Frequency | | | 575 | | 2500 | kHz |
| SYNC Pin Thresholds | (Note 5) | | 0.3 | | 1.5 | V |
| SS Current | | | | 4.5 | | μA |
| FB Pin Voltage | | ● | 1.195 | 1.225 | 1.255 | V |
| FB Pin Voltage Line Regulation | $V_{IN} = 2.5\text{V}$ to 10V | | | 0.01 | 0.05 | %/V |
| FB Pin Bias Current | $V_{FB} = 1.225\text{V}$ (Note 6) | | | 50 | 200 | nA |
| SW Current Limit | (Note 7) | | 0.9 | 1.3 | 1.7 | A |
| SW V_{CESAT} | $I_{SW} = 800\text{mA}$ | | | 310 | 450 | mV |
| SW Leakage Current | SW = 40V | | | 0.2 | 5 | μA |
| OUTx Rise Time | $C = 2.2\text{nF}$, $V_{OUT} = 30\text{V}$ (Note 8) | | | | 120 | ns |
| OUTx Fall Time | $C = 2.2\text{nF}$, $V_{OUT} = 30\text{V}$ (Note 8) | | | | 120 | ns |

Note 1:絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2:LT3572は0°C～125°Cの接合部温度で規定性能に適合することが保証されている。
-40°C～85°Cの動作接合部温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。

Note 3:PGOODを“L”に引き下げるFBピンの立上りスレッショルド電圧。

Note 4:PGOODを高インピーダンスにするFBピンの立下りスレッショルド電圧。

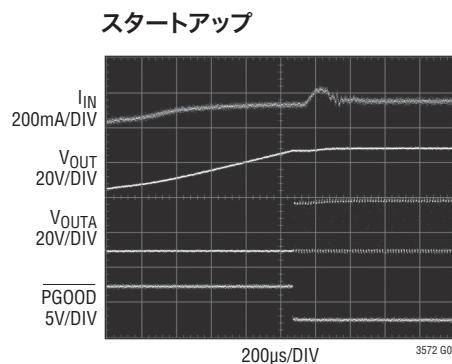
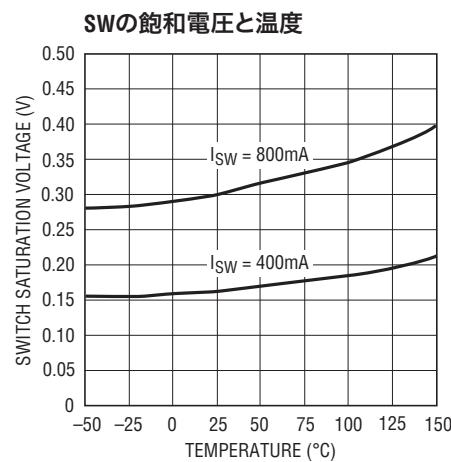
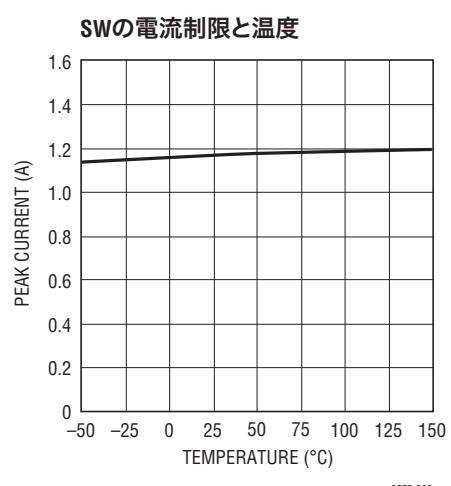
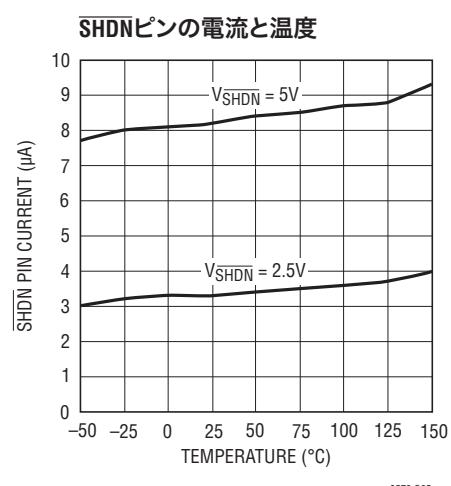
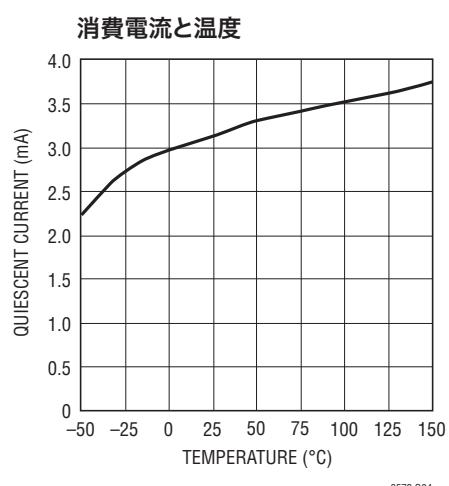
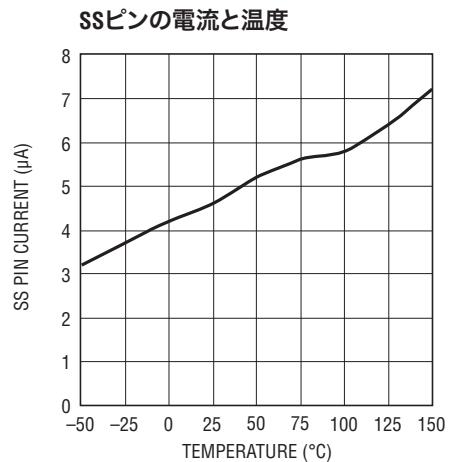
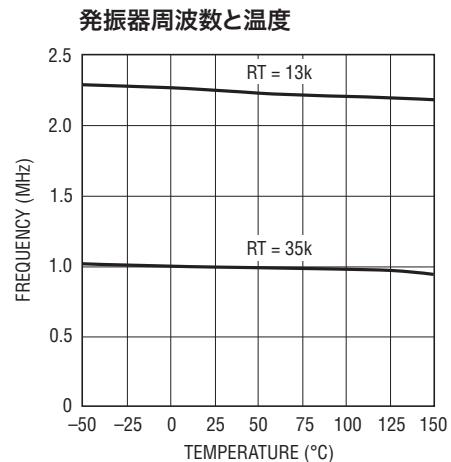
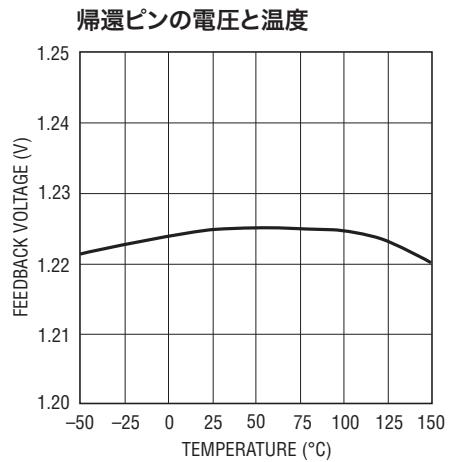
Note 5:最大パルス幅は100nsである。最大オフ・パルス幅は100nsである。

Note 6:電流はピンに流れ込む。

Note 7:電流制限は設計および静的テストとの相関によって保証されている。

Note 8:OUTxは、OUTA、OUTA、OUTB、OUTBを指す。

標準的性能特性



3572fa

ピン機能

SW(ピン1):スイッチ・ノード。このピンは内部のNPNパワースイッチのコレクタに接続されています。

V_{IN}(ピン2):入力電源ピン。このピンはコンデンサでローカルにバイパスする必要があります。

SYNC(ピン3):同期ピン。内部発振器を外部信号に同期させるのにこのピンを使います。同期範囲はRTピンによって設定される自走周波数の15%上から2.5MHzまでです。使わない場合、このピンはGNDに接続する必要があります。

RT(ピン4):周波数設定ピン。このピンからGNDに抵抗を接続して内部周波数を設定します。発振周波数範囲は500kHz～2.25MHzです。

GND(ピン5, 9, 20):グランド。

PWMB(ピン6):ドライバのロジック入力。この入力の“H”信号はOUTBを“H”に、 $\overline{\text{OUTB}}$ を“L”に設定します。

PWMA(ピン7):ドライバのロジック入力。この入力の“H”信号はOUTAを“H”に、 $\overline{\text{OUTA}}$ を“L”に設定します。

V_{OUT}(ピン8):スイッチング・レギュレータの出力およびドライバの入力電源。

SHDN(ピン10):シャットダウン・ピン。スイッチャをイネーブルするには1.5V以上の電圧に接続します。スイッチャをディスエーブルするには“L”に引き下げます。

SHDNA(ピン11):シャットダウン・ピン。OUTAと $\overline{\text{OUTA}}$ をイネーブルするには1.5V以上の電圧に接続します。OUTAと $\overline{\text{OUTA}}$ を高インピーダンス状態にするには“L”に引き下げます。

SHDNB(ピン12):シャットダウン・ピン。OUTBと $\overline{\text{OUTB}}$ をイネーブルするには1.5V以上の電圧に接続します。OUTBと $\overline{\text{OUTB}}$ を高インピーダンス状態にするには“L”に引き下げます。

FB(ピン13):帰還ピン。LT3572はこのピンを1.225Vに安定化します。帰還抵抗をこのピンに接続してスイッチング・レギュレータの出力電圧を設定します。

SS(ピン14):ソフトスタート・ピン。ソフトスタート・コンデンサをここに接続します。ソフトスタート・ピンのコンデンサはデバイスの電流制限を0Aから1.3Aにゆっくりランプさせます。

PGOOD(ピン15):このピンはオープン・ドレイン出力で、FBピンがそのレギュレーション値の95%以内のとき“L”になります。

$\overline{\text{OUTB}}$ (ピン16):出力ドライバ。このノードはV_{OUT}とGNDの間で切り替わり、OUTBを反転したものです。

OUTB(ピン17):出力ドライバ。このピンはV_{OUT}とGNDの間で切り替わります。

OUTA(ピン18):出力ドライバ。このピンはV_{OUT}とGNDの間で切り替わります。

$\overline{\text{OUTA}}$ (ピン19):出力ドライバ。このノードはV_{OUT}とGNDの間で切り替わり、OUTAを反転したものです。

露出パッド(ピン21):グランド。パッケージの露出パッドにより、グランドへの電気的接触とプリント回路基板への十分な熱的接触の両方が与えられます。最適動作のため、露出パッドを回路基板に半田付けする必要があります。

ブロック図

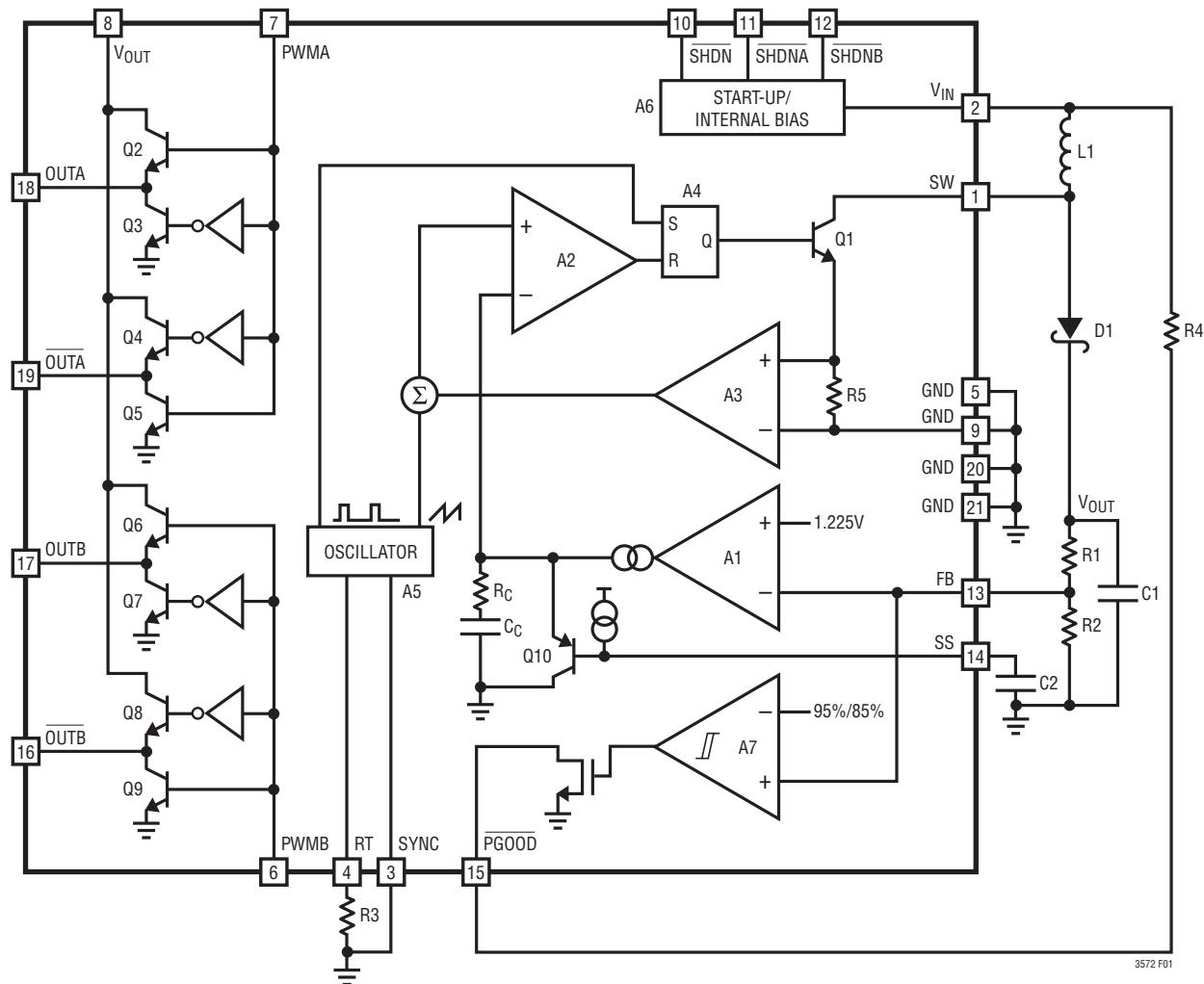


図1. ブロック図

動作

スイッチング・レギュレータ

LT3572は固定周波数の電流モード制御方式を使って、出力ドライバのために優れたライン・レギュレーションと負荷レギュレーションを実現します。図1のブロック図を参照すると動作をよく理解できます。発振器からのパルスがRSフリップ・フロップ(A4)をセットし、内部NPNバイポーラ・パワー・スイッチ(Q1)をオンします。Q1と外部インダクタL1を流れる電流が増加し始めます。この電流が誤差アンプA1の出力電圧で決まるレベルを超えると、コンパレータA2がA4をリセットしてQ1をオフします。L1の電流は外部ショットキー・ダイオードD1を通って流れ、減少し始めます。発振器からの次のパルスにより、このサイクルが再度開始されます。このようにして、誤差アンプの出力電圧がインダクタを通って出力に流れる電流を制御します。ソフトスタート・コンデンサ(C2)は誤差アンプの出力をクランプして、電流リミットをゆっくり増加させます。これにより、出力のオーバーシュートが減少し、入力の突入電流を最小に抑えるのに役立ちます。

出力ドライバ

ドライバ・セクションの機能はPWMピンの入力をV_{OUT}ピンの電圧にレベルシフトすることです。ドライバはHブリッジ方式で動作し、OUTAピンとOUTBピンはそれぞれPWMAピンおよびPWMBピンと同じ極性ですが、 $\overline{\text{OUTA}}$ ピンと $\overline{\text{OUTB}}$ ピンはそれぞれPWMAとPWMBから反転されます。FBピンがそのレギュレーション電圧の95%以内になるまで、OUTピンは高インピーダンスになります。FBがレギュレーション電圧の85%以内に留まる限り、OUTピンはPWMAとPWMBに従います。FBが85%より下に下がると、OUTピンは高インピーダンスになります。

アプリケーション情報

デューティ・サイクル

LT3572の最大デューティ・サイクルは1MHzで標準95%です。スイッチング周波数が増加するにつれ、この最大デューティ・サイクルは減少します。特定のアプリケーションのデューティ・サイクルは次式で与えられます。

$$DC = \frac{V_{OUT} + V_D - V_{IN}}{V_{OUT} + V_D - V_{CESAT}}$$

ここで、 V_D はダイオードの順方向電圧降下で標準0.5V、 V_{CESAT} は最悪条件(0.8A)で330mVです。LT3572はもっと高いデューティ・サイクルで使うことができますが、実際のデューティ・サイクルが減少するように、不連続モードで動作させる必要があります。

FB抵抗ネットワーク

出力電圧は出力とFBピンの間に接続した抵抗分割器を使ってプログラムします。次式に従って抵抗を選択します。

$$R1 = R2 \left(\frac{V_{OUT}}{1.225V} - 1 \right)$$

シャットダウン・ピン

\overline{SHDNA} と \overline{SHDNB} を0.3Vより下に保つと、ドライバはスイッチングすることができず、出力は高インピーダンス状態に保たれます。 \overline{SHDN} が0.3Vより下に保持されていると、スイッチング・レギュレータはオンするのを妨げられます。これらのピンの1つが1.5Vより上に引き上げられると、内部回路がオンし、対応する出力が動作可能になります。LT3572が使用されないとき、3つのピン全てを”L”に引き下げます。

発振器

LT3572は、RTピンの抵抗R3の値を変えることにより、500kHz～2.25MHzのスイッチング周波数で動作することができます。RTとスイッチング周波数の関係を図2に示します。

発振器はSYNCピンに与えられる外部クロックに同期させることができます。発振器を同期させるときは、自走周波数を望みの同期周波数より約15%低く設定する必要があります。同期機能を使用しない場合、SYNCピンをグランドに接続する必要があります。

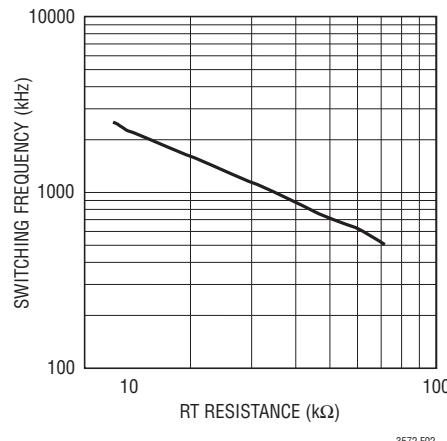


図2. RT抵抗とスイッチング周波数

PGOOD

デバイスはパワーグッド機能を備えており、出力昇圧コンバータが起動してレギュレーションを開始するとそれを検出します。デバイスがオフするか、レギュレーション状態でないと、PGOODピンは高インピーダンス状態になります。デバイスがレギュレーションの95%以内に入ると、PGOODピンは”L”になります。出力が有効であることを知らせます。デバイスがレギュレーションの85%より下に下がると、PGOODピンは高インピーダンス状態に戻ります。出力がレギュレーション状態でないときは常にドライバの出力ピンはスイッチングすることを禁じられ、高インピーダンス状態になります。PGOODピンはインピーダンスが1kΩのNMOSデバイスのオープン・ドレインであり、抵抗を通して V_{IN} に接続します。

ソフトスタート

ソフトスタート機能を使うと起動時に電源から流れる突入電流を制限することができます。公称4.5μAの内部電流源が外部コンデンサC2を充電します。ソフトスタート・ピンの電圧を使って誤差アンプの出力を制御し、起動時にインダクタを流れる最大ピーク電流と電源から流れる突入電流を制限します。

アプリケーション情報

PWM

LT3572は非常に高い周波数で出力ドライバをPWM変調することができます。周波数のリミットはモータをドライブするとき生じる内部のダイ温度の上昇によって決まります。ピエゾモータに供給される電力は、 V_{OUT}^2 、モータの容量、およびPWMの周波数に比例します。これらのどれかが増加すると、デバイスで消費される電力が増加し、内部ダイ温度が上昇します。2個の2.2nFコンデンサを30Vの V_{OUT} でドライブする場合、最大PWM周波数は80kHzより下にします。LT3572はもっと高い周波数で動作可能ですが、 V_{OUT} を下げるか、または容量を下げる必要があります。ピエゾモータには関連した容量があり、それを減らすことはできないので、出力電圧を下げる必要があります。電力は V_{OUT}^2 に比例するので、 V_{OUT} を30Vから25Vに下げるとき、LT3572は115kHzの最大周波数で動作することができます。異なるモータを使う場合、最大PWM周波数をモータの等価容量に反比例させて調整する必要があります。

インダクタの選択

LT3572のほとんどのアプリケーションには、10 μ Hのインダクタを推奨します。飽和せずに少なくとも1Aを扱うインダクタを選び、 I^2R 電力損失を低く抑えるため、そのインダクタのDCR(銅線抵抗)が低いことを確認します。インダクタ・メーカーのリストを表1に示します。

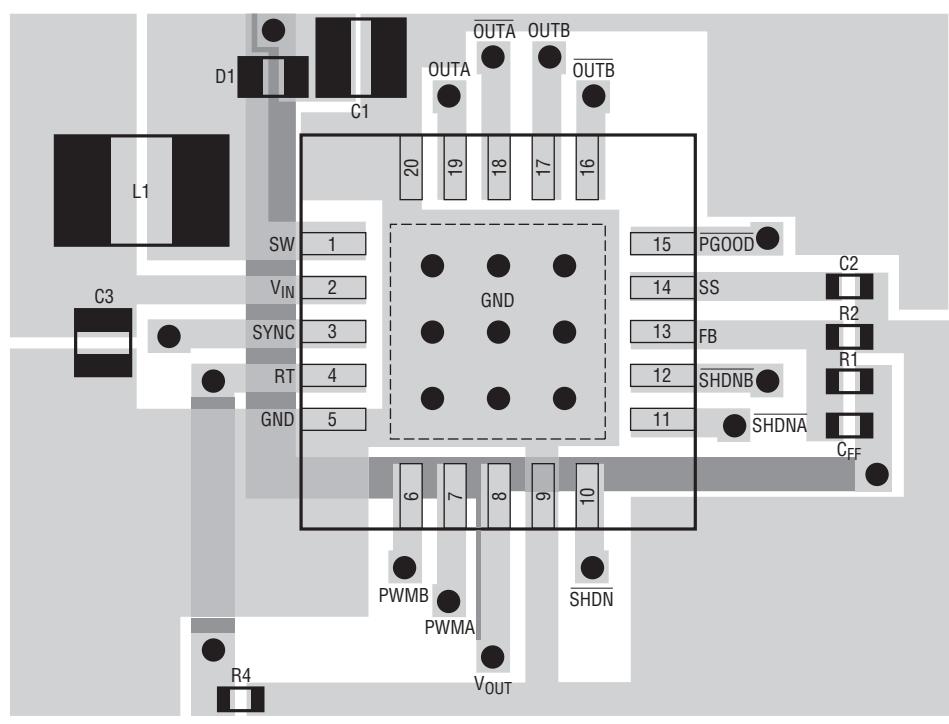
表1. インダクタ・メーカー

| | | |
|--------|----------------|--|
| Sumida | (847) 956-0666 | www.sumida.com |
| TDK | (847) 803-6100 | www.tdk.com |
| Murata | (714) 852-2001 | www.murata.com |
| FDK | (408) 432-8331 | www.tdk.co.jp |

コンデンサの選択

セラミック・コンデンサはサイズが小さいので、LT3572のアプリケーションに最適です。X5RとX7RのタイプはY5VやZ5Uなど他のタイプに比べて広い電圧範囲と温度範囲で容量を維持するので、X5RまたはX7Rのタイプだけを使います。4.7 μ F～15 μ Fの出力コンデンサは過渡応答を安定化するのに十分ですが、出力容量をもっと大きくすると、過渡時の V_{OUT} 電圧の垂下を制限するのに役立ちます。

セラミック・コンデンサは入力デカップリング用コンデンサとしても最適で、LT3572にできるだけ近づけて配置します。ほとんどのアプリケーションでは1 μ F～4.7 μ Fの入力コンデンサで十分です。



アプリケーション情報

セラミック・コンデンサのメーカーを数社表2に示します。セラミック部品の全製品の詳細についてはメーカーへお問い合わせください。

表2. セラミック・コンデンサのメーカー

| | | |
|-------------|----------------|--|
| Taiyo Yuden | (408) 573-4150 | www.t-yuden.com |
| AVX | (803) 448-9411 | www.avxcorp.com |
| Murata | (714) 852-2001 | www.murata.com |

ダイオードの選択

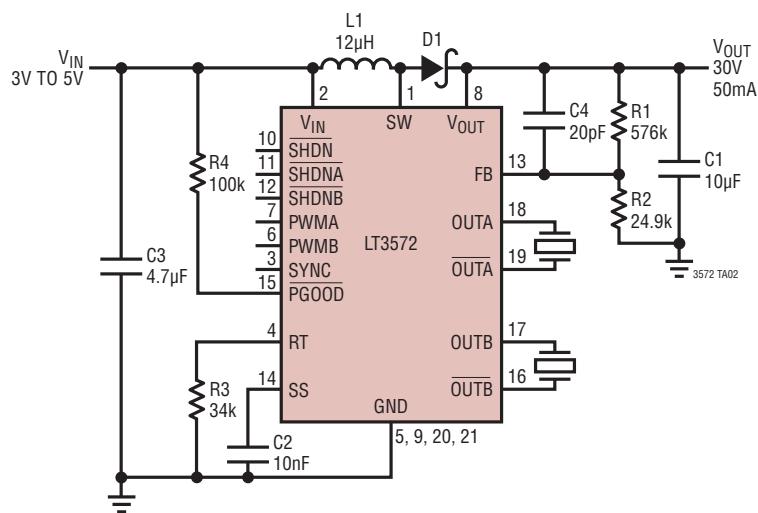
LT3572と一緒に使うダイオードにはショットキー・ダイオードを推奨します。PhilipsのPMEG 3005は最適です。スイッチ電圧が30Vを超える場合、PMEG 4005(40V用ダイオード)を使うこ

とができます。これらのダイオードは、0.5Aの平均順方向電流を扱うように定格が規定されています。効率を上げるには、On SemiconductorのMBRM140(40Vダイオード)のような熱特性の優れたダイオードを使います。

レイアウトのヒント

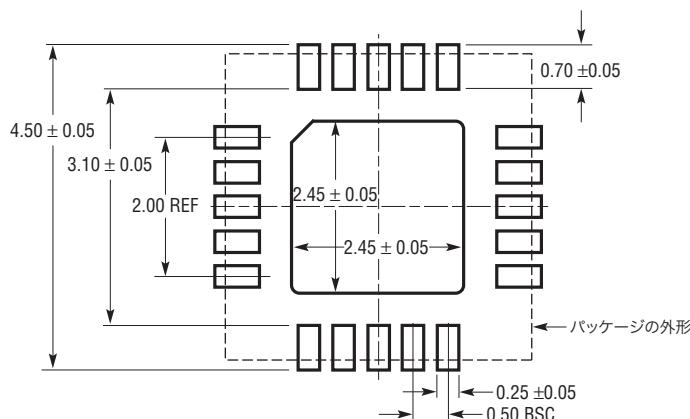
全てのスイッチング・レギュレータの場合と同様、PCB基板のレイアウトと部品配置には細心の注意が必要です。効率を最大にするため、スイッチの立上り時間と立下り時間はできるだけ短くします。露出パッドの下のビアに注意してください。熱性能を良くするため、これらをローカル・グランド・プレーンに接続します。

標準的応用例

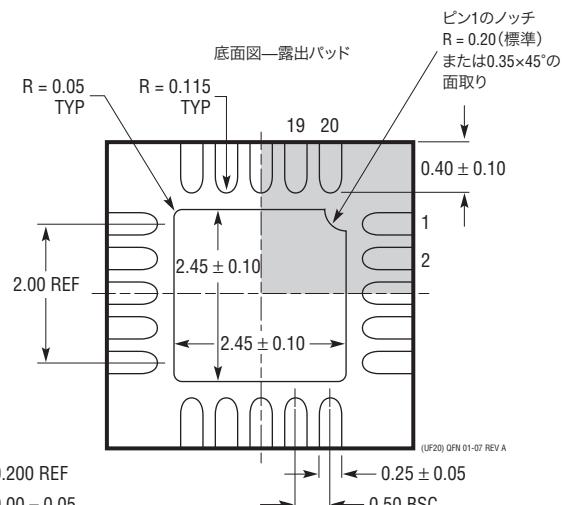
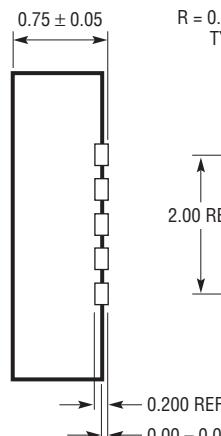
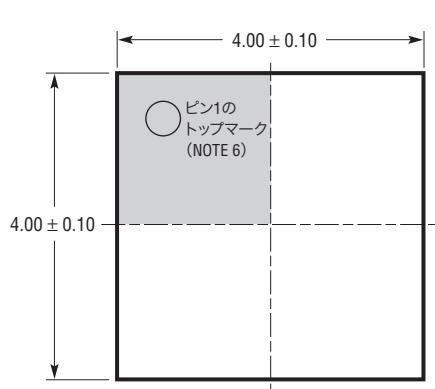


パッケージ

UFパッケージ
20ピン・プラスチックQFN (4mm×4mm)
(Reference LTC DWG # 05-08-1710 Rev A)



推奨する半田パッドのピッチと寸法
半田付けされない領域には半田マスクを使用する



NOTE:

1. 図はJEDECパッケージ外形MO-220のバリエーション(WGDD-1)にするよう提案されている(承認待ち)
2. 図は実寸とは異なる
3. 全ての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。
モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージのトップとボトムのピン1の位置の参考に過ぎない

LT3572

関連製品

| 製品番号 | 説明 | 注釈 |
|--------|---------------------------------------|--|
| LT1160 | ハーフブリッジ/フルブリッジNチャネルMOSFETドライバ | V_{IN} :10V~15V, $V_{OUT(MAX)}$ = 60V, 24ピンSOパッケージ |
| LT3469 | 昇圧レギュレータ付き ピエゾ・マイクロアクチュエータ・ドライバ | V_{IN} :2.5V~16V, V_{OUT} = 最大35V、 ピエゾ・マイクロアクチュエータの電流制限:40mA |
| LT3479 | 3A、多機能DC/DCコンバータ、 ソフトスタートと突入電流保護付き | V_{IN} :2.5V~24V, $V_{OUT(MAX)}$ = 40V, I_Q = アナログ/PWM、 $I_{SD} < 1\mu A$, DFN, TSSOPパッケージ |
| LT3580 | 42V、2A、2.5MHz高効率昇圧DC/DCコンバータ | V_{IN} :2.5V~32V, $V_{OUT(MAX)}$ = 40V, I_Q = 1mA、 $I_{SD} < 1\mu A$, 3mm×3mm DFN8およびMS8Eパッケージ |

3572fa