

広い調光範囲と最大のランプ寿命を実現する高電力CCFLコントローラ

特長

- 極めて広いMultimode Dimming™範囲 (マルチモード調光範囲)
- 複数のランプに対応
- PWM調光範囲および周波数をプログラム可能
- 高精度の最大/最小ランプ電流により、ランプ寿命を最大化
- あらゆる電源および負荷条件でランプ明滅なし
- オープンランプの検出と保護
- 350kHzのスイッチング周波数
- 1.5A MOSFETゲート・ドライバ
- 100mVの電流センス・スレッショルド
- 5Vのリファレンス電圧出力
- 16ピンSSOPパッケージ

アプリケーション

- デスクトップ・フラット・パネル・ディスプレイ
- マルチ・ランプ・ディスプレイ
- ノートブックLCDディスプレイ
- POS端末ディスプレイ

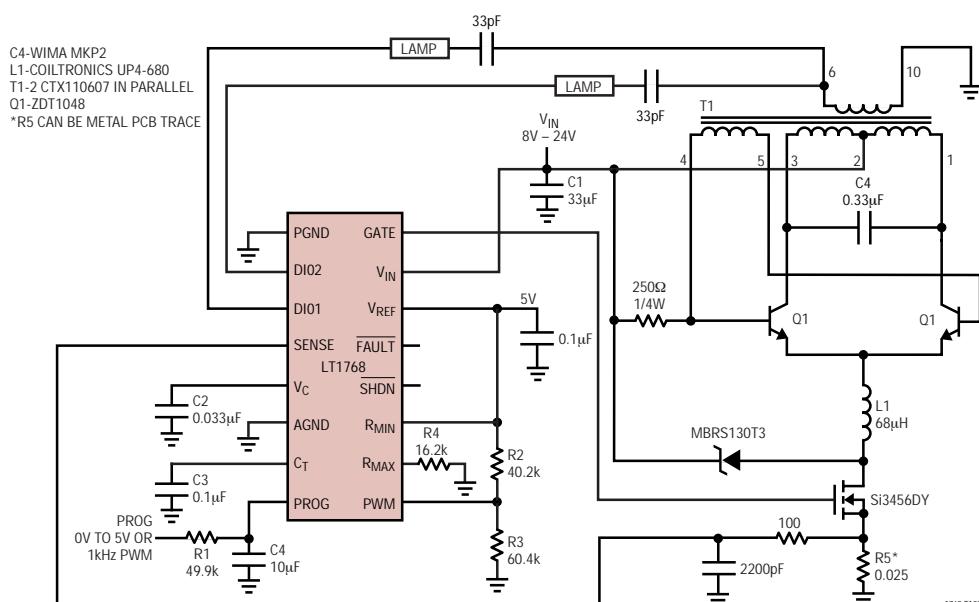
概要

LT®1768は1つまたは複数のCCFLディスプレイを制御するように設計されています。独自のマルチモード*調光回路により、リニア制御機能とPWM制御機能を組み合わせて、ランプ寿命、効率、調光範囲を最大限にします。また、高精度の最大/最小ランプ電流を容易に設定できます。LT1768はランプの不良や過電圧起動状態を検出し、それに対して保護することができます。このデバイスは、最少の外付け部品で最大の柔軟性を提供します。

LT1768は電流モードPWMコントローラで、1.5A MOSFETドライバを備えており、高電力アプリケーションに適しています。このデバイスは350kHz発振器、5Vリファレンス、ならびにスレッショルドが100mVの電流センス・コンパレータを内蔵し、8V～24Vの入力電圧で動作します。また、低電圧ロックアウト、熱制限機能に加え、消費電流を65μAまで低減するシャットダウン・ピンを備えています。このデバイスは小型の16ピンSSOPパッケージで供給されます。

L、**LTC**、**LTI**はリニアテクノロジー社の登録商標です。
Multimode Dimmingはリニアテクノロジー社の商標です。
*特許出願中。

標準的応用例



ランプ出力および調光率とランプ電流

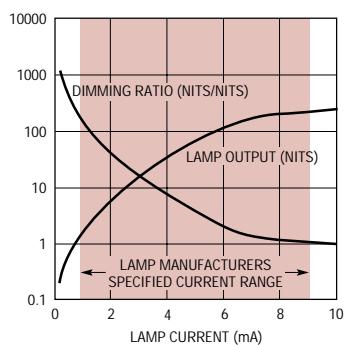


図1. ランプの最小および最大電流仕様を維持したまま100:1の調光率を実現する14WのCCFL電源

絶対最大定格

(Note 1)

| | |
|---------------------|-------------------|
| 入力電圧 (V_{IN} ピン) | 28V |
| SHDN ピン電圧 | 28V |
| FAULT ピン電圧 | 28V |
| PROG ピン電圧 | 5.5V |
| PWM ピン電圧 | 4.5V |
| C_T ピン電圧 | 4.5V |
| SENSE ピン電圧 | 1V |
| DIO1、DIO2 の入力電流 | $\pm 50\text{mA}$ |
| R_{MAX} ピンのソース電流 | 750 μA |
| R_{MIN} ピンのソース電流 | 750 μA |
| V_{REF} ピンのソース電流 | 10mA |
| 動作接合部温度範囲 | |
| LT1768C | 0 ~ 125 |
| LT1768I | - 40 ~ 125 |
| 保存温度範囲 | - 65 ~ 150 |
| リード温度 (半田付け、10秒) | 300 |

パッケージ/発注情報

| TOP VIEW | | ORDER PART NUMBER |
|--|---|-------------------|
| PGND | 1 | 16 GATE |
| DI01 | 2 | 15 V_{IN} |
| DI02 | 3 | 14 V_{REF} |
| SENSE | 4 | 13 FAULT |
| VC | 5 | 12 SHDN |
| AGND | 6 | 11 R_{MIN} |
| C_T | 7 | 10 R_{MAX} |
| PROG | 8 | 9 PWM |
| GN PACKAGE 16-LEAD PLASTIC SSOP $T_{JMAX} = 125^\circ\text{C}$, $\theta_{JA} = 100^\circ\text{C/W}$ | | |
| 1768 | | |
| 1768I | | |

より広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。別途規定されない限り、 $V_{VIN} = 12\text{V}$ 、 $I_{DIO1/2} = 250\mu\text{A}$ 、 $V_{PROG} = 0\text{V}$ 、 $V_{PWM} = 2.5\text{V}$ 、 $I_{RMAX} = -100\mu\text{A}$ 、 $I_{RMIN} = -100\mu\text{A}$ 。

| SYMBOL | PARAMETER | CONDITIONS | MIN | TYP | MAX | UNITS | |
|------------|---|--|-----|-------|------|---------------|---------------|
| I_0 | Supply Current | $9\text{V} < V_{IN} < 24\text{V}$ | ● | 7 | 8 | mA | |
| I_{SHDN} | Supply Current in Shutdown | $V_{SHDN} = 0\text{V}$ | ● | 65 | 100 | μA | |
| | SHDN Pin Pull-Up Current | $V_{SHDN} = 0\text{V}$ | ● | 4 | 7 | 12 | μA |
| | SHDN Threshold Voltage | V_{SHDN} Off to On | ● | 0.6 | 1.26 | 1.8 | V |
| | SHDN Threshold Hysteresis | | ● | 100 | 200 | 300 | mV |
| | V_{IN} Undervoltage Lockout | V_{IN} Off to On | ● | 7.2 | 7.9 | 8.2 | V |
| | V_{IN} Undervoltage Lockout | V_{IN} On to Off | ● | 7.1 | 7.4 | 7.6 | V |
| V_{REF} | REF Voltage | $I_{REF} = -1\text{mA}$ | ● | 4.9 | 5 | 5.1 | V |
| | REF Line Regulation | ΔV_{VIN} 8V to 24V $I_{REF} = -1\text{mA}$ | ● | 7 | 20 | mV | |
| | REF Load Regulation | ΔI_{REF} -1mA to -10mA | ● | 10 | 20 | mV | |
| V_{RMAX} | R_{MAX} Pin Voltage | | ● | 1.225 | 1.25 | 1.275 | V |
| V_{RMIN} | R_{MIN} Pin Voltage | | ● | 1.22 | 1.26 | 1.30 | V |
| FSW | Switching Frequency | $V_{PROG} = 0.75\text{V}$, $V_{SENSE} = 0\text{V}$ | ● | 330 | 350 | 390 | kHz |
| | Maximum Duty Cycle | $V_{PROG} = 0.75\text{V}$, $V_{SENSE} = 0\text{V}$ | | 93 | | | % |
| | Minimum ON Time | $V_{PROG} = 0.75\text{V}$, $V_{SENSE} = 150\text{mV}$ | | 125 | | | ns |
| I_{PROG} | PROG Pin Input Bias Current | $V_{PROG} = 5\text{V}$ | ● | 100 | 500 | nA | |
| V_{PROG} | PROG Pin Voltage for Zero Lamp Current | (Note 2) | ● | 0.45 | 0.5 | 0.55 | V |
| | PROG Pin Voltage for Minimum Lamp Current | (Note 3) | ● | 0.9 | 1 | 1.1 | V |
| | PROG Pin Voltage for Maximum Lamp Current | (Note 4) | ● | 3.8 | 4 | 4.2 | V |

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。別途規定されない限り、 $V_{\text{VIN}} = 12\text{V}$ 、 $I_{\text{DIO1/2}} = 250\mu\text{A}$ 、 $V_{\text{PROG}} = 0\text{V}$ 、 $V_{\text{PWM}} = 2.5\text{V}$ 、 $I_{\text{RMAX}} = -100\mu\text{A}$ 、 $I_{\text{RMIN}} = -100\mu\text{A}$ 。

| SYMBOL | PARAMETER | CONDITIONS | MIN | TYP | MAX | UNITS | | |
|----------------------|--|--|-----|-----|------|---------------|------------------|----|
| I_{PWM} | PWM Input Bias Current | $V_{\text{PROG}} = 1.75\text{V}$ | ● | 0.6 | 4 | μA | | |
| | PWM Duty Cycle | | | | 45 | 50 | 55 | % |
| | PWM Frequency | | | | 90 | 110 | 130 | Hz |
| $V_{\text{DIO1/2}}$ | DIO1/2 Positive Voltage | $I_{\text{DIO}} = 14\text{mA}$ | | 1.7 | 1.9 | V | | |
| | DIO1/2 Negative Voltage | $I_{\text{DIO}} = -14\text{mA}$ | | | -1.1 | -1.3 | | |
| V_{VCCLAMP} | VC High Clamp Voltage | $V_{\text{PROG}} = 4.5\text{V}$ (Note 8) | | 3.6 | 3.7 | 3.9 | V | |
| | VC Switching Threshold | $V_{\text{PROG}} = 4.5\text{V}$ (Note 8) | | | 0.5 | 0.7 | 0.95 | |
| I_{SENSE} | SENSE Input Bias Current | $V_{\text{SENSE}} = 0\text{V}$ | | | -25 | -30 | μA | |
| V_{SENSE} | SENSE Threshold for Current Limit | $V_{\text{VC}} = V_{\text{VCCLAMP}}$, Duty Cycle < 50%, $V_{\text{PROG}} = 1\text{V}$ | | 85 | 100 | 115 | mV | |
| | | $V_{\text{VC}} = V_{\text{VCCLAMP}}$, Duty Cycle 80%, $V_{\text{PROG}} = 1\text{V}$ | | | 90 | | | |
| | $I_{\text{DIO1/2}}$ to I_{RMAX} Ratio | $V_{\text{PROG}} = 4.5\text{V}$ (Note 5) | ● | 94 | 98 | 104 | A/A | |
| | | $V_{\text{PROG}} = 4.5\text{V}$, I_{DIO1} or $I_{\text{DIO2}} = 0$, $V_{\text{VC}} = 2.5\text{V}$, (Note 5) | | | 45 | 49 | 55 | |
| | $I_{\text{DIO1/2}}$ to I_{RMIN} Ratio | $V_{\text{PROG}} < 0.75\text{V}$ (Note 6) | ● | 9 | 10 | 11 | A/A | |
| | | $V_{\text{PROG}} < 0.75\text{V}$, I_{DIO1} or $I_{\text{DIO2}} = 0$, $V_{\text{VC}} = 2.5\text{V}$, (Note 6) | | | 9 | 10 | 11 | |
| I_{GATE} | GATE Drive Peak Source Current | | | 1.5 | | A | | |
| | GATE Drive Peak Sink Current | | | | 1.5 | | | |
| | GATE Drive Saturation Voltage | $V_{\text{VIN}} = 12\text{V}$, $I_{\text{GATE}} = -100\text{mA}$, $V_{\text{PROG}} = 4.5\text{V}$ | ● | 9.8 | 10.2 | | V | |
| | GATE Drive Clamp Voltage | $V_{\text{VIN}} = 24\text{V}$, $I_{\text{GATE}} = -10\text{mA}$, $V_{\text{PROG}} = 4.5\text{V}$ | ● | | 12.5 | 14 | V | |
| | GATE Drive Low Saturation Voltage | $I_{\text{GATE}} = 100\text{mA}$ | ● | | 0.4 | 0.6 | V | |
| | Open LAMP Threshold | (Note 9) | | 100 | 125 | 150 | μA | |
| | FAULT Pin Saturation Voltage | $I_{\text{FAULT}} = 1\text{mA}$, I_{DIO1} , $I_{\text{DIO2}} = 0\mu\text{A}$, $V_{\text{PROG}} = 4.5\text{V}$ | | | 0.2 | 0.3 | V | |
| | FAULT Pin Leakage Current | $V_{\text{FAULT}} = 5\text{V}$ | | | 20 | 100 | nA | |
| | Thermal Shutdown Temperature | | | | 160 | | $^\circ\text{C}$ | |

Note 1:絶対最大定格はそれを超えるとデバイスの寿命に影響を及ぼす値。

Note 2:これは、ランプ電流がゼロから最小ランプ電流に切り替わるスレッショルド電圧である。このスレッショルド電圧より小さい V_{PROG} の場合、ランプ電流はゼロとなる。スレッショルド電圧より大きな V_{PROG} の場合、ランプ電流は最小ランプ電流に等しくなる。最小ランプ電流は R_{MIN} からグランドに接続した抵抗の値によって設定される。詳細についてはアプリケーション情報を参照。

Note 3:これは、デバイスがランプ電流のパルス幅変調を開始するスレッショルド電圧である。このスレッショルド電圧より小さな V_{PROG} の場合、ランプ電流は最小ランプ電流に等しくなる。スレッショルド電圧より大きな V_{PROG} の場合、ランプ電流は最小ランプ電流とそれより高い値の間でパルス幅変調される。最小ランプ電流は R_{MIN} からグランドに接続した抵抗の値によって設定される。高い値のランプ電流は、グランドに接続した R_{MAX} 抵抗の値および、PWMピンとPROGピンの電圧の関数である。詳細についてはアプリケーション情報を参照。

Note 4:これは、ランプ電流が最大値に達するスレッショルド電圧である。このスレッショルド電圧より大きな V_{PROG} の場合、ランプ電流は増加しない。スレッショルド電圧より小さい V_{PROG} の場合、ランプ電流はもっと小さな値になる。最大ランプ電流は R_{MAX} ピンからグランドに接続した抵抗の値によって設定される。低い値のランプ電流は、 R_{MIN} 抵抗と R_{MAX} 抵抗の値およびPWMピンとPROGピンの電圧の関数である。詳細についてはアプリケーション情報を参照。

Note 5: $I_{\text{DIO1/2}}$ と I_{RMAX} の比は、 I_{RMAX} を $-100\mu\text{A}$ に、 V_{PROG} を 4.5V に、 V_{VC} を 2.5V にそれぞれ設定してから、VC電圧源の電流のDC電流がゼロになるまで、DIO1/2ピンからのDC電流をゼロから徐々に増加させることにより定められる。 $I_{\text{DIO1/2}}$ と I_{RMAX} の比は $(I_{\text{DIO1}} + I_{\text{DIO2}})/I_{\text{RMAX}}$ として定義される。詳細についてはアプリケーション情報を参照。

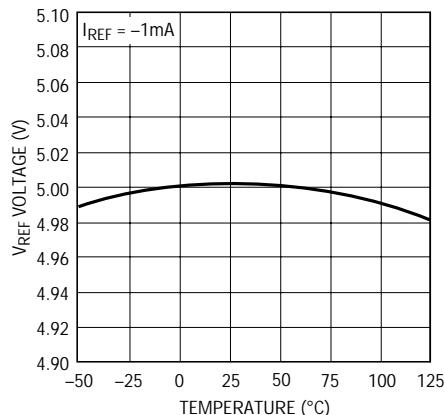
Note 6: $I_{\text{DIO1/2}}$ と I_{RMIN} の比は、 I_{RMIN} を $-100\mu\text{A}$ に、 V_{PROG} を 0.75V に、 V_{VC} を 2.5V にそれぞれ設定してから、VC電圧源の電流のDC電流がゼロになるまで、DIO1/2ピンからのDC電流をゼロから徐々に増加させることにより、定められる。 $I_{\text{DIO1/2}}$ と I_{RMIN} の比は $(I_{\text{DIO1}} + I_{\text{DIO2}})/I_{\text{RMIN}}$ として定義される。詳細についてはアプリケーション情報を参照。

Note 7:PWM周波数は式 $\text{PWMFREQ} = 22\text{Hz} / C_{\text{T}}(\mu\text{F})$ で設定される。

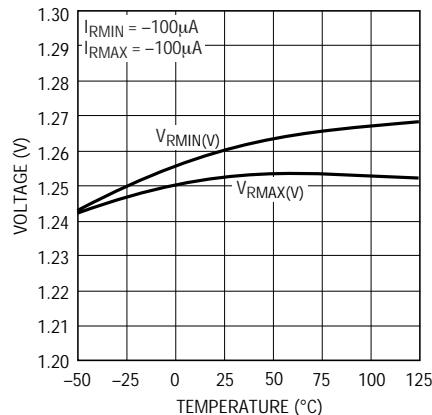
Note 8:スイッチング・スレッショルドより小さなVC電圧の場合、GATEスイッチングは無効になる。

Note 9: I_{DIO1} または I_{DIO2} のどちらかが少なくとも完全にPWMの1周期の間スレッショルド電流よりも小さく、開放状態のランプが検出される。

標準的性能特性

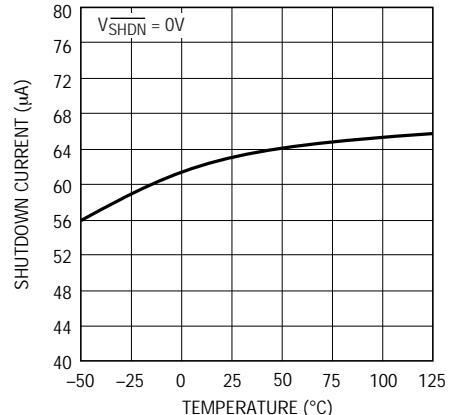
V_{REF}と温度

1768 G01

V_{RMIN}、V_{RMAX}と温度

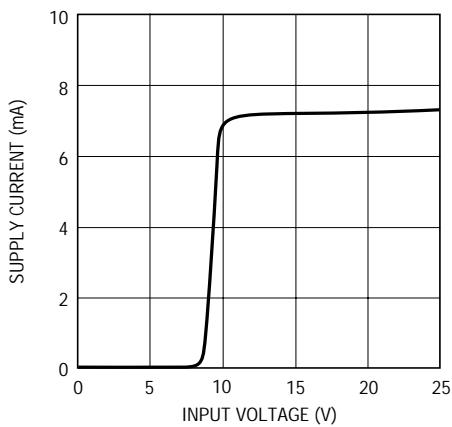
1768 G02

シャットダウン時の電源電流と温度



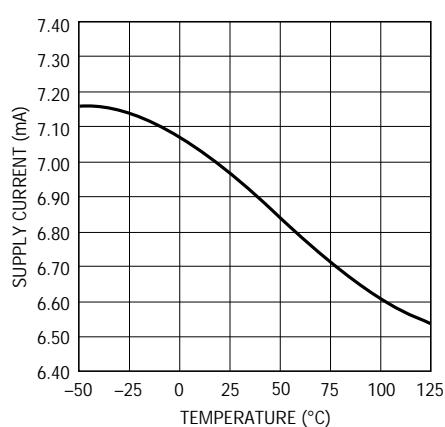
1768 G03

電源電流と入力電圧



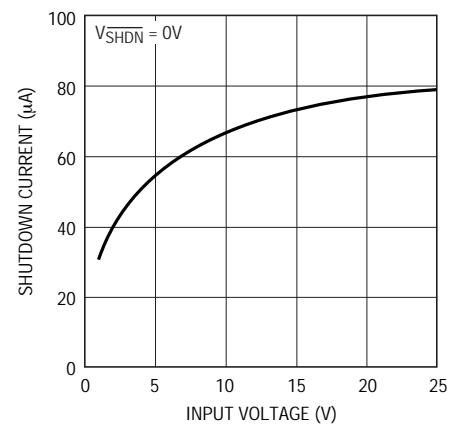
1768 G04

電源電流と温度



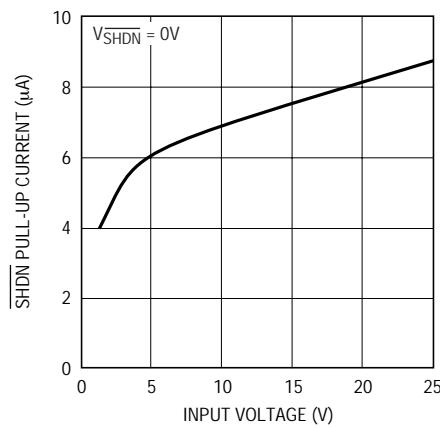
1768 G05

シャットダウン時の電源電流と入力電圧



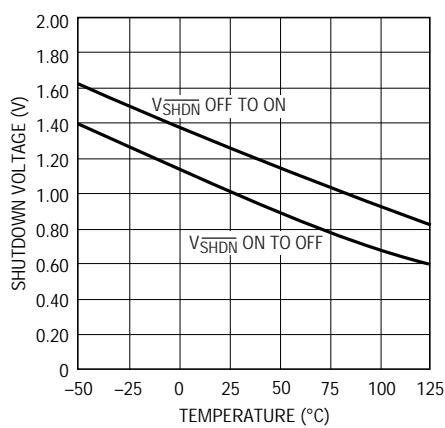
1768 G06

SHDN プルアップ電流と入力電圧



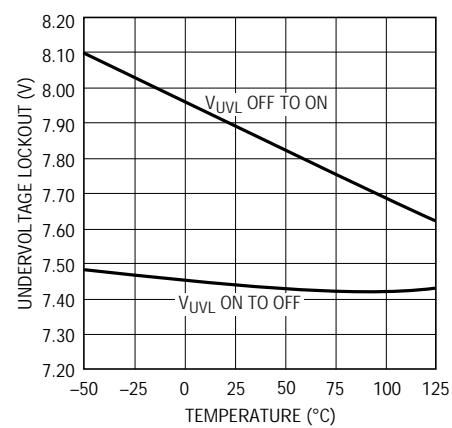
1768 G07

シャットダウン・スレッショルド電圧と温度



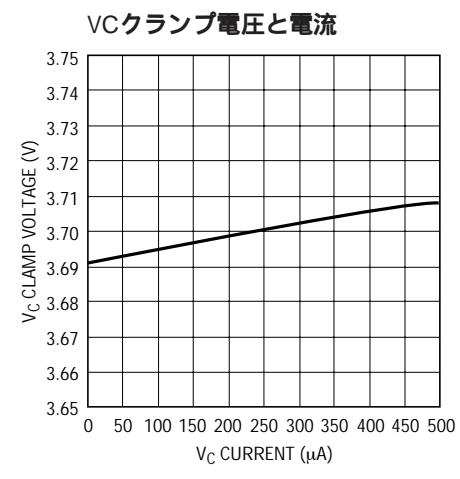
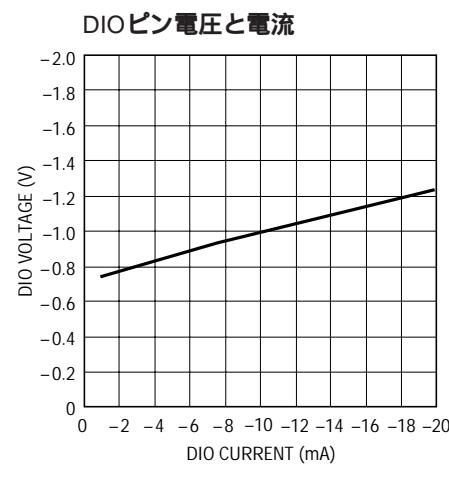
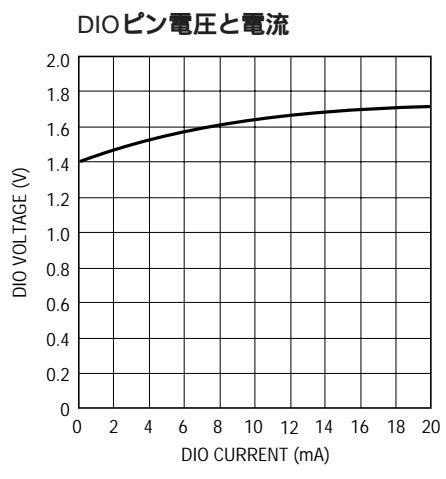
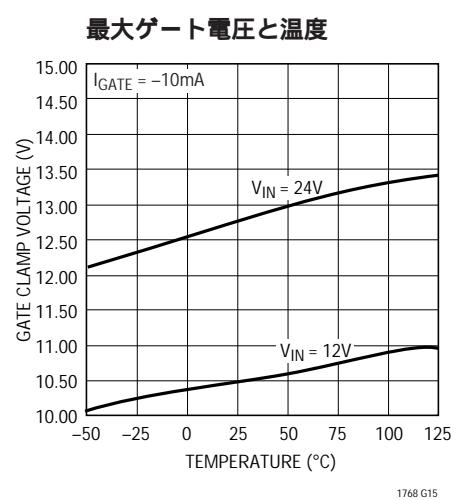
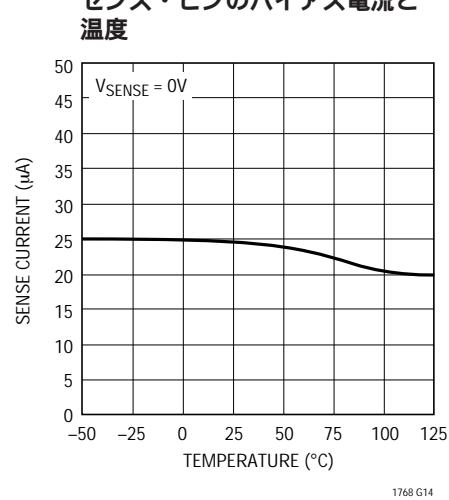
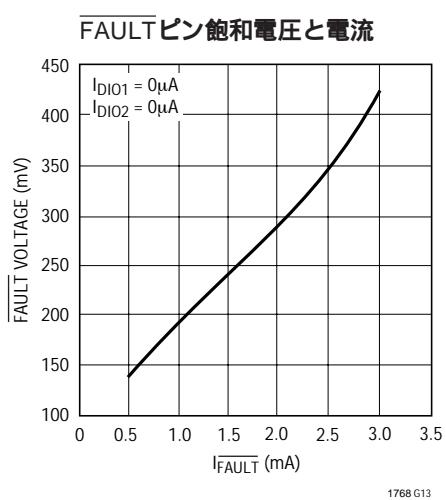
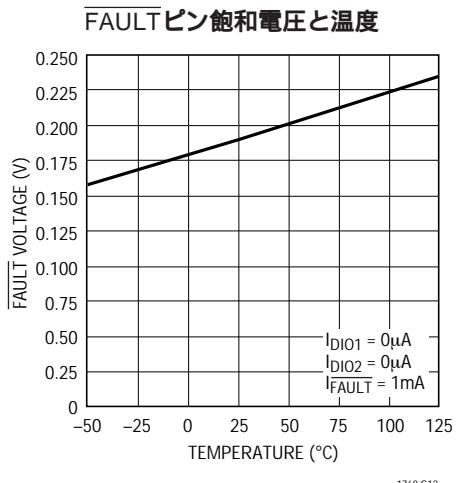
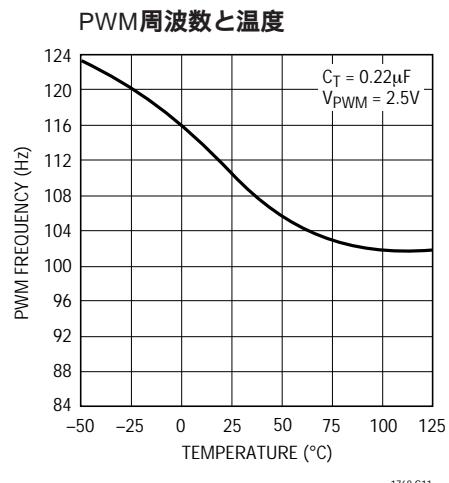
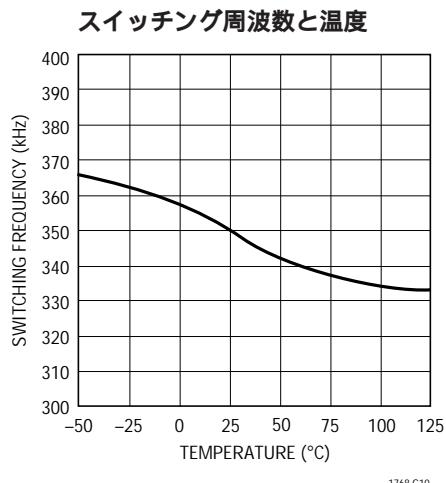
1768 G08

低電圧ロックアウト・スレッショルド電圧と温度

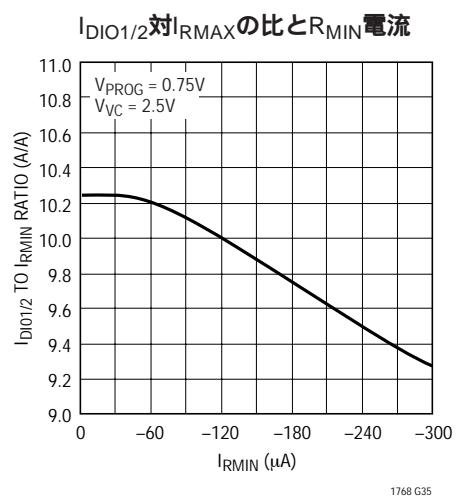
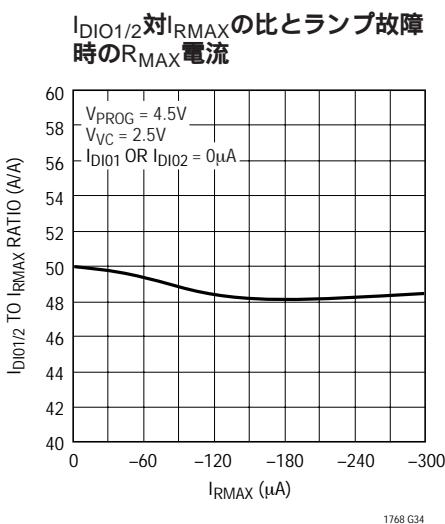
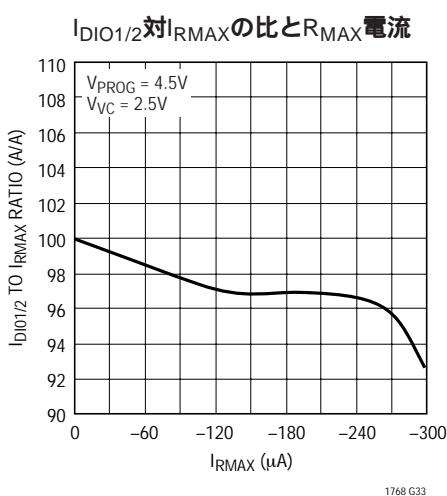
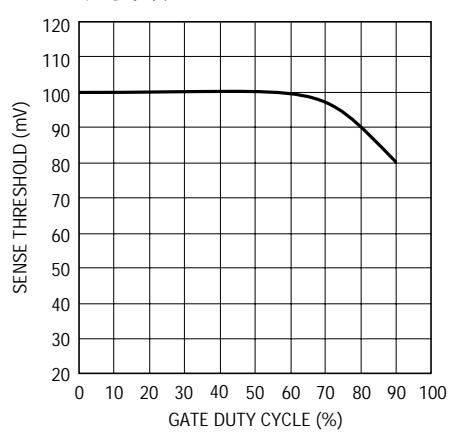
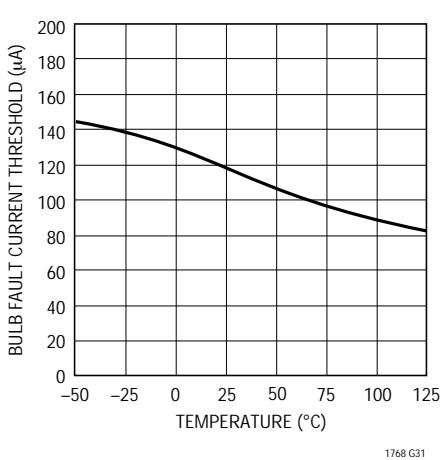
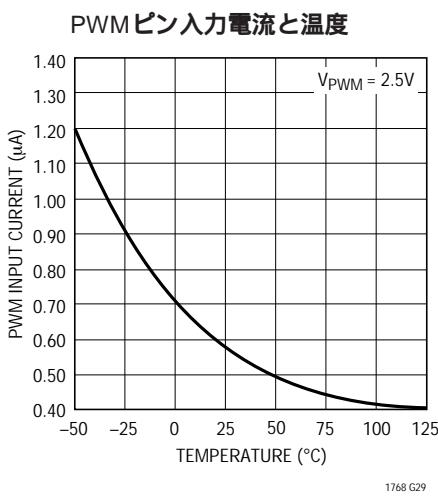
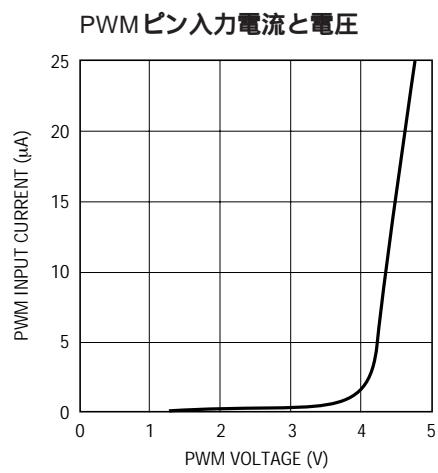
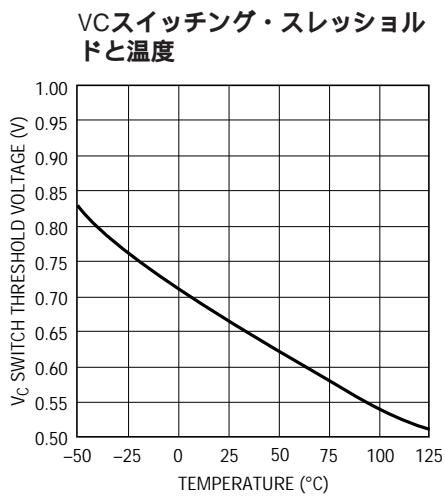
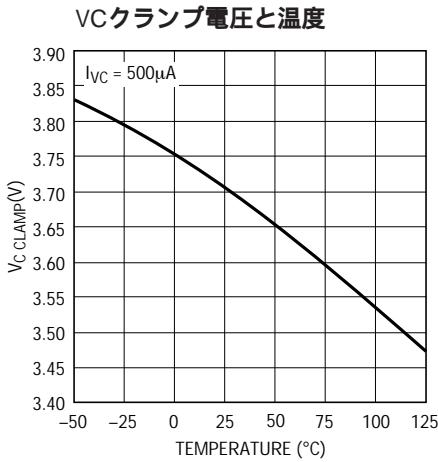


1768 G09

標準的性能特性



標準的性能特性



ピン機能

PGND (ピン1): PGNDピンは高電流のグランド・パスです。高いスイッチング過渡電流とランプ電流がPGNDピンを流れます。

DIO1/DIO2 (ピン3/ピン2): 各DIOピンは2個の内部ダイオードのカソードとアノードの共通接続点です。ダイオードの他の端子はPGNDに接続されています。標準的なアプリケーションでは、DIO1ピンとDIO2ピンはランプの低電圧側に接続されます。双方向性のランプ電流はDIO1ピンとDIO2ピンに流れ込み、これらのダイオードは半周期ごとに交互に電流を流します。負周期に電流を流すダイオードはその電流の一部をVCピンに振り分けます。この電流はPROGピンとPWMピンによって指定されるプログラミング電流をゼロにします。VCピンに接続した1個のコンデンサにより、安定したループ補償と半波整流されたランプ電流の平均化機能が実現されます。正周期に電流を流すダイオードは、オープンランプ状態を検出するのに使われます。正周期に、DIOピンのどちらかの電流が少なくとも1PWMの間 $125\mu\text{A}$ より小さいと、FAULTピンがアクティブになります。VCピンに流れ込む最大ソース電流は約50%減少します。正周期に、少なくとも1PWM周期の間、両方のDIOピンの電流が $125\mu\text{A}$ より小さく、VCピンがクランプ値に達すると(オープンランプ状態またはランプの低電圧側がグランドに短絡した故障状態のどちらかを示しています)ゲート・ドライブはラッチオフされます。ラッチを解除するには、PROG電圧をゼロに設定するか、LT1768をシャットダウン・モードにします。

SENSE (ピン4): SENSEピンは電流センス・コンパレータへの入力です。コンパレータのスレッショルドは、VCピンの電圧とスイッチのデューティ・サイクルの関数です。50%以下のデューティ・サイクルに対する最大スレッショルドは100mVに設定されますが、これは約3.7VのVCピン電圧に相当します。SENSEピンのバイアス電流は $25\mu\text{A}$ で、ピンから流れ出します。

VC (ピン5): VCピンはプログラミング電流と半波整流されたランプ電流の加算点であり、さらに、電流センス・コンパレータへの入力にもなっています。スイッチをターンオフするため、VCピンの電圧の一部はSENSEピンの電圧(スイッチ電流)と比較されます。通常動作時、VCピンは0.7V(ゼロ・スイッチ電流)~3.7V(最大スイッチ電流)の範囲にあります。VCとAGND間の1個のコン

デンサにより、ランプ電流が平均化され、シングル・ポールのループ補償が与えられます。

AGND (ピン6): AGNDピンは低電流のアナログ・グランドです。内部リファレンスと電流センス・アンプの負セанс端子です。グランドに終端する重要な外付け部品はこのピンに直接接続して性能を最適化します。

C_T (ピン7): C_T ピンの容量値により、PWM変調周波数が決まります。容量から周波数への伝達関数は $22\text{Hz}/C_T(\mu\text{F})$ に等しくなります。 C_T ピンに現れる周波数は、ランプの故障状態の最大許容時間も決定します。DIO1またはDIO2のどちらかの電流が少なくとも1PWM周期の間 $125\mu\text{A}$ より小さいと、FAULTピンが有効になります。少なくとも1PWMの間DIO1とDIO2の両方に電流が流れず、VCピンが3.7Vにクランプされると、FAULTピンが有効になります。デバイスのゲート・ドライブが内部でラッチオフされます。ラッチを解除するには、PROG電圧をゼロに設定するか、LT1768をシャットダウン・モードにします。

PROG (ピン8): PROGピンは、0V~5VのDC入力電圧範囲を、VCピンへのソース電流に変換することにより、ランプ電流を制御します。プログラミング電圧からVC電流への伝達関数を下の表に示します。

| PROG (V) | VC SOURCE CURRENT (μA) |
|--|---|
| $V_{PROG} < 0.5$ | 0 |
| $0.5 < V_{PROG} < 1.0$ | I_{RMIN} |
| $1.0 < V_{PROG} < V_{PWM}$ $V_{CT} > V_{PROG}$ $V_{CT} < V_{PROG}$ | PWM Mode* I_{RMIN} $5 \cdot I_{RMAX} \cdot (V_{PWM} - 1V) / 3V$ |
| $V_{PROG} > 4.0$ | $5 \cdot I_{RMAX}$ |

*PWM Duty Cycle = $[1 - (V_{PWM} - V_{PROG}) / (V_{PWM} - 1V)] \cdot 100\%$

PWM (ピン9): PWMピンは、パルス幅変調される1V~4VのPROG範囲の比率を制御します。比率は $[(V_{PWM} - 1V) / 3] \cdot 100\%$ によって定義されます。最小比率と最大比率はそれぞれ25%(1.75V)と100%(4V)です。PWMピンを4Vの最大値より高く上げると、大きなPWM入力電流が流れます。(標準的性能特性のところのPWM入力電流と電圧の曲線を参照してください。)

ピン機能

R_{MAX} (ピン10): R_{MAX} ピンは安定化された1.25Vの電圧を出力し、外部抵抗負荷に接続されます。外部抵抗を流れる電流は最大ランプ電流を設定します。ランプ2個のアプリケーションの最大ランプ電流は、PROGピンの電圧が4Vより大きいとき、およそ I_{RMAX} の100倍に等しくなります。正常なPWM動作を実現するには、 R_{RMAX} の値を5Kより大きくし、 $[R_{RMIN} \cdot 2.5 \cdot (V_{PWM-1} / 3)]$ よりは小さくする必要があります。

R_{MIN} (ピン11): R_{MIN} ピンは安定化された1.26Vの電圧を出力し、外部抵抗負荷に接続されます。外部抵抗を流れる電流は最小ランプ電流を設定します。ランプ2個のアプリケーションの最小ランプ電流は、PROGピンの電圧が0.5V ~ 1Vのとき、およそ I_{RMIN} の10倍に等しくなります。最大調光範囲を得るために最小電流をゼロ($I_{RMIN} = 0\mu A$)に設定するには、 R_{MIN} ピンを V_{REG} ピンに接続します。正しいPWM動作を実現するには、 R_{RMIN} の値(R_{MIN} が V_{REG} に接続されているとき、 $R_{RMIN} = \text{無限大}$)を、 $R_{RMAX} / [0.4 \cdot (V_{PWM-1} / 3)]$ より大きくする必要があります。

$SHDN$ (ピン12): $SHDN$ ピンはLT1768の動作を制御します。 $SHDN$ ピンを1.26Vより上に引き上げるか、開放状態にしておくと、LT1768は通常の動作を行います。 $SHDN$ ピンを1Vより下に引き下げるか、開放状態にしておくと、LT1768は完全にシャットダウンし、消費電流は標準で $65\mu A$ になります。 $SHDN$ ピンには $7\mu A$ の内部プルアップ・ソースが V_{IN} に接続されており、200mVの電圧ヒステリシスがあります。

$FAULT$ (ピン13): $FAULT$ ピンは1mAのシンク能力を備えたオープン・コレクタ出力で、DIO1またはDIO2のどちらかのランプ電流が少なくともPWMの1サイクルの間 $125\mu A$ 以下に下がると有効になります。

V_{REF} (ピン14): V_{REF} ピンは V_{IN} ピンから得られる安定化された5V出力です。安定化されたこの電圧は外部回路に最大10mAの電流を供給します。低電圧ロックアウト時、シャットダウン・モード時、あるいはサーマル・シャットダウン時には V_{REF} ピンへのドライブは無効になります。

V_{IN} (ピン15): V_{IN} ピンはLT1768の電源ピンです。通常動作では、 V_{IN} ピンは7.9Vの低電圧ロックアウトよりは高くなければならず、最大24Vよりは低くなければなりません。

$GATE$ (ピン16): $GATE$ ピンは、外部MOSFETのゲートをドライブするのに使われるNPN高電流出力段の出力です。1.5Aのダイナミックなソース能力およびシンク能力を有します。通常動作時、 $GATE$ ピンは発振器の各周期の開始時に“H”にドライブされ、適当なスイッチ電流に達すると“L”にドライブされます。 $GATE$ ピンの最小オン時間は125nsで、350kHzでの最大デューティ・サイクルは93%です。13Vより低い入力電圧では、ゲートは V_{IN} の2V以内にまでドライブされます。13Vを超える入力電圧では、ゲート・ピンの“H”レベルは標準で12.5Vの電圧にクランプされます。

ブロック図

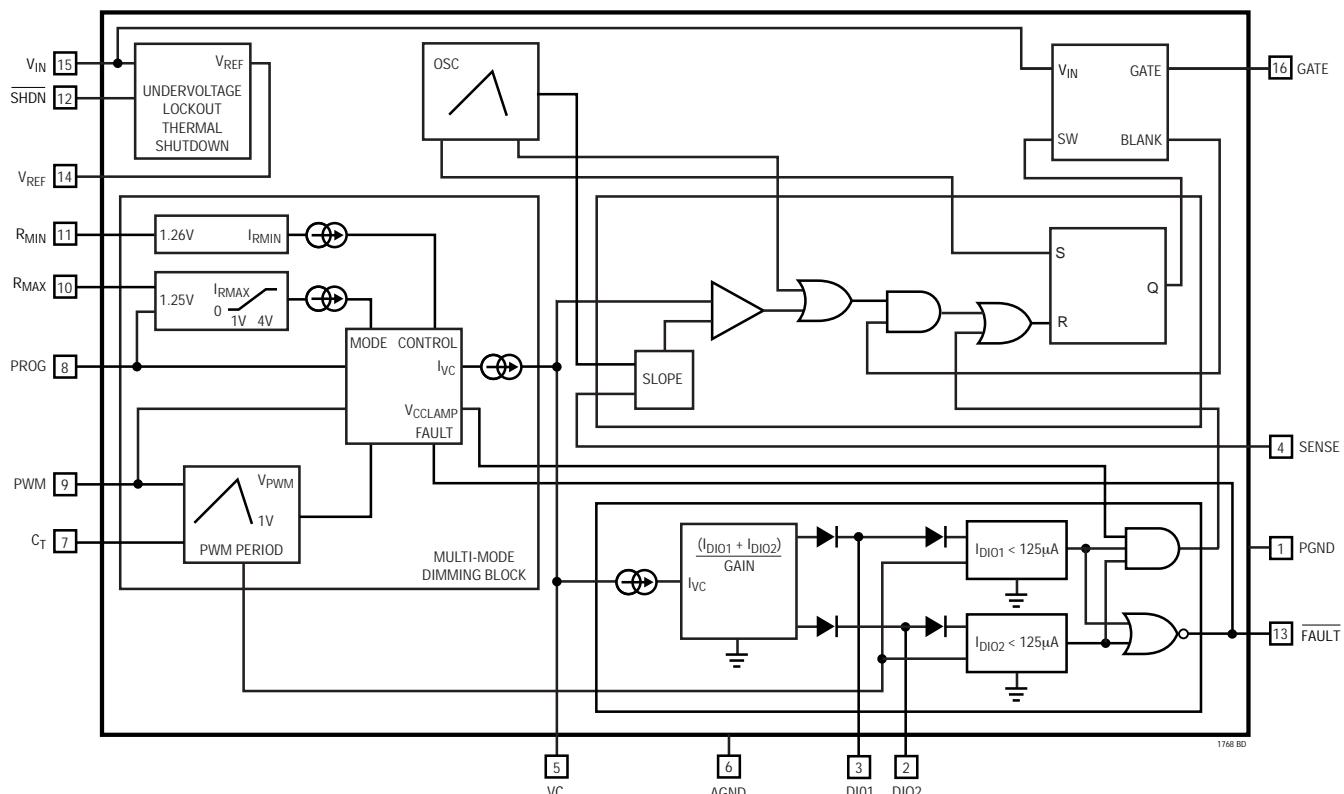


図2 . LT1768のブロック図

アプリケーション情報

はじめに

デスクトップ・モニタの設計の最近の傾向は、ラップトップ・トップや携帯機器に使われているLCD(液晶ディスプレイ)テクノロジーを普及しているデスクトップ用ディスプレイのサイズに移行させることです。LCDのサイズが大きくなるにつれ、均一なバックライトを実現するには、多数のハイパワー・ランプが必要になります。さらに、これらのランプの調光範囲と予測寿命は従来の世代のデスクトップ・ディスプレイと同等であることが必要です。冷陰極蛍光灯(CCFL)はLCDディスプレイのバックライト用として実現可能な最高効率を備えています。CCFLの動作には高電圧電源が必要です。一般に、CCFLの動作を開始するには1000V以上必要で、動作を維持するには200V ~ 800Vが必要です。CCFLはDCで動作可能ですが、マイグレーションの影響でCCFLが損傷を受け、寿命が短くなります。ランプの寿命を最大にするには、CCFLドライブは正弦波とし、DC成分を含まず、CCFLメーカーの最小動作電流定格および最大動作電流定格を超えないようにします。クレストファクタの小さ

いの正弦波CCFLドライブも、電流から光への変換効率を上げ、ディスプレイのちらつきを減らし、EMIとRFの放射を抑えます。LT1768高出力CCFLコントローラは、マルチモード・ディミングを使って、多数のランプを使ったCCFLアプリケーションで必要なドライブをおこない、広い調光範囲を可能とし、ランプの寿命を最大限延ばします。

基本動作

図1の回路で、CCFL電流はLT1768のPROGピンのDC電圧によって制御されます。PROGピンのDC電圧は、LT1768のマルチモード・ディミング・ブロックに電圧を与え、VCピンへのソース電流に変換されます。VCピンの電圧が上昇すると、LT1768のGATEピンは350kHzでパルス幅変調されます。GATEのパルス幅は、VCピンによって予め定められた電圧を超えるSENSEピンの電圧(L1の電流にSENSE抵抗R5を掛けたもの)によって、サイクルごとに決定されます。

アプリケーション情報

この電流モードのパルス幅変調により、VC電圧に比例した平均電流がインダクタL1に流れます。インダクタL1は、90%に達する高効率で、電流駆動Royerクラスのコンバータに対して、スイッチ・モード電流源として機能します。RoyerコンバータはT1、C4およびQ1によって構成され、DC成分がゼロの60kHz正弦波をCCFLに供給します。この正弦波の振幅はL1の平均電流に基づいています。両方のCCFLからの正弦波電流はDIO1ピンとDIO2ピンを通ってLT1768へ戻ります。正弦波の負側の半分からのCCFL電流の一部はVCピンの内部電流源に対して流れ、ループを閉じます。VCピンに接続された1個のコンデンサでループ補償を行いつつ、CCFL電流を平均化するので、CCFL電流は一定になります。マルチモード・ディミング・ブロックによって内部電流源の値を変えると、CCFL電流が変化し、その結果輝度が変化します。

マルチモード・ディミング

以前のバックライト・ソリューションでは、従前の誤差アンプを制御ループに使ってランプ電流を制御しました。この手法では、AC電流を誤差アンプの入力のDC電圧に変換しました。安定したループ補償を与えるためにいくつかの時定数が使われました。この補償方式はループをいくらか遅くする必要があることを意味し、また、起動条件や負荷条件による出力オーバーシュートを、変圧器に対するストレスおよびブレーカダウン電圧の要件に関して注意深く評価する必要があることを意味しました。さらに、輝度制御方式はリニア制御またはPWM制御に限定されていました。リニア制御方式では最高効率のバックライト回路を実現できますが、調光範囲が制限されるか、あるいは大きな調光率を達成するにはランプの最小CCFL電流または最大CCFL電流の仕様から外れてしまいます。PWM制御方式では広い調光範囲が得られますが、CCFLの寿命を短くするおそれのある波形が発生し、高いCCFL電流では電力を浪費します。LT1768のマルチモード・ディミングは誤差アンプの概念を完全に不要にし、両方の制御方式の長所を組み合わせて、最大限の調光範囲を実現するとともにCCFLの寿命を延ばします。

マルチモード・ディミング・ブロックから流れ出す電流と帰還ランプ電流の一部の和をとって制御ループを形成することにより、誤差アンプは不要になります。このトポロジーでは、誤差信号変換方式と周波数補償を1個のコンデンサ(VCピン)に結合することにより、制御ル

ープ内の時定数の個数を減らします。このため、制御ループはシングル・ポール・システムの応答を示すので、高速ループ過渡応答が可能となり、起動条件や負荷条件でのオーバーシュートを小さくします。

図2に示されているように、マルチモード・ディミング・ブロックからVCピンに流れ込むソース電流(およびその結果生じるCCFL電流)には5つの異なった動作モードがあります。どのモードが使われるかは、PROGピンとPWMピンの電圧およびR_{MAX}ピンとR_{MIN}ピンから流れ出す電流によって決定されます。

オフ・モード(V_{PROG} < 0.5V)では、VCソース電流はゼロに設定され、VCがアクティブにグランドに引き下げられてGATEピンのスイッチングが禁止されるので、ランプ電流はゼロになります。

最小電流モード(0.5V < V_{PROG} < 1V)では、VCソース電流は1.26Vの基準電圧のR_{MIN}ピンから流れ出す電流に等しく設定されます。最小VCソース電流により、ディスプレイの調光範囲が決定されます。製造元が規定する最小CCFL電流を流すようにR_{MIN}を設定すると、すべてのPROG電圧で最大のCCFLの寿命が保証されますが、調光範囲が制限されます。製造元の規定する最小CCFL電流より少ない電流を流すようにR_{MIN}を設定すると、調光範囲は広がりますが、寿命を最大にするには通常動作のPROG電圧が制限されます。最大調光比を得るには、R_{MIN}ピンをV_{REF}ピンに接続してI_{MIN}をゼロに設定します。

たとえば、図1の回路は1mAのランプ電流で100:1の調光率を実現しますが、最小CCFL電流はゼロに設定されます(R_{MIN}はV_{REF}に接続されています)。この場合、CCFLの仕様を満たして寿命を最大にするには、通常動作時にPROG電圧を1.12Vより高く保ってCCFL電流を1mAに制限する必要があります(1mAというのはここでの説明のための代表的な最小ランプ電流であり、実際の最小許容値についてはランプの仕様を調べてください)。図1のPROG電圧を1V(CCFL電流は0mA)に下げるとき、500:1を超える調光比が可能ですが、ほとんどのランプの最小CCFL電流の仕様に違反するので推奨されてはいないことに注意してください。代わりに、図1で、R_{MIN}をV_{REF}から外して10k の抵抗をR_{MIN}からAGNDに付加すると、すべてのPROG電圧でランプ1個あたりの最小CCFL電流が1mAに設定されますが、調光率は6:1に制限されます。

アプリケーション情報

図3aと図3bのトレースBは、図1のPWMモード1mA動作時のCCFL電流の波形を示しています。

最大電流モード($V_{PROG} > 4V$)では、VCソース電流は1.25Vを基準にした R_{MAX} ピンから流れ出す電流の5倍に設定されます。CCFL電流がこのモードの、メーカーの最大定格に等しくなるように R_{RMAX} を設定すると、ランプが規定寿命より早く劣化することはありません。たとえば、図1の回路のR4を16.2kに設定すると、最大CCFL電流は9mAに設定されます(9mAというのは単に説明上使われている代表的な最大ランプ電流です。実際の値については、ランプの仕様を調べて確認してください)。図3aと図3bのトレースAは、図1の最大電流モードの9mA動作時のCCFL電流の波形を示しています。

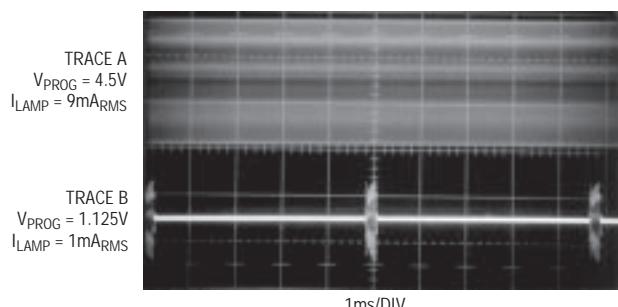


図3a. 図1の回路のCCFL電流

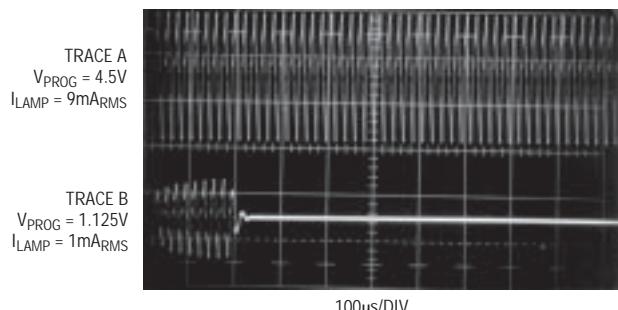


図3b. 図1の回路のCCFL電流

リニア・モード($V_{PWM} < V_{PROG} < 4V$)では、VCソース電流はPROGピンの電圧によってリニアに制御されます。リニア・モードのVCソース電流の式は $I_{VC} = (V_{PROG} - 1V)/3V$ ($I_{RMAX} \cdot 5$)です。最適な電流 / 光と最高の効率を得るには、LT1768が通常リニア・モードで動作するように V_{PWM} を設定します。たとえば、図1の回路では、リニア・モードは $V_{PROG} = 3V \sim 4V$ で動作し、ランプ電流は $(3mA)(V_{PROG} - 1V)/1V$ に等しくなります。

PWMモード($1V < V_{PROG} < V_{PWM}$)では、VCソース電流は、最小電流モードで設定された値と $V_{PROG} = V_{PWM}$ でのリニア・モードの I_{VC} の値のあいだで変調されます。PWM周波数は $22Hz/C_T (\mu F)$ に等しく、そのデューティ・サイクルはPROGピンとPWMピンの電圧によって設定され、次式に従います。

$$DC = [1 - (V_{PWM} - V_{PROG})/(V_{PWM} - 1V)] \cdot 100\%$$

LT1768のPWMモードでは大きな調光率が実現できるとともに、PWMのみの調光方法の場合にみられる高いクレストファクタが減少します。図1の例では、リニア・モードは $V_{PROG} = 1V \sim 3V$ で動作し、CCFL電流は0mAと6mAの間で変調されます。PWM変調周波数はコンデンサC3によって220Hzに設定されます。

これらの5つの動作モードを組み合わせると、DC制御のCCFL電流プロフィールを実現し、個々のディスプレイに対して調整することができます。広く使われている電流範囲のほとんどにわたってリニア・モードのCCFL電流制御を使い、下端ではPWMモードを使って、LT1768は広い範囲の調光率を可能にするとともにCCFLの寿命を最大限延ばします。

ランプ帰還電流

標準的なアプリケーションでは、DIO1ピンとDIO2ピンはランプの低電圧側に接続されます。各DIOピンは2個の内部ダイオードのカソードとアノードの共通接続点です(ブロック図を参照)。ダイオードの残りの端子はPGNDに接続されています。双方向性のランプ電流はDIO1ピンとDIO2ピンに流れ込み、これらのダイオードは半周期ごとに交互に電流を流します。負周期に電流を流すダイオードはその電流の一部をVCピンに振り分けます。この電流は「マルチモードの調光」のセクションで指定されているVCソース電流に対してゼロになります。VCピンに接続した1個のコンデンサにより、安定したループ補償と半波整流されたランプ電流の平均化機能が実現されます。したがって、ランプ電流プログラミング・セクションからVCピンに流れ込む電流は平均ランプ電流に関係しています。

抵抗電流から平均ランプ電流への全体の利得は、マルチモード調光ブロックからの利得を、DIOピンからVCピンへの利得によって割ったものに等しく、動作モードに依存します。

アプリケーション情報

デュアル・ランプ・ディスプレイでは、最小電流モードの伝達関数(I_{DIO} / I_{RMIN})は10A/Aに等しく、最大電流モードの伝達関数(I_{DIO} / I_{RMAX})は100A/Aに等しくなります。

上述の伝達関数は、 R_{MAX} 電流および R_{MIN} 電流と、(RMS ランプ電流ではなく)平均ランプ電流との関係です。平均値とRMS関数の違いにより、実際のランプ電流と R_{MIN} 電流/ R_{MAX} 電流の間の実際の全伝達関数は経験的に決定する必要があります。使用される特定のランプとディスプレイハウジングの組み合せに依存します。たとえば、図1の回路で、 R_{RMIN} を10k に設定し、 R_{RMAX} を16.8 に設定すると、この例のディスプレイの最小ランプ電流と最大RMSランプ電流はそれぞれランプ1個あたり1mAと9mAになります。図1の回路のランプ電流とプログラミング電圧を図4に示します。

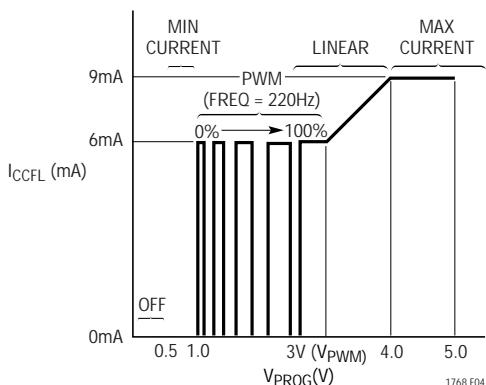


図4. 図1の回路のランプ電流とPROG電圧

R_{RMAX} 、 R_{RMIN} 、および V_{PWM} の選択

R_{RMAX} の値は、 V_{PROG} を4.5Vに設定してから、ランプの製造元の規定する最大許容電流になるように R_{RMAX} を調整して決定します。

次に、PWMピンの電圧は、LT1768が通常リニア・モードで動作するように設定します。 V_{PWM} の標準値は約2.5Vで、これはPWM領域を V_{PROG} 入力電圧範囲の50%に制限します。

R_{RMIN} の値には、製造元の規定する最小ランプ電流または広い調光範囲を可能にするランプ電流のどちらかを選択します。最小規定電流にしたい場合は、 V_{PROG} を

0.75Vに設定し、規定電流になるように R_{RMIN} を調整します。広い調光範囲にしたい場合は、 V_{PROG} を0.75Vに設定し、必要な調光率が得られるように R_{RMIN} を調整します。極端な調光率になるように R_{RMIN} を調整する場合は注意が必要です。 R_{RMIN} によって設定される最小ランプ電流でも、ランプを十分点灯できる必要があります。そうでないと、輝度ムラが生じます。 R_{RMIN} を調整しても必要な調光率が得られない場合は、 R_{MIN} ピンを V_{REF} ピンに接続して、最小ランプ電流をゼロに設定することができます。最小電流が、オープンランプのスレッショルド電流(約125 μ A)より小さい値に設定されると、0.5V ~ 1VのPROG電圧ではFAULTピンが有効になります。

設定された R_{RMAX} と R_{RMIN} 値はディスプレイの寿命を決定するのに決定的に重要です。 R_{RMAX} と R_{RMIN} の値を決定するときは、参考文献で引用されているような適切な測定方法の使用が不可欠です。

ランプの故障モードとシングル・ランプ動作

正周期に電流を流すDIOピンのダイオードは、オープンランプの故障状態を検出するのに使われます。オープンランプまたはランプの低電圧側のグランドへの短絡により、正周期に、どちらかのDIOピンの電流が少なくとも1PWM周期の間125 μ Aより小さくなると、FAULTピンが有効になり、ハイレベルPWMモード、リニア・モード、および最大電流モードで、VCピンに流れ込むランプ・プログラミング電流が約50%減少します。VCソース電流を半分にすると、全ランプ電流がプログラムされた値の約半分に減少します。この機能により、故障状態でも、ランプ電流が R_{RMAX} によって設定された最大ランプ電流レベルを超えることはありません。正周期に、少なくとも1PWM周期の間、両方のDIOピンの電流が125 μ Aより小さく、VCピンがクランプ値に達すると(オープンランプ状態またはランプの低電圧側がグランドに短絡した故障状態のどちらかを示しています)、ゲート・ドライブはラッチオフされます。ラッチを解除するには、PROG電圧をゼロに設定するか、LT1768をシャットダウン・モードにします。

オープンランプの故障状態は高電圧のAC波形を生じるので、高電圧ラインとDIOラインの間には適切なレイアウト間隔を保つことが不可欠です。

アプリケーション情報

高電圧ラインとDIOライン間にわずか0.5pFでも結合容量が存在すると、オープンランプの検出ができない可能性があります。結合が避けられない状況では、DIOピンからグランドに抵抗を付加して、オープンランプのスレッショルドを高くします。DIOピンからグランドへ抵抗を付加した場合、 R_{RMAX} と R_{RMIN} の値を公称値より大きくして、追加電流を補償する必要があるかもしれません。

シングル・ランプ動作では、ランプの低電圧側を両方のDIOピンに接続し、 R_{RMAX} と R_{RMIN} の値をデュアル・ランプの構成で使われる値の2倍に増やします。シングル・ランプ・モードでは、すべての故障検出はデュアル・ランプの構成の場合と同様に動作しますが、オープンランプのスレッショルドは2倍になります。オープンランプのスレッショルドの増加を許容できない場合、REFピンとDIOピンの間に抵抗を接続して正のオフセット電流を追加し、オープンランプのスレッショルドを下げることができます(33kの抵抗により、オープンランプのスレッショルドは約100 μ A($(V_{REF} - V_{DIO}^+)/33k$)だけ低下します)。オフセット電流が追加されると、 R_{RMAX} と R_{RMIN} の値を公称値より大きくして、オフセット電流を補償する必要があるかもしれません。

VC補償

前述したように、VCピンの1個のコンデンサは、誤差信号の変換、ランプ電流の平均化、および周波数補償を兼ね備えています。使用する容量値は慎重に検討して下さい。大きな値(1 μ F)にすると、大きなランプ電流での安定性は向上しますが、PWMモードでのライン・レギュレーションが劣化します。他方、小さな値(10nF)にすると、PWM応答は向上しますが、オーバーシュートが生じたり負荷レギュレーションが低下するおそれがあります。選択する値は最大負荷電流と調光範囲に依存します。これらのパラメータが決定されたら、ライン・レギュレーションが許容できなくなるまでVCコンデンサの値を大きくします。VCコンデンサの標準値は0.033 μ Fです。補償の詳細については、参考文献を参照するか、工場にお問い合わせください。

電流センス・コンパレータ

LT1768は電流モードのPWMコントローラです。通常の動作条件では、各発振サイクルの開始時にGATEは“H”にドライブされます。電流がVCピンの電圧に比例した

スレッショルド・レベルに達すると、GATEは再度“L”にドライブされます。GATEは次の発振サイクルの開始時まで“L”に留まります。こうして、ピーク電流はVC電圧に比例し、サイクルごとに制御されます。通常、ピーク・スイッチ電流は、センス抵抗を出力MOSFETのソース端子に接続して検出します。この抵抗はスイッチ電流を電圧に変換します。変換された電圧はVC電圧の一定部分 $(V_{VC} - V_{DIODE})/30$ と比較されます。通常の条件でGATEのデューティ・サイクルが50%より小さい場合、スイッチ電流のリミットは $I_{PK} = 0.1/R_{SENSE}$ に対応します。GATEのデューティ・サイクルが50%を超える場合、スイッチ電流のリミットは80%のデューティ・サイクルで約90mVに減少し、電流モードのコントローラに関連した低調波発振を防ぎます。

ランプ電流がPWMモードにプログラムされているとき、VCピンは最小PWMランプ電流と最大PWMランプ電流を表す電圧の間を変化(スルー)します。このスルータイムは、低デューティ・サイクルでのライン・レギュレーションに影響を与えるので、センス抵抗をできるだけ小さくして、短くします。センス抵抗の最小値は、スイッチングトランジエントやその他のレイアウトによるノイズによって決まります。目安として、PWM電流が最大モード($V_{PROG} = V_{PWM}$)のときVCピンの電圧が2.5Vになるようにセンス抵抗を設定します。センス抵抗の代表的値は大型ディスプレイでは25m ~ 50m で、PCBの銅トレースを使って実装できます。

SENSEピンの最大スレッショルドはわずか100mVなので、スイッチングトランジエントなどのノイズが誤ってコンパレータをトリップする可能性があります。LT1768には100nsのプランギング時間があり、スイッチの早すぎるターンオフを禁じますが、さらにセンス抵抗電圧にフィルタをかけることを推奨します。ほとんどのアプリケーションでは簡単なRCフィルタで十分です。(図5)

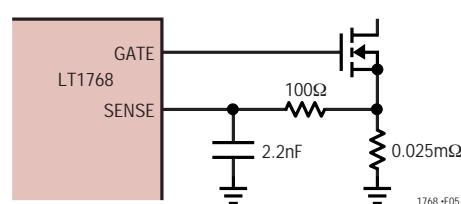


図5. センス・ピンのフィルタ

アプリケーション情報

GATE

LT1768は1個の高電流トーテムポール出力段を備えています。この出力段は $\pm 1.5\text{A}$ の出力電流をドライブする能力があります。トーテムポール出力の交差導通電流スパイクは除去されています。GATEピンはNチャネルMOSFETスイッチをドライブすることが意図されています。立上り時間と立下り時間は、3000pFの負荷に対して標準で50nsです。MOSFETスイッチのゲートを保護するため、デバイスにはクランプが内蔵されており、GATEピンが13Vを超えるのを防ぎます。

GATEピンは、トーテムポールの上側のNPNドライブ・トランジスタのエミッタと、下側NPNドライブ・トランジスタのコレクタに直接接続されています。下側のトランジスタのコレクタ(これはN型シリコンです)は、デバイスのサブストレートとP-N接合を形成しています。この接合部は通常動作では逆方向にバイアスされています。

アプリケーションによっては、外部MOSFETゲートの寄生LCがリングを起こし、GATEピンをグランドより下に引き下げることがあります。GATEピンがダイオード1個の電圧降下分以上負に引き下げられると、GATE NPNのコレクタとサブストレートで形成される寄生ダイオードがターンオンします。このため、デバイスの動作が不安定になります。このような場合、ショットキ・クランプ・ダイオードをGATEピンからグランドに接続することを推奨します。(図6)

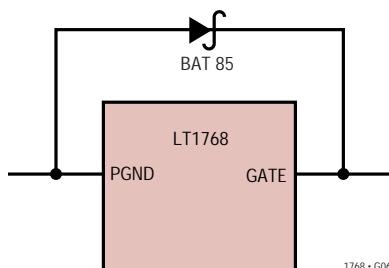


図6. ショットキ・ゲート・クランプ

リファレンス

LT1768の内部リファレンスはトリミングされたバンドギャップ・リファレンスです。このリファレンスはLT1768の内部回路の大部分に電力を供給するのに使われます。LT1768が低電圧ロックアウト、シャットダウン・モード、またはサーマル・シャットダウンのとき、リファレンスは無効になります。低電圧ロックアウトは V_{IN} が7.9Vより低いとき有効で、SHDNピンの電圧が1V

より下に引き下げられるとLT1768はシャットダウン・モードになります。SHDNピンには200mVのヒステリシスがあり、7 μA のプルアップ電流源が備わっています。LT1768のサーマル・シャットダウン温度は160°Cに設定されています。内部5Vのバッファ付きバージョンが V_{REF} ピンに備わっており、10mAまでの電流供給能力があります。 V_{REF} ピンから大きな電流を流すと、デバイスの消費電力が増加し、有効な動作周囲温度範囲が減少しますので注意してください。

電源と入力電圧のシーケンス制御

SHDNピンをフロートさせたままで、PWMピンとPROGピンの電圧が V_{REF} ピンから得られるほとんどのアプリケーションでは、 V_{IN} ピンに電圧が加えられ、あるいは除かれるとき、LT1768は正しくパワーアップし、あるいはパワーダウンします。 V_{IN} ピン、SHDNピン、PWMピン、およびPROGピンへの電圧入力が異なるソース(電源やマイクロプロセッサなど)から供給されるアプリケーションでは、パワーアップとパワーダウンのシーケンスに関して注意が必要です。パワーアップ・シーケンスで正常に動作させるには、 V_{IN} ピン、SHDNピン、PWMピン、およびPROGピンの電圧をゼロからそれぞれの適切な値にまでこの順序で引き上げる必要があります。パワーダウン・シーケンスで正常に動作させるには、この順序を逆転させます。たとえば、SHDNピンはフロート状態で、PWMピンの電圧は V_{REF} ピンの抵抗分割器から得られる図1の回路の場合、適切なパワーアップ・シーケンスでは、 V_{IN} ピンをゼロからそれ固有の値に引き上げてから、電圧またはPWM信号のどちらかをPROGピンに加えます。図1の回路のパワーダウン・シーケンスでは、PROGピンの電圧をゼロにしてから、 V_{IN} ピンの電圧をゼロにします。図1の回路でPROG電圧が V_{IN} 電源電圧よりも前に加わっている場合、図7の回路のようにすれば、適切な電源シーケンスが実現できるでしょう。

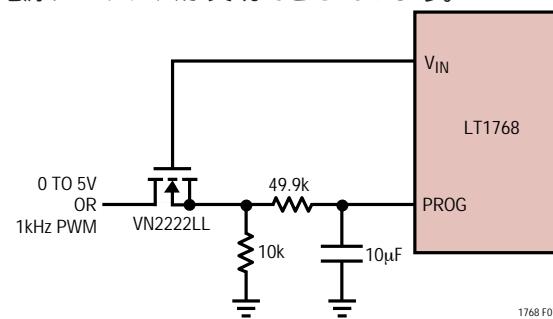


図7. 主電源よりも前に調光電圧が加わっているとき適切な電源シーケンスを実現する回路

アプリケーション情報

電源バイパスとレイアウトの検討項目

適切な電源バイパスとレイアウトの手法を使って、適切な安定化、ディスプレイのちらつきの回避、および長期信頼性を保証する必要があります。

図8では、アプリケーションの高電流経路が太線で示されています。理想的には、高電流経路のすべてのコンポーネントは、できるだけ近接して配置し、短く幅の広いトレースを使って接続します。最重要配慮点として、T1のセンタータップ、ショットキ・ダイオードD1、LT1768のV_{IN}ピン、および低ESRコンデンサ(C1)は直接接続し、それらの間のトレースを最短にします。

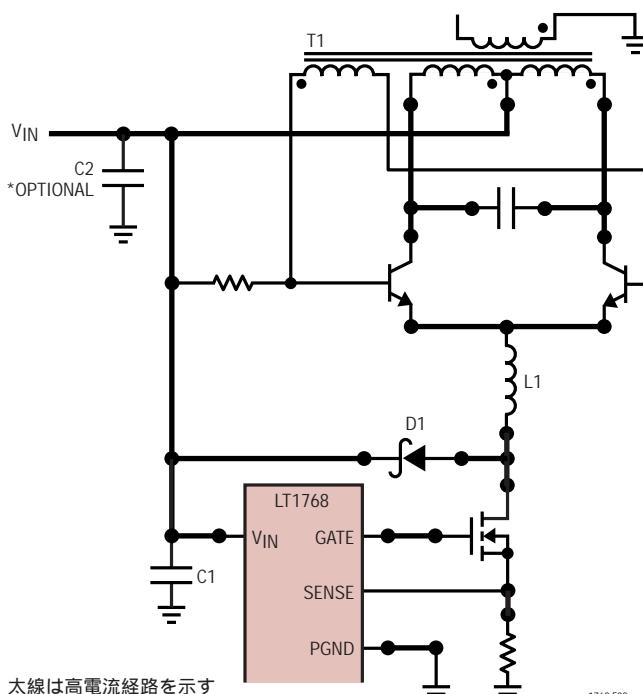


図8

スペースに制約があり、トランスT1をC1に隣接して配置できない場合、T1のセンタータップにローカルのバイパス(C2)を使います。

予期せぬ事態を避けるため、高電圧箇所のレイアウトにも特に注意が必要です。高電圧レイアウトの技法の詳細については参考文献を参照してください。

アプリケーションのサポート

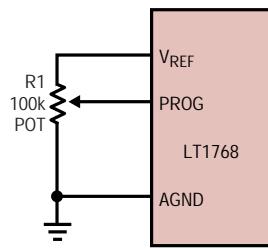
リニアテクノロジー社は、システム・デザイナのために、バックライトのソリューションの理解、設計、および評価に膨大な時間、リソース、および技術的専門知識を費やしています。効率的な小型バックライト・システムの設計は、トランスデューサを備えた電子システムにおけるトレードオフの検討であると言えます。設計のあらゆる側面が相互に関係しているので、どんな設計変更も他のすべての重要な設計パラメータの完全な再評価を必要とします。リニアテクノロジー社は、バックライトのデザインのテストと評価のための包括的環境を構築しており、小型で効率のよい経済的なカスタマ・ソリューションの実現における問題点とトレードオフを十分理解しています。弊社は、カスタマの皆さまと協力して、バックライト・システムの検討、設計、評価、および最適化を行いたいと願っております。バックライトのデザインに関する詳細については、以下の参考文献を参照してください。

参考文献

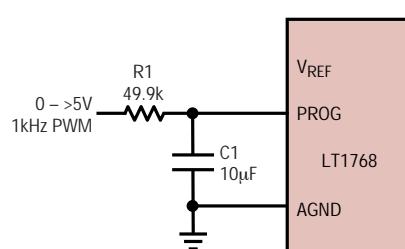
1. Williams, Jim. November 1995. A Fourth Generation of LCD Backlight Technology. Linear Technology Corporation, Application Note 65.

標準的応用例

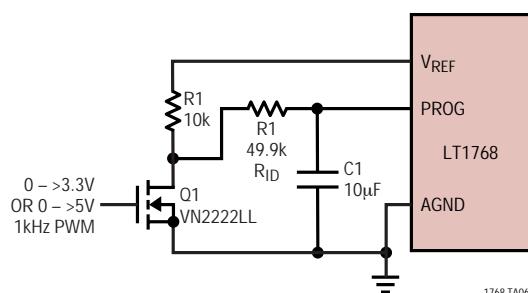
DC輝度制御



PWM輝度制御

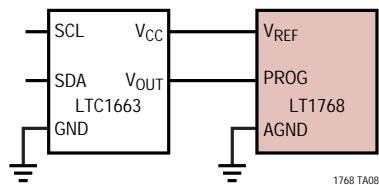


3.3Vロジックまたは5Vロジックを使ったPWM輝度制御

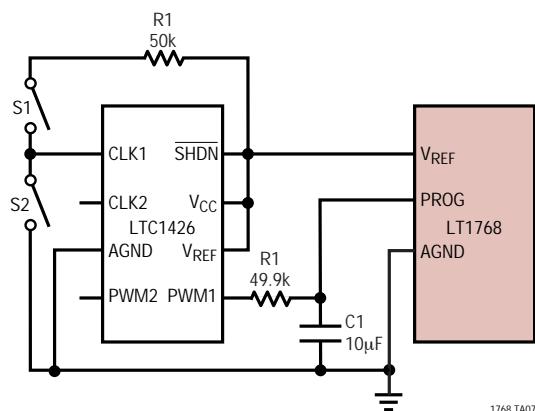


標準的应用例

2線直列インターフェース輝度制御

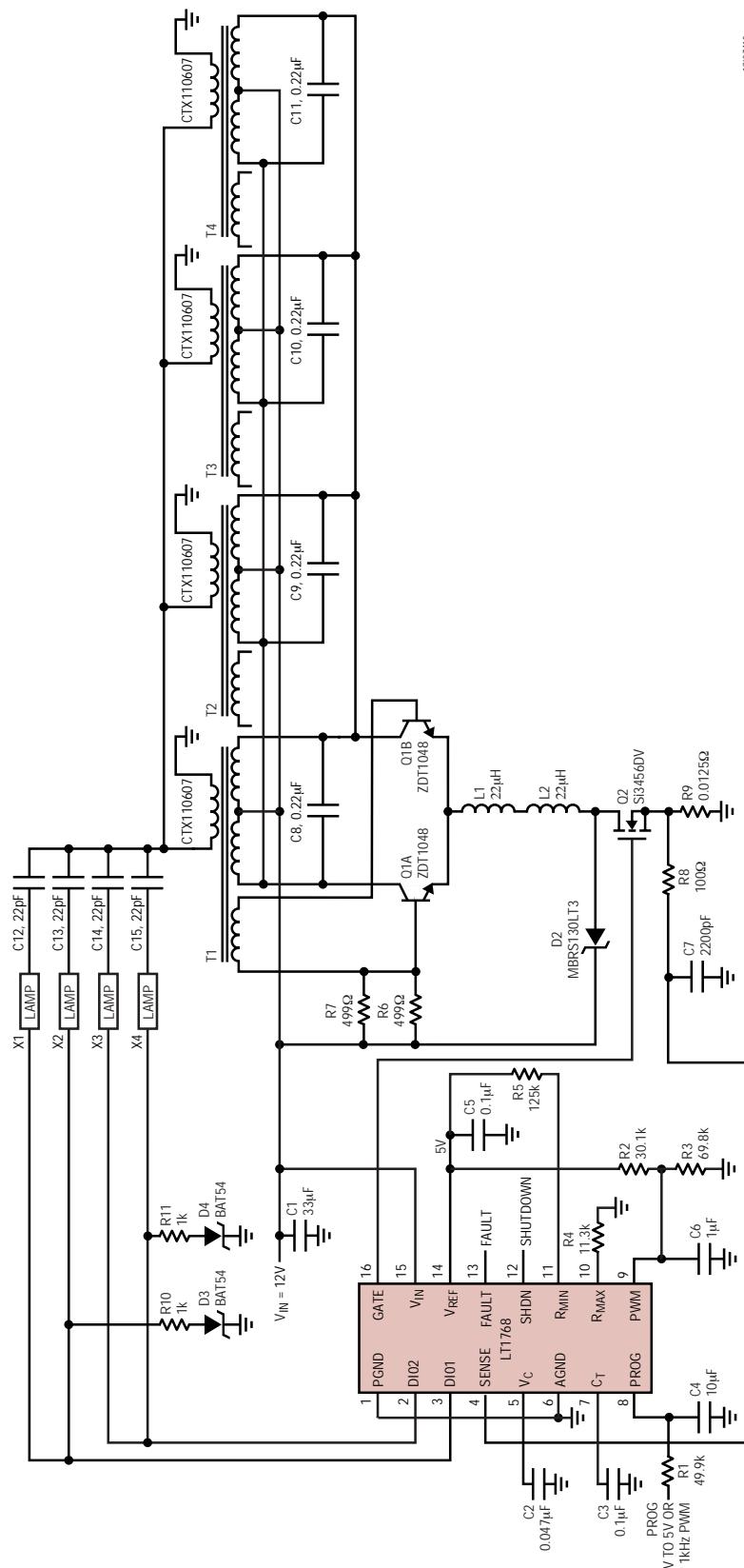


押しボタンによる輝度制御



標準的応用例

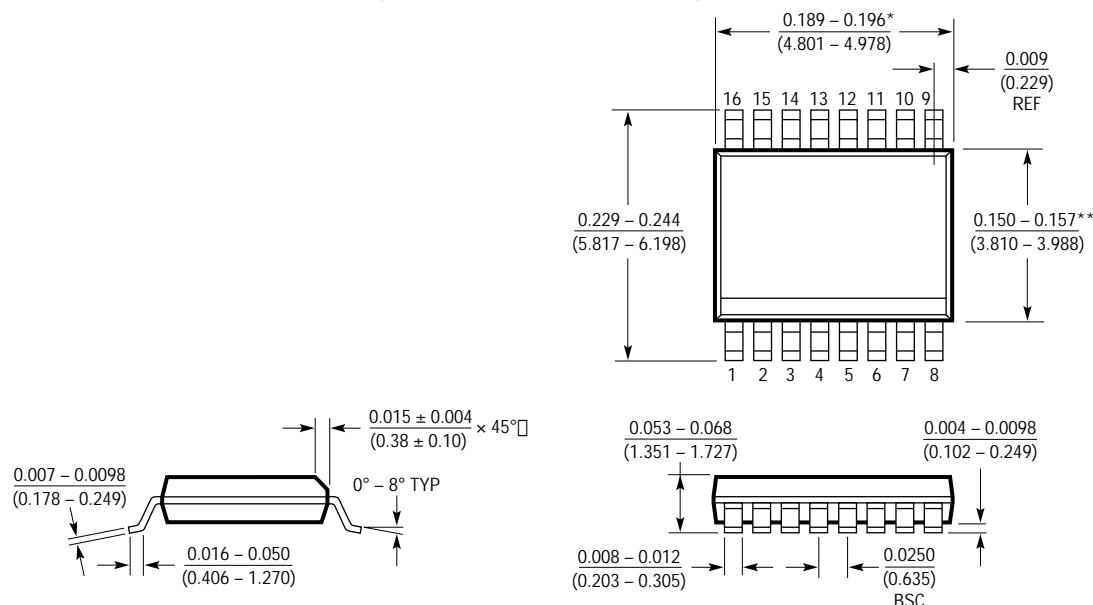
24ワットの4ランプCCFL用電源



1768T00

パッケージ寸法

GNパッケージ
16ピン・プラスチックSSOP(細型0.150インチ)
(Reference LTC DWG # 05-08-1641)



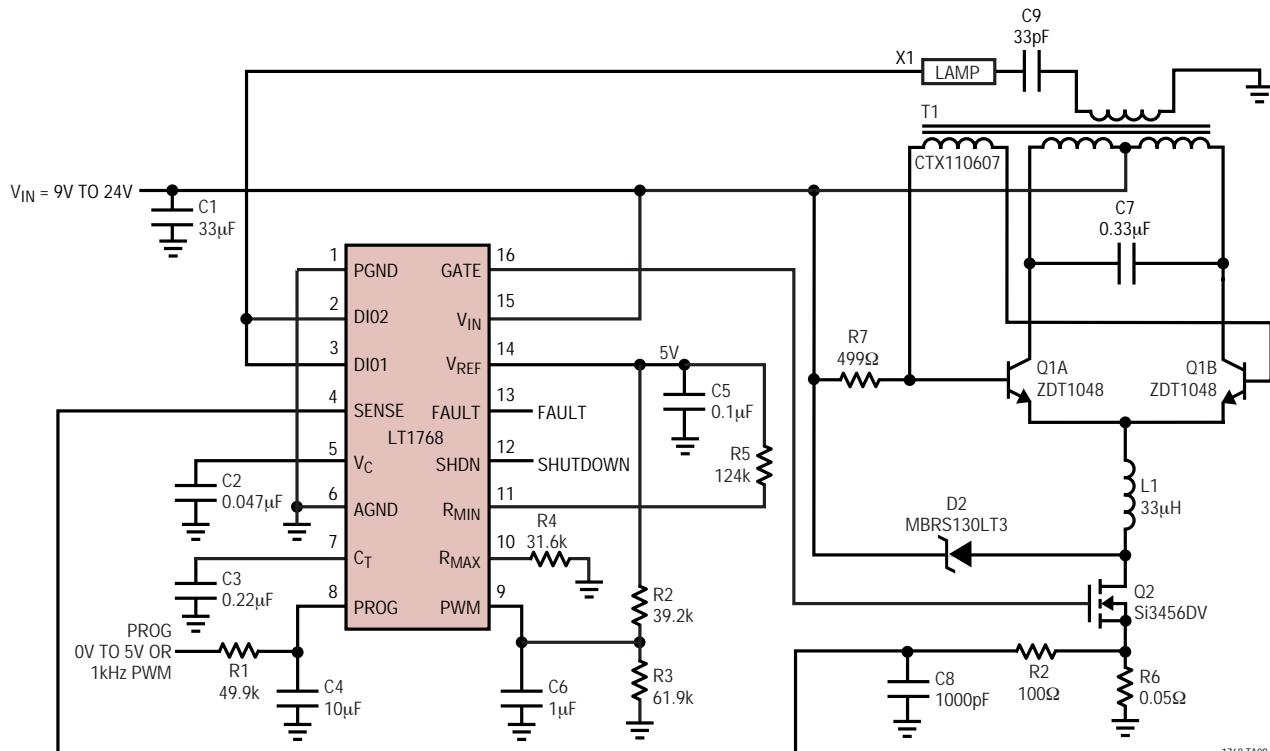
*寸法にはモールドのバリを含まない。モールドのバリは各サイドで0.006" (0.152mm)を超えないこと

**寸法にはリード間のバリを含まない。リード間のバリは各サイドで0.010" (0.254mm)を超えないこと

GN16 (SSOP) 1098

標準的応用例

4ワットの1ランプCCFL用電源



関連製品

| 製品番号 | 説明 | 注釈 |
|---------------|-------------------------------|---|
| LT1170 | 電流モード・スイッチング・レギュレータ | 5.0A, 100kHz |
| LT1182/LT1183 | CCFL/LCDコントラスト・スイッチング・レギュレータ | 3V ≤ V _{IN} ≤ 30V, CCFLスイッチ:1.25A, LCDスイッチ:625mA, オープンランプ保護、正または負のコントラスト |
| LT1184 | CCFL用電流モード・スイッチング・レギュレータ | 1.25A, 200kHz |
| LT1186 | CCFL用電流モード・スイッチング・レギュレータ | 1.25A, 100kHz, SMBusインターフェース |
| LT1372 | 500kHz, 1.5Aスイッチング・レギュレータ | 小型4.7μHインダクタ、わずか0.5平方インチのPCB実装面積 |
| LT1373 | 250kHz, 1.5Aスイッチング・レギュレータ | 250kHzで1mA I _Q 、正出力または負出力を安定化 |
| LT1786F | SMBusで制御されるCCFL用スイッチング・レギュレータ | 精密100μAフルスケール電流DAC |