

0.3GHz~6GHz、39.5dBm、 窒化ガリウム (GaN) パワー・アンプ

特長

- ▶ 内部整合した 0.3GHz~6GHz、39.5dBm の GaN パワー・アンプ
- ▶ RF 入力および RF 出力は AC 結合
- ▶ ドレイン・バイアス・インダクタを内蔵
- ▶ 出力電力：0.5GHz~5GHz で 39.5dBm (代表値)
($P_{IN} = 16.0\text{dBm}$)
- ▶ パワー・ゲイン：0.5GHz~5GHz で 23.5dBm (代表値)
($P_{IN} = 16.0\text{dBm}$)
- ▶ PAE：0.5GHz~5GHz で 40% (代表値)
($P_{IN} = 16.0\text{dBm}$)
- ▶ 小信号ゲイン：0.5GHz~5GHz で 33.5dB (代表値)
- ▶ 電源電圧：28V
- ▶ 静止電流：300mA

アプリケーション

- ▶ 電子戦
- ▶ 通信
- ▶ レーダー

機能ブロック図

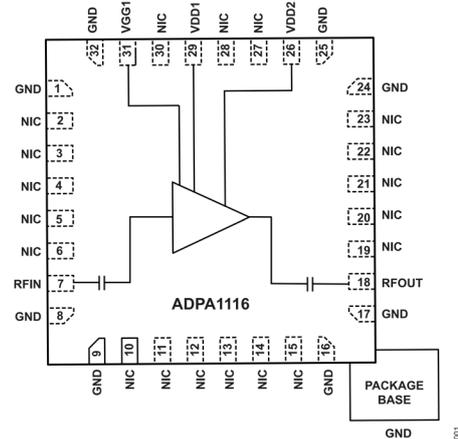


図 1. 機能ブロック図

概要

ADPA1116 は、0.3GHz~6GHz で動作可能なパワー・アンプで、周波数範囲が 0.5GHz~5GHz、入力電力 (P_{IN}) が 16.0dBm の場合に、39.5dBm の飽和出力電力 (P_{OUT})、40% の電力付加効率 (PAE)、23.5dB (それぞれ代表値) のパワー・ゲインを実現します。RF 入力と RF 出力は内部整合され、AC 結合されています。バイアス・インダクタを内蔵した VDD1 ピンと VDD2 ピンには、28V のドレイン・バイアスが印加されます。ドレイン電流は、VGG1 ピンに負の電圧を印加することによって設定されます。

ADPA1116 は窒化ガリウム (GaN) プロセスで製造され、32 ピン・リード・フレーム・チップ・スケール・パッケージ、プリモールド・キャビティ [LFCSP_CAV] に収められており、 -40°C ~ $+85^{\circ}\text{C}$ で動作するように仕様規定されています。

Rev. 0

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

目次

特長.....	1	ESDに関する注意.....	5
アプリケーション.....	1	ピン配置およびピン機能の説明.....	6
機能ブロック図.....	1	インターフェース回路図.....	6
概要.....	1	代表的な性能特性.....	7
電気仕様.....	3	動作原理.....	14
周波数範囲：0.3GHz～0.5GHz.....	3	アプリケーション情報.....	15
周波数範囲：0.5GHz～5GHz.....	3	代表的なアプリケーション回路.....	15
周波数範囲：5GHz～6GHz.....	4	基本的な接続方法.....	16
絶対最大定格.....	5	外形寸法.....	17
熱抵抗.....	5	オーダー・ガイド.....	17
静電放電（ESD）定格.....	5	評価用ボード.....	17

改訂履歴

4/2024—Revision 0: Initial Version

電気仕様

周波数範囲：0.3GHz～0.5GHz

特に指定のない限り、 $T_{CASE} = 25^{\circ}\text{C}$ 、電源電圧 (V_{DD}) = 28V、目標静止電流 (I_{DQ}) = 300mA、周波数範囲 = 0.3GHz～0.5GHz。

表 1. 周波数範囲：0.3GHz～0.5GHz

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
FREQUENCY RANGE	0.3		0.5	GHz	
GAIN					
Small Signal Gain (S21)	28.5	32.5		dB	
Gain Flatness		± 2.3		dB	
Gain Variation over Temperature		0.04		dB/ $^{\circ}\text{C}$	
RETURN LOSS					
Input (S11)		9		dB	
Output (S22)		7.5		dB	
POWER					$P_{IN} = 16.0 \text{ dBm}$
Output (P_{OUT})	35.5	38		dBm	
Gain		22		dB	
Power Added Efficiency (PAE)		35		%	
I_{DQ}		300		mA	Adjust the gate control voltage (V_{GG1}) between -3 V and -1 V to achieve an $I_{DQ} = 300 \text{ mA}$ typical

周波数範囲：0.5GHz～5GHz

特に指定のない限り、 $T_{CASE} = 25^{\circ}\text{C}$ 、 $V_{DD} = 28\text{V}$ 、 $I_{DQ} = 300\text{mA}$ 、周波数範囲 = 0.5GHz～5GHz。

表 2. 周波数範囲：0.5GHz～5GHz

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
FREQUENCY RANGE	0.5		5	GHz	
GAIN					
S21	29.5	33.5		dB	
Gain Flatness		± 1.3		dB	
Gain Variation over Temperature		0.04		dB/ $^{\circ}\text{C}$	
RETURN LOSS					
S11		12		dB	
S22		13		dB	
POWER					$P_{IN} = 16.0 \text{ dBm}$
P_{OUT}	37.5	39.5		dBm	
Gain	21.5	23.5		dB	
PAE		40		%	
I_{DQ}		300		mA	Adjust V_{GG1} between -3 V and -1 V to achieve an $I_{DQ} = 300 \text{ mA}$ typical

電気仕様

周波数範囲：5GHz～6GHz

特に指定のない限り、 $T_{CASE} = 25^{\circ}C$ 、 $V_{DD} = 28V$ 、 $I_{DQ} = 300mA$ 、周波数範囲 = 5GHz～6.0GHz。

表 3. 周波数範囲：5GHz～6GHz

Parameter	Min	Typ	Max	Unit	Test Conditions/Comments
FREQUENCY RANGE	5		6	GHz	
GAIN					
S21		33		dB	
Gain Flatness		±0.8		dB	
Gain Variation over Temperature		0.05		dB/°C	
RETURN LOSS					
S11		12		dB	
S22		7.5		dB	
POWER					$P_{IN} = 16.0 \text{ dBm}$
P_{OUT}		38.5		dBm	
Gain		22.5		dB	
PAE		37		%	
I_{DQ}		300		mA	Adjust V_{GG1} between -3 V and -1 V to achieve an $I_{DQ} = 300 \text{ mA}$ typical

絶対最大定格

表 4. 絶対最大定格

Parameter	Rating
Bias Voltage	
Drain (V_{DD})	35 V
Gate (V_{GG1})	-8.0 V DC to 0 V DC
RF Input Power (RFIN)	23 dBm
Continuous Power Dissipation (P_{DISS}), $T_{CASE} = 85^{\circ}\text{C}$, Derate 205 mW/ $^{\circ}\text{C}$ Above 85 $^{\circ}\text{C}$	28.7 W
Temperature	
Nominal Peak Channel, $T_{CASE} = 85^{\circ}\text{C}$, $P_{IN} = 16$ dBm, $P_{DISS} = 13.3$ W at 3 GHz	149.9 $^{\circ}\text{C}$
Storage Range	-65 $^{\circ}\text{C}$ to +150 $^{\circ}\text{C}$
Operating Range	-40 $^{\circ}\text{C}$ to +85 $^{\circ}\text{C}$
Maximum Channel	225 $^{\circ}\text{C}$

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

熱性能は、プリント回路基板 (PCB) の設計と動作環境に直接関連しています。PCB の熱設計には、細心の注意を払う必要があります。

θ_{JC} はチャンネルとケースの間の熱抵抗で、ケースはデバイス裏面の露出金属グラウンド・パッドです。

表 5. 熱抵抗

Package Type ¹	θ_{JC}	Unit
CG-32-2	4.88	$^{\circ}\text{C}/\text{W}$

¹ θ_{JC} は、以下の条件でのシミュレーションによって決まります。すなわち、熱伝達は、チャンネルからグラウンド・パッドまでの熱伝導のみに起因し、グラウンド・パッドは 85 $^{\circ}\text{C}$ の動作温度で一定に保たれるものとします。

静電放電 (ESD) 定格

以下の ESD 情報は、ESD に敏感なデバイスを取り扱うために示したものです。対象は ESD 保護区域内だけに限られます。

ANSI/ESDA/JEDEC JS-001 準拠の人体モデル (HBM)。

ADPA1116 の ESD 定格

表 6. ADPA1116、32 ピン LFCSP_CAV

ESD Model	Withstand Threshold (V)	Class
HBM	± 250	1A

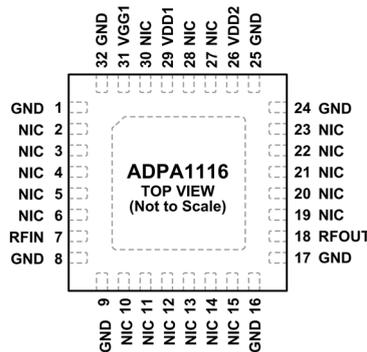
ESD に関する注意



ESD (静電放電) の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明



NOTES
 1. NO INTERNAL CONNECTION. THE NIC PINS ARE NOT CONNECTED INTERNALLY. FOR NORMAL OPERATION, CONNECT TO GROUND.
 2. EXPOSED PAD. CONNECT THE EXPOSED PAD TO A GROUND PLANE THAT HAS LOW ELECTRICAL AND THERMAL IMPEDANCE.

図 2. ピン配置

表 7. ピン機能の説明

ピン番号	記号	説明
1, 8, 9, 16, 17, 24, 25, 32	GND	グラウンド。GND ピンは RF グラウンドおよび DC グラウンドに接続する必要があります。インターフェース回路図については図 5 を参照してください。
2 to 6, 10 to 15, 19 to 23, 27, 28, 30	NIC	内部接続なし。NIC ピンは内部では接続されていません。通常動作の場合はグラウンドに接続します。
7	RFIN	RF 入力。RFIN ピンは AC 結合され、内部で 50Ω に整合されています。インターフェース回路図については図 3 を参照してください。
18	RFOUT	RF 出力。RFOUT ピンは AC 結合され、内部で 50Ω に整合されています。インターフェース回路図については図 6 を参照してください。
26	VDD2	2 段目のドレイン・バイアス・ピン。インターフェース回路図については図 6 を参照してください。
29	VDD1	初段のドレイン・バイアス・ピン。インターフェース回路図については図 7 を参照してください。
31	VGG1	アンプの両方の段のゲート・バイアス。VGG1 ピンは、アンプの I_{bq} を設定するために使用します。インターフェース回路図については図 4 を参照してください。
	EPAD	露出パッド。露出パッドは電気インピーダンスと熱抵抗の低いグラウンド・プレーンに接続します。

インターフェース回路図

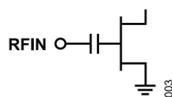


図 3. RFIN のインターフェース回路図

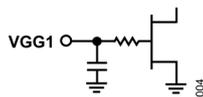


図 4. VGG1 のインターフェース回路図



図 5. GND のインターフェース回路図

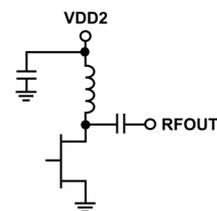


図 6. VDD2 および RFOUT のインターフェース回路図

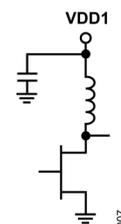


図 7. VDD1 のインターフェース回路図

代表的な性能特性

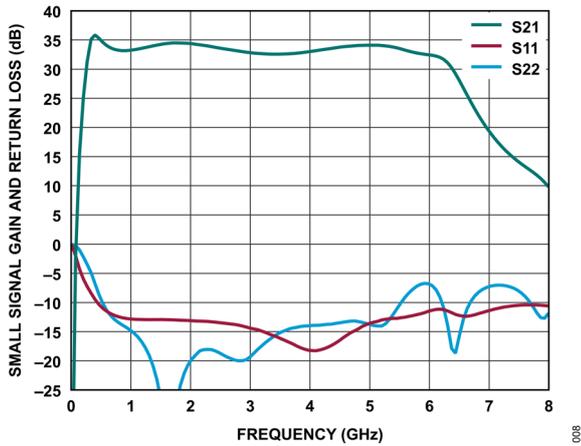


図 8. 小信号ゲインおよびリターン・ロスと周波数の関係、
 $V_{DD} = 28V$ 、 $I_{DQ} = 300mA$

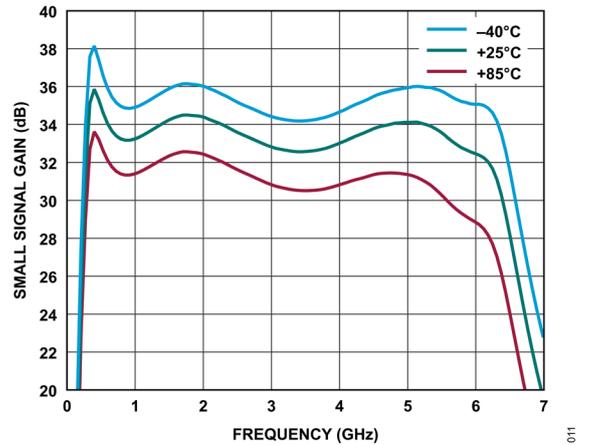


図 11. 異なる温度での小信号ゲインと周波数の関係、
 $V_{DD} = 28V$ 、 $I_{DQ} = 300mA$

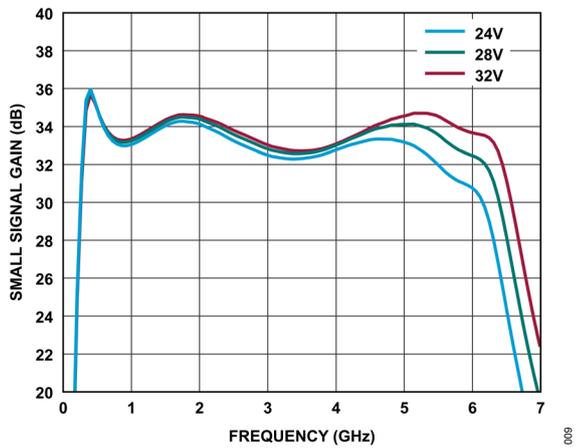


図 9. 異なる電源電圧での小信号ゲインと周波数の関係、
 $I_{DQ} = 300mA$

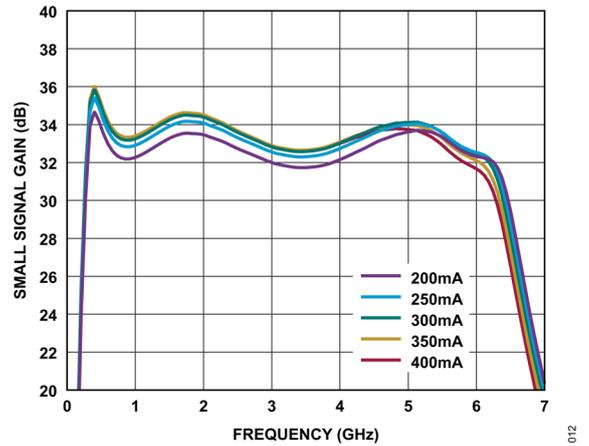


図 12. 異なる I_{DQ} 値での小信号ゲインと周波数の関係、
 $V_{DD} = 28V$

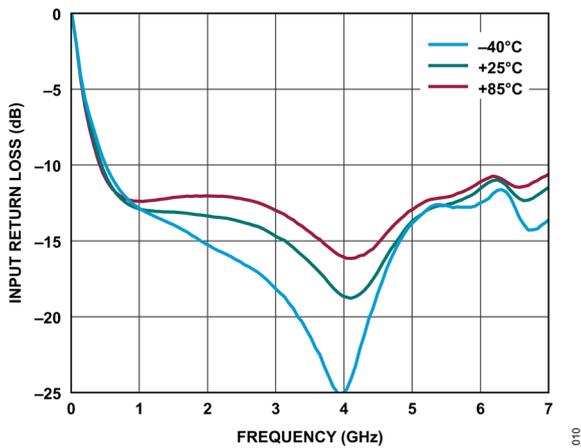


図 10. 異なる温度での入力リターン・ロスと周波数の関係、
 $V_{DD} = 28V$ 、 $I_{DQ} = 300mA$

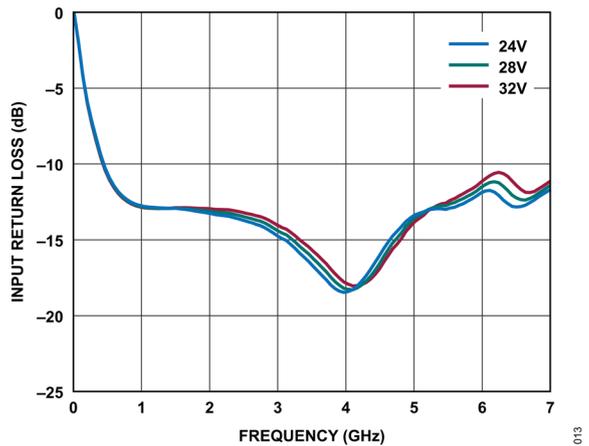


図 13. 異なる電源電圧での入力リターン・ロスと周波数の関係、
 $I_{DQ} = 300mA$

代表的な性能特性

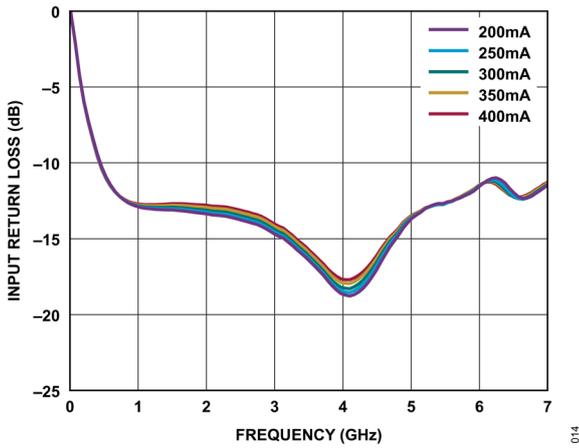


図 14. 異なる I_{DQ} 値での入力リターン・ロスと周波数の関係、 $V_{DD} = 28V$

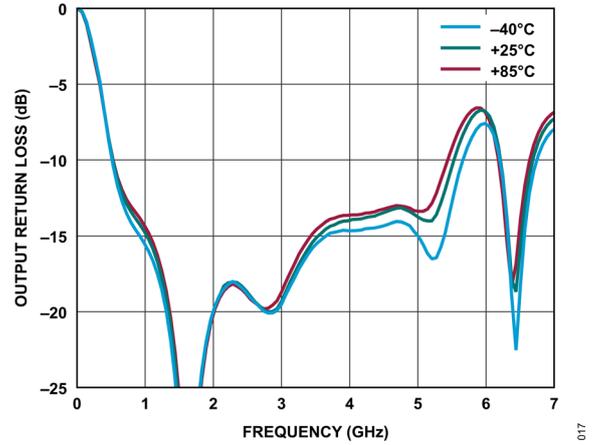


図 17. 異なる温度での出力リターン・ロスと周波数の関係、 $V_{DD} = 28V$ 、 $I_{DQ} = 300mA$

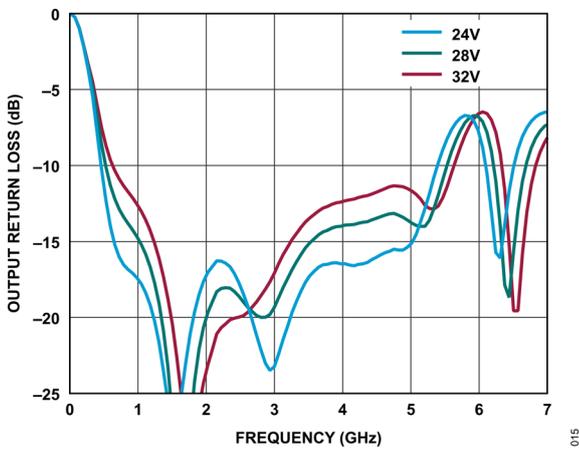


図 15. 異なる電源電圧での出力リターン・ロスと周波数の関係、 $I_{DQ} = 300mA$

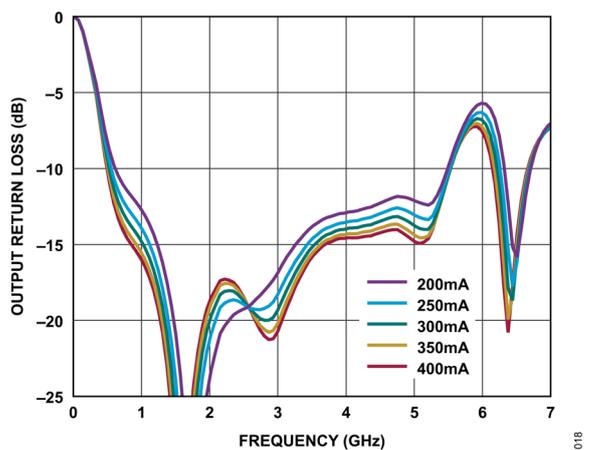


図 18. 異なる I_{DQ} 値での出力リターン・ロスと周波数の関係、 $V_{DD} = 28V$

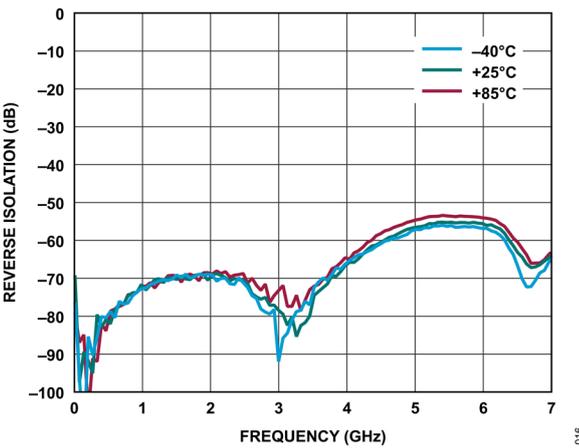


図 16. 異なる温度でのリバース・アイソレーションと周波数の関係、 $V_{DD} = 28V$ 、 $I_{DQ} = 300mA$

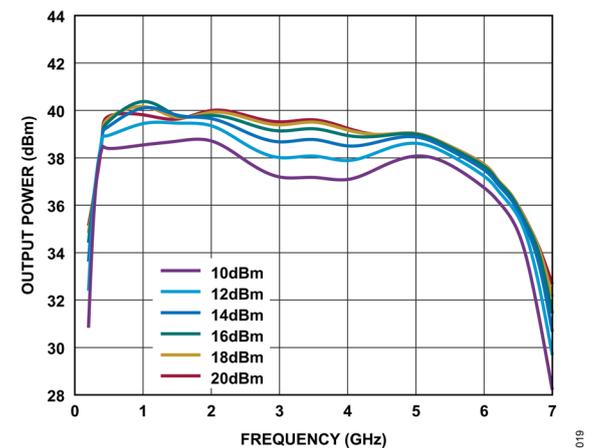


図 19. 異なる P_{IN} レベルでの出力電力と周波数の関係、 $V_{DD} = 28V$ 、 $I_{DQ} = 300mA$

代表的な性能特性

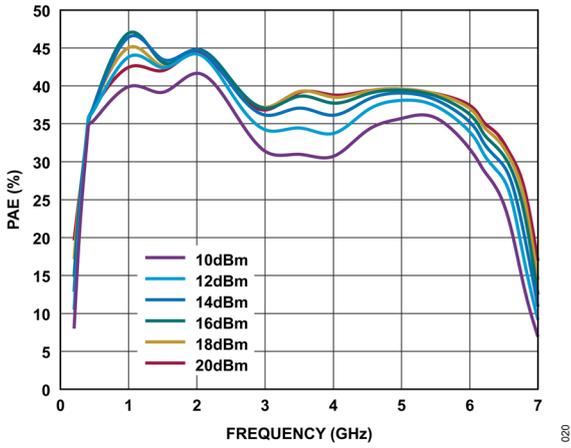


図 20. 異なる P_{IN} レベルでの PAE と周波数の関係、
 $V_{DD} = 28V$ 、 $I_{DQ} = 300mA$

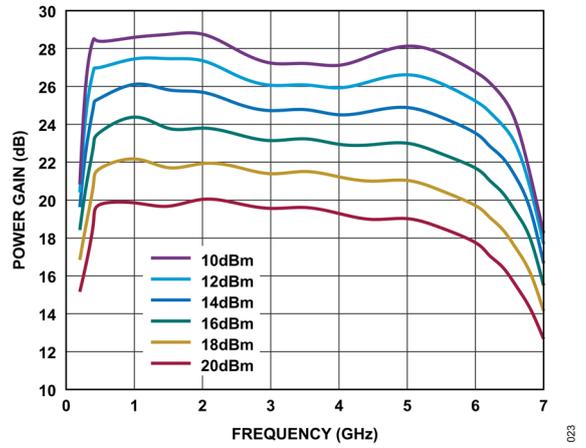


図 23. 異なる P_{IN} レベルでの電力ゲインと周波数の関係、
 $V_{DD} = 28V$ 、 $I_{DQ} = 300mA$

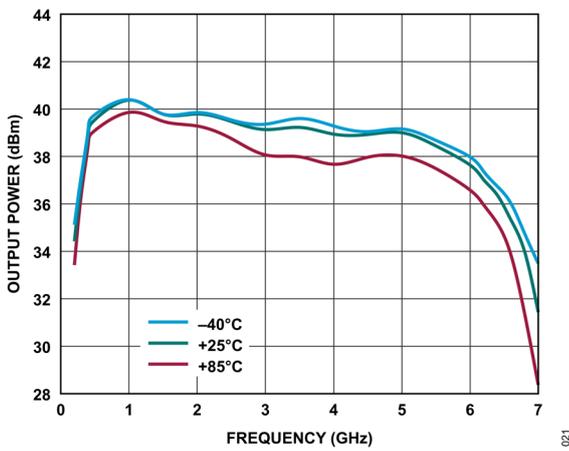


図 21. 異なる温度での出力電力と周波数の関係、
 $P_{IN} = 16dBm$ 、 $V_{DD} = 28V$ 、 $I_{DQ} = 300mA$

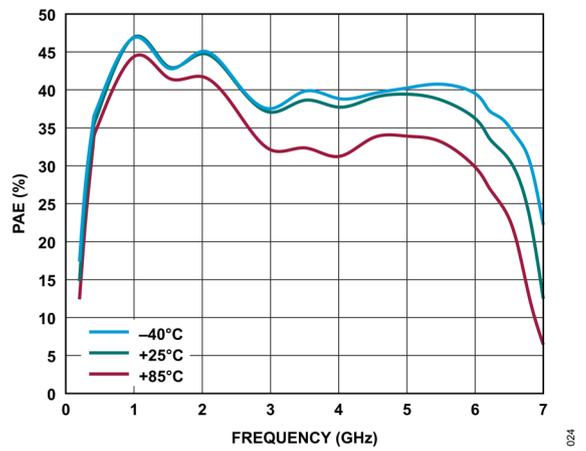


図 24. 異なる温度での PAE と周波数の関係、
 $P_{IN} = 16dBm$ 、 $V_{DD} = 28V$ 、 $I_{DQ} = 300mA$

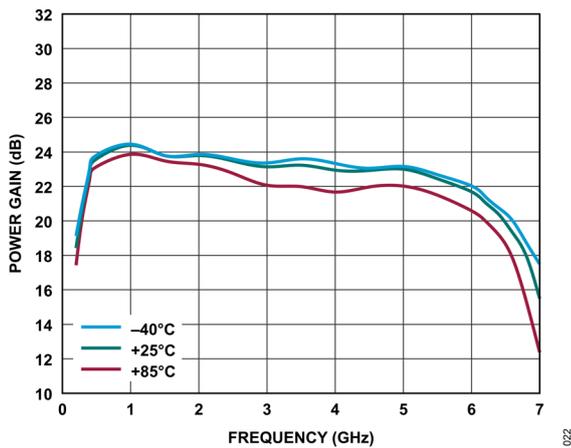


図 22. 異なる温度での電力ゲインと周波数の関係、
 $P_{IN} = 16dBm$ 、 $V_{DD} = 28V$ 、 $I_{DQ} = 300mA$

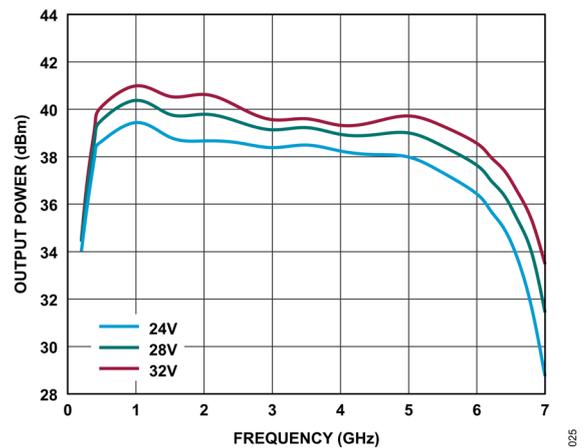


図 25. 異なる電源電圧での出力電力と周波数の関係、
 $P_{IN} = 16dBm$ 、 $I_{DQ} = 300mA$

代表的な性能特性

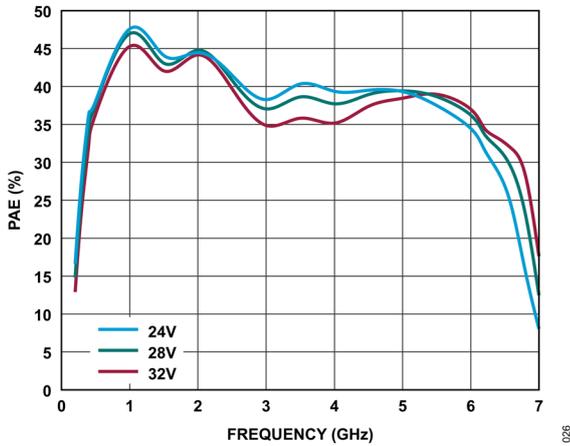


図 26. 異なる電源電圧での PAE と周波数の関係、
 $P_{IN} = 16\text{dBm}$ 、 $I_{DQ} = 300\text{mA}$

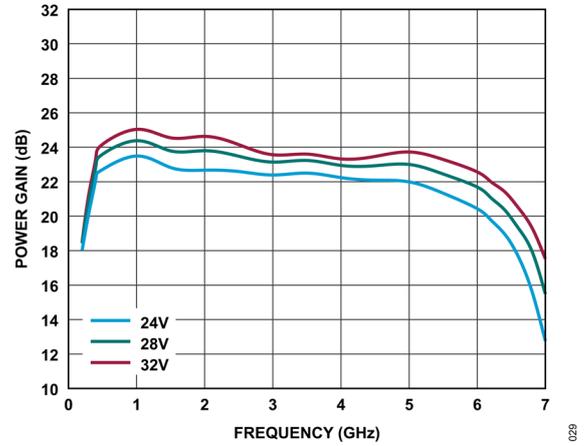


図 29. 異なる電源電圧での電力ゲインと周波数の関係、
 $P_{IN} = 16\text{dBm}$ 、 $I_{DQ} = 300\text{mA}$

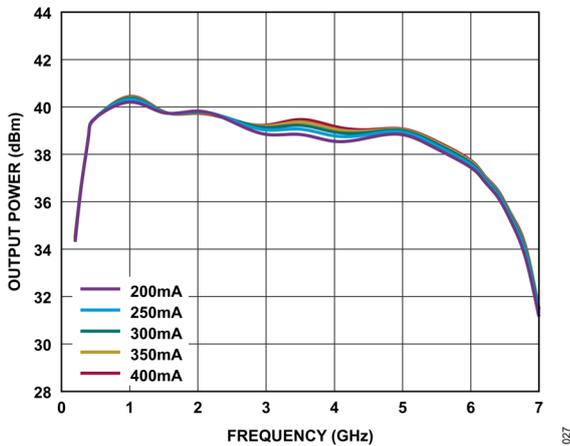


図 27. 異なる I_{DQ} 値での出力電力と周波数の関係、
 $P_{IN} = 16\text{dBm}$ 、 $V_{DD} = 28\text{V}$

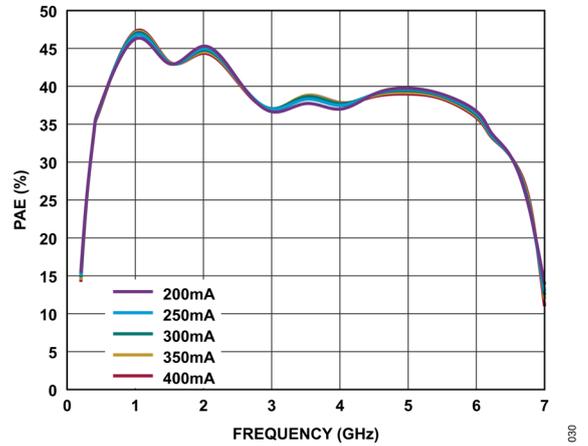


図 30. 異なる I_{DQ} 値での PAE と周波数の関係、
 $P_{IN} = 16\text{dBm}$ 、 $V_{DD} = 28\text{V}$

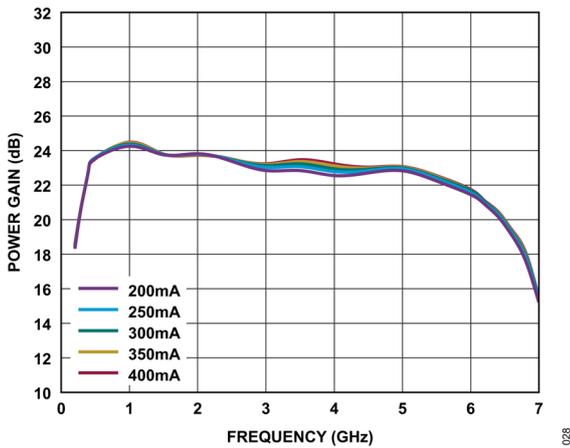


図 28. 異なる I_{DQ} 値での電力ゲインと周波数の関係、
 $P_{IN} = 16\text{dBm}$ 、 $V_{DD} = 28\text{V}$

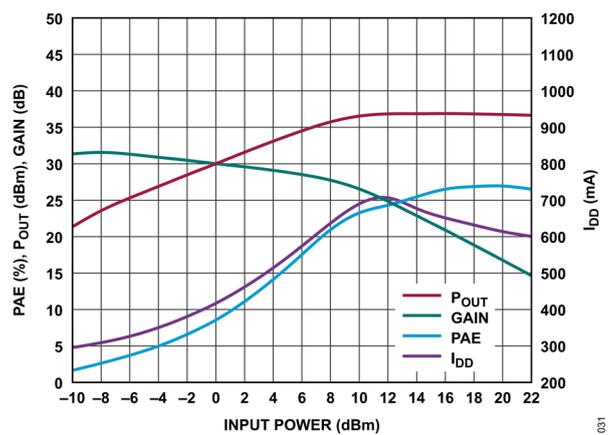


図 31. PAE、 P_{OUT} 、ゲイン、電源電流 (I_{DD}) と入力電力の
関係、0.3GHz、 $V_{DD} = 28\text{V}$ 、 $I_{DQ} = 300\text{mA}$

代表的な性能特性

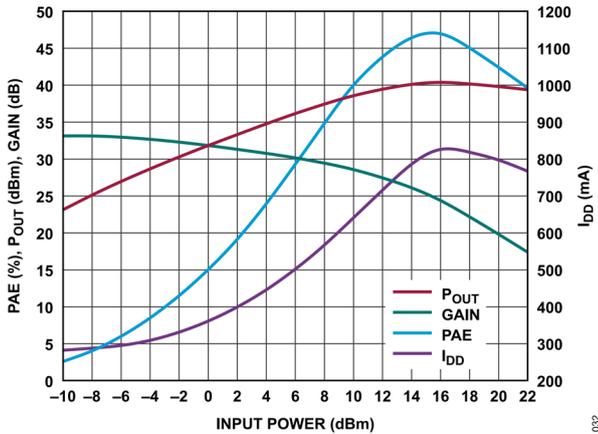


図 32. PAE、 P_{OUT} 、ゲイン、 I_{DD} と入力電力の関係、
1.0GHz、 $V_{DD} = 28V$ 、 $I_{DQ} = 300mA$

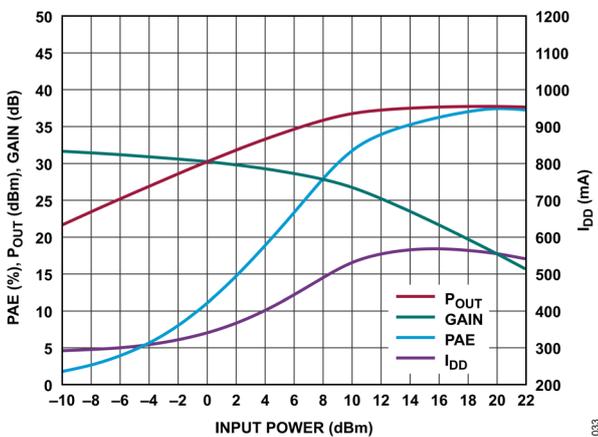


図 33. PAE、 P_{OUT} 、ゲイン、 I_{DD} と入力電力の関係、
6.0GHz、 $V_{DD} = 28V$ 、 $I_{DQ} = 300mA$

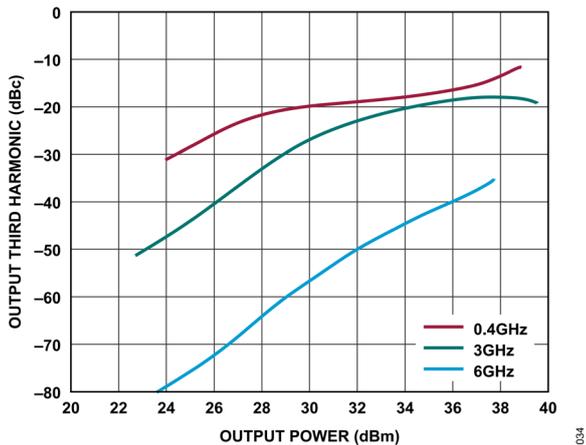


図 34. 異なる周波数での出力 3 次高調波と出力電力の関係、
 $V_{DD} = 28V$ 、 $I_{DQ} = 300mA$

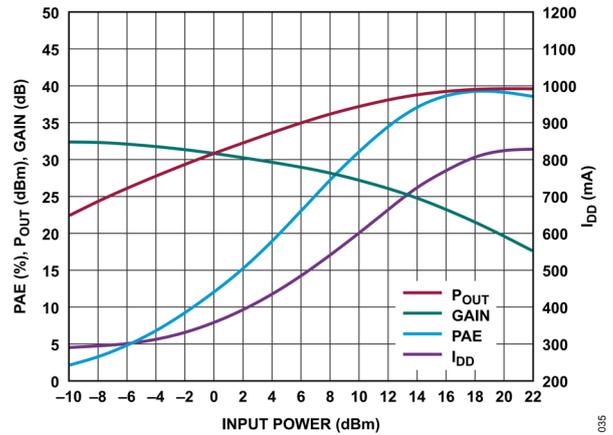


図 35. PAE、 P_{OUT} 、ゲイン、 I_{DD} と入力電力の関係、
3.0GHz、 $V_{DD} = 28V$ 、 $I_{DQ} = 300mA$

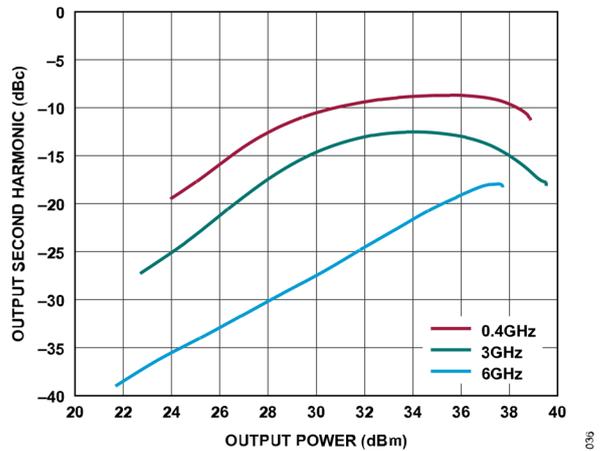


図 36. 異なる周波数での出力 2 次高調波と出力電力の関係、
 $V_{DD} = 28V$ 、 $I_{DQ} = 300mA$

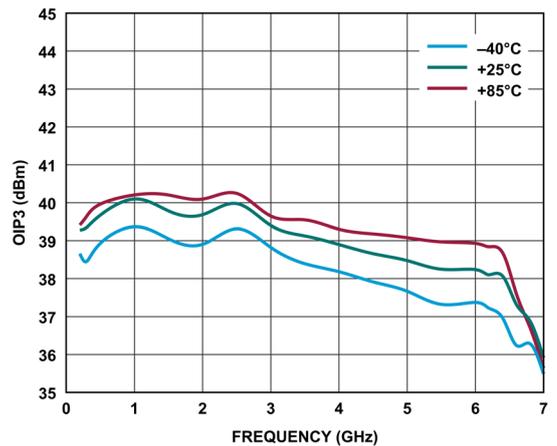


図 37. 異なる温度での出力 3 次インターセプト・ポイント (OIP3) と周波数の関係、
トーンあたりの $P_{OUT} = 28dBm$ 、
 $V_{DD} = 28V$ 、 $I_{DQ} = 300mA$

代表的な性能特性

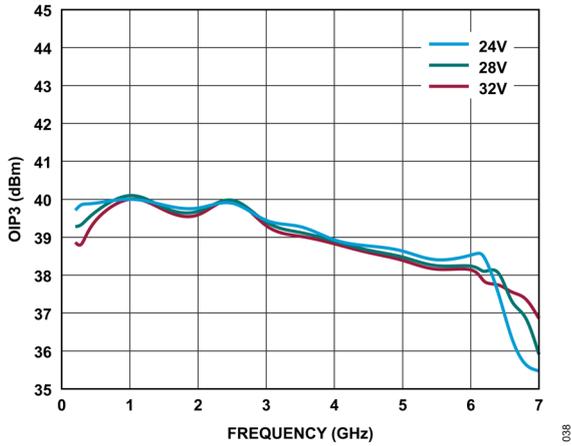


図 38. 異なる電源電圧での OIP3 と周波数の関係、
トーンあたりの $P_{OUT} = 28\text{dBm}$ 、 $I_{DQ} = 300\text{mA}$

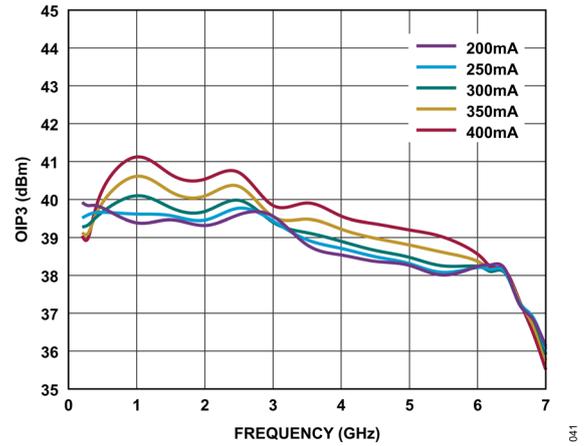


図 41. 異なる I_{DQ} 値における OIP3 と周波数の関係、
トーンあたりの $P_{OUT} = 28\text{dBm}$ 、 $V_{DD} = 28\text{V}$

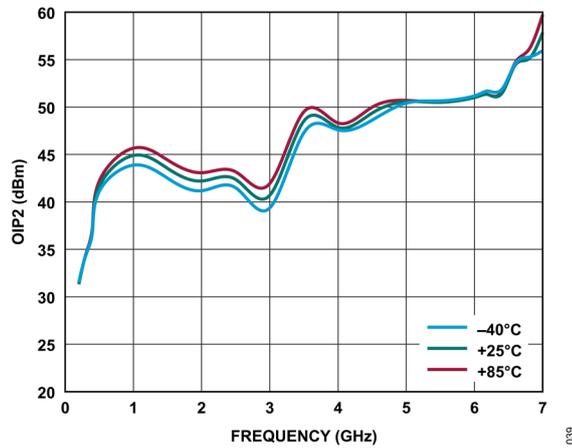


図 39. 異なる温度での出力 2 次インターセプト・ポイント
(OIP2) と周波数の関係、トーンあたりの $P_{OUT} = 28\text{dBm}$ 、
 $V_{DD} = 28\text{V}$ 、 $I_{DQ} = 300\text{mA}$

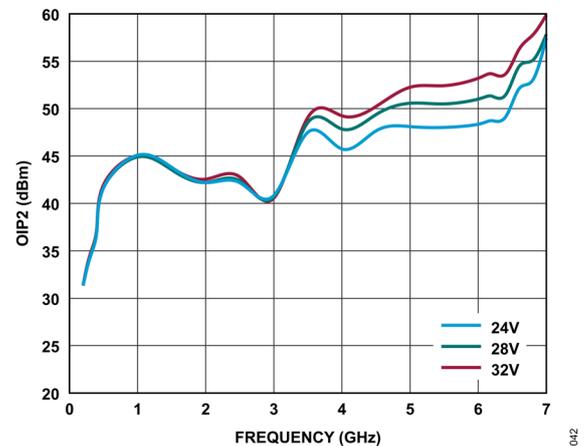


図 42. 異なる電源電圧での OIP2 と周波数の関係、
トーンあたりの $P_{OUT} = 28\text{dBm}$ 、 $I_{DQ} = 300\text{mA}$

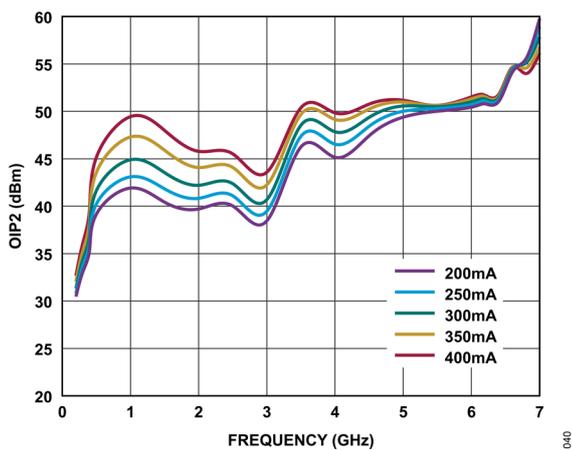


図 40. 異なる I_{DQ} 値における OIP2 と周波数の関係、
トーンあたりの $P_{OUT} = 28\text{dBm}$ 、 $V_{DD} = 28\text{V}$

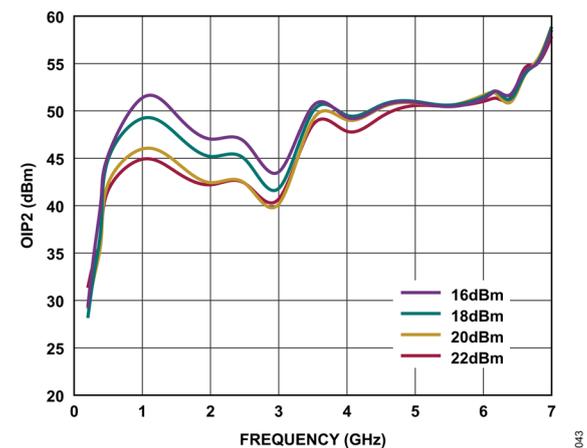


図 43. 異なるトーンあたりの P_{OUT} 値での OIP2 と周波数の
関係、 $V_{DD} = 28\text{V}$ 、 $V_{DQ} = 300\text{mA}$

代表的な性能特性

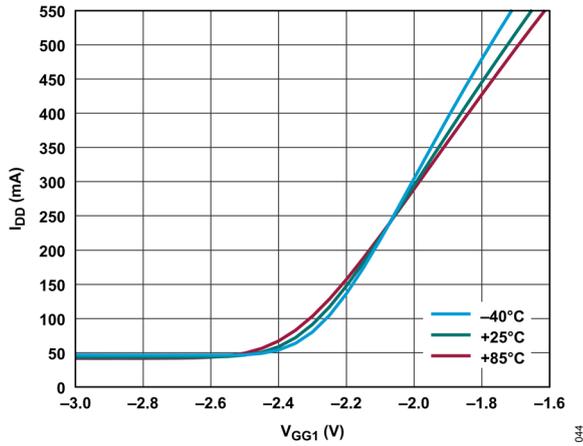


図 44. I_{DQ} と V_{GG1} の関係、 $V_{DD} = 28V$

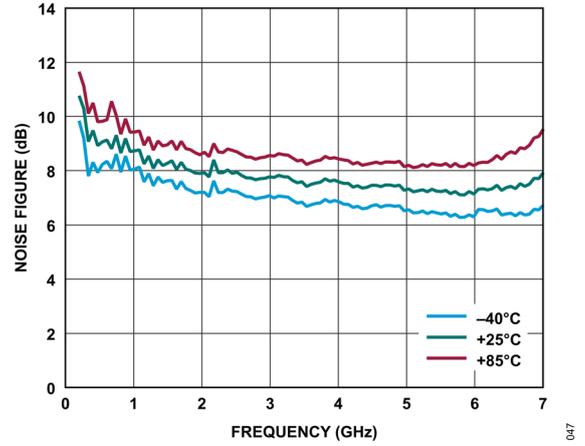


図 47. 異なる温度でのノイズ指数と周波数の関係、 $V_{DD} = 28V$ 、 $I_{DQ} = 300mA$

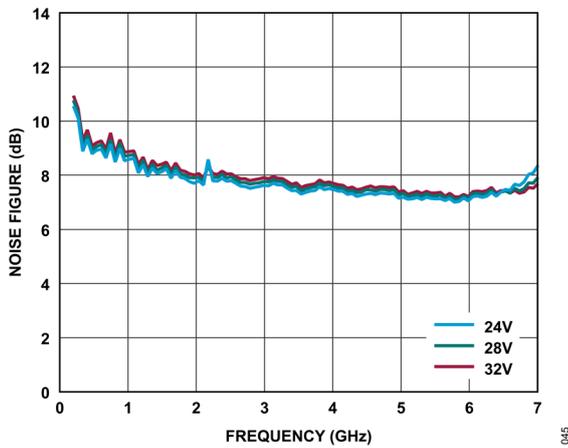


図 45. 異なる電源電圧でのノイズ指数と周波数の関係、 $I_{DQ} = 300mA$

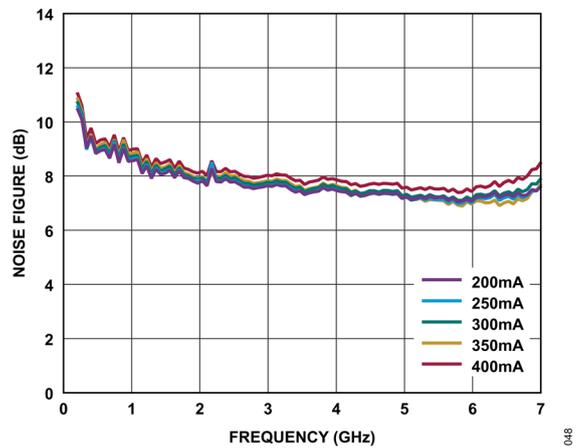


図 48. 異なる I_{DQ} 値でのノイズ指数と周波数の関係、 $V_{DD} = 28V$

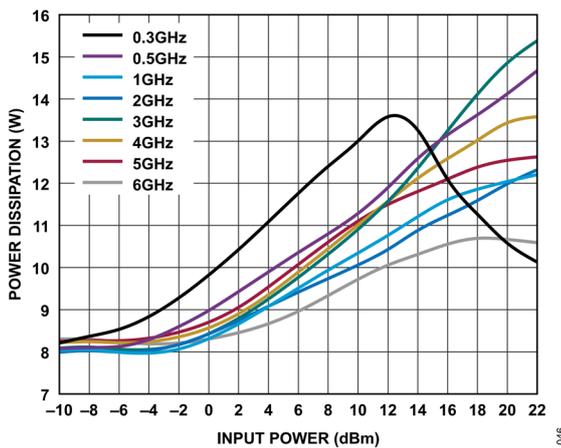


図 46. 異なる周波数での消費電力と入力電力の関係、 $T_{CASE} = 85^{\circ}C$ 、 $V_{DD} = 28V$ 、 $I_{DQ} = 300mA$

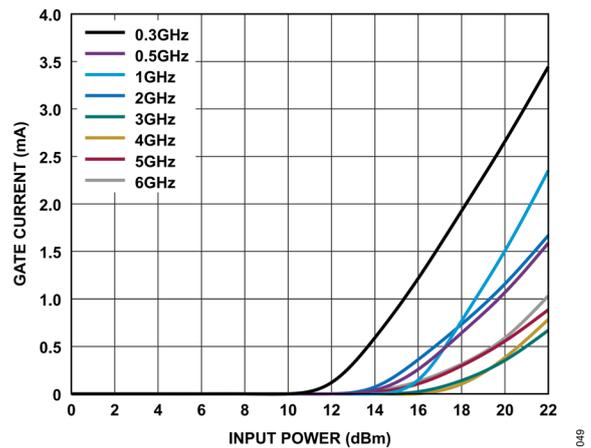


図 49. 異なる周波数でのゲート電流と入力電力の関係、 $V_{DD} = 28V$ 、 $I_{DQ} = 300mA$

動作原理

ADPA1116 は、ゲイン段をカスケード接続した GaN パワー・アンプで、これらのゲイン段は正のドレイン電源と外部から印加した負のゲート電圧でバイアスされます。公称 28V の V_{DD} を初段および 2 段目のドレインに印加し、負の電圧を VGG1 ピンに印加すると、合計の I_{DQ} が 300mA（公称値）となるよう設定されます。

このようにバイアスした場合、デバイスはクラス AB で動作し、飽和時に PAE が最大になります。ADPA1116 は、各ドレインと RFIN ポートおよび RFOUT ポートのオン・チップ DC ブロッキングに RF チョークを内蔵しています。

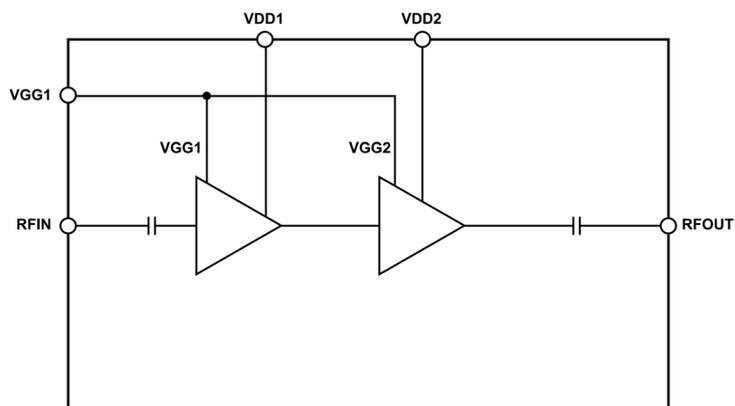


図 50. 基本的なブロック図

アプリケーション情報

代表的なアプリケーション回路

ADPA1116の代表的なアプリケーション回路を図51に示します。

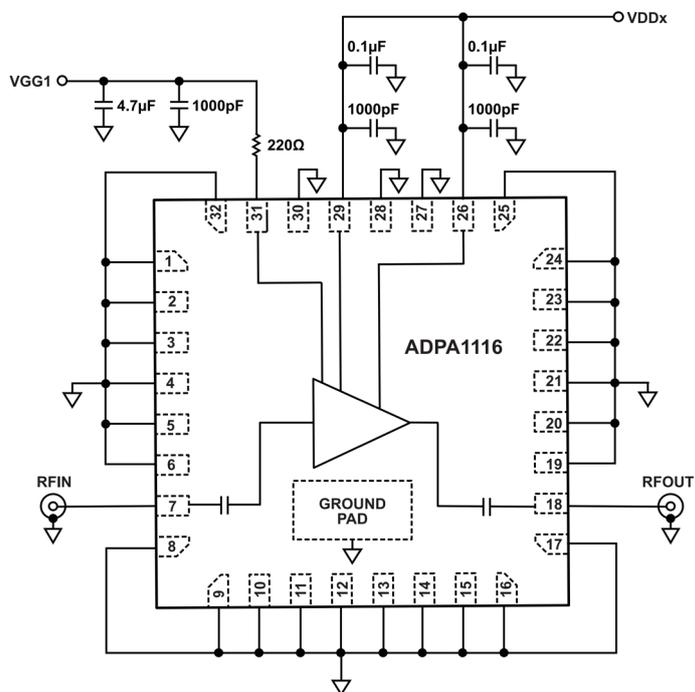


図 51. 代表的なアプリケーション回路

051

アプリケーション情報

基本的な接続方法

図 51 に ADPA1116 を動作させるための基本的な接続方法を示します。図 51 に示すように、VDD1、VDD2、VGG1 の各ピンはデカップリングする必要があります。全ての段のゲート電圧（バイアス動作には -1.0V ～ -3.0V 、ピンチオフには -6.0V ）を VGG1 ピンに印加します。28V（公称値）のドレイン電源電圧を VDD1 ピンと VDD2 ピンに印加します。2 番ピン～6 番ピン、10 番ピン～15 番ピン、19 番ピン～23 番ピン、27 番ピン、28 番ピン、32 番ピンは、NIC ピンに指定されています。これらの NIC ピンは内部では接続されていませんが、デバイスの特性評価時には全てグラウンドに接続されていました。

ADPA1116 をオンするには、以下の手順を実行します。

1. VGG1 に -6.0V を印加してチャンネルをピンチオフ状態にします。
2. VDD1 および VDD2 に 28V を印加します（ I_{DQ} は約 53mA になるはずです）。
3. I_{DQ} が 300mA になるまで VGG1 電圧を正方向に増加します（約 -2.0V ）。なお、必要なゲート電圧が予めわかっている場合は、ピンチオフ・ステップを経ることなく VGG1 を直接その電圧に設定できます。
4. RF 信号を印加します。

ADPA1116 をオフにするには、以下の手順に従います。

1. RF 信号をオフにします。
2. VDD1 および VDD2 を 0V にセットします。
3. VGG1 を 0V まで上げます。

なお、図 51 に示した構成は ADPA1116 評価用ボードのデフォルト構成でもあり、ADPA1116 の特性評価を行うために用いたものです。

外形寸法

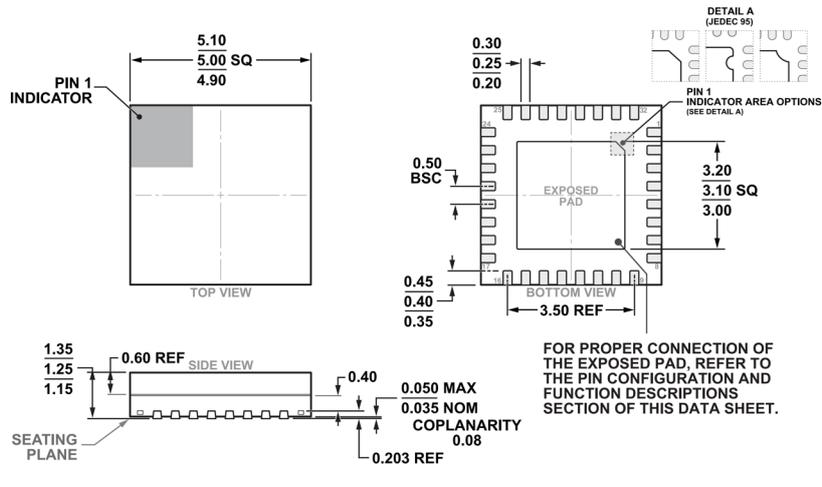


図 52. 32 ピン・リード・フレーム・チップ・スケール・パッケージ、プリモールド・キャビティ [LFCSP_CAV]
 5mm × 5mm ボディ、1.25mm パッケージ高
 (CG-32-2)
 単位：mm

更新：2024年4月17日

オーダー・ガイド

Model ¹	Temperature Range	Package Description	Packing Quantity	Package Option
ADPA1116ACGZN	-40°C to +85°C	32-Lead LFCSP_CAV (5 mm × 5 mm with EPAD)	Reel, 500	CG-32-2
ADPA1116ACGZN-R7	-40°C to +85°C	32-Lead LFCSP_CAV (5 mm × 5 mm with EPAD)	Reel, 500	CG-32-2

¹ Z = RoHS 準拠製品。

評価用ボード

表 8. 評価用ボード

Model ¹	Description
ADPA1116-EVALZ	Evaluation Board

¹ Z = RoHS 準拠製品。