



PMBus および AVSBus を備えたスケーラブルな 2相 60A、16V 降圧レギュレータ

MAX20860A

概要

MAX20860A は、PMBus および AVSBus インターフェースを備えた、全機能内蔵型の高効率 2 相降圧 DC/DC スイッチング・レギュレータです。5V~16V の入力電源で動作し、出力は 0.4V~5.8V の範囲で調整可能であり、最大 60A の負荷電流を供給します。MAX20860A は最大 2 つの外部電力段と連携可能であり、それによって最大 120A の負荷電流を供給します。このデバイスが 2 相動作に設定されている場合は、PMBus を使用して、最小入力電圧範囲を 2.7V に設定できます。

スイッチング周波数を 308kHz~2MHz の範囲で設定できるため、サイズと性能に関して設計の最適化が可能です。

MAX20860A は、内部補償機能付きの固定周波数電流モード制御を利用しています。選択可能な高度変調方式 (AMS) を採用し、高速負荷過渡応答時の性能を向上させています。ピンストラップ抵抗を PGM ピンとグラウンドの間に接続したり PMBus コマンドを使用したりすることによって、動作や機能を設定できます。

MAX20860A には、ゲート・ドライバ (V_{CC1} および V_{CC2}) と内部回路 (AVDD および DVDD) に電力を供給するための 1.8V LDO 出力が内蔵されています。また、オプションの LDO 入力ピン (LDOIN) もあり、2.5V~5.5V のバイアス入力電源から接続して、効率を最適化できます。

この IC は、正負の過電流保護、出力過電圧保護、過熱保護などの複数の保護機能を備えており、堅牢な設計を実現できます。

デバイスは、4.25mm × 10mm の FC2QFN パッケージで提供されます。-40°C~+125°C のジャンクション温度での動作に対応しています。

アプリケーション

- データ・センターの電源
- 通信機器
- ネットワーク機器
- サーバーおよびストレージ
- ポイントオブロード電圧レギュレータ

型番は、データシートの末尾に記載しています。

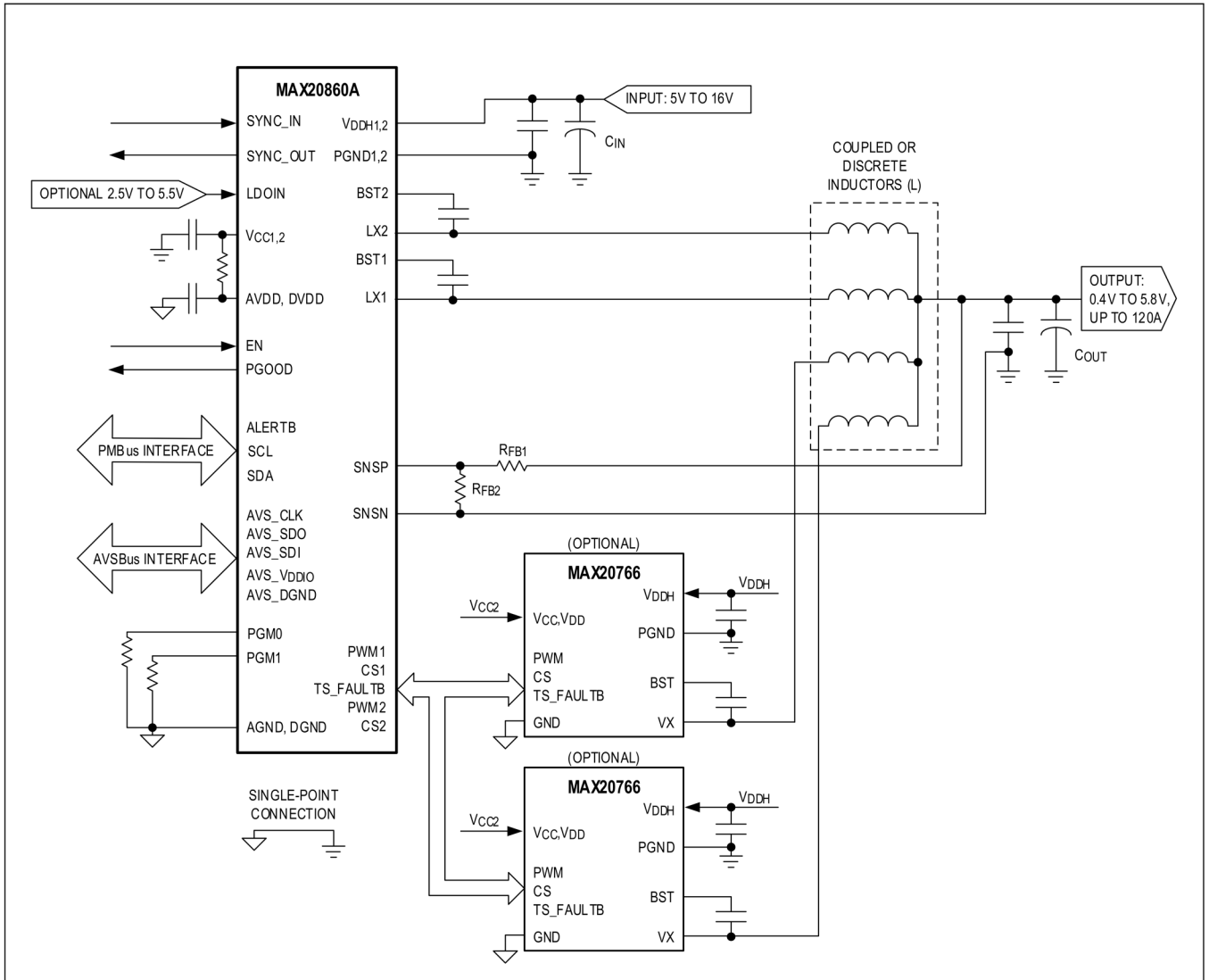
特長と利点

- 少ない部品数で高い電力密度を実現
 - 2 相動作
 - 小型 4.25mm × 10mm、36 ピン FC2QFN パッケージ
 - 内部補償
 - バイアス生成用の LDO を内蔵した単電源動作
- 広い動作範囲
 - 外部電力段により最大 4 相動作まで拡張可能
 - 入力電圧範囲：5V~16V
 - 出力電圧範囲：0.4V~5.8V
 - 設定可能なスイッチング周波数：308kHz~2MHz
 - ジャンクション温度範囲：-40°C~+125°C
- 性能と効率を最適化
 - 93% のピーク効率 ($V_{DDH} = 12V$, $V_{OUT} = 1.2V$)
 - オプションの外部バイアス入力電源による高効率化が可能
 - 負荷過渡応答を改善する AMS を採用
 - 差動リモート検出
- PMBus および AVSBus インターフェース
 - リファレンス範囲が 0.4V~0.8V の適応性のある電圧スケールリング
 - 出力電流、出力電圧、入力電圧、ジャンクション温度の PMBus テレメトリ

DESCRIPTION	CURRENT RATING* (A)	INPUT VOLTAGE (V)	OUTPUT VOLTAGE (V)
Electrical Rating	60	5 to 16	0.4 to 5.8
Thermal Rating $T_A = +55^\circ\text{C}$, 200LFM air flow	50	12	1.8
Thermal Rating $T_A = +85^\circ\text{C}$, no air flow	50	12	0.8

*最大 $T_J = +125^\circ\text{C}$ 。特定の動作条件については、標準動作特性のセクションの安全動作領域 (SOA) 曲線を参照してください。

簡略アプリケーション回路



絶対最大定格

V _{DDH} ~ PGND_ (Note 1).....	-0.3V ~ +19V	LDOIN ~ AGND.....	-0.3V to +6V
LX_ ~ PGND_ (DC).....	-0.3V ~ +19V	EN、PGOOD、SCL、SDA、ALERTB ~ AGND.....	-0.3V ~ +4V
LX_ ~ PGND_ (AC) (Note 2).....	-10V ~ +23V	SYNC_IN ~ DGND.....	-0.3V ~ +2.5V
(Note 3).....	-10V ~ +25V	SYNC_OUT ~ DGND.....	-0.3V ~ DVDD+0.3V
V _{DDH} ~ LX_ (DC) (Note 1).....	-0.3V ~ +19V	SNSP ~ AGND.....	-0.3V ~ AVDD+0.3V
V _{DDH} ~ LX_ (AC) (Note 2).....	-10V ~ +23V	SNSN ~ AGND.....	-0.3V ~ +0.3V
(Note 3).....	-10V ~ +25V	PGM_ ~ AGND.....	-0.3V ~ AVDD+0.3V
BST_ ~ PGND_ (DC).....	-0.3V ~ +21.5V	TS_FAULTB、PWM_、CS_ ~ AGND.....	-0.3V ~ AVDD+0.3V
BST_ ~ PGND_ (AC) (Note 2).....	-7V ~ +25.5V	AVS_V _{DDIO} ~ AVS_DGND.....	-0.3V ~ +2.5V
(Note 3).....	-7V ~ +27.5V	AVS_CLK、AVS_SDI、AVS_SDO ~	
BST_ ~ LX_.....	-0.3V ~ +2.5V	AVS_DGND.....	-0.3V ~ AVS_V _{DDIO} +0.3V
PGND_、DGND、AVS_DGND ~ AGND.....	-0.3V ~ +0.3V	LX_ のピーク電流.....	-45A ~ +65A
V _{CC} ~ PGND_.....	-0.3V ~ +2.5V	ジャンクション温度 (T _J).....	+150°C
AVDD ~ AGND.....	-0.3V ~ +2.5V	保存温度範囲.....	-65°C ~ +150°C
DVDD ~ DGND.....	-0.3V ~ +2.5V	ピーク・リフロー温度 (鉛フリー).....	+260°C

Note 1 : 誘導性の電圧スパイクを絶対最大定格以内に抑えるために、V_{DDH} ピンから 40mil 以内の場所に入力 HF コンデンサの配置が必要です。

Note 2 : AC の制限値はサイクルあたり 25ns です。

Note 3 : AC の制限値はサイクルあたり 2ns です。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらの規定はストレス定格のみを定めたものであり、この仕様の動作のセクションに記載する規定値以上でデバイスが正常に動作することを意味するものではありません。デバイスを長時間絶対最大定格状態に置くとはデバイスの信頼性に影響を与えます。

パッケージ情報

36 FC2QFN

Package Code	F364A10F+1
Outline Number	21-100573
Land Pattern Number	90-100208
Thermal Resistance	
Junction to Ambient (θ_{JA})	28.7°C/W
Junction to Case (θ_{JC})	0.14°C/W
Junction to Ambient (θ_{JA}) on MAX20860CL2EVKIT# (no heat sink, no airflow)	8.5°C/W

最新のパッケージ外形図とランド・パターン（フットプリント）に関しては、www.analog.com/jp/resources/packaging-quality-symbols-footprints/package-index.html で確認してください。パッケージ・コードの「+」、「#」、「-」は RoHS 対応状況のみを示します。パッケージ図面は異なる末尾記号が示されている場合がありますが、図面は RoHS 状況に関わらず該当のパッケージについて図示しています。

パッケージの熱抵抗は、JEDEC 規格 JESD51-7 に記載の方法で 4 層基板を使用して求めたものです。パッケージの熱に対する考慮事項の詳細については、www.analog.com/jp/resources/technical-articles/thermal-characterization-of-ic-packages.html を参照してください。

電气的特性

(標準アプリケーション回路を参照してください。特に指定のない限り、 $V_{DDH1} = V_{DDH2} = 12V$ 、 $V_{LDOIN} = 3.3V$ 、 $T_A = T_J = -40^{\circ}C \sim +125^{\circ}C$ 。仕様は $T_A = +32^{\circ}C$ で製品テストされています。動作温度範囲内の制限値は、設計と特性評価によって確保されています。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
INPUT SUPPLY						
Input Voltage Range	V_{DDH}		5		16	V
		Dual-phase operation (Note 4)	2.7		16	
		For PMBus command USER_STORE_ALL	10.8		16	
Input Supply Current	I_{VDDH}	$V_{LDOIN} = 3.3V$, EN = AGND		0.13		mA
		$V_{LDOIN} = AGND$, EN = AGND		15.2		
Linear Regulator Input Voltage	V_{LDOIN}		2.5		5.5	V
Linear Regulator Input Current	I_{LDOIN}	EN = AGND		15		mA
Internal LDO Regulated Output	V_{CC}		1.71		1.95	V
Linear Regulator Current Limit		$V_{LDOIN} = AGND$	200			mA
		$V_{LDOIN} = 3.3V$	250			
		$V_{CC} < 1.6V$		40		
V_{CC} Undervoltage Lockout	V_{CC}	Rising	1.63	1.67	1.70	V
V_{CC} Undervoltage Lockout Hysteresis				55		mV
AVDD Undervoltage Lockout	AVDD	Rising	1.65	1.67	1.70	V
AVDD Undervoltage Lockout Hysteresis				55		mV
DVDD Undervoltage Lockout	DVDD	Rising	1.65	1.67	1.70	V
DVDD Undervoltage Lockout Hysteresis				55		mV
V_{DDH} Undervoltage Lockout	V_{DDH}		4.55	4.75	4.90	V
		Dual-phase operation (Note 4)	2.4	2.5	2.6	
		For PMBus command USER_STORE_ALL	10.0	10.6	10.8	
V_{DDH} Undervoltage Lockout Hysteresis		Operating without external power stage; rising		100		mV
		Operating with external power stage; rising		300		
		For PMBus command USER_STORE_ALL		110		
V_{DDH} Overvoltage Lockout	V_{DDH}		17.3	17.8	18.3	V
V_{DDH} Overvoltage Lockout Hysteresis				500		mV
LDOIN Undervoltage Lockout	V_{LDOIN}		2.26	2.33	2.40	V
LDOIN Undervoltage Lockout Hysteresis				100		mV

(標準アプリケーション回路を参照してください。特に指定のない限り、 $V_{DDH1} = V_{DDH2} = 12V$ 、 $V_{LDOIN} = 3.3V$ 、 $T_A = T_J = -40^{\circ}C \sim +125^{\circ}C$ 。仕様は $T_A = +32^{\circ}C$ で製品テストされています。動作温度範囲内の制限値は、設計と特性評価によって確保されています。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
OUTPUT VOLTAGE RANGE AND ACCURACY						
Feedback Voltage Accuracy	$V_{SNSP} - V_{SNSN}$	$V_{REF} = 0.4V \text{ to } 0.8V$	-1		+1	%
		$V_{REF} = 0.4V \text{ to } 0.8V$, $T_A = T_J = 0^{\circ}C \text{ to } +85^{\circ}C$	-0.8		+0.8	
Positive Voltage Sense Leakage Current	I_{SNSP}	$T_A = T_J = +25^{\circ}C$			1	μA
Negative Voltage Sense Input Range	V_{SNSN}		-100		+100	mV
Negative Voltage Sense Bias Current	I_{SNSN}				500	μA
SWITCHING FREQUENCY						
Switching Frequency	f_{sw}			308		kHz
				400		
				444		
				500		
				571		
				667		
				800		
				1000		
				1333		
	2000					
Switching Frequency Accuracy			-10		+10	%
Phase Shift Between Two Phases				180		$^{\circ}$
Minimum Controllable On-Time		Inductor valley current $\leq 0A$ (Note 5)			50	ns
		Inductor valley current $> 0A$ (Note 5)			45	
Minimum Controllable Off-Time				100		ns
ENABLE AND STARTUP						
Initialization Time	t_{INIT}			2	5	ms
EN Threshold		Rising	0.9			V
		Falling			0.6	
EN Filtering Delay		Rising		200		μs
		Falling		2		
Soft-Startup Slew Rate				1		V/ms
				0.5		
				0.33		
				0.167		
POWER-GOOD AND FAULT PROTECTIONS						
PGOOD Output Low		$I_{PGOOD} = 3mA$			0.4	V
Output Undervoltage (UV) Threshold			-16	-13	-10	%

(標準アプリケーション回路を参照してください。特に指定のない限り、 $V_{DDH1} = V_{DDH2} = 12V$ 、 $V_{LDOIN} = 3.3V$ 、 $T_A = T_J = -40^{\circ}C \sim +125^{\circ}C$ 。仕様は $T_A = +32^{\circ}C$ で製品テストされています。動作温度範囲内の制限値は、設計と特性評価によって確保されています。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Output UV Deglitch Delay				4		μs
Output Overvoltage Protection (OVP) Threshold			10	13	16	%
Output OVP Threshold Deglitch Delay				2		μs
Positive Overcurrent Protection (POCP) Threshold		Per phase, inductor peak current, POCP = 40A	36	40	44	A
		Per phase, inductor peak current, POCP = 35A	31.5	35	38.5	
		Per phase, inductor peak current, POCP = 30A	26.4	30	33.6	
		Per phase, inductor peak current, POCP = 25A	22	25	28	
POCP Deglitch Delay	t_{POCP}		51			ns
Fast Positive Overcurrent Protection (FPOCP) Threshold			48.6	54	59.4	A
Negative Overcurrent Protection (NOCP) Threshold to POCP Threshold Ratio				-83		%
NOCP Accuracy			-20		+20	%
BST UVLO Threshold	$V_{BST} - V_{LX}$		1.47	1.57	1.64	V
BST UVLO Threshold Hysteresis				60		mV
Overtemperature Protection (OTP) Rising Threshold				155		$^{\circ}C$
OTP Accuracy				6		%
OTP Hysteresis				20		$^{\circ}C$
Hiccup Protection Time		OVP, POCP, or NOCP		20		ms
SYNCHRONIZATION						
SYNC_IN Pin Input Low					0.47	V
SYNC_IN Pin Input High			1.32			V
SYNC_IN Input Duty Cycle		$f_{SW} = 2MHz$	20		90	%
Synchronization Lock Frequency Range		308kHz to 2MHz	-15		+15	%
SYNC_OUT Pin Output Low		Sinking 3mA			0.5	V
SYNC_OUT Pin Output High		Sourcing 4mA	1.31			V
EXTERNAL POWER STAGE DRIVE INTERFACE (PWM_, CS_, AND TS_FAULTB)						
PWM_ Output		Logic high, sourcing 4mA	1.32			V
		Logic low, sinking 3mA			0.5	

(標準アプリケーション回路を参照してください。特に指定のない限り、 $V_{DDH1} = V_{DDH2} = 12V$ 、 $V_{LDOIN} = 3.3V$ 、 $T_A = T_J = -40^{\circ}C \sim +125^{\circ}C$ 。仕様は $T_A = +32^{\circ}C$ で製品テストされています。動作温度範囲内の制限値は、設計と特性評価によって確保されています。)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
Power-Stage Fault Logic-Low Threshold		With respect to AGND		300		mV
External Power-Stage Detection Level			$0.3 \times AVDD$		$0.7 \times AVDD$	V
External Power-Stage Detection Time		Detecting the presence of two external power stages			200	μs
PMBus INTERFACE						
SCL, SDA Input Logic-Low Voltage					0.7	V
SCL, SDA Input Logic-High Voltage			1.45			V
SCL, SDA, ALERTB Logic-High Leakage Current					1	μA
SDA Output Logic Low		Sinking 20mA			0.4	V
PMBus Operating Frequency	f_{CLK}		100		1000	kHz
SDA Hold Time from SCL	t_{HD_DAT}	(Note 5)	0			ns
SDA Setup Time from SCL	t_{SU_DAT}	(Note 5)	50			ns
SCL High Period	t_{HIGH}	(Note 5)	0.26			μs
SCL Low Period	t_{LOW}	(Note 5)	0.5			μs
AVSBus INTERFACE						
AVS_ V_{DDIO} Input Voltage Range	V_{DDIO}	(Note 5)	1.3		1.98	V
AVS_ CLK , AVS_ SDI , Input High Level	V_{IH}		$0.7 \times V_{DDIO}$			V
AVS_ CLK , AVS_ SDI , Input Low Level	V_{IL}				$0.3 \times V_{DDIO}$	V
AVS_ SDO Output High Level	V_{OH}	10mA sink current	$0.8 \times V_{DDIO}$			V
AVS_ SDO Output Low Level	V_{OL}	10mA source current			$0.2 \times V_{DDIO}$	V
AVS_ SDO Weak Pull-Up	R_{PU}	Internal pull-up to V_{DDIO}		20		k Ω
Input Leakage Current			-10		+10	μA
AVS_ CLK Frequency Range		(Note 5)	5		25	MHz
Target-to-Controller Data Launch Delay (Transmitter)	t_{LAUNCH_TARGET}	AVS_ CLK crossing V_{IH} to AVS_ SDO transition		4		ns
PMBus/AVSBus TELEMETRY						
Reading Update Rate		Output current, output voltage, input voltage, and junction temperature		3.46		ms
System ADC Resolution				10		bits
READ_ I_{OUT} Range		Per phase	0		40	A
READ_ I_{OUT} Accuracy		$I_{OUT} = 0A$	-1.8		+1.8	A

(標準アプリケーション回路を参照してください。特に指定のない限り、 $V_{DDH1} = V_{DDH2} = 12V$ 、 $V_{LDOIN} = 3.3V$ 、 $T_A = T_J = -40^{\circ}C \sim +125^{\circ}C$ 。仕様は $T_A = +32^{\circ}C$ で製品テストされています。動作温度範囲内の制限値は、設計と特性評価によって確保されています。)

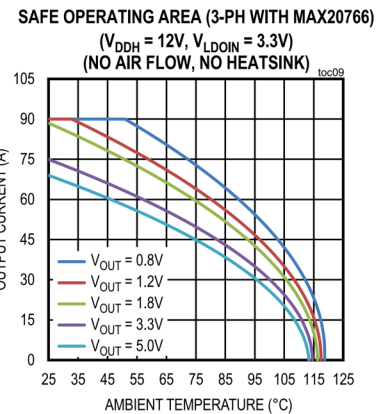
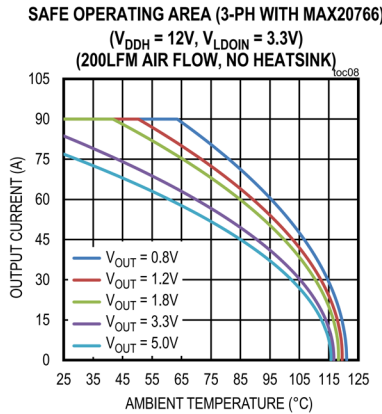
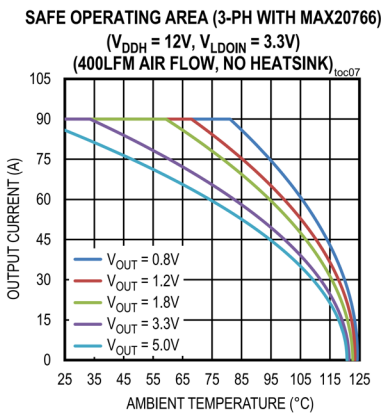
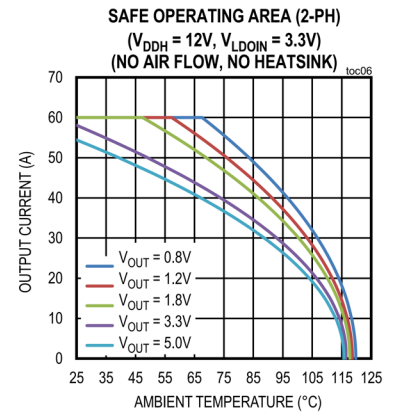
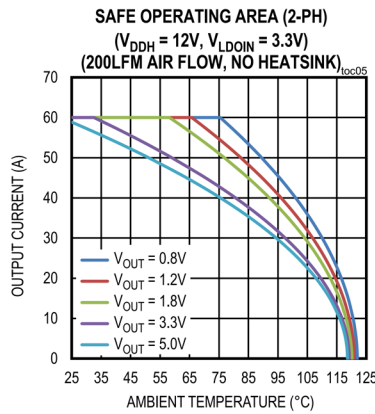
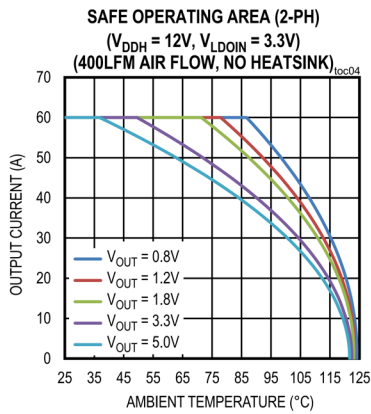
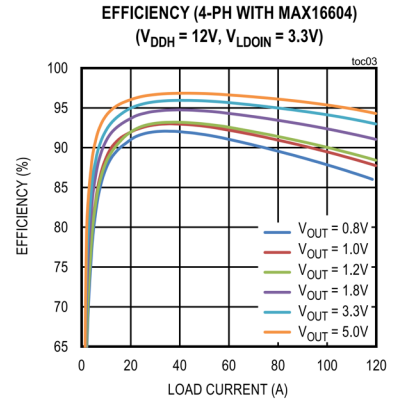
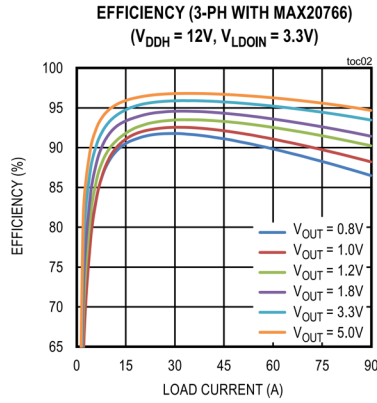
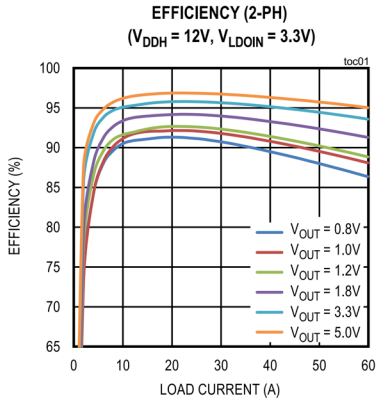
PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
		$0A < I_{OUT} < 50A$	-3.6		+3.6	
READ_VOUT Range				$V_{REF} \pm 200$		mV
READ_VOUT Accuracy			-2		+2	%
READ_VIN Range			2.3		16	V
READ_VIN Accuracy			-3		+3	%
READ_TEMPERATURE Range			-40		+150	$^{\circ}C$
READ_TEMPERATURE Accuracy				± 4		$^{\circ}C$
PROGRAMMING PINS						
PGM_ Pin Resistor Range			0.095		115	k Ω
PGM_ Resistor Accuracy			-1		+1	%

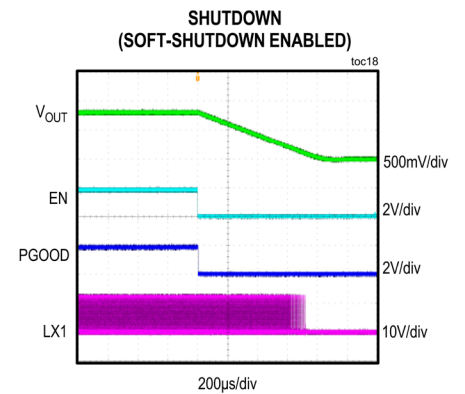
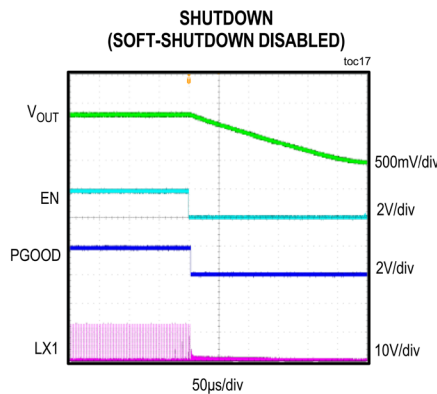
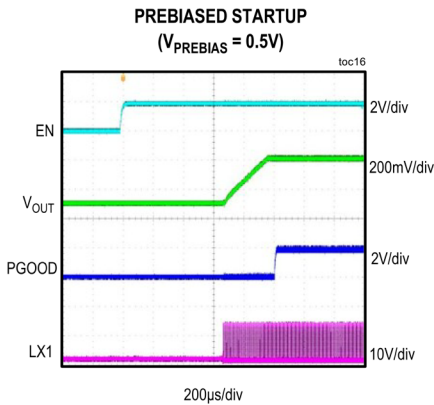
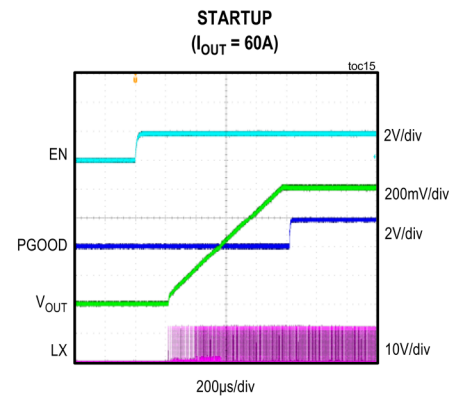
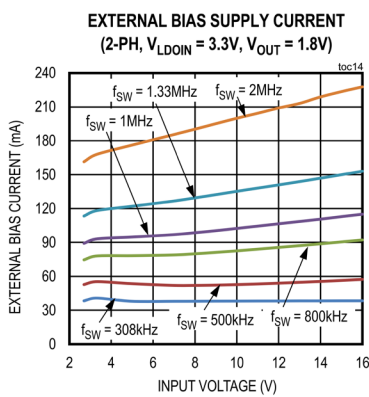
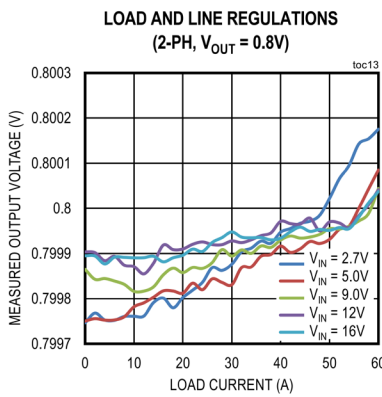
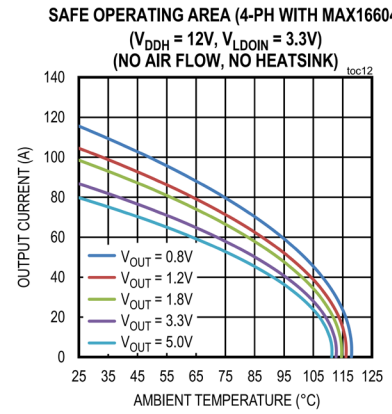
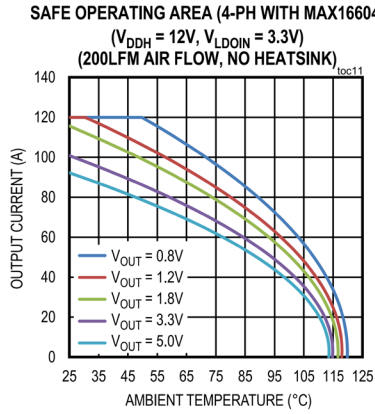
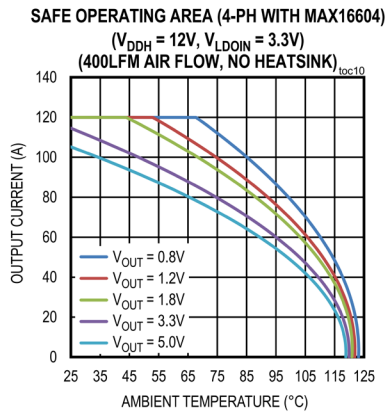
Note 4 : 2.7V の最小入力電圧動作は 2 相動作専用です。入力低電圧スレッシュホールドは、PMBus の MFR_VIN_UV_FAULT_LIMIT_SETPOINT (0xF1) コマンドで上書きする必要があります。

Note 5 : 設計で確保されています。製品テストの対象外です。

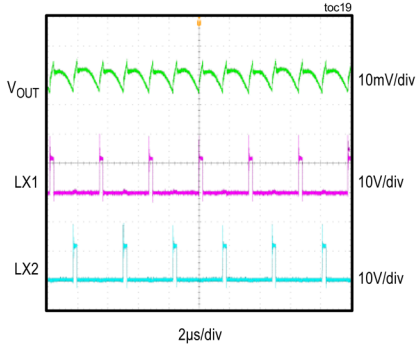
標準動作特性

(特に指定のない限り、標準アプリケーション回路、MAX20860CL2EVKIT#でテスト、 $V_{DDH} = 12V$ 、 $f_{sw} = 308kHz$ ($V_{OUT} = 0.8V$ 、 $1.0V$) または $500kHz$ ($V_{OUT} = 1.2V$ 、 $1.8V$) または $800kHz$ ($V_{OUT} = 3.3V$ 、 $5.0V$)、 $T_A = +25^\circ C$ 、インダクタ = CL1208-x-100TR-R。)

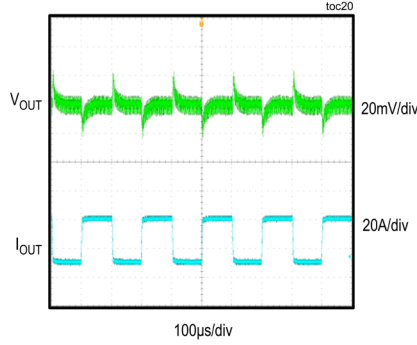




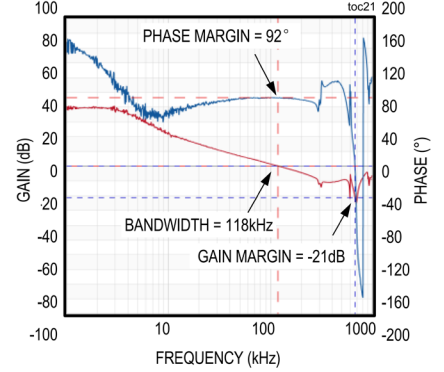
OUTPUT VOLTAGE RIPPLE
($V_{OUT} = 0.8V$, $I_{OUT} = 60A$)



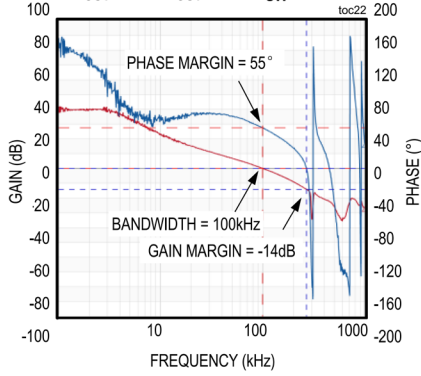
LOAD-TRANSIENT RESPONSE
($V_{OUT} = 0.8V$, 30A TO 60A, 10A/µs)



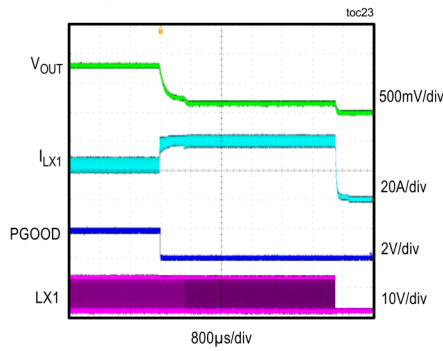
BODE PLOT WITH AMS ENABLED
($V_{OUT} = 0.8V$, $I_{OUT} = 60A$, $f_{SW} = 308kHz$)



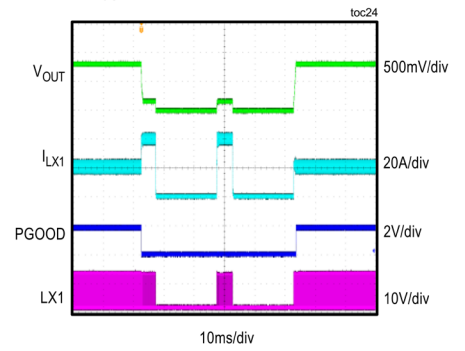
BODE PLOT WITH AMS DISABLED
($V_{OUT} = 0.8V$, $I_{OUT} = 60A$, $f_{SW} = 308kHz$)



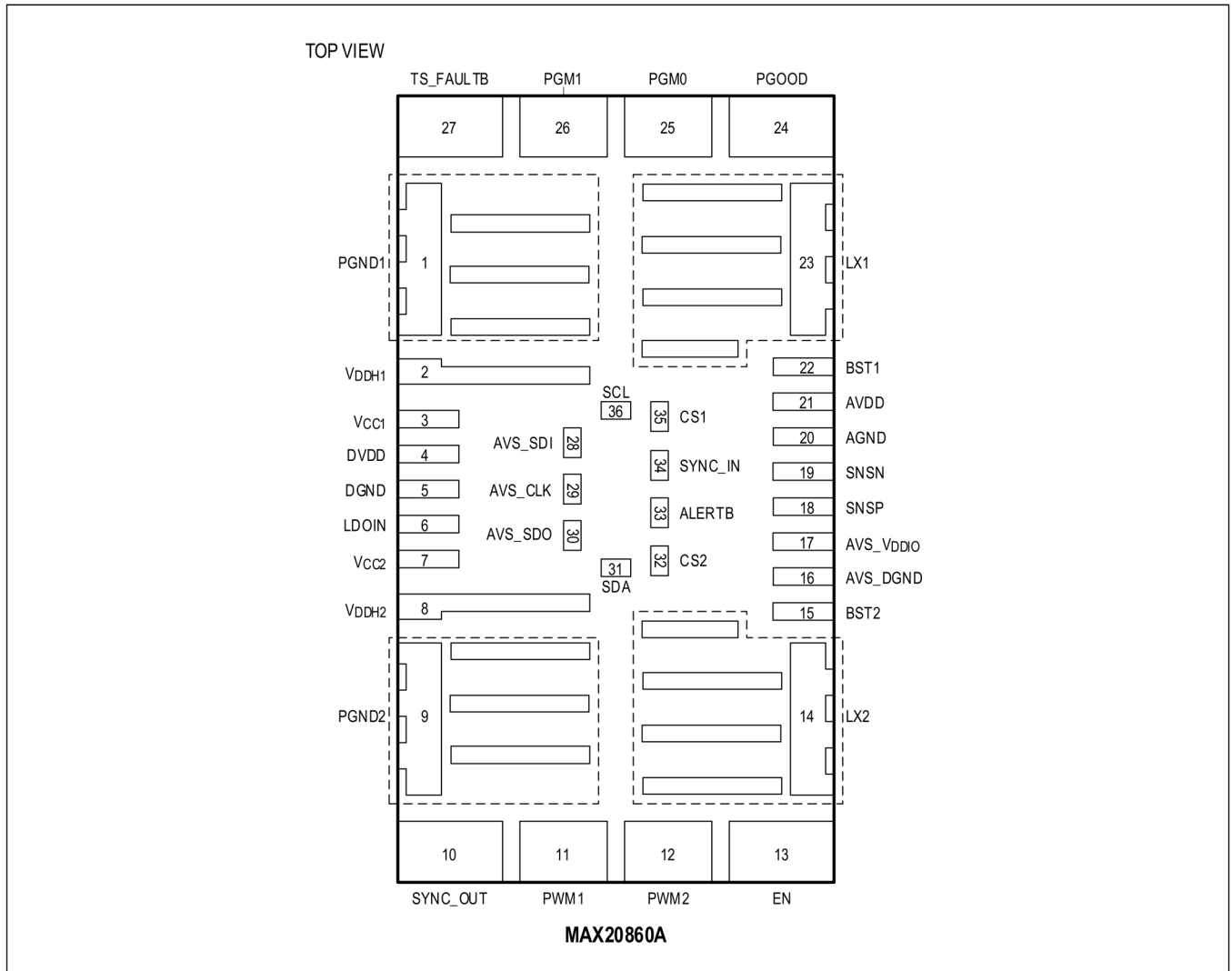
POSITIVE OVERCURRENT PROTECTION
($V_{OUT} = 0.8V$, POCP = 40A PER PHASE)



POCP HICCUP AND AUTO-RETRY
($V_{OUT} = 0.8V$, POCP = 40A PER PHASE)



ピン配置

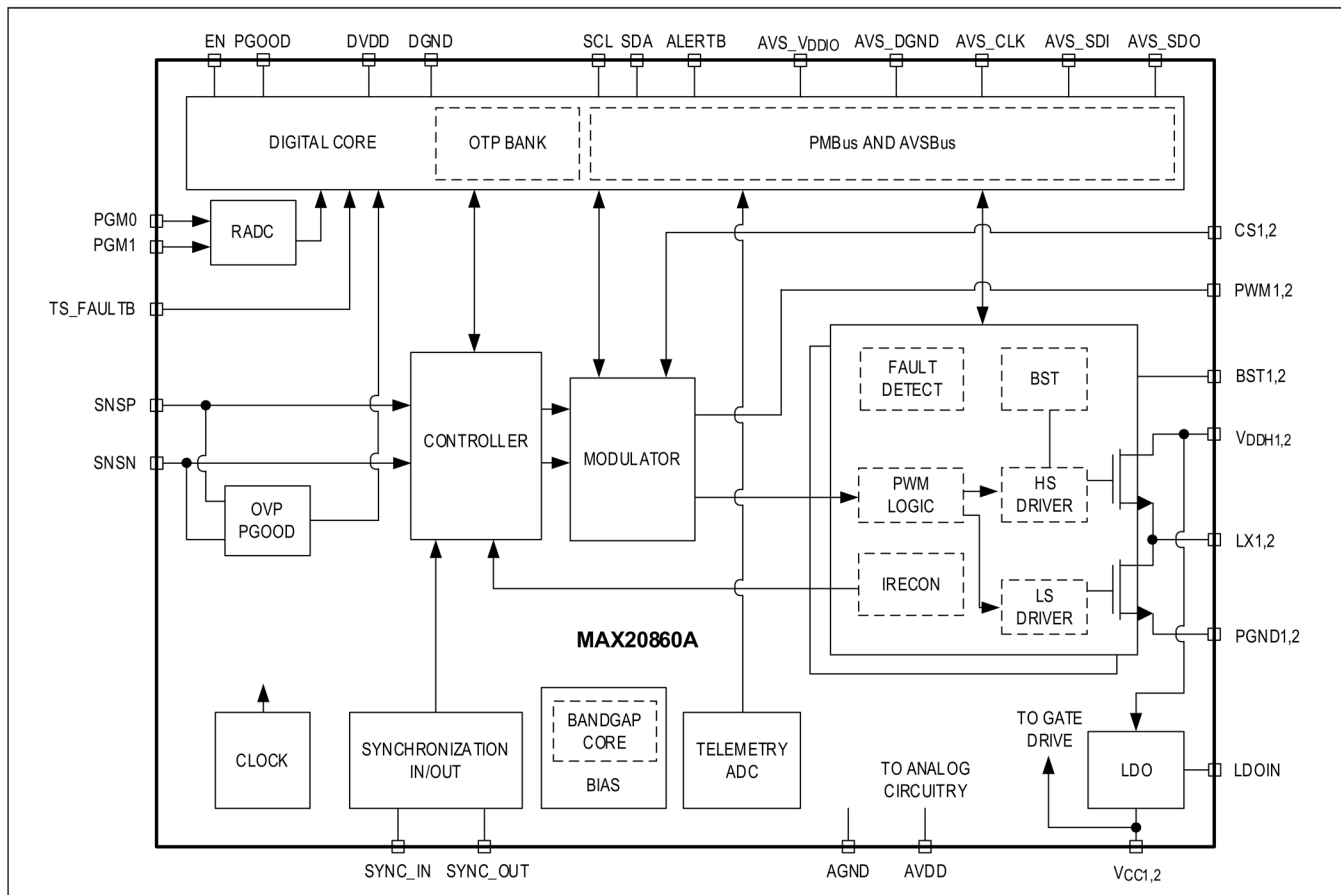


端子説明

端子	名称	機能
1	PGND1	電源グランド 1。PGND1 と PGND2 は PCB 上で相互に接続する必要があります。
2	V _{DDH1}	レギュレータの入力電源 1。V _{DDH1} と V _{DDH2} は PCB 上で相互に接続する必要があります。
3	V _{CC1}	内部 1.8V LDO 出力 1。V _{CC1} と PGND の間に 4.7μF 以上のセラミック・コンデンサを接続します。
4	DVDD	デジタル回路用の 1.8V 電源。DVDD と V _{CC1} の間に 1Ω~2.2Ω の抵抗を接続します。DVDD と DGND の間に 1μF 以上のセラミック・コンデンサを接続します。
5	DGND	デジタル・グランド。PCB 上で DGND と AGND を接続します。
6	LDOIN	オプションの 2.5V~5.5V LDO 入力電源。このピンは AVDD と GND のいずれかに接続します。使用しない場合はフロート状態のままにします。
7	V _{CC2}	内部 1.8V LDO 出力 2。V _{CC2} と PGND の間に 4.7μF 以上のセラミック・コンデンサを接続します。
8	V _{DDH2}	レギュレータの入力電源 2。V _{DDH1} と V _{DDH2} は PCB 上で相互に接続する必要があります。

9	PGND2	電源グランド 2。PGND1 と PGND2 は PCB 上で相互に接続する必要があります。
10	SYNC_OUT	同期クロック出力。このピンは、下段のレギュレータの SYNC_IN ピンに接続します。使用しない場合はフロート状態のままにします。
11	PWM1	3 番目の位相の外部電力段への PWM 出力。外部電力段の PWM 入力に接続します。使用しない場合は AGND にプルダウンします。
12	PWM2	4 番目の位相の外部電力段への出力。外部電力段の PWM 入力に接続します。使用しない場合は AGND にプルダウンします。
13	EN	出力イネーブル。
14	LX2	スイッチング・ノード 2。LX2 は出力インダクタに直接接続します。
15	BST2	ブートストラップ・ピン 2。BST2 と LX2 の間に 0.47 μ F のセラミック・コンデンサを接続します。
16	AVS_DGND	AVSBus 用のデジタル・グランド。PCB 上で AVS_DGND と DGND を接続します。
17	AVS_VDDIO	AVSBus の電源電圧接続。AVS_VDDIO と AVS_DGND の間に 0.1 μ F 以上のセラミック・コンデンサを接続します。
18	SNSP	出力電圧リモート検出の正側入力。SNSP は負荷の出力電圧に接続します。抵抗分圧器を出力と SNSP の間に接続して、出力をリファレンス電圧以上の電圧に安定化できます。
19	SNSN	出力電圧リモート検出の負側入力。
20	AGND	アナログ・グランド。
21	AVDD	アナログ回路用の 1.8V 電源。AVDD と V _{CC1} の間に 1 Ω ~2.2 Ω の抵抗を接続します。AVDD と AGND の間に 1 μ F 以上のセラミック・コンデンサを接続します。
22	BST1	ブートストラップ・ピン 1。BST1 と LX1 の間に 0.47 μ F のセラミック・コンデンサを接続します。
23	LX1	スイッチング・ノード 1。LX1 は出力インダクタに直接接続します。
24	PGOOD	オープン・ドレインのパワーグッド出力。
25	PGM0	プログラム入力。プログラミング抵抗を介して、このピンをグランドに接続します。
26	PGM1	プログラム入力。プログラミング抵抗を介して、このピンをグランドに接続します。
27	TS_FAULTB	外部電力段の TS_FAULTB との接続。温度検出およびフォルトの入力。100pF のコンデンサを AGND に接続します。
28	AVS_SDI	AVSBus のコントローラからターゲットへのシリアル・データ入力。
29	AVS_CLK	AVSBus のコントローラからターゲットのクロック入力。
30	AVS_SDO	AVSBus のターゲットからコントローラへのシリアル・データ出力。
31	SDA	PMBus データ入出力。
32	CS2	外部電力段 IC の 4 番目の位相からの電流検出入力。外部電力段の CS 出力に接続します。使用しない場合は AGND にプルダウンします。
33	ALERTB	PMBus アラート。
34	SYNC_IN	同期クロック入力。このピンは AGND に接続します。使用しない場合はフロート状態のままにします。
35	CS1	外部電力段 IC の 3 番目の位相からの電流検出入力。外部電力段の CS 出力に接続します。使用しない場合は AGND にプルダウンします。
36	SCL	PMBus クロック入力。

ブロック図



詳細説明

2相~4相動作

MAX20860Aは、デフォルトで2相 60Aのコンバータに設定されています。外部電力段に接続すると、3相または4相動作にも対応できます。MAX20860Aに対応する外部電力段 (MAX20766 や MAX16604 など) を用いることを推奨します。MAX20860AのPWM、CS、TS_FAULTBの各ピンを用いることで、MAX20860Aとそれに接続された外部電力段との間でPWM信号、電流検出信号、温度検出信号、フォルト・ステータスを通信できます。

MAX20860Aの動作位相は全て均等にインターリーブされるため、入出力の電圧リップルを抑えることができ、負荷過渡応答性能が向上します。表1に、各種位相構成に対する位相の間隔と起動順序をまとめます。

表 1. 位相構成

PHASE CONFIGURATION	PHASE INTERLEAVE	FIRING ORDER
2-phase	180°	LX1, LX2
3-phase	120°	LX1, PWM1, LX2
4-phase	90°	LX1, PWM1, LX2, PWM2

制御アーキテクチャ

固定周波数ピーク電流モード制御ループ

MAX20860A の制御ループは、固定周波数ピーク電流モード制御アーキテクチャに基づいています。図 1 に、制御アーキテクチャの簡略図を示します。このループには、エラー・アンプ段、内部電圧ループ補償ネットワーク、電流検出、内部スロープ補償、PWM 信号を生成してハイサイドおよびローサイド MOSFET を駆動する PWM 変調器が含まれます。リファレンス電圧 (V_{REF}) は、PMBus の VOUT_COMMAND を用いて、0.4V~0.8V の範囲を 0.98mV の分解能で調整できます (MAX20860A PMBus コマンド・セット・ユーザ・ガイドを参照)。デフォルトの V_{REF} は、PGM1 ピンで選択したシナリオによって設定されます (ピンストラップのプログラマビリティのセクションを参照)。 V_{REF} と出力電圧検出値との差は、最初のエラー・アンプによって増幅されます。その出力電圧 (V_{ERR}) は、電圧ループ補償ネットワークの入力として使用されます。補償ネットワークの出力 (V_{COMP}) は、電流検出信号 (V_{ISENSE}) およびスロープ補償 (V_{RAMP}) と共に、PWM コンパレータに供給されます。PWM コンパレータの出力は PWM 変調器の入力になります。ハイサイド MOSFET のターンオンは、内部クロックに同期します。高度変調方式 (AMS) が有効な場合、内部クロックは、固定周波数クロックまたは位相シフト・クロックのいずれかになります (高度変調方式 (AMS) のセクションを参照)。アクティブ電流バランス回路を用いると、相電流の不均衡を最小限に抑えることができます (アクティブ電流バランスのセクションを参照)。

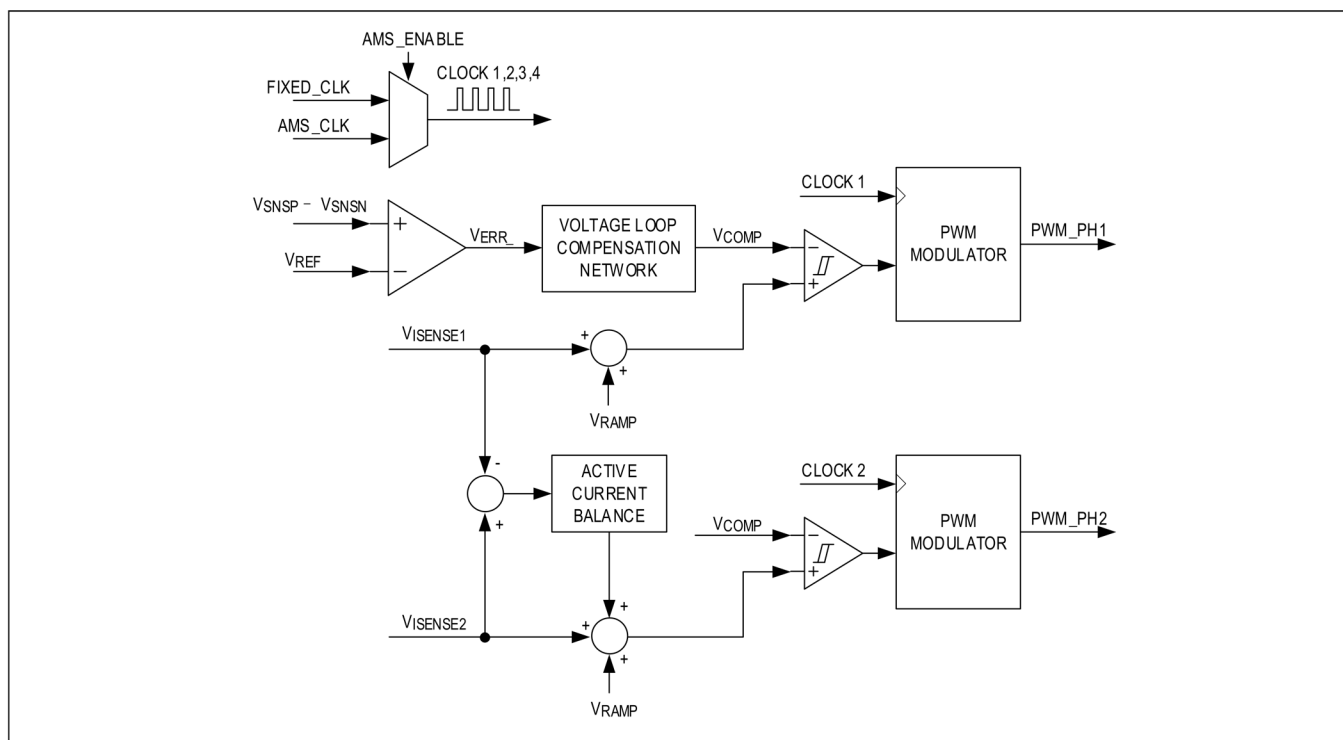


図 1. 簡略化した制御アーキテクチャ

高度変調方式 (AMS)

MAX20860A は、選択可能な高度変調方式 (AMS) を備えており、過渡応答を向上できます。AMS には、従来の固定周波数 PWM 方式よりも大きな利点があります。AMS 機能を有効にすると、立上がりエッジと立下がりエッジの両方での変調が可能になり、その結果、大きな負荷過渡時にスイッチング周波数が一時的に増加または減少します。図 2 に、デバイスで AMS が有効になっている場合に、従来の立下がりエッジ変調に加えて立上がりエッジ変調を行う方式を示します。この変調方式により、最小限の遅延でオン/オフの切り替えが可能になります。全インダクタ電流が非常に急速に増加するため、負荷要求が満たされ、出力コンデンサから引き出される電流は減少します。AMS を有効化すると、制御ループの位相マージンが増加し、それによって、制御ループの帯域幅が拡大されて負荷過渡応答性能が向上します。その結果、出力容量を最小限に抑えることができます。

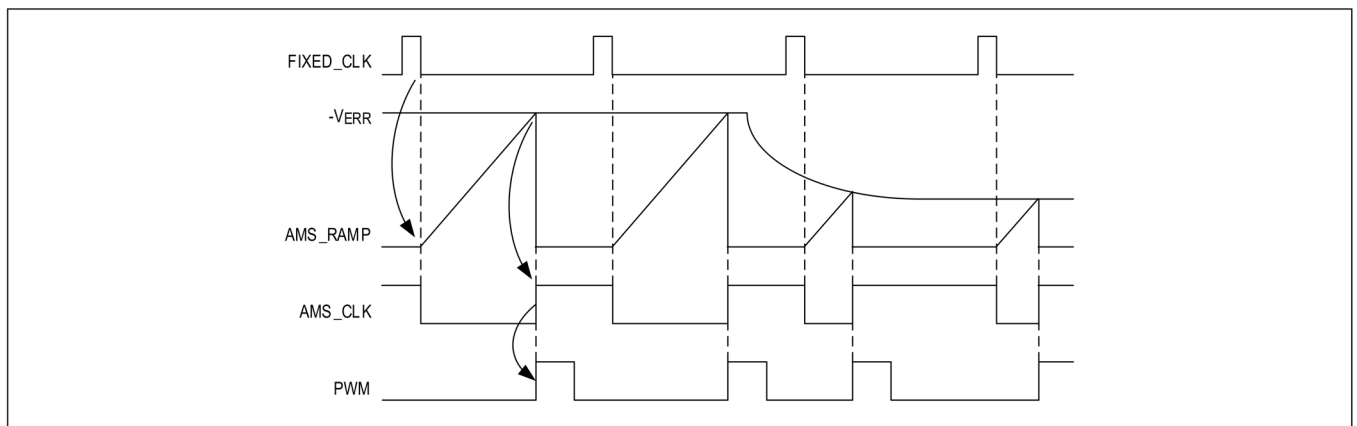


図 2. AMS の動作

アクティブ電流バランス

MAX20860A は、アクティブ電流バランス機能を伴って動作するため、全位相において動的な電流分担能力が向上します。この機能は、定常状態時および負荷過渡応答時のどちらにおいても電流バランスを維持します。これは、スイッチング周波数やその高調波に近い負荷ステップ周波数においても該当します。アクティブ電流バランス回路は、相電流の不均衡を最小化するように、各相電流の制御信号を調整します。

同期

複数のユニットのスイッチング周波数を同期することで、相互変調ノイズとその入力電流および出力電圧への干渉を実効的に低減できます。MAX20860A は、有効な外部同期クロックが SYNC_IN ビンに接続されている場合に、周波数同期に対応します。有効な外部同期クロックが入力されない場合、あるいは、動作中に失われた場合、MAX20860A は、PGM1 ビンまたは PMBus コマンドによって事前設定された内部クロック周波数を用いて円滑にスイッチングを再開します（[ピンストラップのプログラマビリティ](#)のセクションを参照）。SYNC_IN の立上がりエッジからスイッチ・ノード LX1 の立上がりエッジまでの遅延は 230ns ですが、これは、AMS を無効化している場合、PMBus の INTERLEAVE コマンドで調整できます（[PMBus インターフェース](#)のセクションを参照）。AMS を有効化している場合は、更に 180° の遅延が加わります。

MAX20860A は、スイッチング周波数と同じ周波数の SYNC_OUT 出力も供給します。SYNC_OUT 出力は、下段のデバイス用の同期クロックとして用いることができます。AMS を無効化している場合、SYNC_OUT の立上がりエッジからスイッチ・ノード LX1 の立上がりエッジまでの遅延は 50ns に固定されています。AMS を有効化している場合は、更に 180° の遅延が加わります。

内蔵リニア・レギュレータ

MAX20860A は、2つの 1.8V リニア・レギュレータ (LDO) を内蔵しています。1.8V LDO の出力電圧である V_{CC1} および V_{CC2} は、デフォルトで V_{DDH} ビンから出力されます。効率を向上させるために、オプションの 2.5V~5.5V のバイアス入力電源を LDOIN ビンに印加して、 V_{CC} の 1.8V 電圧を LDOIN ビンから変換されるようにすることもできます。オプションの LDOIN バイアス入力電源は、 V_{DDH} 電圧が存在する限り、動作に影響を与えることなく、レギュレーション中にいつでも印加や切り離しができます。LDO が動作状態になり LDOIN バイアス電源から給電されると、 V_{DDH} 電圧がデバイスから切り離されても、レギュレーション状態を維持できます。

V_{CC} ビンの 1.8V の電圧は、両方の内部位相の MOSFET ドライバに電流を供給します。 V_{CC} と PGND の間には 4.7 μ F 以上のデカップリング・コンデンサを接続してください。デバイス内部のアナログ回路に電力を供給するため、MAX20860A の AVDD ビンには 1.8V 電源が必要です。AVDD と V_{CC1} の間に 1 Ω ~2.2 Ω の抵抗を接続する必要があります。AVDD と AGND の間には、1 μ F 以上のデカップリング・コンデンサを使用する必要があります。AVDD と同様、デバイスの DVDD ビンにも、デバイスの内部デジタル回路に給電するための 1.8V 電源が必要です。DVDD と V_{CC1} の間に 1 Ω ~2.2 Ω の抵抗を接続する必要があります。DVDD と DGND の間には、1 μ F 以上のデカップリング・コンデンサを使用する必要があります。AGND と DGND は PCB 上で相互に接続する必要があります。

外部電力段を用いる 3 相および 4 相動作の場合、MAX20860A の V_{CC2} を用いて外部電力段のバイアス電圧を供給します。

起動およびシャットダウン

図 3 に、起動とシャットダウンのタイミングを示します。VCC₋、AVDD、DVDD の各電圧が UVLO の立上がりスレッシュホールドを超えると、デバイスは初期化手順を実行します。PGM₋ ピンの構成設定値が読み出されます。不揮発性の PMBus メモリがロードされます。外部電力段が検出されます。初期化が完了すると、デバイスは V_{DDH} と EN のステータスを検出します。この両方が立上がりスレッシュホールドを上回っていれば、ソフトスタートが開始し、スイッチング動作が有効化されます。有効化された出力の出力電圧が上昇し始めます。ソフトスタートのスルー・レートは、PGMI 抵抗または PMBus によってプリセットされています。フォルトが発生しなければ、ソフトスタートの上昇が完了した後、オープン・ドレインの PGOOD ピンが、ローに保持された状態から解放されます。このデバイスは、出力がプリバイアスされた状態でのスムーズな起動が可能です。

動作中に、EN がそのスレッシュホールドを下回ると、スイッチングは直ちに停止します。出力電圧は負荷電流により放電されます。

PMBus を使用する場合、ON_OFF_CONFIG コマンドによって必要な構成に設定することで、ハードウェアの EN 信号を OPERATION コマンドでバイパスできます。詳細については、MAX20860A PMBus Command Set User Guide を参照してください。

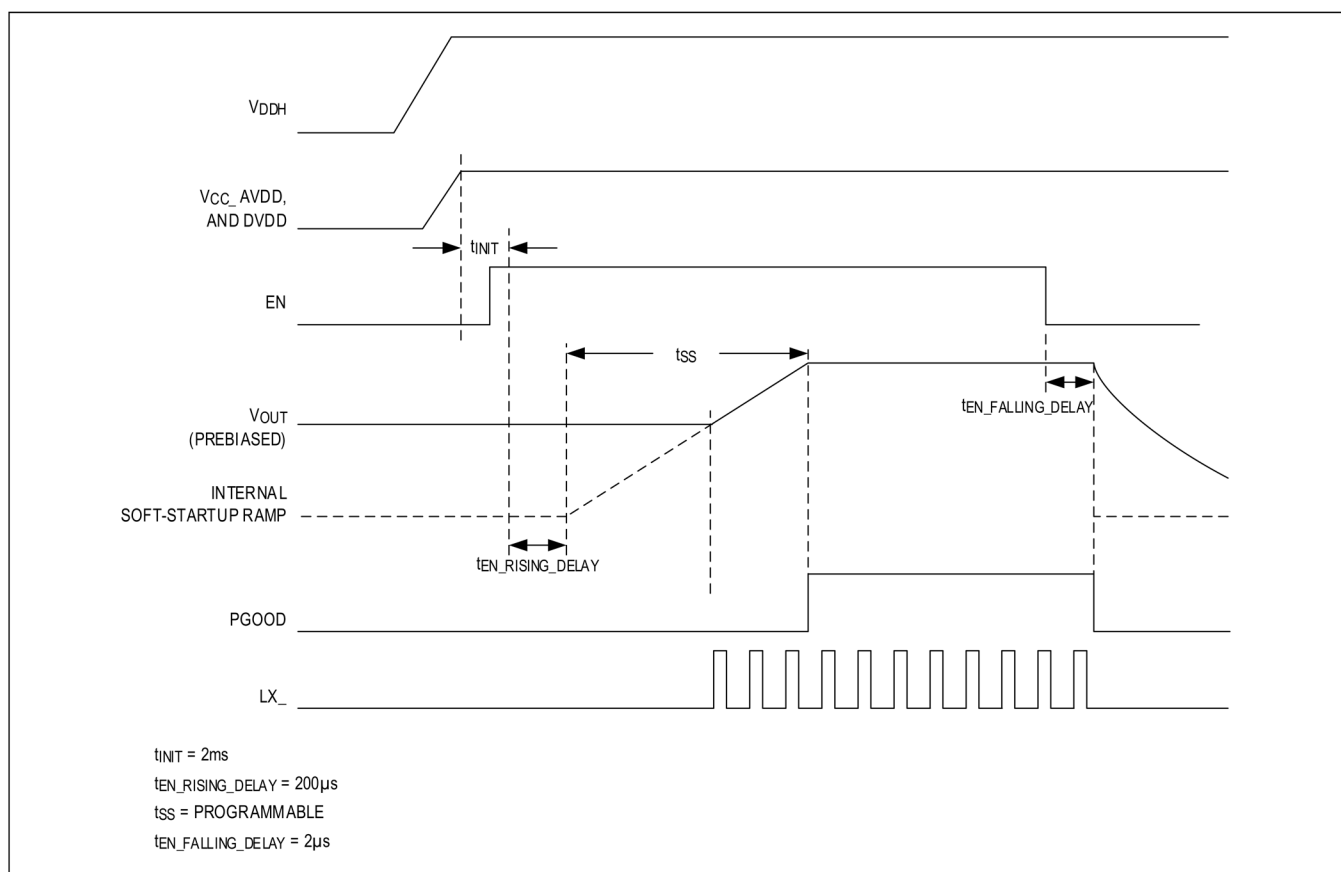


図 3. 起動とシャットダウンのタイミング

フォルトの処理

入力低電圧ロックアウト (V_{DDH} UVLO)

MAX20860A は、内部で V_{DDH} の電圧レベルをモニタします。入力電源電圧が UVLO スレッシュホールドを下回ると、デバイスはスイッチングを停止し、PGOOD ピンをローに駆動します。デフォルトでは、UVLO ステータスがクリアされると、デバイスは 20ms 後に再起動します。起動シーケンスについては、[起動およびシャットダウン](#)のセクションを参照してください。

デフォルトでは、MAX20860A の V_{DDH} UVLO スレッシュホールドは 4.75V です。このデバイスが 2 相動作に設定されている場合は、PMBus の MFR_VIN_UV_FAULT_LIMIT_SETPPOINT (0xF1) コマンドを使用して、V_{DDH} UVLO スレッシュホールドを 2.5V に設定できます。詳細については、MAX20860A PMBus Command Set User Guide を参照してください。

出力過電圧保護 (OVP)

ソフトスタート時の上昇が完了すると、出力過電圧に備えて $V_{SNSP} - V_{SNSN}$ の帰還電圧がモニタされます。帰還電圧が、OVP デグリッチ・フィルタ遅延時間より長い間 OVP スレッシュホールドを上回ると、スイッチングを停止し、PGOOD ピンをローに駆動します。デフォルトでは、OVP ステータスがクリアされると、デバイスは 20ms 後に再起動します。

正の過電流保護 (POCP)

このデバイスのピーク電流モード制御アーキテクチャは、固有の電流制限および短絡保護の機能を備えています。インダクタ電流は、スイッチング中に連続的にモニタされます。インダクタのピーク電流はサイクル単位で制限されます。各スイッチング・サイクルにおいて、インダクタ電流検出値が POCP スレッシュホールドを超えると、デバイスは、ハイサイド MOSFET をオフ、ローサイド MOSFET をオンにして、インダクタ電流を出力電圧によって放電できるようにします。アップダウン・カウンタは、各スイッチング・サイクルの連続する POCP イベントの回数の累積に用いられます。このカウンタが 1024 を超えると、デバイスはスイッチングを停止し、PGOOD ピンをローに駆動します。デフォルトでは、POCP にヒックアップ保護があり、20ms 経過後に再起動します。

MAX20860A には 4 つの POCP スレッシュホールド (位相あたり 40A、35A、30A、25A) があり、これらを PGM1 ピンで選択できます (ピンストラップのプログラマビリティのセクションを参照)。POCP デグリッチ遅延があるため、特定のアプリケーションのユース・ケースでは、インダクタの選択に応じて実際の POCP スレッシュホールドを更に高く設定する必要があります (出力インダクタの選択のセクションを参照)。

電流制限 POCP の他に、インダクタの短絡や飽和など極端な過電流状態から保護するための FPOCP 機能も備わっています。FPOCP のスレッシュホールドは 1 位相あたり 55A です。インダクタ電流検出値が FPOCP スレッシュホールドを超えると、デバイスはスイッチングを停止し、PGOOD ピンをローに駆動してデバイスをラッチします。ラッチされた FPOCP フォルトをクリアして動作を再開するには、電源を再投入する必要があります。

負の過電流保護 (NOCP)

このデバイスには、インダクタの谷電流に対する負の過電流保護機能もあります。NOCP スレッシュホールドは POCP スレッシュホールドの -83% です。スイッチング・サイクルごとに、インダクタ電流の検出値が NOCP スレッシュホールドを超過すると、180ns の固定時間の間ローサイド MOSFET をオフにし、ハイサイド MOSFET をオンにして、インダクタ電流が入力電圧によって充電されるようにします。POCP と同様に、アップダウン・カウンタを使用して NOCP イベントの連続発生数を累積します。このカウンタが 1024 を超えると、デバイスはスイッチングを停止し、PGOOD ピンをローに駆動します。デフォルトでは、NOCP にヒックアップ保護があり、20ms 経過後に再起動します。

過熱保護 (OTP) および外部電力段フォルト

過熱保護のスレッシュホールドは +155°C で、ヒステリシスは 20°C です。MAX20860A は、内部パワー・トレインとオプションの外部電力段の両方のジャンクション温度をモニタします。外部電力段の温度は、TS_FAULTB ピンでモニタします。動作中に内部または外部いずれかのジャンクション温度が OTP スレッシュホールドに達すると、デバイスはスイッチングを停止し、PGOOD ピンをローに駆動します。OTP ステータスがクリアされると、デバイスは 20ms 後に再起動します。

外部電力段も、TS_FAULTB ピンをローにプルダウンすることによって、そのフォルトを MAX20860A に通知します。フォルトが検出されると、デバイスはスイッチングを停止し、PGOOD ピンをローに駆動します。TS_FAULTB ピンが解放されると、デバイスは 20ms 後に再起動します。

帰還ピン開放検出

MAX20860A は、起動時に SNSP ピンと SNSN ピンの開放検出を行います。SNSP ピンまたは SNSN ピンが何らかの理由でフロート状態になっている場合、レギュレータはスイッチングを開始しません。この保護が行われるのは起動時のみで、レギュレーション時には無効化されます。

フォルト処理表

表 2 に、全てのフォルト・タイプとシステム応答をまとめます。デフォルトの応答とは異なるフォルト応答は、PMBus を通じて選択できます。詳細については、MAX20860A PMBus Command Set User Guide を参照してください。

表 2. フォルトの処理

FAULT PROTECTION	STATUS PIN	STATUS REGISTER	DEFAULT RESPONSE	RESPONSE REGISTER	FAULT LIMIT REGISTER
V_{DDH} UVLO	ALERTB	STATUS_INPUT	Shut down and retry.	VIN_UV_FAULT_RESPONSE	VIN_UV_FAULT_LIMIT & MFR_VIN_UV_FAULT_LIMIT_SETPOINT
V_{DDH} OVLO	ALERTB	STATUS_INPUT	No fault response	VIN_OV_FAULT_RESPONSE	VIN_OV_FAULT_LIMIT

V _{OUT} UVP	PGOOD/ ALERTB	STATUS_VOUT	No fault response	VOUT_UV_FAULT_ RESPONSE	VOUT_UV_FAULT_LIMIT
V _{OUT} OVP	PGOOD/ ALERTB	STATUS_VOUT	Shut down and retry.	VOUT_OV_FAULT_ RESPONSE	VOUT_OV_FAULT_LIMIT
V _{CC} UVLO	ALERTB	STATUS_MFR_ SPECIFIC	Stop regulating until the V _{CC} UVLO condition clears.	N/A	N/A
AVDD UVLO	ALERTB	STATUS_MFR_ SPECIFIC_2	Stop regulating until the AVDD UVLO condition clears.	N/A	N/A
DVDD UVLO	ALERTB	STATUS_MFR_ SPECIFIC_2	Stop regulating until the DVDD UVLO condition clears.	N/A	N/A
POCP	ALERTB	STATUS_IOUT	Shut down and retry.	IOUT_OC_FAULT_ RESPONSE	IOUT_OC_FAULT_LIMIT
FPOCP	ALERTB	STATUS_MFR_ SPECIFIC	Immediate shutdown. Must restart by power cycle.	N/A	N/A
NOCP	ALERTB	STATUS_IOUT	Shut down and retry.	IOUT_UC_FAULT_ RESPONSE	IOUT_UC_FAULT_LIMIT
V _{BST} UVLO	ALERTB	STATUS_MFR_ SPECIFIC	Stop regulating until the V _{BST} UVLO condition clears.	N/A	N/A
V _{BST} OVLO	ALERTB	STATUS_MFR_ SPECIFIC_3	No startup	N/A	N/A
Overtemperature Protection	ALERTB	STATUS_TEMP ERATURE	Shut down and retry.	OT_FAULT_ RESPONSE	OT_FAULT_LIMIT
External Power Stage Fault	ALERTB/ TS_FAULTB	STATUS_MFR_ SPECIFIC_2	Stop regulating until the external power stage fault condition clears.	EXT_SPS_FAULT_ RESPONSE	N/A
SNSP Open	ALERTB	STATUS_MFR_ SPECIFIC_2	No startup	SNSP_FAULT_ RESPONSE	N/A
SNSN Open	ALERTB	STATUS_MFR_ SPECIFIC_3	No startup	N/A	N/A

ピンストラップのプログラマビリティ

MAX20860Aには2つのプログラム・ピン (PGM0とPGM1)があり、このデバイスの主要な構成の一部を設定します。PGM_nの値は、起動時の初期化中に読み出されます。PGM0とPGM1には、それぞれ32個の検出レベルがあります。PGM_nピンとAGNDの間にピンストラップ抵抗を1個接続することで、32個のコードの中から1つを選択します。PGM0は、PMBusアドレスの選択に使用します。PGM1は、POCPレベルと、表5で定義されている事前定義済みシナリオの選択に使用されます。

表 3. PGM0 による PMBus アドレスの選択

PGM0 CODES	R _{PGM0} (Ω)	PMBus ADDRESS
0	95.3	0x10h
1	200	0x11h
2	309	0x12h
3	422	0x13h
4	536	0x14h

5	649	0x15h
6	768	0x16h
7	909	0x17h
8	1050	0x18h
9	1210	0x19h
10	1400	0x1Ah
11	1620	0x1Bh
12	1870	0x1Ch
13	2150	0x1Dh
14	2490	0x1Eh
15	2870	0x1Fh
16	3740	0x20h
17	8060	0x21h
18	12400	0x22h
19	16900	0x23h
20	21500	0x24h
21	26100	0x25h
22	30900	0x26h
23	36500	0x27h
24	42200	0x28h
25	48700	0x29h
26	56200	0x2Ah
27	64900	0x2Bh
28	75000	0x2Ch
29	86600	0x2Dh
30	100000	0x2Eh
31	115000	0x2Fh

表 4. PGM1 による POCP およびシナリオの選択

PGM1 CODES	R _{PGM1} (Ω)	POCP (A)	SCENARIO
0	95.3	40	Scenario A
1	200		Scenario B
2	309		Scenario C
3	422		Scenario D
4	536		Scenario E
5	649		Scenario F
6	768		Scenario G
7	909		Scenario H
8	1050	35	Scenario A
9	1210		Scenario B
10	1400		Scenario C
11	1620		Scenario D
12	1870		Scenario E
13	2150		Scenario F
14	2490		Scenario G
15	2870		Scenario H
16	3740	30	Scenario A
17	8060		Scenario B
18	12400		Scenario C
19	16900		Scenario D
20	21500		Scenario E
21	26100		Scenario F
22	30900	Scenario G	

23	36500	25	Scenario H
24	42200		Scenario A
25	48700		Scenario B
26	56200		Scenario C
27	64900		Scenario D
28	75000		Scenario E
29	86600		Scenario F
30	100000		Scenario G
31	115000		Scenario H

MAX20860A には、表 5 に概要を示す 8 つの事前定義済みシナリオがあります。これらは、PGMI ピンと AGND の間に接続されたピンストラップ抵抗 1 個により選択できます。各シナリオに対し、スイッチング周波数、AMS オプション、電圧ループ・ゲインなどのパラメータを選択できます。電圧ループ・ゲイン抵抗 (R_{VGA}) を選択して、制御ループの性能を最適化する方法については、電圧ループ・ゲインのセクションを参照してください。この 8 個の事前定義済みシナリオにない構成設定値については、PMBus で選択でき、また STORE_USER_ALL コマンドでデバイスに保存できます（不揮発性 PMBus メモリのセクションを参照）。

表 5. 事前定義済みシナリオ

SCENARIO	VREF AT STARTUP (V)	f _{sw} (kHz)	AMS OPTION	R _{VGA} (kΩ)	SLOPE COMPENSATION (μA)	SOFT-STARTUP SLEW RATE (V/ms)	VOUT_SCALE_LOOP
A	0.4	308	Disabled	37.3	0.84	0.5	0.5
B	0.5	500	Enabled	11.0	1.47	1	1
C	0.5	500	Disabled	22.0	0.84	1	0.5
D	0.5	500	Enabled	44.5	1.47	1	1
E	0.5	800	Enabled	22.0	1.47	1	1
F	0.8	800	Disabled	37.3	1.05	1	1
G	0.8	800	Enabled	44.5	1.47	1	1
H	0.8	1000	Enabled	62.3	1.47	1	1

PMBus インターフェース

PMBus は、電力変換デバイスとの通信手段を定義する業界標準です。業界標準の SMBus シリアル・インターフェースと PMBus コマンド言語で構成されています。MAX20860A は、ホスト・デバイスと通信するための PMBus インターフェースをサポートしています。MAX20860A の PMBus アドレスは、PGM0 ピンと AGND の間に接続するピンストラップ抵抗によって選択できます（ピンストラップのプログラマビリティのセクションを参照）。表 6 に、サポートされている PMBus コマンドを示します。PMBus コマンドの定義やその他の詳細については、MAX20860A PMBus Command Set User Guide を参照してください。

表 6. サポートされている PMBus コマンド

コマンドコード	コマンド名	説明	タイプ	データ・フォーマット	工場出荷値
0x01	OPERATION	出力のイネーブル/ディスエーブル	R/W Byte	Bit field	0x8A
0x02	ON_OFF_CONFIG	EN ピンおよび PMBus の OPERATION コマンドの設定	R/W Byte	Bit field	0x1F
0x03	CLEAR_FAULTS	セットされたフォルト・ビットをクリア。	Send Byte	—	N/A
0x10	WRITE_PROTECT	意図せぬ変更を防ぐためにデバイスが提供する保護レベル	R/W Byte	Bit field	0x20

0x15	STORE_USER_ALL	PMBus の不揮発性メモリにユーザ設定を保存。	Send Byte	—	N/A
0x16	RESTORE_USER_ALL	PMBus の不揮発性メモリに保存された最新のユーザ設定に復元。	Send Byte	—	N/A
0x19	CAPABILITY	このデバイスがサポートしている PMBus オプション通信プロトコルの概要。	R Byte	Bit field	0xD4
0x1B	SMBALERT_MASK	ALERTB 出力のアサートを選択的にマスク。	Block W-Block R Process Call/W Word	Bit field	N/A
0x20	VOUT_MODE	出力電圧のデータ・フォーマットと仮数指数	R Byte	Bit field	0x16
0x21	VOUT_COMMAND	出力ノード電圧の設定値	R/W Word	ULINEAR16	Scenario
0x24	VOUT_MAX	出力ノード電圧の上限設定値	R Word	ULINEAR16	Scenario
0x27	VOUT_TRANSITION_RATE	電圧の遷移のスルー・レート	R/W Word	LINEAR11	Scenario
0x29	VOUT_SCALE_LOOP	帰還電圧の分圧比	R/W Word	LINEAR11	Scenario
0x2B	VOUT_MIN	出力ノード電圧の下限設定値	R Word	ULINEAR16	Scenario
0x33	FREQUENCY_SWITCH	スイッチング周波数	R/W Word	LINEAR11	Scenario
0x37	INTERLEAVE	SYNC_IN から LX1 への位相シフト	R/W Word	Bit field	0x0160
0x40	VOUT_OV_FAULT_LIMIT	出力ノード過電圧スレッショルド	R Word	ULINEAR16	Scenario
0x41	VOUT_OV_FAULT_RESPONSE	出力ノード過電圧応答	R/W Byte	Bit field	0xB9
0x44	VOUT_UV_FAULT_LIMIT	出力ノード低電圧スレッショルド	R Word	ULINEAR16	Scenario
0x45	VOUT_UV_FAULT_RESPONSE	出力ノード低電圧応答	R/W Byte	Bit field	0x39
0x46	IOUT_OC_FAULT_LIMIT	正の過電流フォルト・スレッショルド	R/W Word	LINEAR11	PGM1
0x47	IOUT_OC_FAULT_RESPONSE	正の過電流フォルト応答	R/W Byte	Bit field	0xF9
0x4B	IOUT_UC_FAULT_LIMIT	負の過電流フォルト・スレッショルド	R Word	LINEAR11	PGM1
0x4C	IOUT_UC_FAULT_RESPONSE	負の過電流フォルト応答	R/W Byte	Bit field	0xF9
0x4F	OT_FAULT_LIMIT	過熱フォルト・スレッショルド	R Word	LINEAR11	0xF2AC
0x50	OT_FAULT_RESPONSE	過熱フォルト応答	R/W Byte	Bit field	0xB9

0x51	OT_WARN_LIMIT	過熱警告スレッシュホールド	R/W Word	LINEAR11	0xF1A4
0x55	VIN_OV_FAULT_LIMIT	入力過電圧スレッシュホールド	R Word	LINEAR11	0xDA3A
0x56	VIN_OV_FAULT_RESPONSE	入力過電圧応答	R/W Byte	Bit field	0x39
0x59	VIN_UV_FAULT_LIMIT	入力低電圧スレッシュホールド	R Word	LINEAR11	0xD895
0x5A	VIN_UV_FAULT_RESPONSE	入力低電圧応答	R/W Byte	Bit field	0xF9
0x78	STATUS_BYTE	ユニットのフォルト状態を 1 バイトに要約したもの	R Byte	Bit field	N/A
0x79	STATUS_WORD	ユニットのフォルト状態を 2 バイトに要約したもの	R Word	Bit field	N/A
0x7A	STATUS_VOUT	出力電圧フォルトおよび警告ステータス	R/W Byte	Bit field	N/A
0x7B	STATUS_IOUT	出力電流フォルトおよび警告ステータス	R/W Byte	Bit field	N/A
0x7C	STATUS_INPUT	入力電圧フォルトおよび警告ステータス	R/W Byte	Bit field	N/A
0x7D	STATUS_TEMPERATURE	IC のジャンクション温度フォルトおよび警告ステータス	R/W Byte	Bit field	N/A
0x7E	STATUS_CML	通信フォルトおよび警告ステータス	R/W Byte	Bit field	N/A
0x80	STATUS_MFR_SPECIFIC	メーカー固有のフォルトおよび警告ステータス	R/W Byte	Bit field	N/A
0x88	READ_VIN	入力電圧のテレメトリ	R Word	LINEAR11	N/A
0x8B	READ_VOUT	帰還電圧のテレメトリ	R Word	ULINEAR16	N/A
0x8C	READ_IOUT	出力電流のテレメトリ	R Word	LINEAR11	N/A
0x8D	READ_TEMPERATURE_1	IC のジャンクション温度のテレメトリ	R Word	LINEAR11	N/A
0x8E	READ_TEMPERATURE_2	外部電力段のジャンクション温度のテレメトリ	R Word	LINEAR11	N/A
0x98	PMBUS_REVISION	PMBus リビジョンのコンプライアンス	R Byte	Bit field	0x33
0xAD	IC_DEVICE_ID	デバイスのルート製品番号	R Block	ASCII	"MAX20860A"
0xAE	IC_DEVICE_REV	デバイスのリビジョン・コード	R Block	ASCII	N/A
0xD4	RAMP_SLP	スロープ補償のオプション	R/W Byte	Bit field	Scenario
0xD9	EXT_SPS_FAULT_RESPONSE	外部電力段フォルト応答	R/W Byte	Bit field	0xF9
0xDA	LX_FAULT_RESPONSE	スイッチング・ノード短絡フォルト応答	R Byte	Bit field	0x80
0xDB	SNSP_FAULT_RESPONSE	帰還 SNSP/SNSN ピン・オープン・フォルト応答	R/W Byte	Bit field	0x80
0xDD	REMAINING_STORES	不揮発性メモリの残りユニットの数	R Byte	Unsigned integer	0x12
0xDE	DPLL_FLAGS	周波数同期のステータス・レジスタ	R Byte	Bit field	N/A
0xE0	STATUS_MFR_SPECIFIC_2	メーカー固有のフォルトおよび警告ステータス。	R/W Byte	Bit field	N/A
0xE1	STATUS_MFR_SPECIFIC_3	メーカー固有のフォルトおよび警告ステータス	R/W Byte	Bit field	N/A

0xE7	RVGA_GAIN	電圧ループ・ゲイン抵抗オプション	R/W Byte	Bit field	Scenario
0xE8	ZERO_SEL	電圧ループ・ゼロ・オプション	R/W Byte	Bit field	0x05
0xE9	AMS_OPT	高度変調方式オプション	R/W Byte	Bit field	Scenario
0xEA	RESTORE_ADI_ALL	全ての PMBus コマンドをパワーアップ時のデフォルト値に復元。	Send Byte	—	N/A
0xF1	MFR_VIN_UV_FAULT_LIMIT_SETPOINT	入力低電圧スレッシュホールドを2相動作に拡張するためのメーカー固有オプション	R/W Byte	Bit field	0x11

不揮発性 PMBus メモリ

MAX20860A は、PMBus のコマンド値を保存するための不揮発性メモリを備えています。これは、 V_{DDH} が 10.8V~16V にある間に書き込まれた場合にのみ値を正確に保持します。STORE_USER_ALL コマンドを用いると、ユーザ設定値を PMBus 不揮発性メモリに保存できます。保存される設定は、必要に応じてピンストラップ設定をオーバーライドします。

MAX20860A には合計で 18 個の保存可能スロットがあります。残っている保存可能スロットの数は、REMAINING_STORES コマンドを読み出すことによって、いつでも判定できます。詳細については、MAX20860A PMBus Command Set User Guide を参照してください。

AVSBus インターフェース

MAX20860A は、5MHz~50MHz で動作し、バス電圧範囲が 0.9V~1.98V の高速 AVSBus シリアル・インターフェースを備えています。この高速インターフェースによって、高速のテレメトリや高速出力電圧スケールリングが可能になり、負荷デバイスの性能と消費電力を最適化できます。出力電圧は、高性能動作が必要な場合には直ちに増加させることができ、電力を下げて電力を節約する場合には直ちに減少させることができます。

AVSBus は、AVS_SDI (シリアル・データ入力)、AVS_SDO (シリアル・データ出力)、AVS_CLK (バス・クロック)、AVS_VDDIO (バス電圧) で構成されています。コマンドは AVS_SDI を通じて送信され、テレメトリ・データは AVS_SDO を通じて返されます。

AVSBus インターフェースは、PMBus 仕様リビジョン 1.3.1 に従います。この仕様の詳細については、pmbus.org を参照してください。サポート対象の AVSBus コマンドを表 7 に示します。

表 7. AVSBus コマンド/テレメトリのサポート

<CmdDataGroup>	<CmdDataType>	名称	説明
0b (AVSBus Standard Command)	0000b	Target rail voltage	AVSBus の制御 V_{OUT} 設定値。単位は LSB あたり 1mV。
	0001b	Target VOUT transition rate	ターゲットの V_{OUT} 遷移レート。単位は LSB あたり 1mV/ μ s。 読み出し可能。書き込んでも何の影響もありません。
	0010b	Rail current	出力電流。単位は LSB あたり 10mA。読み出し専用です。
	0011b	Rail temperature	IC 温度。単位は LSB あたり 0.1°C。読み出し専用です。
	0100b	Reset	サポートしない機能 (ただし書き込みトランザクションにアクノリッジします)。
	0101b	Power mode	サポートしない機能 (ただし 11b の値での読み出しトランザクションおよび書き込みトランザクションにはアクノリッジします)。
	1110b	AVSBus status	詳細については PMBus Specification を参照してください。 サポートするステータス・ビット: <VDONE>および<OTW>。
	1111b	AVSBus version	読み出し専用です。

リファレンス・デザインの手順

出力電圧の検出

MAX20860A には、0.4V~0.8V の範囲でプログラマブルな帰還リファレンス電圧 (V_{REF}) があります。デフォルトのリファレンス電圧は、表 5 に示す事前定義済みシナリオによって選択されます。

目的の出力電圧が V_{REF} より高い場合、抵抗分圧器 R_{FB1} および R_{FB2} を用いて、出力電圧を検出する必要があります (簡略アプリケーション回路を参照)。帰還抵抗分圧比 ($VOUT_SCALE_LOOP$) は、次式で求められます。

$$VOUT_SCALE_LOOP = \frac{V_{REF}}{V_{OUT}} = \frac{R_{FB2}}{R_{FB1} + R_{FB2}}$$

ここで、

V_{OUT} = 出力電圧

V_{REF} = リファレンス電圧

R_{FB1} = 上部分圧器抵抗

R_{FB2} = 下部分圧器抵抗

MAX20860A には 4 つの標準的な $VOUT_SCALE_LOOP$ 値があり、これらは PMBus の $VOUT_SCALE_LOOP$ コマンドで選択できます。これら 4 つの標準的な比の 1 つを選択した場合、 R_{FB1} および R_{FB2} をその選択した比に見合うよう適切に選択し、PMBus の $VOUT_COMMAND$ が実際の出力電圧 (V_{OUT}) と 1 対 1 になるようにする必要があります。PMBus の $VOUT_COMMAND$ は、帰還ノード電圧 $V_{SNSP} - V_{SNSN}$ を基準として、0.4V~2.55V の範囲を 0.98mV の分解能でスケール可能です (MAX20860A PMBus Command Set User Guide を参照)。標準的な $VOUT_SCALE_LOOP$ 、 R_{FB1} 、 R_{FB2} 、 $VOUT_COMMAND$ の範囲を表 8 にまとめます。

表 8. 標準的な帰還抵抗分圧比

PMBUS $VOUT_SCALE_LOOP$	EXAMPLE R_{FB1}/R_{FB2} (E12 VALUES)	EXAMPLE R_{FB1}/R_{FB2} (E96 VALUES)	PMBUS $VOUT_COMMAND$ RANGE
0.3125	2.2k Ω /1.0k Ω	1.65k Ω /0.75k Ω	1.2803V to 2.5596V
0.5000	Any value $R_{FB1} = R_{FB2}$	Any value $R_{FB1} = R_{FB2}$	0.7998V to 1.5996V
0.6875	1.0k Ω /2.2k Ω	0.75k Ω /1.65k Ω	0.5820V to 1.1641V
1.0000	Direct remote sense	Direct remote sense	0.4004V to 0.7998V

デフォルトの $VOUT_SCALE_LOOP$ は、選択するシナリオによって選択されます (表 5)。標準的でない帰還抵抗分圧比を用いる場合、PMBus の $VOUT_SCALE_LOOP$ を 1.0 に設定することを推奨します。この場合、PMBus の $VOUT_COMMAND$ は、実際の出力電圧 (V_{OUT}) ではなく、帰還リファレンス電圧 (V_{REF}) を設定します。 R_{FB2} の値は 2.5k Ω 以下にすることを推奨します。

スイッチング周波数の選択

MAX20860A では、スイッチング周波数を 308kHz~2MHz の広い範囲から選択できます。スイッチング周波数の選択は、様々なアプリケーションに対して最適化できます。ソリューション・サイズを優先するアプリケーションには、出力 LC フィルタの値とサイズを小さくできるように、より高いスイッチング周波数を推奨します。スイッチング損失の低減のため効率と放熱を優先するアプリケーションには、より低いスイッチング周波数を推奨します。周波数は、制御可能な最小オン時間と制御可能な最小オフ時間に違反しないように選択する必要があります。推奨最大スイッチング周波数 ($f_{SW(MAX)}$) は、次の式で計算します。

$$f_{SW(MAX)} = \text{MIN} \left\{ \frac{V_{OUT}}{t_{ON(MIN)} \times V_{DDH(MAX)}}, \frac{V_{DDH(MIN)} - V_{OUT}}{t_{OFF(MIN)} \times V_{DDH(MIN)}} \right\}$$

ここで、

$V_{DDH(MAX)}$ = 最大入力電圧

$V_{DDH(MIN)}$ = 最小入力電圧

$t_{ON(MIN)}$ = 制御可能な最小オン時間

$t_{OFF(MIN)}$ = 制御可能な最小オフ時間

MAX20860A は、安定性を確保しノイズ耐性を向上させるために、オン時間中の電流ループに適用するスロープ補償機能を内蔵しています。スロープ補償が電流ループを飽和させないようにするには、ハイサイド MOSFET の最大オン時間 ($t_{ON(MAX)}$) を次の式により制限する必要があります。

$$t_{ON(MAX)} = \frac{5pF \left[800mV - \left(\frac{I_{OUT(MAX)}}{N} + \frac{I_{RIPPLE}}{2} \right) \times \frac{1.6\Omega}{125} \right]}{I_{SLOPE}}$$

ここで、

$I_{OUT(MAX)}$ = 最大負荷電流

N = 位相数

I_{RIPPLE} = インダクタ電流リップルのピーク to ピーク値

I_{SLOPE} = 内部スロープ補償の振幅。デフォルト値は選択したシナリオによって設定されます (表 5)。この値は、PMBus の RAMP_SLP コマンドで調整できます (MAX20860A PMBus Command Set User Guide を参照)。

選択可能な推奨最小スイッチング周波数 ($f_{SW(MIN)}$) は、次の式で計算します。

$$f_{SW(MIN)} = \frac{V_{OUT}}{t_{ON(MAX)} \times V_{DDH(MIN)}}$$

システム・ノイズの混入により、定常状態の動作であっても、LX_ の立上がりエッジと立下がりエッジには、ランダムなジッタ・ノイズが発生します。スイッチング周波数 (f_{sw}) を選択する場合は、ジッタを考慮に入れ、 $f_{SW(MIN)}$ より高く、 $f_{SW(MAX)}$ より低くする必要があります。LX_ ジッタを改善するには、より小さいインダクタ値を用いて、電圧ループ・ゲインを低くし、ノイズ感度を最小限に抑えることを推奨します。

出力インダクタの選択

出力インダクタは、電圧レギュレータの全体的なサイズ、コスト、効率に大きな影響を及ぼします。インダクタは通常、システム内では比較的大きな部品の 1 つであるため、最小インダクタ値は、スペースに制約のあるアプリケーションでは特に重要です。インダクタ値を小さくすると、過渡応答も速くなり、過渡耐性の維持に必要な出力容量の値が減少します。通常、出力インダクタの選択では、最適な性能を発揮するために、インダクタ電流リップルが 1 位相あたりの最大負荷電流の 20%~50% になるようにします。電流ループのノイズ耐性を向上するには、インダクタ電流リップルを 4A 以上にするのを推奨します。一般的なディスクリット・インダクタについて推奨されるインダクタ値は、次式で計算されます。

$$L = \frac{V_{OUT}(V_{DDH} - V_{OUT})}{I_{RIPPLE} \times f_{SW} \times V_{DDH}}$$

ここで、

V_{DDH} = 入力電圧

I_{RIPPLE} = インダクタ電流リップルのピーク to ピーク値

ソリューション・サイズ、効率、負荷過渡応答性能を最適化するために、結合インダクタを MAX20860A と共に用いることができます。結合インダクタを 1/N 以下のデューティサイクルで駆動するために推奨されるインダクタ値は、次式で計算されます。

$$L = \frac{V_{OUT}}{I_{RIPPLE} \times f_{SW}} \left(\frac{1}{N} - \frac{V_{OUT}}{V_{DDH}} \right)$$

インダクタは、選択した POCP スレッシュホールドで最大負荷電流の供給能力が確保されるように選択することも必要です。MAX20860A には 4 つの POCP スレッシュホールド (各位相につき 40A、35A、30A、25A) があり、これらを PGM1 ピンで選択できます (ピンストラップのプログラマビリティのセクションを参照)。POCP コンパレータがトリップしてからハイサイド MOSFET がオフになるまでのデグリッチ遅延があるため、アプリケーションのユース・ケースによっては、調整後の POCP スレッシュホールド ($POCP_{ADJUST}$) には、インダクタ値、入力電圧、出力電圧を考慮する必要があります。次の式で計算できます。

$$POCP_{ADJUST} = POCP + \frac{(V_{DDH} - V_{OUT}) \times t_{POCP}}{L}$$

ここで、

POCP = 電氣的特性の表で仕様規定されている POCP レベル

t_{POCP} = POCP デグリッチ遅延 (代表値 51ns)

通常動作時のピーク・インダクタ電流が、調整後の最小 POCP スレッシュホールドを超えていないことを確認する必要があります。

$$\frac{I_{OUT(MAX)}}{N} + \frac{I_{RIPPLE}}{2} < POCP_{ADJUST(MIN)}$$

ここで、

$POCP_{ADJUST(MIN)}$ = 調整後の最小 POCP スレッシュホールド (POCP スレッシュホールド最小値を用いて計算)

出力コンデンサの選択

必要な総出力容量の主な決定要因の 1 つは、出力電圧リップルです。出力電圧リップル条件を満たすには、最小出力容量 (C_{OUT}) が次の式を満たす必要があります。

$$C_{OUT} \geq \frac{I_{RIPPLE}}{8 \times N \times f_{SW} \times (V_{OUTRIPPLE} - ESR \times I_{RIPPLE})}$$

ここで、

$V_{OUTRIPPLE}$ = 最大許容出力電圧リップル

ESR = 出力コンデンサの ESR

必要な総出力容量のもう 1 つの重要な決定要因は、負荷過渡応答時の最大許容出力電圧オーバーシュートおよびアンダーシュートです。所定の増加または減少の電流ステップに対し、最小限必要な出力容量は次の式も満たす必要があります。

$$C_{OUT} \geq \text{MAX} \left\{ \frac{\left(\frac{\Delta I}{N} + \frac{I_{RIPPLE}}{2} \right)^2 \times L}{2 \times \Delta V_{OUT} \times (V_{DDH} - V_{OUT})}, \frac{\left(\frac{\Delta I}{N} + \frac{I_{RIPPLE}}{2} \right)^2 \times L}{2 \times \Delta V_{OUT} \times V_{OUT}} \right\}$$

ここで、

ΔI = 増加または減少の電流ステップ

ΔV_{OUT} = 最大許容出力電圧アンダーシュートまたはオーバーシュート

入力コンデンサの選択

入力コンデンサの選択は、入力電圧リップルの条件により決まります。最小限必要な入力容量 (C_{IN}) は、次の式で算出します。

$$C_{IN} \geq \frac{I_{OUT(MAX)} \times V_{OUT}}{N \times f_{SW} \times V_{DDH} \times V_{INPP}}$$

ここで、

V_{INPP} = ピーク to ピーク入力電圧リップル

最小限必要な入力容量の他に、 V_{DDH} ピンの近くに 2 個の 3.3nF と 1 個の 1 μ F のコンデンサを配置して高周波デカップリングを行い、高周波スイッチング・ノイズを抑制することを推奨します。

電圧ループ・ゲイン

安定性を確保するために、電圧ループ帯域幅 (BW) は、スイッチング周波数の 1/5 より小さくすることを推奨します。対象の周波数範囲では理想的なインピーダンス特性を持ち、ESR と ESL が無視できる MLCC 出力コンデンサを用いる事例について考察します。電圧ループ BW は、次の式で見積もることができます。

$$BW = \frac{N \times \frac{R_{FB2}}{R_{FB2} + R_{FB1}} \times \frac{R_{VGA}}{10k\Omega}}{2\pi \times 4m\Omega \times C_{OUT}}$$

ここで、

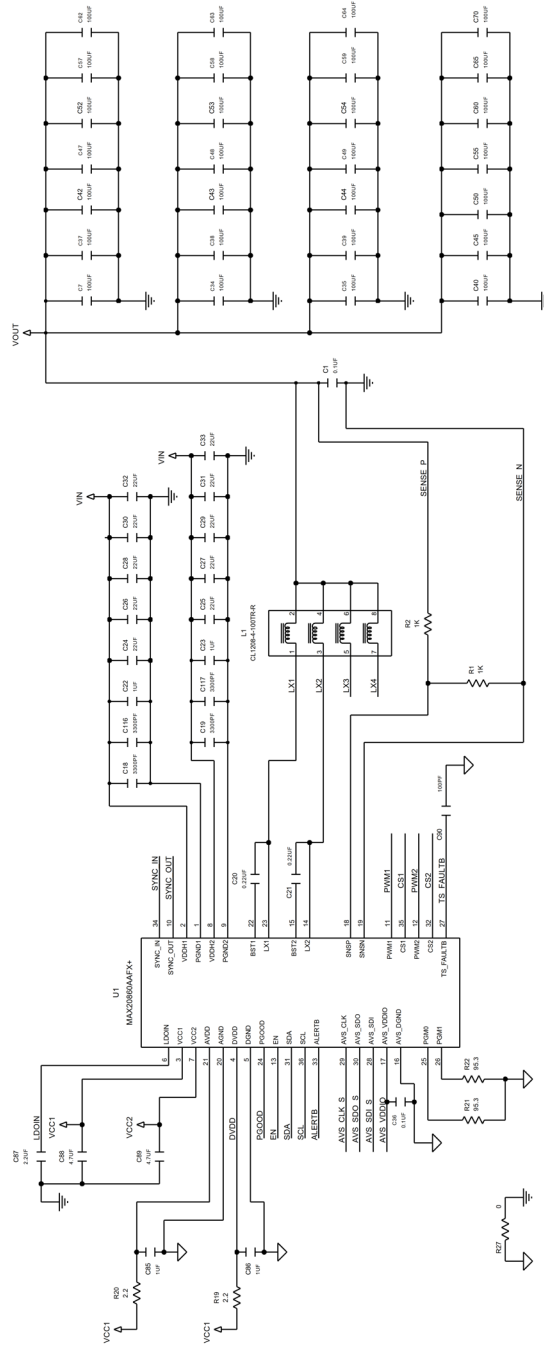
R_{VGA} = 選択したシナリオによって設定される電圧ループ・ゲイン抵抗 (表 5)

PCB レイアウト時のガイドライン

MAX20860A 用のプリント基板の設計時には、次のガイドラインが役立ちます。

- 電気的および熱的な理由から、PCB の上面および下面から 2 番目の層は、電源グランド (PGND) プレーン用に確保する必要があります。
- 入力デカップリング・コンデンサは、IC にできるだけ接近させ、 V_{DDH} ピンから 40mil 以内になるよう配置します。
- V_{CC} デカップリング・コンデンサは、PGND に接続し、 V_{CC} ピンにできるだけ近づけて配置します。
- アナログ制御信号グランドを全て接続するには、アナログ・グランドの銅ポリゴンまたはアイランドを使用する必要があります。この「静かな」アナログ・グランドの銅ポリゴンまたはアイランドは、AGND ピンに近接した 1 つの接続部を介して PGND に接続する必要があります。アナログ・グランドは、制御信号のシールドおよびグランド・リファレンスとして使用できます。DGND ピンも、このアナログ・グランドの銅ポリゴンに接続する必要があります。
- AVDD デカップリング・コンデンサは AGND に接続し、AVDD ピンにできるだけ近づけて配置します。
- DVDD デカップリング・コンデンサは DGND に接続し、DVDD ピンにできるだけ近づけて配置します。
- 昇圧コンデンサは LX_ ピンと BST_ ピンにできるだけ近づけて、IC と同じ PCB 面に配置してください。
- 帰還抵抗分圧器とオプションの外部補償回路は、ノイズの混入を最小限に抑えるため、IC の近くに配置してください。
- 出力電圧は差動リモート検出ラインによって検出する必要があります。このラインは、負荷点からの出力コンデンサから直接配線し、グランド・プレーンによってシールドし、スイッチング・ノードとインダクタから離して配置します。
- SCL、SDA、ALERTB、SYNC_IN、SYNC_OUT、PWM_、CS_、TS_FAULTB などの敏感な信号は、ノイズの多いスイッチング・ノードおよびインダクタから離して配線する必要があります。これらの信号はグランド・プレーンによってシールドすることを推奨します。
- 高速の AVSBus 通信ラインである AVS_CLK、AVS_SDI、AVS_SDO は、インピーダンスが一致するよう並列にし、ノイズの多いスイッチング・ノードおよびインダクタから離して配線する必要があります。これらの信号はグランド・プレーンによってシールドすることを推奨します。最高のノイズ耐性を確保するため、AVS_CLK、AVS_SDI、AVS_SDO のプルアップ抵抗およびプルダウン抵抗を IC の近くで配置し、プルアップ抵抗を AVS_VDDIO に、プルダウン抵抗を AVS_DGND に接続することを推奨します。プルアップ抵抗およびプルダウン抵抗の並列抵抗は、ソース・インピーダンスに一致する必要があります。
- 大電流を流す全ての経路のため、および放熱のために、複数のビアの使用を推奨します。
- 入力コンデンサと出力インダクタは、IC の近くに配置し、部品までのパターンはできるだけ短く幅広くして、寄生インダクタンスと抵抗を最小限に抑える必要があります。

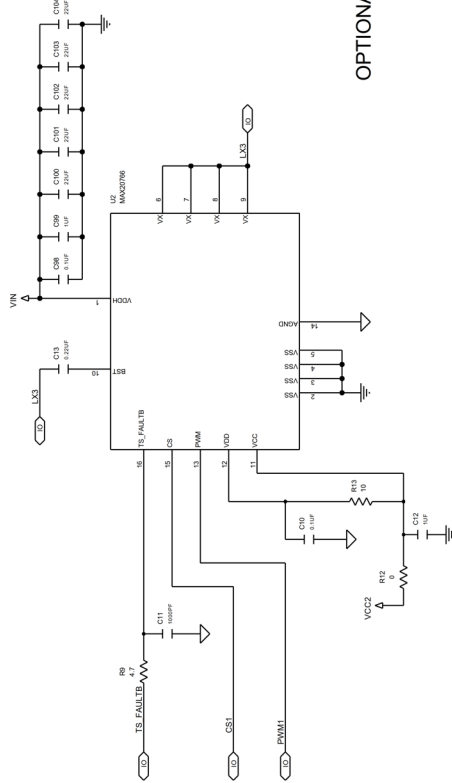
標準アプリケーション回路



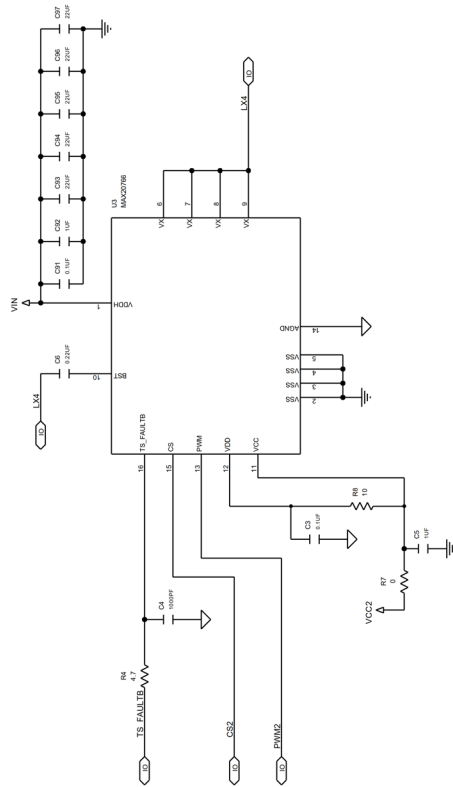
CONFIGURATION

VOUT = 0.8V
 PHASE COUNT = 4
 IOU = 120A
 POCP = 40A PER PHASE
 SCENARIO A

OPTIONAL EXTERNAL POWER-STAGE FOR THE THIRD PHASE



OPTIONAL EXTERNAL POWER-STAGE FOR THE FORTH PHASE



型番

PART NUMBER	TEMP RANGE	PIN-PACKAGE
MAX20860AAFX+	-40°C to +125°C	36 FC2QFN
MAX20860AAFX+T	-40°C to +125°C	36 FC2QFN

+は鉛 (Pb) フリー/RoHS 準拠パッケージを表します。

T = テープ&リール。

改訂履歴

版数	改訂日	説明	改訂ページ
0	3/25	初版発行	-