

# 16V<sub>IN</sub>、4A、超低ノイズの Silent Switcher (サイレント・スイッチャ) 3 μModule レギュレータ

## 特長

- ▶ 1cm<sup>2</sup> (片面 PCB) または 0.5cm<sup>2</sup> (両面 PCB) 未満のフル機能ソリューション
- ▶ 低ノイズの Silent Switcher® (サイレント・スイッチャ) 3 アーキテクチャ
  - ▶ 超低 EMI 放射
  - ▶ 超低実効値ノイズ (10Hz~100kHz) : 4μV<sub>RMS</sub>
- ▶ ライン、負荷、温度に対する最大合計 DC 出力電圧誤差 : ±1.5%
- ▶ 入力電圧範囲 : 3V~16V
- ▶ 出力電圧範囲 : 0.3V~6V
- ▶ 最大連続出力電流 : 4A
- ▶ 調整と同期が可能 : 400kHz~4MHz
- ▶ 電流モード制御、高速過渡応答
- ▶ 強制連続モード機能
- ▶ 電流分担による多相並列接続
- ▶ プログラマブル・パワー・グッド
- ▶ 小型 28 ピン 6.25mm × 4mm × 1.92mm BGA パッケージで提供

## アプリケーション

- ▶ テレコム、ネットワーク、産業用機器
- ▶ RF 電源 : PLL、VCO、ミキサー、LNA、PA
- ▶ 低ノイズ計測器
- ▶ 高速/高精度データ・コンバータ

## 代表的なアプリケーション回路

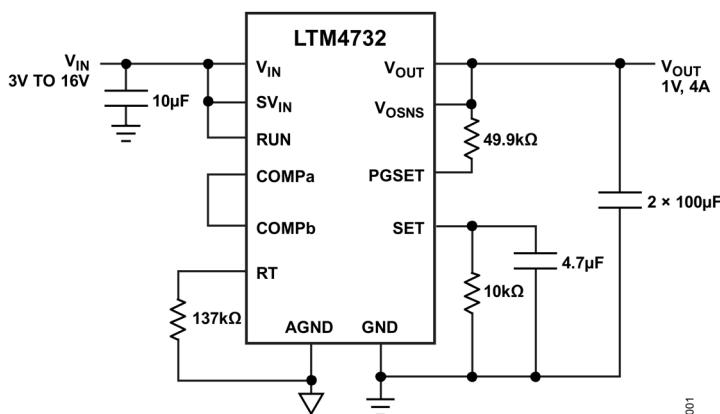


図 1. 3V~16V 入力、1V/4A 出力

## 概要

LTM4732 は、6.25mm × 4mm × 1.92mm の小型ボール・グリッド・アレイ (BGA) パッケージに収容された、フル機能の4A降圧 Silent Switcher 3 パワーμModule® (マイクロモジュール) レギュレータです。このパッケージは、スイッチング・コントローラ、パワーMOSFET、インダクタ、および補助部品を内蔵しています。LTM4732 は 3V~16V の入力電圧範囲で動作し、0.3V~6V の範囲の電圧を出力します。1つの抵抗で出力電圧を設定でき、出力範囲全域でユニティ・ゲイン動作が可能です。また、出力電圧とは無関係に、実質的に一定の出力ノイズを維持できます。設計を上げるために必要なのは、入出力のバルク・コンデンサのみです。

LTM4732 は、ホット・ループ・バイパス・コンデンサを内蔵した Silent Switcher 3 アーキテクチャを採用しており、低電磁干渉 (EMI) と高効率の両方を実現します。更に、LTM4732 は超低ノイズのアーキテクチャを採用しており、低周波数 (<100kHz) での出力ノイズが極めて低くなっています。低電磁干渉 (EMI) で低ノイズであるというその特長から、LTM4732 は、高効率の同期スイッチング・レギュレータを使用する、ノイズに敏感なアプリケーションに最適です。LTM4732 は、RoHS に適合した端子仕上げで提供されます。

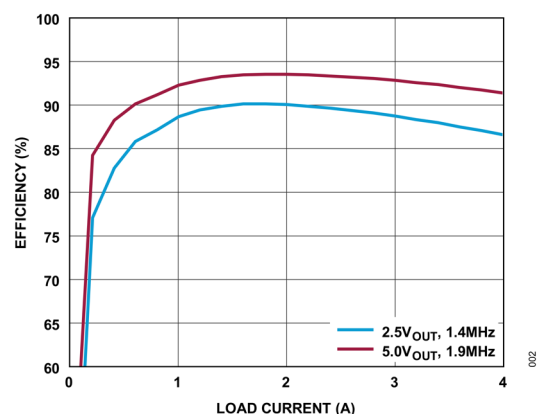


図 2. 効率 (VIN = 12V)

※こちらのデータシートには正誤表が付属しています。当該資料の最終ページ以降をご参照ください。

Rev. A

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

## 目次

特長.....	1
アプリケーション.....	1
概要.....	1
代表的なアプリケーション回路.....	1
改訂履歴.....	3
仕様.....	4
絶対最大定格.....	6
熱抵抗.....	7
静電放電 (ESD) .....	7
ESD 定格.....	7
ESD に関する注意.....	7
ピン配置およびピン機能の説明.....	8
端子説明.....	8
ピン配置.....	10
代表的な性能特性.....	11
動作原理.....	15
LTM4732 の概要.....	15
アプリケーション情報.....	17
コンデンサの選択に関する考慮事項.....	17
周波数の選択.....	18
動作周波数のトレードオフ.....	19
最大負荷.....	19
負荷分担.....	19
最小入力電圧.....	20
SET ピン (バイパス) 容量: ノイズ、過渡応答、ソフトスタート.....	20
ソフトスタートおよび電源投入シーケンス.....	21
高速スタートアップ.....	21
連続強制モード.....	22
パルススキッピング・モード.....	22
同期.....	23
プログラマブル・パワー・グッド.....	23
短絡入力保護と逆入力保護.....	23
ホットプラグにおける安全性.....	24
熱に関する考慮事項.....	24

PCB レイアウト.....	26
代表的なアプリケーション .....	27
関連製品.....	31
外形寸法.....	32
オーダー・ガイド .....	33
選択ガイド.....	34
パッケージ写真.....	34
設計リソース.....	34

## 改訂履歴

版数	改訂日	説明	改訂ページ
0	04/25	初版発行	-
A	08/25	<a href="#">図 34</a> を更新	26

## 仕様

表 1. 電気的特性

(T<sub>A</sub> = 25°C、V<sub>IN</sub> = 12V、代表的アプリケーション回路<sup>4</sup>の場合)

PARAMETER	SYMBOL	CONDITIONS	COMMENTS	MIN	TYP	MAX	UNITS
Power input DC voltage	V <sub>IN</sub>		-40°C ≤ T <sub>J</sub> ≤ 125°C	3		16	V
Signal input DC voltage <sup>7</sup>	SV <sub>IN</sub>		-40°C ≤ T <sub>J</sub> ≤ 125°C	3		16	V
Output voltage range	V <sub>OUT(RANGE)</sub>	V <sub>PGSET</sub> = 0.5V	-40°C ≤ T <sub>J</sub> ≤ 125°C	0.3		6	V
Output voltage, total variation with line and load	V <sub>OUT(DC)</sub>	C <sub>IN</sub> = 10μF, C <sub>OUT</sub> = 200μF ceramic, R <sub>SET</sub> = 10kΩ, Forced continuous mode (FCM), V <sub>IN</sub> = 3V to 16V, SV <sub>IN</sub> = 12V, I <sub>OUT</sub> = 100mA to 4A	-40°C ≤ T <sub>J</sub> ≤ 125°C	0.985	1	1.015	V
SET pin current	I <sub>SET</sub>	V <sub>SET</sub> = 1V		99.5	100	100.5	μA
Fast startup set pin current	I <sub>SET_START</sub>	V <sub>SET</sub> = 1V, V <sub>PGSET</sub> = 0V		2	2.5	3	mA
Startup time <sup>2,8</sup>	t <sub>START</sub>	V <sub>OUT</sub> = 1V, C <sub>SET</sub> = 1μF, V <sub>PGSET</sub> = 0.5V			25		ms
		V <sub>OUT</sub> = 1V, C <sub>SET</sub> = 4.7μF, V <sub>PGSET</sub> = 0.5V			120		ms
		V <sub>OUT</sub> = 1V, C <sub>SET</sub> = 1μF, R <sub>PGSET</sub> = 49.9kΩ			1		ms
		V <sub>OUT</sub> = 1V, C <sub>SET</sub> = 4.7μF, R <sub>PGSET</sub> = 49.9kΩ			2.5		ms
RUN pin ON threshold	V <sub>RUN</sub>	V <sub>RUN</sub> rising			1.32	1.37	V
RUN pin hysteresis	V <sub>RUN</sub>				50		mV
Internal V <sub>CC</sub> voltage	V <sub>INTVCC</sub>			3.2	3.4	3.6	V
SV <sub>IN</sub> quiescent current	I <sub>Q_SVIN</sub>	SV <sub>IN</sub> = 12V, V <sub>RUN</sub> = 0V, shutdown			50		μA
		SV <sub>IN</sub> = 12V, R <sub>T</sub> = 47kΩ, FCM			10	17	mA
Output noise spectral density (2kHz) <sup>2,3,5,6</sup>	V <sub>OUT_SPOTNOISE</sub>	SV <sub>IN</sub> = 12V, V <sub>OUT</sub> = 1V, C <sub>OUT</sub> = 200μF, R <sub>SET</sub> = 10kΩ, C <sub>SET</sub> = 4.7μF, f <sub>SW</sub> = 2MHz			4		nV/√Hz

(T<sub>A</sub> = 25°C、V<sub>IN</sub> = 12V、代表的アプリケーション回路<sup>4</sup>の場合)

PARAMETER	SYMBOL	CONDITIONS	COMMENTS	MIN	TYP	MAX	UNITS
Output RMS noise (10Hz to 100kHz) <sup>2,3,5,6</sup>	V <sub>OUT_RMSNOISE</sub>	SV <sub>IN</sub> = 12V, V <sub>OUT</sub> = 1V, BW = 10Hz to 100kHz, I <sub>OUT</sub> = 0.5A, C <sub>OUT</sub> = 200μF, R <sub>SET</sub> = 10kΩ, C <sub>SET</sub> = 4.7μF, f <sub>SW</sub> = 2MHz			4		μV <sub>RMS</sub>
Output continuous current	I <sub>OUT(DC)</sub>	V <sub>OUT</sub> = 1V				4	A
Output voltage line regulation	ΔV <sub>OUT</sub> (LINE)/V <sub>OUT</sub>	V <sub>OUT</sub> = 1V, V <sub>IN</sub> = 3V to 16V, SV <sub>IN</sub> = 12V, I <sub>OUT</sub> = 100mA	-40°C ≤ T <sub>J</sub> ≤ 125°C		0.025	±0.15	%/V
Output voltage load regulation	ΔV <sub>OUT</sub> (LOAD)/V <sub>OUT</sub>	V <sub>OUT</sub> = 1V, V <sub>IN</sub> = 12V, SV <sub>IN</sub> = 12V, I <sub>OUT</sub> = 100mA to 4A	-40°C ≤ T <sub>J</sub> ≤ 125°C			±1	%
V <sub>OSNS</sub> output current	I <sub>VOSNS</sub>			80	160	240	nA
Output ripple voltage <sup>2</sup>	V <sub>OUT(AC)</sub>	I <sub>OUT</sub> = 100mA, C <sub>OUT</sub> = 200μF, V <sub>OUT</sub> = 1V, R <sub>T</sub> = 137kΩ			8		mV
Output current limit	I <sub>OUT_PK</sub>				7		A
Minimum on-time	t <sub>ON_MIN</sub>				15		ns
PGSET upper threshold	V <sub>PGSET</sub>	PGSET rising		525	540	550	mV
PGSET upper threshold hysteresis	V <sub>PGSET</sub>	PGSET rising			5		mV
PGSET lower threshold	V <sub>PGSET</sub>	PGSET falling		455	465	475	mV
PGSET lower threshold hysteresis	V <sub>PGSET</sub>	PGSET falling			5		mV
PGSET pin current	I <sub>PGSET</sub>	V <sub>PGSET</sub> = 0.5V			10		μA
PG leakage	I <sub>PG</sub>	V <sub>PG</sub> = 3.3V, SV <sub>IN</sub> = 0V		-40		40	nA
PG pull-down resistance	R <sub>PG</sub>	V <sub>PG</sub> = 0.5V			380	650	Ω
Oscillator frequency	f <sub>OSC</sub>	R <sub>T</sub> = 392kΩ			300		kHz
		R <sub>T</sub> = 47kΩ			2		MHz
		R <sub>T</sub> = 18kΩ			4		MHz
SYNC threshold	SYNC_LEVEL	SYNC DC and clock low level voltage		0.7			V
		SYNC DC and clock high level voltage				1.5	V
PHMODE thresholds	V <sub>PHMODE</sub>	180° phase shift				0.7	V
		90° phase shift		2.7			V

LTM4732 は  $T_J \approx T_A$  となるようなパルス負荷条件下でテストされています。LTM4732E は、 $0^\circ\text{C} \sim 125^\circ\text{C}$  の内部動作温度範囲内で性能仕様を満たすよう設計されています。 $-40^\circ\text{C} \sim 125^\circ\text{C}$  の内部動作温度範囲にわたる仕様は、設計、特性評価、および統計的プロセス制御との相関によって裏付けられています。LTM4732I は、 $-40^\circ\text{C} \sim 125^\circ\text{C}$  の内部動作温度範囲全域で仕様を満たすよう設計されています。ここに示した仕様を満たす最高周囲温度は、基板レイアウト、パッケージの定格熱抵抗、および他の環境要因に加え、個々の動作条件によって決定されることに留意してください。

2 出荷テストは実施していません。

3  $V_{OSNS}$  は  $V_{OUT}$  に直接接続します。

4 電気的特性の表のテスト回路とテスト条件は、代表的アプリケーションのものとは異なる場合もあります。

5 SET ピンの抵抗にコンデンサを追加すると、出力電圧ノイズが減少します。このコンデンサの追加により、SET ピン抵抗の熱ノイズとリファレンス電流のノイズがバイパスされるためです。SET ピンにバイパス・コンデンサを使用すると、スタートアップ時間も増加します。

6 代表的な性能特性のセクションに示した様々な  $V_{IN}$ 、 $V_{OUT}$ 、 $T_A$  の条件に対する出力電流ディレーティング曲線を参照してください。

7  $SV_{IN}$  は内部の回路とレギュレータに電流を供給します。ライン電源、負荷、温度に対する最大合計 DC 出力電圧誤差が  $\pm 1.5\%$  となるようにレギュレーションを行うには、 $SV_{IN}$  を 4V より高くする必要があります。更に、SET ピンの電流リファレンスに十分なヘッドルームを確保するには、 $SV_{IN}$  を目的の  $V_{OUT}$  より 0.4V 以上高くする必要があります。

8 スタートアップ時間は、RUN ピンの立ち上がり RUN 閾値を超えてから  $V_{OUT}$  が最終値の 90% に達するまでに要する時間として定義されます。

## 絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

表 2. 絶対最大定格<sup>1</sup>

PARAMETER	RATING
$V_{IN}$ , $SV_{IN}$ , RUN, PG	18V
SYNC, $V_{OUT}$ , $V_{OSNS}$ , SET, PGSET	6V
PHMODE, COMPa, RT	4V
Internal operating junction temperature range e-grade, I-grade	$-40^\circ\text{C}$ to $125^\circ\text{C}$
Storage temperature range	$-55^\circ\text{C}$ to $125^\circ\text{C}$
Peak solder reflow body temperature	$250^\circ\text{C}$

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。これらはストレス定格のみを定めたものであり、この仕様の動作のセクションに記載する規定値以上でデバイスが正常に動作することを示唆するものではありません。デバイスを長時間にわたり絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

## 熱抵抗

熱性能は、プリント回路基板（PCB）の設計と動作環境に直接関連しています。PCBの熱設計には細心の注意が必要です。

## 静電放電（ESD）

以下の ESD 情報は、ESD の影響を受けやすいデバイスを、ESD から保護された環境で取り扱う場合にのみ適用されます：ANSI/ESDA/JEDEC JS-001 準拠の人体モデル（HBM）、ANSI/ESDA/JEDEC JS-002 準拠の電界誘起チャージ・デバイス・モデル（FICDM）およびチャージ・デバイス・モデル（CDM）。国際電気標準会議（IEC）による電磁両立性：Part 4-2（IEC）（IEC 61000-4-2 準拠）。ANSI/ESD STM5.2 によるマシン・モデル（MM）。MM 電圧値は特性評価にのみ使われます。

## ESD 定格

表 3. LTM4732 の ESD 定格

ESD MODEL	WITHSTAND THRESHOLD (V)	CLASS
HBM	±4000	3A
CDM	±1250	C3

## ESD に関する注意



ESD（静電放電）の影響を受けやすいデバイスです。

電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能の説明

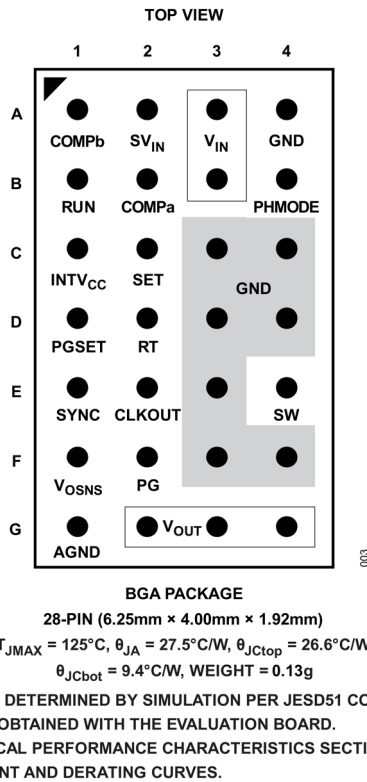


図 3. ピン配置



μModule 製品では、パッケージの行と列のラベル表示が製品ごとに異なることがあります。各パッケージのレイアウトをよくご確認ください。

端子説明

表 4. 端子説明

端子	名称	説明
CFG 1		
A1	COMPb	内部補償回路。大多数のアプリケーションでは、COMPa ピンに接続して内部補償を使用します。
A2	SV <sub>IN</sub>	信号 V <sub>IN</sub> 。このピンは LTM4732 の内部回路およびレギュレータに電流を供給します。V <sub>IN</sub> 以外の別の電源に接続する場合は、このピンの近くに 1μF のローカル・バイパス・コンデンサを接続してください。
A3, B3	V <sub>IN</sub>	電源入力ピン。これらのピンと GND ピンの間に入力電圧を印加します。V <sub>IN</sub> ピンと GND ピンの間には、入力デカップリング・コンデンサを直接接続することを推奨します。

端子	名称	説明
CFG 1		
A4, C3, C4, D3, D4, E3, F3, F4	GND	入出力リターン用の電源グラウンド・ピン。
B1	RUN	実行制御入力。RUN を 1.32V (代表値) を超える電圧に接続して、デバイス動作をイネーブルします。RUN を 0.4V 未満の電圧に接続すると、デバイスはシャットダウンします。
B2	COMP <sub>a</sub>	内蔵エラー・アンプの出力。このピンの電圧はピーク・スイッチ電流を制御します。並列動作させる場合は、各チャンネルの COMP <sub>a</sub> ピンすべてを互いに接続してください。内部補償を使用するには、COMP <sub>b</sub> に接続します。もしくは、カスタマイズ補償を使用する場合は外部 RC 回路に接続します。
B4	PHMODE	PHMODE ピンは、CLKOUT ピンのクロック信号の位相シフトを設定します。180° 位相シフトの場合は PHMODE ピンをグラウンドに接続してください。また、120° 位相シフトの場合はフロート状態にし、90° 位相シフトの場合は INTV <sub>CC</sub> (約 3.4V) または 3V より高い外部電源に接続してハイ状態にします。
C1	INTV <sub>CC</sub>	内部 3.4V レギュレータのバイパス・ピン。内部パワー・ドライバおよび制御回路には、この電圧から給電されます。INTV <sub>CC</sub> ピンには外部回路からの負荷をかけないでください。このピンはフロート状態のままにしておく必要があります。
C2	SET	出力電圧の設定。このピンはエラー・アンプの非反転入力であり、LTM4732 のレギュレーション設定点となります。SET ピンは 100μA の高精度電流をソースし、この電流は SET ピンと GND ピンの間に接続された外付け抵抗を通して流れます。LTM4732 の出力電圧は、 $V_{SET} = I_{SET} \times R_{SET}$ によって決まります。出力電圧の範囲は 0.3V~6V です。SET ピンと GND ピンの間にコンデンサを追加すると、ノイズは改善されますがスタートアップ時間が長くなります。最適な負荷レギュレーションを実現するには、SET ピン抵抗のグラウンド側を負荷に直接ケルビン接続します。
D1	PGSET	パワー・グッド設定。PGSET が 540mV を超えるか 465mV 未満になると、PG ピンはローに引き下げられます。V <sub>OUT</sub> と PGSET の間にプルアップ抵抗を接続すると、式 1 を使ってプログラマブル・パワー・グッド閾値を設定できます。 $R_{PGSET} = (2 \times V_{OUT} - 1) \times 49.9k\Omega \quad (1)$ PGSET は高速スタートアップ回路をアクティブにします。詳細については、 <a href="#">アプリケーション情報のセクション</a> を参照してください。電源がパワー・グッド状態で高速スタートアップ機能が不要な場合は、PGSET ピンを外部 0.5V に接続する必要があります。PGSET ピンはフロート状態にしないでください。
D2	RT	このピンは、AGND との間に接続した外付け抵抗を使って発振周波数を設定します。
E1	SYNC	このピンを使用して、次の 3 種類の動作モードを設定します。 1) パルススキッピング・モード (PSM)。このピンを GND に接続すると PSM が有効になり、軽負荷時の効率を向上させることができます。 2) 強制連続モード (FCM)。FCM では広い負荷範囲にわたって高速の過渡応答が得られると共に、最大周波数での動作が可能になります。このピンを INTV <sub>CC</sub> (約 3.4V) または 3V より高い電圧の外部電源に接続してハイにすると、FCM になります。このピンをフロート状態のままにすると、デバイスはデフォルトで FCM で動作します。 3) 同期モード。外部クロックに同期したクロック源でこのピンを駆動すると、デバイスは FCM で動作します。

端子	名称	説明
CFG 1		
E2	CLKOUT	PolyPhase <sup>®</sup> 動作用の出力クロック信号。CLKOUT ピンは、スイッチング周波数の 50%デューティサイクル矩形波を出力します。LTM4732 の内部クロックに対する CLKOUT の位相は、PHMODE ピンの状態によって決まります。CLKOUT のピーク to ピーク振幅は INTV <sub>CC</sub> ~GND です。CLKOUT 機能を使わない場合は、このピンをフロート状態にしてください。
E4	SW	LTM4732 のスイッチング・ノード。このピンはテスト専用です。外部回路を使って SW ピンに負荷をかけることはしないでください。
F1	V <sub>OSNS</sub>	出力電圧検出。このピンは、エラー・アンプへの反転入力です。最適なトランジェント性能と負荷レギュレーションを実現するには、V <sub>OSNS</sub> を出力コンデンサと負荷に直接ケルビン接続します。また、出力コンデンサと SET ピン・コンデンサのすべての GND 接続を互いに直接接続します。
F2	PG	出力パワー・グッド・インジケータ。PG ピンは内部コンパレータのオープン・ドレイン出力です。PG ピンは、V <sub>OSNS</sub> ピンが最終レギュレーション電圧の±7.5%以内になり、なおかつフォルト状態が解消されるまでローのままになります。PG ピンは、RUN が 1V 未満になった場合、INTV <sub>CC</sub> が低くなりすぎた場合、SV <sub>IN</sub> が低くなりすぎた場合、あるいはサーマル・シャットダウンが発生した場合にもローになります。SV <sub>IN</sub> の電圧が 3V を超えると、PG ピンが有効になります。
G1	AGND	アナログ・グラウンド。SYNC ピン、RT ピン、COMP ピンのグラウンド・リターンです。AGND ピンは、LTM4732 モジュール内部で GND ピンに接続されています。
G2, G3, G4	V <sub>OUT</sub>	電力出力ピン。これらのピンと GND ピンの間に出力負荷を加えます。V <sub>OUT</sub> ピンと GND ピンの間には、出力デカップリング・コンデンサを直接接続することを推奨します。

## ピン配置

表 5. LTM4732 デバイスの BGA ピン配置（ピン番号順）

PIN ID	PIN NAME	PIN ID	PIN NAME	PIN ID	PIN NAME	PIN ID	PIN NAME
<b>A1-D4</b>							
A1	COMPb	B1	RUN	C1	INTV <sub>CC</sub>	D1	PGSET
A2	SV <sub>IN</sub>	B2	COMPa	C2	SET	D2	RT
A3	V <sub>IN</sub>	B3	V <sub>IN</sub>	C3	GND	D3	GND
A4	GND	B4	PHMODE	C4	GND	D4	GND
<b>E1-G4</b>							
E1	SYNC	F1	V <sub>OSNS</sub>	G1	AGND		
E2	CLKOUT	F2	PG	G2	V <sub>OUT</sub>		
E3	GND	F3	GND	G3	V <sub>OUT</sub>		
E4	SW	F4	GND	G4	V <sub>OUT</sub>		

代表的な性能特性

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

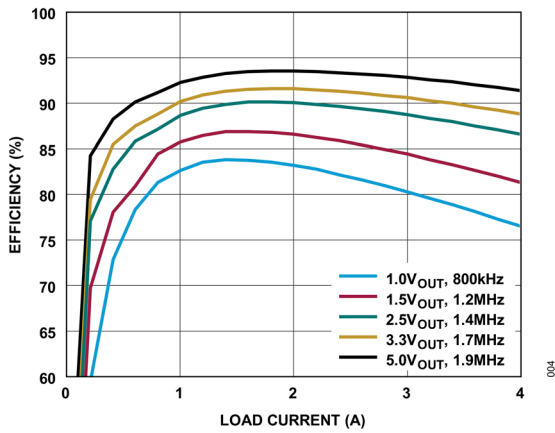


図 4. 効率と負荷の関係、 $V_{IN} = 12\text{V}$

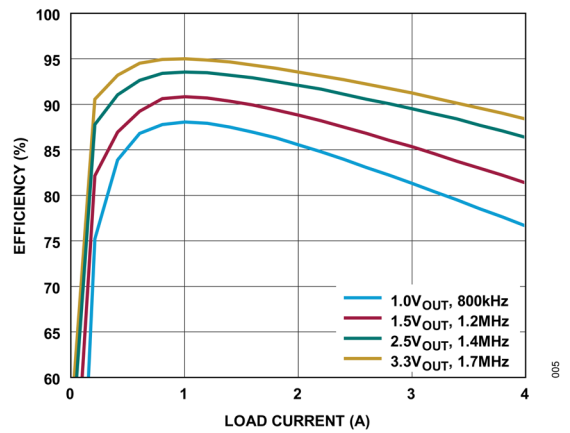


図 5. 効率と負荷の関係、 $V_{IN} = 5\text{V}$

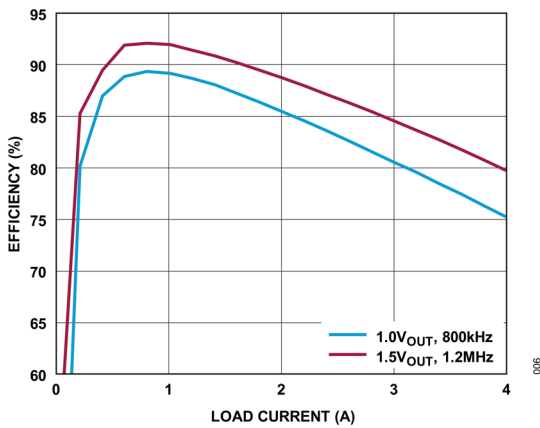


図 6. 効率と負荷の関係、 $V_{IN} = 3.3\text{V}$

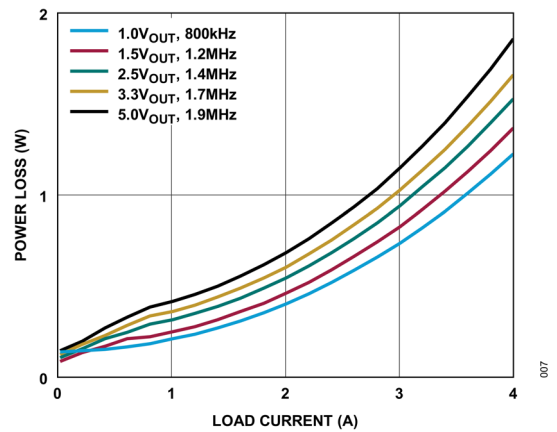


図 7. 電力損失と負荷の関係、 $V_{IN} = 12\text{V}$

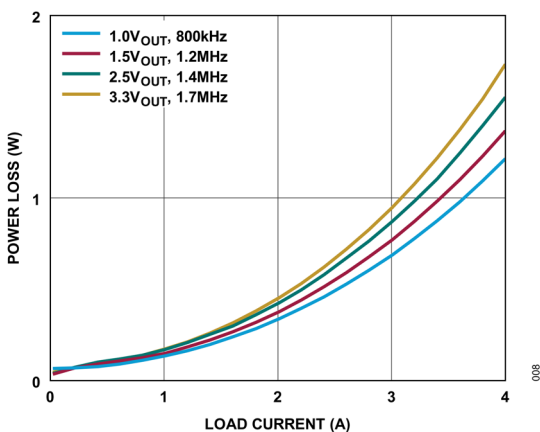


図 8. 電力損失と負荷の関係、 $V_{IN} = 5\text{V}$

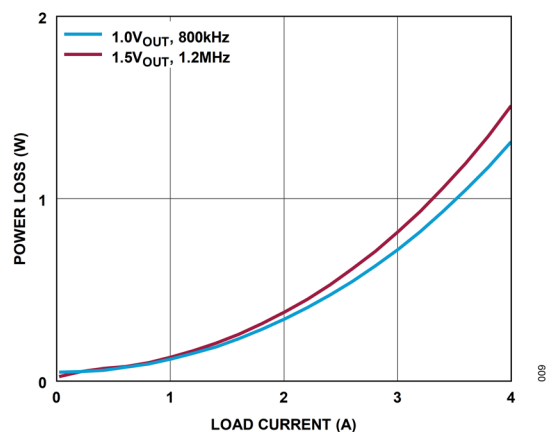


図 9. 電力損失と負荷の関係、 $V_{IN} = 3.3\text{V}$

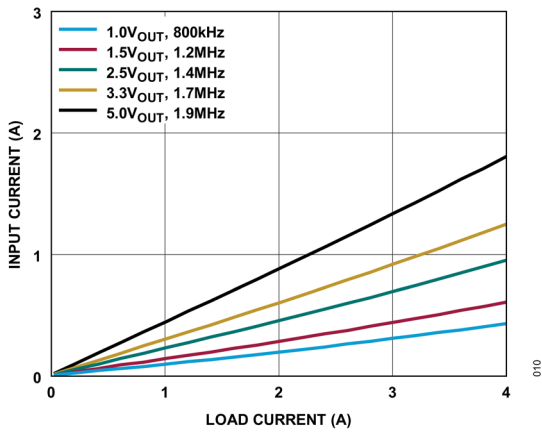


図 10. 入力と負荷電流の関係、 $V_{IN} = 12V$

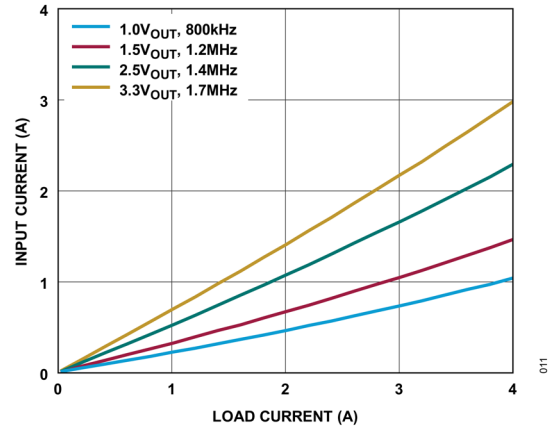


図 11. 入力と負荷電流の関係、 $V_{IN} = 5V$

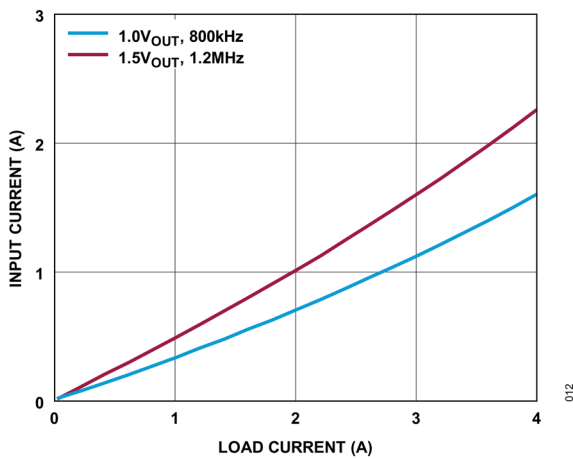


図 12. 入力と負荷電流の関係、 $V_{IN} = 3.3V$

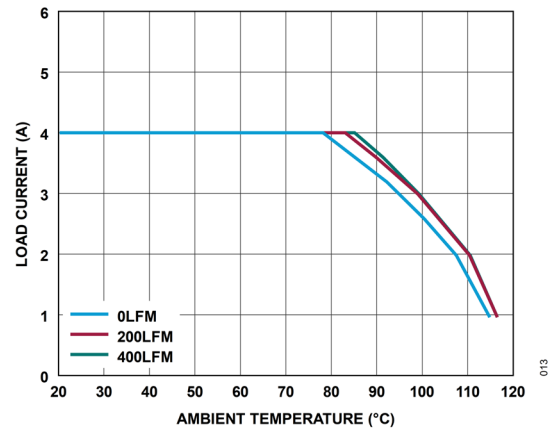


図 13. ディレーティング曲線、  
 $V_{IN} = 12V$ 、 $V_{OUT} = 1V$ 、 $f_{SW} = 800kHz$

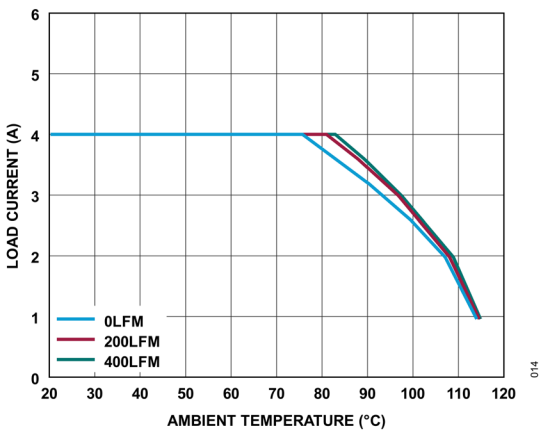


図 14. ディレーティング曲線、  
 $V_{IN} = 12V$ 、 $V_{OUT} = 1.5V$ 、 $f_{SW} = 1.2MHz$

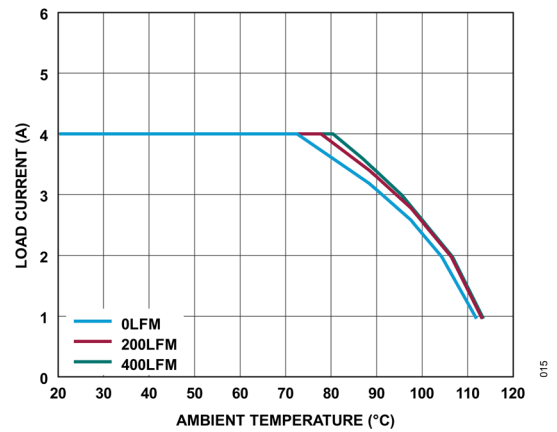


図 15. ディレーティング曲線、  
 $V_{IN} = 12V$ 、 $V_{OUT} = 2.5V$ 、 $f_{SW} = 1.4MHz$

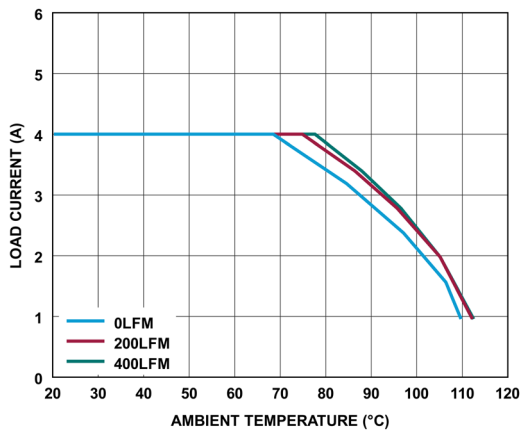


図 16. デリレーティング曲線、  
 $V_{IN} = 12V$ 、 $V_{OUT} = 3.3V$ 、 $f_{sw} = 1.7MHz$

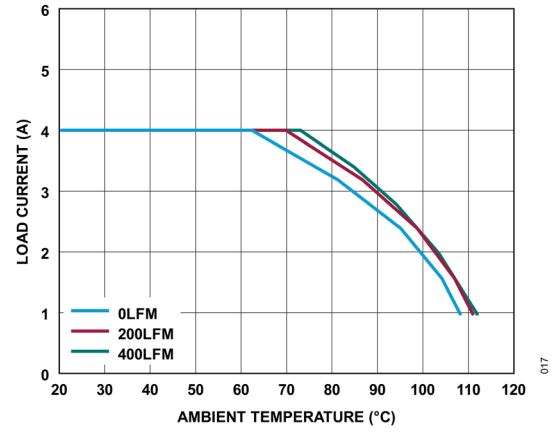


図 17. デリレーティング曲線、  
 $V_{IN} = 12V$ 、 $V_{OUT} = 5V$ 、 $f_{sw} = 2MHz$

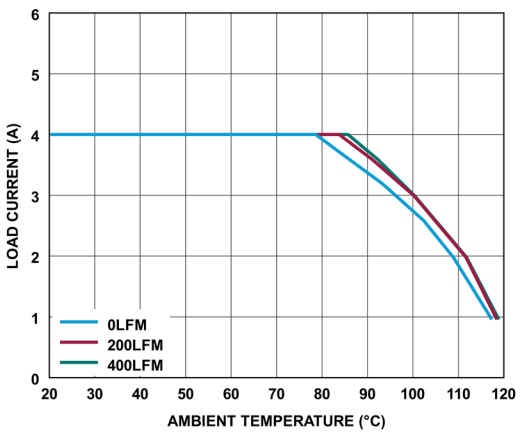


図 18. デリレーティング曲線、  
 $V_{IN} = 5V$ 、 $V_{OUT} = 1V$ 、 $f_{sw} = 800kHz$

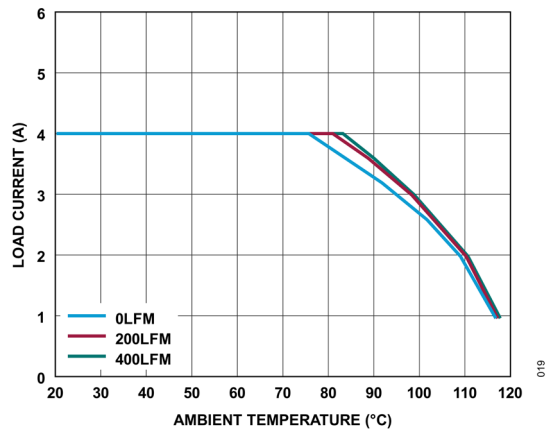


図 19. デリレーティング曲線、  
 $V_{IN} = 5V$ 、 $V_{OUT} = 1.5V$ 、 $f_{sw} = 1.2MHz$

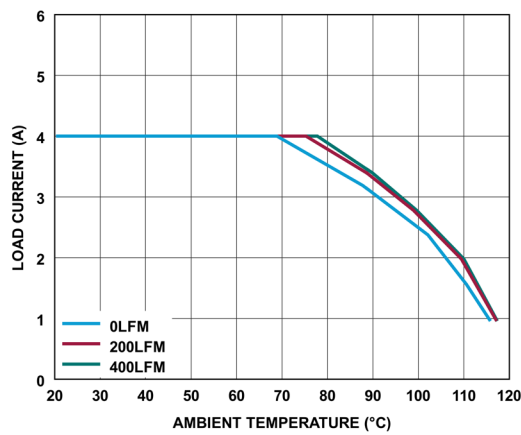


図 20. デリレーティング曲線、  
 $V_{IN} = 5V$ 、 $V_{OUT} = 2.5V$ 、 $f_{sw} = 1.4MHz$

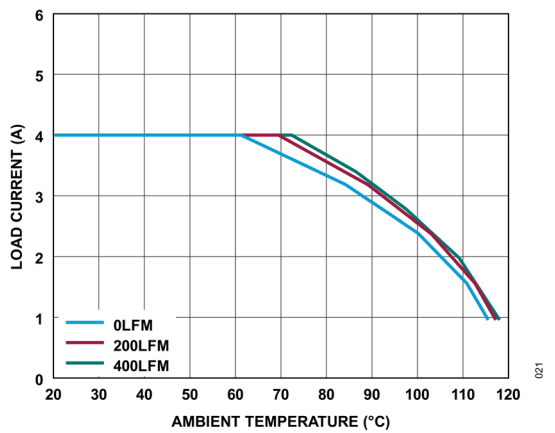


図 21. デリレーティング曲線、  
 $V_{IN} = 5V$ 、 $V_{OUT} = 3.3V$ 、 $f_{sw} = 1.7MHz$

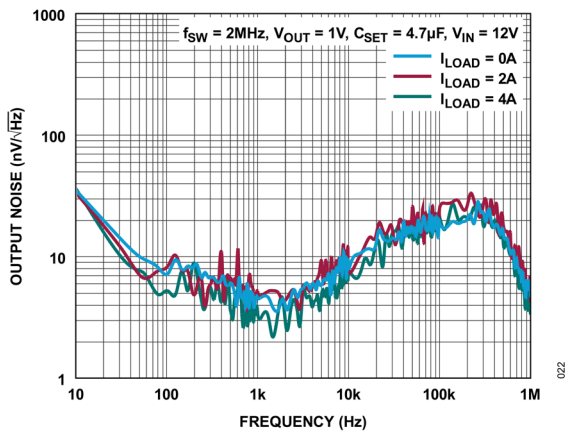


図 22. ノイズ・スペクトル密度と負荷の関係

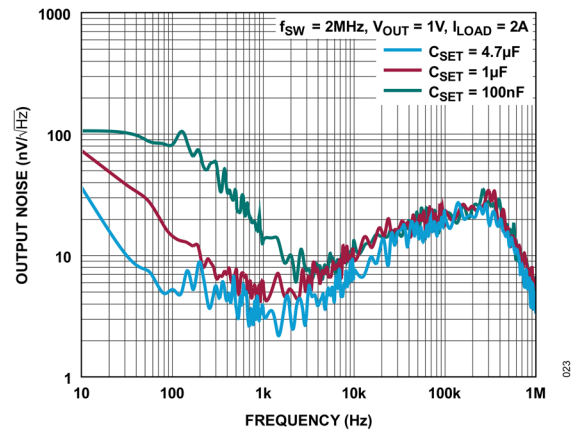


図 23. ノイズ・スペクトル密度と C<sub>SET</sub>の関係

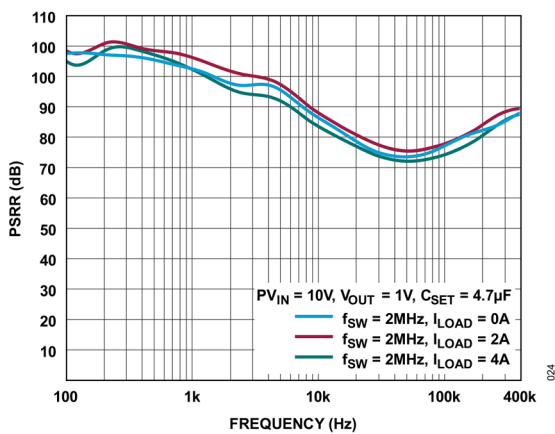


図 24. 電源電圧リップル除去

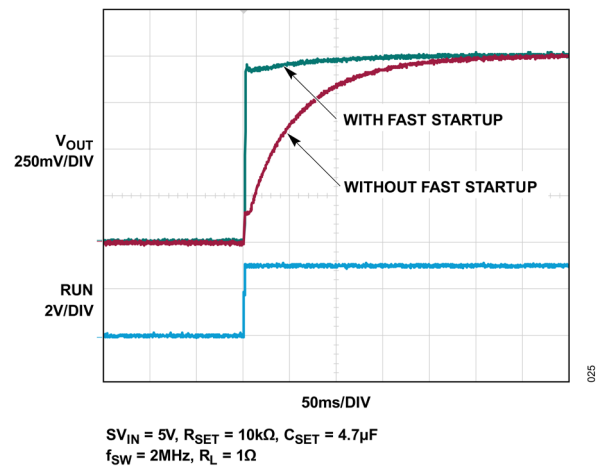


図 25. 高速スタートアップ回路有効時と無効時のスタートアップ時間 (C<sub>SET</sub>が大きい場合)

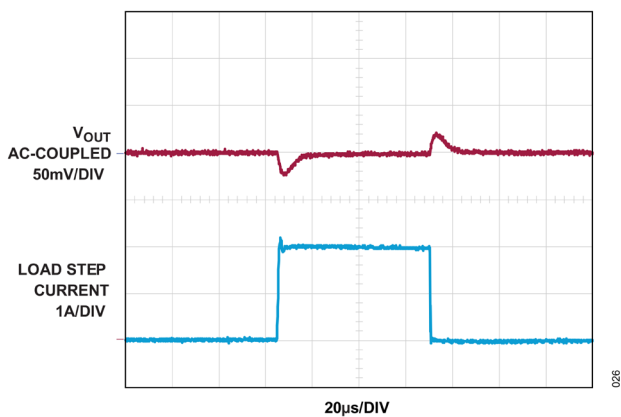


図 26. 1V 出力の過渡応答

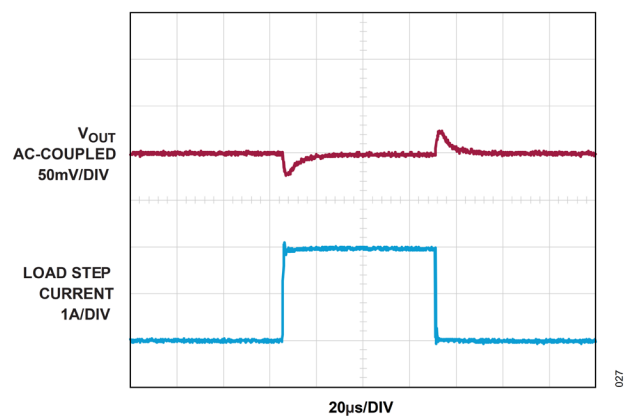


図 27. 5V 出力の過渡応答

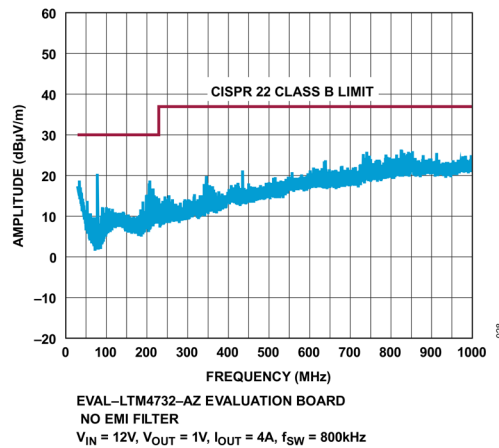


図 28. CISPR 22 クラス B 放射

動作原理

LTM4732 の概要

LTM4732 は、スタンドアロンの非絶縁型スイッチング DC/DC 電源で、最大 4A の電流を供給できます。連続電流は内部の動作温度に左右されます。このデバイスは 1 個の外付け抵抗により出力電圧を設定可能で、0.3V~6V の値に正確に安定化することができます。入力電圧範囲は 3V~16V です。LTM4732 は降圧レギュレータなので、目的の出力電圧と負荷電流に対応できるだけの高い入力電圧が必要です。図 29 の簡略ブロック図を参照してください。

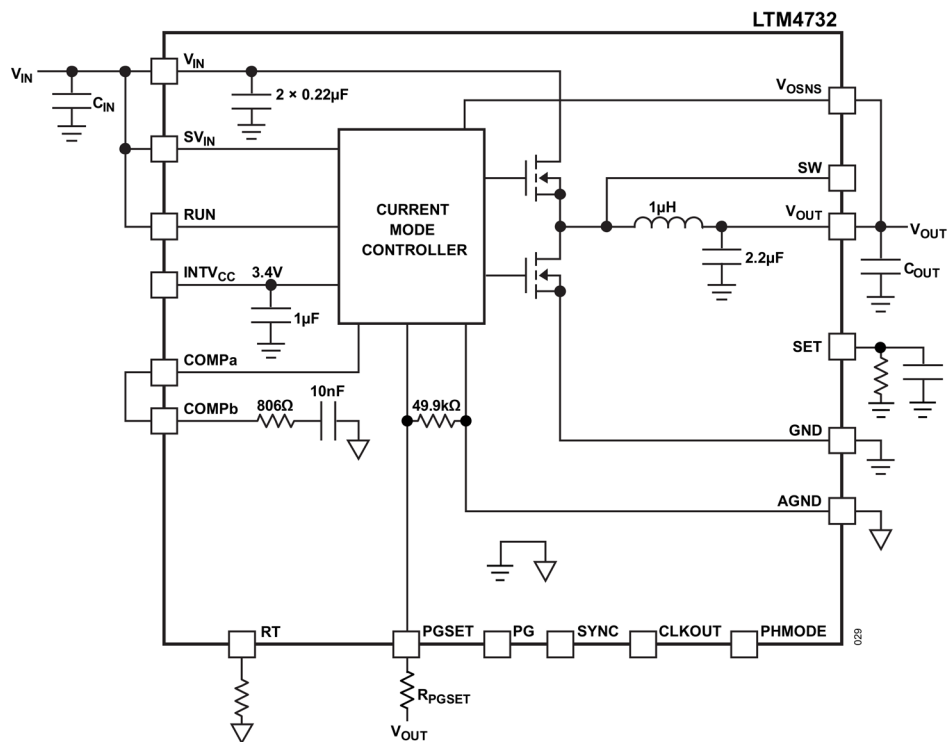


図 29. LTM4732 の簡略ブロック図

LTM4732 には、電流モード・コントローラ、パワー・スイッチング・エレメント、パワー・インダクタ、適度な容量の入出力コンデンサが内蔵されています。LTM4732 は、固定周波数のパルス幅変調 (PWM) レギュレータです。スイッチング周波数は RT ピンと AGND の間に抵抗を接続するだけで設定できます。

内蔵レギュレータが制御回路に電力を供給しています。すべての負荷に対する効率を改善するため、 $SV_{IN}$  ピンには、 $V_{IN}$  より低い電圧の独立した電源から給電できます。LTM4732 は RUN ピンが 0.4V を下回るとシャットダウンし、入力から流れる電流が 50 $\mu$ A になります。RUN ピンが 1.32V (代表値) を超えると、LTM4732 はアクティブになります。

軽負荷状態で低出力リップルと高効率求められるアプリケーションでは、SYNC ピンを GND に接続してパルススキッピング・モード (PSM) を使用してください。軽負荷時には、内蔵の電流コンパレータが数サイクルの間作動したままになって上側 MOSFET を数サイクルの間オフに保つことにより、サイクルがスキップされます。このモードではインダクタ電流は反転しません。

低電流時の効率よりも固定周波数での動作が重要なアプリケーションや、出力リップルを最小限に抑える必要があるアプリケーションでは、強制連続モード (FCM) 動作を使用する必要があります。FCM 動作は、SYNC ピンを INTV<sub>CC</sub> ピンに接続することでイネーブルされます。このモードでは、低出力負荷の状態でインダクタ電流が反転する場合があります。COMP 電圧は終始電流コンパレータの閾値を制御し、上側 MOSFET は発振器のパルスごとに必ずオンになります。スタートアップ時には FCM がディスエーブルされ、LTM4732 の出力電圧のレギュレーションが完了するまでインダクタ電流の反転を防ぎます。

LTM4732 は高速スタートアップ回路を備えており、超低ノイズ・アプリケーション用に大容量の SET ピン・コンデンサを使っても、デバイスを短時間で起動できます。詳細については、[アプリケーション情報](#)のセクションを参照してください。

LTM4732 には、PGSET ピンが 465mV~540mV の範囲になった場合に作動するパワー・グッド・コンパレータが内蔵されています。PG 出力はオープン・ドレイン・トランジスタで、出力がレギュレーション状態にある場合はオフになるため、外付け抵抗によって PG ピンをハイにプルアップできます。PG 信号が有効になるのは、 $SV_{IN}$  が 3V より高い場合です。 $SV_{IN}$  が 3V より高く RUN ピンがローの場合、PG はローのままとなります。

LTM4732 は、ジャンクション温度が高い場合にパワー・スイッチングを行わないようにするサーマル・シャットダウン機能を備えています。この機能が有効となる閾値は、通常動作との干渉を避けるため 125°C より高い値となっています。したがって、サーマル・シャットダウンが作動する状態で長時間動作や繰り返し動作をすると、デバイスの信頼性が損なわれる可能性があります。

複数の LTM4732 モジュールを並列動作させると、より大きな電流を生成できます。また、COMP<sub>A</sub> ピンと CLKOUT ピンを使用すれば、複数の LTM4732 を異なる位相で動作させて、必要な入出力コンデンサの数を減らすことができます。PHMODE ピンは、様々なマルチフェーズ・アプリケーションに合わせて CLKOUT の位相設定を選択します。COMP<sub>A</sub> ピンを使用すれば、高速過渡応答に対応するよう LTM4732 のループ補償を最適化できます。

## アプリケーション情報

ほとんどのアプリケーションの設計プロセスは分かりやすく容易です。その概要を以下に示します。

1. 表 6 を参照し、目的の入力範囲と出力電圧を満たす行を見つけます。
2. 推奨される  $C_{IN}$ 、 $C_{OUT}$ 、 $R_{SET}$ 、 $R_T$  の値を適用します。
3.  $C_{SET}$  を ( $SET$  と  $GND$  の間に) 適用します。

表 6 に示す部品の値は適切な動作が実現できるようテストされていますが、目的のシステムのライン電源、負荷、環境などの条件下で適切に動作することを確認する必要があります。最大出力電流は各種の要因によって制限されますが、特にジャンクション温度、入出力電圧の大きさ、および極性間の関係が大きく影響します。詳細については、[代表的な性能特性](#)のセクションに示すグラフを参照してください。

LTM4732 がスイッチングできる最大周波数（および付随する  $R_T$  値）は表 6 の最大  $f_{sw}$  の列に示されていますが、所定の入力に対して最適な効率を実現する推奨周波数（および  $R_T$  値）は、 $f_{sw}$  の列に示されています。同期機能を使用する場合は、これ以外にもいくつかの条件を満たす必要があります。詳細については[同期](#)のセクションを参照してください。

## コンデンサの選択に関する考慮事項

表 6 の  $C_{IN}$  と  $C_{OUT}$  のコンデンサの値は、対応する動作条件において推奨される最小値です。表 6 に示した値より小さいコンデンサを使用することは、望ましくない動作の原因となる可能性があるため推奨しません。これより大きな値を使用することは一般的に許容され、必要に応じて動的応答を向上させることができます。ただしその場合でも、目的のシステムのライン電源、負荷、環境などの条件下で適切に動作することを確認する必要があります。

セラミック・コンデンサは、小型で信頼性が高く、等価直列抵抗 (ESR) の非常に小さいコンデンサです。ただし、すべてのセラミック・コンデンサが適しているわけではありません。X5R タイプおよび X7R タイプは温度と印加電圧に対し安定で、信頼できる性能を備えています。Y5V や Z5U などのその他のタイプでは、コンデンサの温度係数と電圧係数が非常に大きくなっています。アプリケーション回路によっては、これらのコンデンサの公称容量にわずかな誤差があるだけで、予想を超える大きな出力電圧リップルが発生する原因となる可能性があります。セラミック・コンデンサには圧電効果もあります。PSM 動作時の LTM4732 は低い電流制限値で動作するので、通常は非常に静かでノイズが気になることはありません。

この可聴ノイズが許容できない場合は、出力に高性能の電解コンデンサを使用してください。セラミック・コンデンサと低コストの電解コンデンサを並列に組み合わせることも可能です。

セラミック・コンデンサに関する最後の注意点は、LTM4732 の最大入力電圧定格に関することです。セラミック入力コンデンサに配線パターンまたはケーブルのインダクタンスが組み合わさることにより、高い  $Q$  (不足減衰) のタンク回路が形成されます。LTM4732 の回路が通電状態の電源に接続された場合は、入力電圧が公称値の 2 倍に達して、デバイスの定格を超える可能性があります。この状況は容易に回避できます（詳細については[ホットプラグにおける安全性](#)のセクションを参照）。

表 6. 推奨部品値と設定 ( $T_A = 25^\circ\text{C}$ )

$V_{IN}^1$ (V)	$V_{OUT}$ (V)	$R_{SET}$ (k $\Omega$ )	$C_{IN}^2$	$C_{OUT}$	$f_{SW}$ (kHz)	$R_T$ (k $\Omega$ )	MAX $f_{SW}$ (kHz)	MIN $R_T$ (k $\Omega$ )
3 to 16	1	10	10 $\mu\text{F}$ X7R 25V 1210	2 $\times$ 100 $\mu\text{F}$ X7R 6.3V 1210	800	137	2500	35.7
3.3 to 16	1.5	15	10 $\mu\text{F}$ X7R 25V 1210	2 $\times$ 100 $\mu\text{F}$ X7R 6.3V 1210	1200	86.6	2500	35.7
3.9 to 16	2.5	24.9	10 $\mu\text{F}$ X7R 25V 1210	2 $\times$ 100 $\mu\text{F}$ X7R 6.3V 1210	1400	71.5	3000	28.7
4.5 to 16	3.3	33.2	10 $\mu\text{F}$ X7R 25V 1210	2 $\times$ 100 $\mu\text{F}$ X7R 6.3V 1210	1700	57.1	3500	23.2
7.5 to 16	5	49.9	10 $\mu\text{F}$ X7R 25V 1210	2 $\times$ 100 $\mu\text{F}$ X7R 10V 1210	1900	49.9	4000	18

<sup>1</sup> 通常、LTM4732 はより低い入力電圧でも動作できますが、スイッチング・サイクルがスキップされる可能性があります。

<sup>2</sup> バルク・コンデンサが必要です。

## 周波数の選択

LTM4732 は固定周波数のパルス幅変調 (PWM) アーキテクチャを採用しており、 $R_T$  ピンとグラウンドの間に抵抗を接続することによって、300kHz~4MHz の範囲にスイッチング周波数を設定できます。表 7 に、一連の  $R_T$  抵抗値とそれらを使用したときに得られる周波数を示します。

表 7. スwitching周波数と  $R_T$  値の関係

$f_{SW}$ (MHz)	$R_T$ (k $\Omega$ )
0.3	392
0.4	287
0.5	226
0.6	187
0.7	154
0.8	137
0.9	118
1.0	105
1.2	86.6
1.4	71.5
1.6	61.9
1.8	53.6
2	47
2.5	35.7
3	28.7
3.5	23.2
4	18

## 動作周波数のトレードオフ

表 7 に示すように、各種の入出力動作条件に対して最適な  $R_T$  値を使用することを推奨します。ただし、システムレベルの動作やその他の考慮事項によっては、別の動作周波数が必要となる場合があります。LTM4732 は広い範囲の動作周波数に対応できる柔軟性を備えていますが、周波数を無計画に選択すると、特定の動作条件やフォルト条件において好ましくない動作を示す可能性があります。周波数が高すぎると、効率が低下したり過剰な熱が発生することがあります。また、出力が過負荷になったり短絡した場合には、LTM4732 が損傷する可能性もあります。周波数が低すぎると、最終設計において出力リップルが大きすぎたり、出力コンデンサが大きくなりすぎたりする可能性があります。

## 最大負荷

LTM4732 が駆動できる実用最大連続負荷は、定格では 4A となっていますが、内部電流制限値と内部温度の両方に依存します。内部電流制限値は、過負荷や短絡が生じた場合に LTM4732 の損傷を防ぐよう設計されています。LTM4732 の内部温度は、周囲温度、供給電力、システムのヒート・シンク能力などの動作条件によって異なります。例えば、LTM4732 が 1V で安定化するように構成されている場合、周囲温度が空気流なしで 73°C 未満に制御されていれば、12V<sub>IN</sub> から 4A の連続電流を供給できます。12V<sub>IN</sub>、1V<sub>OUT</sub> のデレーティング曲線については、[代表的な性能特性](#)のセクションの図 13 を参照してください。同様に、出力電圧が 5V、周囲温度が 85°C の場合、LTM4732 が 12V<sub>IN</sub> から供給できるのは最大でも 2.97A で、4A の連続電流定格より小さい値になります。

## 負荷分担

複数の LTM4732 モジュールを並列化することで、より大きな電流を生成できます。これを行うには、並列化するすべての LTM4732 モジュールの V<sub>IN</sub>、V<sub>OUT</sub>、V<sub>OSNS</sub>、COMP<sub>a</sub>、COMP<sub>b</sub> ピンを互いに接続します。複数の LTM4732 モジュールで負荷分担を行う場合の構成例を、[代表的なアプリケーション](#)のセクションに示します (図 39 と図 40 を参照)。

CLKOUT 信号を後続の LTM4732 の SYNC ピンに接続すれば、システム全体の周波数と位相を揃えることができます。PHMODE ピンを GND ピンに接続すると、LTM4732 の内部クロックと CLKOUT の間には 180° の位相差が生じます。これは 2 相動作に相当します。また、INTV<sub>CC</sub> ピンに接続した場合は位相差 90° で 4 相動作、フロート状態のままにした場合は位相差 120° で 3 相動作になります。それぞれの LTM4732 の PHMODE ピンを異なる電圧レベルにプログラムすることによって、合計 12 位相を、互いに異なる位相で同時に並列動作させることができます。図 30 は 4 相アプリケーションの例で、4 つの LTM4732 モジュールを並列に接続して、1 つの出力で最大 16A を供給できるようにしています。FCM および同期モードでは、すべてのデバイスが同じ周波数で動作します。n 個のユニット間で負荷が分担されて 1 個の R<sub>SET</sub> が用いられている場合、抵抗値は式 2 で与えられます。

$$R_{SET} = \frac{V_{OUT}}{n \times 100\mu A} \quad (2)$$

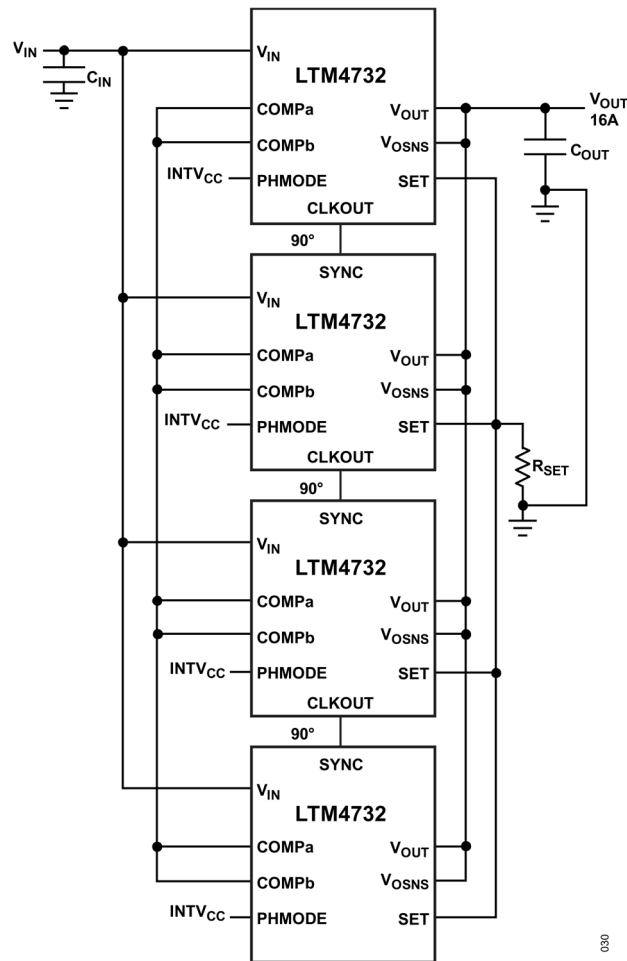


図 30. 4 個の LTM4732 モジュールの並列接続

### 最小入力電圧

LTM4732 は降圧レギュレータなので、出力を安定化するには最低限のヘッドルームが必要です。適切な動作を維持するには、 $V_{IN}$  が 3V を上回るようにしてください。また、 $SV_{IN}$  および  $V_{IN}$  が異なる電源から給電される場合は、 $INTV_{CC} = 3.4V$  を維持して最適なレギュレーションを確保するために、 $SV_{IN}$  の電圧を 4V より高い値に維持してください。電圧トランジェントやリップルの谷が原因で  $SV_{IN}$  が 3V 未満になると、LTM4732 がオフになる可能性があります。

### SET ピン (バイパス) 容量 : ノイズ、過渡応答、ソフトスタート

SET ピンにバイパス・コンデンサを使用すると、出力ノイズが減少する他に、SET ピンに生じる電圧スパイクの寄生カップリングに対する感度も低減します。なお、バイパス・コンデンサにリークがあると LTM4732 の DC レギュレーション性能は低下し、リーク値が 100nA の場合でも 0.1% の DC 誤差が生じます。したがって、高品質で低リークのセラミック・コンデンサの使用を推奨します。

SET ピンのバイパス・コンデンサは、出力のソフトスタートと突入電流の制限にも使用できます。出力のソフトスタートにより、入力電源の電流サージが防止されます。SET ピンのコンデンサと抵抗の値によってリファレンス電圧のランプアップ時間が設定され、出力電圧はこの電圧に追従します。SET ピンの抵抗はアプリケーションに必要な出力電圧によって決まりますが、容量は必要なランプアップ時間を実現するように選択できます。

高速スタートアップをイネーブルしていない場合は、SET ピンの抵抗とコンデンサで形成される RC 時定数によってソフトスタート時間が制御されます。PGSET ピンを 0.5V に接続すると高速スタートアップをディスエーブルできます。公称  $V_{OUT}$  の 0% から 90% への上昇率は式 5 で得られます。

$$t_{START\_NO\_FAST\_STARTUP} = 2.3 \times R_{SET} \times C_{SET} \quad (3)$$

高速スタートアップをイネーブルしている場合は、式 4 で与えられる公称  $V_{OUT}$  の 0% から 90% に達するまでの立ち上がり時間に従い、スタートアップ時間が大幅に短縮されます。

$$t_{START\_FAST\_STARTUP} = \frac{100\mu A \times R_{SET} \times C_{SET}}{2.5mA} \quad (4)$$

ほとんどのアプリケーションでは高速スタートアップがイネーブルされます。その場合は、リファレンス電圧の過充電を防ぐと共に良好なノイズ性能を確保するために、SET コンデンサを  $1\mu F$  以上とすることを推奨します。

## ソフトスタートおよび電源投入シーケンス

**SET ピン (バイパス) 容量: ノイズ、過渡応答、ソフトスタート**のセクションで説明したように、SET ピン電圧のランプアップ時間を制御することによって、ソフトスタートが動作します。ソフトスタートが確実に行われるのは、 $V_{IN}$  と  $SV_{IN}$  が接続されている場合です。

$V_{IN}$  と  $SV_{IN}$  が異なる電源から給電されている場合は、ソフトスタートが確実に行われるように電源投入シーケンスを考慮する必要があります。SET ピン電圧は、 $V_{IN}$  が印加されている場合 0V から開始します。ソフトスタートを確実に行うには、 $V_{IN}$ 、 $SV_{IN}$ 、および RUN のシーケンシングにおいて  $V_{IN}$  の給電が最後にならないようにします。例えば、 $V_{IN}$  に給電する前に  $SV_{IN}$  および RUN に給電するようなケースは避けるべきです。このような場合は、 $V_{IN}$  に電圧が印加された時点で SET ピン電圧が 0V よりある程度高い電圧に上昇しており、LTM4732 がソフトスタートを正しく実行できなくなります。

## 高速スタートアップ

低 1/f ノイズが (すなわち、100Hz 未満の周波数で) 要求される超低ノイズのアプリケーションでは、 $22\mu F$  に達する大容量の SET ピン・コンデンサが必要となります。これより大きな値のコンデンサも使用できますが、リークに関して注意が必要です。大きな値のコンデンサを用いると、一般的にはレギュレータのスタートアップ時間が大幅に増加しますが、LTM4732 にはスタートアップ時に SET ピン電流を約 2.5mA まで増加させる高速スタートアップ回路が内蔵されています。

スタートアップ時、2.5mA の電流源は、PGSET が 465mV のパワー・グッド閾値未満である限り動作し続けます。ただし、レギュレータがサーマル・シャットダウン状態にある場合、 $SV_{IN}$  が低すぎる場合、または  $INTV_{CC}$  が低下しすぎている場合を除きます。

PGSET がパワー・グッド閾値を超えると、デバイスがパワー・ダウンするまで、あるいは RUN ピンが GND に引き下げられてデバイスが SHDN 状態になるまで、高速スタートアップ回路がディスエーブルされたままとなります。

スタートアップ時に 2.5mA の電流源がディスエーブルされる条件はもう 1 つあります。この条件の目的は、 $V_{SET}$  が過充電になるのを防ぐことです。このデバイスは PGSET ピンが SET ピンの電圧を正確に示すことを前提としているため、 $V_{OSNS}$  が  $V_{SET}$  に厳密に追従するものとしています。ただし、これが常に当てはまるとは限りません。例えば、出力容量が非常に大きい場合、あるいは何らかの理由で出力が GND に短絡している場合です。そのため、COMP<sub>a</sub> ピンがその最大値まで上昇した場合 ( $V_{SET}$  が  $V_{OSNS}$  を大幅に上回った場合) も、常に高速充電がディスエーブルされます。これにより、 $V_{SET}$  がその想定値を超えた場合でも 2.5mA の電流源がオン状態を維持したままになってしまうといった、不適切な動作を防ぐことができます。

つまり、リファレンス電圧が過充電とならないように高速スタートアップを用いるには、SET コンデンサの最小容量に関する条件も存在するという事です。この条件は補償回路によって異なります。最大値まで上昇した COMP<sub>a</sub> ピン電圧によって、デバイスに高速充電の停止が伝達されるからです。

リファレンス電圧の過充電を防ぐために推奨される最小 SET 容量は、式 5 で示されます。

$$\text{Minimum } C_{SET} = 27 \times \frac{C_{COMP}}{V_{SET}} \quad (5)$$

プログラマブル・パワー・グッド機能および高速スタートアップ機能が不要な場合、PGSET ピンは 0.5V に接続する必要があります。この 0.5V は、PGSET 用の外部電圧リファレンスとすることもできます。図 37 の回路にその例を示します。

### 連続強制モード

LTM4732 を強制連続モード (FCM) で動作させると、広い負荷範囲にわたって高速過渡応答を得ることができます。また、最大周波数での動作が可能です。FCM では発振器が連続的に動作し、正のスイッチング遷移がクロックに同期されます。軽負荷時や大きなトランジェント状態時には、負のインダクタ電流が許容されます。FCM は負荷ステップに対する過渡応答を改善します (図 31 参照)。軽負荷時には FCM 動作の方がパルススキッピング動作より効率が低下しますが、スイッチング高調波が信号帯域内に入らないようにする必要のあるアプリケーションでは、FCM の方が適している場合があります。出力に電流をシンクさせる必要がある場合は FCM を使用してください。FCM をイネーブルするには、SYNC ピンを INTV<sub>CC</sub> または 3V より高い電圧に接続するか、フロート状態にします。

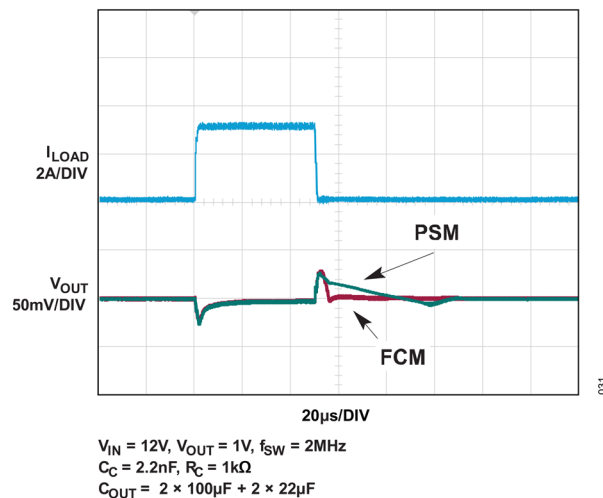


図 31. FCM 使用時と未使用時における 0.1A~3.1A の負荷ステップに対する過渡応答

V<sub>OUT</sub> が高すぎる (PGSET ピンが 540mV より高い電圧に維持される) 場合は、V<sub>IN</sub> が過電圧状態 (V<sub>IN</sub> ピンが 18V より高い電圧に維持される) になると FCM はディスエーブルされます。また、スタートアップ時には、V<sub>OUT</sub> の電圧がその最終値の 92.5% まで充電される (これは PGSET ピンが 465mV より高い電圧に上昇することで示されます) まで、FCM はディスエーブルされます。この 2 つの状態については、PGSET ピンが適切な抵抗を通じて出力電圧に接続されていることが前提となります。このような形で FCM がディスエーブルされた場合は負のインダクタ電流が許容されず、LTM4732 は PSM で動作します。

### パルススキッピング・モード

強制連続モード (FCM) で動作しない場合、LTM4732 はパルススキッピング・モード (PSM) で動作します。このモードで負のインダクタ電流を使用することはできません。また、PSM では、負荷が非常に軽い場合に効率を向上させたり、デューティサイクルが非常に高い場合にドロップアウトを改善させたりするために、LTM4732 がスイッチング・サイクルをスキップする場合があります。PSM をイネーブルするには、SYNC ピンを GND に接続します。

## 同期

LTM4732 の発振器を外部周波数に同期させるには、SYNC ピンに矩形波を接続します。この矩形波は、最小オン時間と最小オフ時間が 50ns で、振幅の谷が 0.4V 未満、山が 1.5V を超える（最大 6V）ものとする必要があります。

LTM4732 は、外部クロックに同期している間は FCM で動作してレギュレーションを維持します。LTM4732 は 400kHz~4MHz の範囲で同期できます。R<sub>T</sub> 抵抗は、LTM4732 のスイッチング周波数が最小同期入力を約 20% 下回るように選ぶ必要があります。例えば、同期信号が 500kHz 以上になる場合は、スイッチング周波数が 400kHz となるように R<sub>T</sub> を選択します。

## プログラマブル・パワー・グッド

LTM4732 にはプログラマブル・パワー・グッド機能があり、V<sub>OUT</sub> ピンと PGSET ピンの間に抵抗を 1 つ接続することにより、式 6 に従ってその値を設定できます。

$$V_{OUT(PGTHRESHOLD)} = 0.5V \times \left(1 + \frac{R_{PGSET}}{49.9k\Omega}\right) + I_{PGSET} \times R_{PGSET} \quad (6)$$

PGSET ピンの電圧が 540mV より高くなるか 465mV 未満になると、オープンドレインの PG ピンがデアサートされて低インピーダンスになります。パワー・グッド・コンパレータには 5mV のヒステリシスがあります。抵抗の値を決める際には、電気的特性の表に示す PGSET ピンの電流値 (I<sub>PGSET</sub>) を考慮する必要があります。なお、プログラマブル・パワー・グッド機能と高速スタートアップ機能は、PGSET が 0.5V に接続されている場合、またはデバイスがシャットダウン状態にある場合はディスエーブルされます。一般的な V<sub>OUT</sub> 構成に対する 1% R<sub>PGSET</sub> 抵抗の値を、表 8 に示します。

表 8. 推奨 R<sub>PGSET</sub> 抵抗値

V <sub>OUT</sub> (V)	R <sub>PGSET</sub> (kΩ)
0.8	30.1
0.9	40.2
1	49.9
1.2	69.8
1.5	100
1.8	130
2.5	200
3.3	280
5	453

## 短絡入力保護と逆入力保護

LTM4732 への電源入力がない場合でも出力が高電圧に維持されるシステムでは、注意が必要です。このような状態となる可能性があるのは、バッテリーやその他の電源が LTM4732 の出力とダイオード OR 接続されているバッテリー充電アプリケーションやバッテリー・バックアップ・システムです。V<sub>IN</sub> ピンをフロート状態にできる場合に、(ロジック信号によって、あるいは V<sub>IN</sub> に接続されているために) RUN ピンがハイに保持されていると、LTM4732 の内部回路には内部パワー・スイッチを通じて静止電流が流れます。システムがこの状態で数 mA の電流を許容できる場合は、これが問題になることはありません。RUN ピンが接地されていれば内部電流はゼロに低下します。しかし、出力を高い値に保持した状態で V<sub>IN</sub> ピンが接地されている場合は、出力から V<sub>IN</sub> ピンを通して、LTM4732 内部の寄生ダイオードに大きな電流が流れる可能性があります。図 32 に示すように V<sub>IN</sub> ピンと RUN ピンを接続すれば、LTM4732 は入力電圧が加わっているときのみ動作するので、短絡入力や逆入力から保護されます。

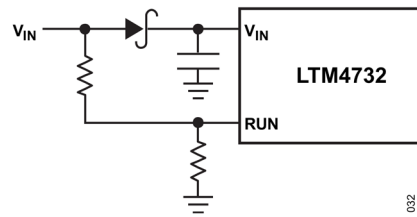


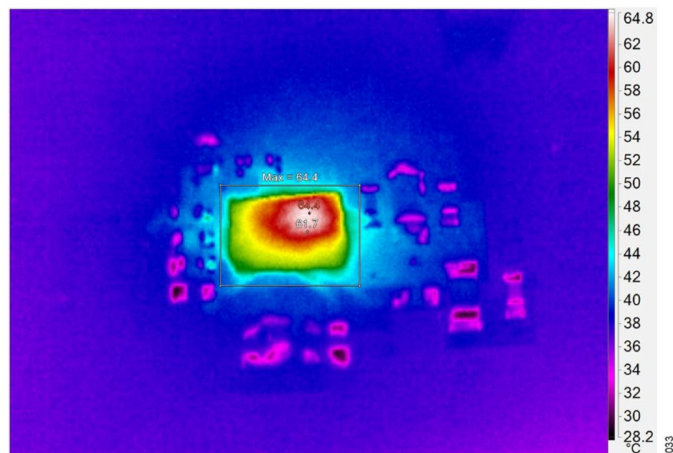
図 32. 逆入力保護

## ホットプラグにおける安全性

セラミック・コンデンサには小型、高信頼性、低インピーダンスという特長があるため、LTM4732 の入力バイパス・コンデンサの有力な選択肢となります。ただし、このようなコンデンサは、LTM4732 が通電状態の電源に接続されている場合には問題を引き起こす可能性があります（詳細については、アナログ・デバイセズのアプリケーション・ノート 88 を参照してください）。低損失のセラミック・コンデンサと、電源と直列の浮遊インダクタンスとを組み合わせただけの場合には不足減衰のタンク回路が生じ、LTM4732 の  $V_{IN}$  ピンが公称入力電圧の 2 倍以上にまで上昇することで LTM4732 の定格を超え、デバイスに損傷を与える可能性があります。入力電源の制御が良好でない場合や LTM4732 が通電状態の電源にホットプラグされる場合は、このオーバーシュートを防止する入力回路を設計する必要があります。これは、小型の抵抗を  $V_{IN}$  に直列に挿入することで実現できますが、入力電圧オーバーシュートを制御する最も一般的な方法は、電解バルク・コンデンサを  $V_{IN}$  回路に追加することです。このコンデンサは等価直列抵抗が比較的高いため、回路を減衰して電圧オーバーシュートを低減できます。コンデンサを追加すると低周波数のリップル・フィルタリング機能が向上し、回路の効率も若干向上します。ただし、回路の中で最も大型の部品となる可能性があります。

## 熱に関する考慮事項

高い周囲温度での動作が求められる場合は、LTM4732 の出力電流のデレーティングが必要になることもあります。電流デレーティングの量は、入力電圧、出力電力、周囲温度によって異なります。代表的な性能特性のセクションに示したデレーティング曲線をガイドとして使用できます。これらのグラフは、LTM4732 を  $50\text{cm}^2$  の 6 レイヤ FR4 PCB に実装して測定したものです。これらと異なる寸法やレイヤ数の基板を使用すると、熱特性が異なる可能性があります。そのため、目的のシステムのライン電源、負荷、環境といった実際の動作条件下で、正しく動作することを確認する必要があります。図 33 に、ヒート・シンクなし、空気流なし、 $12\text{V}$  入力、 $1\text{V}/4\text{A}$  出力の場合の LTM4732 の熱画像を示します。

図 33.  $12V_{IN}$ 、 $1V/4A$  出力、空気流なし、ヒート・シンクなし、 $T_A = 25^\circ\text{C}$  での熱画像

実際のアプリケーションに対する精度と忠実度を向上させるため、多くの設計者は有限要素法による解析（FEA）を使用して熱性能を予測しています。以下にその熱係数を示します。

1.  $\theta_{JA}$  - ジャンクションから周囲環境への熱抵抗。
2.  $\theta_{Jcbot}$  - ジャンクションからパッケージ・ケース底面を通して基板までの熱抵抗。図 34 を参照してください。
3.  $\theta_{Jctop}$  - ジャンクションから製品ケース上面までの熱抵抗。

これらの係数の意味はわかりやすいと思いますが、JEDEC では混乱や矛盾を避けるためにそれぞれを定義しています。これらの定義は JESD5112 に示されており、以下のように引用もしくは解釈できます。

1.  $\theta_{JA}$  は、1 立方フィートの密封容器内で測定された自然対流下におけるジャンクションと周囲空気との熱抵抗です。この環境は「静止状態の空気」と呼ばれることもありますが、実際には自然対流により空気の動きが生じます。この値はデバイスを JESD519 定義のテスト基板に取り付けて得られたものであり、実際のアプリケーションや現実的な動作条件を反映したものではありません。
2.  $\theta_{Jcbot}$  は、デバイスの消費電力がパッケージ底部を通じて流れる場合のジャンクションと基板の間の熱抵抗です。標準的な  $\mu$ Module レギュレータでは熱の大半がパッケージの底面から放出されますが、周囲環境への熱の放出も必ず発生します。したがって、この熱抵抗値はパッケージの比較に役立ちますが、そのテスト条件は一般的にはユーザのアプリケーションに即したものではありません。
3.  $\theta_{Jctop}$  は、デバイスの消費電力のほぼすべてがパッケージ上部を通じて流れるものとして定められます。代表的な  $\mu$ Module の電気的接続はパッケージ底部で行われるため、熱の大半がジャンクションからデバイス上部まで流れるようなアプリケーションはまれです。 $\theta_{Jcbot}$  の場合のように、この値はパッケージ同士の比較には有用な場合がありますが、テストの条件は一般的にユーザのアプリケーションに即したものではありません。

こうした定義を見ると、これらの熱係数は、いずれも  $\mu$ Module レギュレータの実際の物理動作条件を反映していないことが明らかです。したがって、これらの熱係数を個別に使用して製品の熱性能を正確に予測することはできません。同様に、いずれか 1 つの係数を使用して製品データシートに記載されたジャンクション温度と負荷の関係を示すグラフに関係づけることは不適切です。これらの係数を用いる唯一の適切な方法は、熱抵抗のすべてを同時に考慮する FEA などの詳細な熱解析の実行時です。

これらの熱抵抗を図 34 に視覚的に示します。パッケージ側面から流れる熱など、一部の熱抵抗要素は JEDEC 規格では定義されておらず、図示されていません。青色で示した抵抗は  $\mu$ Module 内部にあるもので、緑色は外側にあるものです。

LTM4732 のダイ温度は最大定格より低くなければならないので、回路のレイアウト時は、LTM4732 の良好なヒート・シンクを確保できるよう注意する必要があります。LTM4732 からの熱流の大部分はパッケージ底部とパッドを通じてプリント回路基板（PCB）に流れます。したがって、PCB の設計に問題があると過剰な熱が生じて、性能や信頼性が損なわれるおそれがあります。PCB 設計の推奨事項については、PCB レイアウトのセクションを参照してください。

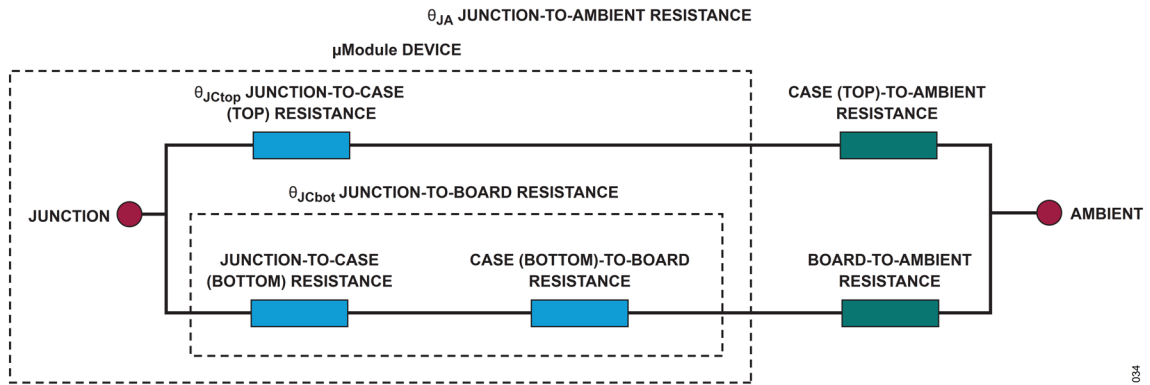


図 34. 熱係数の概要を示す図、JESD51-12 の用語を含む

### PCB レイアウト

PCB レイアウトに関する問題のほとんどは、LTM4732 の高い集積度によって緩和もしくは除去されています。しかしながら LTM4732 はスイッチング電源であり、EMI を最小化して適切な動作を確保するための注意が必要です。集積度が高いとはいえ、無計画なレイアウトや粗雑なレイアウトでは、仕様規定された動作を実現できない可能性があります。推奨レイアウトについては図 35 を参照してください。グラウンディングやヒート・シンクが許容できるものであることを確認してください。

PCB レイアウトの設計時は、良好な PCB レイアウトを実現するために以下のルールに従ってください。

1. C<sub>SET</sub>、R<sub>SET</sub>、R<sub>T</sub> は、それぞれ対応するピンのできるだけ近くに配置します。
2. C<sub>IN</sub> コンデンサは、LTM4732 の V<sub>IN</sub>/SV<sub>IN</sub> と GND の接続部のできるだけ近くに配置します。
3. C<sub>OUT</sub> コンデンサは、LTM4732 の V<sub>OUT</sub> と GND の接続部のできるだけ近くに配置します。
4. C<sub>IN</sub> コンデンサと C<sub>OUT</sub> コンデンサは、それらのグラウンド電流が LTM4732 の直近または下を流れるように配置します。
5. すべての GND 接続部は、最上層のできるだけ広いベタ銅箔または銅プレーンの領域に接続します。外部部品と LTM4732 の間のグラウンド接続が断線しないようにしてください。
6. ビアを使用して GND 銅領域を基板の内部グラウンド・プレーンに接続します。このような GND ビアを多数配置することにより、PCB 内層プレーンとのグラウンド接続および熱経路を良好なものにできます。図 35 のサーマル・ビアの位置と密度に注意してください。電力処理を行う内蔵部品の近くにビアがあるので、LTM4732 は、ここに示した場所にある内部 GND プレーンに接続されたビアによって得られるヒート・シンクのメリットを生かすことができます。サーマル・ビアの最適な数は PCB の設計に依存します。例えば径が非常に小さい貫通穴を使用する PCB の場合は、より大きな穴を使用する基板より多くのサーマル・ビアを使用する必要があります。

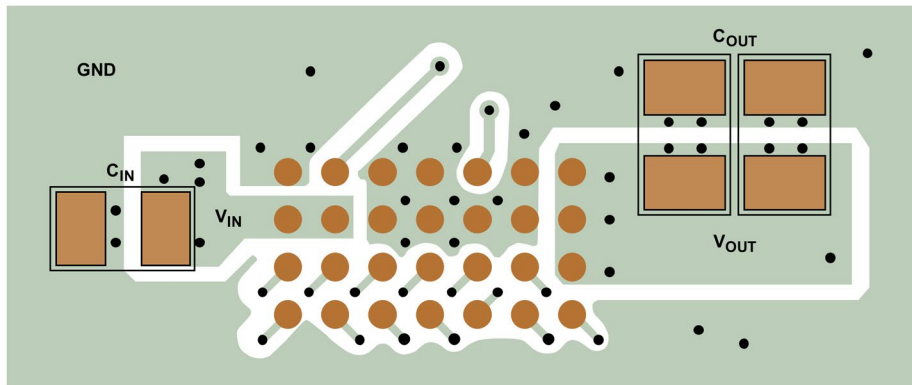
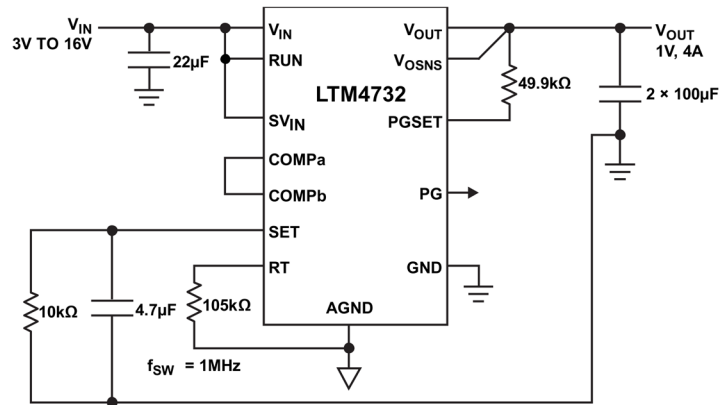


図 35. 推奨外部部品、GND プレーン、サーマル・ビアを示したレイアウト（最上層）

代表的なアプリケーション

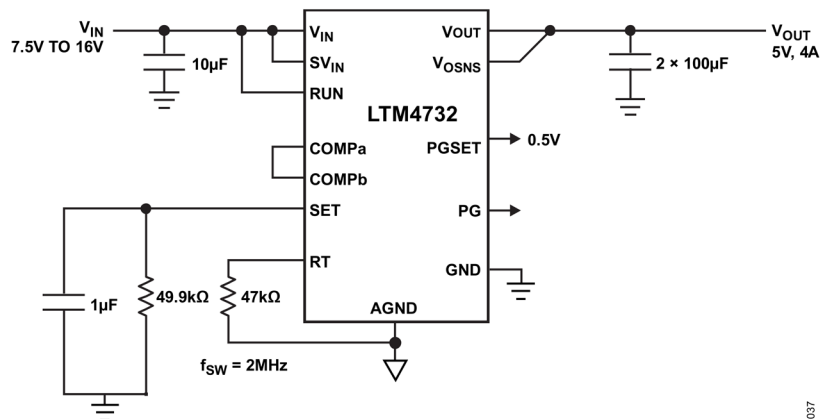


PINS NOT USED: SW, SYNC, PHMODE, CLKOUT, INTV<sub>CC</sub>.

TO GUARANTEE SOFT START, DO NOT POWER V<sub>IN</sub> LAST WHEN SEQUENCING V<sub>IN</sub>, SV<sub>IN</sub> AND RUN.

036

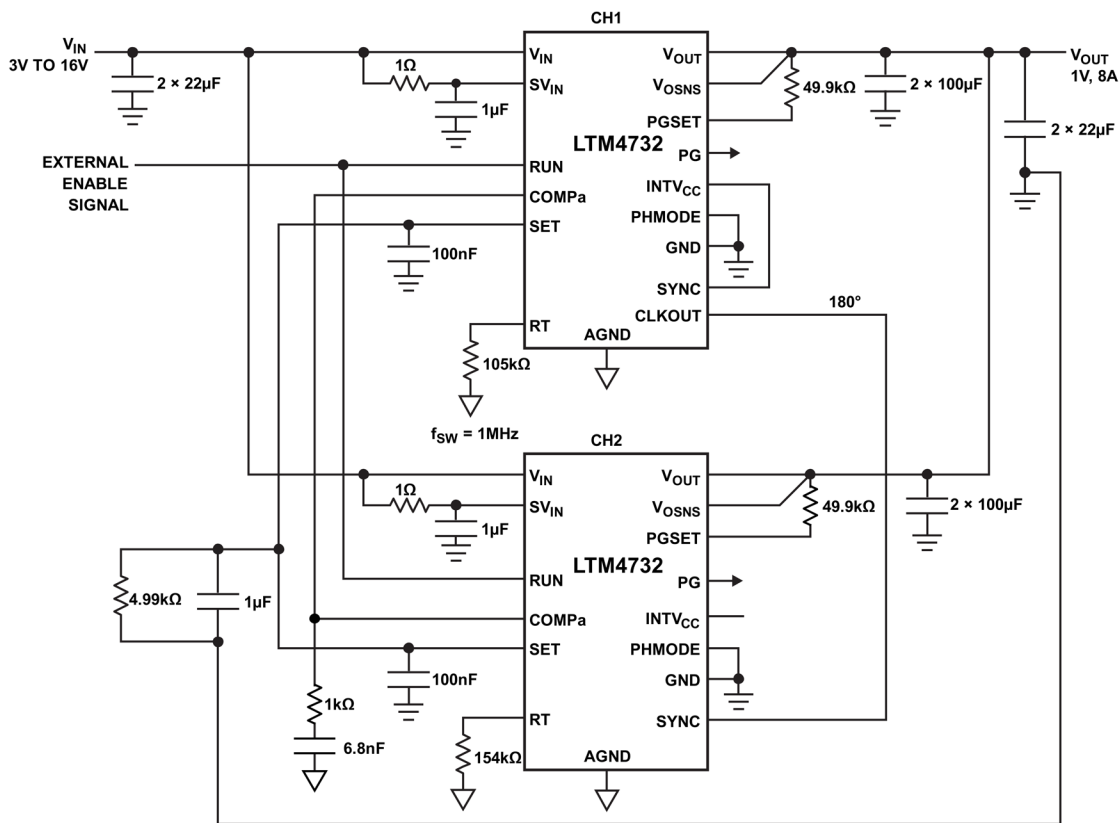
図 36. ソフトスタート、高速スタートアップ、パワー・グッド機能をイネーブルした、1MHz、3V~16V<sub>IN</sub>、1V/4A 出力のアプリケーション



PINS NOT USED: SW, SYNC, PHMODE, CLKOUT, INTV<sub>CC</sub>.

037

図 37. ソフトスタート、パワー・グッド、パワー・グッド機能をディスエーブルした、2MHz、7.5V~16V<sub>IN</sub>、5V/4A 出力のアプリケーション

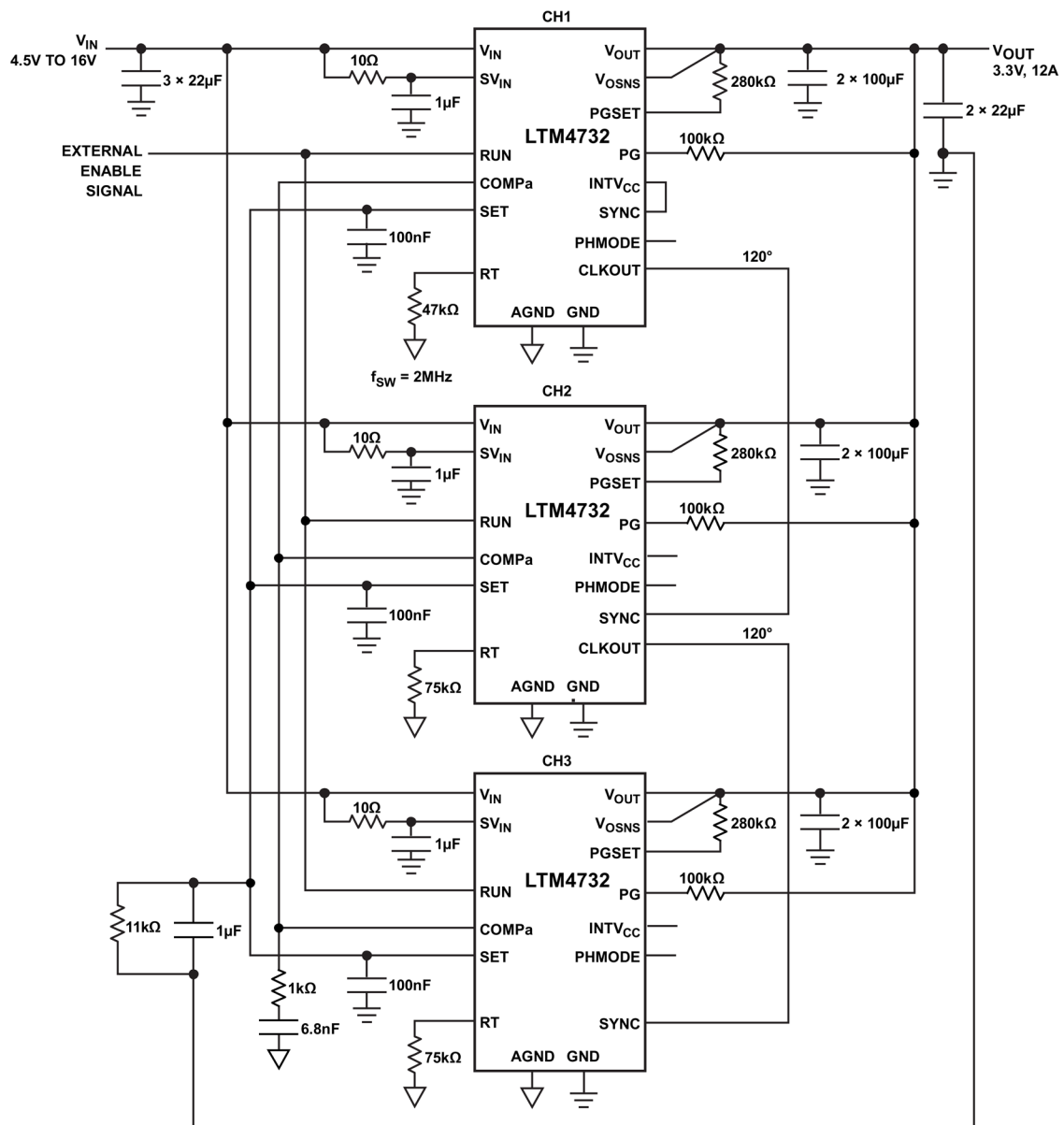


PINS NOT USED: COMPb, SW.

CH2 IS SYNCHRONIZED TO 1MHz THROUGH THE SYNC PIN. THE  $R_T$  RESISTOR VALUE MUST SET INTERNAL OSCILLATOR TO <math><0.8\text{MHz}</math> (80% OF 1MHz).  
 COMPa PINS ARE CONNECTED TOGETHER.  
 PHMODE IS CONNECTED TO GND FOR 180° PHASE SHIFT AT CLKOUT.  
 THE SET PINS CAN BE CONNECTED TOGETHER FOR 200μA CURRENT REFERENCE; THIS PROVIDES LOWER 1/f NOISE AND BETTER CURRENT SHARING.

038

図 38. ソフトスタート、高速スタートアップ、パワー・グッド機能をイネーブルした、1MHz、3V~16VIN、2相 1V/8A 出力のアプリケーション

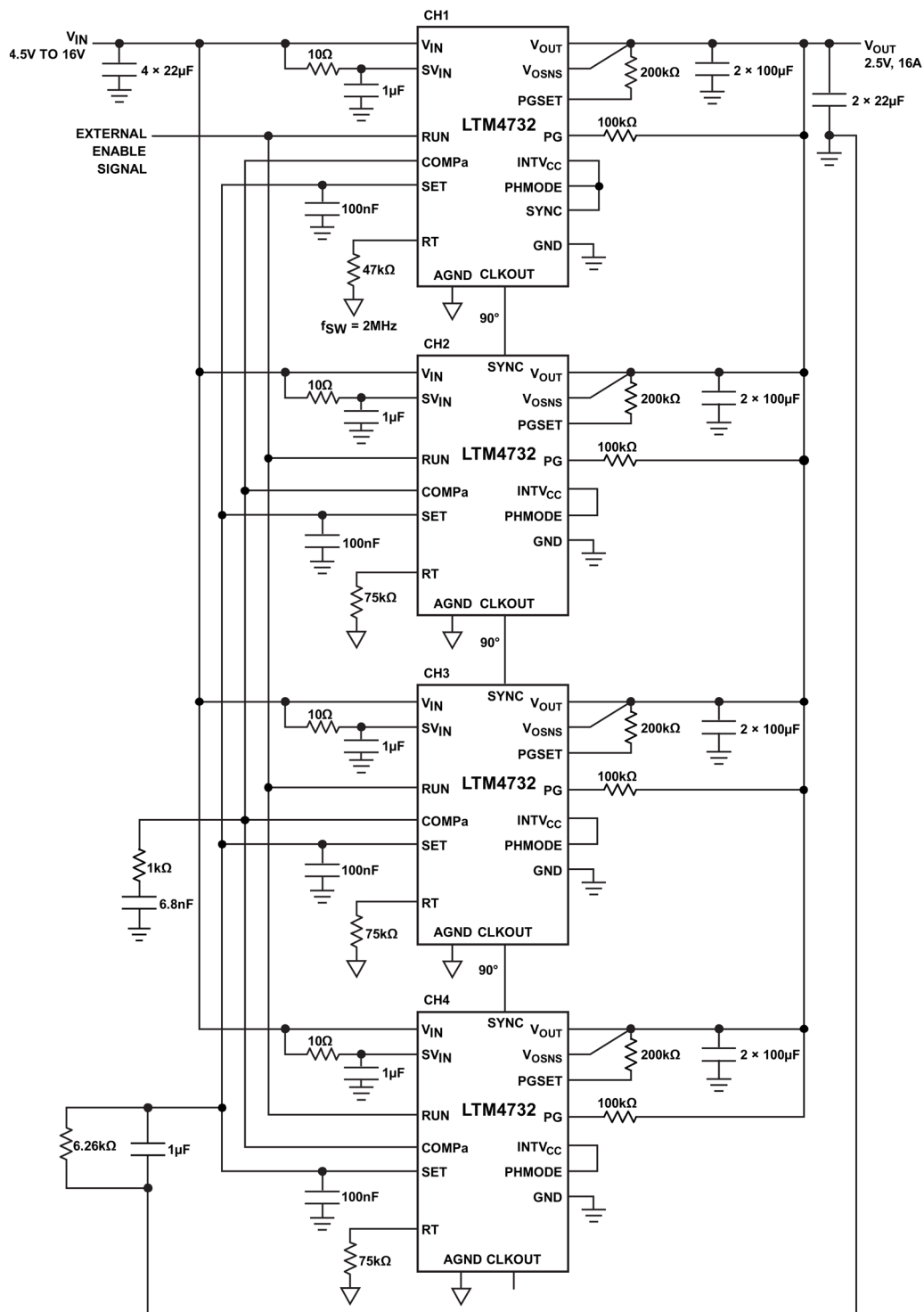


PINS NOT USED: COMPb, SW.

CH2 AND CH3 ARE SYNCHRONIZED TO 2MHz THROUGH THE SYNC PIN. THE  $R_T$  RESISTOR VALUE MUST SET THE INTERNAL OSCILLATOR TO  $<1.6\text{MHz}$  (80% OF 2MHz).  
 COMPa PINS ARE CONNECTED TOGETHER.  
 PHMODE IS FLOATING FOR 120°. PHASE SHIFT AT CLKOUT.  
 THE SET PINS CAN BE CONNECTED TOGETHER FOR 300μA CURRENT REFERENCE; THIS PROVIDES LOWER 1/f NOISE AND BETTER CURRENT SHARING.

039

図 39. ソフトスタート、高速スタートアップ、パワー・グッド機能をイネーブルした、2MHz、4.5V~16VIN、3相 3.3V/12A 出力のアプリケーション



PINS NOT USED: COMPb, SW.

CH2 AND CH3 ARE SYNCHRONIZED TO 2MHz THROUGH THE SYNC PIN. THE  $R_T$  RESISTOR VALUE MUST SET THE INTERNAL OSCILLATOR TO <math><1.6\text{MHz}</math> (80% OF 2MHz).  
 COMPa PINS ARE CONNECTED TOGETHER.  
 PHMODE IS CONNECTED TO INTVCC FOR 90°. PHASE SHIFT AT CLKOUT.  
 THE SET PINS CAN BE CONNECTED TOGETHER FOR 400µA CURRENT REFERENCE; THIS PROVIDES LOWER 1/f NOISE AND BETTER CURRENT SHARING.

040

図 40. ソフトスタート、高速スタートアップ、パワー・グッド機能をイネーブルした、2MHz、4.5V~16VIN、4相 2.5V/16A 出力のアプリケーション

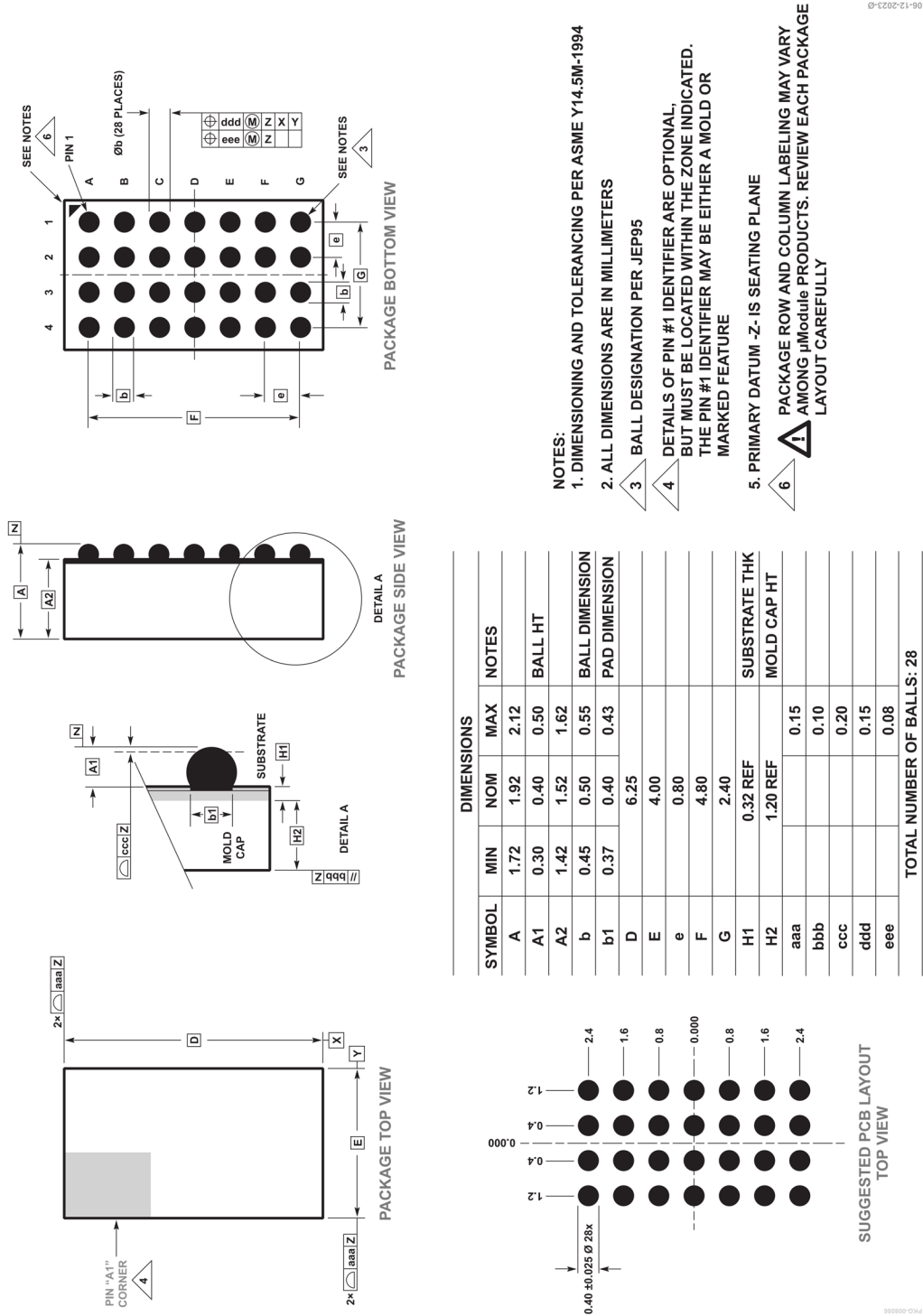
## 関連製品

製品番号	説明	注釈
LTM8053	40V、3.5A、低 EMI の Silent Switcher $\mu$ Module レギュレータ	$3.4V \leq V_{IN} \leq 40V$ 、 $0.97V \leq V_{OUT} \leq 15V$ 、 6.25mm × 9mm × 3.32mm BGA
LTM8065	40V、2.5A、低 EMI の Silent Switcher $\mu$ Module レギュレータ	$3.4V \leq V_{IN} \leq 40V$ 、 $0.97V \leq V_{OUT} \leq 18V$ 、 6.25mm × 6.25mm × 2.32mm BGA
LTM8063	40V、2A、低 EMI の Silent Switcher $\mu$ Module レギュレータ	$3.2V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 15V$ 、 4mm × 6.25mm × 2.22mm BGA
LTM8074	40V、1.2A、低 EMI の Silent Switcher $\mu$ Module レギュレータ	$3.2V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 12V$ 、 4mm × 4mm × 1.82mm BGA
LTM8024	40V、デュアル 3.5A、低 EMI の Silent Switcher $\mu$ Module レギュレータ	$3V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 8V$ 、 9mm × 11.25mm × 3.32mm BGA
LTM8078	40V、デュアル 1.4A、低 EMI の Silent Switcher $\mu$ Module レギュレータ	$3V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 10V$ 、 6.25mm × 6.25mm × 2.32mm BGA
LTM8060	40V、クワッド 3A、低 EMI の Silent Switcher $\mu$ Module レギュレータ	$3V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 8V$ 、 16mm × 11.9mm × 3.32mm BGA
LTM8060F	パッケージ・レベルの EMI シールドを備えた 40V クワッド 3A Silent Switcher $\mu$ Module レギュレータ	$3V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 8V$ 、 16mm × 11.9mm × 2.9mm PSGA
LTM8051	40V、クワッド 1.2A、低 EMI の Silent Switcher $\mu$ Module レギュレータ	$3V \leq V_{IN} \leq 40V$ 、 $0.8V \leq V_{OUT} \leq 8V$ 、 6.25mm × 11.25mm × 2.32mm BGA
LTM8080	40V <sub>IN</sub> 、デュアル 500mA またはシングル 1A、超低ノイズ、超高 PSRR の $\mu$ Module レギュレータ	$3.5V \leq V_{IN} \leq 40V$ 、 $0V \leq V_{OUT} \leq 8V$ 、 6.25mm × 9mm × 3.32mm BGA
LTM4657	8A $\mu$ Module レギュレータ、LTM4626/LTM4638/LTM4640 とピン互換	$3.1V \leq V_{IN} \leq 20V$ 、 $0.5V \leq V_{OUT} \leq 5.5V$ 、 6.25mm × 6.25mm × 3.87mm BGA
LTM4626	12A $\mu$ Module レギュレータ、LTM4638/LTM4640/LTM4657 とピン互換	$3.1V \leq V_{IN} \leq 20V$ 、 $0.6V \leq V_{OUT} \leq 5.5V$ 、 6.25mm × 6.25mm × 3.87mm BGA
LTM4638	15A $\mu$ Module レギュレータ、LTM4626/LTM4640/LTM4657 とピン互換	$3.1V \leq V_{IN} \leq 20V$ 、 $0.6V \leq V_{OUT} \leq 5.5V$ 、 6.25mm × 6.25mm × 5.02mm BGA
LTM4640	20V <sub>IN</sub> 、20A の降圧 DC/DC $\mu$ Module レギュレータ、LTM4626/LTM4638/LTM4657 とピン互換	$3.1V \leq V_{IN} \leq 20V$ 、 $0.6V \leq V_{OUT} \leq 3.3V$ 、 6.25mm × 6.25mm × 5.07mm BGA
LTM4702	16V <sub>IN</sub> 、8A、超低ノイズの Silent Switcher 3 $\mu$ Module レギュレータ、LTM4703 および LTM4707 とピン互換	$3V \leq V_{IN} \leq 16V$ 、 $0.3V \leq V_{OUT} \leq 5.7V$ 、 6.25mm × 6.25mm × 5.07mm BGA
LTM4703	16V <sub>IN</sub> 、12A、超低ノイズの Silent Switcher 3 $\mu$ Module レギュレータ、LTM4702 および LTM4707 とピン互換	$3V \leq V_{IN} \leq 16V$ 、 $0.3V \leq V_{OUT} \leq 6V$ 、 6.25mm × 6.25mm × 5.07mm BGA
LTM4707	16V <sub>IN</sub> 、16A、超低ノイズの Silent Switcher 3 $\mu$ Module レギュレータ、LTM4702 および LTM4703 とピン互換	$3V \leq V_{IN} \leq 16V$ 、 $0.3V \leq V_{OUT} \leq 6V$ 、 6.25mm × 6.25mm × 5.07mm BGA

外形寸法



28-Ball Chip Scale Package Ball Grid Array [CSP\_BGA]  
(6.25mm x 4mm x 1.92mm)  
(Reference DWG # BC-28-1)



DIMENSIONS				
SYMBOL	MIN	NOM	MAX	NOTES
A	1.72	1.92	2.12	
A1	0.30	0.40	0.50	BALL HT
A2	1.42	1.52	1.62	
b	0.45	0.50	0.55	BALL DIMENSION
b1	0.37	0.40	0.43	PAD DIMENSION
D		6.25		
E		4.00		
e		0.80		
F		4.80		
G		2.40		
H1		0.32 REF		SUBSTRATE THK
H2		1.20 REF		MOLD CAP HT
aaa			0.15	
bbb			0.10	
ccc			0.20	
ddd			0.15	
eee			0.08	
TOTAL NUMBER OF BALLS: 28				

- NOTES:
1. DIMENSIONING AND TOLERANCING PER ASME Y14.5M-1994
  2. ALL DIMENSIONS ARE IN MILLIMETERS
  3. BALL DESIGNATION PER JEP95
  4. DETAILS OF PIN #1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE PIN #1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE
  5. PRIMARY DATUM -Z- IS SEATING PLANE
  6. PACKAGE ROW AND COLUMN LABELING MAY VARY AMONG  $\mu$ Module PRODUCTS. REVIEW EACH PACKAGE LAYOUT CAREFULLY

06-12-2023-09

999999-0000

☒ 41. 28ピン 6.25mm x 4mm x 1.92mm BGA

## オーダー・ガイド

表 9. オーダー・ガイド

MODEL	TEMPERATURE RANGE <sup>1</sup>	PACKAGE DESCRIPTION	PACKAGE OPTION
LTM4732EY#PBF	-40°C to 125°C	Part marking: 4732 SAC305 (RoHS) pad finish* e1 finish code Moisture sensitivity level 4 (MSL 4) rated device	28-Pin 6.25mm × 4mm × 1.92mm BGA
LTM4732IY#PBF	-40°C to 125°C	Part marking: 4732 SAC305 (RoHS) pad finish* e1 finish code Moisture sensitivity level 4 (MSL 4) rated device	28-Pin 6.25mm × 4mm × 1.92mm BGA

<sup>1</sup> LTM4732 は  $T_J \approx T_A$  となるようなパルス負荷条件下でテストされています。LTM4732E は、0°C~125°C の内部動作温度範囲内で性能仕様を満たすよう設計されています。-40°C~125°C の内部動作温度範囲にわたる仕様は、設計、特性評価、および統計的プロセス制御との相関によって裏付けられています。LTM4732I は-40°C~125°C の内部動作温度範囲全域で仕様を満たすよう設計されています。ここに示した仕様を満たす最高周囲温度は、基板レイアウト、パッケージの定格熱抵抗、および他の環境要因に加え、個々の動作条件によって決定されることに留意してください。

更に広い動作温度範囲仕様のデバイスについては、弊社または弊社代理店までお問い合わせください。\*パッドの仕上げコードは IPC/JEDEC J-STD-609 に依ります。デバイスの温度グレードは、出荷容器のラベルに表示されています。本製品では、セカンド・サイド・リフローを行うことは推奨しません。この製品は湿度に敏感です。詳細については、LGA と BGA の PCB 組み立てと製造の推奨手順を参照してください。

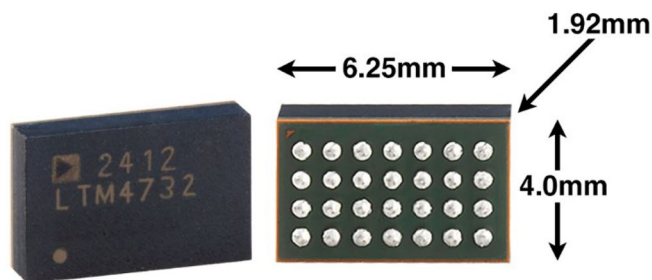
LGA および BGA のパッケージ図面とトレイ図面。

表 10. 評価用ボード

PART NUMBER	DESCRIPTION
EVAL-LTM4732-AZ	16V, 4A ultralow noise Silent Switcher 3 $\mu$ Module regulator.

選択ガイド

パッケージ写真



(製品マーキングはレーザ・マーキングです。)

設計リソース

	項目	説明
<p><a href="#">μModuleの設計と製造リソース</a></p>	<p><b>設計：</b></p> <ul style="list-style-type: none"> <li>▶ 選択ガイド</li> <li>▶ 評価（デモ）用ボードとガーバー・ファイル</li> <li>▶ LTspice®とLTpowerCAD®を含む無料設計ツール</li> </ul>	<p><b>製造：</b></p> <ul style="list-style-type: none"> <li>▶ クイック・スタート・ガイド</li> <li>▶ PCB設計、組み立て、製造のガイドライン</li> <li>▶ パッケージ・レベルおよびボード・レベルの信頼性</li> </ul>
<p><a href="#">μModuleレギュレータ製品検索</a></p>	<ul style="list-style-type: none"> <li>▶ パラメータによって製品表をソートし、結果をスプレッドシートとしてダウンロードします。</li> <li>▶ Quick Power Searchパラメータ表を使って検索します。</li> </ul> <div style="border: 1px solid black; padding: 5px; margin-top: 10px;"> <p><b>Quick Search</b></p> <hr/> <p><b>Input</b>      <math>V_{in}</math> (Min)      <math>V_{in}</math> (Max)</p> <p>                 <input type="text"/> V      <input type="text"/> V</p> <p><b>Output</b>      <math>V_{out}</math>      <math>I_{out}</math></p> <p>                 <input type="text"/> V      <input type="text"/> A</p> <p><b>Features</b>      <input type="checkbox"/> Low EMI    <input type="checkbox"/> Ultrathin    <input type="checkbox"/> Internal Heat Sink</p> <p style="text-align: center; margin-top: 10px;"><a href="#">Multiple Outputs</a></p> </div>	
<p><a href="#">デジタルパワー・システム・マネージメント</a></p>	<p>アナログ・デバイセズのデジタル電源管理ICファミリーは、電源モニタリング、監視、マーギニング、シーケンシングなどの必須機能と、ユーザ設定およびフォルト・ログ記録の保存のためのEEPROMを備えた、高度に集積化されたソリューションです。</p>	

ここに含まれるすべての情報は、現状のまま提供されるものであり、アナログ・デバイセズはそれに関するいかなる種類の保証または表明も行いません。アナログ・デバイセズは、その情報の利用に関して、また利用によって生じる第三者の特許またはその他の権利の侵害に関して、一切の責任を負いません。仕様は予告なく変更されることがあります。明示か黙示かを問わず、アナログ・デバイセズ製品またはサービスが使用される組み合わせ、機械、またはプロセスに関するアナログ・デバイセズの特許権、著作権、マスクワーク権、またはその他のアナログ・デバイセズの知的財産権に基づくライセンスは付与されません。商標および登録商標は、各社の所有に属します。



この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。  
この正誤表は、2025年10月7日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。

なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日：2025年10月7日

製品名：LTM4732

対象となるデータシートのリビジョン(Rev)：Rev.A

訂正箇所：21頁、上から2行目

【誤】

「公称 VOUT の 0%から 90%への上昇率は式 5 で得られます。」

【正】

「公称 VOUT の 0%から 90%への上昇率は式 3 で得られます。」