

16V_{IN}、12A、超低ノイズの Silent Switcher[®] (サイレント・スイッチャ) 3 μ Module レギュレータ

特長

- 1cm²(片面 PCB) または 0.5cm²(両面 PCB) 未満のフル機能ソリューション
- 低ノイズ Silent Switcher[®]3 アーキテクチャ
 - 超低 EMI 放射
 - 超低 RMS ノイズ (10Hz~100kHz) : 8 μ V_{RMS}
- 入力、負荷、温度に対する最大総合 DC 出力電圧誤差: $\pm 1.5\%$
- 入力電圧範囲: 3V~16V
- 出力電圧範囲: 0.3V~6V
- 最大連続出力電流: 12A
- 調整と同期が可能: 300kHz~3MHz
- 電流モード制御、高速過渡応答
- 強制連続モード (FCM) 機能
- 電流分担による多相並列接続
- プログラマブルなパワー・グッド
- 6.25mm × 6.25mm × 5.07mm BGA パッケージ

アプリケーション

- テレコム、ネットワーク、産業用機器
- RF 電源: PLL、VCO、ミキサー、LNA、PA
- 低ノイズ計測器
- 高速/高精度データ・コンバータ
- 医療機器

概要

LTM[®]4703 はフル機能の 12A 降圧 Silent Switcher 3 μ Module[®] (マイクロモジュール) レギュレータで、6.25mm × 6.25mm × 5.07mm の小型ボール・グリッド・アレイ (BGA) パッケージに収容されています。パッケージには、スイッチング・コントローラ、パワー MOSFET、インダクタ、サポート部品が含まれています。LTM4703 は、3V~16V の入力電圧範囲で動作し、0.3V~6V の範囲の電圧を出力します。1つの抵抗で出力電圧を設定でき、出力範囲全域でユニティ・ゲイン動作が可能です。また、出力電圧とは無関係に実質的に一定の出力ノイズを維持できます。設計を仕上げるのに必要なのは、入出力のバルク・コンデンサのみです。

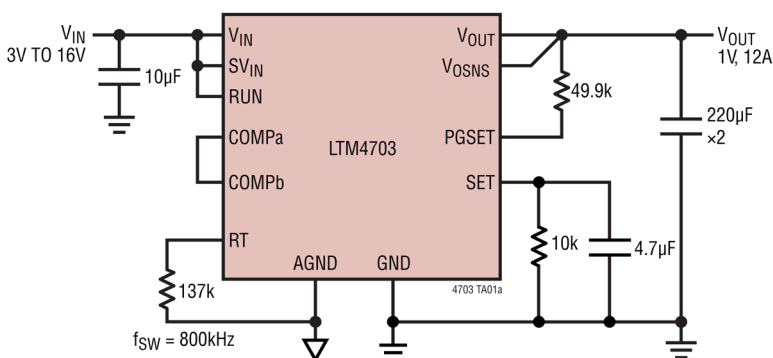
LTM4703 は、ホット・ループ・バイパス・コンデンサを内蔵した Silent Switcher 3 アーキテクチャを採用しており、低電磁干渉 (EMI) と高効率を実現します。また、LTM4703 は、超低ノイズのアーキテクチャを採用しており、低周波数 (<100kHz) での出力ノイズが極めて低くなっています。この低 EMI および低ノイズの特長から、LTM4703 は、大電流アプリケーションやノイズに敏感なアプリケーションに最適です。これは、同期スイッチング・レギュレータの高い効率によるものです。

LTM4703 は、RoHS に適合した端子仕上げで提供されます。

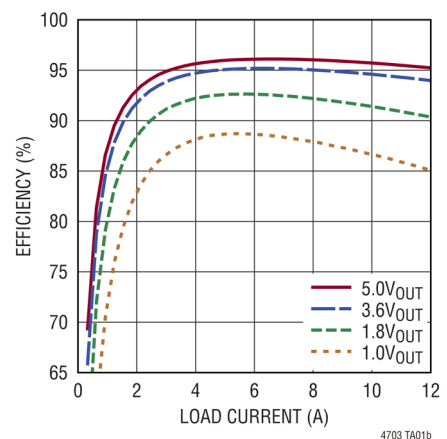
本紙記載の登録商標および商標は、全て各社の所有に属します。

標準的応用例

3V~16V 入力、1V/12A 出力



12V_{IN}、f_{sw} = 800kHz での効率



※こちらのデータシートには正誤表が付属しています。当該資料の最終ページ以降をご参照ください。

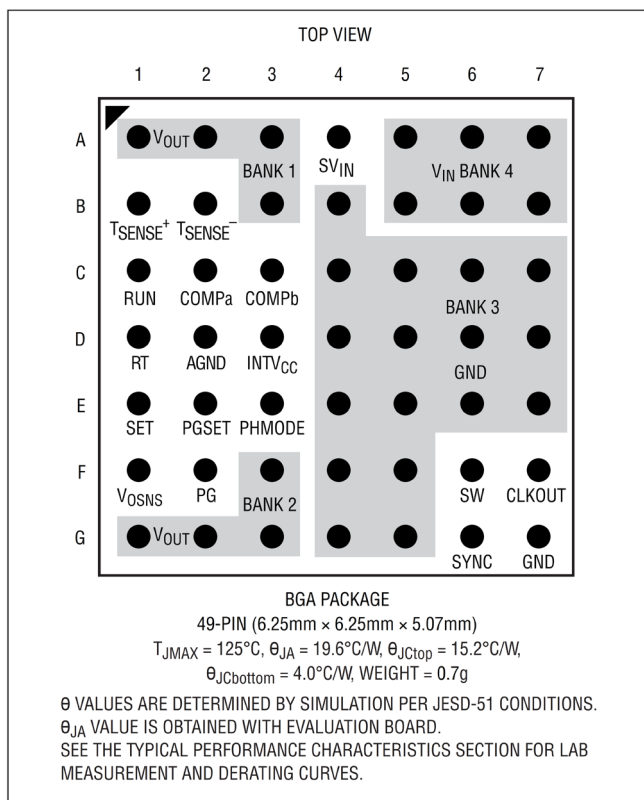
LTM4703

絶対最大定格

(Notes 1, 2)

V_{IN} , SV_{IN} , RUN, PG	18V
SYNC, PGSET6V
V_{OUT} , V_{OSNS} , SET	6.3V
PHMODE, COMP _a , RT	4V
$T_{SENSE^+} \sim T_{SENSE^-}$ (電流)	5mA
内部動作ジャンクション温度範囲	
Eグレード、Iグレード	-40°C~125°C
保管温度範囲	-55°C~125°C
ハンダ・リフロー時の最高パッケージ・ボディ温度	250°C

ピン配置



発注情報

製品番号	パッド/ボール仕上げ*	製品マーキング		パッケージ・タイプ	MSLレーティング	温度範囲 (Note 2 参照)
		デバイス	仕上げコード			
LTM4703EY#PBF	SAC305 (RoHS)	4703	e1	BGA	4	-40°C~125°C
LTM4703IY#PBF	SAC305 (RoHS)	4703	e1	BGA	4	-40°C~125°C

・更に広い動作温度範囲仕様のデバイスについては、弊社または弊社代理店までお問い合わせください。
パッドまたはボールの仕上げコードはIPC/JEDEC J-STD-609に準拠しています。

・推奨されるLGAおよびBGA PCBのアセンブリおよび製造手順
・LGAおよびBGAのパッケージ図面とトレイ図面

電氣的特性

●は、仕様規定された内部動作ジャンクション温度範囲に適用される仕様を示します (Note 2)。それ以外の仕様は、代表的なアプリケーションにおける $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ での値です (Note 5)。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
V_{IN}	Power Input DC Voltage		●	3	16	V	
SV_{IN}	Signal Input DC Voltage (Note 8)		●	3	16	V	
$V_{OUT(RANGE)}$	Output Voltage Range	$V_{PGSET} = 0.5\text{V}$	●	0.3	6	V	
$V_{OUT(DC)}$	Output Voltage, Total Variation with Line and Load	$V_{SET} = 1\text{V}$, $V_{IN} = 3\text{V}$ to 16V , $SV_{IN} = 6\text{V}$, $I_{OUT} = 100\text{mA}$ to 12A (Note 7)	●	0.985	1	1.015	V
I_{SET}	SET Pin Current	$V_{IN} = SV_{IN} = 6\text{V}$, $V_{SET} = 1\text{V}$		99.2	100	100.8	μA
I_{SET_START}	Fast Start-Up Set Pin Current	$V_{IN} = SV_{IN} = 12\text{V}$, $V_{SET} = 1\text{V}$, $V_{PGSET} = 0\text{V}$		2.2	2.7	3.2	mA
t_{START}	Start-Up Time (Notes 3, 9)	$V_{OUT} = 1\text{V}$, $C_{SET} = 1\mu\text{F}$, $V_{PGSET} = 0.5\text{V}$ $V_{OUT} = 1\text{V}$, $C_{SET} = 4.7\mu\text{F}$, $V_{PGSET} = 0.5\text{V}$ $V_{OUT} = 1\text{V}$, $C_{SET} = 1\mu\text{F}$, $R_{PGSET} = 49.9\text{k}$ $V_{OUT} = 1\text{V}$, $C_{SET} = 4.7\mu\text{F}$, $R_{PGSET} = 49.9\text{k}$		25	120	1	ms ms ms ms
V_{RUN}	RUN Pin ON Threshold	$V_{IN} = SV_{IN} = 6\text{V}$, V_{RUN} Rising	●	1.27	1.32	1.37	V
	RUN Pin Hysteresis			50			mV
I_{RUN}	RUN Pin Input Current	$V_{IN} = SV_{IN} = 6\text{V}$, $V_{RUN} = 2\text{V}$		-40		40	nA
I_{Q_SVIN}	SV_{IN} Quiescent Current	$SV_{IN} = 12\text{V}$, $V_{RUN} = 0\text{V}$, Shutdown $SV_{IN} = 12\text{V}$, $R_T = 47\text{k}$, FCM			50		μA mA
$V_{OUT_SPOTNOISE}$	Output Noise Spectral Density (2kHz) (Notes 3, 4, 6, 7)	$SV_{IN} = 12\text{V}$, $V_{OUT} = 1\text{V}$, $C_{OUT} = 200\mu\text{F}$, $R_{SET} = 10\text{k}$, $C_{SET} = 4.7\mu\text{F}$, $f_{SW} = 2\text{MHz}$			4		$\text{nV}/\sqrt{\text{Hz}}$
$V_{OUT_RMSNOISE}$	Output RMS Noise (10Hz to 100kHz) (Notes 3, 4, 6, 7)	$SV_{IN} = 12\text{V}$, $V_{OUT} = 1\text{V}$, $BW = 10\text{Hz}$ to 100kHz , $I_{OUT} = 0.5\text{A}$, $C_{OUT} = 200\mu\text{F}$, $R_{SET} = 10\text{k}$, $C_{SET} = 4.7\mu\text{F}$, 2MHz			8		μV_{RMS}
$I_{OUT(DC)}$	Output Continuous Current	$V_{IN} = 12\text{V}$, $V_{OUT} = 1\text{V}$ (Note 4)				12	A
$\Delta V_{OUT(LINE)}/V_{OUT}$	Output Voltage Line Regulation	$V_{OUT} = 1\text{V}$, $V_{IN} = 3\text{V}$ to 16V , $SV_{IN} = 6\text{V}$, $I_{OUT} = 100\text{mA}$, $V_{SET} = 1\text{V}$	●		0.025	0.1	%/V
$\Delta V_{OUT(LOAD)}/V_{OUT}$	Output Voltage Load Regulation	$V_{OUT} = 1\text{V}$, $V_{IN} = 6\text{V}$, $SV_{IN} = 6\text{V}$, $I_{OUT} = 100\text{mA}$ to 12A , $V_{SET} = 1\text{V}$	●			1.35	%
I_{VOSNS}	V_{OSNS} Output Current			80	160	240	nA
$V_{OUT(AC)}$	Output Ripple Voltage (Note 3)	$I_{OUT} = 100\text{mA}$, $C_{OUT} = 400\mu\text{F}$, $V_{IN} = 12\text{V}$, $V_{OUT} = 1\text{V}$, $R_T = 137\text{k}$			8		mV
$I_{SHORT_CIRCUIT}$	Output Short-Circuit	$V_{IN} = 16\text{V}$, $SV_{IN} = 6\text{V}$, $V_{OUT} = 1\text{V}$			24		A
I_{OUT_PK}	Output Current Limit	$V_{IN} = 16\text{V}$, $SV_{IN} = 6\text{V}$, $V_{OUT} = 1\text{V}$			19		A
t_{ON_MIN}	Minimum On-Time	$V_{IN} = 16\text{V}$, $SV_{IN} = 6\text{V}$			17		ns
V_{PGSET}	PGSET Upper Threshold PGSET Upper Threshold Hysteresis PGSET Lower Threshold PGSET Lower Threshold Hysteresis	$V_{IN} = 6\text{V}$, $SV_{IN} = 6\text{V}$, PGSET Rising PGSET Falling		525	540	550	mV mV mV mV
I_{PGSET}	PGSET Pin Current	$V_{IN} = 6\text{V}$, $SV_{IN} = 6\text{V}$, $V_{PGSET} = 0.5\text{V}$			10		μA
I_{PG}	PG Leakage	$V_{IN} = 12\text{V}$, $SV_{IN} = 0\text{V}$, $V_{PG} = 3.3\text{V}$		-40		40	nA
R_{PG}	PG Pull-Down Resistance	$V_{PG} = 0.5\text{V}$			380	650	Ω
f_{OSC}	Oscillator Frequency	$R_T = 392\text{k}$ $R_T = 47\text{k}$ $R_T = 28.7\text{k}$			300		kHz MHz MHz
$SYNC_LEVEL$	SYNC Threshold	$V_{IN} = SV_{IN} = 6\text{V}$ SYNC DC and Clock Low-Level Voltage SYNC DC and Clock High-Level Voltage		0.7		1.5	V V
V_{PHMODE}	PHMODE Thresholds	$V_{IN} = SV_{IN} = 6\text{V}$ 180° Phase Shift 90° Phase Shift				0.7	V V

電気的特性

Note 1: 上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性と寿命に影響を与えることがあります。

Note 2: LTM4703は $T_J \approx T_A$ となるようなパルス負荷条件下でテストされています。LTM4703Eは、 $0^\circ\text{C} \sim 125^\circ\text{C}$ の内部動作温度範囲内で性能仕様を満たすよう設計されています。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の内部動作温度範囲全体における仕様は、設計、特性評価、および統計的プロセス制御との相関付けによって裏付けられています。LTM4703Iは $-40^\circ\text{C} \sim 125^\circ\text{C}$ の内部動作温度範囲全域で仕様を満たすよう設計されています。ここに示す仕様に見合った最大周囲温度は、具体的な動作条件と、ボード・レイアウト、パッケージの定格熱抵抗値、およびその他の環境条件の組み合わせによって決まります。

Note 3: 出荷テストは実施していません。

Note 4: V_{OSNS} と V_{OUT} を直接接続。

Note 5: 電気的特性の表のテスト回路とテスト条件は、標準的応用例とは異なる場合があります。

Note 6: SETピンの抵抗と並列にコンデンサを追加すると、出力電圧ノイズが減少します。このコンデンサの追加により、SETピンの抵抗の熱ノイズとリファレンス電流のノイズがバイパスされるためです。SETピンにバイパス・コンデンサを使用すると、スタートアップ時間が長くなることにもつながります。

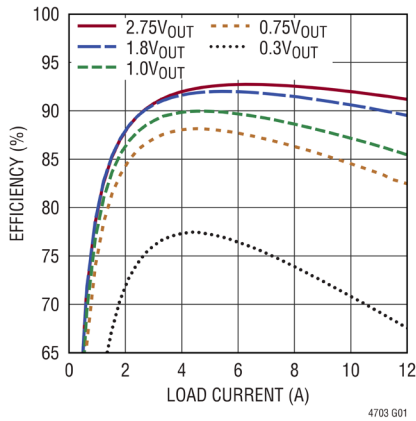
Note 7: 代表的な動作特性のセクションに示した様々な V_{IN} 、 V_{OUT} 、 T_A に対する出力電流デレーティング曲線を参照してください。

Note 8: SV_{IN} は内蔵回路およびレギュレータに電流を供給します。入力、負荷、温度に対する最大総合DC出力電圧誤差が $\pm 1.5\%$ となるレギュレーションを行うには、 SV_{IN} を4Vより高くする必要があります。また、SETピンの電流リファレンスに十分なヘッドルームを確保するには、 SV_{IN} を目的の V_{OUT} より0.4V以上高くする必要があります。

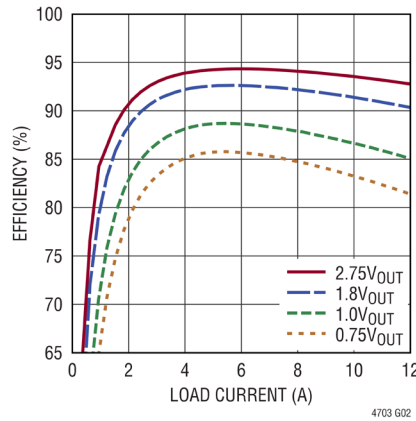
Note 9: スタートアップ時間は、RUNピンの立上がり時間がRUN閾値を超えてから V_{OUT} が最終の値の90%に達するまでに要する時間として定義されます。

代表的な性能特性 特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

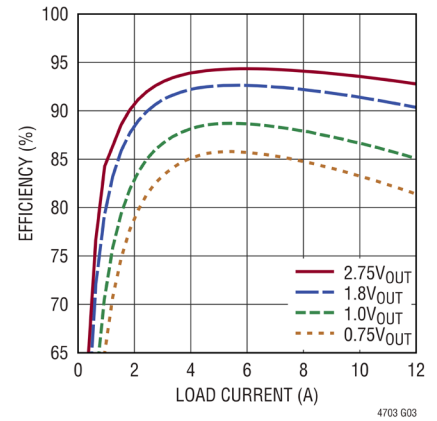
効率と負荷の関係、
 $12V_{IN}$ 、 $f_{SW} = 400\text{kHz}$



効率と負荷の関係、
 $12V_{IN}$ 、 $f_{SW} = 600\text{kHz}$

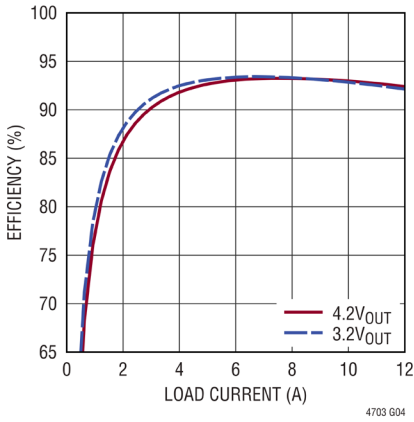


効率と負荷の関係、
 $12V_{IN}$ 、 $f_{SW} = 800\text{kHz}$

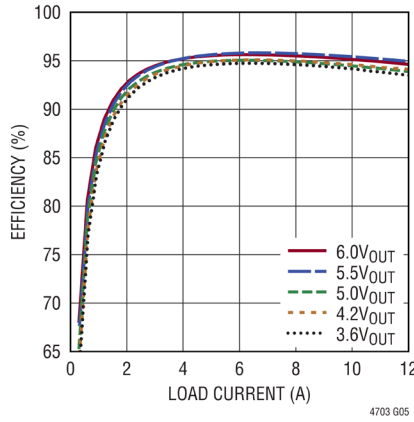


代表的な性能特性 特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

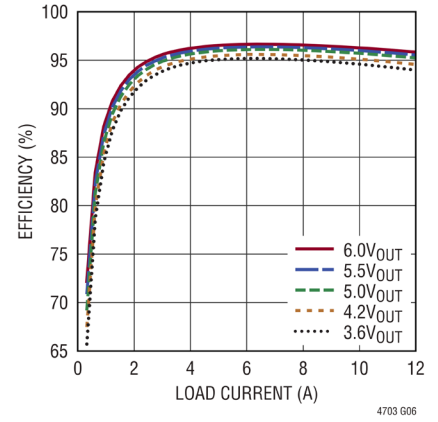
効率と負荷の関係、
12V_{IN}、f_{SW} = 400kHz



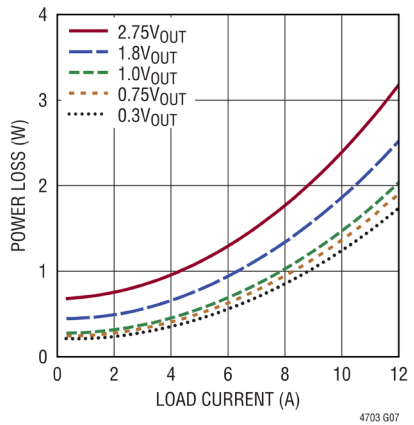
効率と負荷の関係、
12V_{IN}、f_{SW} = 600kHz



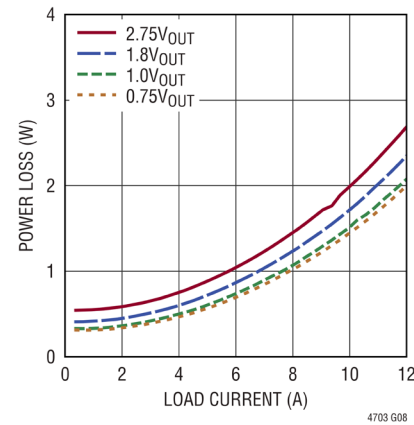
効率と負荷の関係、
12V_{IN}、f_{SW} = 800kHz



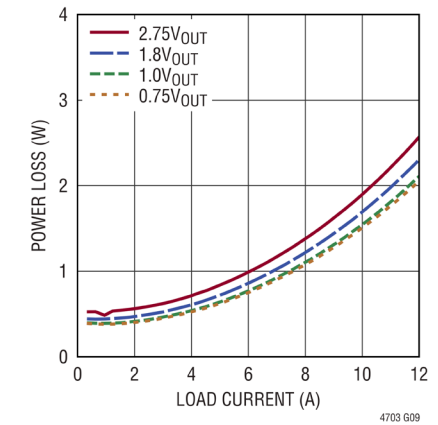
電力損失と負荷の関係、
12V_{IN}、f_{SW} = 400kHz



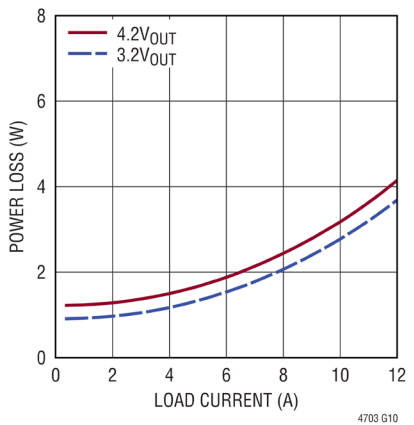
電力損失と負荷の関係、
12V_{IN}、f_{SW} = 600kHz



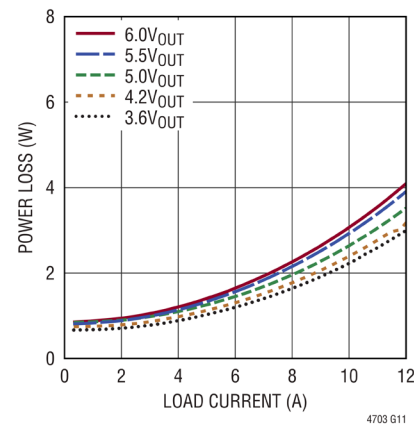
電力損失と負荷の関係、
12V_{IN}、f_{SW} = 800kHz



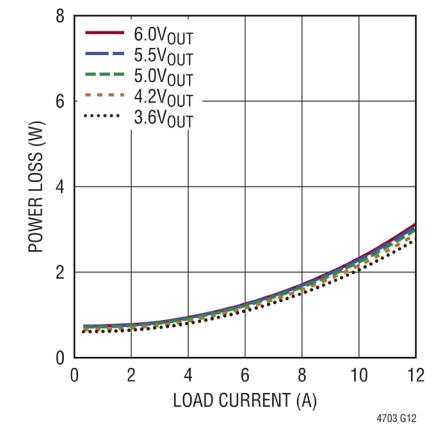
電力損失と負荷の関係、
12V_{IN}、f_{SW} = 400kHz



電力損失と負荷の関係、
12V_{IN}、f_{SW} = 600kHz

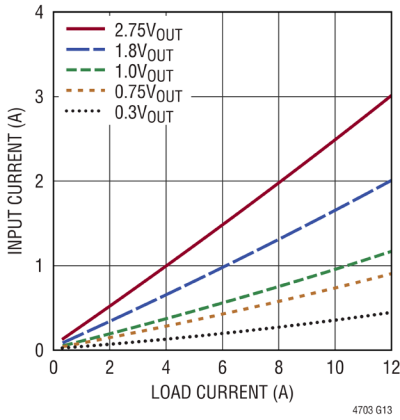


電力損失と負荷の関係、
12V_{IN}、f_{SW} = 800kHz

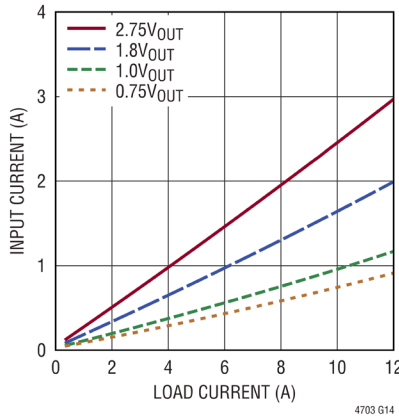


代表的な性能特性 特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

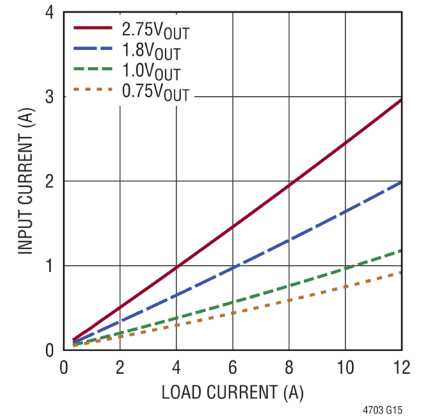
入力電流と負荷の関係、
 12V_{IN} 、 $f_{\text{SW}} = 400\text{kHz}$



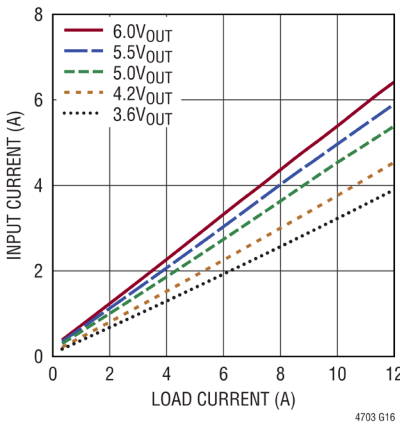
入力電流と負荷の関係、
 12V_{IN} 、 $f_{\text{SW}} = 600\text{kHz}$



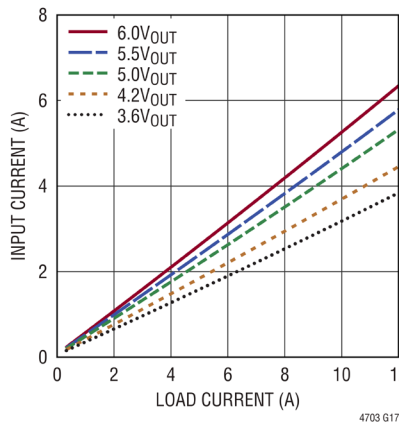
入力電流と負荷の関係、
 12V_{IN} 、 $f_{\text{SW}} = 800\text{kHz}$



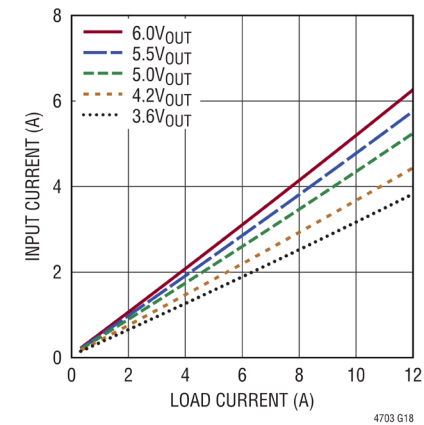
入力電流と負荷の関係、
 12V_{IN} 、 $f_{\text{SW}} = 400\text{kHz}$



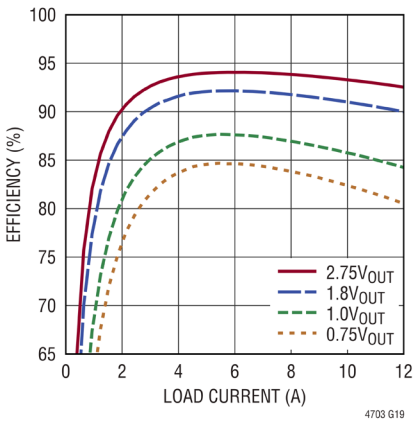
入力電流と負荷の関係、
 12V_{IN} 、 $f_{\text{SW}} = 600\text{kHz}$



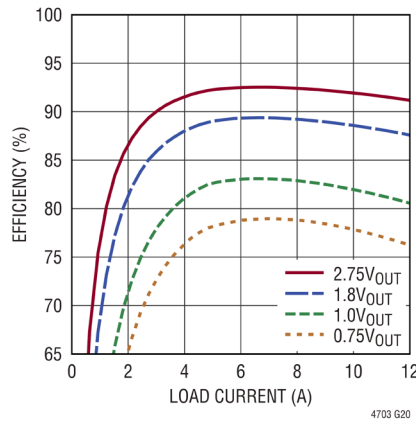
入力電流と負荷の関係、
 12V_{IN} 、 $f_{\text{SW}} = 800\text{kHz}$



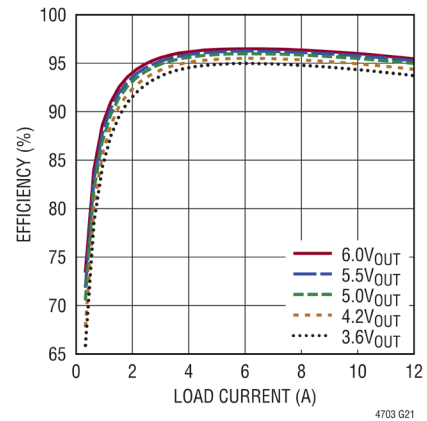
効率と負荷の関係、
 12V_{IN} 、 $f_{\text{SW}} = 1\text{MHz}$



効率と負荷の関係、
 12V_{IN} 、 $f_{\text{SW}} = 2\text{MHz}$

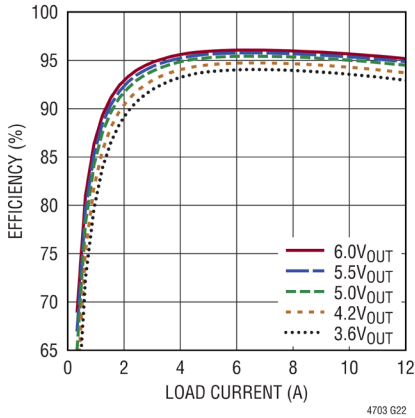


効率と負荷の関係、
 12V_{IN} 、 $f_{\text{SW}} = 1\text{MHz}$

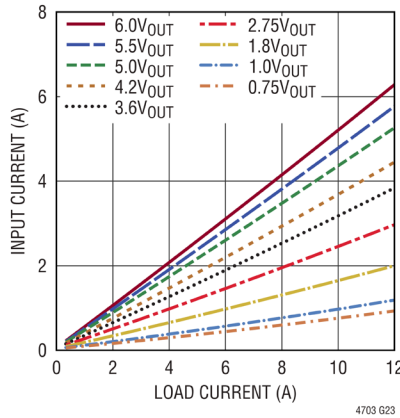


代表的な性能特性 特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

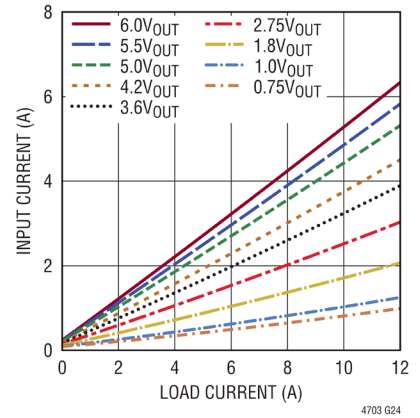
効率と負荷の関係、
 12V_{IN} 、 $f_{\text{SW}} = 2\text{MHz}$



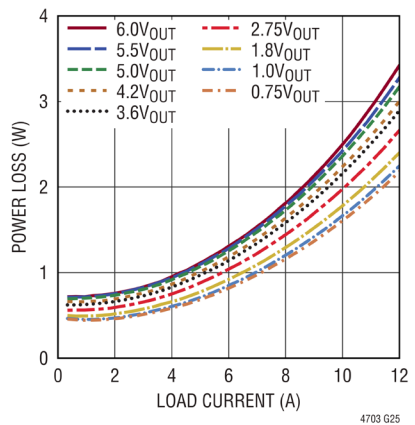
入力電流と負荷の関係、
 12V_{IN} 、 $f_{\text{SW}} = 1\text{MHz}$



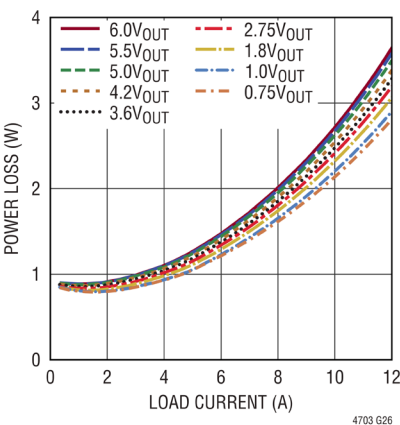
入力電流と負荷の関係、
 12V_{IN} 、 $f_{\text{SW}} = 2\text{MHz}$



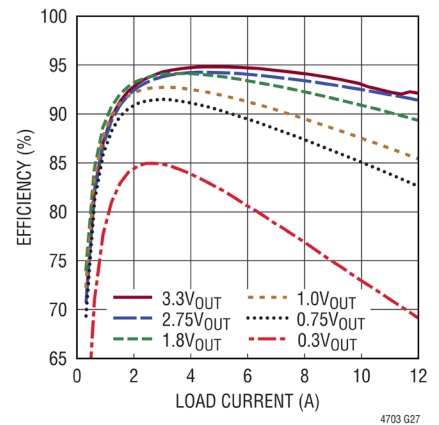
電力損失と負荷の関係、
 12V_{IN} 、 $f_{\text{SW}} = 1\text{MHz}$



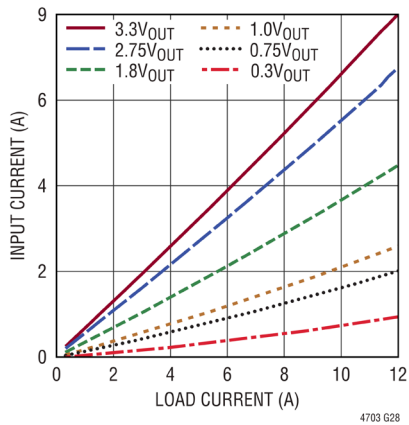
電力損失と負荷の関係、
 12V_{IN} 、 $f_{\text{SW}} = 2\text{MHz}$



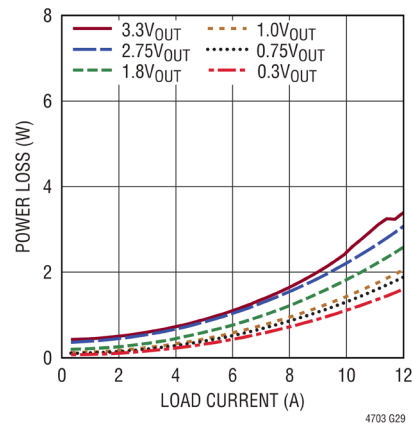
効率と負荷の関係、
 5V_{IN} 、 $f_{\text{SW}} = 400\text{kHz}$



入力電流と負荷の関係、
 5V_{IN} 、 $f_{\text{SW}} = 400\text{kHz}$

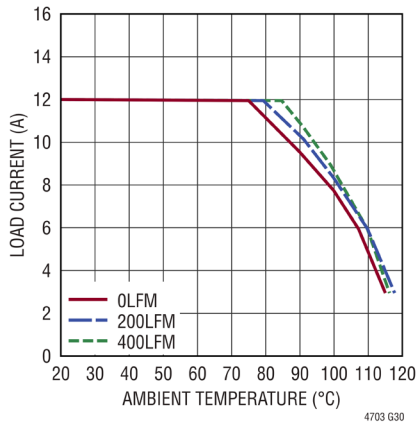


電力損失と負荷の関係、
 5V_{IN} 、 $f_{\text{SW}} = 400\text{kHz}$

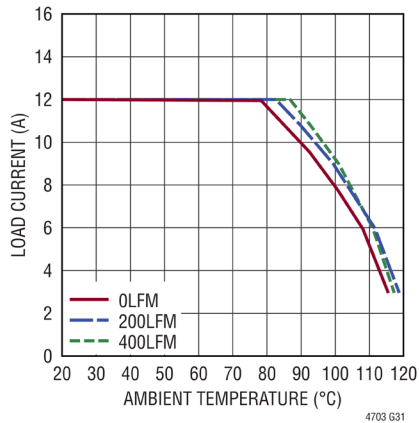


代表的な性能特性 特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

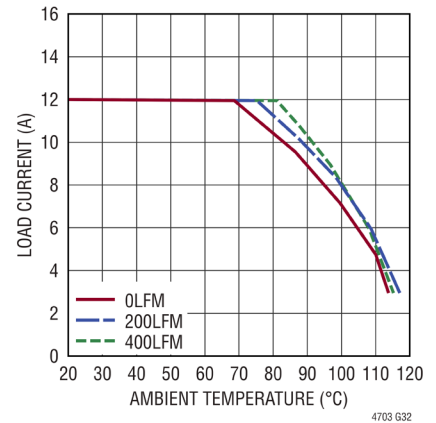
ディレーティング曲線、
 $V_{IN} = 5\text{V}$ 、 $V_{OUT} = 1\text{V}$ 、 $f_{sw} = 400\text{kHz}$



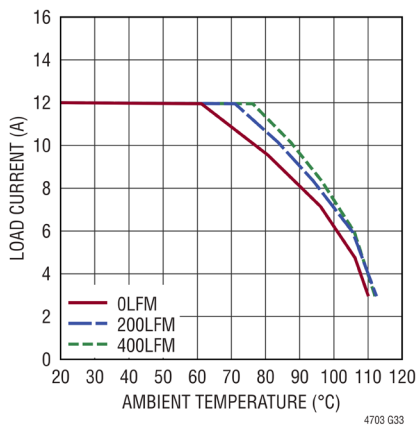
ディレーティング曲線、
 $V_{IN} = 5\text{V}$ 、 $V_{OUT} = 1.5\text{V}$ 、 $f_{sw} = 400\text{kHz}$



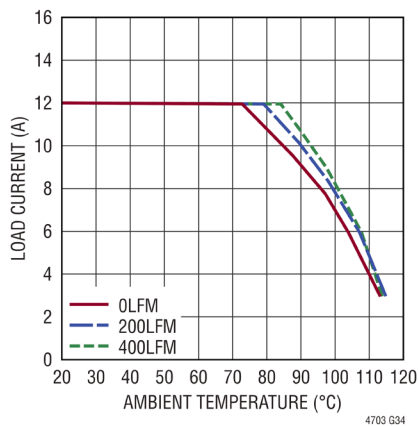
ディレーティング曲線、
 $V_{IN} = 5\text{V}$ 、 $V_{OUT} = 2.5\text{V}$ 、 $f_{sw} = 400\text{kHz}$



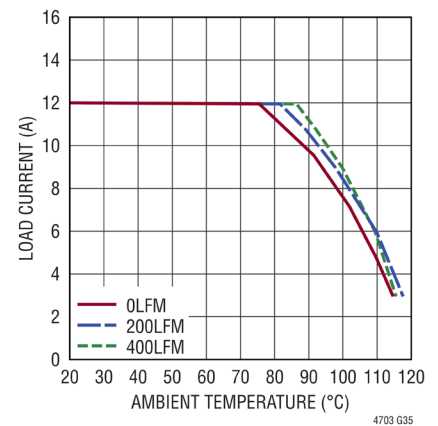
ディレーティング曲線、
 $V_{IN} = 5\text{V}$ 、 $V_{OUT} = 3.3\text{V}$ 、 $f_{sw} = 400\text{kHz}$



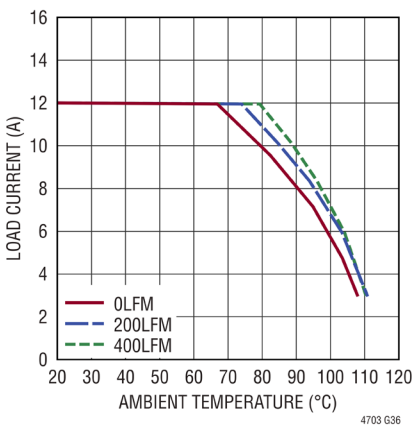
ディレーティング曲線、
 $V_{IN} = 12\text{V}$ 、 $V_{OUT} = 1\text{V}$ 、 $f_{sw} = 400\text{kHz}$



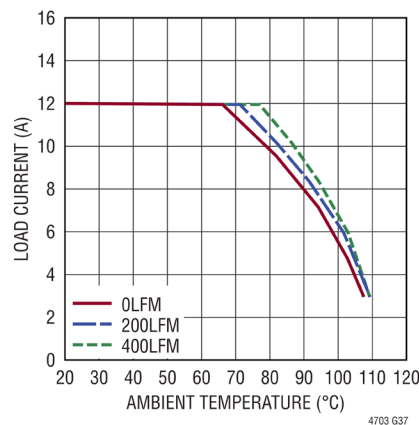
ディレーティング曲線、
 $V_{IN} = 12\text{V}$ 、 $V_{OUT} = 1.5\text{V}$ 、 $f_{sw} = 600\text{kHz}$



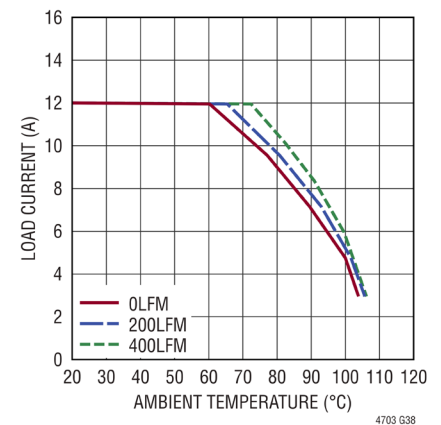
ディレーティング曲線、
 $V_{IN} = 12\text{V}$ 、 $V_{OUT} = 2.5\text{V}$ 、 $f_{sw} = 600\text{kHz}$



ディレーティング曲線、
 $V_{IN} = 12\text{V}$ 、 $V_{OUT} = 3.3\text{V}$ 、 $f_{sw} = 800\text{kHz}$

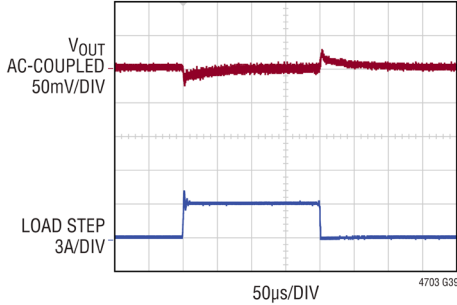


ディレーティング曲線、
 $V_{IN} = 12\text{V}$ 、 $V_{OUT} = 5\text{V}$ 、 $f_{sw} = 800\text{kHz}$



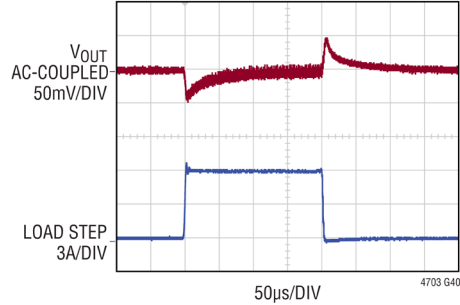
代表的な性能特性 特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

1V出力の過渡応答、
 $f_{\text{sw}} = 800\text{kHz}$



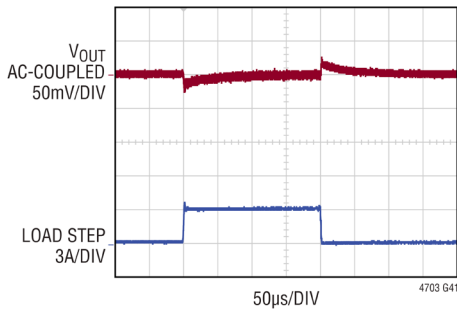
$V_{\text{IN}} = 12\text{V}$, $V_{\text{OUT}} = 1\text{V}$, $I_{\text{OUT}} = 6\text{A TO } 9\text{A}$
 $C_{\text{OUT}} = 100\mu\text{F} \times 4$ CERAMIC CAPACITOR
INTERNAL COMPENSATION,
CONNECT COMPa TO COMPb

1V出力の過渡応答、
 $f_{\text{sw}} = 800\text{kHz}$



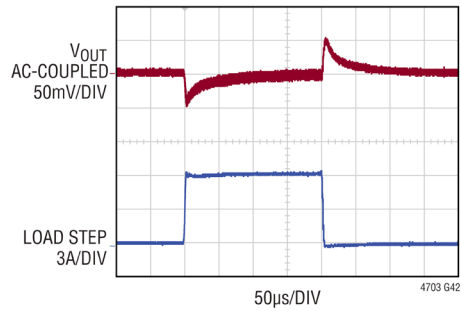
$V_{\text{IN}} = 12\text{V}$, $V_{\text{OUT}} = 1\text{V}$, $I_{\text{OUT}} = 6\text{A TO } 12\text{A}$
 $C_{\text{OUT}} = 100\mu\text{F} \times 4$ CERAMIC CAPACITOR
INTERNAL COMPENSATION,
CONNECT COMPa TO COMPb

5V出力の過渡応答、
 $f_{\text{sw}} = 2\text{MHz}$



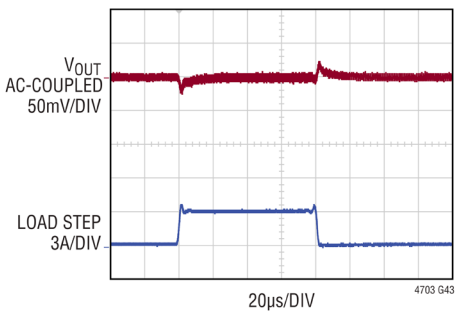
$V_{\text{IN}} = 12\text{V}$, $V_{\text{OUT}} = 5\text{V}$, $I_{\text{OUT}} = 6\text{A TO } 9\text{A}$
 $C_{\text{OUT}} = 100\mu\text{F} \times 4$ CERAMIC CAPACITOR
INTERNAL COMPENSATION,
CONNECT COMPa TO COMPb

5V出力の過渡応答、
 $f_{\text{sw}} = 2\text{MHz}$



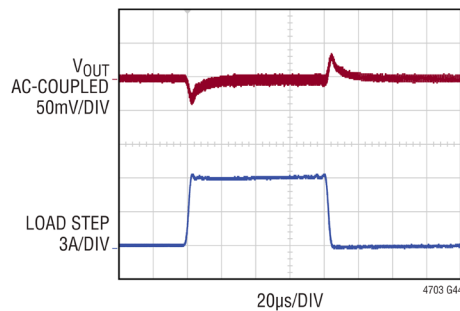
$V_{\text{IN}} = 12\text{V}$, $V_{\text{OUT}} = 5\text{V}$, $I_{\text{OUT}} = 6\text{A TO } 12\text{A}$
 $C_{\text{OUT}} = 100\mu\text{F} \times 4$ CERAMIC CAPACITOR
INTERNAL COMPENSATION,
CONNECT COMPa TO COMPb

5V出力の過渡応答、
 $f_{\text{sw}} = 2\text{MHz}$



$V_{\text{IN}} = 12\text{V}$, $V_{\text{OUT}} = 5\text{V}$, $I_{\text{OUT}} = 6\text{A TO } 9\text{A}$
 $C_{\text{OUT}} = 100\mu\text{F} \times 4$ CERAMIC CAPACITOR
EXTERNAL COMPENSATION,
 $R_{\text{COMP}} = 1.33\text{k}$, $C_{\text{COMP}} = 4.7\text{nF}$

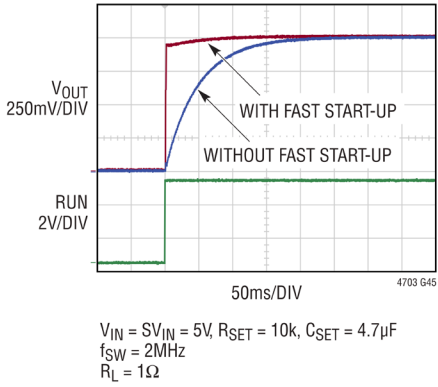
5V出力の過渡応答、
 $f_{\text{sw}} = 2\text{MHz}$



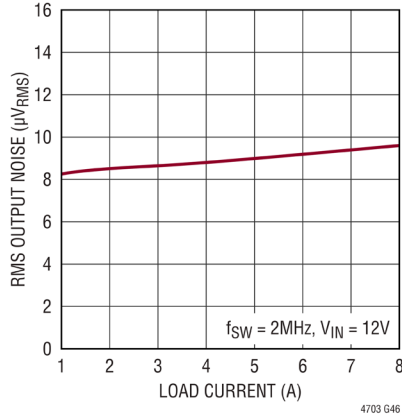
$V_{\text{IN}} = 12\text{V}$, $V_{\text{OUT}} = 5\text{V}$, $I_{\text{OUT}} = 6\text{A TO } 12\text{A}$
 $C_{\text{OUT}} = 100\mu\text{F} \times 4$ CERAMIC CAPACITOR
EXTERNAL COMPENSATION,
 $R_{\text{COMP}} = 1.33\text{k}$, $C_{\text{COMP}} = 4.7\text{nF}$

代表的な性能特性 特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

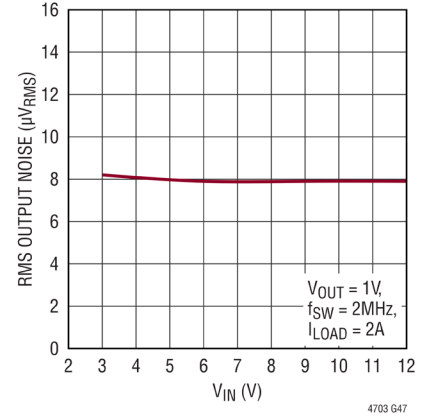
高速スタートアップ回路有効時と無効時のスタートアップ時間 (大きい C_{SET})



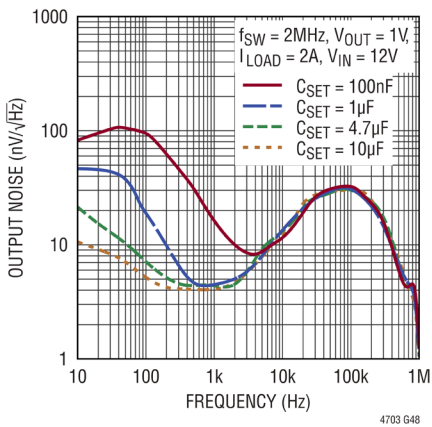
総合実効値出力ノイズ (10Hz~100kHz)と負荷の関係



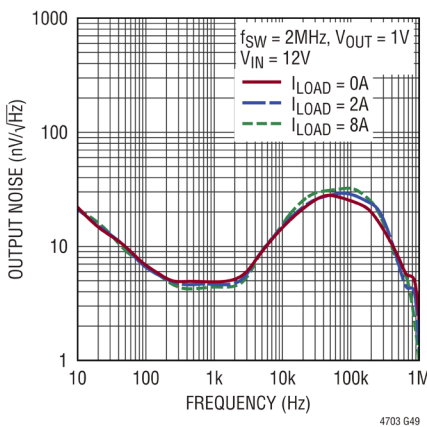
総合実効値出力ノイズ (10Hz~100kHz)と V_{IN} の関係



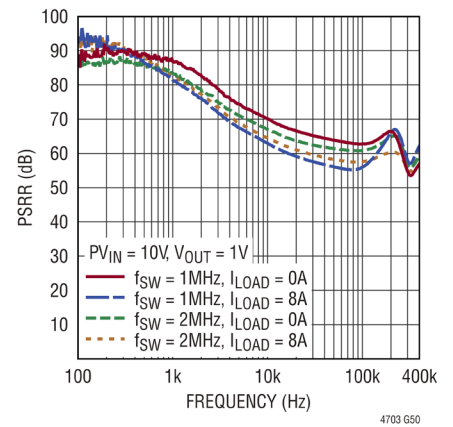
ノイズ・スペクトル密度と C_{SET} の関係



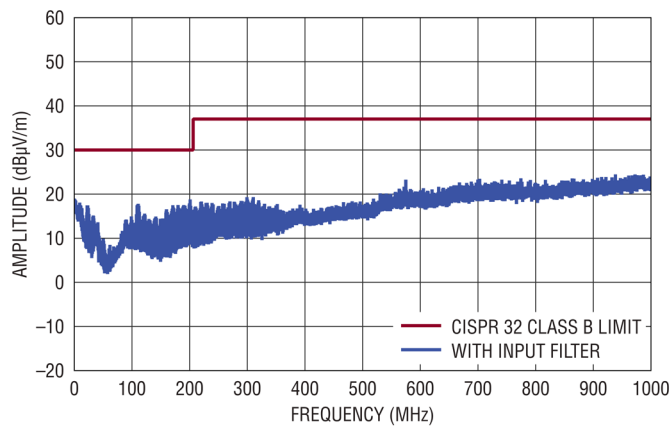
ノイズ・スペクトル密度と負荷の関係



電源電圧リップル除去



CISPR32放射妨害波テスト (Class B 10m)



EVAL-LTM4703-AZ EVALUATION BOARD
 $V_{IN} = 12V, V_{OUT} = 1V, I_{OUT} = 12A, f_{SW} = 400kHz$

ピン機能



μModule 製品では、パッケージの行と列のラベル表示が製品ごとに異なることがあります。各パッケージのレイアウトをよく確認してください。

SV_{IN} (ピン A4) : 信号 V_{IN}。このピンは LTM4703 の内部回路およびレギュレータに電流を供給します。V_{IN} 以外の別の電源に接続する場合は、このピンに 1μF の局所的なバイパス・コンデンサを接続してください。

V_{OUT} (バンク1および2) : 電力出力ピン。これらのピンと GND ピンの間に出力負荷を加えます。これらのピンと GND ピンの間には、出力デカップリング・コンデンサを直接接続することを推奨します。

GND (バンク3およびピン G7) : 入出力リターン用電源グラウンド・ピン。

V_{IN} (バンク4) : 電力入力ピン。これらのピンと GND ピンの間に入力電圧を印加します。V_{IN} ピンと GND ピンの間には、入力デカップリング・コンデンサを直接接続することを推奨します。

T_{SENSE}⁺ (ピン B1) : 内蔵温度モニタの高電圧側ピン。T_{SENSE}⁺ ピンと T_{SENSE}⁻ ピンの間に、内部 NPN トランジスタがダイオード接続で配置されています。[アプリケーション情報](#)のセクションを参照してください。

T_{SENSE}⁻ (ピン B2) : 内蔵温度モニタの低電圧側ピン。

RUN (ピン C1) : 実行制御入力。RUN を 1.32V (代表値) を超える電圧に接続することで、チップが動作します。0.4V 未満の電圧に接続するとデバイスはシャットダウンします。

COMP_a (ピン C2) : 内蔵エラー・アンプの出力。このピンの電圧はピーク・スイッチ電流を制御します。並列動作させる場合は、それぞれのチャンネルの COMP_a ピンを互いに接続してください。内部補償を使用するには、COMP_b に接続します。また、カスタマイズした補償を使用する場合は、外部の RC ネットワークに接続します。

COMP_b (ピン C3) : 内部補償ネットワーク。大多数のアプリケーションでは、COMP_a に接続して内部補償を使用します。

RT (ピン D1) : このピンは、AGND との間に接続された外付け抵抗を使って発振周波数を設定します。

AGND (ピン D2) : アナログ・グラウンド。SYNC ピン、RT ピン、COMP ピンのグラウンド・リターンです。AGND ピンと GND ピンは内部で接続されています。

INTV_{CC} (ピン D3) : 3.4V 内部レギュレータのバイパス・ピン。内部パワー・ドライバおよび制御回路には、この電圧から給電されます。INTV_{CC} ピンには外部回路からの負荷をかけないでください。このピンはフロート状態にしてください。

SET (ピン E1) : 出力電圧の設定。このピンは、エラー・アンプの非反転入力で、LTM4703 のレギュレーションの設定値となります。SET ピンは 100μA の高精度電流を供給し、この電流が GND との間に接続された外付け抵抗に流れます。LTM4703 の出力電圧は、V_{SET} = I_{SET} • R_{SET} によって決まります。出力電圧範囲は 0.3V ~ 6V です。SET と GND の間にコンデンサを追加すると、ノイズは改善されますが、スタートアップ時間が長くなります。最適な負荷レギュレーションを実現するため、SET ピンの抵抗のグラウンド側を負荷に直接ケルビン接続します。

PGSET (ピン E2) : パワー・グッド設定。PGSET が 540mV を超えるか 465mV 未満になると、PG ピンはローに引き下げられます。V_{OUT} と PGSET の間にプルアップ抵抗を接続することで、[式1](#) に示すパワー・グッド閾値を設定できます。

$$R_{PGSET} = (2 \cdot V_{OUT} - 1) \cdot 49.9k \quad (1)$$

また、[アプリケーション情報](#)のセクションで説明するように、PGSET を使用して高速スタートアップ回路を起動することもできます。電源の状態が良く、高速スタートアップ機能が不要な場合は、PGSET ピンは外部の 0.5V に接続する必要があります。PGSET ピンはフロート状態にしないでください。

PHMODE (ピン E3) : PHMODE ピンは、CLKOUT ピンのクロック信号の位相シフトを設定します。180° の位相シフトの場合は PHMODE をグラウンドに接続します。また、120° の位相シフトの場合はフロート状態にし、90° の位相シフトの場合は INTV_{CC} (約 3.4V) または 3V より高い外部電源に接続してハイ状態にします。

V_{OSNS} (ピン F1) : 出力電圧の検出。このピンは、エラー・アンプへの反転入力です。最適なトランジェント性能と負荷レギュレーションを実現するため、V_{OSNS} は出力コンデンサと負荷に直接ケルビン接続します。また、出力コンデンサの GND 接続と SET ピン・コンデンサの GND 接続を互いに直接接続します。

ピン機能

PG (ピンF2) : 出力パワー・グッド・インジケータ。PGピンは内部コンパレータのオープン・ドレイン出力です。PGピンは、 V_{OSNS} ピンが最終レギュレーション電圧の $\pm 7.5\%$ 以内になり、かつフォルト状態がなくなるまでは、ローを保ちます。PGは、RUNが1V未満になった場合、 $INTV_{CC}$ が低くなりすぎた場合、 SV_{IN} が低くなりすぎた場合、サーマル・シャットダウンが発生している場合もローになります。PGピンが有効になるのは、 SV_{IN} が3Vより高い場合です。

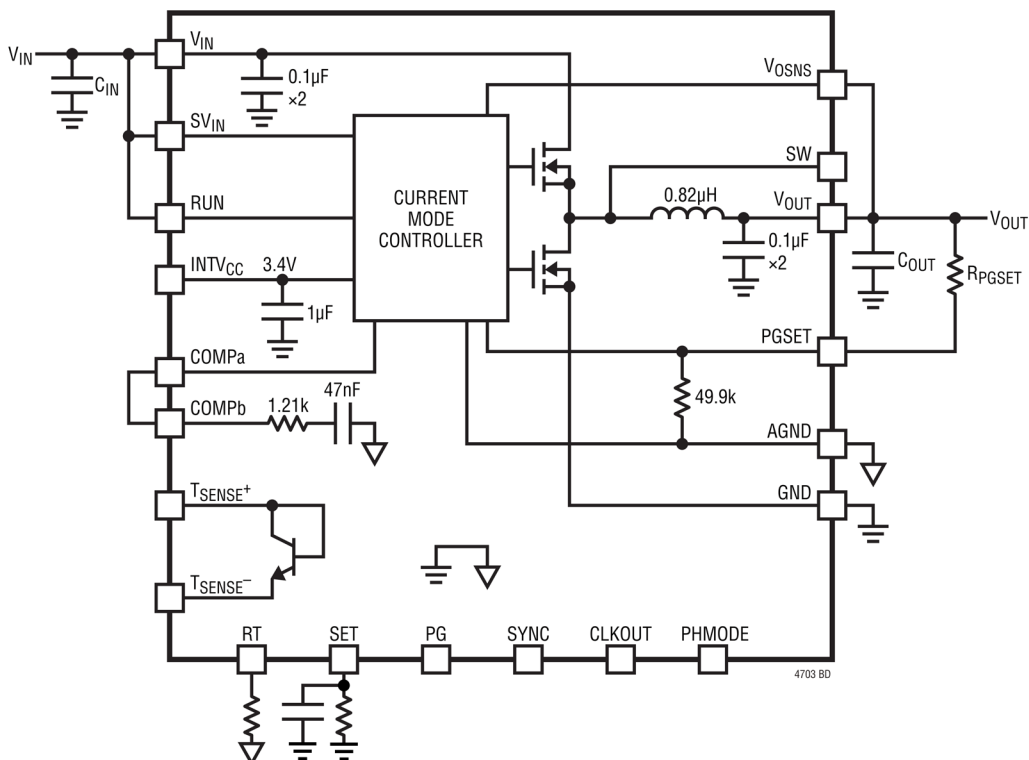
SW (ピンF6) : LTM4703のスイッチング・ノード。このピンはテスト専用です。外部回路を使ってSWピンに負荷をかけることはしないでください。

CLKOUT (ピンF7) : PolyPhase[®] 動作のクロック信号出力。CLKOUTピンは、スイッチング周波数の50% デューティ・サイクル矩形波を出力します。LTM4703の内部クロックに対するCLKOUTの位相は、PHMODEピンの状態によって決まり

ます。CLKOUTのピーク to ピーク振幅は $INTV_{CC} \sim GND$ です。CLKOUT機能を使わない場合は、このピンをフロート状態にしてください。

SYNC (ピンG6) : このピンを使用して、次の3種類の動作モードを設定します。1) パルススキッピング・モード (PSM)。このピンをGNDに接続するとPSMになり、軽負荷時の効率が向上します。2) 強制連続モード (FCM)。このモードでは、広い負荷範囲にわたって高速過渡応答が得られると共に、最大周波数での動作が可能になります。このピンを $INTV_{CC}$ (約3.4V) または3Vより高い電圧の外部電源に接続してハイにすると、FCMになります。このピンをフロート状態のままにすると、LTM4703はデフォルトでこのモードで動作します。3) 同期モード。クロック源を用いてこのピンを駆動すると、LTM4703は外部クロックに同期してFCMで動作します。

ブロック図



動作

LTM4703は、スタンドアロンの非絶縁型降圧スイッチングDC/DC電源で、最大12Aの電流を供給できます。連続電流は内部の動作温度に左右されます。このデバイスは、1個の外付け抵抗を使用し、出力電圧を0.3V~6Vの間で正確にレギュレーションすることが可能です。入力電圧範囲は3V~16Vです。LTM4703が降圧コンバータであることを考慮すると、目的の出力電圧と負荷電流に対応できる高さの入力電圧が必要です。[簡略化したブロック図](#)を参照してください。

LTM4703には、電流モード・コントローラ、パワー・スイッチング素子、パワー・インダクタ、適度な容量の入出力コンデンサが内蔵されています。LTM4703は固定周波数PWMレギュレータです。スイッチング周波数は、RTピンとGNDの間に適切な値の抵抗を接続するだけで設定できます。

内蔵レギュレータが制御回路に電力を供給します。すべての負荷に対する効率を改善するためには、 SV_{IN} が3V以上にバイアスされている場合は、 SV_{IN} と V_{IN} に接続せずに、 SV_{IN} ピンから制御回路に電源電流を供給します。RUNピンが0.4Vを下回ると、LTM4703はシャットダウンされ、入力から流れ込む電流は55 μ Aになります。RUNピンが1.32V(代表値)を超えると、LTM4703はアクティブになります。

軽負荷時の効率を向上するため、LTM4703は軽負荷状態ではパルススキッピング・モード(PSM)で動作します。SYNCピンは、ローレベルに接続するとPSM動作し、INTV_{CC}または3Vより高い電圧に接続すると強制連続モード(FCM)になります。SYNCピンにクロックを入力すると、デバイスは外部クロック周波数に同期してFCMで動作します。

LTM4703をFCMで動作させると、広い負荷範囲にわたって高速過渡応答を得ることができ、最大周波数での動作が可能です。FCMでは発振器が連続的に動作し、正のSW遷移がクロックに同期されます。負のインダクタ電流も許容されます。このモードでは、LTM4703が出力から電流をシンクしてその電荷を入力に戻せるので、負荷ステップ過渡応答が改善されます。

LTM4703には高速スタートアップ回路があり、超低ノイズ・アプリケーション用に大きな値のSETピン・コンデンサを用いる場合でも短時間で起動できます。詳細については、[アプリケーション情報](#)のセクションを参照してください。

LTM4703にはパワー・グッド・コンパレータが内蔵されており、PGSETピンが462.5mV~537.5mV(代表値)の範囲になった場合に作動します。PG出力はオープンドレイン・トランジスタで、出力がレギュレーション状態にある場合はオフになるため、外付け抵抗によってPGピンをハイにプルアップできます。PG信号が有効になるのは、 SV_{IN} が3Vより高い場合です。 SV_{IN} が3Vを上回りRUNがローの場合は、PGはローのままとなります。

LTM4703には、ジャンクション温度が高い場合にパワー・スイッチングを行わないようにするサーマル・シャットダウン機能が備わっています。通常動作との干渉を避けるため、この機能の動作スレッシュホールドは125°Cより高くなっています。このため、サーマル・シャットダウンが作動する状態で長時間または繰り返し動作するとデバイスの信頼性を損なう可能性があります。

複数のLTM4703を並列動作させると、より大きな電流を生成することができます。

アプリケーション情報

ほとんどのアプリケーションでは、設計プロセスは簡単です。その概要を以下に示します。

1. 表1を参照し、目的の入力電圧範囲と出力電圧の行を見つけます。
2. 推奨の C_{IN} 、 C_{OUT} 、 R_{SET} 、 R_T の値を適用します。
3. 必要に応じ、 C_{SET} (SETとAGNDの間)、あるいは C_{SHARE} (COMP_aとAGNDの間)を適用します。

これらの部品の組み合わせで、正常な動作となることは確認されていますが、与えられた入力、負荷、環境条件でシステムが正しく動作することを確認してください。最大出力電流は、ジャンクション温度、入力と出力の電圧の大きさの関係、極性、およびその他の要因によって制限されます。詳細については、**代表的な性能特性**のセクションのグラフを参照してください。

LTM4703がスイッチングできる最大周波数(および付随する R_T 値)は、表1の最大 f_{sw} の列に示されていますが、所定の入力条件に対して最適な効率を実現する推奨周波数(および R_T 値)は、 f_{sw} の列に示されています。同期機能を使用する場合は、これ以外にもいくつかの条件を満たす必要があります。詳細については、**同期**のセクションを参照してください。

コンデンサの選択に関する考慮事項

表1の C_{IN} と C_{OUT} のコンデンサの値は、対応する動作条件において推奨される最小値です。表1に示した値より小さいコンデンサを採用することは、望ましくない動作の原因となる可能性があり、推奨しません。必要に応じてこれより大き

な値を使用することは一般的に許容され、動的応答が向上する可能性があります。与えられた入力、負荷、環境条件でシステムが正しく動作することを確認してください。

セラミック・コンデンサは小型、堅牢で、ESRが非常に小さいコンデンサです。ただし、すべてのセラミック・コンデンサが適しているわけではありません。X5RタイプおよびX7Rタイプは温度と印加電圧に対し安定で、信頼できる性能を持っています。Y5VやZ5Uなどのその他のタイプでは、コンデンサの温度係数と電圧係数が大きくなっています。アプリケーション回路によっては、これらのコンデンサの容量が公称容量に対してごく小さい値になり、予想を超える大きな出力電圧リップルが発生する原因となる可能性があります。

セラミック・コンデンサには圧電効果もあります。パルススキッピング・モード(PSM)時のLTM4703はより低い電流制限値で動作するため、通常は非常に静かでノイズが気になることはありませんが、許容できない場合は、出力に高性能の電解コンデンサを使用してください。セラミック・コンデンサと低コストの電解コンデンサを並列に組み合わせることも可能です。

セラミック・コンデンサに関する最後の注意点は、LTM4703の最大入力電圧定格に関することです。セラミック入力コンデンサにパターンまたはケーブルのインダクタンスが組み合わさることにより、高いQ(不足減衰)のタンク回路が構成されます。LTM4703回路がライブ電源に接続された場合、入力電圧がリングングにより公称値の2倍に達し、デバイスの定格を超える可能性があります。この状況は容易に回避可能です。**ホットプラグにおける安全性**のセクションを参照してください。

表1. 推奨部品値と設定 ($T_A = 25^\circ\text{C}$)

V_{IN}^1 (V)	V_{OUT} (V)	R_{SET} (k Ω)	C_{IN}^2	C_{OUT}	f_{sw} (MHz)	R_T (k Ω)	MAX f_{sw} (MHz)	MIN R_T (k Ω)	COMPENSATION ³
3 to 16	1	10	10 μF X7R 25V 1210	100 μF x4 X7R 6.3V 1210	0.4	287	2.5	35.7	Internal Compensation
3.1 to 16	1.8	18.2	10 μF X7R 25V 1210	100 μF x4 X7R 6.3V 1210	0.8	137	2.5	35.7	Internal Compensation
4.2 to 16	2.75	27.4	10 μF X7R 25V 1210	100 μF x4 X7R 10V 1210	1.0	105	2.5	35.7	Internal Compensation
5.7 to 16	3.6	36.5	10 μF X7R 25V 1210	100 μF x4 X7R 10V 1210	1.2	86.6	2.5	35.7	Internal Compensation
8.3 to 16	5	49.9	10 μF X7R 25V 1210	100 μF x4 X7R 10V 1210	1.5	66.5	3	28.7	Internal Compensation
8.6 to 16	6	60.4	10 μF X7R 25V 1210	100 μF x4 X7R 10V 1210	2.0	47	3	28.7	Internal Compensation

¹ LTM4703はより低い入力電圧で動作できる場合もありますが、スイッチング・サイクルがスキップされることがあります。

² バルク・コンデンサが必要です。

³ 内部補償するには、COMP_aピンとCOMP_bピンを短絡します。

アプリケーション情報

周波数の選択

LTM4703は固定周波数のPWMアーキテクチャを採用しており、RTピンとグラウンドの間に抵抗を接続することによって、300kHz～3MHzの範囲でスイッチング周波数を設定できます。表2に、 R_T 抵抗値とそれによって決まる周波数を示します。

表2. スwitchング周波数と R_T 値の関係

f_{sw} (MHz)	R_T (k Ω)
0.3	392
0.4	287
0.5	226
0.6	187
0.7	154
0.8	137
0.9	118
1.0	105
1.2	86.6
1.4	71.5
1.6	61.9
1.8	53.6
2	47
2.5	35.7
3	28.7

動作周波数のトレードオフ

入出力動作条件に対し、表2に示す最適な R_T 値を使用することを推奨します。ただし、システム・レベルやその他の考慮事項によっては別の動作周波数が必要となる場合があります。LTM4703は広い範囲の動作周波数に対応できる柔軟性を備えていますが、周波数を無計画に選択すると、特定の動作条件やフォルト条件において好ましくない動作を示す原因となる可能性があります。周波数が高すぎると、効率が低下したり過剰な熱が発生したりすることがあります。また、出力が過負荷または短絡状態になっている場合にはLTM4703が損傷する可能性もあります。周波数が低すぎると、最終設計において出力リップルが大きすぎたり、出力コンデンサが大きくなりすぎたりする可能性があります。

最大負荷

LTM4703が駆動できる実用最大連続負荷は、定格では12Aとなっていますが、実際には内部電流制限値と内部温度の両方に依存します。内部電流制限値は、過負荷時や短絡時にLTM4703の損傷を防ぐよう設計されています。LTM4703の内部温度は、周囲温度、供給電力、システムのヒート・シンク能力などの動作条件によって異なります。代表的な性能特性のセクションの $V_{OUT} = 1V$ の場合のデレギュレーション曲線を参照してください。

負荷分担

複数のLTM4703を並列動作させると、より大きな電流を生成することができます。これを行うには、並列化するすべてのLTM4703の V_{IN} 、 V_{OUT} 、 V_{OSNS} 、 $COMP_A$ 、 $COMP_B$ ピンを互いに接続します。図12は、2つのLTM4703デバイスで負荷分担する構成例です。

CLKOUT信号を後続のLTM4703デバイスのSYNCピンに接続すれば、システム全体の周波数と位相の両方を揃えることができます。PHMODEピンをGNDに接続すると、LTM4703の内部クロックとCLKOUTの間には180°の位相差が生じます。これは2相動作に相当します。また、INTV_{CC}ピンに接続した場合は位相差90°で4相動作、フロート状態のままにした場合は位相差120°で3相動作になります。それぞれのLTM4703のPHMODEピンを様々な電圧レベルにプログラムすることによって、合計12位相を互いに位相の異なる状態で同時に並列動作させることができます。FCMおよび同期モードでは、すべてのデバイスが同じ周波数で動作します。n個のユニット間で負荷を分担し、1個の R_{SET} 抵抗が用いられている場合は、抵抗の値は式2で与えられます。

$$R_{SET} = \frac{V_{OUT}}{n \cdot 100\mu A} \quad (2)$$

最小入力電圧

LTM4703は降圧コンバータであるため、出力をレギュレーション状態に維持するには最低限のヘッドルームが必要で、適切な動作を維持するには、 PV_{IN} が3Vを上回るようにしてください。SV_{IN}およびPV_{IN}が異なる電源から給電される場合、適切な動作を確保するために、SV_{IN}の電圧は3Vより高く維持してください。電圧トランジェントやリップルの谷が原因でSV_{IN}が3V未満になると、LTM4703がオフになる可能性があります。

アプリケーション情報

SETピン(バイパス)容量: ノイズ、過渡応答、ソフトスタート

SETピンのバイパス・コンデンサを用いると、出力ノイズが減少する他に、SETピンに生じる電圧スパイクの寄生カップリングに対する感度も低減します。なお、バイパス・コンデンサのリークにより、LTM4703のDCレギュレーション性能は低下します。コンデンサのリークが100nAの場合でも0.1%のDC誤差が生じます。そのため、高品質で低リークのセラミック・コンデンサを使用することを推奨します。

また、SETピンのバイパス・コンデンサにより、出力がソフトスタートし、突入電流が制限されます。出力のソフトスタートにより、入力電源の電流サージが防止されます。SETピンのコンデンサと抵抗の値により、リファレンス電圧の立上がり時間が設定され、出力電圧はこの電圧に追従します。SETピンの抵抗は、アプリケーションに必要な出力電圧によって決まりますが、容量は、必要な立上がり時間を実現するように選択できます。SETピンのコンデンサのサイズにはノイズ性能についても役割があり、一般的にはこちらの方がコンデンサのサイズの決定においてより重要な要因であるということに留意することが重要です。

高速スタートアップを有効化していない場合は、SETピンの抵抗とコンデンサで形成されるRC時定数によってソフトスタート時間が制御されます。PGSETピンを0.5Vに接続すると高速スタートアップが無効化されます。公称 V_{OUT} の0%から90%への上昇率は式3で得られます。

$$t_{START_NO_FAST_START-UP} = 2.3 \cdot R_{SET} \cdot C_{SET} \quad (3)$$

高速スタートアップを有効化している場合は、公称 V_{OUT} の0%から90%に達するまでの立上がり時間が式4に示すようになるため、スタートアップ時間は大幅に短縮されます。

$$t_{START_FAST_START-UP} = \frac{100\mu A \cdot R_{SET} \cdot C_{SET}}{2.7mA} \quad (4)$$

高速スタートアップは、ほとんどのアプリケーションで有効化されます。この場合、リファレンス電圧の過充電を防ぎ、また、良好なノイズ性能を確保するため、SETコンデンサには1 μ Fの最小サイズが強く推奨されます。

ソフトスタートおよび電源投入シーケンス

SETピン(バイパス)容量: ノイズ、過渡応答、ソフトスタートのセクションで説明したように、SETピン電圧のランプアップ時間を制御することによって、ソフトスタートが動作します。すべての PV_{IN} ピンと SV_{IN} ピンが接続されている場合、ソフトスタート動作は確実に行われます。

PV_{IN} と SV_{IN} が異なる電源から給電されている場合、電源投入シーケンスは、ソフトスタートが確実に行われるよう考慮しなくてはなりません。SETピン電圧は、 PV_{IN} が印加されている場合、0Vから開始する必要があります。ソフトスタートを確実に行うには、 PV_{IN} 、 SV_{IN} 、RUNのシーケンスにおいて PV_{IN} が最後に給電されることのないようにします。 PV_{IN} より前に SV_{IN} とRUNに給電されるのは、避けるべきケースの1例です。この場合には、 PV_{IN} が印加されたときにSETピンの電圧が0Vより高くなっており、LTM4703は正常にソフトスタートしません。

高速スタートアップ

低1/fノイズが(すなわち、100Hz未満の周波数で)要求される超低ノイズのアプリケーションでは、22 μ Fに達する大容量のSETピン・コンデンサが必要となります。これより大きな値のコンデンサも使用できますが、リークに関して注意が必要です。大きな値のコンデンサを用いると、一般的にはレギュレータのスタートアップ時間が大幅に増加しますが、LTM4703にはスタートアップ時にSETピン電流を約2.7mAまで増加させる高速スタートアップ回路が内蔵されています。

スタートアップ時、2.7mAの電流源は、PGSETが462.5mVのパワー・グッド閾値未満である限り、動作し続けます。ただし、レギュレータがサーマル・シャットダウン状態の場合、 SV_{IN} が低すぎる場合、 $INTV_{CC}$ が低下しすぎている場合を除きます。

PGSETがパワー・グッド閾値を超えると、デバイスがパワー・ダウンするか、RUNピンがGNDに引き下げられてデバイスがシャットダウン状態になるまで、高速スタートアップ回路は無効のままとなります。

スタートアップ時に2.7mAの電流源が無効化される条件はもう1つあります。この条件の目的は V_{SET} が過充電になるのを防ぐことです。このデバイスでは、PGSETピンがSETピンの電圧を正確に示していることを前提としているため、 V_{OSNS} が V_{SET} にきちんと追従するものとしています。しかし、これが成立しない場合もあります。例えば、出力容量が非常に大きい場合、あるいは何らかの理由で出力がGNDに短絡してい

アプリケーション情報

る場合です。そのため、COMP_aピンがその最大値まで上昇した場合 (V_{SET} が V_{OSNS} を大幅に上回った場合)も、常に高速充電が無効化されます。これにより、 V_{SET} が想定値を超えているのに2.7mAの電流源がオン状態を維持するというような、不適切な動作を防ぐことができます。

更に、リファレンス電圧の過充電を避けながら高速スタートアップを用いるには、最小SETコンデンサの条件もあります。最大値まで上昇したCOMP_aピン電圧によってデバイスに高速充電の停止が伝達されるため、これは補償ネットワークに依存します。

エラー・アンプの g_m は高いので、COMP_a電圧の上昇時間は、一般的には補償ネットワークのコンデンサで主に決まります。この場合、リファレンス電圧の過充電を防ぐための最小SET容量は式5で示されます。

$$\text{Minimum } C_{SET} = 27 \cdot \frac{C_{COMP}}{V_{SET}} \quad (5)$$

プログラマブルなパワー・グッド機能および高速スタートアップ機能が不要な場合、PGSETピンは0.5Vに接続する必要があります。

プリバイアス出力

LTM4703は V_{SET} 電圧に向けて出力を安定化させます。LTM4703の出力が目標の出力電圧より高い場合、LTM4703は少量の電力を入力電源に戻すことで出力を目標電圧に向けて安定化しようとします。入力電源に負荷がない場合、電圧が上昇する場合があります。入力電圧がLTM4703の絶対最大定格を超えるほど上昇することのないように注意してください。

強制連続モード (FCM)

LTM4703をFCMで動作させると、広い負荷範囲にわたって高速過渡応答を得ることができ、最大周波数での動作が可能です。FCMでは発振器が連続的に動作し、正のSW遷移がクロックに同期されます。軽負荷時や大きなトランジェント状態時には、負のインダクタ電流が許容されます。このモードでは、LTM4703が出力から電流をシンクしてその電荷を入力に戻せるので、負荷ステップ過渡応答が改善されます(図1参照)。軽負荷時にはFCM動作の方がPSM動作より効率が低くなりますが、スイッチング高調波が信号帯域内に入らないようにする必要のあるアプリケーションでは、

FCMの方が適している場合があります。出力が電流を吸い込む必要がある場合はFCMを使用してください。FCMを有効化するには、SYNC/MODEピンをINTV_{CC}または1.5Vより高い電圧に接続するか、フロート状態にします。

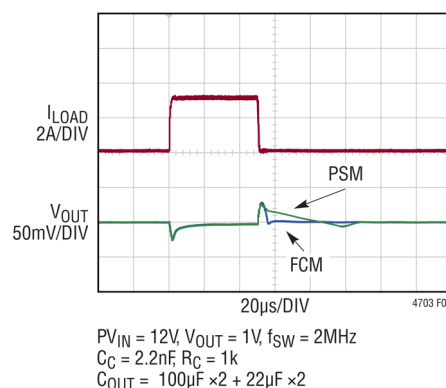


図1. 負荷ステップ過渡応答 (FCM時、非FCM時)

以下の条件では、FCMが無効化されます。

- 1) PV_{IN} が過電圧である場合 (PV_{IN} ピンが16Vより高く保持されている)
- 2) V_{OUT} が高すぎる場合 (PGSETピンが537.5mVより高く保持)、
- 3) 起動時に V_{OUT} の電圧が最終値の92.5%に達するまで (PGSETピンが約462.5mVまで上昇することで示される)

最後の2つの状態については、PGSETピンが適切な抵抗で出力電圧に接続されていることが前提となります。このような形でFCMがディスエーブルされた場合は、負のインダクタ電流が許容されず、LTM4703はPSMで動作します。

パルススキッピング・モード (PSM)

FCMで動作しない場合、LTM4703はPSMで動作します。パルススキッピング・モードでは発振器が連続的に動作し、全スイッチング・サイクルがクロックに同期されます。このモードでは負のインダクタ電流が許容されないため、軽負荷時にはLTM4703は不連続モードで動作する場合があります。更にPSMでは、LTM4703は、負荷が非常に軽い場合に効率を向上させたり、デューティ・サイクルが非常に高い場合にドロップアウトを改善させたりするために、スイッチング・サイクルをスキップする場合があります。PSMを有効化するには、SYNCピンをGNDに接続します。

アプリケーション情報

同期

LTM4703の発振器を外部周波数に同期させるには、矩形波(デューティ・サイクルが約20%~80%)をSYNCピンに接続します。この矩形波は、最小オン時間とオフ時間が50nsで、振幅の谷が0.4V未満、山が1.5Vを超えるものとする必要があります。

LTM4703は、外部クロックに同期している間は、FCMで動作してレギュレーションを維持します。LTM4703は300kHz~3MHzの範囲で同期できます。R_T抵抗は、LTM4703のスイッチング周波数が最小同期入力を約20%下回るように選ぶ必要があります。例えば、同期信号が500kHz以上の場合、R_Tには400kHzを選択します。

高デューティ・サイクル時の最小周波数

デューティ・サイクルが50%を超える場合(V_{OUT}/V_{IN} > 0.5)は、低調波発振を防ぐために最小周波数が必要になります。アナログ・デバイセズのアプリケーション・ノート19を参照してください。

$$f_{SW} = \frac{2 \cdot V_{OUT} - V_{IN}}{4} \quad (6)$$

ここで、V_{OUT}は出力電圧、V_{IN}は入力電圧、f_{SW}はスイッチング周波数(MHz単位)です。

例:

$$V_{IN} = 8V, V_{OUT} = 6V, f_{SW} = 1MHz$$

プログラマブルなパワー・グッド

LTM4703には、V_{OUT}ピンとPGSETピンの間に1つの抵抗を接続して式7に示すように設定可能なパワー・グッド機能があります。

$$V_{OUT(PG_THRESHOLD)} = 0.5V \cdot \left(1 + \frac{R_{PGSET}}{49.9k} \right) + I_{PGSET} \cdot R_{PGSET} \quad (7)$$

PGSETピンの電圧が537.5mVより高くなるか462.5mV未満になると、オープン・ドレインのPGピンがデアサートされ、高インピーダンスになります。パワー・グッド・コンパレータには2mVのヒステリシスがあります。抵抗の値を決める際には、

電気的特性の表に記載のPGSETピンの電流(I_{PGSET})を考慮する必要があります。なお、PGSETが0.5Vに接続されている場合、またはデバイスがシャットダウン状態にある場合は、プログラマブルなパワー・グッド機能と高速スタートアップの機能が無効化される点に注意してください。一般的なV_{OUT}構成に対する1%のR_{PGSET}抵抗の値を表3に示します。

表3. 推奨R_{PGSET}抵抗値

V _{OUT} (V)	R _{PGSET} (kΩ)
0.3	Open (Externally Inject 0.5V to the PGSET Pin)
0.5	0
0.8	30.1
0.9	40.2
1	49.9
1.2	69.8
1.5	100
1.8	130
2.5	200
3.3	280
5.0	453
6.0	549

負電圧出力

LTM4703は、V_{OUT}をシステム・グラウンドに接続し、LTM4703のGNDを負電圧のレールに接続することによって、負の出力電圧を生成できます。この例を代表的なアプリケーションのセクションの図15と図16に示します。負電圧出力を生成する最も汎用的な方法は、負電圧を生成するように設計された専用のレギュレータを使用することです。LTM4703のような降圧レギュレータを使用して負電圧を生成するのは、シンプルでコスト効果が高いソリューションですが、V_{IN} + |V_{OUT}| ≤ 16V という制約を守ることが必要です。負電圧出力の生成の詳細については、アナログ・デバイセズのデザイン・ノート1021(DN1021)を参照してください。

図2に負電圧出力の標準的なアプリケーションを示します。LTM4703のV_{OUT}はシステムGNDに接続されており、入力電力はV_{IN}とLTM4703のV_{OUT}の間に供給されている点に注意してください。この結果、LTM4703は通常の降圧レギュレータとしては動作せず、最大出力電圧は入力電圧に

アプリケーション情報

依存します。図15と図16は、与えられた入力電圧に対してLTM4703が供給できる電流を示しています。

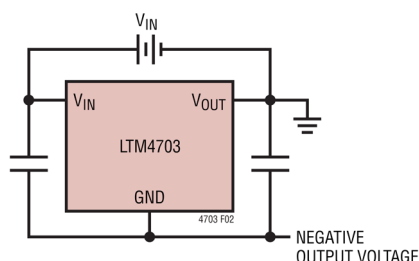


図2. LTM4703を使用した負電圧生成

図2の構成では、負荷電流のトランジェントがあれば、図3に示すように、直接LTM4703のGNDでのトランジェント電圧に影響するという点に注意してください。高速な負荷過渡応答によってLTM4703の動作が妨げられたり、損傷が加わったりする場合があります。降圧デバイスでの負電圧構成がアプリケーションに適しているか、注意深く評価してください。

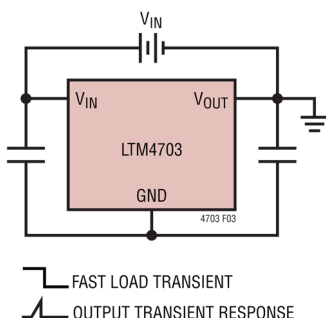


図3. 出力電圧のトランジェントはLTM4703のGNDに反映

図4のC_{IN}とC_{OUT}のコンデンサは、負電圧出力ノードでAC分圧器を形成しています。V_{IN}がホットプラグされた場合や急激に上昇した場合には、結果としてV_{OUT}には正のトランジェントが発生し、アプリケーション負荷に対して好ましくない場合があります。逆並列ショットキー・ダイオードによって、この正のトランジェントが負荷に損傷を与えるのを防止できる場合があります。このショットキー・ダイオードの配置は重要です。例えば、LTM4703が負荷から遠い場所に配置されているシステムでは、最も影響を受けやすい負荷部品の近くにショットキー・ダイオードを配置するのが設計上の最適な選択になります。降圧デバイスでの負電圧構成がアプリケーションに適しているか、注意深く評価してください。負電圧出力を生成する場合は、BIASをLTM4703のGNDに接続します。

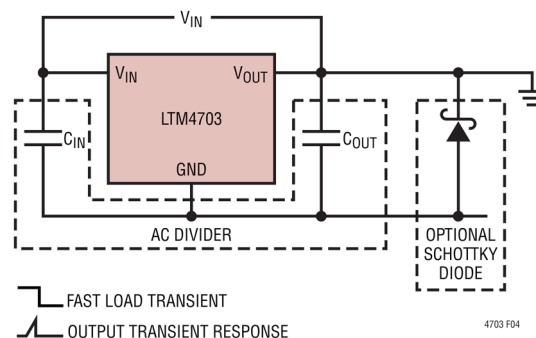


図4. ショットキー・ダイオードによってV_{IN}の高速上昇に起因するトランジェントを安全なレベルに制限可能

短絡入力保護

LTM4703への電力の入力がない場合でも出力が高い電圧に維持されるシステムでは注意が必要です。このような状態となる可能性があるのは、バッテリーやその他の電源がLTM4703の出力とダイオードOR接続されているバッテリー充電アプリケーションやバッテリー・バックアップ・システムです。PV_{IN}ピンをフロート状態にできる場合に、(ロジック信号によって、あるいはV_{IN}に接続されているために) RUNピンがハイに保持されていると、LTM4703の内部回路には内部パワー・スイッチを通じて静止電流が流れます。システムがこの状態で数mAの電流を許容できる場合は、このことが問題になることはありません。RUNピンが接地されていれば内部電流は実質的にゼロに低下します。しかし、出力を高い値に保持した状態でPV_{IN}ピンが接地されている場合は、出力からPV_{IN}ピンを通過して、LTM4703内部の寄生ダイオードに大きな電流が流れる可能性があります。図5に、入力電圧が存在する場合のみ動作し、入力の短絡や反転入力に対する保護機能を備えた回路を示します。

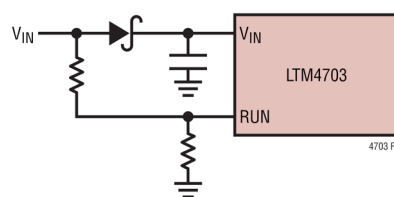


図5. 入力ダイオードにより出力に接続されたバックアップ・バッテリーが短絡入力によって放電されることを防止。ダイオードは反転入力からの回路保護機能も備える。LTM4703は入力が存在する場合のみ動作

アプリケーション情報

温度モニタリング

式8の標準的なダイオードの式で表される電流、電圧、温度の関係により、ダイオードの絶対温度を測定することができます。

$$I_D = I_S \cdot e \left(\frac{V_D}{\eta \cdot V_T} \right)$$

or (8)

$$V_D = \eta \cdot V_T \cdot \ln \frac{I_D}{I_S}$$

ここで、 I_D はダイオード電流、 V_D はダイオード電圧、 η は理想係数(通常1.0に近い値)、 I_S (飽和電流)はプロセス依存パラメータです。式9から V_T を計算できます。

$$V_T = \frac{k \cdot T}{q} \quad (9)$$

ここで、 T はダイオードのジャンクション温度(単位:ケルビン)、 q は電荷、 k はボルツマン定数です。 V_T は室温(298K)では約26mVで、ケルビン温度に比例して増加します。ダイオードが温度センサーに適している理由は、この直線的な温度依存性にあります。式9の I_S の項は、ダイオード接合を通じて流れる電流をダイオードの端子間電圧がゼロ・ボルトの場合に外挿した値です。この I_S 項は、プロセスによっても温度によっても異なりますが、定義により常に I_D よりは小さい値となります。すべての定数を1つの項にまとめます(式10)。

$$K_D = \frac{\eta \cdot k}{q} \quad (10)$$

ここで、 $K_D = 8.26^{-5}$ であり、 I_D が常に I_S よりも大きいため $\ln(I_D/I_S)$ は常に正の値をとることが分かっているため、式11が得られます。

$$V_D = T_{(KELVIN)} \cdot K_D \cdot \ln \frac{I_D}{I_S} \quad (11)$$

したがって、 V_D は温度と共に増加します。電流源によりバイアスされたシリコン・ダイオードは、約 $-2\text{mV}/^\circ\text{C}$ の温度依存性を持つことが一般に知られています(図6)。これは式と食い違っています。実際は、 I_S の項が温度と共に増加するた

め、絶対値が低下し、ダイオードに約 $-2\text{mV}/^\circ\text{C}$ という複合的な電圧勾配が生じます。

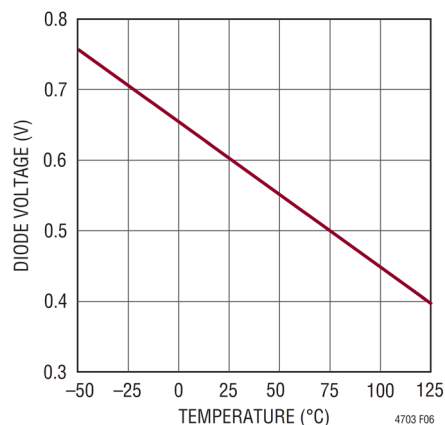


図6. ダイオード電圧 V_D と温度の関係

電圧と温度の直線的な関係を引き出すために、自然対数項の I_S 変数を打ち消して式10の I_S 依存性をなくす必要があります。これを行うには、2つの電流 I_1 と I_2 でダイオード電圧を測定します。ここで、 $I_1 = 10 \cdot I_2$ で、減算を行うことで式12が得られます。

$$\Delta V_D = T_{(KELVIN)} \cdot K_D \cdot \ln \frac{I_1}{I_S} - T_{(KELVIN)} \cdot K_D \cdot \ln \frac{I_2}{I_S} \quad (12)$$

共通項をまとめて自然対数部を簡略化すると式13になります。

$$\Delta V_D = T_{(KELVIN)} \cdot K_D \cdot \ln(10) \quad (13)$$

式14のように定数を再定義します。

$$K'_D = K_D \cdot \ln(10) = \frac{198\mu\text{V}}{\text{K}} \quad (14)$$

これにより式15が得られます。

$$\Delta V_D = K'_D \cdot T_{(KELVIN)} \quad (15)$$

アプリケーション情報

温度を求めるには式16を用います。

$$T_{(\text{KELVIN})} = \frac{\Delta V_D}{K_D} (\text{°CELSIUS}) = T_{(\text{KELVIN})} - 273.15 \quad (16)$$

ここで、

$$300^\circ\text{K} = 27^\circ\text{C}$$

であり、比率が10倍である2つの電流でのダイオード両端の電圧差を取っていることとなります。こうして得られる電圧は1ケルビンあたり198 μV となり、0ケルビンでの切片はゼロとなります。

T_{SENSE^+} ピンと T_{SENSE^-} ピンの間にNPNトランジスタをダイオード接続することで、LTM4703の内部温度をモニタできます。

ホットプラグにおける安全性

セラミック・コンデンサには小型、堅牢、低インピーダンスという特長があるため、LTM4703の入力バイパス・コンデンサの有力な選択肢となります。ただしこのようなコンデンサは、LTM4703が通電状態の電源に接続される場合には問題を引き起こす可能性があります(詳細についてアナログ・デバイゼスのアプリケーション・ノート88を参照してください)。低損失のセラミック・コンデンサと、電源と直列の浮遊インダクタンスとを組み合わせる場合には不足減衰のタンク回路が生じ、LTM4703の V_{IN} ピンが公称入力電圧の2倍以上にまで上昇することで、LTM4703の定格を超えて損傷を与える可能性があります。入力電源の制御が良好でない場合やLTM4703が通電状態の電源にホットプラグされる場合は、このオーバーシュートを防止する入力ネットワークを設計する必要があります。これは、小さい値の抵抗を V_{IN} に直列に挿入することで実現できますが、入力電圧オーバーシュートを制御する最も一般的な方法は、電解バルク・コンデンサを V_{IN} 回路に追加することです。このコンデンサは等価直列抵抗が比較的高いため、回路を減衰し電圧オーバーシュートを低減できます。コンデンサを追加すると低周波数のリップル・フィルタリング機能が向上し、回路の効率も若干向上できます。ただし、回路の中で最も大型の部品となる可能性があります。

図7に、ヒート・シンクなし、空気流なしの条件での、12V入力、1V 12A出力でのLTM4703の熱画像を示します。



図7. 12V_{IN}、1V 12A出力、空気流なし条件での熱画像

熱に関する考慮事項

高い周囲温度での動作が求められる場合は、LTM4703の出力電流のディレーティングが必要になることもあります。電流ディレーティングの量は入力電圧、出力電力、周囲温度によって異なります。代表的な性能特性のセクションに示したディレーティング曲線をガイドとして使用できます。これらのグラフは、LTM4703を75cm²の4層FR4プリント回路基板に実装して測定したものです。その他のサイズや層数の基板を使用すると、熱特性が異なる可能性があります。そのため、目的のシステムの入力電源、負荷、環境などの動作条件に対して動作が適切であることを、ユーザの責任において検証してください。

実際のアプリケーションに対する精度と忠実度を向上させるため、多くの設計者はFEA(有限要素解析)を使用して熱性能を予測しています。以下にその熱係数を示します。

1. θ_{JA} – ジャンクションから周辺への熱抵抗
2. θ_{JCbott} – ジャンクションから製品ケース底部までの熱抵抗
3. θ_{JCtop} – ジャンクションから製品ケース上部までの熱抵抗

これらの係数の意味はわかりやすいように思われますが、JEDECでは混乱や矛盾を避けるためそれぞれを定義しています。これらの定義はJESD51S-12に示されており、以下はその引用もしくは言い換えです。

アプリケーション情報

1. θ_{JA} は、1立方フィートの密封容器内で測定された、自然対流下におけるジャンクションと周囲環境空気との熱抵抗です。この環境は「静止空気」と呼ばれることもありますが、実際には自然対流により空気の動きが生じます。この値はデバイスを JESD51-9 定義のテスト基板にマウントして得られたものであり、実際のアプリケーションや現実的な動作条件を反映したものではありません。
2. θ_{JCbot} は、デバイスの消費電力のすべてがパッケージ底部まで流れる場合のジャンクションと基板との熱抵抗です。代表的な μ Module レギュレータでは熱の大半はパッケージ底部を通じて流出しますが、周囲環境への熱放散も常に発生します。したがって、この熱抵抗値はパッケージの比較に役立ちますが、そのテスト条件は一般にはアプリケーションに合致しません。
3. θ_{JCtop} は、デバイスの消費電力のほぼすべてがパッケージ上部まで流れるものとして定められます。代表的な μ Module の電氣的接続はパッケージ底部で行われるため、熱の大半がジャンクションからデバイス上部まで流れるようなアプリケーションはまれです。 θ_{JCbot} の場合と同じで、この値はパッケージの比較に役立ちますが、そのテスト条件は一般にユーザー・アプリケーションに合致するものではありません。

こうした定義を見ると、これらの熱係数のいずれも μ Module レギュレータの実際の物理動作条件を反映していないことは明らかです。したがって、これらのいずれかを個別に使用して製品の熱性能を正確に予測することはできません。同様に、いずれか1つの係数を使用して製品データシートに記載されたジャンクション温度と負荷の関係を示すグラフに関係づけることは不適切です。これらの係数を用いる唯一の適切な方法は、FEA など、熱抵抗のすべてを同時に考慮する詳細な熱解析を実行することです。

これらの熱抵抗を [図8](#) に視覚的に示します。パッケージ側面から流れる熱など、一部の熱抵抗要素は JEDEC 規格では定義されておらず、図示されていません。青色で示した抵抗は μ Module 内部にあるもので、緑色は外側にあるものです。

LTM4703 のダイ温度は、最大定格より低くしなければなりません。そのため、回路のレイアウト時においては、LTM4703 の良好なヒート・シンクが確保できるよう注意を払う必要があります。LTM4703 からの熱流の大部分はパッケージ底部とパッドを通じてプリント回路基板に流れます。したがって、プリント回路基板の設計に問題があると過剰な熱が生じ、性能や信頼性の低下につながります。プリント回路基板設計の推奨事項については、[PCBレイアウト](#) のセクションを参照してください。

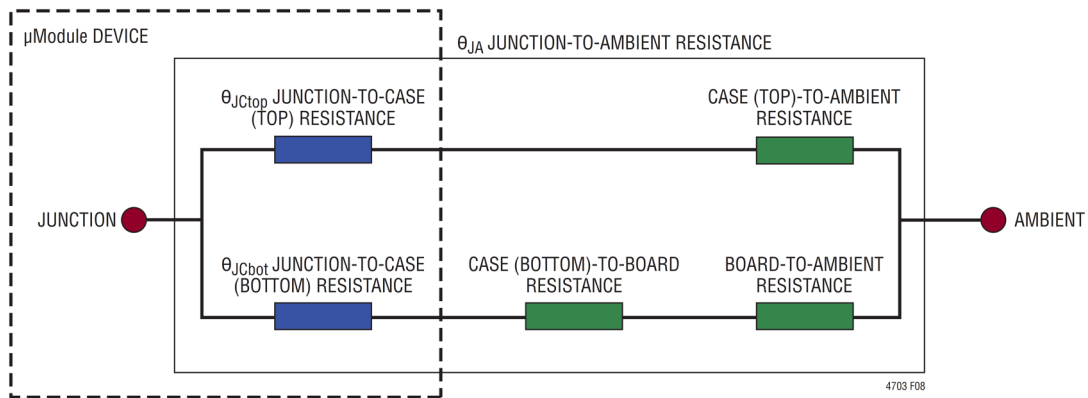


図8. 熱係数の概要を示す図、JESD51-12の用語を含む

アプリケーション情報

PCBレイアウト

PCBレイアウトに関する問題のほとんどは、LTM4703の高レベルの集積によって緩和もしくは除去されています。しかしながら、LTM4703はスイッチング電源であり、EMIを最小化し適切な動作を確保するための注意が必要です。集積レベルが高いとはいえ、レイアウトが無計画であったり粗雑であったりすると、仕様規定された動作を実現できない可能性があります。推奨レイアウトについては図9を参照してください。グラウンディングやヒート・シンクが許容可能なものであることを確認してください。

留意すべきいくつかのルールを以下に示します。

1. C_{SET} 、 R_{SET} 、 R_T はそれぞれのピンのできるだけ近くに配置します。
2. C_{IN} コンデンサはLTM4703の PV_{IN}/SV_{IN} とGNDの接続部のできるだけ近くに配置します。
3. C_{OUT} コンデンサはLTM4703の V_{OUT} とGNDの接続部のできるだけ近くに配置します。
4. C_{IN} コンデンサと C_{OUT} コンデンサは、それらのグラウンド電流がLTM4703の直近または下を流れるように配置します。
5. すべてのGND接続部を、最上層のできるだけ大きなベタ銅箔または銅プレーンの領域に接続します。外部部品とLTM4703の間のグラウンド接続が断線しないようにしてください。
6. ビアを使用してGND銅領域を基板の内部グラウンド・プレーンに接続します。このようなGNDビアを多数配置することにより、プリント回路基板の内層プレーンとの良好なグラウンド接続および熱経路を実現できます。図9のサーマル・ビアの位置と密度に注意を払ってください。LTM4703は、電力処理を行う内蔵部品の近くにビアがあるため、ここに示した場所にある内部GNDプレーンに接続されたビアによるヒート・シンクのメリットを生かすことができます。サーマル・ビアの最適な数はプリント回路基板の設計に依存します。例えば、非常に小さいホールを使用する基板もあります。その場合、大きなホールを使用する基板よりも多くのサーマル・ビアを使用する必要があります。

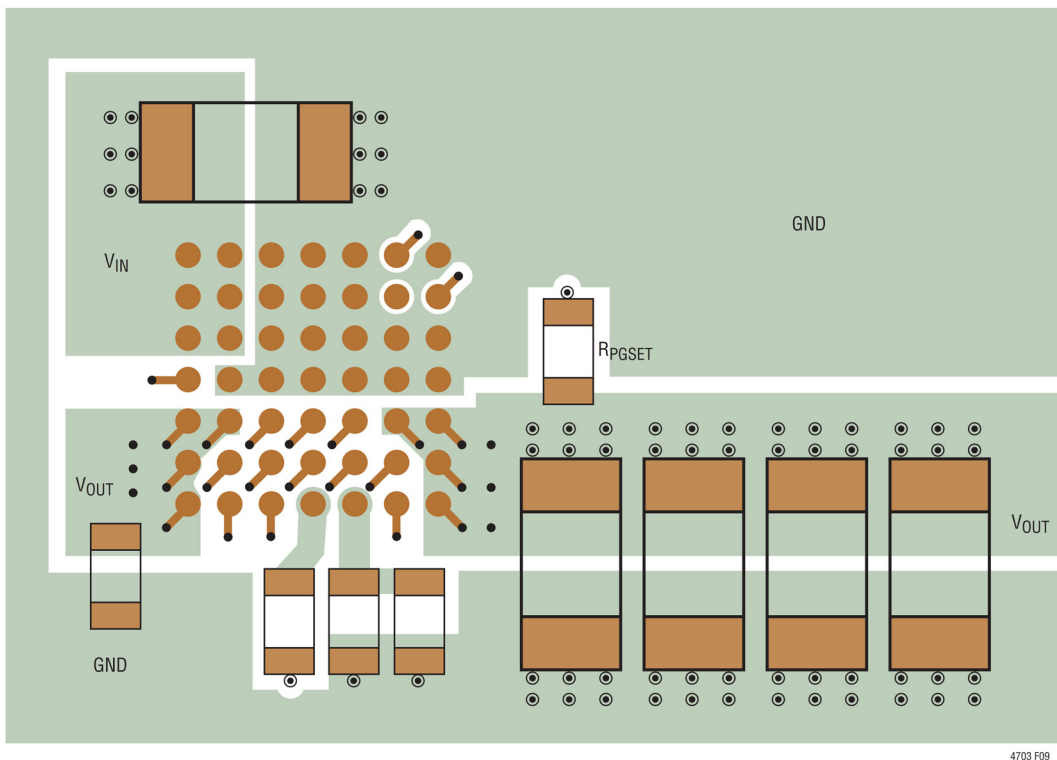
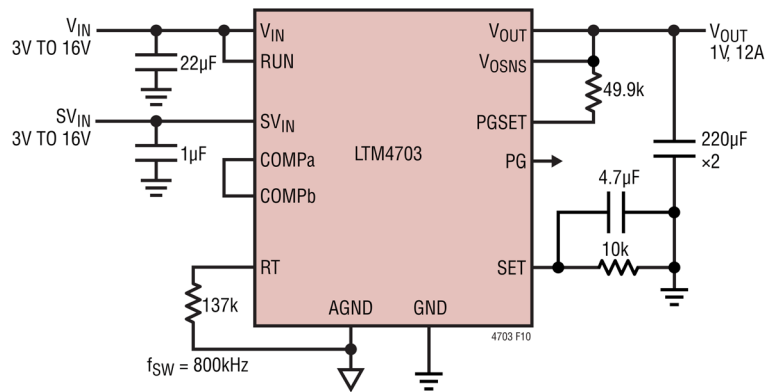


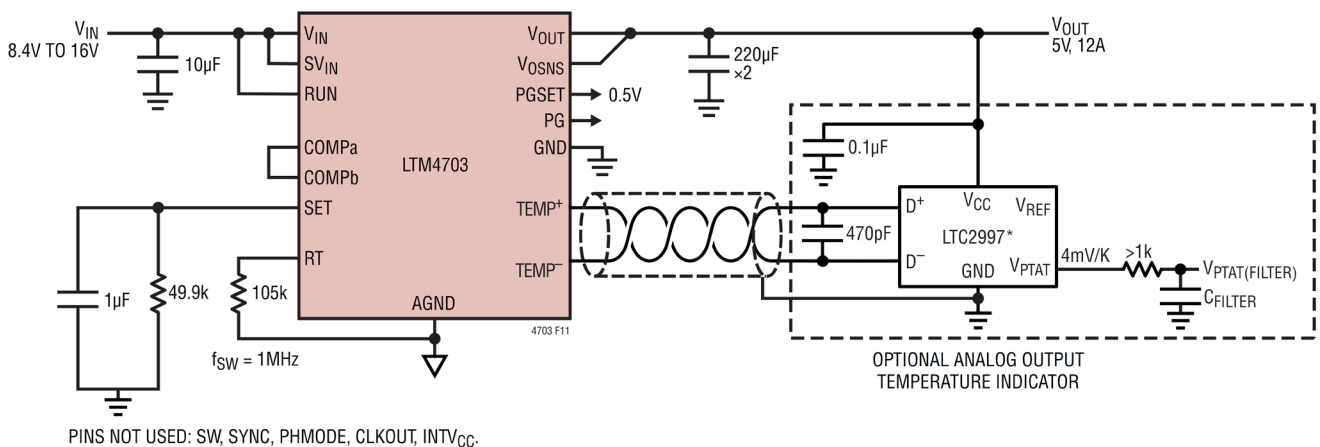
図9. 推奨の外部部品、GNDプレーン、サーマル・ビアを示したレイアウト

標準的応用例



PINS NOT USED: SW, SYNC, PHMODE, CLKOUT, INTV_{CC}, T_{SENSE}⁺, T_{SENSE}⁻.
TO GUARANTEE SOFT-START, DO NOT POWER V_{IN} LAST WHEN SEQUENCING V_{IN}, SV_{IN} AND RUN.

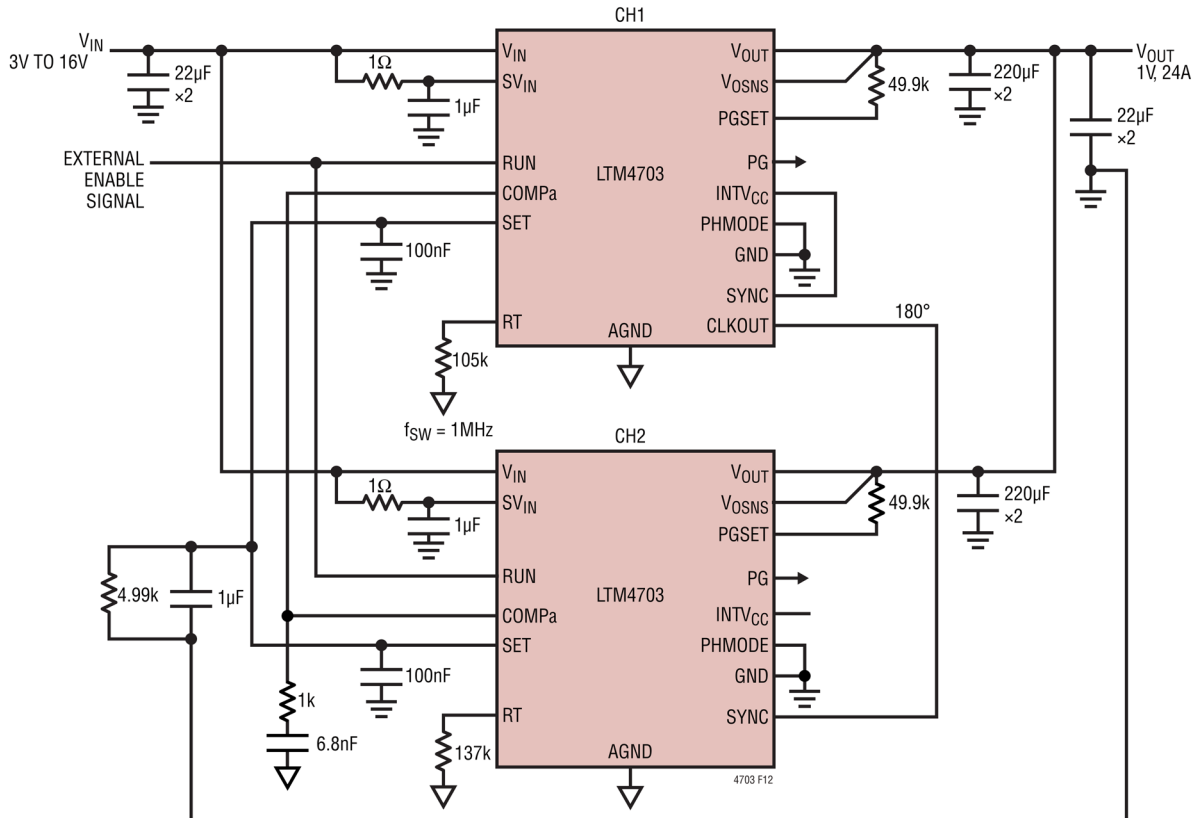
図 10. ソフトスタート、高速スタートアップ、パワー・グッド機能を備えた、800kHz、3V~16V_{IN}、1V/12A 出力



PINS NOT USED: SW, SYNC, PHMODE, CLKOUT, INTV_{CC}.

図 11. ソフトスタート、温度インジケータ、パワー・グッド機能を備えた、1MHz、8.4V~16V_{IN}、5V/12A 出力

標準的応用例



PINS NOT USED: COMPb, SW, TSENSE⁺, TSENSE⁻.

CH2 IS SYNCHRONIZED TO 1MHz VIA THE SYNC PIN. THE R_T RESISTOR VALUE MUST SET INTERNAL OSCILLATOR TO <0.8MHz (80% OF 1MHz).

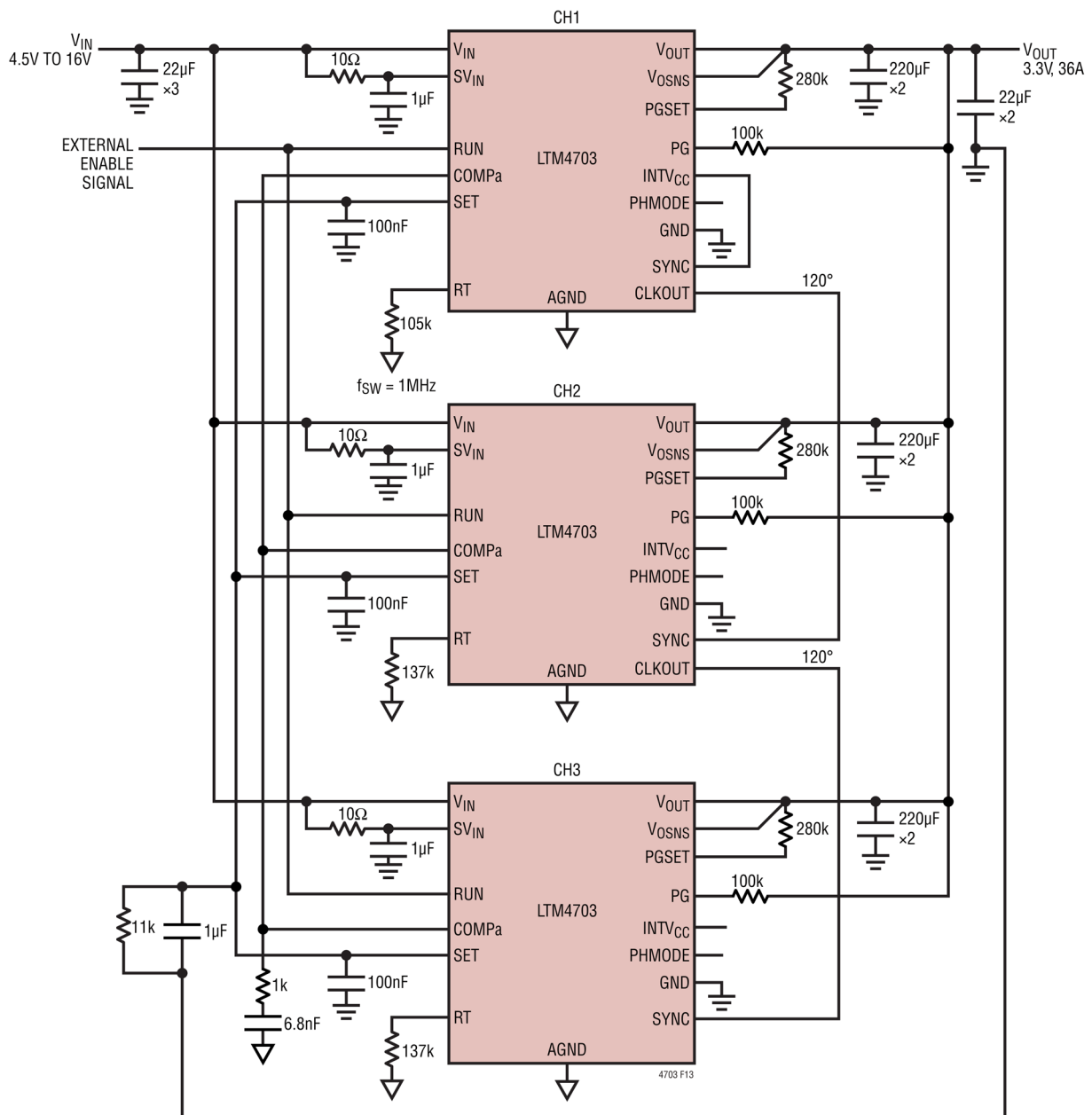
COMP_a PINS ARE CONNECTED TOGETHER.

PHMODE CONNECTED TO GND FOR 180°. PHASE SHIFT AT CLKOUT.

SET PINS CAN BE CONNECTED TOGETHER FOR 200µA CURRENT REFERENCE; THIS PROVIDES LOWER 1/f NOISE AND BETTER CURRENT SHARING.

図 12. ソフトスタート、高速スタートアップ、パワー・グッド機能を備えた、1MHz、3V~16V_{IN}、2相 1V/24A 出力

標準的応用例



PINS NOT USED: COMPb, SW, TSENSE⁺, TSENSE⁻.

CH2 AND CH3 ARE SYNCHRONIZED TO 1MHz VIA THE SYNC PIN. THE R_T RESISTOR VALUE MUST SET INTERNAL OSCILLATOR TO <0.8MHz (80% OF 1MHz).

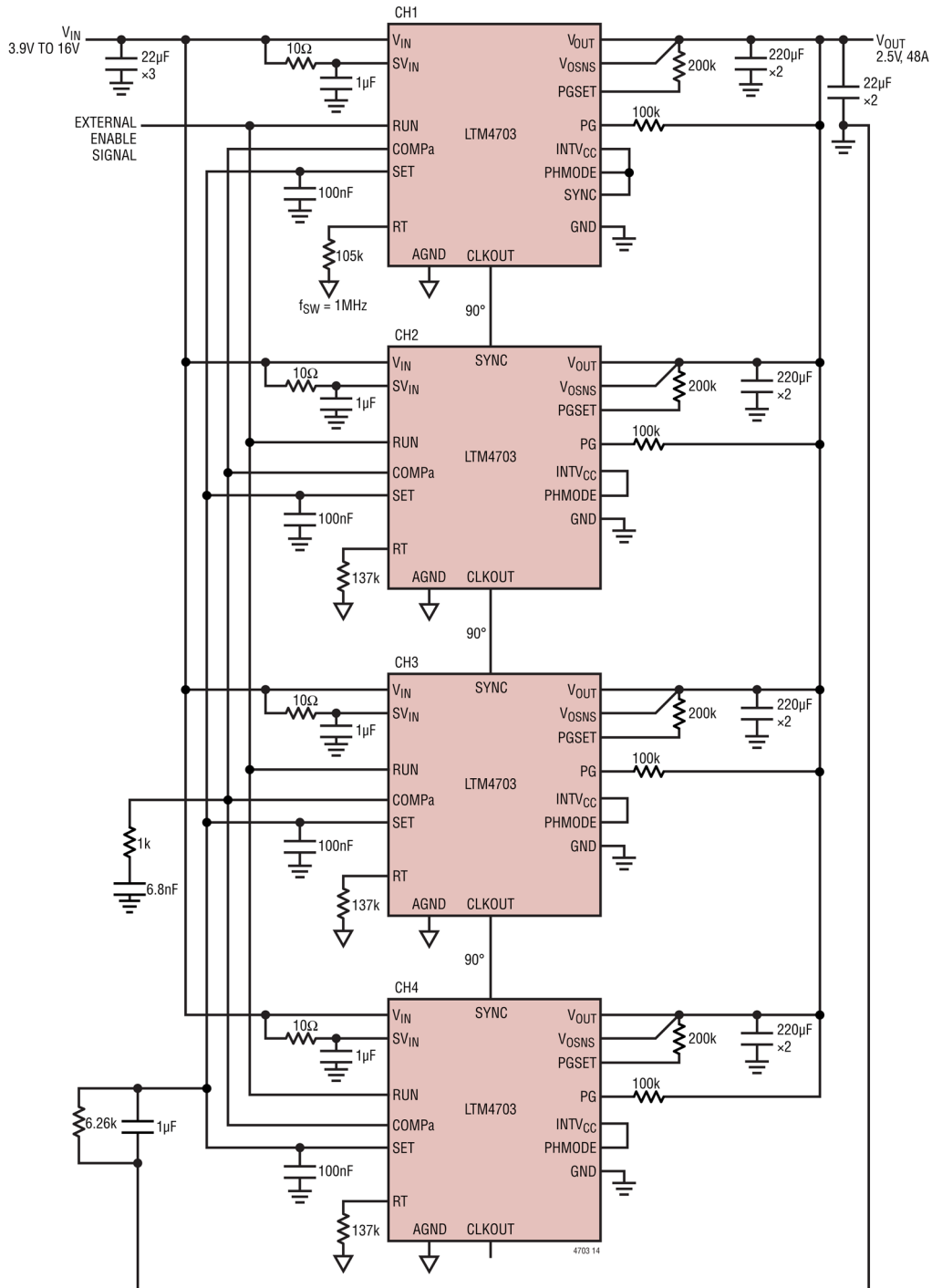
COMP_a PINS ARE CONNECTED TOGETHER.

PHMODE PIN FLOATS FOR 120°. PHASE SHIFT AT CLKOUT.

SET PINS CAN BE CONNECTED TOGETHER FOR 300μA CURRENT REFERENCE; THIS PROVIDES LOWER 1/f NOISE AND BETTER CURRENT SHARING.

図 13. ソフトスタート、高速スタートアップ、パワー・グッド機能を備えた、1MHz、4.5V~16V_{IN}、3相 3.3V/36A 出力

標準的応用例



PINS NOT USED: COMPb, SW, TSENSE⁺, TSENSE⁻.

CH2 AND CH3 ARE SYNCHRONIZED TO 1MHz VIA THE SYNC PIN. THE R_T RESISTOR VALUE MUST SET INTERNAL OSCILLATOR TO <0.8MHz (80% OF 1MHz).

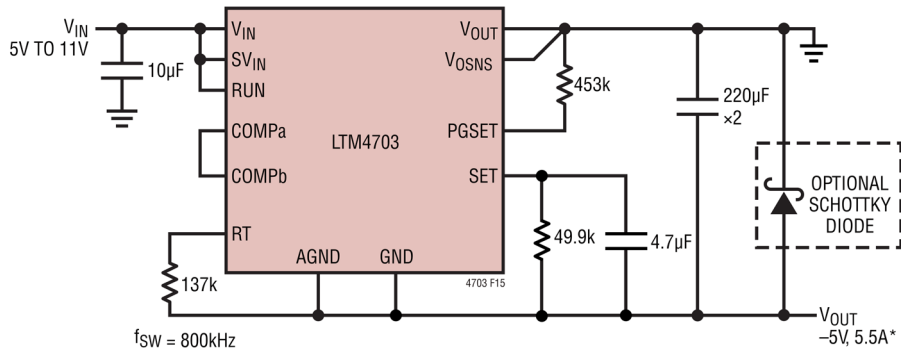
COMP_a PINS ARE CONNECTED TOGETHER.

PHMODE IS CONNECTED TO INTV_{CC} FOR 90°. PHASE SHIFT AT CLKOUT.

SET PINS CAN BE CONNECTED TOGETHER FOR 400μA CURRENT REFERENCE; THIS PROVIDES LOWER 1/f NOISE AND BETTER CURRENT SHARING.

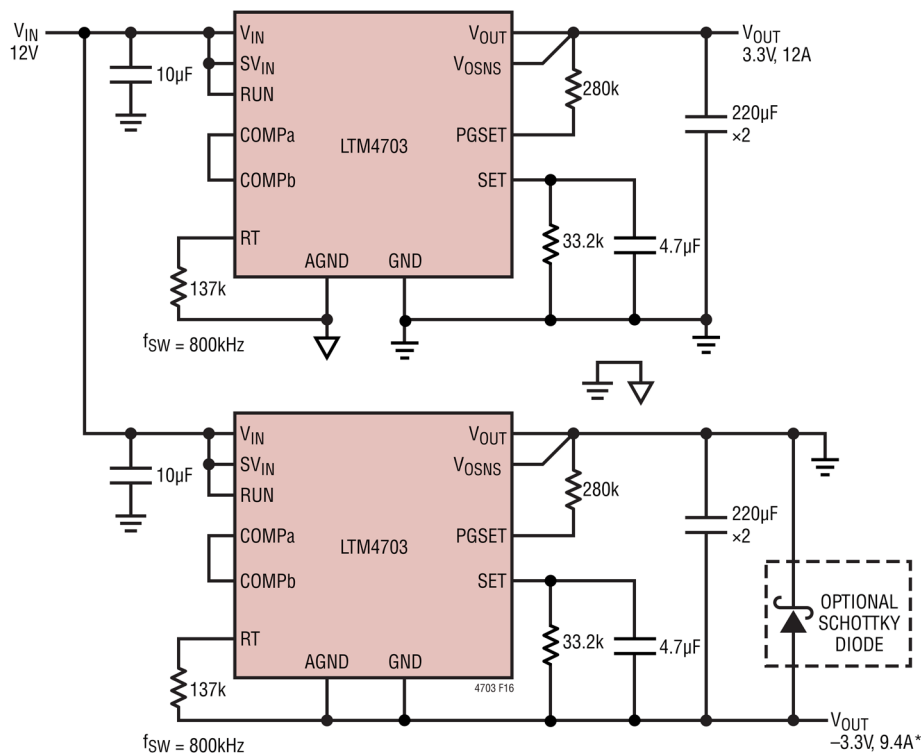
図14. ソフトスタート、高速スタートアップ、パワー・グッド機能を備えた、1MHz、3.9V~16V_{IN}、4相2.5V/48A出力

標準的応用例



*FOR DETAILS ON GENERATING NEGATIVE OUTPUT, REFER TO ANALOG DEVICES DESIGN NOTE 1021 (DN1021).

図 15. ソフトスタート機能を備えた、800kHz、5V~11VIN、-5V/5.5A 出力



*FOR DETAILS ON GENERATING NEGATIVE OUTPUT, REFER TO ANALOG DEVICES DESIGN NOTE 1021 (DN1021).

図 16. ソフトスタート機能を備えた、800kHz、12VIN、3.3V/12A、-3.3V/9.4A 出力

ピン構成表

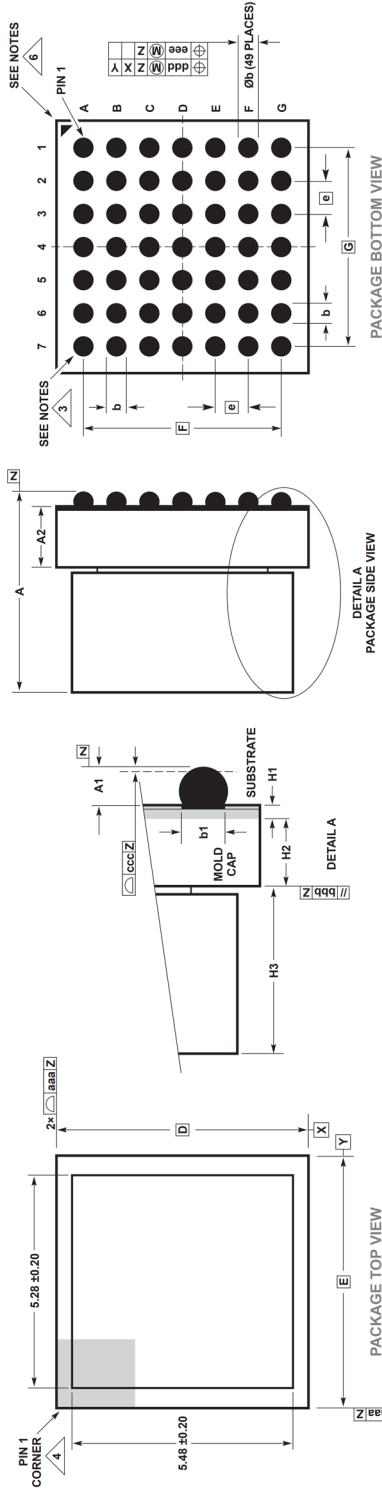


μModule 製品では、パッケージの行と列のラベル表示が製品ごとに異なることがあります。各パッケージのレイアウトをよく確認してください。

表 4. LTM4703 の BGA ピン配置

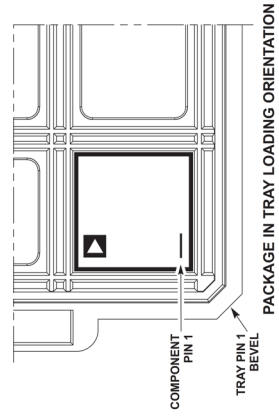
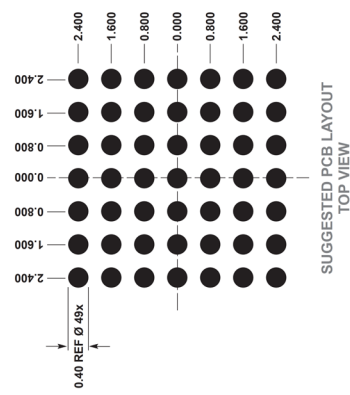
PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION
A1	V _{OUT}	A2	V _{OUT}	A3	V _{OUT}	A4	SV _{IN}	A5	V _{IN}	A6	V _{IN}	A7	V _{IN}
B1	T _{SENSE+}	B2	T _{SENSE-}	B3	V _{OUT}	B4	GND	B5	V _{IN}	B6	V _{IN}	B7	V _{IN}
C1	RUN	C2	COMP _a	C3	COMP _b	C4	GND	C5	GND	C6	GND	C7	GND
D1	RT	D2	AGND	D3	INTV _{CC}	D4	GND	D5	GND	D6	GND	D7	GND
E1	SET	E2	PGSET	E3	PHMODE	E4	GND	E5	GND	E6	GND	E7	GND
F1	V _{OSNS}	F2	PG	F3	V _{OUT}	F4	GND	F5	GND	F6	SW	F7	CLKOUT
G1	V _{OUT}	G2	V _{OUT}	G3	V _{OUT}	G4	GND	G5	GND	G6	SYNC	G7	GND

49-Ball Chip Scale Package Ball Grid Array [CSP_BGA]
6.25mm x 6.25mm x 5.07mm
(Reference DWG # BC-49-9)



- NOTES:
1. DIMENSIONING AND TOLERANCING PER ASME Y14.5M-1994
 2. ALL DIMENSIONS ARE IN MILLIMETERS
 3. BALL DESIGNATION PER JEP95
 4. DETAILS OF PIN 1 IDENTIFIER ARE OPTIONAL, BUT MUST BE LOCATED WITHIN THE ZONE INDICATED. THE PIN 1 IDENTIFIER MAY BE EITHER A MOLD OR MARKED FEATURE
 5. PRIMARY DATUM -Z- IS SEATING PLANE
 6. PACKAGE ROW AND COLUMN LABELING MAY VARY AMONG μ Module PRODUCTS. REVIEW EACH PACKAGE LAYOUT CAREFULLY

DIMENSIONS				
SYMBOL	MIN	NOM	MAX	NOTES
A	4.76	5.07	5.39	
A1	0.30	0.40	0.50	BALL HT
A2	1.43	1.52	1.61	
b	0.45	0.50	0.55	BALL DIMENSION
b1	0.37	0.40	0.43	PAD DIMENSION
D		6.25		
E		6.25		
e		0.80		
F		4.80		
G		4.80		
H1		0.32 REF		SUBSTRATE THK
H2		1.20 REF		MOLD CAP HT
H3		3.28		INDUCTOR HT
aaa		0.15		
bbb		0.10		
ccc		0.20		
ddd		0.20		
eee		0.08		
				TOTAL NUMBER OF BALLS: 49



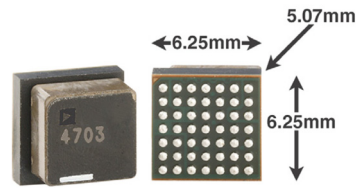
改訂履歴

版数	改訂日	説明	改訂ページ
0	08/24	初版発行	—

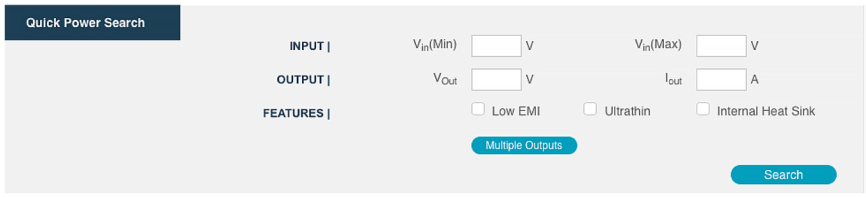
LTM4703

パッケージ写真

製品マーキングはインク・マーキングまたはレーザ・マーキングです。



設計リソース

SUBJECT	DESCRIPTION
µModule Design and Manufacturing Resources	<p>Design:</p> <ul style="list-style-type: none"> • Selector Guides • Demo Boards and Gerber Files • Free Simulation Tools <p>Manufacturing:</p> <ul style="list-style-type: none"> • Quick Start Guide • PCB Design, Assembly and Manufacturing Guidelines • Package and Board Level Reliability
µModule Regulator Products Search	<p>1. Sort table of products by parameters and download the result as a spread sheet. 2. Search using the Quick Power Search parametric table.</p>  <p>The screenshot shows the 'Quick Power Search' interface with fields for INPUT (VIN), OUTPUT (VOUT), and FEATURES (Low EMI, Ultrathin, Internal Heat Sink). It includes a 'Multiple Outputs' button and a 'Search' button.</p>
Digital Power System Management	<p>Analog Devices' family of digital power supply management ICs are highly integrated solutions that offer essential functions, including power supply monitoring, supervision, margining and sequencing, and feature EEPROM for storing user configurations and fault logging.</p>

関連製品

製品番号	概要	注釈
LTM8053	40V、3.5A 低EMIの Silent Switcher µModuleレギュレータ	$3.4V \leq V_{IN} \leq 40V$, $0.97V \leq V_{OUT} \leq 15V$, 6.25mm × 9mm × 3.32mm BGA
LTM8065	40V、2.5A 低EMIの Silent Switcher µModuleレギュレータ	$3.4V \leq V_{IN} \leq 40V$, $0.97V \leq V_{OUT} \leq 18V$, 6.25mm × 6.25mm × 2.32mm BGA
LTM8063	40V、2A 低EMIの Silent Switcher µModuleレギュレータ	$3.2V \leq V_{IN} \leq 40V$, $0.8V \leq V_{OUT} \leq 15V$, 4mm × 6.25mm × 2.22mm BGA
LTM8074	40V、1.2A 低EMIの Silent Switcher µModuleレギュレータ	$3.2V \leq V_{IN} \leq 40V$, $0.8V \leq V_{OUT} \leq 12V$, 4mm × 4mm × 1.82mm BGA
LTM8024	40V、デュアル3.5A 低EMIの Silent Switcher µModuleレギュレータ	$3V \leq V_{IN} \leq 40V$, $0.8V \leq V_{OUT} \leq 8V$, 9mm × 11.25mm × 3.32mm BGA
LTM8078	40V、デュアル1.4A 低EMIの Silent Switcher µModuleレギュレータ	$3V \leq V_{IN} \leq 40V$, $0.8V \leq V_{OUT} \leq 10V$, 6.25mm × 6.25mm × 2.32mm BGA
LTM8060	40V、クワッド3A 低EMIの Silent Switcher µModuleレギュレータ	$3V \leq V_{IN} \leq 40V$, $0.8V \leq V_{OUT} \leq 8V$, 11.9mm × 16mm × 3.32mm BGA
LTM8051	40V、クワッド1.2A 低EMIの Silent Switcher µModuleレギュレータ	$3V \leq V_{IN} \leq 40V$, $0.8V \leq V_{OUT} \leq 8V$, 6.25mm × 11.25mm × 2.32mm BGA
LTM8080	40VIN、デュアル500mAまたはシングル1A、超低ノイズ、超高PSRRのµModuleレギュレータ	$3.5V \leq V_{IN} \leq 40V$, $0V \leq V_{OUT} \leq 8V$, 6.25mm × 9mm × 3.32mm BGA
LTM4657	8A µModuleレギュレータ、LTM4638とピン互換	$3.1V \leq V_{IN} \leq 20V$, $0.5V \leq V_{OUT} \leq 5.5V$, 6.25mm × 6.25mm × 3.87mm BGA
LTM4626	12A µModuleレギュレータ、LTM4638とピン互換	$3.1V \leq V_{IN} \leq 20V$, $0.6V \leq V_{OUT} \leq 5.5V$, 6.25mm × 6.25mm × 3.87mm BGA
LTM4638	15A µModuleレギュレータ、LTM4657/LTM4626とピン互換	$3.1V \leq V_{IN} \leq 20V$, $0.6V \leq V_{OUT} \leq 5.5V$, 6.25mm × 6.25mm × 5.02mm BGA
LTM4702	16VIN、8A、超低ノイズの Silent Switcher µModuleレギュレータ、LTM4703とピン互換	$3V \leq V_{IN} \leq 16V$, $0.3V \leq V_{OUT} \leq 5.7V$, 6.25mm × 6.25mm × 5.07mm BGA
LTM4709	構成可能な出力アレイを備えたトリプル3A、超低ノイズ、高PSRRの超高速µModuleリニアレギュレータ	$0.6V \leq V_{IN} \leq 5.5V$, $0.5V \leq V_{OUT} \leq 4.2V$, 6mm × 12mm × 1.92mm BGA

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。
この正誤表は、2025年1月21日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日：2025年1月25日

製品名：LTM4703

対象となるデータシートのリビジョン(Rev)：Rev.0

訂正箇所：17頁、右の段、上から2行目

【誤】

「FCMを有効化するには、**SYNC/MODE**ピンをINTVCCまたは1.5Vより高い電圧に接続するか、フロート状態にします。」

【正】

「。FCMを有効化するには、**SYNC**ピンをINTVCCまたは1.5Vより高い電圧に接続するか、フロート状態にします。」

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。
この正誤表は、2025年1月21日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。
なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日：2025年1月25日

製品名：LTM4703

対象となるデータシートのリビジョン(Rev)：Rev.0

訂正箇所：19頁、左の段、最初の行

【誤】

「図15と図16は、与えられた入力電圧に対してLTM4703が供給できる電流を示しています。」

【正】

この文をデータシートより削除します。

この製品のデータシートに間違いがありましたので、お詫びして訂正いたします。
この正誤表は、2025年1月21日現在、アナログ・デバイセズ株式会社で確認した誤りを記したものです。

なお、英語のデータシート改版時に、これらの誤りが訂正される場合があります。

正誤表作成年月日：2025年1月25日

製品名：LTM4703

対象となるデータシートのリビジョン(Rev)：Rev.0

訂正箇所：20頁、左の段、式9の直下の文章、上から5行目の文

【誤】

「式9のISの項は、ダイオード接合を通じて流れる電流をダイオードの端子間電圧がゼロ・ボルトの場合にまで外挿した値です。」

【正】

「式8のISの項は、ダイオード接合を通じて流れる電流をダイオードの端子間電圧がゼロ・ボルトの場合にまで外挿した値です。」

。