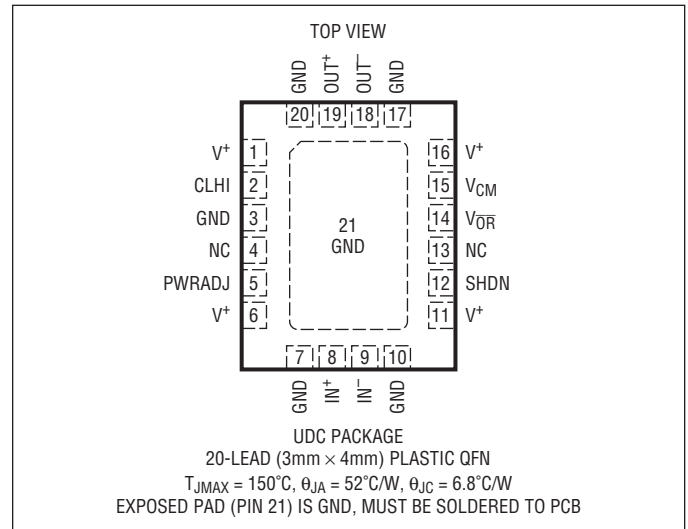


LTC6417

絶対最大定格 (Note 1)

全電源電圧 (V^+ - GND 間)	5.5V
入力電流 ($CLHI$ 、 V_{CM})	$\pm 10mA$
入力電流 (IN^+ 、 IN^-)	$\pm 30mA$
出力電流 (OUT^+ 、 OUT^-)	$\pm 100mA$
出力電流 (V_{OR})	$\pm 10mA$
動作温度範囲 (T_C) (Note 2)	$-40^\circ C \sim 105^\circ C$
規定温度範囲 (T_C) (Note 3)	$-40^\circ C \sim 105^\circ C$
保存温度範囲	$-65^\circ C \sim 150^\circ C$
接合部温度 (T_{JMAX})	$150^\circ C$

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC6417CUDC#PBF	LTC6417CUDC#TRPBF	LFVN	20-Lead (3mm x 4mm) Plastic QFN	$0^\circ C$ to $70^\circ C$
LTC6417IUDC#PBF	LTC6417IUDC#TRPBF	LFVN	20-Lead (3mm x 4mm) Plastic QFN	$-40^\circ C$ to $105^\circ C$ (T_C)

*温度グレードは出荷時のコンテナのラベルで識別されます。

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。
鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

DC 電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ C$ での値。 $V^+ = 5V$ 、 $GND = 0V$ 、 R_{LOAD} なし、 $C_{LOAD} = 6pF$ 。注記がない限り、 $V_{CM} = 1.25V$ 、 $CLHI = V^+$ 、 $PWRADJ = V^+$ 、 $SHDN = 0V$ 。 V_{INCM} は、 $(IN^+ + IN^-)/2$ として定義される。 V_{OUTCM} は、 $(OUT^+ + OUT^-)/2$ として定義される。 V_{INDIFF} は、 $(IN^+ - IN^-)$ として定義される。 $V_{OUTDIFF}$ は、 $(OUT^+ - OUT^-)$ として定義される。DC テスト回路図を参照。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
入出力特性						
G_{DIFF}	Differential Gain	$V_{INDIFF} = \pm 1.2V$ Differential	-0.15 -0.2	-0.1	0 0	dB dB
$TC_{G_{DIFF}}$	Differential Gain Temperature Coefficient			0.0002		$dB/^\circ C$
$V_{SWINGDIFF}$	Differential Output Voltage Swing	$V_{OUTDIFF}$ 、 $V_{INDIFF} = \pm 2.3V$	4 3.3	4.28		V_{P-P} V_{P-P}
$V_{SWINGMIN}$	Output Voltage Swing Low	Single-Ended Measurement of OUT^+ 、 OUT^- $V_{INDIFF} = \pm 2.3V$		0.19	0.28 0.4	V V
$V_{SWINGMAX}$	Output Voltage Swing High	Single-Ended Measurement of OUT^+ 、 OUT^- $V_{INDIFF} = \pm 2.3V$	2.25 2.05	2.33		V V

DC 電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。 $V^+ = 5\text{V}$ 、 $\text{GND} = 0\text{V}$ 、 R_{LOAD} なし、 $C_{\text{LOAD}} = 6\text{pF}$ 。注記がない限り、 $V_{\text{CM}} = 1.25\text{V}$ 、 $\text{CLHI} = V^+$ 、 $\text{PWRADJ} = V^+$ 、 $\text{SHDN} = 0\text{V}$ 。 V_{INCM} は、 $(\text{IN}^+ + \text{IN}^-)/2$ として定義される。 V_{OUTCM} は、 $(\text{OUT}^+ + \text{OUT}^-)/2$ として定義される。 V_{INDIFF} は、 $(\text{IN}^+ - \text{IN}^-)$ として定義される。 V_{OUTDIFF} は、 $(\text{OUT}^+ - \text{OUT}^-)$ として定義される。DC テスト回路図を参照。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
I_{OUT}	Output Current Drive (Notes 1, 4)	Single-Ended Measurement of OUT^+ , OUT^-	●	± 100			mA
V_{OS}	Differential Input Offset Voltage	$\text{IN}^+ = \text{IN}^- = 1.25\text{V}$, $V_{\text{OS}} = V_{\text{OUTDIFF}}/G_{\text{DIFF}}$	●	-3.2 -4	-0.1	3.2 4	mV mV
TCV_{OS}	Differential Input Offset Voltage Drift		●		1		$\mu\text{V}/^\circ\text{C}$
V_{IOCM}	Common Mode Offset Voltage, Input to Output	$V_{\text{OUTCM}} - V_{\text{INCM}}$	●	-120 -140	-60	-10 0	mV mV
IVR_{MIN}	Input Voltage Range, IN^+ , IN^- (Minimum) (Single-Ended)	Defined by Output Voltage Swing Test	●			0.1	V
IVR_{MAX}	Input Voltage Range IN^+ , IN^- (Maximum) (Single-Ended)	Defined by Output Voltage Swing Test	●	2.4			V
I_{B}	Input Bias Current, IN^+ , IN^-	$\text{IN}^+ = \text{IN}^- = 1.25\text{V}$	●	-13 -18	2	13 18	μA μA
R_{INDIFF}	Differential Input Resistance	$V_{\text{INDIFF}} = \pm 1.2\text{V}$	●	12 11	18.5	25 27.5	$\text{k}\Omega$ $\text{k}\Omega$
C_{INDIFF}	Differential Input Capacitance				1		pF
R_{INCM}	Input Common Mode Resistance	$\text{IN}^+ = \text{IN}^- = 0.65\text{V}$ to 1.85V	●	5.8 5	9.25	13 15	$\text{k}\Omega$ $\text{k}\Omega$
CMRR	Common Mode Rejection Ratio	$\text{IN}^+ = \text{IN}^- = 0.65\text{V}$ to 1.85V , $\text{CMRR} = (V_{\text{OUTDIFF}}/G_{\text{DIFF}}/1.2\text{V})$	●	63 60	91		dB dB
R_{OUTDIFF}	Differential Output Resistance				3		Ω
e_{N}	Input Noise Voltage Density	$f = 100\text{kHz}$			1.5		$\text{nV}/\sqrt{\text{Hz}}$
i_{N}	Input Noise Current Density	$f = 100\text{kHz}$			4.3		$\text{pA}/\sqrt{\text{Hz}}$

出力同相電圧制御

G_{CM}	V_{CM} Pin Common Mode Gain	$V_{\text{CM}} = 0.65\text{V}$ to 1.85V	●	0.82 0.8	0.92		V/V V/V
$V_{\text{INCMDEFAULT}}$	Default Input Common Mode Voltage	V_{INCM} - IN^+ , IN^- , V_{CM} Pin Floating	●	1.15 1.1	1.25	1.35 1.4	V V
$V_{\text{OS}} (V_{\text{CM}} - V_{\text{INCM}})$	Offset Voltage, V_{CM} to V_{INCM}	$V_{\text{CM}} - V_{\text{INCM}}$, $V_{\text{CM}} = 1.25\text{V}$	●	-85 -90	15	115 135	mV mV
$V_{\text{OUTCMDEFAULT}}$	Default Output Common Mode Voltage	Inputs Floating, V_{CM} Pin Floating	●	1.1 1	1.2	1.3 1.35	V V
$V_{\text{OS}} (V_{\text{CM}} - V_{\text{OUTCM}})$	Offset Voltage, V_{CM} to V_{OUTCM}	$V_{\text{CM}} - V_{\text{OUTCM}}$, $V_{\text{CM}} = 1.25\text{V}$	●	-50 -45	75	200 230	mV mV
V_{OUTCMMIN}	Output Common Mode Voltage Range (Minimum)	$V_{\text{CM}} = 0.1\text{V}$	●		0.29	0.63 0.65	V V
V_{OUTCMMAX}	Output Common Mode Voltage Range (Maximum)	$V_{\text{CM}} = 2.4\text{V}$	●	2 1.85	2.25		V V
$V_{\text{CMDEFAULT}}$	V_{CM} Pin Default Voltage		●	1.15 1.1	1.25	1.35 1.4	V V
R_{VCM}	V_{CM} Pin Input Resistance	$V_{\text{CM}} = 0.65\text{V}$ to 1.85V	●	2 1.9	2.7	3.4 3.7	$\text{k}\Omega$ $\text{k}\Omega$
C_{VCM}	V_{CM} Pin Input Capacitance				1		pF
I_{BVCM}	V_{CM} Pin Bias Current	$V_{\text{CM}} = 1.25\text{V}$	●	-15 -27.5	1	15 27.5	μA μA

LTC6417

DC 電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。 $V^+ = 5\text{V}$ 、 $\text{GND} = 0\text{V}$ 、 R_{LOAD} なし、 $C_{\text{LOAD}} = 6\text{pF}$ 。注記がない限り、 $V_{\text{CM}} = 1.25\text{V}$ 、 $\text{CLHI} = V^+$ 、 $\text{PWRADJ} = V^+$ 、 $\text{SHDN} = 0\text{V}$ 。 V_{INCM} は、 $(\text{IN}^+ + \text{IN}^-)/2$ として定義される。 V_{OUTCM} は、 $(\text{OUT}^+ + \text{OUT}^-)/2$ として定義される。 V_{INDIFF} は、 $(\text{IN}^+ - \text{IN}^-)$ として定義される。 V_{OUTDIFF} は、 $(\text{OUT}^+ - \text{OUT}^-)$ として定義される。DC テスト回路図を参照。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
DC クランピング特性						
$V_{\text{CLHIDEFAULT}}$	Default Output Clamp Voltage, High		● 2.4 2.35	2.48	2.55 2.6	V V
$V_{\text{OS}} (\text{CLHI} - V_{\text{OUTCM}})$	Offset Voltage, CLHI to V_{OUTCM}		● -60 -85	20	80 85	mV mV
$V_{\text{OS}} (\text{CLLO} - V_{\text{OUT}})$	Offset Voltage, CLLO to V_{OUT}	$V_{\text{CLHI}} = 2.0\text{V}$, $V_{\text{CM}} = 1.25\text{V}$, $\text{IN}^+ = 2.4\text{V}$, $\text{IN}^- = 0.1\text{V}$	● -100 -110	10	100 110	mV mV
G_{LOHI}	Low Side Clamp Gain with Respect to CLHI Pin	$V_{\text{CLHI}} = 2.0\text{V}$, $V_{\text{CM}} = 1.25\text{V}$, $\text{IN}^+ = 2.4\text{V}$, $\text{IN}^- = 0.1\text{V}$	● -1.2 -1.25	-1	-0.8 -0.75	V/V V/V
G_{LOCM}	Low Side Clamp Gain with Respect to CM Pin	$V_{\text{CLHI}} = 2.0\text{V}$, $V_{\text{CM}} = 1.25\text{V}$, $\text{IN}^+ = 2.4\text{V}$, $\text{IN}^- = 0.1\text{V}$	● 1.65 1.5	1.9	2.2 2.25	V/V V/V
R_{CLHI}	CLHI Pin Input Resistance	$V_{\text{CLHI}} = 1.5\text{V}$ to 2.5V	● 3.4 3.1	4.8	5.7 6	k Ω k Ω
I_{BCLHI}	CLHI Pin Bias Current	$V_{\text{CLHI}} = 2.5\text{V}$	● -12 -12.5	3	18 18.5	μA μA
電源						
V_{S}	Supply Voltage Range		● 4.75		5.25	V
I_{S}	Supply Current		● 100 95	123	140 145	mA mA
PSRR	Power Supply Rejection Ratio	$V_{\text{S}} = 4.75\text{V}$ to 5.25V	● 65 63	72		dB dB
SHDN ピン						
$I_{\text{SSH DN}}$	Shutdown Current	$V_{\text{SH DN}} = 5\text{V}$	● 17 15	24	29 35	mA mA
$V_{\text{SH DN DEFAULT}}$	Default Shutdown Voltage		●		0.1	V
$V_{\text{IL, SH DN}}$	SHDN Input Low Voltage		●		2	V
$V_{\text{IH, SH DN}}$	SHDN Input High Voltage		●	3.5		V
$I_{\text{IL, SH DN}}$	SHDN Input Low Current	$\text{SH DN} = 0\text{V}$	● -1.6 -2	0	1.6 2	μA μA
$I_{\text{IH, SH DN}}$	SHDN Input High Current	$\text{SH DN} = 5\text{V}$	● 275 250	380	450 475	μA μA
$C_{\text{SH DN}}$	SHDN Pin Input Capacitance			1		pF
$R_{\text{SH DN}}$	SHDN Pin Input Resistance	$\text{SH DN} = 2.5\text{V}$ to 5V	● 6 5	10.5	14 15	k Ω k Ω
PWRADJ ピン						
$V_{\text{PWRADJ DEFAULT}}$	Default PWRADJ Voltage	PWRADJ Floating		1.5 1.45	1.65 1.85	V V
I_{SL}	Supply Low Current	PWRADJ = 0V	● 45 40	74	105 110	mA mA
$I_{\text{IL, PWRADJ}}$	PWRADJ Input Low Current	PWRADJ = 0V	● -145 -165	-120	-80 -75	μA μA
$I_{\text{IH, PWRADJ}}$	PWRADJ Input High Current	PWRADJ = 5V	● 210 200	240	290 300	μA μA
C_{PWRADJ}	PWRADJ Pin Input Capacitance			1		pF
R_{PWRADJ}	PWRADJ Pin Input Resistance	PWRADJ = 2.5V to 5.0V	● 10.5 10	14.5	19 20	k Ω k Ω

DC 電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。 $V^+ = 5\text{V}$ 、 $\text{GND} = 0\text{V}$ 、 R_{LOAD} なし、 $C_{\text{LOAD}} = 6\text{pF}$ 。注記がない限り、 $V_{\text{CM}} = 1.25\text{V}$ 、 $\text{CLHI} = V^+$ 、 $\text{PWRADJ} = V^+$ 、 $\text{SHDN} = 0\text{V}$ 。 V_{INCM} は、 $(\text{IN}^+ + \text{IN}^-)/2$ として定義される。 V_{OUTCM} は、 $(\text{OUT}^+ + \text{OUT}^-)/2$ として定義される。 V_{INDIFF} は、 $(\text{IN}^+ - \text{IN}^-)$ として定義される。 V_{OUTDIFF} は、 $(\text{OUT}^+ - \text{OUT}^-)$ として定義される。DCテスト回路図を参照。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{OR}ピン						
$V_{\text{OR(HI)}}$	Maximum Voltage on V _{OR} Pin	$V_{\text{CL}} = 5.0\text{V}$, $V_{\text{CM}} = 1.25\text{V}$	● 3.25 3.2	3.35	3.55 3.6	V V
$I_{\text{OR(DEFAULT)}}$	Default Pull-Down Current on V _{OR} Pin	$V_{\text{CL}} = 50\text{V}$, $V_{\text{CM}} = 1.25\text{V}$	● -900 -1150	-770	-650 -500	μA μA
$I_{\text{OR(MAX)}}$	Maximum Pull-Down Current Both Clamps are Active	$V_{\text{CL}} = 2.0\text{V}$, $V_{\text{CM}} = 1.25\text{V}$, $\text{IN}^+ = 2.4\text{V}$, $\text{IN}^- = 0.1\text{V}$	●	1	1.5 2	μA μA

AC 電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V^+ = 5\text{V}$ 、 $\text{GND} = 0\text{V}$ 、 $R_{\text{LOAD}} = 500\Omega$ 、 $C_{\text{LOAD}} = 6\text{pF}$ 。注記がない限り、 $V_{\text{CM}} = 1.25\text{V}$ 、 $\text{CLHI} = V^+$ 、 $\text{PWRADJ} = V_{\text{CC}}$ 、 $\text{SHDN} = 0\text{V}$ 。 V_{INCM} は、 $(\text{IN}^+ + \text{IN}^-)/2$ として定義される。 V_{OUTCM} は、 $(\text{OUT}^+ + \text{OUT}^-)/2$ として定義される。 V_{INDIFF} は、 $(\text{IN}^+ - \text{IN}^-)$ として定義される。 V_{OUTDIFF} は、 $(\text{OUT}^+ - \text{OUT}^-)$ として定義される。DCテスト回路図を参照。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
差動AC特性						
-3dB BW	-3dB Bandwidth	200mV _{P-P,OUT} Differential		1.6		GHz
0.1dB BW	$\pm 0.1\text{dB}$ Bandwidth	200mV _{P-P,OUT} Differential		0.18		GHz
0.5dB BW	$\pm 0.5\text{dB}$ Bandwidth	200mV _{P-P,OUT} Differential		0.45		GHz
1/f	1/f Noise Corner			25		kHz
SR	Slew Rate	Differential		10		V/ns
$t_{\text{S1\%}}$	1% Settling Time	2V _{P-P,OUT}		0.8		ns
t_{OFF}	Shutdown Time	SHDN = 0V to 5V		40		ns
t_{ON}	Enable Time	SHDN = 5V to 0V		15		ns
$t_{\text{PWRADJ,OFF}}$	PWRADJ Off Time	PWRADJ = 5V to 0V		10		ns
$t_{\text{PWRADJ,ON}}$	PWRADJ On Time	PWRADJ = 0V to 5V		5		ns
$t_{\text{CL,OFF 10\%}}$	Clamp Release Time	CLHI = 1.5V, $V_{\text{CM}} = 1.25\text{V}$, $\text{IN}^+ = 1.625\text{V}$ to 1.25V, $\text{IN}^- = 1.25\text{V}$ to 0.875V		1		ns
$t_{\text{CL,ON 10\%}}$	Clamp Engage Time	CLHI = 1.5V, $V_{\text{CM}} = 1.25\text{V}$, $\text{IN}^+ = 1.25\text{V}$ to 1.625V, $\text{IN}^- = 1.25\text{V}$ to 0.875V		5		ns
同相モードAC特性 (V_{CM}ピン)						
-3dB BW	V _{CM} Pin Small Signal -3dB BW	$V_{\text{CM}} = 0.1\text{V}_{\text{P-P}}$, Measured Single-Ended at Output		10		MHz
SR _{CM}	Common Mode Slew Rate	Measured Single-Ended at Output		2		V/ μs
オーバーレンジAC特性 (V_{OR}ピン)						
-3dB BW	V _{OR} Pin Small Signal -3dB BW	$V_{\text{OR}} = 0.1\text{V}_{\text{P-P}}$, CLHI = 2V, $\text{IN}^+ = 2.4\text{V}$, $\text{IN}^- = 0.1\text{V}$, $R_{\text{VOR}} = 1\text{k}$, Measured Single-Ended at Output		200		MHz
SR _{VOR}	Overrange Slew Rate	Measured Single-Ended at Output		40		V/ μs
AC クランピング特性						
t_{OVDR}	Overdrive Recovery Time	1.9V _{P-P,OUT}		2		ns

LTC6417

AC 電氣的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V^+ = 5\text{V}$ 、 $\text{GND} = 0\text{V}$ 、 $R_{\text{LOAD}} = 500\Omega$ 、 $C_{\text{LOAD}} = 6\text{pF}$ 。注記がない限り、 $V_{\text{CM}} = 1.25\text{V}$ 、 $\text{CLHI} = V^+$ 、 $\text{PWRADJ} = V_{\text{CC}}$ 、 $\text{SHDN} = 0\text{V}$ 。 V_{INCM} は、 $(\text{IN}^+ + \text{IN}^-)/2$ として定義される。 V_{OUTCM} は、 $(\text{OUT}^+ + \text{OUT}^-)/2$ として定義される。 V_{INDIFF} は、 $(\text{IN}^+ - \text{IN}^-)$ として定義される。 V_{OUTDIFF} は、 $(\text{OUT}^+ - \text{OUT}^-)$ として定義される。DC テスト回路図を参照。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
AC 直線性						
10MHzの信号						
HD3	Third Harmonic Distortion	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$ $V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$		-89 -93		dBc dBc
IM3	Third Order Intermodulation Distortion	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$ $V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$		-100 -110		dBc dBc
OIP3	Output Third Order Intercept	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$		56		dBm
P1dB	Output 1dB Compression Point			16.1		dBm
70MHzの信号						
HD3	Third Harmonic Distortion	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$ $V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$		-74 -77		dBc dBc
IM3	Third Order Intermodulation Distortion	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$ $V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$		-86 -96		dBc dBc
OIP3	Output Third Order Intercept	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$		48		dBm
P1dB	Output 1dB Compression Point			15.8		dBm
140MHzの信号						
HD3	Third Harmonic Distortion	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$ $V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$		-69 -73		dBc dBc
IM3	Third Order Intermodulation Distortion	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$ $V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$		-80 -91		dBc dBc
OIP3	Output Third Order Intercept	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$		46		dBm
P1dB	Output 1dB Compression Point			15.8		dBm
200MHzの信号						
HD3	Third Harmonic Distortion	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$ $V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$		-68 -71		dBc dBc
IM3	Third Order Intermodulation Distortion	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$ $V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$		-78 -87		dBc dBc
OIP3	Output Third Order Intercept	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$		44		dBm
P1dB	Output 1dB Compression Point			15.8		dBm
240MHzの信号						
HD3	Third Harmonic Distortion	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$ $V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$		-67 -70		dBc dBc
IM3	Third Order Intermodulation Distortion	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$ $V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$		-76 -85		dBc dBc
OIP3	Output Third Order Intercept	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$		43		dBm
P1dB	Output 1dB Compression Point			15.7		dBm
300MHzの信号						
HD3	Third Harmonic Distortion	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$ $V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$		-66 -69		dBc dBc

AC 電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V^+ = 5\text{V}$ 、 $\text{GND} = 0\text{V}$ 、 $R_{\text{LOAD}} = 500\Omega$ 、 $C_{\text{LOAD}} = 6\text{pF}$ 。注記がない限り、 $V_{\text{CM}} = 1.25\text{V}$ 、 $\text{CLHI} = V^+$ 、 $\text{PWRADJ} = V_{\text{CC}}$ 、 $\text{SHDN} = 0\text{V}$ 。 V_{INCM} は、 $(\text{IN}^+ + \text{IN}^-)/2$ として定義される。 V_{OUTCM} は、 $(\text{OUT}^+ + \text{OUT}^-)/2$ として定義される。 V_{INDIFF} は、 $(\text{IN}^+ - \text{IN}^-)$ として定義される。 V_{OUTDIFF} は、 $(\text{OUT}^+ - \text{OUT}^-)$ として定義される。DC テスト回路図を参照。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
IM3	Third Order Intermodulation Distortion	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$ $V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$		-73 -79		dBc dBc
OIP3	Output Third Order Intercept	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$		41		dBm
P1dB	Output 1dB Compression Point			15.6		dBm

380MHzの信号

HD3	Third Harmonic Distortion	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$ $V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$		-66 -68		dBc dBc
IM3	Third Order Intermodulation Distortion	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$ $V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$		-68 -77		dBc dBc
OIP3	Output Third Order Intercept	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$	36	39		dBm
P1dB	Output 1dB Compression Point			15.3		dBm

400MHzの信号

HD3	Third Harmonic Distortion	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$ $V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$		-65 -68		dBc dBc
IM3	Third Order Intermodulation Distortion	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$		-68		dBc
OIP3	Output Third Order Intercept	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$		39		dBm
P1dB	Output 1dB Compression Point			15.3		dBm

500MHzの信号

HD3	Third Harmonic Distortion	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$ $V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$		-65 -67		dBc dBc
IM3	Third Order Intermodulation Distortion	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$		-64		dBc
OIP3	Output Third Order Intercept	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$		37		dBm
P1dB	Output 1dB Compression Point			15.0		dBm

600MHzの信号

HD3	Third Harmonic Distortion	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$		-60		dBc
IM3	Third Order Intermodulation Distortion	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$		-58		dBc
OIP3	Output Third Order Intercept	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$		34		dBm
P1dB	Output 1dB Compression Point			14.7		dBm

700MHzの信号

HD3	Third Harmonic Distortion	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$		-55		dBc
IM3	Third Order Intermodulation Distortion	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$		-52		dBc
OIP3	Output Third Order Intercept	$V_{\text{OUTDIFF}} = 2.4\text{V}_{\text{P-P}}$, $R_L = 50\Omega$		31		dBm
P1dB	Output 1dB Compression Point			14.2		dBm

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

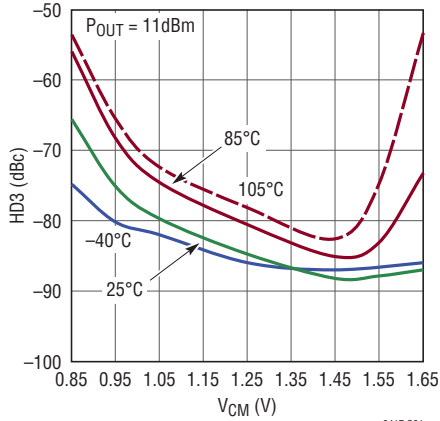
Note 2: LTC6417C/LTC6417I は $-40^\circ\text{C} \sim 105^\circ\text{C}$ のケース動作温度範囲で動作することが保証されている ($\theta_{\text{JC}} = 6.8^\circ\text{C/W}$)。

Note 3: LTC6417C は $0^\circ\text{C} \sim 70^\circ\text{C}$ の温度範囲で規定の性能に適合することが保証されている。また $-40^\circ\text{C} \sim 105^\circ\text{C}$ の温度範囲で規定の性能に適合するように設計され、特性が評価されており、規定の性能に適合すると予想されるが、これらの温度ではテストされないし、QA のサンプリングも行われぬ。LT6417I は $-40^\circ\text{C} \sim 105^\circ\text{C}$ のケース温度範囲で規定の性能に適合することが保証されている。

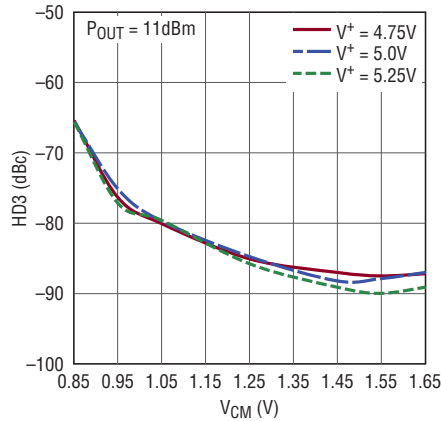
Note 4: このパラメータはパルスでテストされる。

標準的性能特性

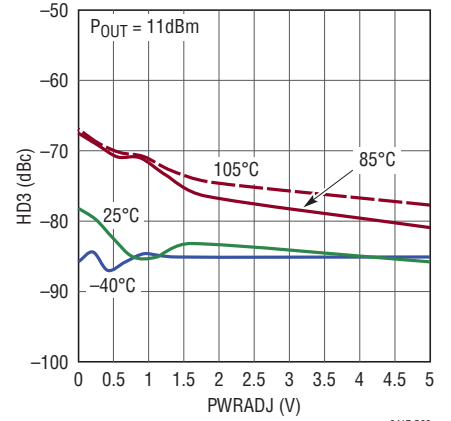
**30MHzでのHD3と
全温度範囲でのV_{CM}**



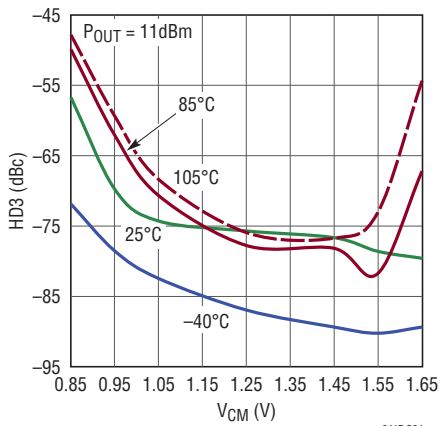
**30MHzでのHD3と
V⁺全範囲でのV_{CM}**



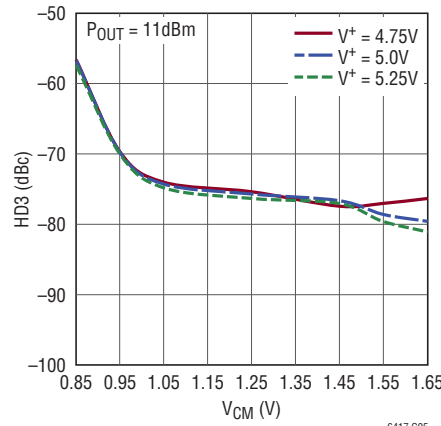
**30MHzでのHD3と
全温度範囲でのPWRADJの電圧**



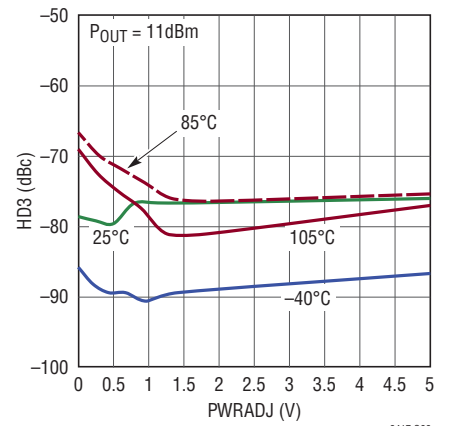
**70MHzでのHD3と
全温度範囲でのV_{CM}**



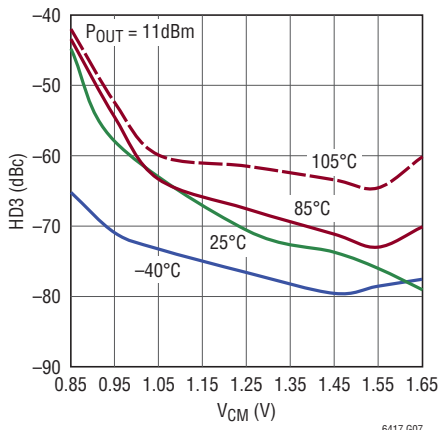
**70MHzでのHD3と
V⁺全範囲でのV_{CM}**



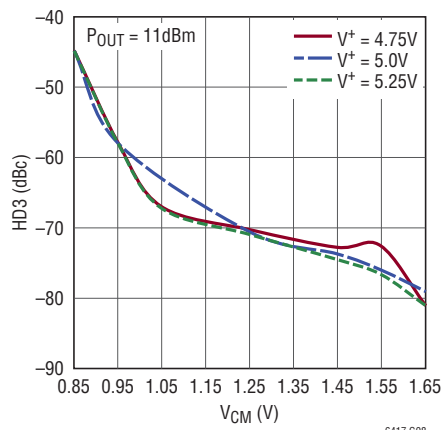
**70MHzでのHD3と
全温度範囲でのPWRADJの電圧**



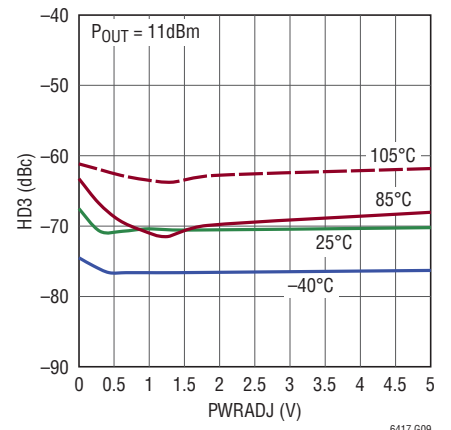
**140MHzでのHD3と
全温度範囲でのV_{CM}**



**140MHzでのHD3と
V⁺全範囲でのV_{CM}**

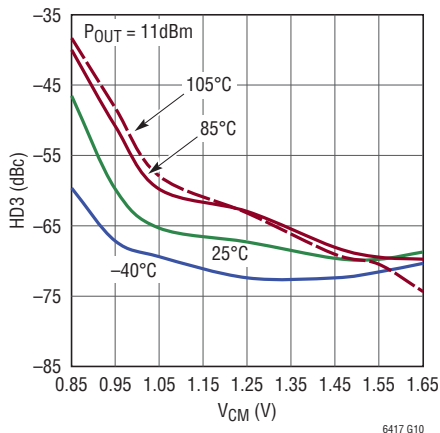


**140MHzでのHD3と
全温度範囲でのPWRADJの電圧**

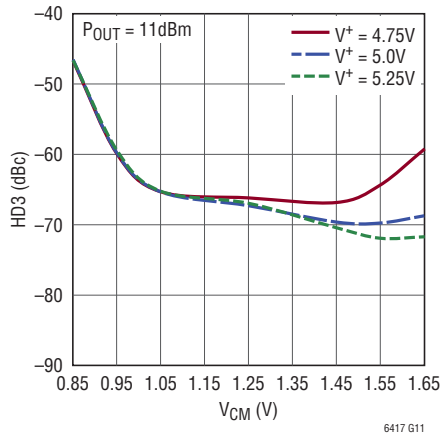


標準的性能特性

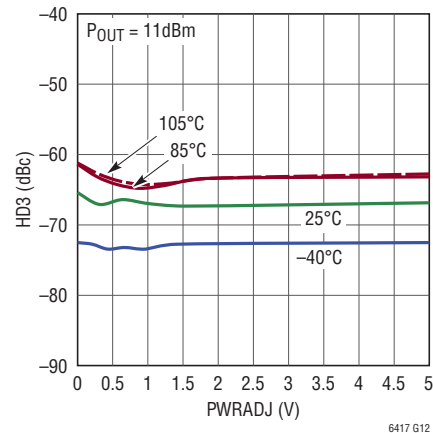
240MHzでのHD3と全温度範囲でのV_{CM}



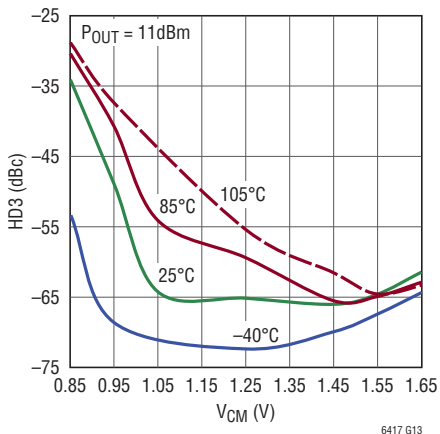
240MHzでのHD3とV⁺全範囲でのV_{CM}



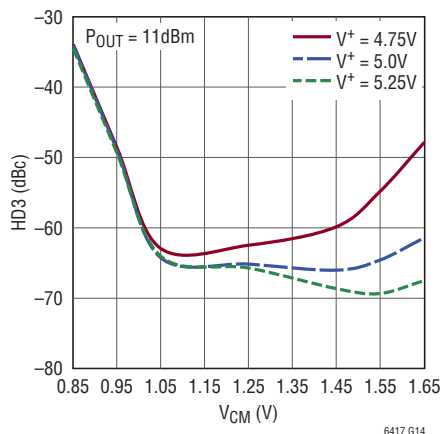
240MHzでのHD3と全温度範囲でのPWRADJの電圧



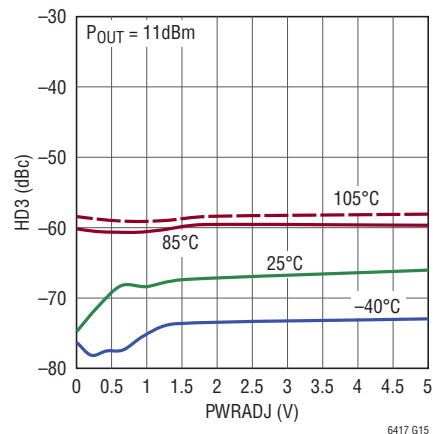
380MHzでのHD3と全温度範囲でのV_{CM}



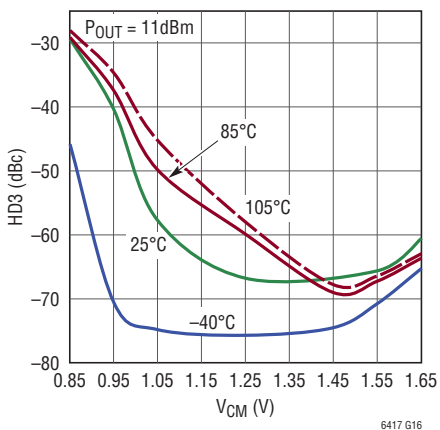
380MHzでのHD3とV⁺全範囲でのV_{CM}



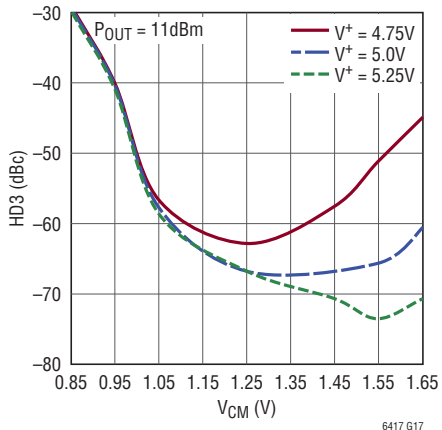
380MHzでのHD3と全温度範囲でのPWRADJの電圧



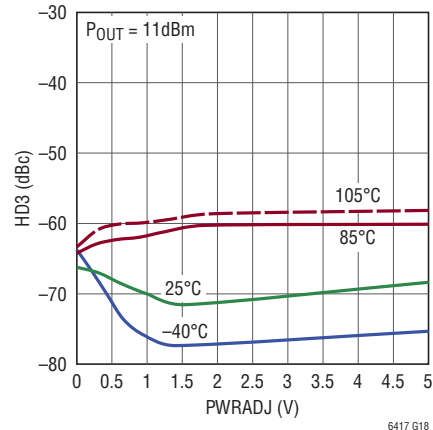
500MHzでのHD3と全温度範囲でのV_{CM}



500MHzでのHD3とV⁺全範囲でのV_{CM}

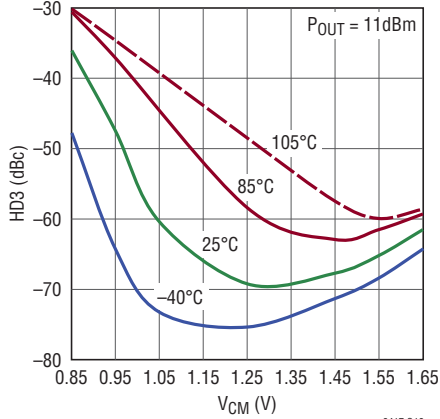


500MHzでのHD3と全温度範囲でのPWRADJの電圧

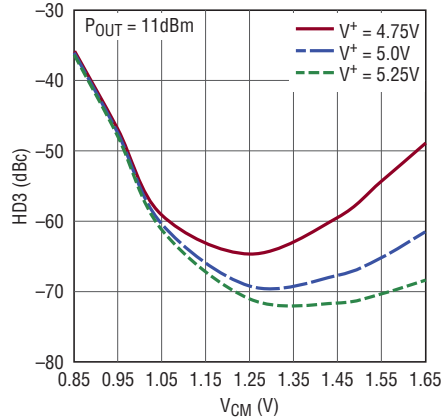


標準的性能特性

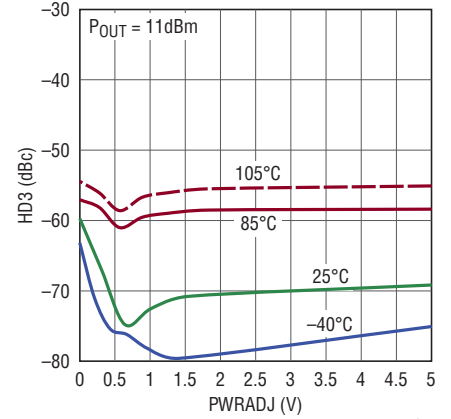
600MHzでのHD3と
全温度範囲でのV_{CM}



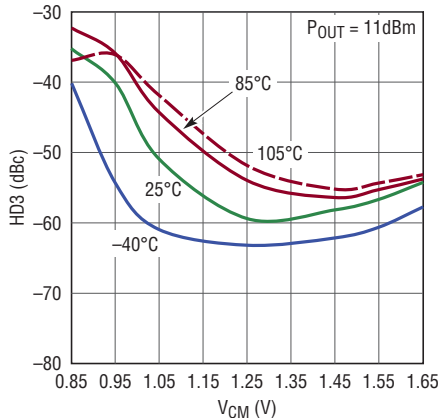
600MHzでのHD3と
V⁺全範囲でのV_{CM}



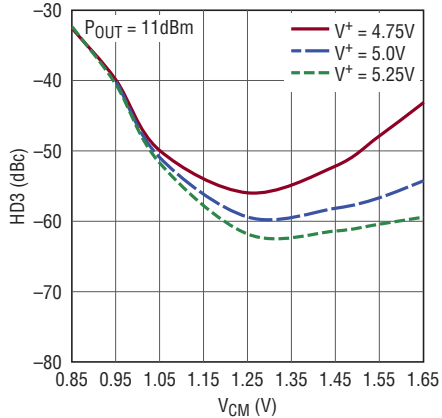
600MHzでのHD3と
全温度範囲でのPWRADJの電圧



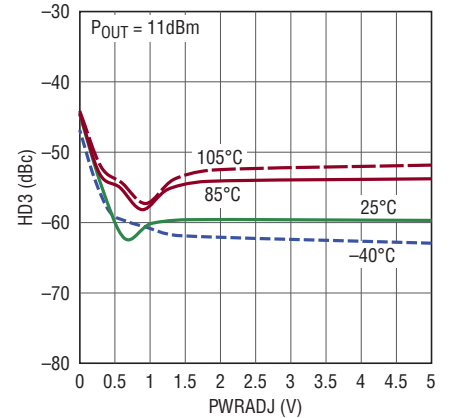
700MHzでのHD3と
全温度範囲でのV_{CM}



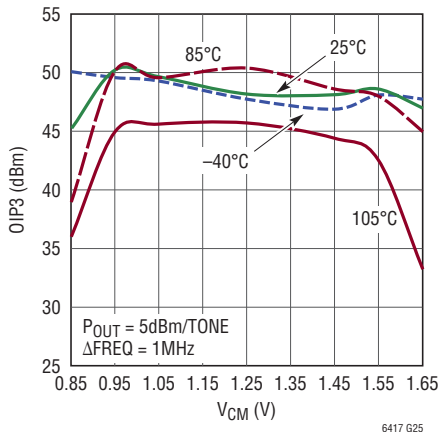
700MHzでのHD3と
V⁺全範囲でのV_{CM}



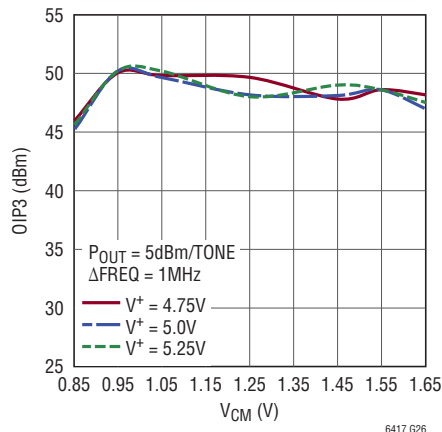
700MHzでのHD3と
全温度範囲でのPWRADJの電圧



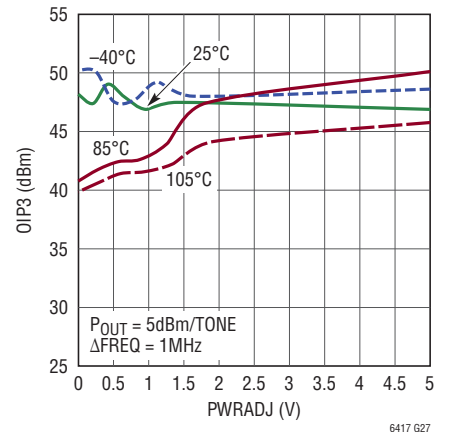
30MHzでのOIP3と
全温度範囲でのV_{CM}



30MHzでのOIP3と
V⁺全範囲でのV_{CM}

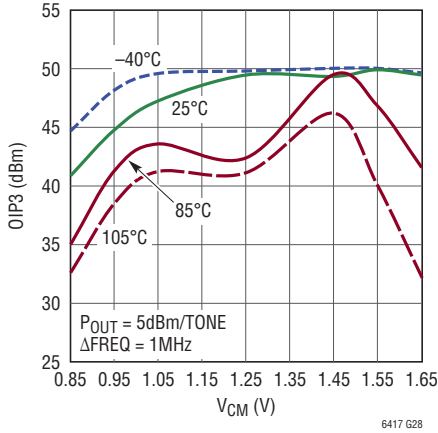


30MHzでのOIP3と
全温度範囲でのPWRADJの電圧



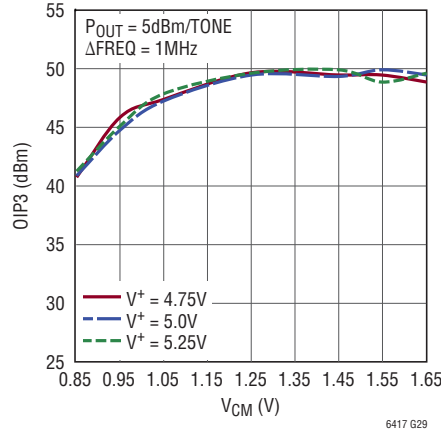
標準的性能特性

70MHzでのOIP3と
全温度範囲でのV_{CM}



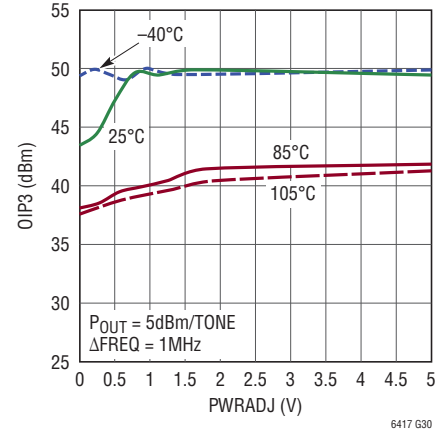
6417 G28

70MHzでのOIP3と
V⁺全範囲でのV_{CM}



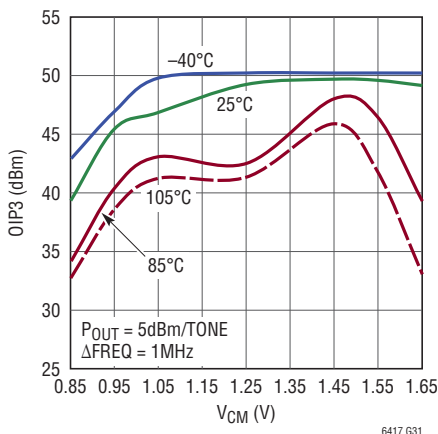
6417 G29

70MHzでのOIP3と
全温度範囲でのPWRADJの電圧



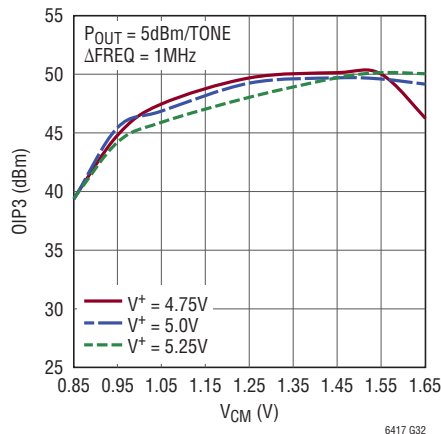
6417 G30

100MHzでのOIP3と
全温度範囲でのV_{CM}



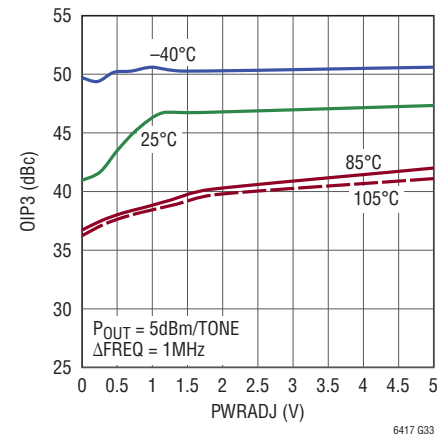
6417 G31

100MHzでのOIP3と
V⁺全範囲でのV_{CM}



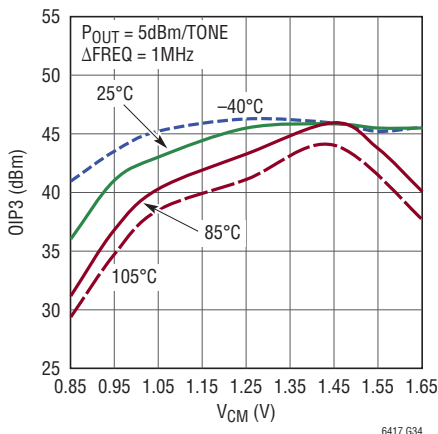
6417 G32

100MHzでのOIP3と
全温度範囲でのPWRADJの電圧



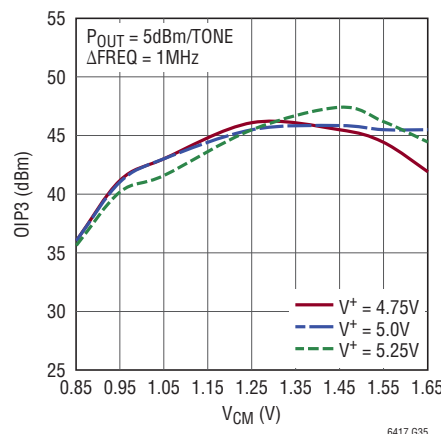
6417 G33

140MHzでのOIP3と
全温度範囲でのV_{CM}



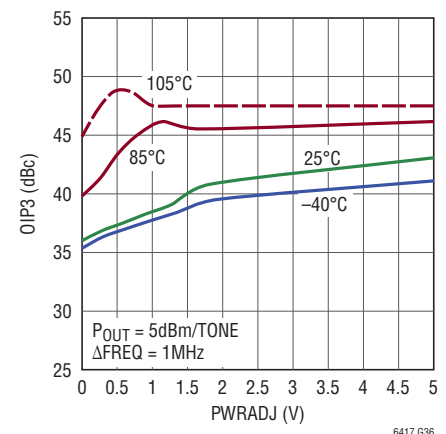
6417 G34

140MHzでのOIP3と
V⁺全範囲でのV_{CM}



6417 G35

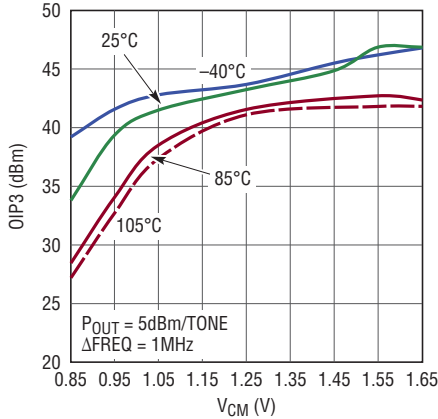
140MHzでのOIP3と
全温度範囲でのPWRADJの電圧



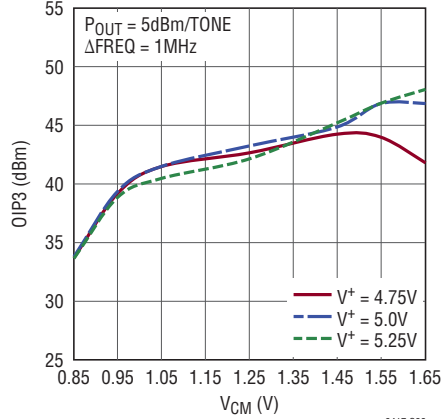
6417 G36

標準的性能特性

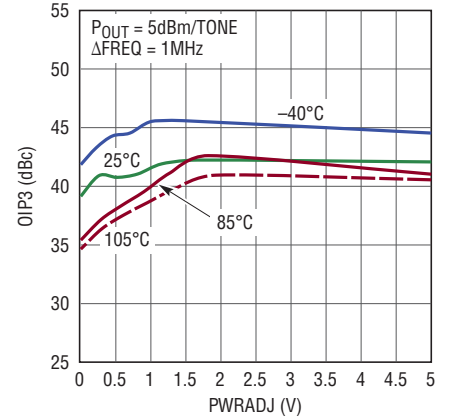
240MHzでのOIP3と
全温度範囲での V_{CM}



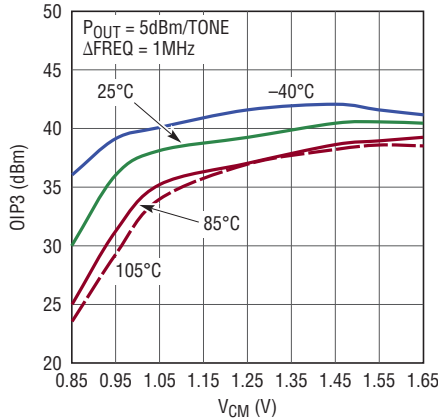
240MHzでのOIP3と
 V^+ 全範囲での V_{CM}



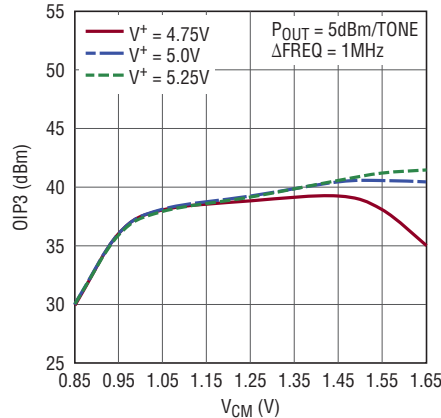
240MHzでのOIP3と
全温度範囲でのPWRADJの電圧



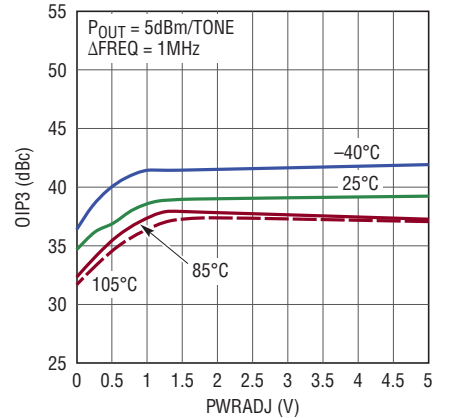
380MHzでのOIP3と
全温度範囲での V_{CM}



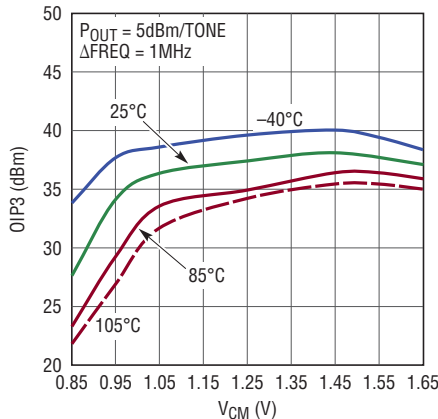
380MHzでのOIP3と
 V^+ 全範囲での V_{CM}



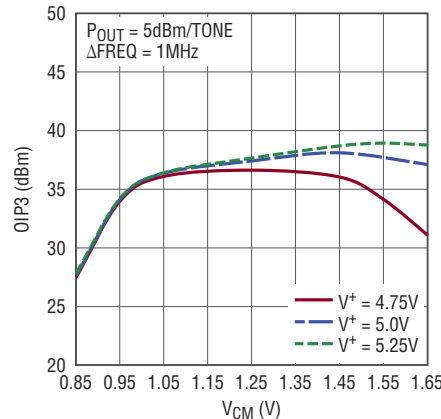
380MHzでのOIP3と
全温度範囲でのPWRADJの電圧



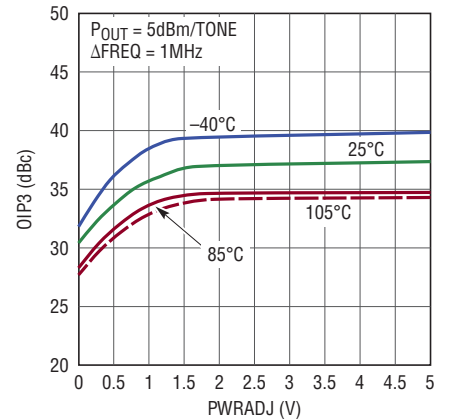
500MHzでのOIP3と
全温度範囲での V_{CM}



500MHzでのOIP3と
 V^+ 全範囲での V_{CM}

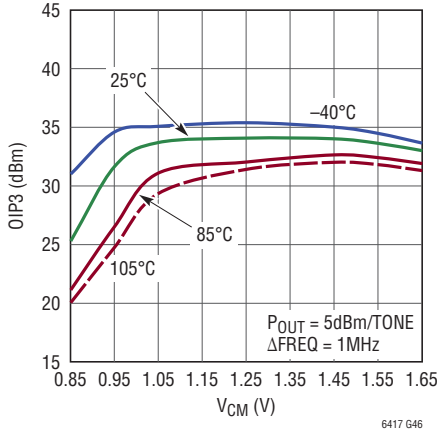


500MHzでのOIP3と
全温度範囲でのPWRADJの電圧

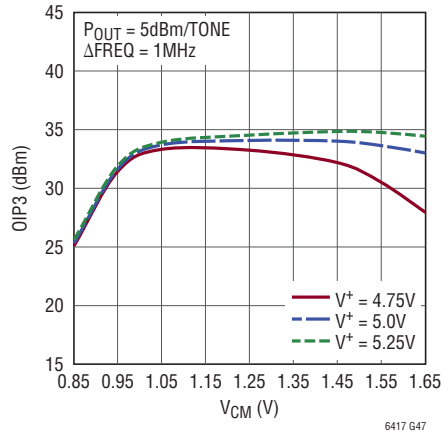


標準的性能特性

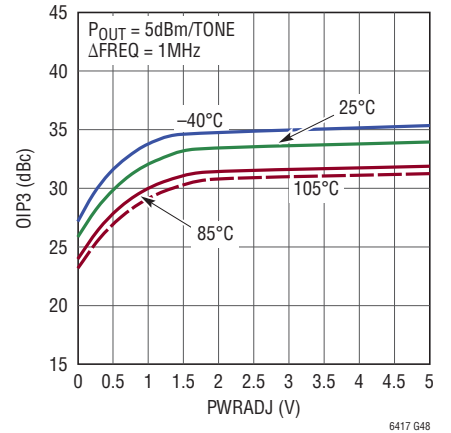
600MHzでのOIP3と全温度範囲でのV_{CM}



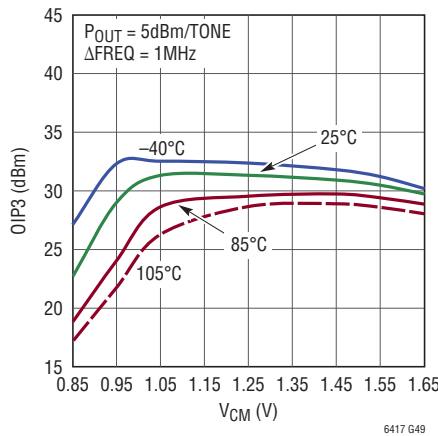
600MHzでのOIP3とV⁺全範囲でのV_{CM}



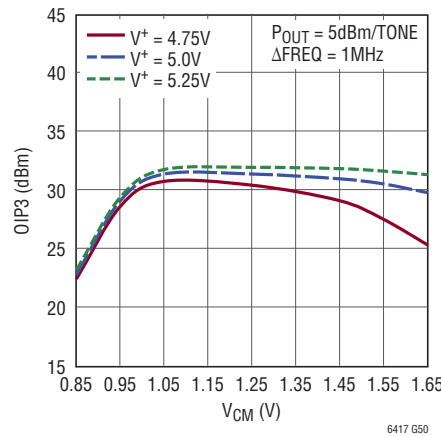
600MHzでのOIP3と全温度範囲でのPWRADJの電圧



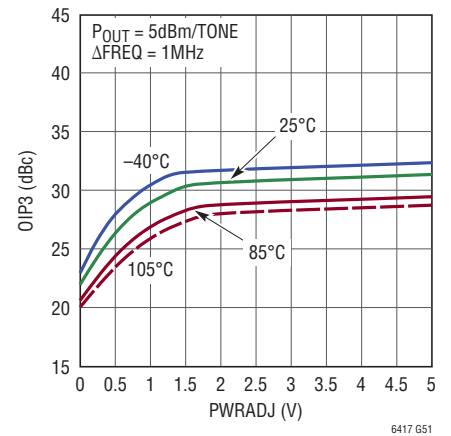
700MHzでのOIP3と全温度範囲でのV_{CM}



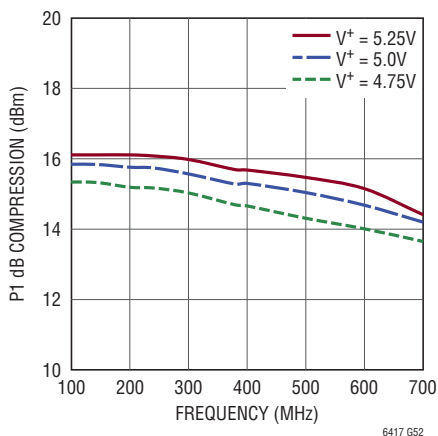
700MHzでのOIP3とV⁺全範囲でのV_{CM}



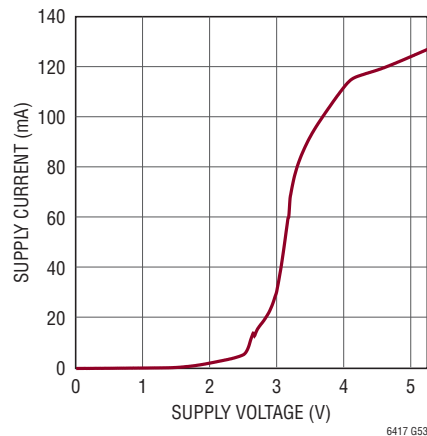
700MHzでのOIP3と全温度範囲でのPWRADJの電圧



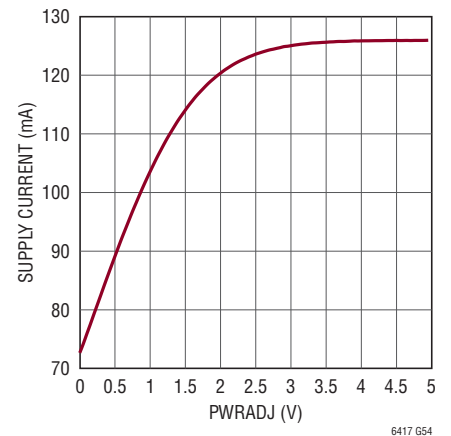
出力の1dB利得圧縮点と周波数および電源電圧



電源電流と電源電圧

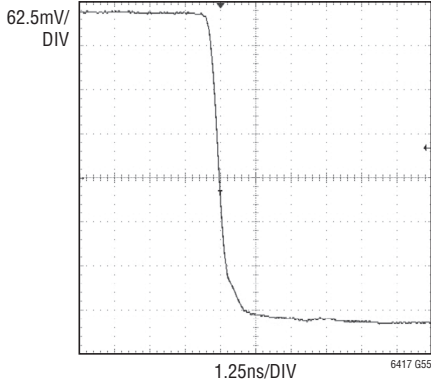


電源電流とPWRADJの電圧

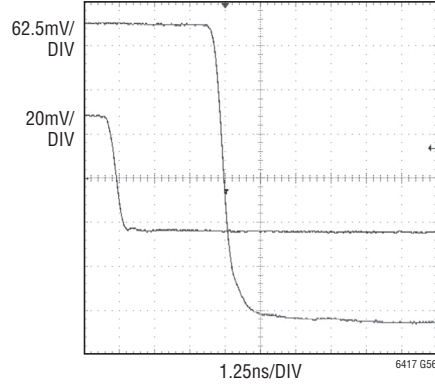


標準的性能特性

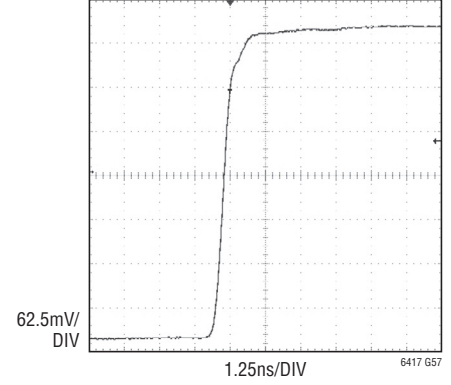
小信号トランジェント応答、
立ち下がりエッジ



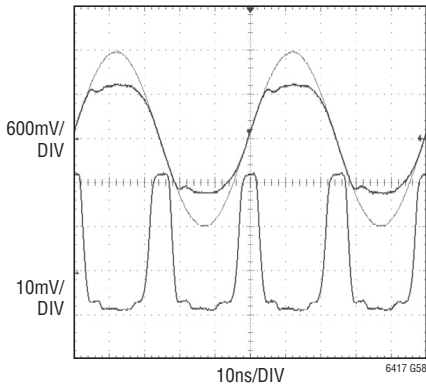
小信号トランジェント応答、
立ち下がりエッジ、入力を併記



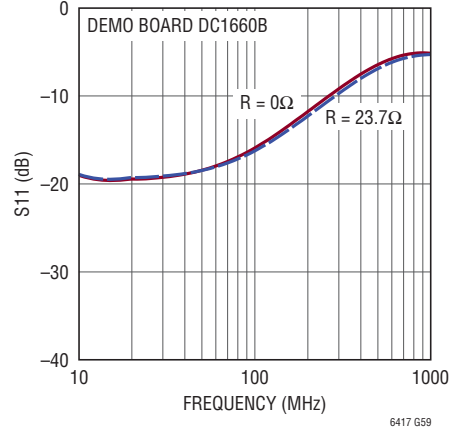
小信号トランジェント応答、
立ち上がりエッジ



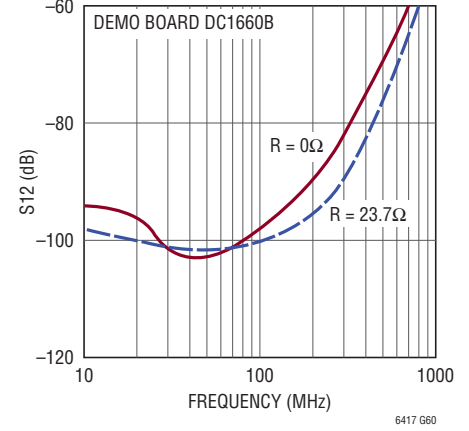
オーバードライブ回復と
オーバーレンジ応答



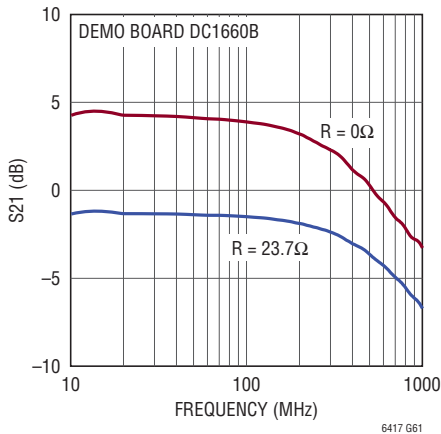
差動入力の反射減衰量(S11)と
周波数



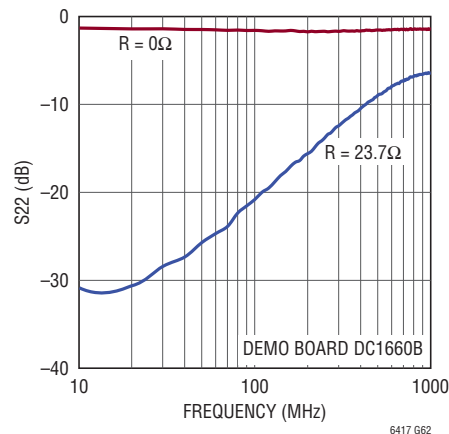
差動逆絶縁(S12)と周波数



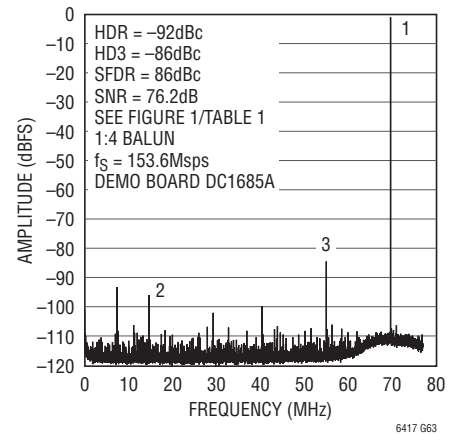
差動順方向利得(S21)と周波数



差動入力の反射減衰量(S22)と
周波数

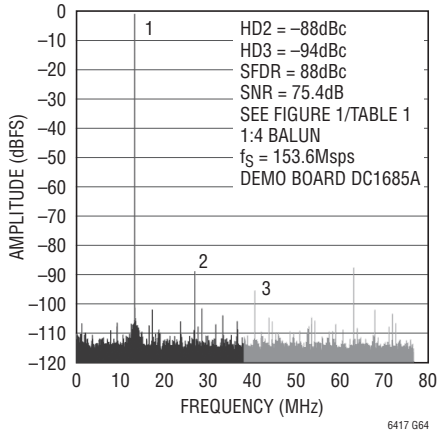


16ビットA/DコンバータLTC2209を駆
動するLTC6417。32KポイントのFFT、
 $f_{IN} = 69.5\text{MHz}$ 、 -1dBFS 、 $\text{PGA} = 0$



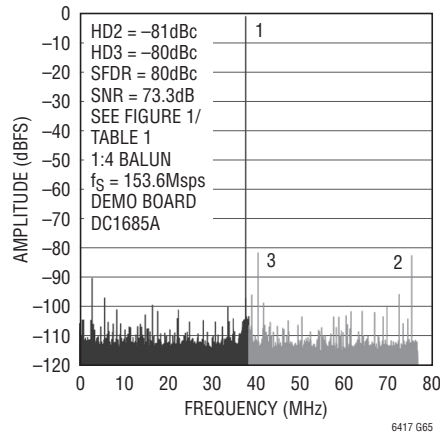
標準的性能特性

16ビット A/D コンバータ LTC2209 を駆動する LTC6417。64K ポイントの FFT、 $f_{IN} = 140\text{MHz}$ 、 -1dBFS 、 $\text{PGA} = 0$



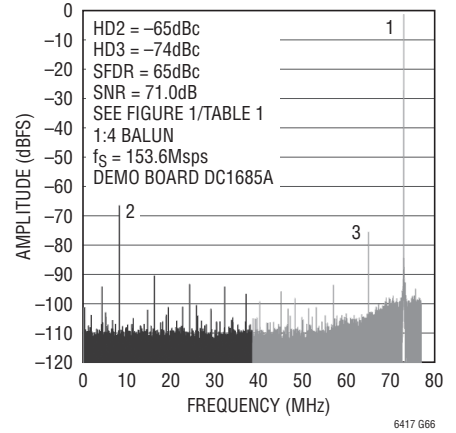
6417 G64

16ビット A/D コンバータ LTC2209 を駆動する LTC6417。64K ポイントの FFT、 $f_{IN} = 270\text{MHz}$ 、 -1dBFS 、 $\text{PGA} = 0$



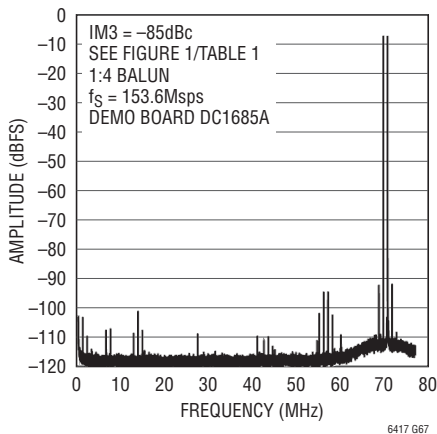
6417 G65

16ビット A/D コンバータ LTC2209 を駆動する LTC6417。64K ポイントの FFT、 $f_{IN} = 380\text{MHz}$ 、 -1dBFS 、 $\text{PGA} = 0$



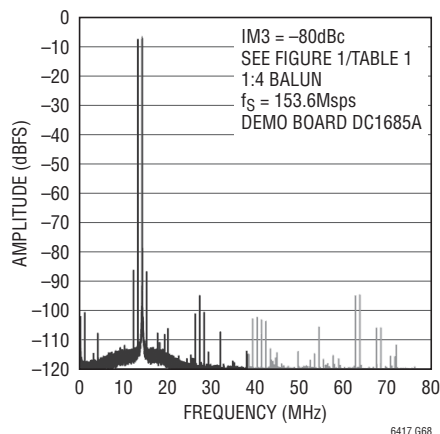
6417 G66

16ビット A/D コンバータ LTC2209 を駆動する LTC6417。32K ポイントの FFT、 $f_{IN} = 69.5\text{MHz}$ および 70.5MHz 、 -7dBFS /トーン、 $\text{PGA} = 0$



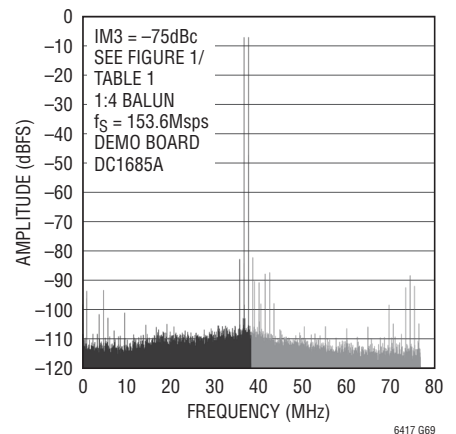
6417 G67

16ビット A/D コンバータ LTC2209 を駆動する LTC6417。64K ポイントの FFT、 $f_{IN} = 139.5\text{MHz}$ および 140MHz 、 -7dBFS /トーン、 $\text{PGA} = 0$



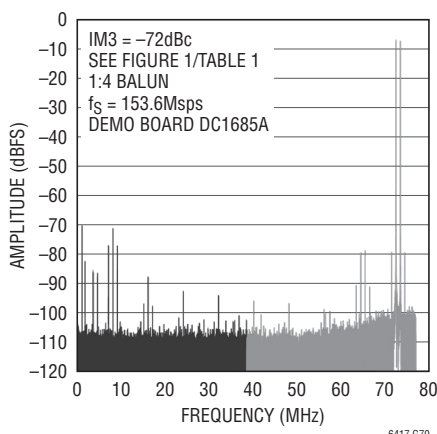
6417 G68

16ビット A/D コンバータ LTC2209 を駆動する LTC6417。64K ポイントの FFT、 $f_{IN} = 269.5\text{MHz}$ および 270.5MHz 、 -7dBFS /トーン、 $\text{PGA} = 0$



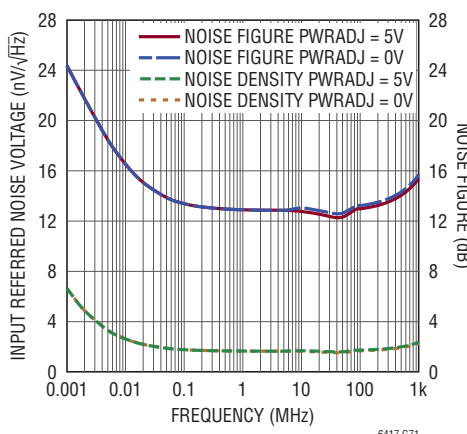
6417 G69

16ビット A/D コンバータ LTC2209 を駆動する LTC6417。64K ポイントの FFT、 $f_{IN} = 379.5\text{MHz}$ および 380.5MHz 、 -7dBFS /トーン、 $\text{PGA} = 0$



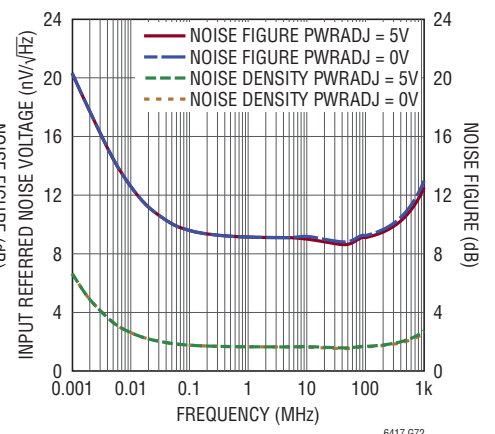
6417 G70

入力バラン・トランスが 1:1 の DC1660B の場合の入力換算ノイズ電圧と周波数およびノイズ・フィギュア



6417 G71

入力バラン・トランスが 1:4 の DC1660B の場合の入力換算ノイズ電圧と周波数およびノイズ・フィギュア



6417 G72

ピン機能

V⁺ (ピン1、6、11、16) : 正電源。標準は5Vです。V⁺とGNDの間の電圧が4.75V～5.25Vの範囲内である限り、両電源が可能です。電源間には、680pFと0.1μFのバイパス・コンデンサをデバイスのできるだけ近くに使用してください。

CLHI (ピン2) : 高電位側クランプ電圧。CLHIピンへの印加電圧により、OUT⁺ピンとOUT⁻ピンの高電位側電圧の制限値が規定されます。この電圧は、A/Dコンバータの高電位側電圧範囲より300mV以上高い電圧に設定します。5V電源の場合、CLHIピンはフロート状態でデフォルト電圧の2.5Vになります。CLHIには、約4.8kΩのテブナン等価抵抗があり、外部電圧によってオーバードライブすることができます。CLHIピンは、0.01μF以上の高品質セラミック・バイパス・コンデンサを使用してバイパスしてください。

GND (ピン3、7、10、17、20、露出パッド・ピン21) : 負電源。通常はグランドに接続されます。すべてのピンおよび露出パッドは同じ電圧に接続する必要があります。V⁺とGNDの間の電圧が4.75V～5.25Vの範囲内にある限り、GNDはグランド以外の電圧に接続できます。GNDピンをグランドに接続しない場合は、680pFおよび0.1μFのコンデンサを使用して、各GNDピンをできるだけパッケージの近くでバイパスしてください。良好な熱伝達を達成するため、露出パッドはプリント回路基板のグランド・プレーンに半田付けする必要があります。

NC (ピン4、13) : 接続なし。これらのピンは内部で接続されていません。

PWRADJ (ピン5) : 電力調整電圧。このピンに印加される電圧により、LTC6417の内部に流れるバイアス電流が調整されます。PWRADJピンはフロート状態でデフォルト電圧の1.6Vになります。PWRADJには、約14.5kのテブナン等価抵抗があり、外部電圧によってオーバードライブすることができます。PWRADJピンは、0.01μF以上の高品質セラミック・バイパス・コンデンサを使用してバイパスしてください。

IN⁺、IN⁻ (ピン8、ピン9) : それぞれバッファの非反転入力ピンおよび反転入力ピンです。これらのピンは高インピーダンスで、約9.5kです。AC結合の場合、これらのピンはV_{CM}ピンに加えられる電圧を自己バイアスします。

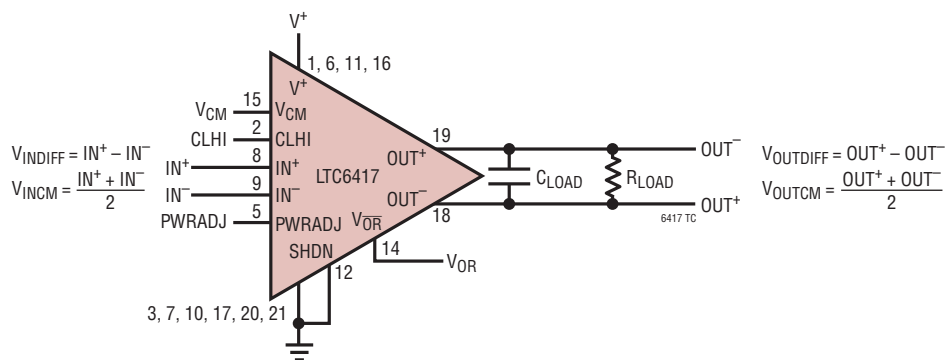
SHDN (ピン12) : このピンを“H”にすると、LTC6417はスリープモードになります。SHDNピンは、電圧が印加されない場合、フロート状態ではGNDと同じ電位になります。

V_{OR} (ピン14) : オーバーレンジ出力。このピンの電圧はデフォルトでは3.4Vですが、一方または両方の入力信号が、CLHIピンおよびV_{CM}ピンで設定された最小振幅または最大振幅を超えると、GNDまで低下します。

V_{CM} (ピン15) : このピンでは、9.5kの高出力抵抗を持つバッファを介してIN⁺およびIN⁻を駆動することにより、OUT⁺およびOUT⁻で観測される出力同相電圧が設定されます。V_{CM}ピンには、約2.7kのテブナン等価抵抗があり、外部電圧でオーバードライブすることができます。V_{CM}に電圧を印加しなかった場合、このピンの電圧は、5V電源ではフロート状態で約1.25Vのデフォルト電圧になります。V_{CM}ピンは、0.01μF以上の高品質セラミック・バイパス・コンデンサを使用してバイパスしてください。

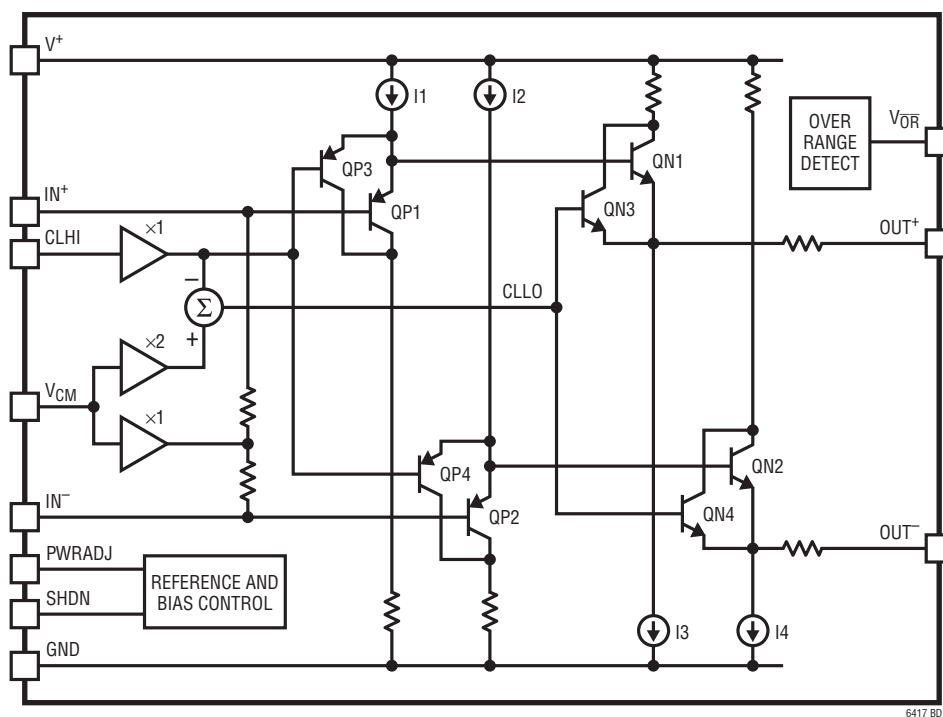
OUT⁻、OUT⁺ (ピン18、ピン19) : 出力。

DCテスト回路図



ブロック図

LTC6417の簡略回路図



アプリケーション情報

回路動作

LTC6417は、低ノイズで低歪みの完全差動ユニティ・ゲイン A/D コンバータ・ドライバで、-3dB 帯域幅の範囲はDC ~ 1.6GHzまで、差動入力インピーダンスは18.5k Ω 、差動出力インピーダンスは3 Ω です。LTC6417は、出力に出力同相電圧制御回路と高速電圧制限クランプ回路を備えた完全差動バッファで構成されています。低域通過フィルタまたは帯域通過フィルタは、外付け部品を数個取り付ければ簡単に実装できます。LTC6417はI/Oの結合方式の点で非常に柔軟性があります。入力、出力、またはその両方でAC結合またはDC結合することができます。入力をDC結合したLTC6417を使用する場合は、入力同相電圧範囲を1V ~ 1.5Vにすると最高の性能が得られます。AC結合動作の場合、LTC6417は、 V_{CM} ピンに印加された電圧を使用して入力をバイアスし、出力同相電圧が V_{CM} の電圧に等しくなるように動作します。このため、外付け回路は不要になります。 V_{CM} ピンは、リニアテクノロジーの高速A/Dコンバータ・ファミリが備える V_{CM} ピンに直接接続して機能するように設計されています。

入力インピーダンスと整合

LTC6417の差動入力インピーダンスは高く、18.5k Ω です。信号源とのインピーダンス整合をとるために、差動入力を低い値のインピーダンス(50 Ω など)に終端することが必要な場合があります。1:1のバラン・トランスを使用して入力整合およびシングルエンドから差動への変換を実現した回路を図1に示し、1:4のバラン・トランスを使用して6dBの電圧利得増加を達成した同様の回路を図2に示します。これらの回路は、広帯域のインピーダンス整合を実現しています。バラン・トランスおよび整合抵抗は、入力の不整合による減衰を最小限に抑えるため、入力ピンの近くに配置する必要があります。図1および2では、2つの入力終端抵抗の中間タップにコンデンサを接続することにより、高周波の同相除去比が向上しています。周波数を選択する場合やノイズを低減する場合には、この広帯域手法の代替案として、LTC6417の入力に狭帯域のインピーダンス整合手法を使用できます。

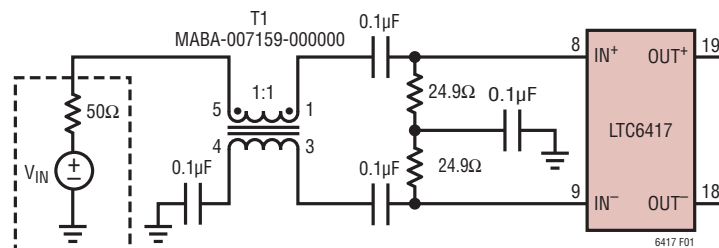


図1. 1:1のバラン・トランスを使用した50 Ω の差動入力インピーダンスの入力終端

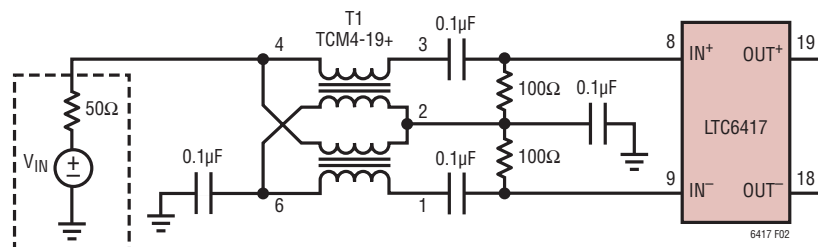


図2. 1:4のバラン・トランスを使用した50 Ω の差動入力インピーダンスの入力終端

アプリケーション情報

LTC6417アプリケーション回路のノイズ・フィギュアは、入力終端にも依存します。たとえば、図2に示す1:4の入力バラン・トランスでは、入力での電圧利得が6dB増加することによってノイズ・フィギュアが向上しています。一定のノイズ・フィギュアの円と一定の利得の円が同じ入力スミス・チャート内にプロットされた場合、利得とノイズと間に交換条件があることは明らかです。この技法を使用すると、与えられた利得およびノイズの要求に対して最適な信号源インピーダンスを求めることができます。

出力の整合およびフィルタ

LTC6417の各出力の出力抵抗は 1.5Ω です。ほとんどの場合、LTC6417を使用すると、後方終端なしでA/Dコンバータを駆動できますが、図3では、テストを行う目的で、1:1のバラン・トランスを使用して差動の 50Ω 負荷インピーダンスを駆動するLTC6417を示しています。1:1のバラン・トランスに出力を整

合させることが望ましい場合は、LTC6417の各出力と直列に 23.7Ω の抵抗を挿入してください。これを図4に示します。ここで、LTC6417は差動の 100Ω 負荷インピーダンスを駆動しています。

前述したように、LTC6417は外付け出力インピーダンス整合回路なしでA/Dコンバータを駆動できますが、部品を数点付加することにより、通常は性能が向上します。中心周波数が148MHzで、 -3dB の点が85MHzと210MHzにあり、16ビットのA/DコンバータLTC2209を駆動するために使用する6次帯域通過フィルタを図5に示します。通過帯域内では、このフィルタによってリップルは1dBより小さくなります。この高次フィルタは、その帯域幅の外側では急峻な減衰特性を示すので、その阻止帯域内ではノイズが除去され、歪み成分が抑圧されます。フィルタの中心周波数を2倍にするには、コンデンサとインダクタの値を半分にして、抵抗の値を維持します。こうすると、フィルタの帯域幅も2倍になります。

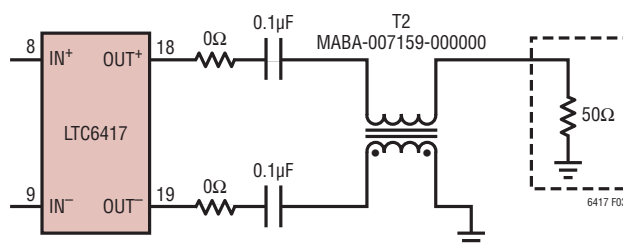


図3. 1:1のバラン・トランスを使用して 50Ω 負荷を駆動する後方終端のないLTC6417

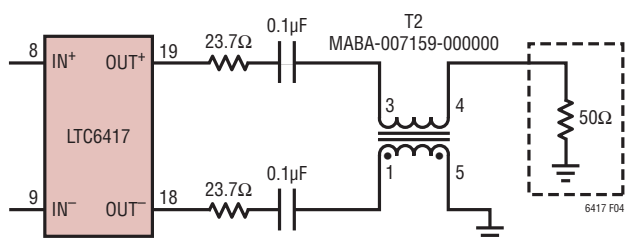


図4. 1:1のバラン・トランスを使用した 50Ω の差動負荷の出力終端

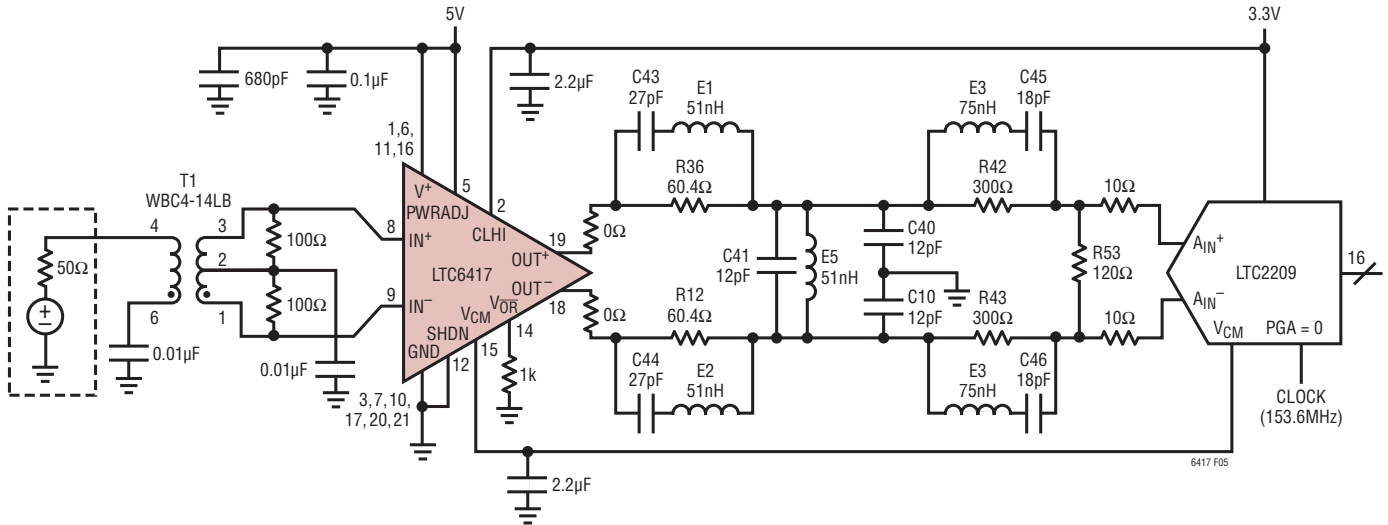


図5. 推奨の帯域通過フィルタを備えた、16ビットのA/DコンバータLTC2209を140MHzで駆動するためのDC1685Aの簡略回路図

表1. 異なる入力周波数に対応する帯域通過フィルタの部品の値

部品	入力周波数			
	70MHz	140MHz	270MHz	380MHz
R12 = R36	60.4Ω	60.4Ω	60.4Ω	60.4Ω
C43 = C44	56pF	27pF	15pF	12pF
E1 = E2	100nH	51nH	27nH	18nH
C41	47pF	12pF	12pF	10pF
C10 = C40	13pF	12pF	3.3pF	2.7pF
E5	100nH	51nH	27nH	18nH
R42 = R43	300Ω	300Ω	300Ω	300Ω
R53	120Ω	120Ω	120Ω	120Ω
C45 = C46	39pF	18pF	10pF	8.2pF
E3 = E4	150nH	75nH	39nH	27nH

アプリケーション情報

出力同相電圧の調節

AC結合アプリケーションでは、出力同相電圧を V_{CM} ピンで設定します。図6に示すように、内部のバッファは、 V_{CM} ピンの電圧を高インピーダンスの抵抗を介して入力に結合します。入力同相電圧は出力同相電圧とほぼ同じなので、どちらも V_{CM} ピンに印加されている電圧とほぼ同じになります。DC結合アプリケーションでは、内部の V_{CM} が入力信号によってオーバードライブされます。 V_{CM} ピンには、2.7kのテブナン等価抵抗があり、外部電圧でオーバードライブすることができます。 V_{CM} ピンは、5V電源の場合、フロート状態で1.25Vのデフォルト電圧になります。出力同相電圧は、5.0V電源の場合、0.29V～2.25Vの範囲で V_{CM} ピンの電圧をトラッキングできます。 V_{CM} ピンはフロート状態でかまいませんが、0.1 μ Fのバイパス・コンデンサを使用してLTC6417の近くで必ずGNDにバイパスしてください。LTC22xxファミリなどのA/Dコンバータと連携する場合は、図5に示すように、 V_{CM} ピンをA/Dコンバータの V_{CM} 出力ピンに接続できます。

クランピング、CLHIピンおよび V_{CM} ピン

CLHIピンは、高速内部回路の高電位側クランプ電圧を設定するときに使用します。

これにより、各出力でのシングルエンドの最大電圧および最小電圧の逸脱が制限されます。この機能は、セルラ基地局の受信機など、入力信号のピーク値と平均値の比が非常に大きいアプリケーションできわめて重要です。

内部回路は、同相電圧 V_{CM} を基準にして対称的な低電位側クランプ電圧を発生します(図7および8)。LTC6417のクランプ制御回路には、補足的な2つの仕組みがあります。第1に、2.5Vの最大振幅と0.2Vの最小振幅が内部で強制されているにより、トランジスタが深い飽和状態にならないようになっています。これにより、クランプが解除された後の回復が迅速になります。第2に、CLHIの電圧が V_{CM} より低いと、内部のCLLOの電圧がCLHIの電圧を追跡し始めます。これにより、出力振幅が制限され、出力トランジスタが保護されます。クランプ回路の応答時間はクランプする場合は5ns程度、解放する場合は1ns程度なので、クランプ回路は160MHzを超える周波数では有効ではなくなります。

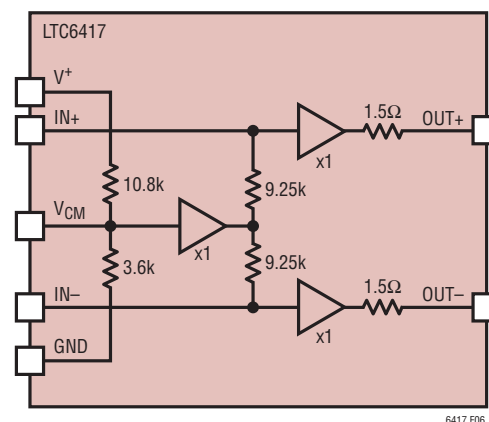


図6. 入力をバイアスする同相バッファを示すLTC6417の内部回路構成

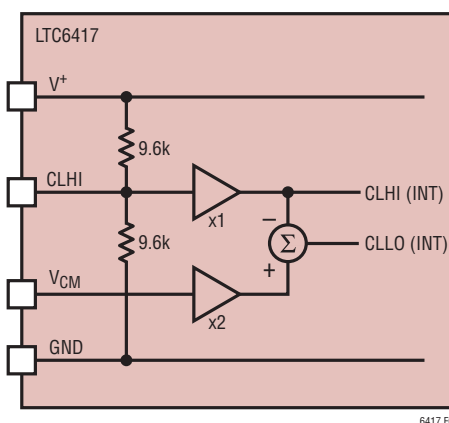


図7. V_{CM} を基準にして対称なクランプ電圧を発生する内部回路

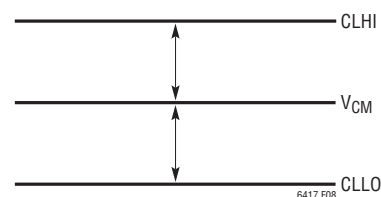


図8. V_{CM} を基準にした対称な高電位側および低電位側クランプ電圧

アプリケーション情報

非常に大きい信号がLTC6417に到達した場合、出力振幅の最大値および最小値は、CLHIピンおよび V_{CM} ピンに印加される電圧によって決まります。入力信号が通常の動作範囲に戻ると、LTC6417は2ns以内に線形動作に戻ります。DC結合動作の場合、入力信号の同相分は、 V_{CM} ピンの電圧とは異なる場合があります。最小振幅は、引き続き V_{CM} ピンおよびCLHIピンに印加された電圧によって設定されます。

CLHIピンは高インピーダンスの入力です。このピンの入力インピーダンスは4.8kです。5V電源の場合、CLHIピンの電圧は自己バイアスによって2.5Vになります。後段の電源に加わる信号の振幅を制限するには、たとえば後段がLTC2165などのA/Dコンバータの場合は、CLHIピンをそのままLTC2165の正電源ピンに接続します。CLHIピンは、0.1 μ Fのコンデンサを使用して、LTC6417のできるだけ近くでバイパスしてください。

V_{OR} ピン

V_{OR} (オーバーレンジ)ピンの機能は、CLHIピンおよび V_{CM} ピンで設定された最小信号振幅または最大信号振幅を一方または両方の入力を超えると、オーバーレンジ状態を通知することです。

LTC6417の V_{OR} ピンは、入力電力を動的に制限する制御システムで使用できます。これは、完全なシステムの過負荷応答がきわめて低速なアプリケーションで非常に有益です。

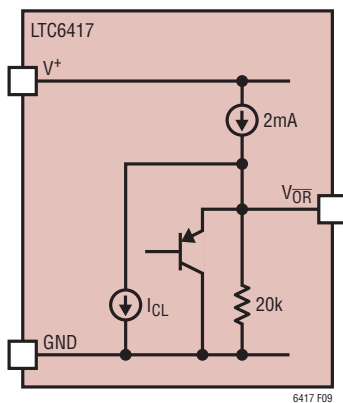


図9. プルダウン抵抗とクランプ回路が接続されている V_{OR} ピンを示すLTC6417の内部回路構成

図9に示すように、 V_{OR} ピンは内部で2mAの電流源と、GNDへの内部20kプルダウン抵抗に接続されています。内部のクランプ回路により、最大出力は3.4Vに制限されます。一方の入力が制限値を超え、その結果一方のクランプに固定されるとすぐに、出力電流は0になり、したがって V_{OR} の電圧も0になります。 V_{OR} ピンの動的な応答は、外付け抵抗と、任意の外付けコンデンサで調整できます。高速動作を目指す場合は、 V_{OR} ピンとGNDの間に50 Ω の抵抗を追加すると、振幅が100mVの高速信号が得られます。

PWRADJピン

PWRADJピンに印加する電圧により、LTC6417の電源電流および性能が調整されます。この機能は、LTC6417の直線性がシステム内の他の部品の直線性を超えるアプリケーションで消費電力を減らす場合に便利です。LTC6417の直線性性能を低下させてもシステムの性能には影響しないからです。PWRADJピンは高インピーダンスの入力です。このピンの入力インピーダンスは14.5kです。5V電源の場合、PWRADJピンの電圧は自己バイアスによって1.6Vになります。最大限の電力にする場合は、PWRADJピンをそのまま正電源 V^+ に接続します。最小の電力にする場合は、PWRADJピンをGNDに短絡します。PWRADJピンは、0.1 μ Fのコンデンサを使用して、LTC6417のできるだけ近くでバイパスしてください。PWRADJピンの電圧に対するLTC6417の性能は、グラフに示してあります。

SHDNピン

SHDNピンを“H”にすると、LTC6417はスリープ・モードになり、電源電流が大幅に減少します。SHDNピンは高インピーダンスの入力です。このピンの入力インピーダンスは10.5k Ω です。SHDNピンを外部電圧で駆動しない場合、SHDNピンの電圧はフロート状態でGNDと同じ電位になり、LTC6417はイネーブル状態に維持されます。SHDNピンは、0.1 μ Fのコンデンサを使用して、LTC6417のできるだけ近くでバイパスしてください。

スリープ・モードでは、入力段と出力段はオフになりますが、入力クランプ回路と出力クランプ回路は通電状態が維持され、デバイスは過電圧から保護されます。

スリープ・モードでの電源電流は標準の125mAではなく、わずか24mAです。ただし、クランプ回路がオンになると、電源から流れる電流は最大で180mAになることがあります。これ

アプリケーション情報

を回避するには、LTC6417をスリープ・モードにするときに、以下に示すいくつかの注意事項を守ってください。

- 出力を強制的に入力より低い電圧にしないでください。こうすると、出力段がオンになります。
- CLHIピンはフロート状態にしておくか、V_{CC}に接続してください。こうすると、クランプが作動するまでの入力での信号の範囲が広がります。
- CLHIピンの電圧と2.5Vのうち低い方の電圧より入力の電圧を低く維持します。そうしないと、入力クランプが作動します。
- V_{CM}ピンまたは出力をGNDに短絡しないでください。いずれの場合も出力クランプがオンになります。電源から流れる電流は最大で180mAになることがあります。
- 可能な場合は出力をフロート状態にしてください。出力はV_{CM}への内部抵抗によって電圧が低下します。

これらの注意事項に留意することにより、LTC6417ならびに駆動対象デバイスが保護されると同時に、スリープ・モードでは低消費電流が維持されます。

ノイズとノイズ・フィギュア

LTC6417の差動入力換算の電圧ノイズ密度および電流ノイズ密度は、それぞれ1.5nV/√Hzおよび4.3pA/√Hzです。

ノイズ・モデルを提示する前に、図10に示すトランスのある回路を簡素化します。図11では、トランスの2次側を反映した信号源インピーダンスを使用して回路を再描画しています。信号源インピーダンスには、トランスのインピーダンス比mが掛けられます。図12では、アンプおよび抵抗に付随するノイズ源が追加されています。LTC6417のノイズ・モデルに基づいて、信号源のノイズ寄与分を除外した全出力ノイズ電力は、次式のようになります。

$$\begin{aligned} e_{no}^2 &= e_{ni}^2 + (i_{ni} \cdot R_{EQ})^2 + i_{RT}^2 \cdot R_{EQ}^2 \\ &= e_{ni}^2 + (i_{ni} \cdot R_{EQ})^2 + \frac{4kT}{R_T} \cdot R_{EQ}^2 \end{aligned}$$

ここで、 $R_{EQ} = mR_S || R_T$ はLTC6417の入力で観測される等価インピーダンスです。信号源抵抗のノイズに起因する出力ノイズ電力は、次式で与えられます。

$$\begin{aligned} e_{no(mR_S)}^2 &= i_{mR_S}^2 \cdot R_{EQ}^2 \\ &= \frac{4kT}{mR_S} \cdot R_{EQ}^2 \end{aligned}$$

ノイズ・フィギュア(NF)は、これらのノイズ電力の比から次式で計算されます。

$$NF = 10 \log \left(1 + \frac{e_{no}^2}{e_{no(mR_S)}^2} \right)$$

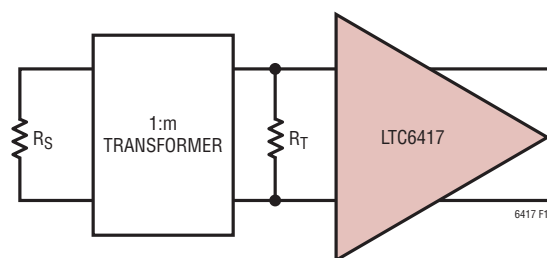


図10. トランスを接続したLTC6417

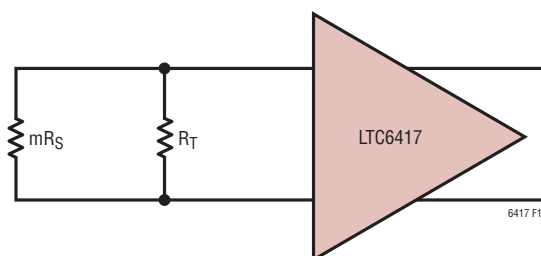


図11. 2次側換算の信号源抵抗

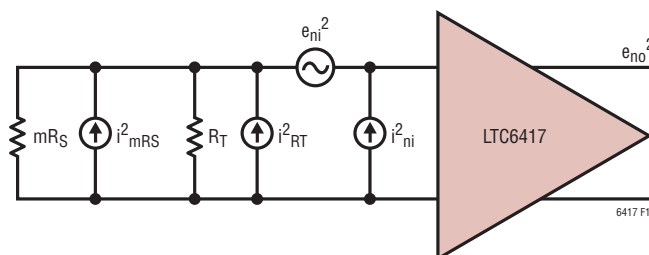


図12. LTC6417の簡略ノイズ・モデル

アプリケーション情報

ほとんどの場合、終端抵抗は信号源抵抗に整合されます。つまり、 $R_T = mR_S$ です。広帯域の終端トランスが接続されたLTC6417の場合は、出力と入力のノイズ密度およびNFに対する終端抵抗のプロットを図13に示します。システム内で最高のノイズ性能を得るには、インピーダンス比の高いトランスに整合したLTC6417を使用します。出力ノイズ密度は高くなりますが、トランスで実現された利得の増加により、ノイズ・フィギュアは向上します。終端抵抗が大きくなると、LTC6417の入力容量との組み合わせによって信号の帯域幅が制限されるので、インピーダンス比を8より大きくすることは推奨しません。異なるトランスのインピーダンス比に対応するLTC6417の出力ノイズ密度を素早く推定するには、表2を参照してください。単純なノイズ・モデルではトランスでの挿入損失が考慮されていないので、NFは測定値の方が大きくなります。

表2. 広帯域の終端トランスが接続されたLTC6417の出力ノイズ密度とNF、 $R_S = 50\Omega$

トランスのインピーダンス比 m	終端抵抗 R_T (Ω)	利得 (V/V)	出力ノイズ密度 e_{no} (nV/\sqrt{Hz})	NF (dB)
1	50	1.0	1.57	11.2
2	100	1.4	1.64	8.9
4	200	2.0	1.80	7.0
8	400	2.8	2.14	5.9

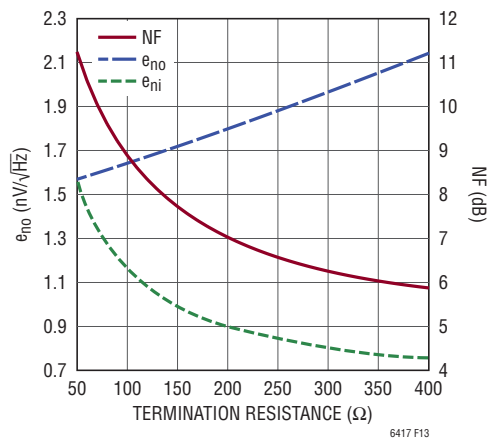


図13. LTC6417の出力と入力のノイズ密度およびNFと終端抵抗

LTC6417とA/Dコンバータとのインタフェース

LTC6417は高速A/Dコンバータに直接インタフェースできるように特別に設計されています。LTC6417からはA/Dコンバータを直接駆動することが可能です。ただし、実際にはLTC6417の出力に数個の外付け部品を追加することにより、より優れた性能が得られます。16ビットのA/DコンバータLTC2209を駆動するLTC6417を図5に示します。LTC6417の差動出力には帯域通過フィルタが掛けられており、その後LTC2209の差動入力駆動されます。多くのアプリケーションでは、アンプの広帯域ノイズを制限するのにこのようなフィルタが適しています。高性能の16ビット設計回路では、このことが特に当てはまります。LTC6417とA/Dコンバータ間の最小の推奨回路網は、単純に2つの10 Ω 直列抵抗です。これらの抵抗の使用目的は、プリント回路基板配線の寄生容量と、A/Dコンバータの入力ピンおよびドライバの出力ピンでのデバイス内部ボンディング・ワイヤの寄生インダクタンスに伴う共振が発生しないようにすることです。

シングルエンド信号

LTC6417は、シングルエンド信号を差動信号に変換するには設計されていません。シングルエンド入力信号は、LTC6417の入力に接続したバラン・トランスを介して差動信号に変換することができます。図5には、6dBの電圧利得が得られる1:4のトランスで駆動されるLTC6417を示していますが、ここではシングルエンドから差動への変換も行われます。

電源に関する検討事項

最高の直線性を得るため、LTC6417の正電源は $V^+ = 5V$ にします。ESD保護のため、LTC6417には、エッジで作動する電源電圧クランプ回路が内蔵されています。クランプ回路のタイミング機構により、ESD事象の発生時にはLTC6417の保護回路がイネーブルされます。この内部クランプ回路は、正電源の V^+ ピンに電圧オーバーシュートや高速スルーレートが生じた場合にも作動することがあります。LTC6417は、この内部ESDクランプ回路が作動する危険があるので、通電状態のソケットに活線挿抜しないでください。LTC6417のできるだけ近くで、680pFと0.1 μF のバイパス・コンデンサを V^+ ピンに接続してください。

超広帯域IF帯域幅向けアクティブ・ミキサとのLTC6417のインタフェース

LTC6417は、LTC5567のようなアクティブ・ダウコンバーティング・ミキサとの併用に適している優れたインタフェース・アンプです。LTC6417をLTC5567の後置アンプとして使用するこ

アプリケーション情報

とにより、500MHzを超えるIF帯域幅を達成すると同時に、通過帯域フィルタを追加することができます。このきわめて広いIF帯域幅を実現する鍵は、プリエンファシス・インダクタをLTC6417の入力と直列に接続して、インタフェースのインピーダンスと相互作用するLTC6417の入力容量に起因する固有の減衰を補償することです。図14に示す例では、各プリエンファシス・インダクタの値を33nHにすると、優れた広帯域性能を発揮します。さまざまなLの値での性能を図15に示します。L = 33nHの場合には、90MHz～590MHzの範囲で全体的な変換利得が1dB以内に維持され、500MHzのIF帯域幅という結果になります。

テスト回路

LTC6417は完全に差動の設計になっており、A/Dコンバータがある場合とない場合の両方のアプリケーションで有用なので、2つのテスト回路を使用してこのデータシートの情報を得ました。テスト回路AはDC1660Bで、LTC6417の2ポートのデモ用回路です。基板レイアウトと回路図を図16と図17

に示します。これらの回路には、シングルエンドを差動に変換するために1:4の入力バラン・トランスと1:1の出力バラン・トランスが組み込まれているので、2ポートのネットワーク・アナライザを使用して直接解析することができます。入力と出力のバラン・トランスを含めると、-3dB帯域幅は約600MHzです。LTC6417の入力の前段に1:4の入力バラン・トランスを置くことにより、電圧利得は6dBになりますが、1:1の入力バラン・トランスの場合と比較して優れたノイズ・フィギュア性能が得られます。入力バラン・トランスが異なる2つのノイズ・フィギュア測定結果は、グラフに示されています。

テスト回路BはDC1685Aです。この回路は、16ビット、153.6MspsのA/DコンバータLTC2209を駆動するLTC6417で構成されます。この回路は、DC890B（コンピュータのインタフェース基板）およびリニアテクノロジー独自の評価ソフトウェアと組み合わせて使用し、2つのデバイスの性能をまとめて評価することを目的としています。DC1685Aの基板レイアウトと回路図の両方を図18と図19に示します。

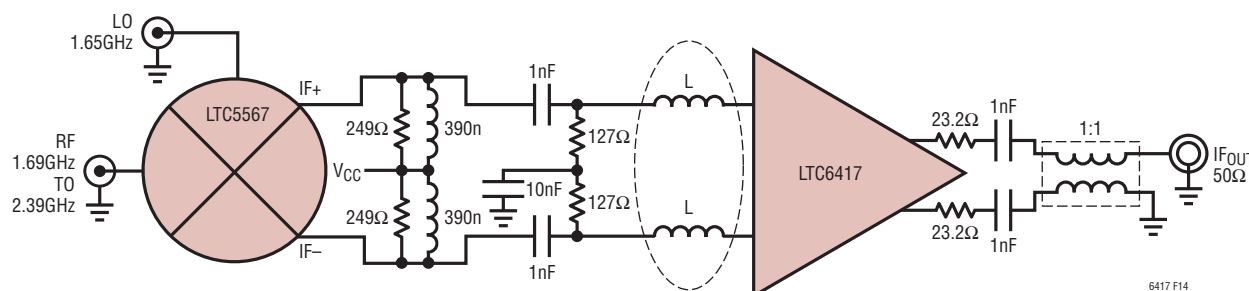


図 14.

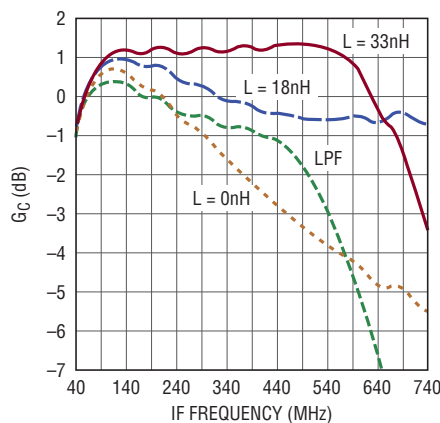


図 15.

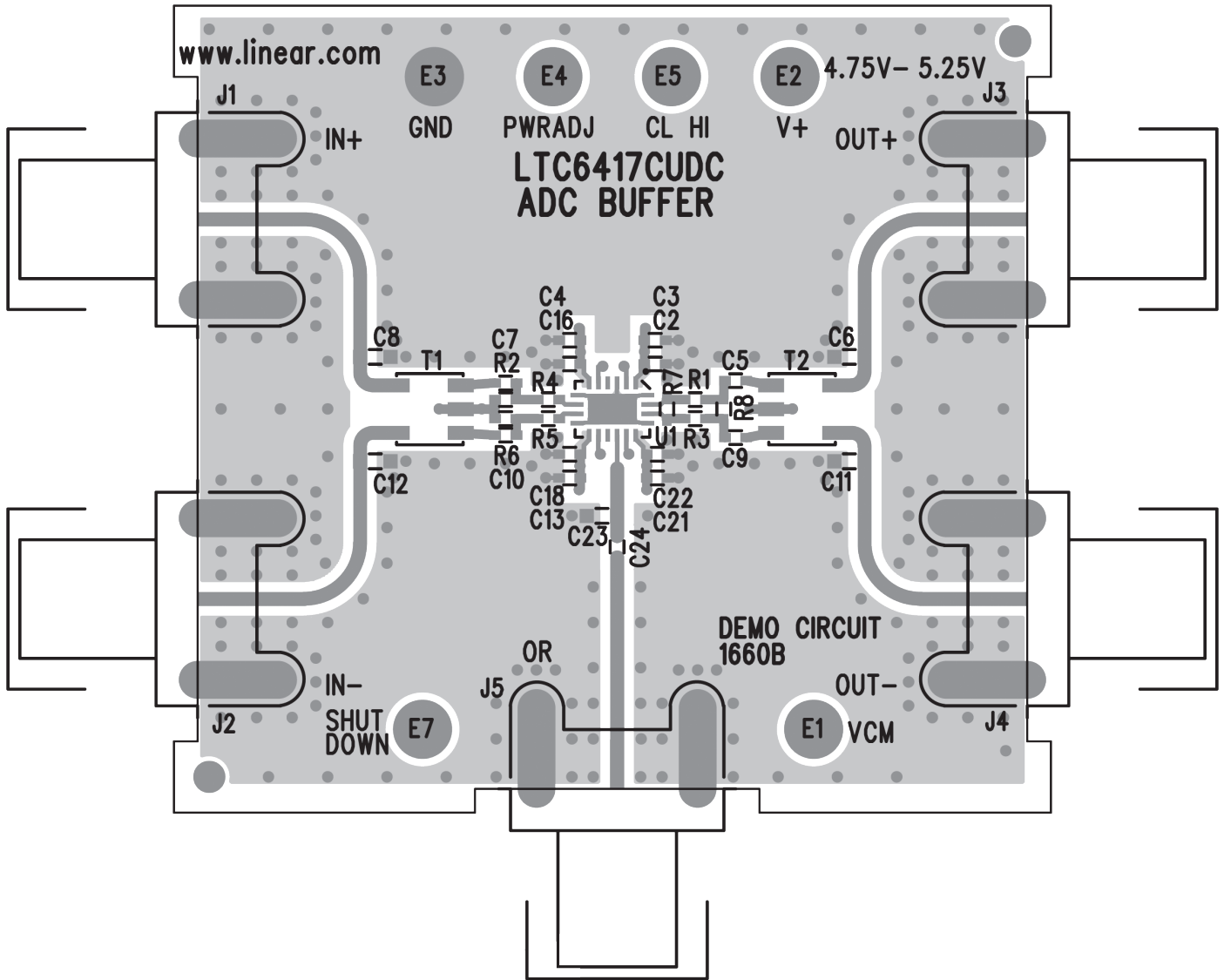
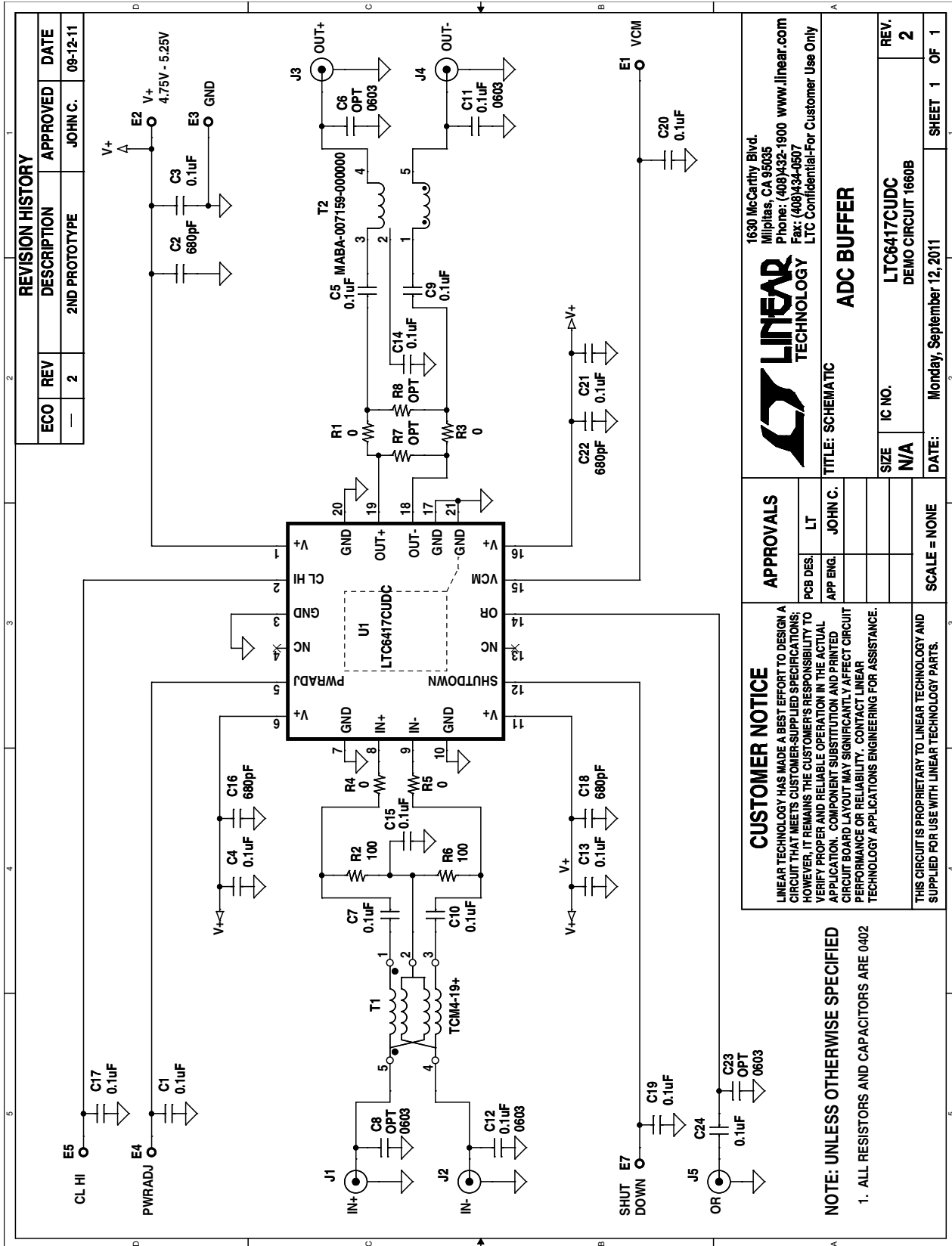


図16. デモ用基板 DC1660B のレイアウト

アプリケーション情報



REVISION HISTORY				
ECO	REV	DESCRIPTION	APPROVED	DATE
—	2	2ND PROTOTYPE	JOHN C.	09-12-11

LINEAR TECHNOLOGY

1630 McCarthy Blvd.
Milpitas, CA 95035
Phone: (408)432-1900 www.linear.com
Fax: (408)434-0507
LTC Confidential-For Customer Use Only

ADC BUFFER

IC NO. LTC6417CUDC
DEMO CIRCUIT 1660B

DATE: Monday, September 12, 2011

APPROVALS		SCALE = NONE	
PCB DES.	LT		
APP ENG.	JOHN C.		
TITLE: SCHEMATIC			
SIZE	IC NO.		
N/A	LTC6417CUDC		
DATE: Monday, September 12, 2011		SHEET 1 OF 1	

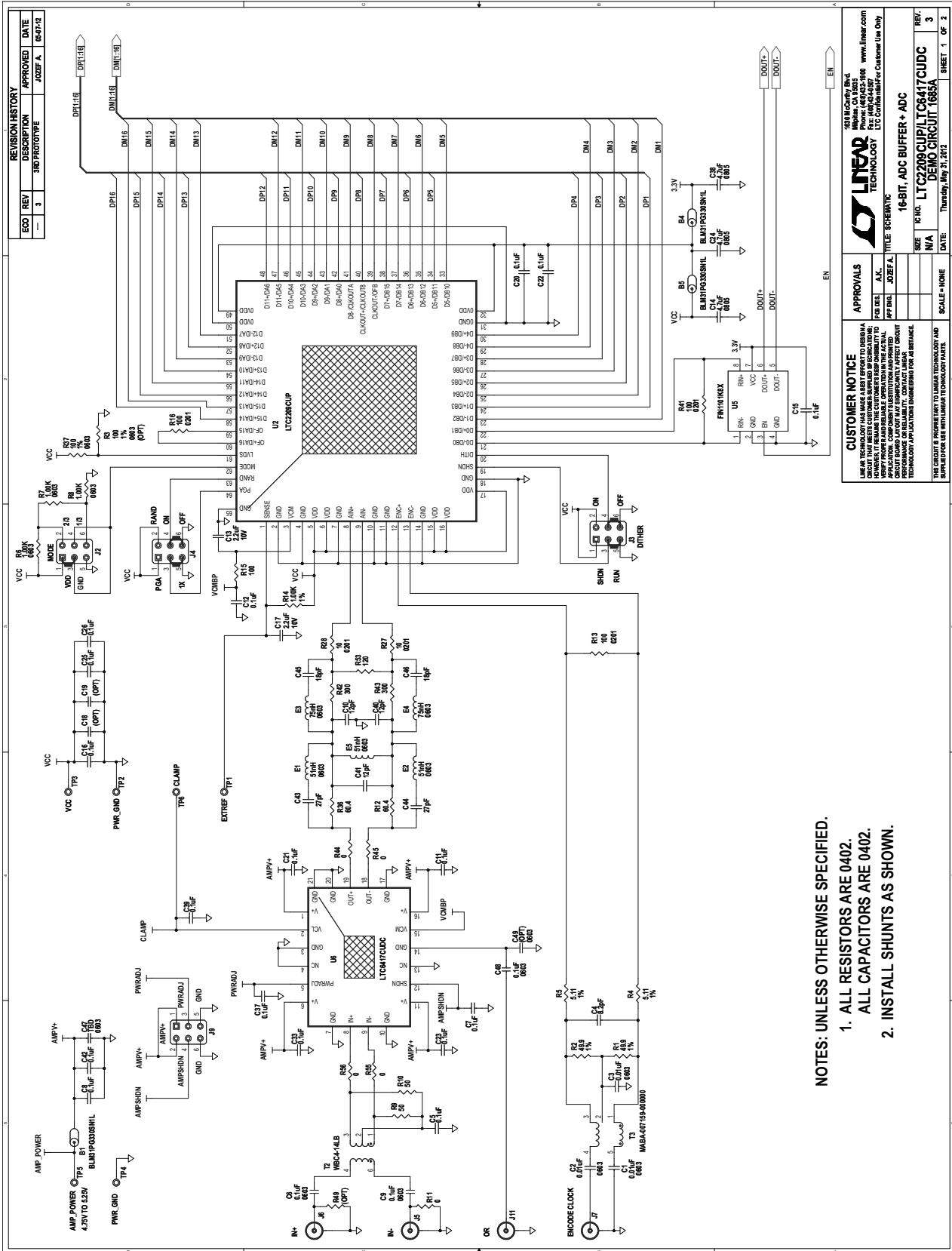
CUSTOMER NOTICE
LINEAR TECHNOLOGY HAS MADE A BEST EFFORT TO DESIGN A CIRCUIT THAT MEETS CUSTOMER-SUPPLIED SPECIFICATIONS; HOWEVER, IT REMAINS THE CUSTOMER'S RESPONSIBILITY TO VERIFY PROPER AND RELIABLE OPERATION IN THE ACTUAL APPLICATION. COMPONENT SUBSTITUTION AND PRINTED CIRCUIT BOARD LAYOUT MAY SIGNIFICANTLY AFFECT CIRCUIT PERFORMANCE OR RELIABILITY. CONTACT LINEAR TECHNOLOGY APPLICATIONS ENGINEERING FOR ASSISTANCE.

NOTE: UNLESS OTHERWISE SPECIFIED
1. ALL RESISTORS AND CAPACITORS ARE 0402

THIS CIRCUIT IS PROPRIETARY TO LINEAR TECHNOLOGY AND SUPPLIED FOR USE WITH LINEAR TECHNOLOGY PARTS.

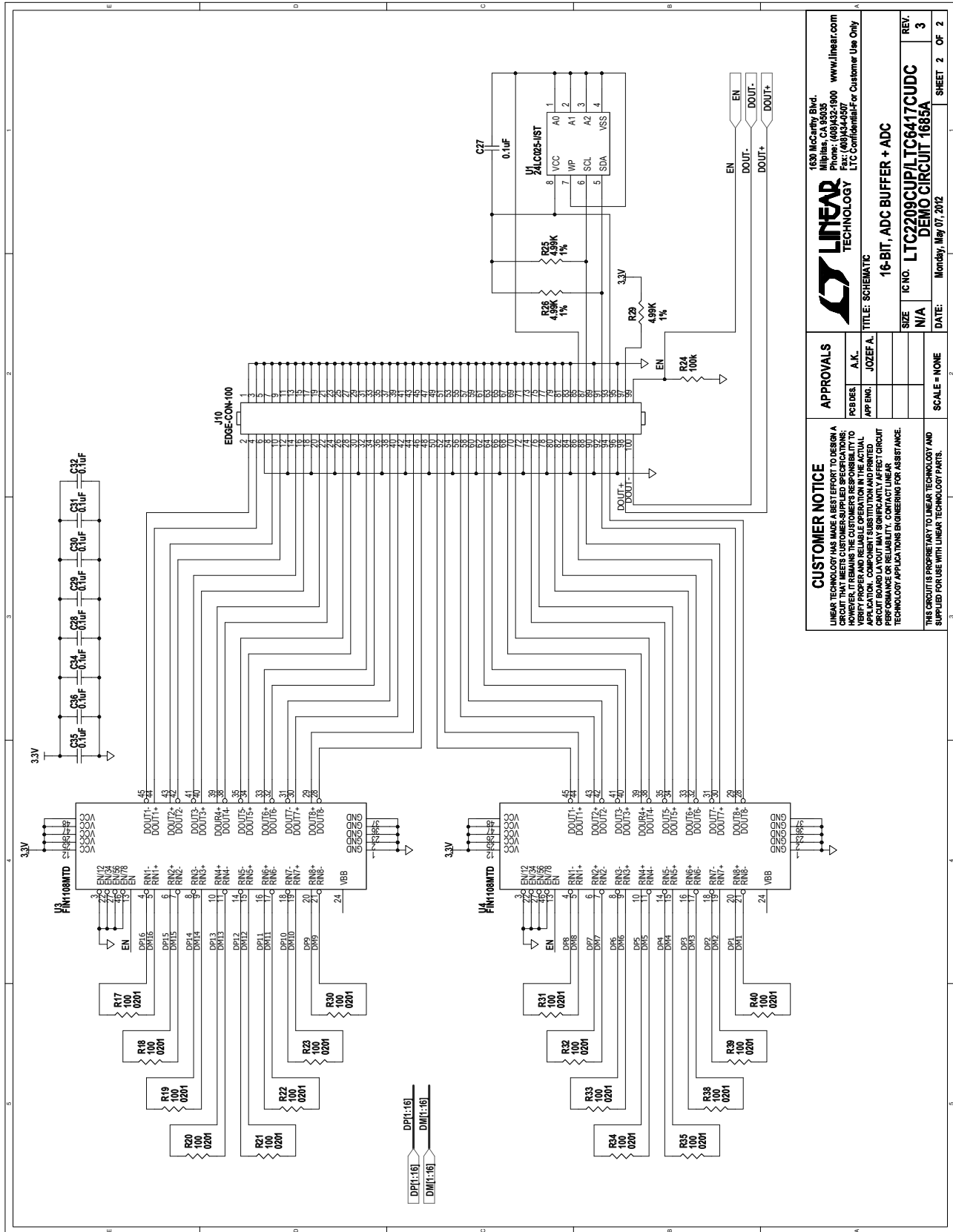
図 17. デモ用基板 DC1660B の回路図 (テスト回路 A)

アプリケーション情報



NOTES: UNLESS OTHERWISE SPECIFIED.
 1. ALL RESISTORS ARE 0402.
 ALL CAPACITORS ARE 0402.
 2. INSTALL SHUNTS AS SHOWN.

図19. デモ用基板DC1685Aの回路図(テスト回路B)



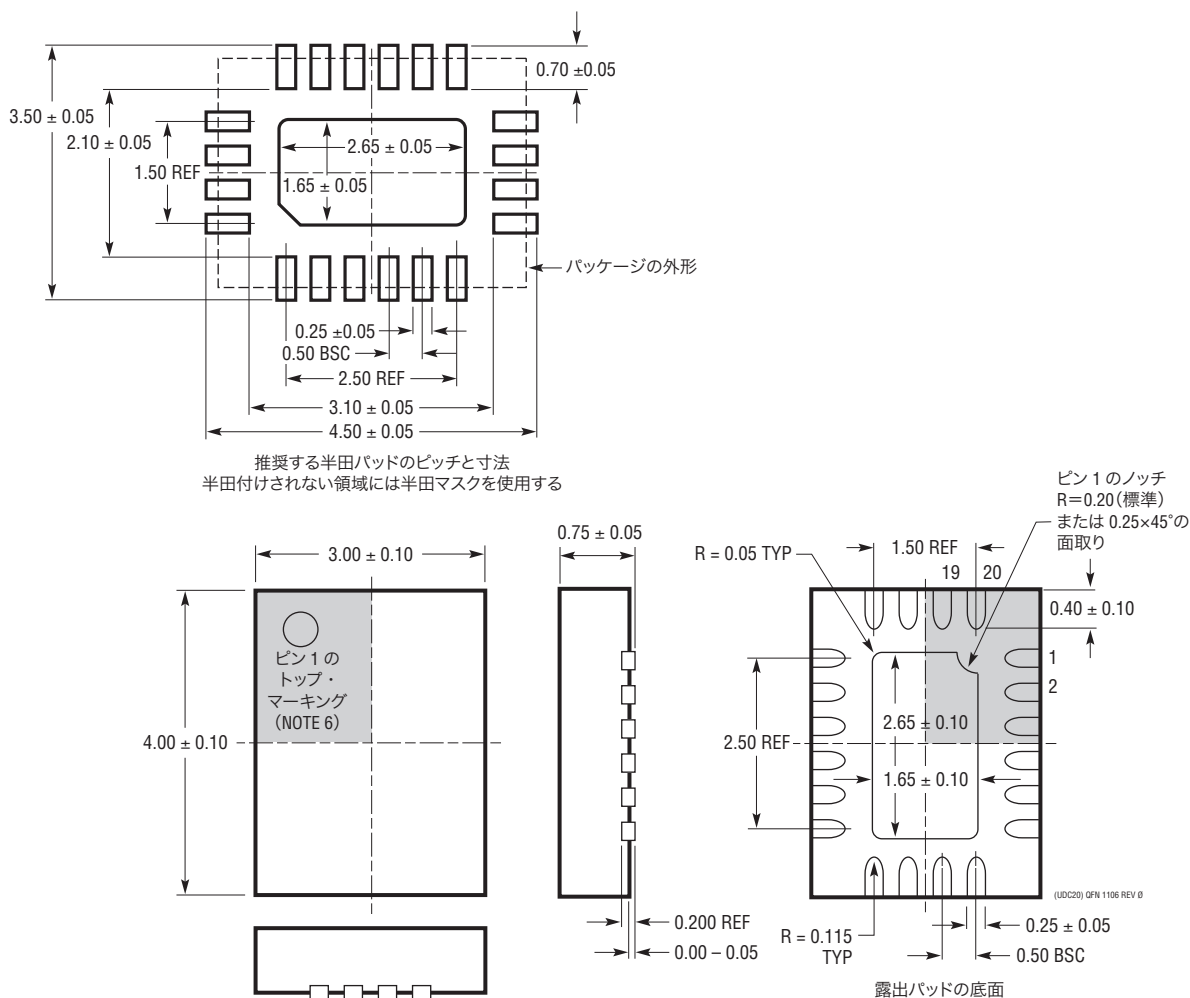
<p>CUSTOMER NOTICE</p> <p>LINEAR TECHNOLOGY HAS MADE A BEST EFFORT TO DESIGN A DEMO CIRCUIT FOR THE LTC6417. HOWEVER, IT REMAINS THE CUSTOMER'S RESPONSIBILITY TO VERIFY PROPER AND RELIABLE OPERATION IN THE ACTUAL APPLICATION. COMPONENT SUBSTITUTION AND PRINTED BOARD MANUFACTURING VARIATIONS MAY AFFECT CIRCUIT PERFORMANCE OR RELIABILITY. CONTACT LINEAR TECHNOLOGY APPLICATIONS ENGINEERING FOR ASSISTANCE.</p>		<p>APPROVALS</p> <p>DESIGNER: _____</p> <p>A.I.C.: _____</p> <p>APP'NG: JOZEFA</p>	
<p>THIS CIRCUIT IS PROPRIETARY TO LINEAR TECHNOLOGY AND SUPPLIED FOR USE WITH LINEAR TECHNOLOGY PARTS.</p>		<p>SCALE = NONE</p>	
<p>LINEAR TECHNOLOGY 1630 McCarthy Blvd. Milpitas, CA 95035 Phone: (408)432-1900 www.linear.com Fax: (408)434-5050</p>		<p>16-BIT, ADC BUFFER + ADC DEMO CIRCUIT 1685A</p>	
<p>DATE: Monday, May 07, 2012</p>		<p>SIZE: N/A</p>	<p>REV: 3</p>
<p>SHEET 2 OF 2</p>		<p>IC NO. LTC2209CUIPLTC6417CUDC</p>	

図 19 (続き). デモ用基板 DC1685A の回路図 (テスト回路 B)

パッケージ

最新のパッケージ図面については、<http://www.linear.com/designtools/packaging/> をご覧ください。

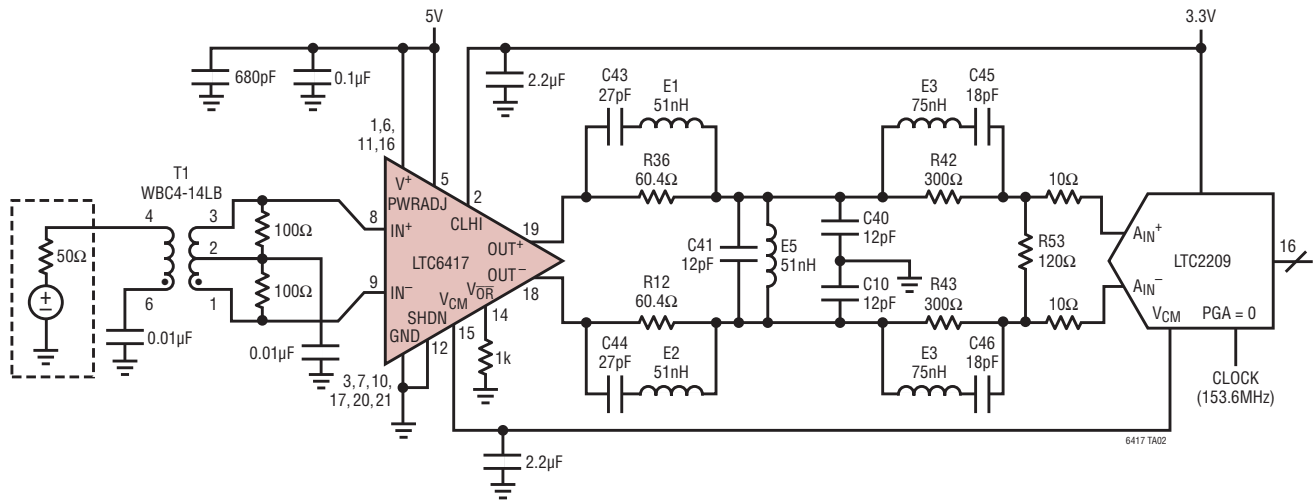
UDC パッケージ
20 ピン・プラスチック QFN (3mm×4mm)
(Reference LTC DWG # 05-08-1742 Rev 0)



- 注記：
1. 図は JEDEC のパッケージ外形ではない
 2. 図は実寸とは異なる
 3. 全ての寸法はミリメートル
 4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。
モールドのバリは(もしあれば)各サイドで 0.15mm を超えないこと
 5. 露出パッドは半田メッキとする
 6. 灰色の部分はパッケージのトップとボトムのピン1の位置の参考に過ぎない

標準的応用例

推奨の出力終端回路を備えた、16ビットのA/DコンバータLTC2209を140MHzで駆動するためのDC1685Aの簡略回路図



関連製品

製品番号	説明	注釈
固定利得IFアンプ/A/Dコンバータ・ドライバ		
LTC6400-8/LTC6400-14/ LTC6400-20/LTC6400-26	1.8GHz、低ノイズ、低歪み、差動A/Dコンバータ・ドライバ	IM3: -71dBc (240MHz、2V _{P-P} の合成信号)、I _S = 90mA、A _V = 8dB、14dB、20dB、26dB
LTC6420-20	1.8GHz、低ノイズ、低歪み、デュアル差動A/Dコンバータ・ドライバ	LTC6400-20のデュアル版、A _V = 8dB、14dB、20dB、26dB
LTC6401-8/LTC6401-14/ LTC6401-20/LTC6401-26	1.3GHz、低ノイズ、低歪み、差動A/Dコンバータ・ドライバ	IM3: -74dBc (140MHz、2V _{P-P} の合成信号)、I _S = 50mA、A _V = 8dB、14dB、20dB、26dB
LTC6421-20	1.3GHz、低ノイズ、低歪み、デュアル差動A/Dコンバータ・ドライバ	LTC6401-20のデュアル版、A _V = 8dB、14dB、20dB、26dB
可変利得のIFアンプ/A/Dコンバータ・ドライバ		
LTC6412	800MHz、31dBレンジのアナログ制御VGA	連続調整可能な利得制御、dB単位で線型の利得範囲: -14dB ~ 17dB
LT5554	ダイナミックレンジの広い7ビット・デジタル制御IFVGA/A/Dコンバータ・ドライバ	OIP3: 200MHzで46dBm、利得範囲: 1.725 ~ 17.6dB (0.125dBステップ)
LT5514	デジタル利得制御の超低歪みIFアンプ/A/Dコンバータ・ドライバ	OIP3: 100MHzで47dBm、利得範囲: 10.5dB ~ 33dB (1.5dBステップ)
LT5524	デジタル利得制御の低歪みIFアンプ/A/Dコンバータ・ドライバ	OIP3: 100MHzで40dBm、利得範囲: 4.5dB ~ 37dB (1.5dBステップ)
ベースバンド差動アンプ		
LTC6416	2GHz、低ノイズ、差動16ビットADCバッファ	160MHz、2V _{P-P} の合成出力でのIM3: -84dBc、A _V = 1、e _n = 1.8nV/√Hz、42mA
LTC6409	10GHz、1.1nV/√HzのA/Dコンバータ・ドライバ	AC結合またはDC結合、0MHz ~ 100MHz
LTC6406	3GHzレール・トゥ・レール入力差動アンプ/A/Dコンバータ・ドライバ	50MHz、2V _{P-P} の合成出力でのIM3: -65dBc、レール・トゥ・レール入力、e _n = 1.6nV/√Hz、18mA
LTC6404-1/LTC6404-2/ LTC6404-4	低ノイズ、レール・トゥ・レール出力差動アンプ/A/Dコンバータ・ドライバ	10MHzでのSNRおよびSFDR: 16ビット、レール・トゥ・レール出力、e _n = 1.5nV/√Hz、LTC6404-1はユニティゲインで安定、LTC6404-2は2倍の利得で安定
LTC6403-1	低ノイズ、レール・トゥ・レール出力差動アンプ/A/Dコンバータ・ドライバ	3MHzでのSNRおよびSFDR: 16ビット、レール・トゥ・レール出力、e _n = 2.8nV/√Hz
A/Dコンバータ		
LTC2209	16ビット、160MspsのA/Dコンバータ	ノイズフロア: 77.3dBFS、SFDR: 100dB
LTC2208	16ビット、130MspsのA/Dコンバータ	ノイズフロア: 78dBFS、SFDR: 100dB

6417f