



ハイサイド MOSFET 内蔵のデュアル 5A、20V 同期型降圧レギュレータ

データシート

ADP2325

特長

- 入力電圧：4.5 V~20 V
- 出力精度：±1%
- ハイサイド MOSFET（オン抵抗：48 mΩtyp）を内蔵
- 柔軟な出力構成
 - デュアル出力：5 A/5 A
 - パラレル・シングル出力：10 A
- 設定可能なスイッチング周波数：250 kHz~1.2 MHz
- 位相シフトが調整可能な外部同期入力または内部クロック出力
- 選択可能な動作モード：PWM または PFM
- インダクタを小型化できる調整可能な電流制限
- 外部補償とソフト・スタート機能
- プリチャージ出力でのスタートアップ
- ADIsimPower™ 設計ツールによってサポート可能

アプリケーション

- 通信インフラストラクチャ
- ネットワーク、サーバー
- 工業用および計測機器
- 健康機器、医療機器
- 中間電源としてのレール変換（他の電源と負荷の間に挿入して異なる電圧源を作る）

概要

ADP2325 は、電流モード・アーキテクチャを採用した、フル機能、デュアル出力降圧 DC/DC レギュレータです。ADP2325 は 2 個のハイサイド・パワー MOSFET と 2 個の外付け N チャンネル MOSFET 用ローサイド・ドライバを内蔵しています。2 つのパルス幅変調 (PWM) チャンネルは、デュアルの 5A 出力にするか、又はこれらを並列接続してシングルの 10A 出力に構成することができます。このレギュレータは、4.5V~20V の入力電圧で動作し、最小 0.6V までの電圧を出力することができます。

スイッチング周波数は、250kHz~1.2MHz 間に設定する事ができ、あるいはマルチ電源アプリケーションにおける干渉を最小にするために外部クロックに同期させることができます。2 つの PWM チャンネルは、180°の位相差で動作するので、入力電流のリプルが小さく、入力コンデンサのサイズも小さくなります。

双方向の同期ピンを使うと、60°、90°、120° の位相シフトが可能であるため、縦続接続可能な多相電源ソリューションが可能になります。

ADP2325 は、軽負荷では、効率を高めるためにパルス周波数変調 (PFM) 動作モードに、あるいはノイズに敏感なアプリケーションには強制 PWM 動作モードに設定することができます。外部補償機能とソフト・スタート機能により、柔軟な設計が可能となります。

代表的なアプリケーション回路

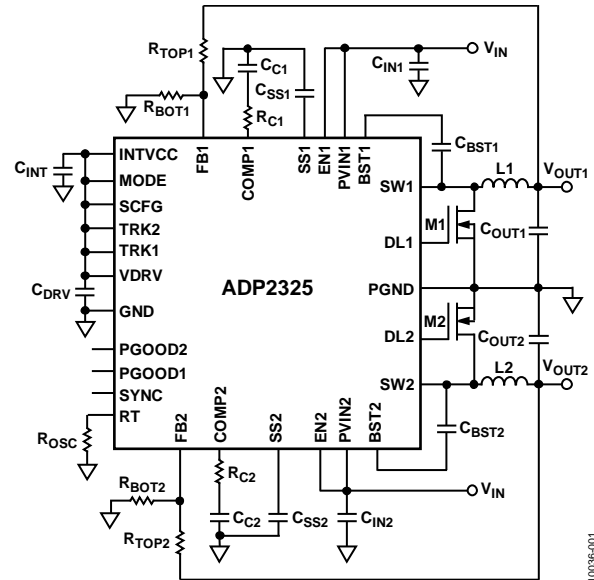


図 1.

独立したイネーブル入力とパワーグッド出力により、信頼性の高い電源シーケンシングが得られます。信頼性の高いシステムを実現するために、低電圧ロックアウト (UVLO) 機能、過電圧保護 (OVP) 機能、過電流保護 (OCP) 機能それにサーマル・シャットダウン (TSD) 機能が内蔵されています。

ADP2325 は-40°C~+125°C のジャンクション温度範囲で動作し、32 ピン LFCSP_WQ パッケージを採用しています。

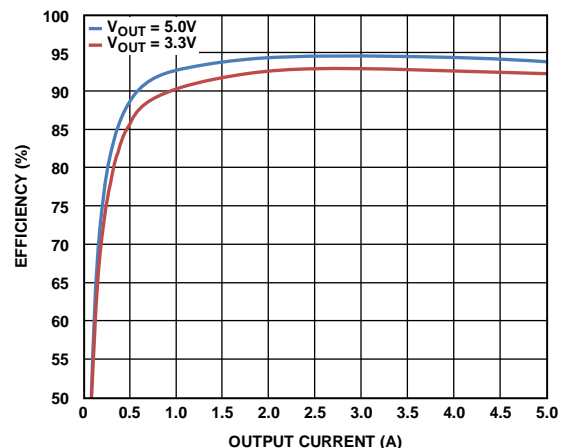


図 2. 効率対出力電流 (VIN = 12 V, fsw = 600 kHz)

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、それぞれの所有者の財産です。※日本語版資料は REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

目次

特長	1	過電圧保護	19
アプリケーション	1	低電圧ロックアウト機能	19
代表的なアプリケーション回路	1	サーマル・シャットダウン	19
概要	1	アプリケーション情報	20
改訂履歴	2	入力コンデンサの選択	20
機能ブロック図	3	出力電圧の設定	20
仕様	4	電圧変換の制限	20
絶対最大定格	6	電流制限の設定	20
熱抵抗	6	インダクタの選択	20
ESD の注意	6	出力コンデンサの選択	21
ピン配置と機能の説明	7	ローサイド・パワー・デバイスの選択	22
代表的な性能特性	9	UVLO 入力の設定	22
動作原理	16	補償部品の設計	22
制御方式	16	設計例	24
PWM モード	16	出力電圧の設定	24
PFM モード	16	電流制限の設定	24
高精度イネーブル/シャットダウン	16	周波数の設定	24
2 種類の入力電圧	16	インダクタの選択	24
内部レギュレータ(INTVCC)	16	出力コンデンサの選択	24
ブートストラップ回路	17	ローサイド MOSFET の選択	25
ローサイド・NFET ドライバ	17	補償部品	25
発振器	17	ソフト・スタート時間の設定	26
同期化	17	入力コンデンサの選択	26
ソフト・スタート	17	推奨外付け部品	27
ピーク電流制限機能と短絡保護機能	17	代表的なアプリケーション回路	28
電圧トラッキング	18	パッケージと注文に関する情報	32
パラレル動作	18	外形寸法	32
パワーグッド	19	オーダー・ガイド	32

改訂履歴

2/12—Revision 0: 初版

機能ブロック図

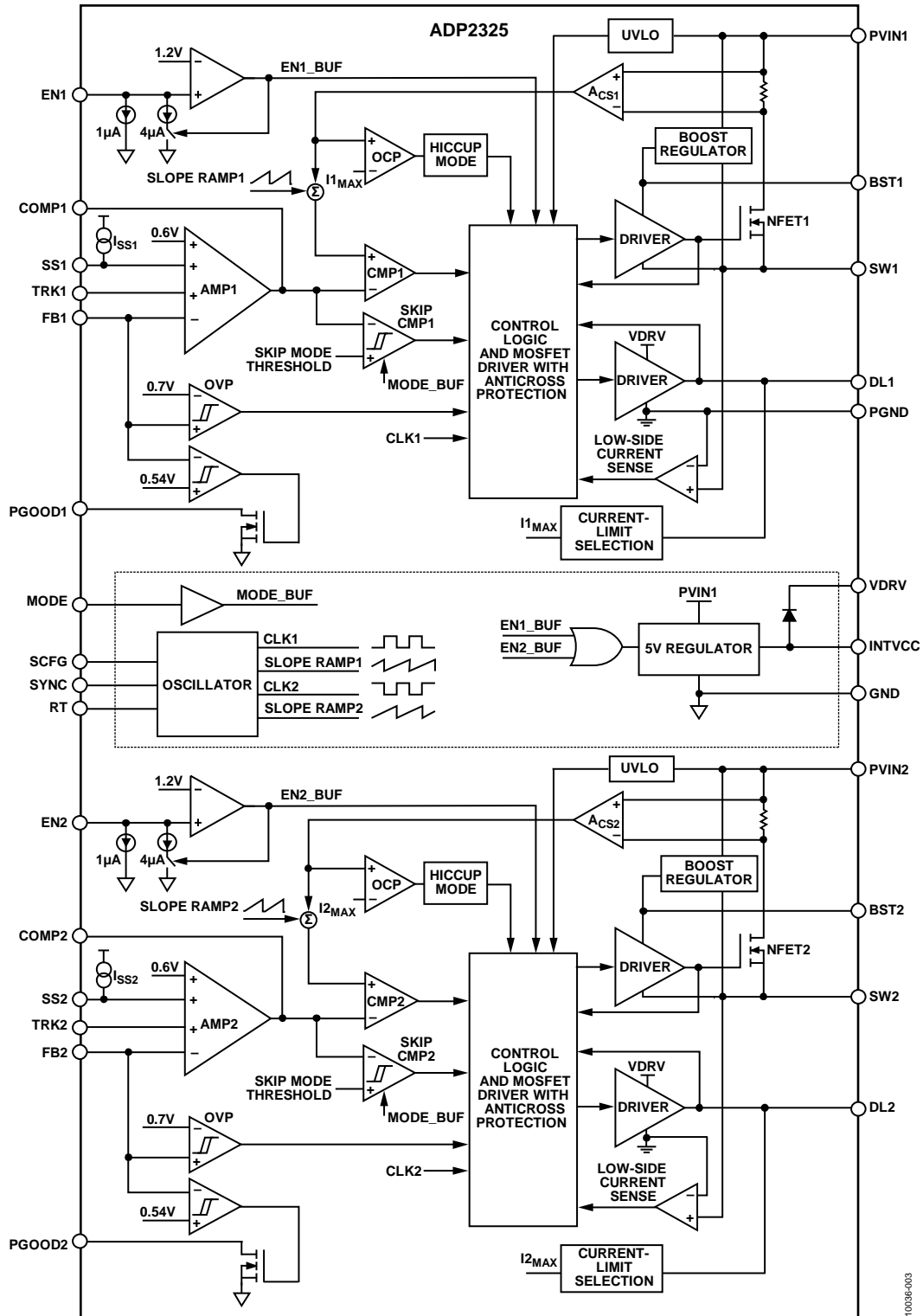




図 3.

10036-003

仕様

他に指定のない限り CPVIN1 = PVIN2 = 12 V、 $T_J = -40^\circ\text{C} \sim +125^\circ$ 。

表 1.

Parameters	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
POWER INPUT (PVINx PINS)						
Power Input Voltage Range	V_{PVIN}		4.5		20	V
Quiescent Current (PVIN1 + PVIN2)	I_Q	MODE = GND, no switching		3	5	mA
Shutdown Current (PVIN1 + PVIN2)	I_{SHDN}	EN1 = EN2 = GND		30	40	μA
PVINx Undervoltage Lockout Threshold	UVLO					
PVINx Rising				4.2	4.4	V
PVINx Falling			3.5	3.7		V
FEEDBACK (FBx PINS)						
FBx Regulation Voltage ¹	V_{FB}	PVINx = 4.5 V to 20 V	0.594	0.6	0.606	V
FBx Bias Current	I_{FB}			0.01	0.1	μA
ERROR AMPLIFIER (COMPx PINS)						
Transconductance	g_m		370	500	630	μS
Error Amplifier Source Current	I_{SOURCE}		40	65	90	μA
Error Amplifier Sink Current	I_{SINK}		45	65	85	μA
INTERNAL REGULATOR (INTVCC PIN)						
INTVCC Voltage			4.75	5	5.25	V
Dropout Voltage		$I_{INTVCC} = 30\text{ mA}$		300		mV
Regulator Current Limit			80	100	120	mA
SWITCH NODE (SWx PINS)						
High-Side On Resistance ²		V_{BST} to $V_{SW} = 5\text{ V}$		48	80	$\text{m}\Omega$
High-Side Peak Current Limit		$R_{ILIM} = \text{floating}, V_{BST}$ to $V_{SW} = 5\text{ V}$	6.4	8	9.6	A
		$R_{ILIM} = 47\text{ k}\Omega, V_{BST}$ to $V_{SW} = 5\text{ V}$	3.4	4.8	6.2	A
Low-Side Negative Current-Limit Threshold Voltage ³				50		mV
SWx Minimum On Time ³	t_{MIN_ON}			130		ns
SWx Minimum Off Time ³	t_{MIN_OFF}			150		ns
LOW-SIDE DRIVER (DLx PINS)						
Rising Time ³	t_R	$C_{DL} = 2.2\text{ nF}$, see  23		20		ns
Falling Time ³	t_F	$C_{DL} = 2.2\text{ nF}$, see  26		10		ns
Sourcing Resistor				4	6	Ω
Sinking Resistor				1.4	3	Ω
OSCILLATOR (RT PIN)						
PWM Switching Frequency	f_{SW}	$R_{OSC} = 100\text{ k}\Omega$	510	600	690	kHz
PWM Frequency Range			250		1200	kHz
SYNCHRONIZATION (SYNC PIN)						
SYNC Input						
Synchronization Range		SYNC configured as input	300		1200	kHz
Minimum On Pulse Width			100			ns
Minimum Off Pulse Width			100			ns
High Threshold			1.3			V
Low Threshold					0.4	V
SYNC Output						
Frequency on SYNC Pin	f_{CLKOUT}	SYNC configured as output		f_{SW}		kHz
Positive Pulse Time			100			ns
SOFT START (SSx PINS)						
SSx Pin Source Current	I_{SS}		2.5	3.5	4.5	μA
TRACKING INPUT (TRKx PINS)						
TRKx Input Voltage Range			0		600	mV
TRKx-to-FBx Offset Voltage		TRKx = 0 mV to 500 mV	-12		+12	mV
TRKx Input Bias Current					100	nA
POWER GOOD (PGOODx PINS)						
Power-Good Rising Threshold			87	90	93	%
Power-Good Hysteresis				5		%

Parameters	Symbol	Test Conditions/Comments	Min	Typ	Max	Unit
Power-Good Deglitch Time		From FB _x to PGOOD _x		16		Clock cycles
PGOOD _x Leakage Current		V _{PGOOD} = 5 V		0.1	1	μA
PGOOD _x Output Low Voltage		I _{PGOOD} = 1 mA		50	100	mV
ENABLE (EN _x PINS)						
EN _x Rising Threshold				1.2	1.28	V
EN _x Falling Threshold			1.02	1.1		V
EN _x Source Current		EN voltage below falling threshold		5		μA
		EN voltage above rising threshold		1		μA
MODE (MODE PIN)						
Input High Voltage			1.3			V
Input Low Voltage					0.4	V
THERMAL SHUTDOWN						
Thermal Shutdown Threshold				150		°C
Thermal Shutdown Hysteresis				15		°C

¹ COMP_x ピンの規定電圧を実現するために V_{FB} を調整する帰還ループ内でテストしています。

² ピン間測定値。

³ 設計上で保証します。

絶対最大定格

表 2.

Parameter	Rating
PVIN1, PVIN2, EN1, EN2	-0.3 V to +22 V
SW1, SW2	-1 V to +22 V
BST1, BST2	$V_{SW} + 6$ V
FB1, FB2, SS1, SS2, COMP1, COMP2, PGOOD1, PGOOD2, TRK1, TRK2, SCFG, SYNC, RT, MODE	-0.3 V to +6 V
INTVCC, VDRV, DL1, DL2	-0.3 V to +6 V
PGND to GND	-0.3 V to +0.3 V
Temperature Range	
Operating (Junction)	-40°C to +125°C
Storage	-65°C to +150°C
Soldering Conditions	JEDEC J-STD-020

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作のセクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

熱抵抗

θ_{JA} はワーストケース条件、つまり表面実装型パッケージの場合、デバイスを回路基板にハンダ付けした状態で規定されます。

周囲条件

θ_{JA} は、JEDEC 4 層ボードに実装し、露出パッドをサーマル・ビアを使ったプリント回路ボード (PCB) にハンダ付けして自然空冷で測定しています。

表 3.熱抵抗

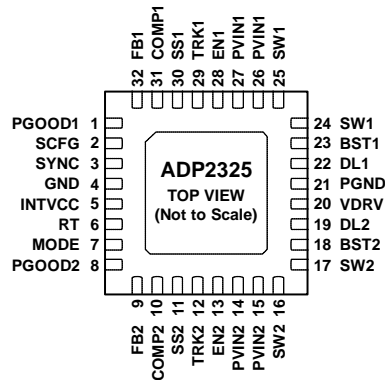
Package Type	θ_{JA}	Unit
32-Lead LFCSP_WQ	32.7	°C/W

ESD の注意



ESD (静電放電) の影響を受けやすいデバイスです。 電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置と機能の説明



NOTES
1. THE EXPOSED PAD SHOULD BE SOLDERED TO AN EXTERNAL GND PLANE.

1009B-004

図 4. ピン配置(上面図)

表 4. ピン機能の説明

ピン番号	記号	説明
1	PGOOD1	チャンネル 1 のパワーグッド出力 (オープン・ドレイン)。10 kΩ~100 kΩ のプルアップ抵抗を推奨します。
2	SCFG	同期設定入力。この SCFG ピンを使って SYNC ピンを入力または出力に設定します。SCFG を INTVCC に接続すると、SYNC は出力に設定されます。GND に対してプルダウン抵抗を接続すると、SYNC は種々の位相シフトを持つ入力に設定されます。
3	SYNC	同期。このピンは、入力または出力に設定することができます。出力に設定すると、スイッチング周波数のクロックを出力します。入力に設定した時、このピンに外部クロックを入力してレギュレータをこのクロックに同期させる事ができます。位相シフトは SCFG によって設定されます。SYNC を入力に設定すると、PFM モードがディスエーブルになり、デバイスは連続導通モード (CCM) でのみ動作する事に注意してください。
4	GND	アナログ・グラウンド。グラウンド層へ接続します。
5	INTVCC	内蔵 5 V レギュレータ出力。IC 制御回路の電源はこの電圧から供給されます。INTVCC と GND の間に 1μF のセラミック・コンデンサを接続してください。
6	RT	スイッチング周波数を 250Hz~1.2 MHz のいずれかに設定するために RT と GND 間に抵抗を接続します。
7	MODE	モードの選択。このピンを INTVCC に接続すると、PFM モードがディスエーブルになり、レギュレータは CCM でのみ動作します。このピンをグラウンドに接続すると、PFM モードがイネーブルになります。ローサイド・デバイスがダイオードの場合は、MODE ピンをグラウンドへ接続する必要があります。
8	PGOOD2	チャンネル 2 のパワーグッド出力 (オープン・ドレイン)。10 kΩ~100 kΩ のプルアップ抵抗を推奨します。
9	FB2	チャンネル 2 の帰還電圧検出入力。FB2 をチャンネル 2 の出力電圧 (V _{OUT}) からの抵抗分圧器に接続してください。パラレル・アプリケーションの場合、FB2 を INTVCC に接続します。
10	COMP2	チャンネル 2 の誤差アンプ出力。COMP2 から GND へ RC 回路を接続します。パラレル・アプリケーションの場合、COMP1 と COMP2 を接続します。
11	SS2	チャンネル 2 のソフト・スタート制御。ソフト・スタート時間を設定するために、SS2 と GND との間にコンデンサを接続します。パラレル・アプリケーションでは、SS2 をオープンのままにします。
12	TRK2	チャンネル 2 のトラッキング入力。マスター電圧に追従させるためには、このピンをマスター電圧から分圧器に接続します。トラッキング機能を使わない場合は、TRK2 と INTVCC を接続します。
13	EN2	チャンネル 2 のイネーブル・ピン。外付け抵抗分圧器を使ってターンオン・スレッシュホールドを設定することができます。イネーブル・ピンを使用しない時は、EN2 と PVIN2 を接続します。
14, 15	PVIN2	チャンネル 2 の電源入力。PVIN2 を入力電源に接続し、バイパス・コンデンサを PVIN2 とグラウンドの間に接続します。
16, 17	SW2	チャンネル 2 のスイッチ・ノード。
18	BST2	チャンネル 2 のゲート駆動用電源。0.1 μF のコンデンサを SW2 と BST2 の間に接続します。
19	DL2	チャンネル 2 のローサイド・ゲート・ドライバ出力。DL2 と PGND の間に抵抗を接続して、チャンネル 2 の電流制限スレッシュホールドを設定します。
20	VDRV	ローサイド・ドライバの電源入力 VDRV と INTVCC を接続します。1 μF のセラミック・コンデンサを VDRV ピンと PGND の間に接続します。
21	PGND	ドライバ電源グラウンド。同期 N チャンネル MOSFET のソースへ接続します。
22	DL1	チャンネル 1 のローサイド・ゲート・ドライバ出力。DL1 と PGND の間に抵抗を接続して、チャンネル 1 の電流制限スレッシュホールドを設定します。

ピン番号	記号	説明
23	BST1	チャンネル1のゲート駆動用電源。0.1 μ FのコンデンサをSW1とBST1の間に接続します。
24, 25	SW1	チャンネル1のスイッチ・ノード。
26, 27	PVIN1	チャンネル1の電源入力。これらのピンはチャンネル1の電源入力で、内蔵レギュレータにも電源を供給します。入力電源に接続し、バイパス・コンデンサをPVIN1とグラウンドの間に接続します。
28	EN1	チャンネル1のイネーブル・ピン。外付け抵抗分圧器を使ってターンオン・スレッシュホールドを設定することができます。イネーブル・ピンを使用しないときは、EN1とPVIN1を接続します。
29	TRK1	チャンネル1のトラッキング入力。マスター電圧に追従させるためには、このピンをマスター電圧から分圧器に接続します。トラッキング機能を使わない場合は、TRK1とINTVCCを接続します。
30	SS1	チャンネル1のソフト・スタート制御。ソフト・スタート時間を設定するために、SS1とGNDとの間にコンデンサを接続します。
31	COMP1	チャンネル1の誤差アンプ出力。RC回路をCOMP1からGNDへ接続します。パラレル・アプリケーションの場合、COMP1とCOMP2を接続します。
32	FB1	チャンネル1の帰還電圧検出入力。FB1をチャンネル1の出力電圧(V_{OUT1})からの抵抗分圧器に接続してください。
— ¹	EP	放熱パッド。放熱パッドを外部GND層にハンダ付けしてください。

¹ N/A = 該当せず

代表的な性能特性

得に指定のない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 3.3\text{ V}$ 、 $L = 2.2\ \mu\text{H}$ 、 $C_{OUT} = 2 \times 100\ \mu\text{F}$ 、 $f_{sw} = 600\text{ kHz}$ 。

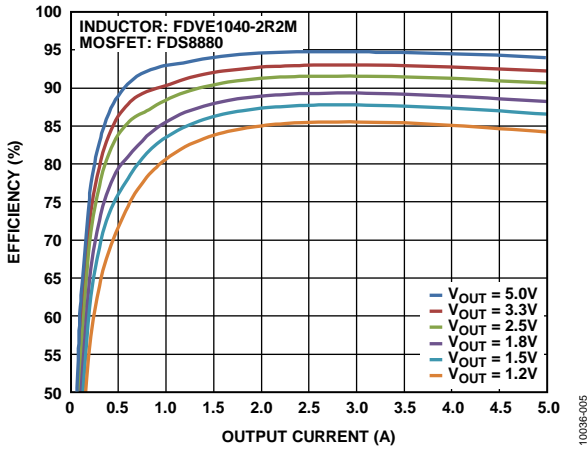


図 5. 効率、 $V_{IN} = 12\text{ V}$ 、 $f_{sw} = 600\text{ kHz}$ 、FPWM

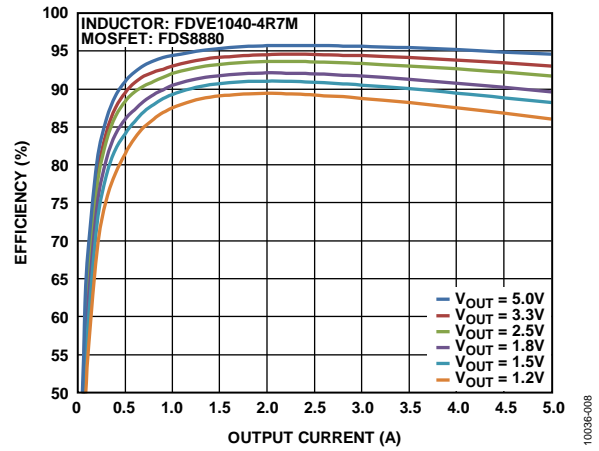


図 8. 効率、 $V_{IN} = 12\text{ V}$ 、 $f_{sw} = 300\text{ kHz}$ 、FPWM

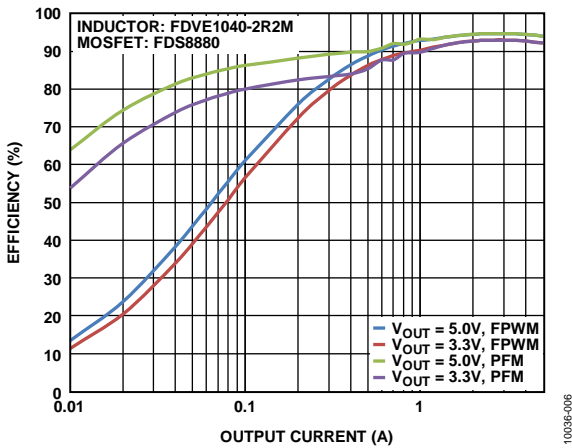


図 6. 効率、 $V_{IN} = 12\text{ V}$ 、 $f_{sw} = 600\text{ kHz}$ 、FPWM と PFM

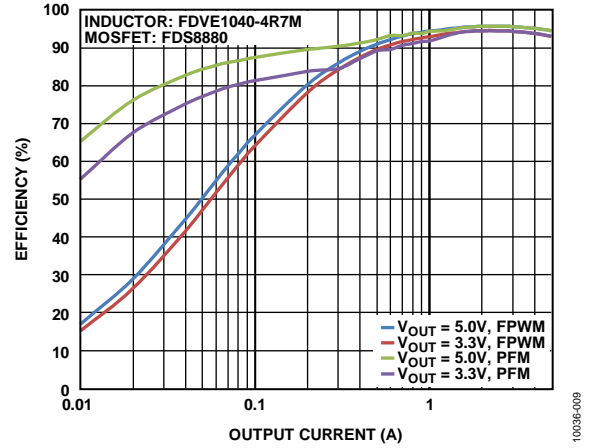


図 9. 効率、 $V_{IN} = 12\text{ V}$ 、 $f_{sw} = 300\text{ kHz}$ 、FPWM と PFM

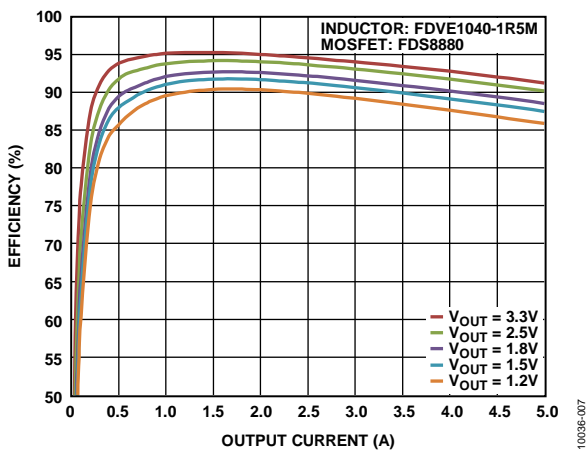


図 7. 効率、 $V_{IN} = 5\text{ V}$ 、 $f_{sw} = 600\text{ kHz}$ 、FPWM

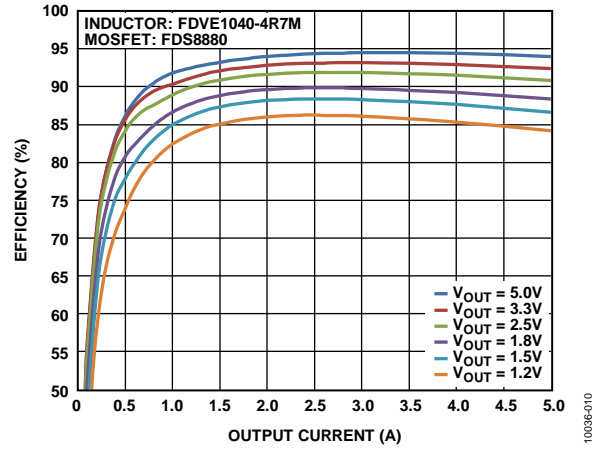


図 10. 効率、 $V_{IN} = 18\text{ V}$ 、 $f_{sw} = 300\text{ kHz}$ 、FPWM

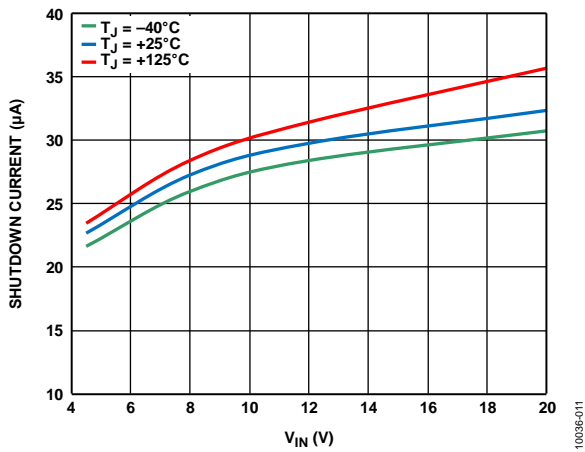


図 11. V_{IN} 対 シャットダウン電流

10036-011

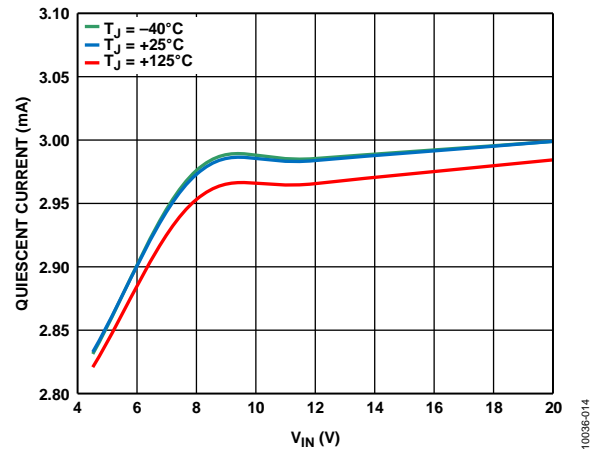


図 14. V_{IN} 対 静止電流

10036-014

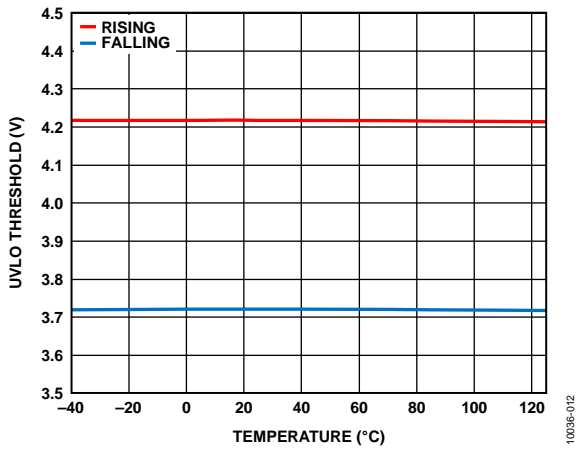


図 12. UVLO スレッシュホルドの温度特性

10036-012

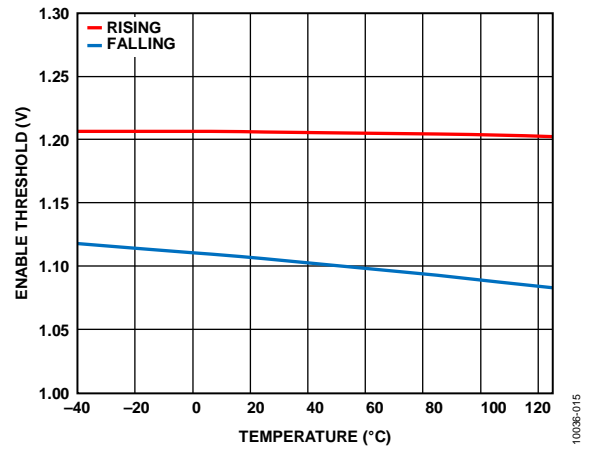


図 15. EN スレッシュホルドの温度特性

10036-015

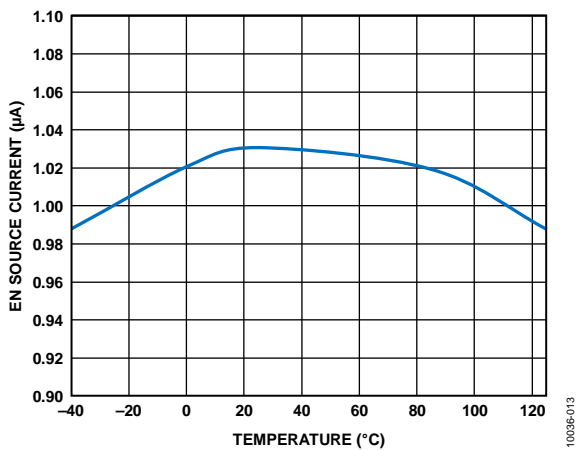


図 13. EN ソース電流の温度特性、 $V_{EN} = 1.5\text{ V}$

10036-013

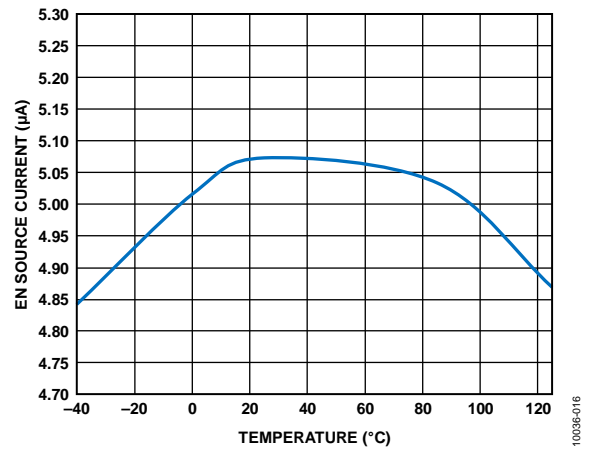


図 16. EN ソース電流の温度特性、 $V_{EN} = 1\text{ V}$

10036-016

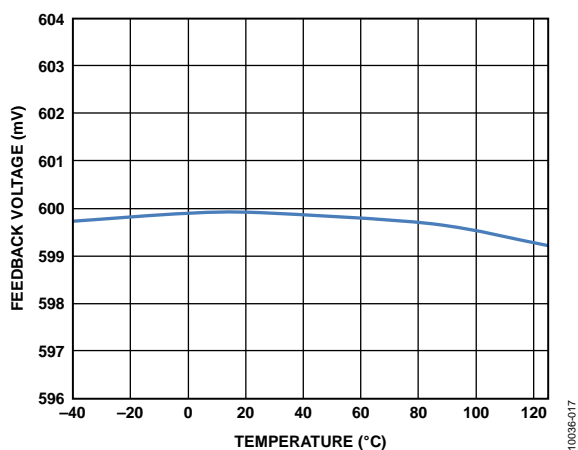


図 17. FB 電圧の温度特性

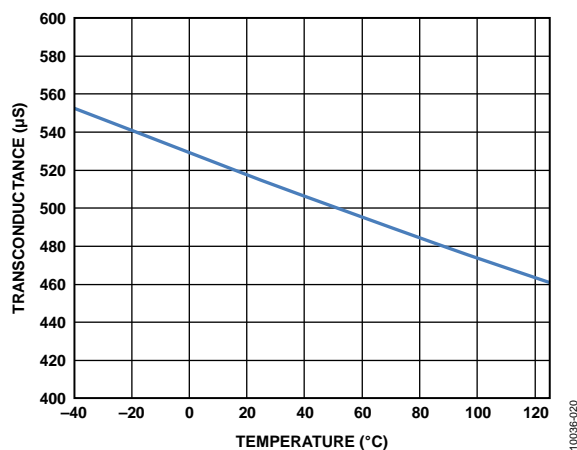


図 20. トランスコンダクタンス (gm) の温度特性

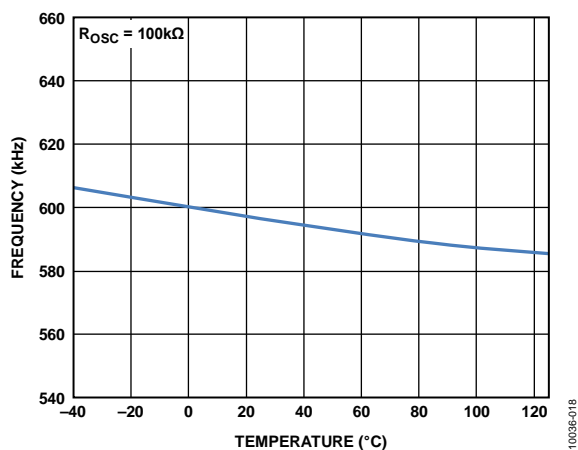


図 18. 周波数の温度特性

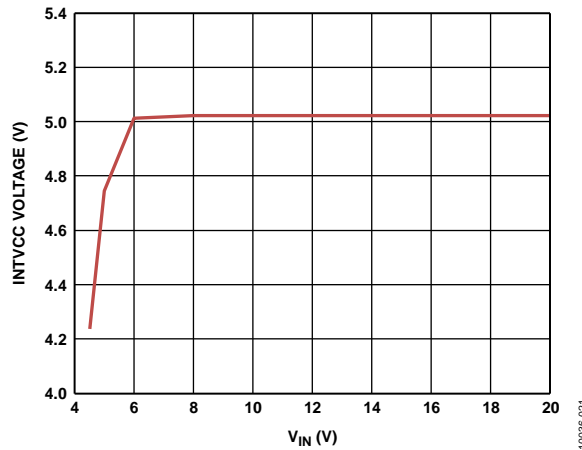


図 21. V_{IN} 対 INTVCC 電圧

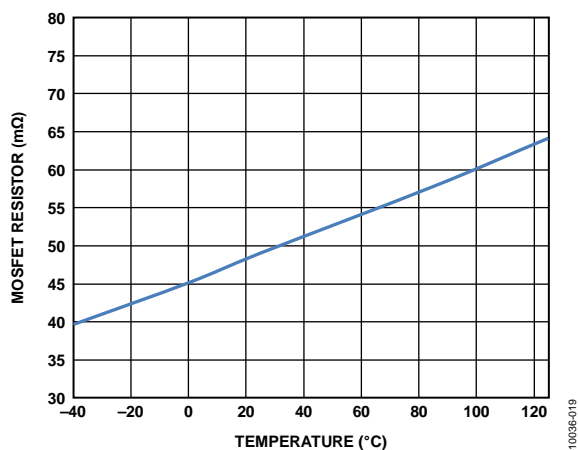


図 19. MOSFET $R_{DS(on)}$ の温度特性

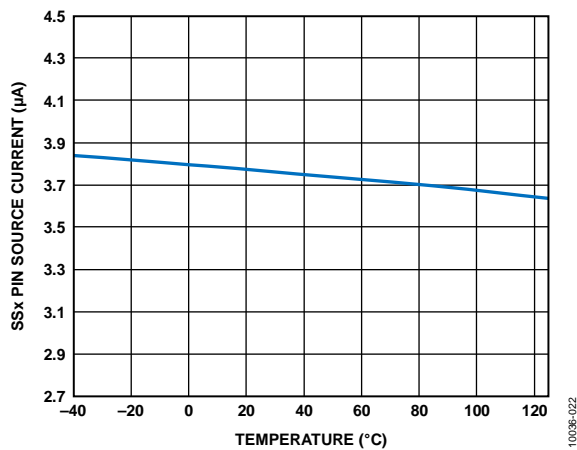


図 22. SSx ピン・ソース電流の温度特性

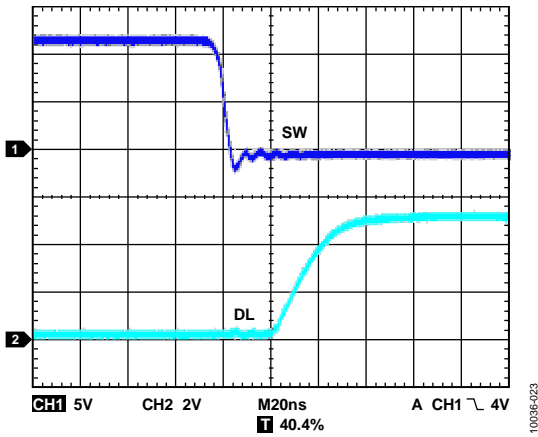


図 23. ローサイド・ドライバの立ち上がりエッジ波形、 $C_{DL} = 2.2 \text{ nF}$

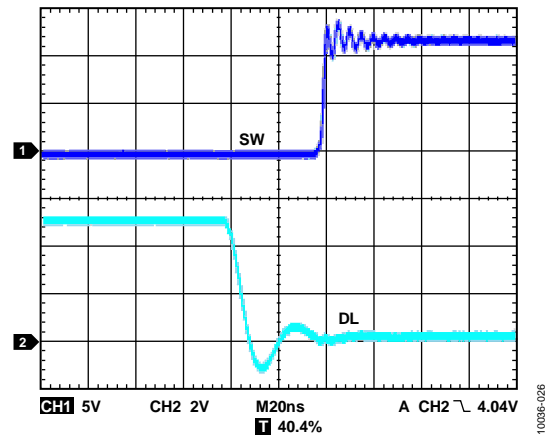


図 26. ローサイド・ドライバの立下がりエッジ波形、 $C_{DL} = 2.2 \text{ nF}$

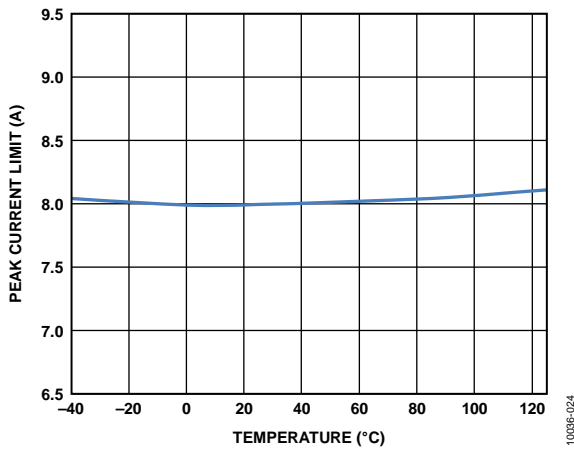


図 24. ピーク電流制限スレッシュホールドの温度特性、
 $R_{ILIM} = \text{フローティング}$

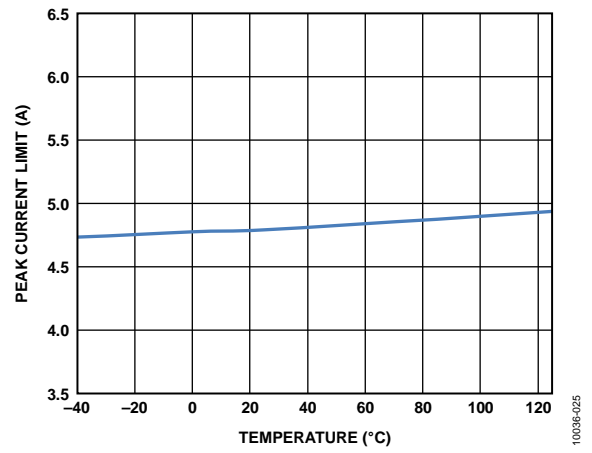


図 27. ピーク電流制限スレッシュホールド温度特性、
 $R_{ILIM} = 47 \text{ k}\Omega$

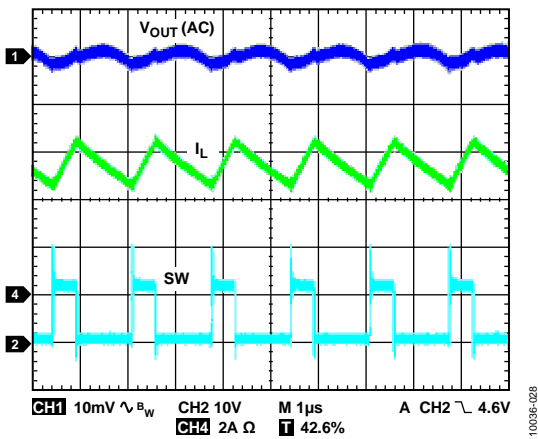


図 25. 連続導通モード (CCM)

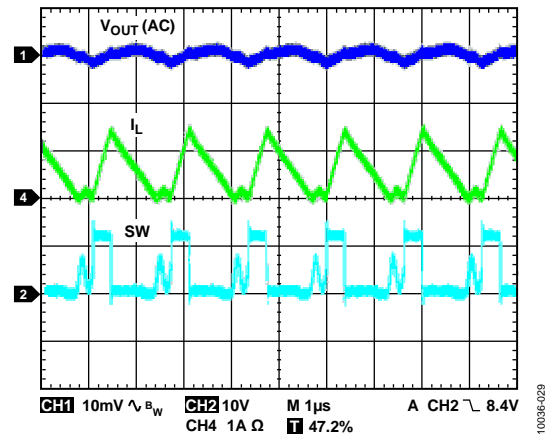


図 28. 不連続導通モード (DCM)

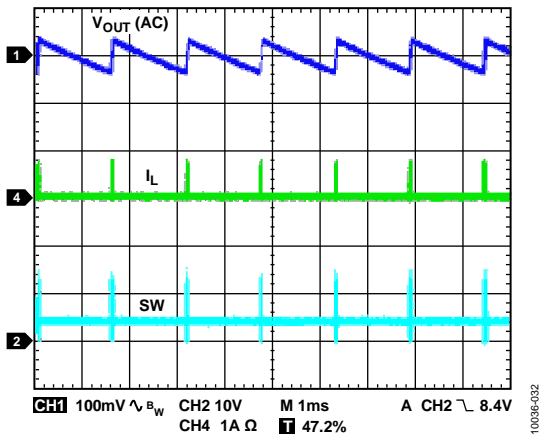


図 29. 省電力モード (PSM)

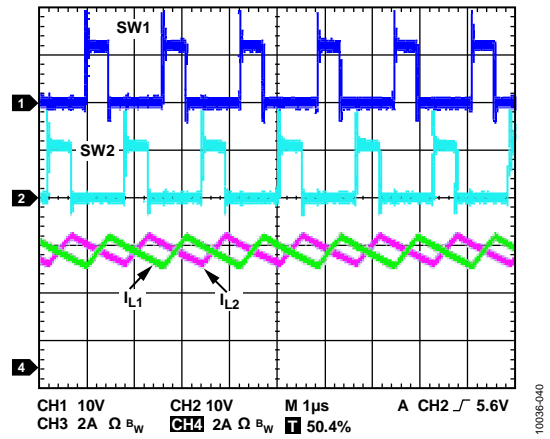


図 32. 2相、シングル出力、 $V_{OUT} = 3.3\text{ V}$ 、 $I_{OUT} = 10\text{ A}$

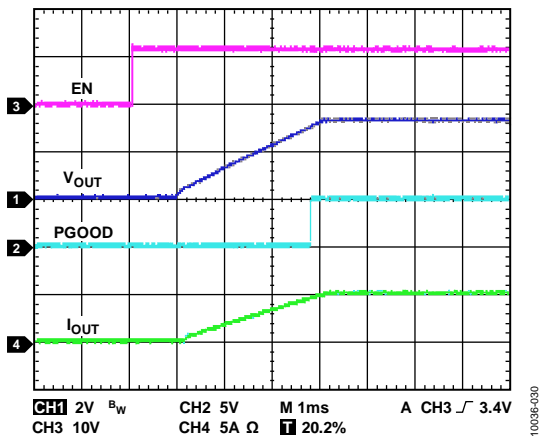


図 30. フル負荷でのソフト・スタート

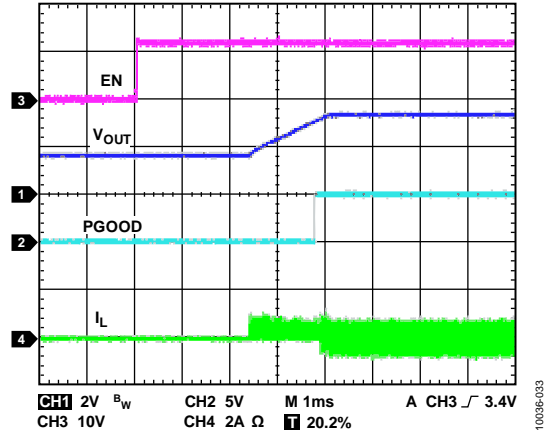


図 33. プリチャージ出力によるソフト・スタート

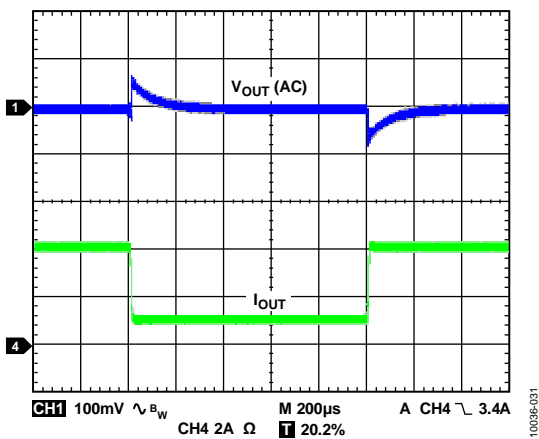


図 31. 負荷過渡応答、 $1\text{ A} \rightarrow 4\text{ A}$

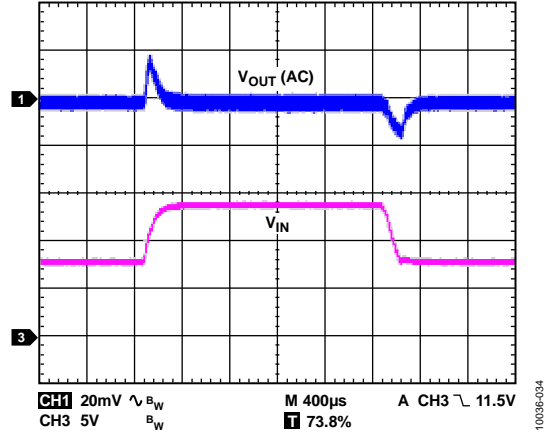


図 34. ライン過渡応答、 $V_{IN} = 8\text{ V} \rightarrow 14\text{ V}$ 、 $I_{OUT} = 5\text{ A}$

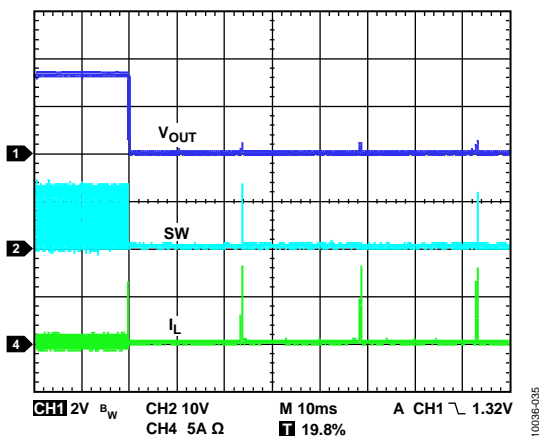


図 35. 出力短絡

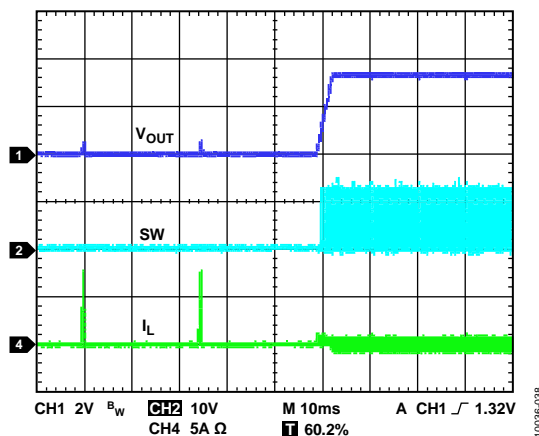


図 38. 出力短絡回復

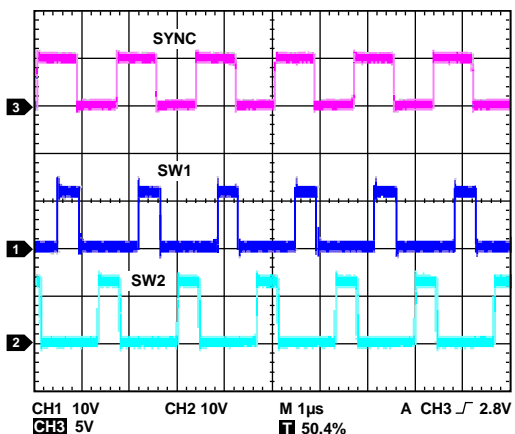


図 36. 60° 位相シフトでの外部同期

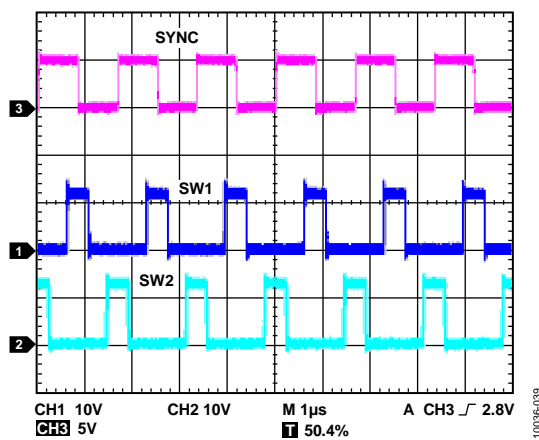


図 39. 90° 位相シフトでの外部同期

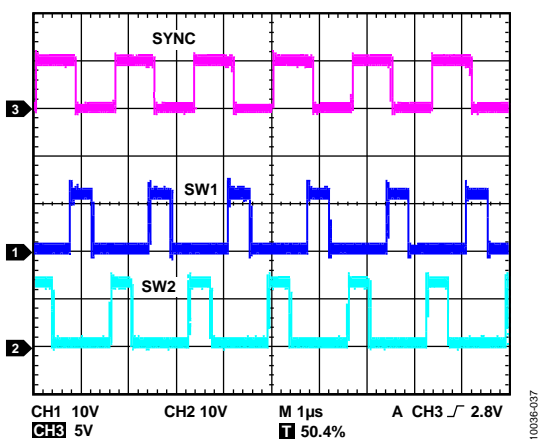


図 37. 120° 位相シフトでの外部同期

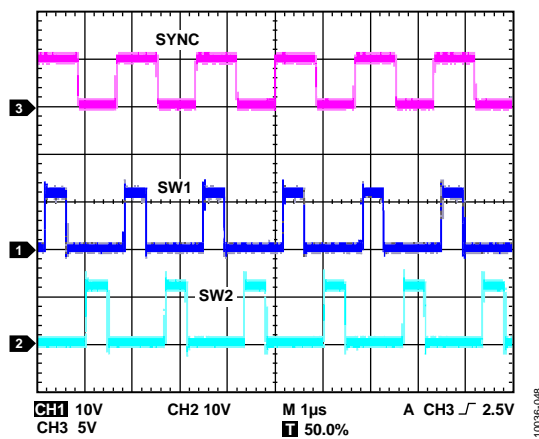


図 40. 出力として設定した SYNC ピン

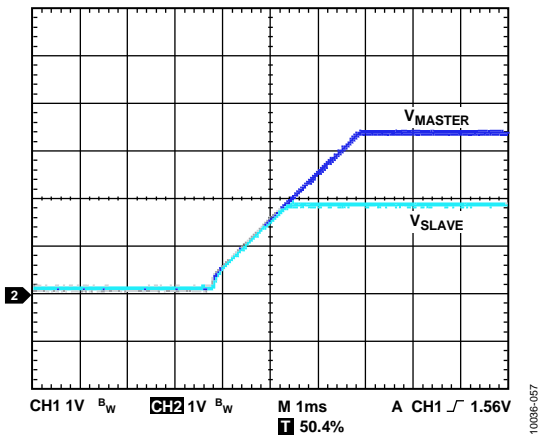


図 41. 同時トラッキング

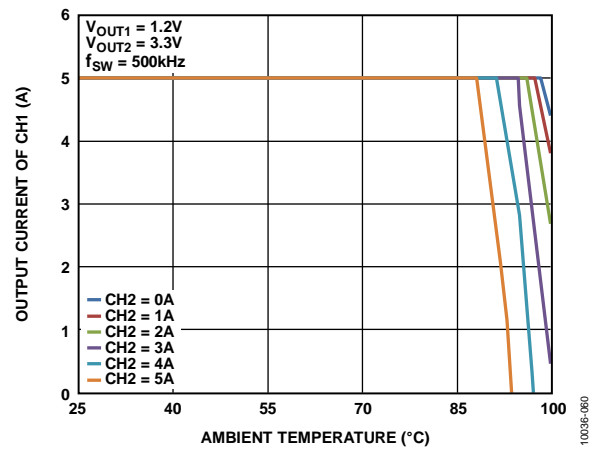


図 44. ADP2325-EVALZ ボードをベースとするケース温度 110°C での温度ディレーティング特性

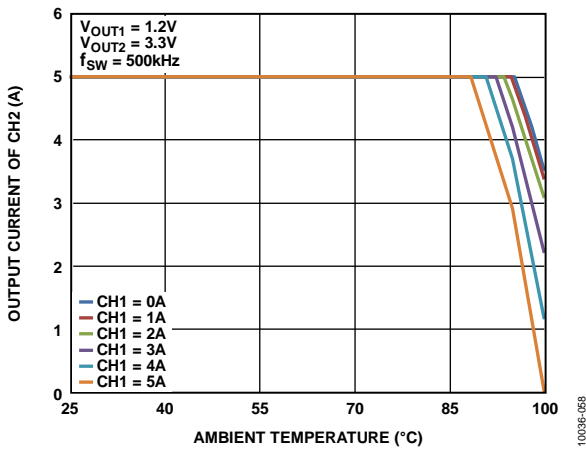


図 42. ADP2325-EVALZ ボードをベースとするケース温度 110°C での温度ディレーティング特性

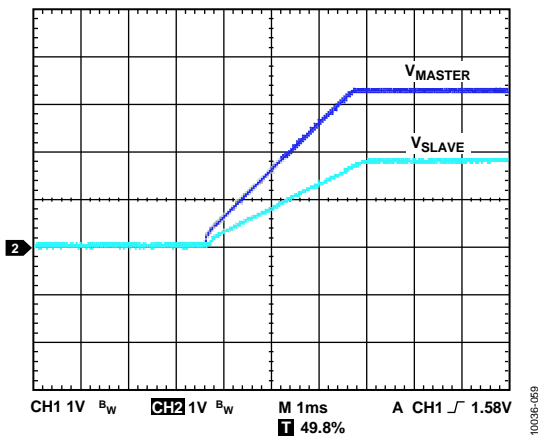


図 43. 比例トラッキング

動作原理

ADP2325は、電流モード・アーキテクチャを採用した、フル機能、デュアル出力降圧 DC/DC レギュレータです。このデバイスは2個のハイサイド・パワー MOSFET と2個の外付け MOSFET 用ローサイド・ドライバを内蔵しています。ADP2325は、高効率と設計の自由度が要求される高性能アプリケーション向けに開発されました。

ADP2325は4.5 V～20 Vの入力電圧で動作し、最小0.6 Vまでの出力電圧をレギュレーションすることができます。その他に、設計自由度のある機能としては設定可能なスイッチング周波数、設定可能なソフト・スタート、外部補償、独立した各イネーブル入力、パワーグッド出力などがあります。

制御方式

ADP2325は中負荷からフル負荷までは周波数固定の電流モード PWM 制御アーキテクチャを使用しますが、軽負荷で PFM モードがイネーブルになった時は、省電力モード (PFM)へ移ります。省電力モードではスイッチング損失が少なくなるので、軽負荷で効率が向上します。

固定周波数の PWM モードで動作する場合、内蔵の N チャンネル MOSFET (同じ意味で NFET または MOSFET と呼ばれます) の デューティ・サイクルが制御される事により、出力電圧がレギュレーションされます。省電力モードで動作する場合は、スイッチング周波数が制御されて出力電圧がレギュレーションされます。

PWM モード

ADP2325は PWM モードでは、外付け抵抗で設定される固定周波数で動作します。各発振器サイクルの開始で、ハイサイド NFET がターンオンし、インダクタの両端に正電圧が発生します。インダクタ電流は電流検出信号がピーク・インダクタ電流スレッシュホールドに到達するまで増加します。このスレッシュホールドでハイサイド NFET がターンオフし、ローサイド NFET (もしくはダイオード) がターンオンします。ここで、インダクタの両端に負電圧が発生して、インダクタ電流が減少し始めます。ローサイド NFET (もしくはダイオード) はサイクルの残りの間、またはインダクタ電流がゼロになるまでオン状態を続けます。

PFM モード

PFM モードをイネーブルにするには、MODE ピンをグラウンドに接続します。COMPx 電圧が PFM スレッシュホールド電圧を下回ると、デバイスは PFM モードになります。

デバイスが PFM モードになると、デバイスは出力電圧をレギュレーションするために FBx 電圧をモニタします。ハイサイド NFET とローサイド NFET がターンオフするので、負荷電流に対して出力コンデンサが放電し、その結果出力電圧が低下します。FBx 電圧が 0.605 V を下回ると、デバイスがスイッチングを開始し、出力コンデンサがインダクタ電流によって充電されるので出力電圧が上昇します。FBx 電圧が 0.62V を超えると、ハイサイド NFET とローサイド NFET がターンオフし、FBx 電圧が 0.605 V を下回るまでこのターンオフが続きます。PFM モードでは、出力電圧リップルは、PWM モードでのリップルより大きくなります。

高精度イネーブル/シャットダウン

ADP2325にはチャンネル毎に1つずつ合計2本の独立したイネーブル・ピン(EN1とEN2)があります。ENx ピンには、ENx ピンがオープン時にはいつでもデフォルトでターンオフさせるプルダウン電流源(5 μ A)が内蔵されています。

EN1 ピンまたは EN2 ピンの電圧が 1.2 V (typ) を越えると、チャンネル 1 (EN1 ピンにより) またはチャンネル 2 (EN2 ピンにより) がイネーブルになり、EN1 ピンまたは EN2 ピンの内蔵プルダウン電流源が 1 μ A に減ります。この機能により、入力電圧の低電圧ロックアウト (UVLO)機能を設定することができます。

EN1 ピンまたは EN2 ピンの電圧が 1.1 V (typ) を下回ると、チャンネル 1 またはチャンネル 2 がターンオフします。EN1 と EN2 が共に 1.1 V を下回ると、すべての内部回路がターンオフして、デバイスはシャットダウン・モードになります。

2種類の入力電圧

ADP2325は、2種類の入力電圧をサポートしています。すなわち、PVIN1 電圧と PVIN2 電圧にそれぞれ2つの異なる電源電圧に接続することができます。これらのタイプのアプリケーションの場合、PVIN1 電圧が内蔵レギュレータと制御回路に電源を供給しているので、PVIN2 電圧が立ち上がる前に PVIN1 電圧は UVLO 電圧以上になっていなければなりません。

この機能により、図 45 に示すように電源のカスケード接続動作が可能でこの図では PVIN2 をチャンネル 1 出力から供給しています。この回路では、チャンネル 1 の出力電圧はチャンネル 2 のレギュレーションを維持できるように十分高い必要があり、チャンネル 1 の出力電圧は入力電圧 UVLO スレッシュホールドより高い必要があります。

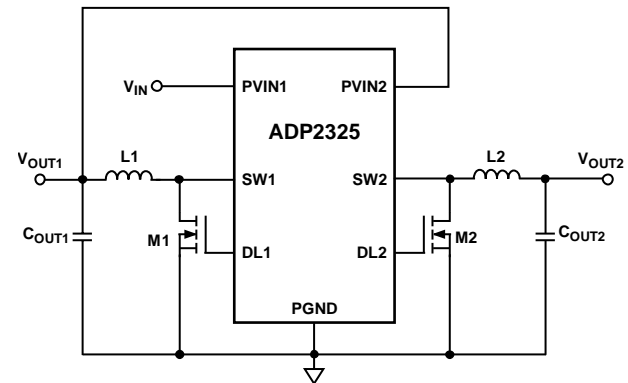


図 45.電源のカスケード接続動作

内部レギュレータ (INTVCC)

内蔵レギュレータは、ローサイド・ゲート・ドライバの内部制御回路とバイアス電圧に安定した電源電圧を供給します。1 μ F のセラミック・コンデンサを INTVCC と GND の間に接続する事をお勧めします。内蔵レギュレータにも保護用電流制限回路があります。

どちらかのチャンネルがイネーブルになると、内蔵レギュレータがアクティブになります。PVIN1 ピンは、両チャンネルで使用される内蔵レギュレータに電源を供給します。

ブートストラップ回路

ADP2325 は、ハイサイド NFET のゲート駆動電圧を供給するブート・レギュレータを内蔵しています。このレギュレータは、BSTx ピンと SWx ピンの間に 5 V のブートストラップ電圧を発生します。

X7R または X5R の 0.1 μF セラミック・コンデンサを BSTx ピンと SWx ピンの間に接続する事をお勧めします。

ローサイド・NFET ドライバ

DLx ピンは、ローサイド N チャンネル MOSFET のゲートを駆動します。相互導通を回避するためのブレーク・ビフォア・メーカー・スイッチング動作が確実に行われるように、内部回路がゲート駆動信号をモニタしています。

VDRV ピンはローサイド・ドライバの電源を供給します。このピンの最大入力値は 5.5 V に制限されており、このピンの近傍で 1 μF のセラミック・コンデンサを接続する事をお勧めします。

発振器

スイッチング周波数は次式のように RT と GND との間の抵抗によって設定されます：

$$f_{sw} \text{ [kHz]} = \frac{60,000}{R_{osc} \text{ [k}\Omega]}$$

抵抗が 200 kΩ の場合、周波数は 300 kHz に設定され、抵抗が 100 kΩ の場合、周波数は 600 kHz に設定されます。図 46 に、 f_{sw} と R_{osc} の代表的な関係を示します。

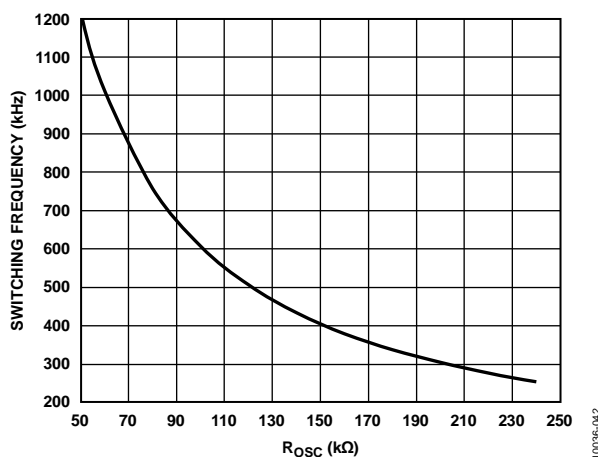


図 46. R_{osc} 対 f_{sw}

同期化

表 5 のように SCFG ピンを設定する事により、SYNC ピンを入力または出力に設定することができます。

表 5. SCFG の設定

SCFG	SYNC	Phase Shift
INTVCC	Output	0°
GND	Input	90°
180 kΩ to GND	Input	120°
100 kΩ to GND	Input	60°

SYNC ピンを出力に設定すると、内部スイッチング周波数に等しい周波数のクロックが発生します。

SYNC ピンを入力に設定すると、ADP2325 は SYNC ピンに印加される外部クロックに同期するため、内部クロックを外部クロックより低く設定する必要があります。位相シフトは SCFG ピンを使って設定することができます。

ADP2325 は同期モードで動作する時、PFM モードをディスエーブルするため、CCM モードでのみ動作します。

ソフト・スタート

SSx ピンを使ってソフト・スタート時間を設定します。SSx と GND の間にコンデンサを接続してください；内部電流がこのコンデンサを充電してソフト・スタート・ランプを発生します。ソフト・スタート時間は、次式で計算することができます。

$$t_{ss} = \frac{0.6 \text{ V} \times C_{ss}}{I_{ss}}$$

ここで：

C_{ss} はソフト・スタート容量です。

I_{ss} はソフト・スタート・プルアップ電流 (3.5 μA) です。

出力電圧がパワーアップの前にプリチャージされれば、ADP2325 はソフト・スタート電圧が FBx ピン電圧を超えるまでローサイド MOSFET がターンオンしないようにします。

ソフト・スタートの間、ADP2325 は周波数フォールドバック機能を使って、出力電流の暴走を防止します。FBx ピンの電圧に従ってスイッチング周波数が低下し、インダクタの放電時間を確保します。スイッチング周波数と FBx ピン電圧との関係を表 6 に示します。

表 6. FBx ピン電圧とスイッチング周波数

FBx Pin Voltage	Switching Frequency
$V_{FB} \geq 0.4 \text{ V}$	f_{sw}
$0.4 \text{ V} > V_{FB} \geq 0.2 \text{ V}$	$1/2 f_{sw}$
$V_{FB} < 0.2 \text{ V}$	$1/4 f_{sw}$

ピーク電流制限機能と短絡保護機能

ADP2325 は、電流の暴走を防止するために、ピーク電流制限保護回路を使用します。表 7 に示すように、DLx と PGND の間に抵抗を接続して、電流制限値を設定します。設定可能な電流制限スレッシュホールド機能を利用する事によって、低電流アプリケーションで小型のインダクタを使用する事ができます。

表 7. ピーク電流制限スレッシュホールド設定

R_{ILIM}	Peak Current-Limit Threshold
Floating	8 A
47 kΩ	4.8 A

ADP2325 では、過電流保護に瞬断モードが使用されています。ピーク・インダクタ電流が電流制限スレッシュホールドに到達すると、ハイサイド MOSFET がターンオフし、ローサイド・ドライバが次のサイクルまでターンオンして、過電流カウンタがインクリメントします。

過電流カウンタが 10 に到達するか、またはソフト・スタート後に FBx ピン電圧が 0.2 V を下回ると、デバイスは瞬断モードになります。このモードの間、ハイサイド MOSFET とローサイド・ドライバがターンオフします。デバイスはソフト・スタート時間×7の間このモードを維持した後、ソフト・スタートから再スタートしようとします。電流制限故障が解消されると、デバイスは通常動作を再開します；さもなければ瞬断モードに戻ります。

ADP2325 には負の電流制限があります。ローサイド FET 電圧が負の電流制限スレッシュホールド電圧 (50 mVtyp) を超えると、ローサイド FET は直ちにこのサイクルの残りの期間ターンオフします。ハイサイド FET とローサイド FET の両方とも次のサイクルまでターンオフします。

場合によっては、入力電圧 (PVIN) のランプ・レートが低速すぎるか、または出力コンデンサが大きすぎてソフト・スタート時に設定レギュレーション電圧をサポートできない事によりデバイスが瞬断モードになってしまう事があります。このようなことを回避するために、ENx ピンに抵抗分圧器を接続して入力電圧 UVLO を設定するか、またはソフト・スタート時間を大きくしてください。

電圧トラッキング

ADP2325 にはトラッキング入力 TRKx があります。この入力を使うと、出力電圧を外部 (マスター) 電圧に追従させることができます。電圧トラッキングは、FPGA、DSP、ASIC に利用できる電源のシーケンシング (コア電圧と I/O 電圧の間の電源シーケンスが必要になります) を可能にします。

内蔵誤差アンプには 3 つの正入力があります：内蔵リファレンス電圧、ソフト・スタート電圧、トラッキング入力電圧。誤差アンプは、帰還電圧を 3 つの電圧の中の最小値にレギュレーションします。図 47 に示すようにマスター電圧に追従させるためには、TRKx ピンをマスター電圧の抵抗分圧器に接続します。

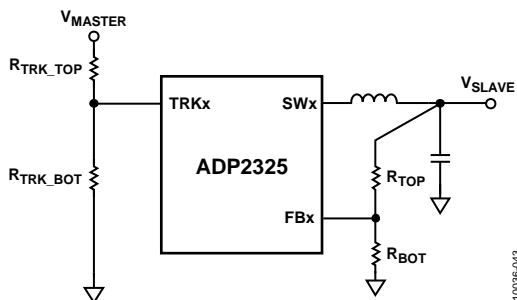


図 47.電圧のトラッキング

同時トラッキング

一般的なアプリケーションは、図 48 に示す同時トラッキングです。同時トラッキングでは、スレーブ出力電圧はレギュレーションされるまではマスター電圧と同じ電圧になるように制御されます。同時トラッキングをイネーブルするには、 $R_{TRK_TOP} = R_{TOP}$ と $R_{TRK_BOT} = R_{BOT}$ に設定します。

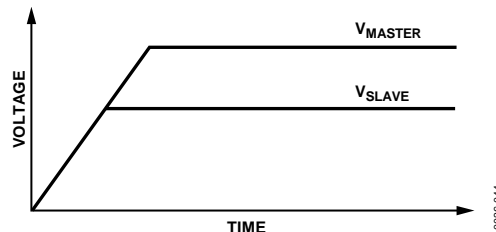


図 48.一致トラッキング

比例トラッキング

比例トラッキングではスレーブ出力電圧はマスター電圧の整数分の 1 に制限されます。このアプリケーションでは、スレーブ電圧とマスター電圧は同時に最終値に到達します (図 49 を参照)。

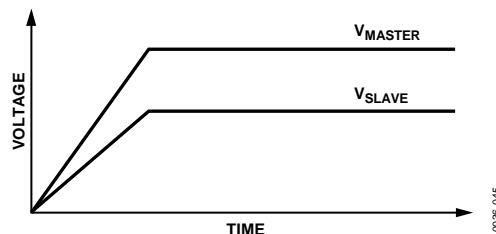


図 49.比例トラッキング

マスター電圧に対するスレーブ出力電圧の比は、次式のように 2 つのデバイダの関数になります。

$$\frac{V_{SLAVE}}{V_{MASTER}} = \frac{1 + \frac{R_{TOP}}{R_{BOT}}}{1 + \frac{R_{TRK_TOP}}{R_{TRK_BOT}}}$$

TRKx ピンの最終電圧は 0.54 V より高い必要があります。トラッキング機能を使わない場合は、TRKx ピンを INTVCC に接続します。

パラレル動作

ADP2325 はシングル of 10 A を出力する 2 相パラレル動作をサポートします。次の手順に従って ADP2325 を 2 相シングル出力に設定します。

1. FB2 ピンを INTVCC に接続して、チャンネル 2 の誤差アンプをディスエーブルします。
2. COMP1 と COMP2 を接続し、EN1 と EN2 を接続します。
3. SS1 を使ってソフト・スタート時間を設定し、SS2 をオープンのままにします。

パラレル動作の間は、PVIN1 と PVIN2 の電圧は等しくなければなりません。

パワーグッド

パワーグッド (PGOODx) ピンはアクティブ・ハイのオープン・ドレイン出力で、レギュレータ出力電圧がレギュレーション内であるか否かを表示します。ハイ・レベルは、FBx ピン電圧（したがって出力電圧）がリファレンス電圧の 90%を超えていることを示します。ロー・レベルは、FBx ピン電圧（したがって出力電圧）がリファレンス電圧の 85%を下回っていることを示します。FBx と PGOODx の間には 16 サイクルのグリッチ除去時間があります。

過電圧保護

ADP2325 には、高電圧源への出力短絡からシステムを保護したり、大きな負荷過渡電圧が生じた時のために過電圧保護 (OVP) 機能があります。帰還電圧が 0.7 V まで上昇すると、内蔵のハイサイド MOSFET とローサイド・ドライバは、FBx ピン電圧が 0.63 V に下がるまでターンオフします。

0.63 V に下がると ADP2325 は通常動作を再開します。

低電圧ロックアウト機能

低電圧ロックアウト (UVLO) のスレッショールドは 4.2 V で、デバイスのパワーオン・グリッチを防ぐため 0.5 V のヒステリシスがあります。PVIN1 電圧または PVIN2 電圧が 4.2 V を越えると、チャンネル 1 またはチャンネル 2 がイネーブルになり、ソフト・スタート周期が開始します。PVIN1 または PVIN2 が 3.7V 以下になると、それぞれチャンネル 1 またはチャンネル 2 がターンオフします。

サーマル・シャットダウン

ADP2325 のジャンクション温度が 150°C を超えると、サーマル・シャットダウン回路がレギュレータをターンオフします。15°C のヒステリシスにより、ADP2325 の内部温度が 135°C 以下に下がるまでサーマル・シャットダウンから回復しません。回復すると、ソフト・スタートの後に通常動作になります。

アプリケーション情報

入力コンデンサの選択

入力デカップリング・コンデンサは、入力の高周波ノイズを減衰させ、エネルギー・リザーバとして機能します。このコンデンサは、10 μF ~47 μF の範囲のセラミック・コンデンサとし、PVINx ピンの近くに接続する必要があります。この入力コンデンサとハイサイド NFET、ローサイド NFET で形成されるループはできるだけ小さくする必要があります。入力コンデンサの電圧定格は、最大入力電圧より高い必要があります。入力コンデンサの rms 電流の定格値は、次式の値よりも大きい必要があります。

$$I_{C_{IN-rms}} = I_{OUT} \times \sqrt{D \times (1-D)}$$

出力電圧の設定

ADP2325 の出力電圧は、外付け抵抗分圧器で次式を使って設定することができます。

$$V_{OUT} = 0.6 \times \left(1 + \frac{R_{TOP}}{R_{BOT}} \right)$$

FBx ピンのバイアス電流（最大 0.1 μA ）による出力電圧精度の低下を 0.5%（最大）以下に抑えるためには、 R_{BOT} を 30 $\text{k}\Omega$ 以下にする必要があります。表 8 に、種々の出力電圧オプションに対する推奨抵抗分圧器を示します。

表 8. 種々の出力電圧に対する抵抗分圧器

V_{OUT} (V)	$R_{TOP}, \pm 1\%$ (k Ω)	$R_{BOT}, \pm 1\%$ (k Ω)
1.0	10	15
1.2	10	10
1.5	15	10
1.8	20	10
2.5	47.5	15
3.3	10	2.21
5.0	22	3

電圧変換の制限

与えられた入力電圧とスイッチング周波数に対する最小出力電圧は、最小オン時間によって制約されます。ADP2325 の最小オン時間は 130 ns (typ) です。与えられた入力電圧と周波数での CCM モードの最小出力電圧は、次式で計算できます。

$$V_{OUT_MIN} = V_{IN} \times t_{MIN_ON} \times f_{SW} - (R_{DSO1} - R_{DSO2}) \times I_{OUT_MIN} \times t_{MIN_ON} \times f_{SW} - (R_{DSO2} + R_L) \times I_{OUT_MIN}$$

ここで:

V_{OUT_MIN} は最小出力電圧です。

t_{MIN_ON} は最小オン時間です。

I_{OUT_MIN} は最小出力電流です。

f_{SW} はスイッチング周波数です。

R_{DSO1} はハイサイド MOSFET のオン抵抗です。

R_{DSO2} はローサイド MOSFET のオン抵抗です。

R_L は出力インダクタの直列抵抗です。

与えられた入力電圧とスイッチング周波数に対する最大出力電圧も最小オフ時間と最大デューティ・サイクルによって制約されます。ADP2325 の最小オフ時間は 150 ns (typ) で、最大デューティ・サイクルは 90% (typ) です。

与えられた入力電圧と周波数での最小オフ時間によって制約される最大出力電圧は次式で計算することができます。

$$V_{OUT_MAX} = V_{IN} \times (1 - t_{MIN_OFF} \times f_{SW}) - (R_{DSO1} - R_{DSO2}) \times I_{OUT_MAX} \times (1 - t_{MIN_OFF} \times f_{SW}) - (R_{DSO2} + R_L) \times I_{OUT_MAX}$$

ここで:

V_{OUT_MAX} は最大出力電圧です。

t_{MIN_OFF} は最小オフ時間です。

I_{OUT_MAX} は最大出力電流です。

与えられた入力電圧での最大デューティ・サイクルによって制約される最大出力電圧は、次式で計算することができます。

$$V_{OUT_MAX} = D_{MAX} \times V_{IN}$$

ここで、 D_{MAX} は最大デューティ・サイクルです。

前式が示すように、スイッチング周波数を小さくすると、最小オン時間の制約と最小オフ時間の制約が軽減されます。

電流制限の設定

ADP2325 には 3 つの設定可能な電流制限スレッシュホールドがあります。選択した電流制限値がインダクタのピーク電流 (I_{PEAK}) より大きいことを確認してください。

インダクタの選択

インダクタ値は、動作周波数、入力電圧、出力電圧、インダクタのリプル電流により求められます。小さいインダクタを使うと過渡応答が高速になりますが、インダクタのリプル電流が大きくなって効率が低下します。これに対してインダクタ値を大きくするとリプル電流が小さくなるため効率は良くなりますが、過渡応答は遅くなります。このため、過渡応答と効率の間でトレードオフがあります。1 つのガイドラインとして、インダクタ・リプル電流 (ΔI_L) は一般的に最大負荷電流の 1/3 に設定されます。インダクタ値は次式で計算することができます。

$$L = \frac{(V_{IN} - V_{OUT}) \times D}{\Delta I_L \times f_{SW}}$$

ここで:

V_{IN} は入力電圧です。

V_{OUT} は出力電圧です。

ΔI_L はインダクタのリプル電流です。

f_{SW} はスイッチング周波数です。

D はデューティ・サイクルです。

$$D = \frac{V_{OUT}}{V_{IN}}$$

ADP2325 では電流ループで適応型スロープ補償を使用して、デューティ・サイクルが 50% 以上になった時の低周波発振を防止しています。内部スロープ補償により最小インダクタ値が制限されます。

デューティ・サイクルが 50% 以上の場合、最小インダクタ値は次式によって求められます。

$$\frac{V_{OUT} \times (1-D)}{2 \times f_{SW}}$$

インダクタのピーク電流は、次式を使って計算します。

$$I_{PEAK} = I_{OUT} + \frac{\Delta I_L}{2}$$

インダクタの飽和電流は、インダクタのピーク電流より大きい必要があります。迅速な飽和特性を持つフェライト・コア・インダクタの場合、インダクタが飽和するのを防止するために、インダクタの飽和電流定格がスイッチの電流制限スレッシュホールドより高くなければなりません。

インダクタの rms 電流は、次式で計算することができます。

$$I_{RMS} = \sqrt{I_{OUT}^2 + \frac{\Delta I_L^2}{12}}$$

低コア損失と低 EMI のため、シールドされたフェライト・コア材料の使用をお勧めします。

表 9. 推奨インダクタ

Vendor	Part No.	Value (μH)	ISAT (A)	IRMS (A)	DCR (mΩ)
Sumida	CDRH105RNP-0R8N	0.8	13.5	9.5	4.3
	CDRH105RNP-1R5N	1.5	10.5	8.3	5.8
	CDRH105RNP-2R2N	2.2	9.25	7.5	7.2
	CDRH105RNP-3R3N	3.3	7.8	6.5	10.4
	CDRH105RNP-4R7N	4.7	6.4	6.1	12.3
	CDRH105RNP-6R8N	6.8	5.4	5.4	18
Coilcraft	MSS1048-152NL	1.5	10.5	10.8	5.1
	MSS1048-222NL	2.2	8.4	9.78	7.2
	MSS1048-332NL	3.3	7.38	7.22	10.1
	MSS1048-472NL	4.7	6.46	6.9	11.4
	MSS1048-682NL	6.8	5.94	6.01	15.4
Wurth Elektronik	7447797110	1.1	16	7.6	14
	7447797180	1.8	13.3	7.3	16
	7447797300	3.0	10.5	7.0	18
	7447797470	4.7	8.0	5.8	27
	7447797620	6.2	7.5	5.5	30

出力コンデンサの選択

出力コンデンサの選択は、出力電圧リップルとレギュレータのループ・ダイナミクスに影響を与えます。例えば、出力の負荷ステップ過渡応答（この時負荷が突然大きくなる）の場合、出力コンデンサは、制御ループがインダクタ電流を増加させることができるようになるまで負荷へ供給しますが、これにより、出力電圧のアンダーシュートが発生します。電圧低下条件を満たすために必要な出力容量は次式で計算されます。

$$C_{OUT_UV} = \frac{K_{UV} \times \Delta I_{STEP}^2 \times L}{2 \times (V_{IN} - V_{OUT}) \times \Delta V_{OUT_UV}}$$

ここで：

ΔI_{STEP} は負荷ステップです。

ΔV_{OUT_UV} は出力電圧の許容アンダーシュートです。

K_{UV} は係数で、一般的に $K_{UV} = 2$ に設定します。

もう 1 つの例は、負荷が出力から突然切り離されて、インダクタに蓄積されたエネルギーが急激に出力コンデンサに流入する時ですが、この場合出力でオーバーシュートが発生します。オーバーシュート条件を満たすために必要な出力容量は、次式で計算することができます：

$$C_{OUT_OV} = \frac{K_{OV} \times \Delta I_{STEP}^2 \times L}{(V_{OUT} + \Delta V_{OUT_OV})^2 - V_{OUT}^2}$$

ここで：

ΔV_{OUT_OV} は出力電圧の許容オーバーシュートです。

K_{OV} は係数で、一般的に $K_{OV} = 2$ に設定します。

出力リップルは、出力コンデンサの ESR と容量値により決定されます。出力リップル条件を満たすことができるコンデンサは次式を使って選択します：

$$C_{OUT_RIPPLE} = \frac{\Delta I_L}{8 \times f_{SW} \times \Delta V_{OUT_RIPPLE}}$$

$$R_{ESR} = \frac{\Delta V_{OUT_RIPPLE}}{\Delta I_L}$$

ここで：

ΔV_{OUT_RIPPLE} は許容出力電圧リップルです。

R_{ESR} は出力コンデンサの等価直列抵抗です。

負荷過渡応答と出力リップル性能の両方を満たすために C_{OUT_UV} 、 C_{OUT_OV} 、 C_{OUT_RIPPLE} により与えられる最大出力容量を選択してください。

選択した出力コンデンサの定格電圧は、出力電圧より大きくなければなりません。出力コンデンサの最小 rms 電流定格は次式で求められます。

$$I_{C_{OUT_rms}} = \frac{\Delta I_L}{\sqrt{12}}$$

ローサイド・パワー・デバイスの選択

ADP2325 は、ローサイド N チャンネル MOSFET (NFET) を駆動できるローサイド MOSFET ドライバを内蔵しています。ローサイド N チャンネル MOSFET の選択は、DC/DC レギュレータの性能に影響を与えます。

選択する MOSFET は次の条件を満たす必要があります。

- ドレイン・ソース電圧 (V_{DS}) は $1.2 \times V_{IN}$ より高い必要があります。
- ドレイン電流 (I_D) は $1.2 \times I_{LIMIT_MAX}$ より大きい必要があります。ここで I_{LIMIT_MAX} は選択する最大電流制限スレッシュホールドです。

ADP2325 のローサイド・ゲート駆動電圧は 5 V です。選択した MOSFET は 5 V でフルにターンオンできることを確認してください。

総合ゲート電荷 ($Q_g @ 5 V$) は 50 nC より小さい必要があります。Qg 特性が小さいほど、効率がより高くなります。

ハイサイド MOSFET がターンオフすると、ローサイド MOSFET にインダクタ電流が流れます。低デューティ・サイクルのアプリケーションでは、周期の大部分の間ローサイド MOSFET に電流が流れます。効率を高くするためには、オン抵抗の小さい MOSFET を選択することが重要です。ローサイド MOSFET の導通損失は次式で計算することができます。

$$P_{FET_LOW} = I_{OUT}^2 \times R_{DS(on)} \times (1 - D)$$

ここで、 $R_{DS(on)}$ はローサイド MOSFET のオン抵抗です。

MOSFET が電力損失による発熱を処理できることを確認してください。

アプリケーションによっては、効率がシステムにとってそれほど重要でない場合があります；この場合、ローサイド・パワー・デバイスとしてダイオードを選択することができます。ダイオードの平均電流は次式で計算することができます。

$$I_{DIODE(AVG)} = (1 - D) \times I_{OUT}$$

ダイオードの逆方向ブレイクダウン電圧定格は、入力電圧より大きい必要があります、 SW_x ノードに現れるリングングを許容する適切な余裕を持っている必要があります。ショットキー・ダイオードは、順方向電圧降下 (V_F) が小さくかつスイッチングが高速なのでお薦めします。

ダイオードをローサイド・デバイスに使用する場合、MODE ピンをグラウンドへ接続して ADP2325 の PFM モードをイネーブルにする必要があります。

表 10. 推奨 MOSFET

Vendor	Part No.	V_{DS}	I_D	$R_{DS(on)}$	Q_g
Fairchild	FDS8880	30 V	10.7 A	12 mΩ	12 nC
Fairchild	FDMS7578	25 V	14 A	8 mΩ	8 nC
Fairchild	FDS6898A	20 V	9.4 A	14 mΩ	16 nC
Vishay	Si4804CDY	30 V	7.9 A	27 mΩ	7 nC
Vishay	SiA430DJ	20 V	10.8 A	18.5 mΩ	5.3 nC
AOS	AON7402	30 V	39 A	15 mΩ	7.1 nC
AOS	AO4884L	40 V	10 A	16 mΩ	13.6 nC

UVLO 入力の設定

図 50 に示すように高精度イネーブル入力を使って、入力電圧の UVLO スレッシュホールドとヒステリシスを設定することができます。

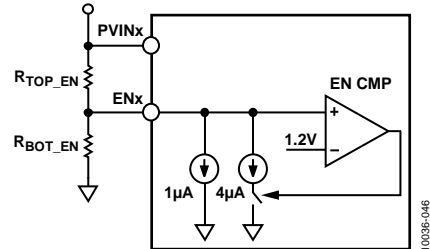


図 50. UVLO 入力の設定

R_{TOP_EN} と R_{BOT_EN} は次式を使って計算します。

$$R_{TOP_EN} = \frac{1.1 V \times V_{IN_RISING} - 1.2 V \times V_{IN_FALLING}}{1.1 V \times 5 \mu A - 1.2 V \times 1 \mu A}$$

$$R_{BOT_EN} = \frac{1.2 V \times R_{TOP_EN}}{V_{IN_RISING} - R_{TOP_EN} \times 5 \mu A - 1.2 V}$$

ここで：

V_{IN_RISING} は V_{IN} の立ち上げスレッシュホールドです。

$V_{IN_FALLING}$ は V_{IN} の立ち下げスレッシュホールドです。

補償部品の設計

ピーク電流モード制御では、パワー段を出力コンデンサと負荷抵抗に電流を供給する電圧制御電流源に簡素化できます。この回路は、出力コンデンサの ESR に起因する極とゼロ点から構成されます。制御から出力までの伝達関数は次式で表されます：

$$G_{VD}(s) = \frac{V_{OUT}(s)}{V_{COMP}(s)} = A_{VI} \times R \times \left(\frac{1 + \frac{s}{2 \times \pi \times f_Z}}{1 + \frac{s}{2 \times \pi \times f_P}} \right)$$

$$f_Z = \frac{1}{2 \times \pi \times R_{ESR} \times C_{OUT}}$$

$$f_P = \frac{1}{2 \times \pi \times (R + R_{ESR}) \times C_{OUT}}$$

ここで：

$A_{VI} = 8.33 A/V$ 。

R は負荷抵抗です。

C_{OUT} は出力容量です。

R_{ESR} は出力コンデンサの等価直列抵抗です。

ADP2325では、システムを補償する誤差アンプにトランスコンダクタンス・アンプを使用しています。図51に、簡略化したピーク電流モード制御の小信号回路を示します。

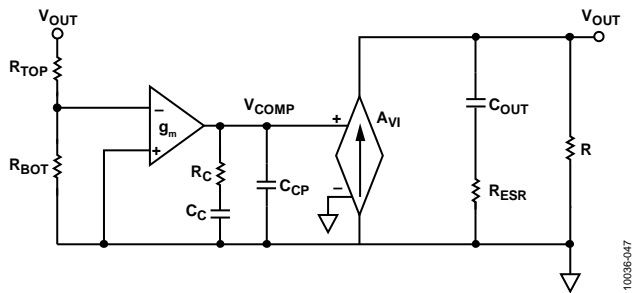


図 51.簡略化したピーク電流モード制御の小信号回路

補償部品 R_C と C_C はゼロ点に、オプションの C_{CP} と R_C はオプションの極に、それぞれ関係しています。

クローズド・ループ伝達関数は次のように表されます：

$$T_V(s) = \frac{R_{BOT}}{R_{BOT} + R_{TOP}} \times \frac{-g_m}{C_C + C_{CP}} \times \frac{1 + R_C \times C_C \times s}{s \times \left(1 + \frac{R_C \times C_C \times C_{CP}}{C_C + C_{CP}} \times s \right)} \times G_{VD}(s)$$

次の設計ガイドラインに、セラミック出力コンデンサ・アプリケーションに対する補償部品 R_C 、 C_C 、 C_{CP} の選択方法を示します。

1. クロス周波数 (f_c) を決定します。一般的に、 $f_c = f_{sw}/12 \sim f_{sw}/6$ です。
2. R_C は次の式を使って計算できます。

$$R_C = \frac{2 \times \pi \times V_{OUT} \times C_{OUT} \times f_C}{0.6V \times g_m \times A_{VI}}$$

3. 極 (f_p) にゼロ補償を配置します。 C_C は次式で計算できます。

$$C_C = \frac{(R + R_{ESR}) \times C_{OUT}}{R_C}$$

4. C_{CP} はオプションです。これを使って、出力コンデンサの ESR によって生ずるゼロ点を相殺することができます。

$$C_{CP} = \frac{R_{ESR} \times C_{OUT}}{R_C}$$

ADP2325 は COMPx ピンに 10 pF のコンデンサを内蔵しています；従って C_{CP} が 10 pF より小さい場合は、外付けコンデンサは不要です。

設計例

このセクションでは、図 54 に示すアプリケーション例に関する設計手順と部品選択を説明します。表 11 は、必要となる設定です。

表 11. デュアル降圧 DC/DC レギュレータの条件

Parameter	Specification
Channel 1	
Input Voltage	$V_{IN1} = 12.0 \text{ V} \pm 10\%$
Output Voltage	$V_{OUT1} = 1.2 \text{ V}$
Output Current	$I_{OUT1} = 5 \text{ A}$
Output Voltage Ripple	$\Delta V_{OUT1_RIPPLE} = 12 \text{ mV}$
Load Transient	$\pm 5\%, 1 \text{ A to } 4 \text{ A}, 1 \text{ A}/\mu\text{s}$
Channel 2	
Input Voltage	$V_{IN2} = 12.0 \text{ V} \pm 10\%$
Output Voltage	$V_{OUT2} = 3.3 \text{ V}$
Output Current	$I_{OUT2} = 5 \text{ A}$
Output Voltage Ripple	$\Delta V_{OUT2_RIPPLE} = 33 \text{ mV}$
Load Transient	$\pm 5\%, 1 \text{ A to } 4 \text{ A}, 1 \text{ A}/\mu\text{s}$
Switching Frequency	$f_{SW} = 500 \text{ kHz}$

出力電圧の設定

上側の帰還抵抗 (R_{TOP}) を $10 \text{ k}\Omega$ に決めます；次式を使って下側の帰還抵抗を計算します。

$$R_{BOT} = R_{TOP} \times \left(\frac{0.6}{V_{OUT} - 0.6} \right)$$

出力電圧を 1.2 V に設定するためには、抵抗値は $R_{TOP1} = 10 \text{ k}\Omega$ および $R_{BOT1} = 10 \text{ k}\Omega$ となります。出力電圧を 3.3 V に設定する時は、抵抗値は $R_{TOP2} = 10 \text{ k}\Omega$ および $R_{BOT2} = 2.21 \text{ k}\Omega$ となります。

電流制限の設定

5 A の出力電流動作の場合、ピーク電流制限値(typ)は 8 A となります。この場合、 R_{ILIM} は不要です。

周波数の設定

スイッチング周波数を 500 kHz に設定する時は、次式を使って抵抗値 (R_{OSC}) を計算します：

$$R_{OSC}(\text{k}\Omega) = \frac{60,000}{f_{SW}(\text{kHz})}$$

従って、 $R_{OSC} = 120 \text{ k}\Omega$ となります。

インダクタの選択

インダクタのピーク to ピーク・リップル電流 ΔI_L を、最大出力電流の 30% に設定します。次式を使ってインダクタ値を計算します。

$$L = \frac{(V_{IN} - V_{OUT}) \times D}{\Delta I_L \times f_{SW}}$$

$V_{OUT1} = 1.2 \text{ V}$ の場合はインダクタ $L1 = 1.4 \mu\text{H}$ で、 $V_{OUT2} = 3.3 \text{ V}$ の場合はインダクタ $L2 = 3.2 \mu\text{H}$ です。

1.2 V 電源と 3.3 V 電源に対して標準インダクタ値の $1.5 \mu\text{H}$ と $3.3 \mu\text{H}$ を選択します。

インダクタのピーク to ピーク・リップル電流を次式で計算します：

$$\Delta I_L = \frac{(V_{IN} - V_{OUT}) \times D}{L \times f_{SW}}$$

$V_{OUT1} = 1.2 \text{ V}$ の場合は $\Delta I_{L1} = 1.44 \text{ A}$ 。 $V_{OUT2} = 3.3 \text{ V}$ の場合は $\Delta I_{L2} = 1.45 \text{ A}$ 。

次式を使ってピーク・インダクタ電流を求めます。

$$I_{PEAK} = I_{OUT} + \frac{\Delta I_L}{2}$$

1.2 V 電源の場合、ピーク・インダクタ電流は 5.73 A に、 3.3 V 電源の場合ピーク・インダクタ電流は 5.73 A になります。

インダクタを流れる rms 電流は次式で計算することができます。

$$I_{RMS} = \sqrt{I_{OUT}^2 + \frac{\Delta I_L^2}{12}}$$

1.2 V 電源と 3.3 V 電源のインダクタの rms 電流は約 5.02 A です。

1.2 V 電源の場合は、最小 rms 電流定格 = 5.01 A 、かつ最小飽和電流定格 = 5.73 A を持つインダクタを選択します。 3.3 V 電源の場合は、最小 rms 電流定格 = 5.02 A かつ最小飽和電流定格 = 5.73 A を持つインダクタを選択します。

これらの条件に基づき、 1.2 V 電源の場合、 $1.5 \mu\text{H}$ のインダクタ (例えば Sumida 社の CDRH105RNP-1R5N、DCR = $5.8 \text{ m}\Omega$) を選択します。 3.3 V 電源の場合、 $3.3 \mu\text{H}$ のインダクタ (Sumida 社の CDRH105RNP-3R3N、DCR = $10.4 \text{ m}\Omega$) を選択します。

出力コンデンサの選択

出力電圧リップル条件と負荷過渡応答条件を満たすためには出力コンデンサが必要です。出力電圧リップル条件を満たすため、次式を使って ESR と容量を計算します：

$$C_{OUT_RIPPLE} = \frac{\Delta I_L}{8 \times f_{SW} \times \Delta V_{OUT_RIPPLE}}$$

$$R_{ESR} = \frac{\Delta V_{OUT_RIPPLE}}{I_L}$$

$V_{OUT1} = 1.2 \text{ V}$ の場合、 $C_{OUT_RIPPLE1} = 30 \mu\text{F}$ 、 $R_{ESR1} = 8.3 \text{ m}\Omega$ になります。 $V_{OUT2} = 3.3 \text{ V}$ の場合、 $C_{OUT_RIPPLE2} = 11 \mu\text{F}$ 、 $R_{ESR2} = 23 \text{ m}\Omega$ になります。

±5% のオーバーシュートとアンダーシュート条件を満たすため、次式を使って容量を計算します：

$$C_{OUT_OV} = \frac{K_{OV} \times \Delta I_{STEP}^2 \times L}{(V_{OUT} + \Delta V_{OUT_OV})^2 - V_{OUT}^2}$$

$$C_{OUT_UV} = \frac{K_{UV} \times \Delta I_{STEP}^2 \times L}{2 \times (V_{IN} - V_{OUT}) \times \Delta V_{OUT_UV}}$$

計算のため、 $K_{OV} = K_{UV} = 2$ を使います。 $V_{OUT1} = 1.2\text{ V}$ の場合、 $C_{OUT_OV1} = 188\ \mu\text{F}$ と $C_{OUT_UV1} = 21\ \mu\text{F}$ を使います。 $V_{OUT2} = 3.3\text{ V}$ の場合、 $C_{OUT_OV2} = 55\ \mu\text{F}$ と $C_{OUT_UV2} = 21\ \mu\text{F}$ を使います。

1.2 V 電源の場合、出力コンデンサの ESR は $8.3\ \text{m}\Omega$ より小さい必要があり、出力容量は $188\ \mu\text{F}$ より大きい必要があります。3 個の $100\ \mu\text{F}$ 、X5R、6.3 V セラミック・コンデンサ（例えば Murata 社の GRM32ER60J107ME20、 $\text{ESR} = 2\ \text{m}\Omega$ ）のご使用をお勧めします。

3.3 V 電源の場合、出力コンデンサの ESR は $23\ \text{m}\Omega$ より小さい必要があり、出力容量は $55\ \mu\text{F}$ より大きい必要があります。2 個の $47\ \mu\text{F}$ 、X5R、6.3 V セラミック・コンデンサ（例えば Murata 社の GRM32ER60J476ME20、 $\text{ESR} = 2\ \text{m}\Omega$ ）のご使用をお勧めします。

ローサイド MOSFET の選択

高効率ソリューションに対しては、低 $R_{DS(ON)}$ の N チャンネル MOSFET を選択します。MOSFET のブレイクダウン電圧は $1.2 \times V_{IN}$ より高くなければなりません。そしてドレイン電流は $1.2 \times I_{LIMIT}$ より大きくなければなりません。

30 V の N チャンネル MOSFET（例えば Fairchild 社の FDS8880）のご使用をお勧めします。4.5 V ドライバ電圧での FDS8880 の $R_{DS(ON)}$ は $12\ \text{m}\Omega$ で、総合ゲート電荷は $12\ \text{nC}$ です。

補償部品

負荷過渡応答と安定性能を良くするため、クロス周波数 (f_c) を $f_{SW}/10$ に設定します。この場合、 f_{SW} は $500\ \text{kHz}$ で動作します；従って $f_c = 50\ \text{kHz}$ に設定されます。

1.2 V 電源の場合、 $100\ \mu\text{F}$ のセラミック出力コンデンサはデレーティングした値 $64\ \mu\text{F}$ になります。

$$R_{C1} = \frac{2 \times \pi \times 1.2\text{V} \times 3 \times 64\ \mu\text{F} \times 50\ \text{kHz}}{0.6\text{V} \times 500\ \mu\text{S} \times 8.33\ \text{A/V}} = 28.9\ \text{k}\Omega$$

$$C_{C1} = \frac{(0.24\ \Omega + 0.001\ \Omega) \times 3 \times 64\ \mu\text{F}}{28.9\ \text{k}\Omega} = 1598\ \text{pF}$$

$$C_{CP1} = \frac{0.001\ \Omega \times 3 \times 64\ \mu\text{F}}{28.9\ \text{k}\Omega} = 6.6\ \text{pF}$$

標準部品 $R_{C1} = 28\ \text{k}\Omega$ および $C_{C1} = 1500\ \text{pF}$ を選択します。 C_{CP1} は不要です。

図 52 に、1.2 V 電源の 5 A での周波数特性を示します。クロス周波数は $42\ \text{kHz}$ で、位相マージンは 50° です。

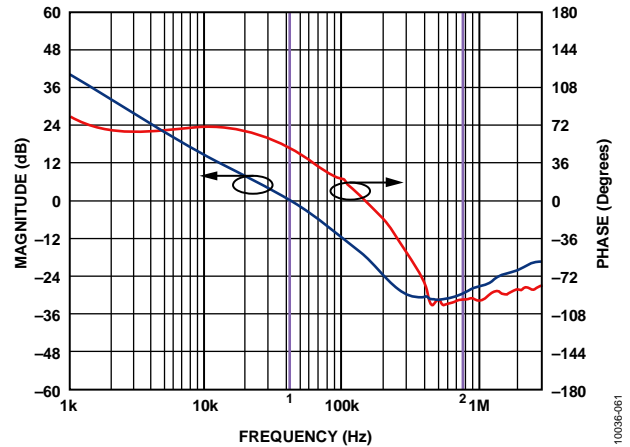


図 52. 1.2 V 電源の周波数特性

3.3 V 電源の場合、 $47\ \mu\text{F}$ のセラミック出力コンデンサはデレーティングした値 $32\ \mu\text{F}$ になります。

$$R_{C2} = \frac{2 \times \pi \times 3.3\text{V} \times 2 \times 32\ \mu\text{F} \times 50\ \text{kHz}}{0.6\text{V} \times 500\ \mu\text{S} \times 8.33\ \text{A/V}} = 26.5\ \text{k}\Omega$$

$$C_{C2} = \frac{(0.66\ \Omega + 0.001\ \Omega) \times 2 \times 32\ \mu\text{F}}{26.5\ \text{k}\Omega} = 1594\ \text{pF}$$

$$C_{CP2} = \frac{0.001\ \Omega \times 2 \times 32\ \mu\text{F}}{26.5\ \text{k}\Omega} = 2.4\ \text{pF}$$

標準部品 $R_{C2} = 27\ \text{k}\Omega$ および $C_{C2} = 1500\ \text{pF}$ を使う事により C_{CP2} は不要になります。

図 53 に、3.3 V 電源の 5 A での周波数特性を示します。クロス周波数は $55\ \text{kHz}$ で、位相マージンは 67° です。

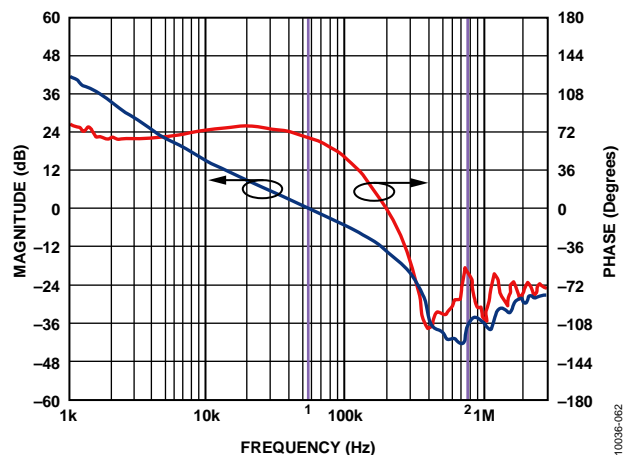


図 53. 3.3 V 電源の周波数特性

ソフト・スタート時間の設定

ソフト・スタート機能により、出力電圧の上昇は制御されるので、ソフト・スタート時の出力電圧オーバーシュートがなくなり、突入電流が制限されます。ソフト・スタート時間は 3 ms に設定します。

$$C_{SS} = \frac{I_{SS} \times t_{SS}}{0.6 \text{ V}} = \frac{3.5 \mu\text{A} \times 3 \text{ ms}}{0.6 \text{ V}} = 17.5 \text{ nF}$$

標準部品値 $C_{SS1} = C_{SS2} = 22 \text{ nF}$ を選択します。

入力コンデンサの選択

最小 10 μF のセラミック・コンデンサが必要で、PVINx ピンの近くに接続します。このアプリケーションでは、1 個の 10 $\mu\text{F}/\text{X5R}/25 \text{ V}$ セラミック・コンデンサの使用をお勧めします。

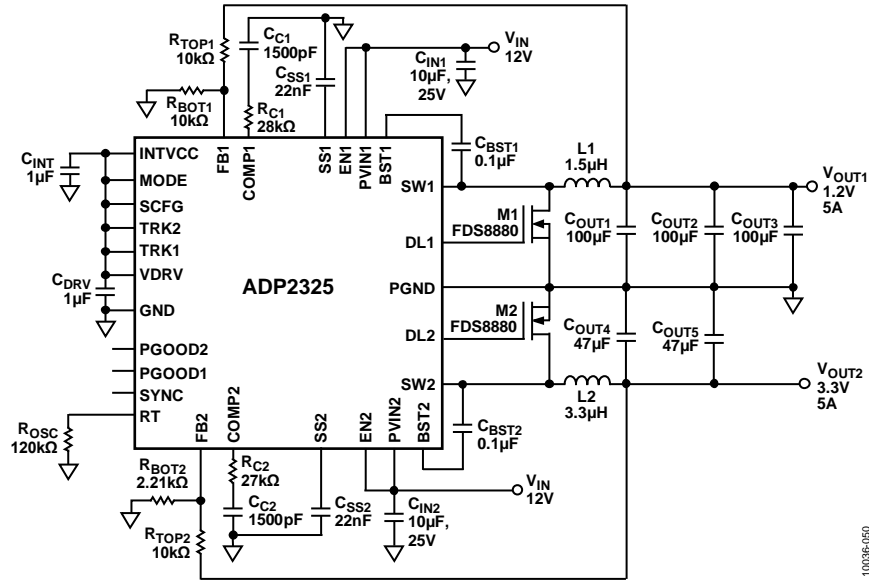
推奨外付け部品

表 12. 出力電流 5A の代表的なアプリケーションに対する推奨外付け部品

f_{SW} (kHz)	V_{IN} (V)	V_{OUT} (V)	L (μ H)	C_{OUT} (μ F) ¹	R_{TOP} (k Ω)	R_{BOT} (k Ω)	R_C (k Ω)	C_C (pF)	C_{CF} (pF)	
300	12	1	2.2	2 × 330	10	15	47	2700	56	
	12	1.2	2.2	2 × 330	10	10	59	2700	56	
	12	1.5	3.3	2 × 330	15	10	75	2700	47	
	12	1.8	3.3	330	20	10	43	2700	68	
	12	2.5	4.7	330	47.5	15	62	2700	56	
	12	3.3	4.7	2 × 100	10	2.21	33	2700	3.3	
	12	5	6.8	100 + 47	22	3	36	2700	3.3	
	5	1	1.5	2 × 330	10	15	49	2700	68	
	5	1.2	2.2	2 × 330	10	10	59	2700	56	
	5	1.5	2.2	330	15	10	37	2700	82	
	5	1.8	2.2	330	20	10	43	2700	68	
	5	2.5	2.2	2 × 100	47.5	15	22	2700	4.7	
	5	3.3	2.2	100	10	2.21	15	2700	4.7	
	600	12	1.5	1.5	330	15	10	75	1500	47
		12	1.8	1.5	3 × 100	20	10	53	1500	2.2
12		2.5	2.2	2 × 100	47.5	15	47	1500	2.2	
12		3.3	2.2	100 + 47	10	2.21	47	1500	2.2	
12		5	3.3	100	22	3	47	1500	2.2	
5		1	1	330	10	15	49	1500	68	
5		1.2	1	330	10	10	59	1500	56	
5		1.5	1	2 × 100	15	10	27	1500	4.7	
5		1.8	1.5	2 × 100	20	10	33	1500	3.3	
5		2.5	1.5	100 + 47	47.5	15	33	1500	2.2	
5		3.3	1.5	100	10	2.21	30	1500	4.7	
1000		12	1.8	1	2 × 100	20	10	56	820	2.2
		12	2.5	1	100	47.5	15	39	820	2.2
	12	3.3	1.5	100	10	2.21	53	820	2.2	
	12	5	2	47	22	3	39	820	2.2	
	5	1	0.56	3 × 100	10	15	47	820	2.2	
	5	1.2	0.56	2 × 100	10	10	37	820	6.8	
	5	1.5	0.68	2 × 100	15	10	47	820	4.7	
	5	1.8	0.8	100 + 47	20	10	43	820	4.7	
	5	2.5	0.8	100	47.5	15	43	820	4.7	
	5	3.3	0.8	47	10	2.21	27	820	2.2	

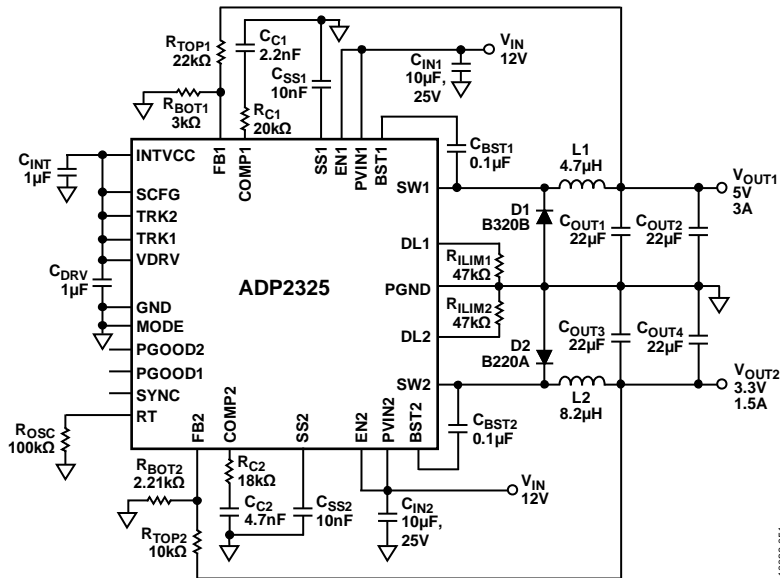
¹ 330 μ F:6.3 V, Sanyo 社 6TPD330M; 100 μ F:6.3 V, X5R, Murata 社 GRM32ER60J107ME20; 47 μ F:6.3 V, X5R, Murata 社 GRM32ER60J476ME20.

代表的なアプリケーション回路



10036-050

図 54. 外付け MOSFET を使用するアプリケーション、
 $V_{IN1} = V_{IN2} = 12\text{ V}$ 、 $V_{OUT1} = 1.2\text{ V}$ 、 $I_{OUT1} = 5\text{ A}$ 、 $V_{OUT2} = 3.3\text{ V}$ 、 $I_{OUT2} = 5\text{ A}$ 、 $f_{sw} = 500\text{ kHz}$



10036-051

図 55. 外付けダイオードを使用するアプリケーション、
 $V_{IN1} = V_{IN2} = 12\text{ V}$ 、 $V_{OUT1} = 5\text{ V}$ 、 $I_{OUT1} = 3\text{ A}$ 、 $V_{OUT2} = 3.3\text{ V}$ 、 $I_{OUT2} = 1.5\text{ A}$ 、 $f_{sw} = 600\text{ kHz}$

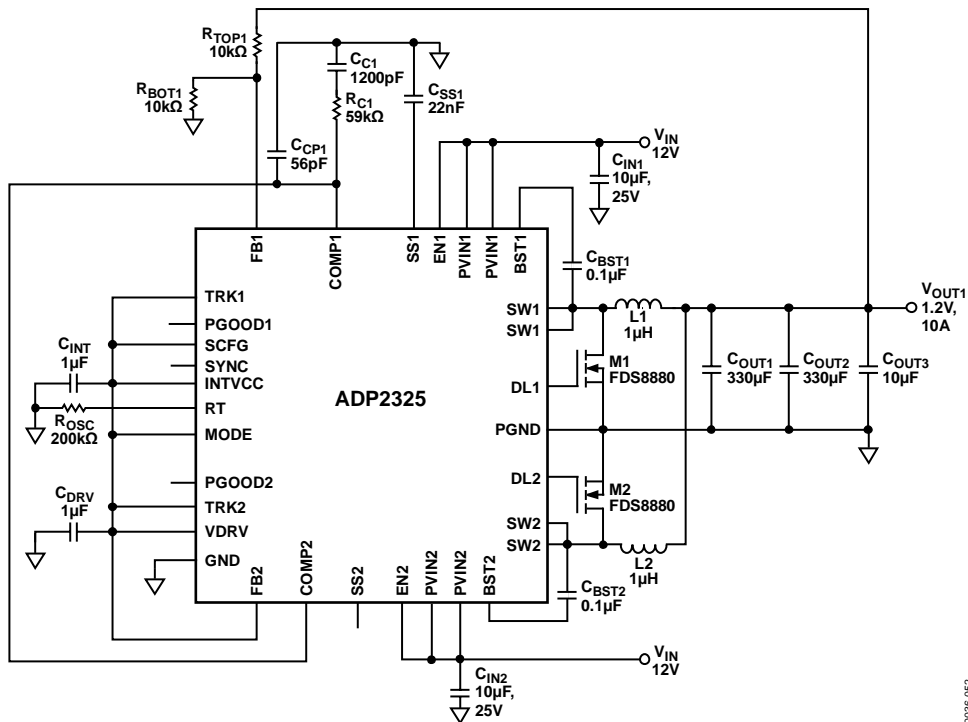


図 56. パラレル・シングル出力のアプリケーション、 $V_{IN} = 12\text{ V}$ 、 $V_{OUT} = 1.2\text{ V}$ 、 $I_{OUT} = 10\text{ A}$ 、 $f_{SW} = 300\text{ kHz}$

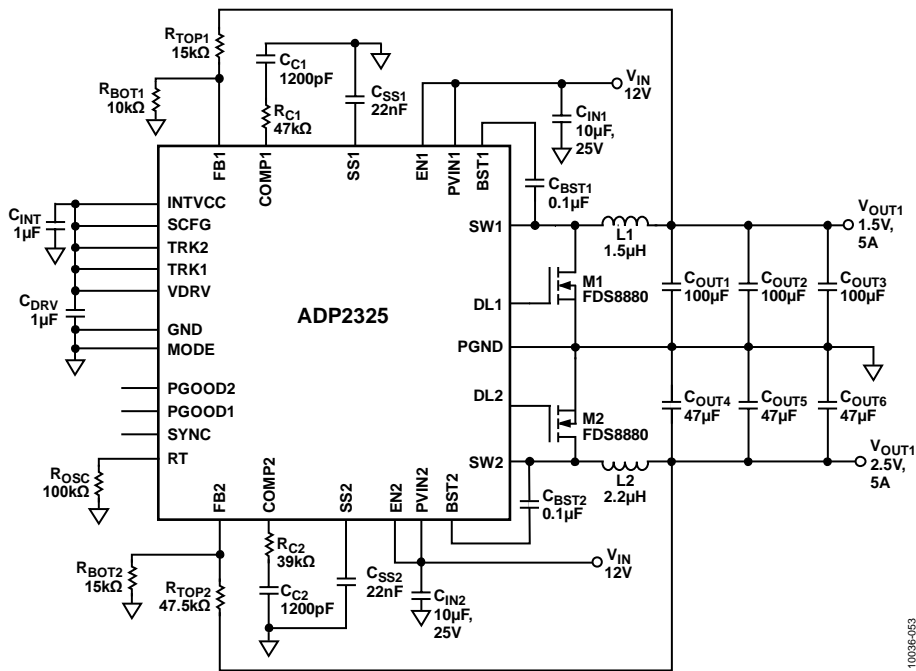


図 57. モード・ピンを GND に接続して PFM モードをイネーブルにする、
 $V_{IN1} = V_{IN2} = 12\text{ V}$ 、 $V_{OUT1} = 1.5\text{ V}$ 、 $I_{OUT1} = 5\text{ A}$ 、 $V_{OUT2} = 2.5\text{ V}$ 、 $I_{OUT2} = 5\text{ A}$ 、 $f_{SW} = 600\text{ kHz}$

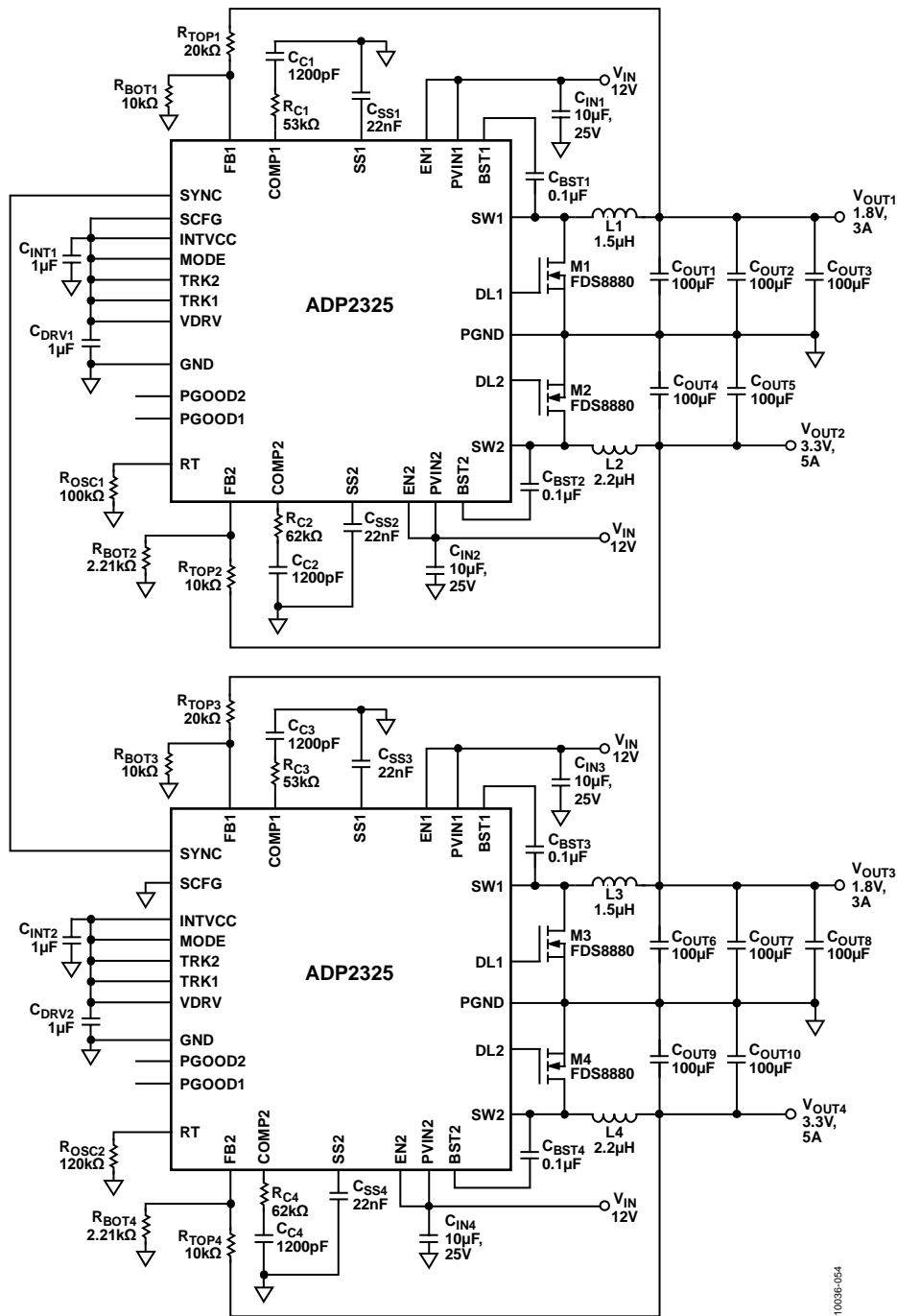


図 58. 各チャンネル間の位相シフト 90°での同期

10036-054

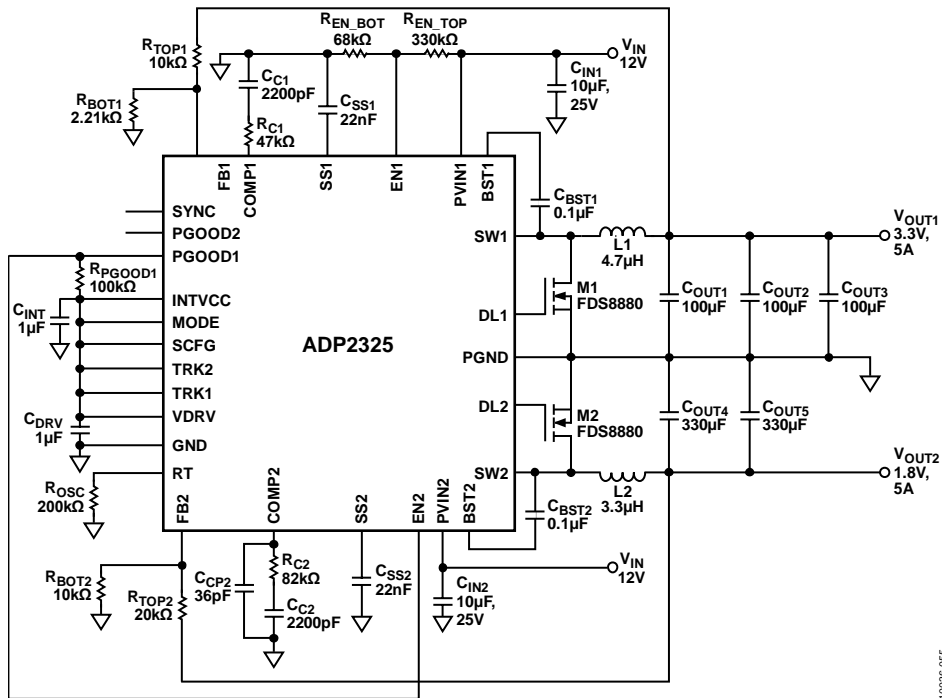


図 59. $V_{IN_RISING} = 8.7\text{ V}$ 、 $V_{IN_FALLING} = 6.7\text{ V}$ 、 1.8 V の前に 3.3 V がスタートアップ
 $V_{IN1} = V_{IN2} = 12\text{ V}$ 、 $V_{OUT1} = 3.3\text{ V}$ 、 $I_{OUT1} = 5\text{ A}$ 、 $V_{OUT2} = 1.8\text{ V}$ 、 $I_{OUT2} = 5\text{ A}$ 、 $f_{SW} = 300\text{ kHz}$

10036-055

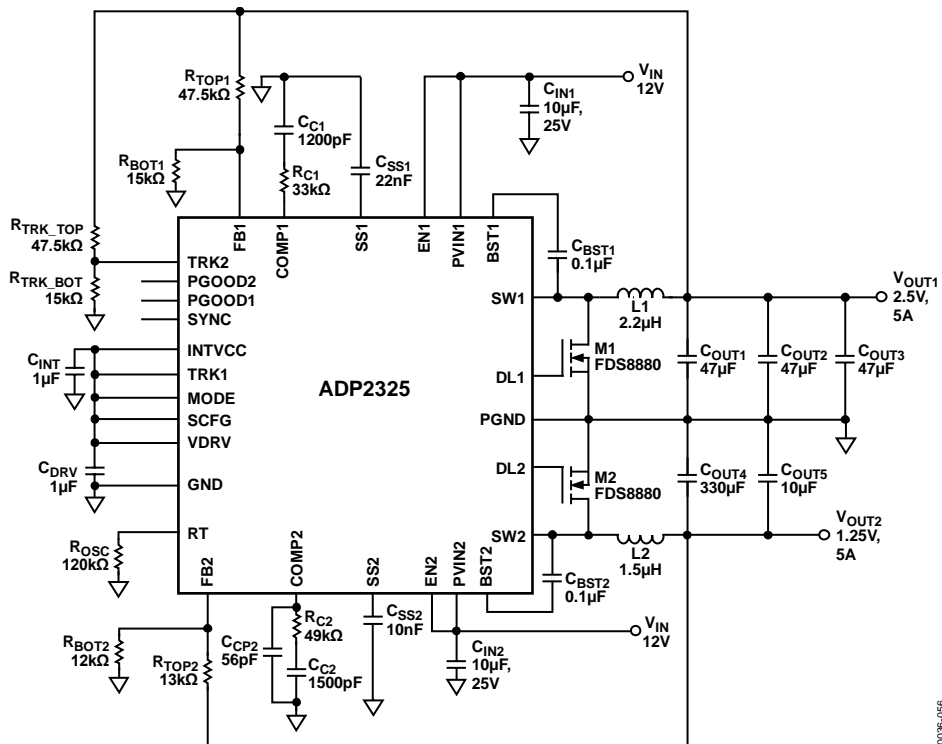
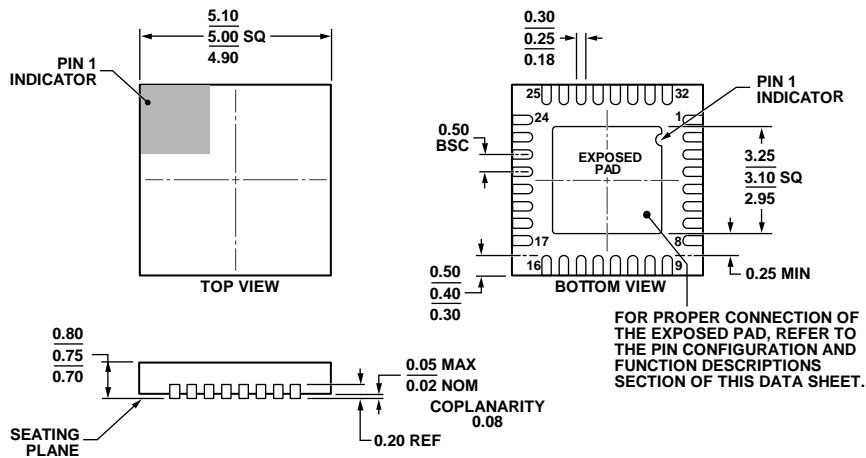


図 60. チャンネル 1 とトラッキングするチャンネル 2、
 $V_{IN1} = V_{IN2} = 12\text{ V}$ 、 $V_{OUT1} = 2.5\text{ V}$ 、 $I_{OUT1} = 5\text{ A}$ 、 $V_{OUT2} = 1.25\text{ V}$ 、 $I_{OUT2} = 5\text{ A}$ 、 $f_{SW} = 500\text{ kHz}$

10036-056

パッケージと注文に関する情報

外形寸法



COMPLIANT TO JEDEC STANDARDS MO-220-WHHD.

図 61. 32 ピン・リードフレーム・チップ・スケール・パッケージ[LFCSP_VQ]
5 mm × 5 mm ボディ、極薄クワッド
(CP-32-7)
寸法表示: mm

オーダー・ガイド

Model ¹	Temperature Range	Output Voltage	Package Description ²	Package Option
ADP2325ACPZ-R7	-40°C to +125°C	Adjustable	32-Lead LFCSP_WQ	CP-32-7
ADP2325-EVALZ			Evaluation Board	
ADP2325-BL1-EVZ			Blank Dual Output Evaluation Board	
ADP2325-BL2-EVZ			Blank Single Output Evaluation Board	

¹ Z = RoHS 準拠製品

² お客様は www.analog.com/r/ADIsimPower 中にある ADIsimPower ツールを利用して BOM (部品用) や回路を作成できるとともにアナログ・デバイセズ社からご提供する実装なしボードのブランク評価用ボードもお求めいただけます。