

### 特長

入力電圧範囲: 2.3 V~5.5 V

出力電圧範囲: 1.2 V~3.3 V

出力電流: 100 mA

低静止電流

$I_{GND} = 11 \mu\text{A}$ 、無負荷

$I_{GND} = 22 \mu\text{A}$ 、100 mA 負荷

低シャットダウン電流: 1  $\mu\text{A}$  以下

低ドロップアウト電圧

60 mV、100 mA 負荷

高い PSRR

1 kHz、 $V_{OUT} = 1.2 \text{ V}$  で 73 dB

10 kHz、 $V_{OUT} = 1.2 \text{ V}$  で 70 dB

低ノイズ:  $V_{OUT} = 1.2 \text{ V}$  で 40  $\mu\text{V rms}$

ノイズ・バイパス・コンデンサが不要

初期精度:  $\pm 1\%$

小さい 1  $\mu\text{F}$  のセラミック出力コンデンサで安定

16 種類の固定出力電圧オプション

電流制限保護とサーマル過負荷保護

ロジック制御によるイネーブル

5 ピン TSOT パッケージを採用

4 ボールの 0.4 mm ピッチ WLCSP を採用

### アプリケーション

携帯電話

デジタル・カメラとオーディオ機器

ポータブル機器とバッテリー駆動装置

ポスト・レギュレーション

### 概要

ADP120 は、2.3 V~5.5 V で動作し、最大 100 mA の出力電流を持つ、低静止電流、低ドロップアウトのリニア・レギュレータです。100 mA 負荷で 60 mV の低ドロップアウト電圧により、効率の向上と広い入力電圧範囲での動作が可能です。ADP120 はフル負荷で 25  $\mu\text{A}$  の低静止電流を持つため、バッテリー駆動のポータブル装置に最適です。

### 代表的なアプリケーション回路

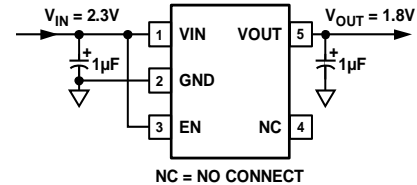


図 1. 固定出力電圧 1.8 V の ADP120 TSOT

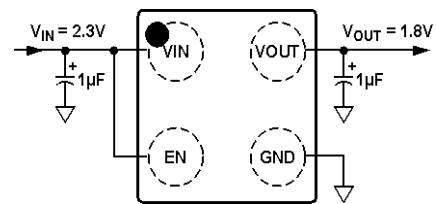


図 2. 固定出力電圧 1.8 V の ADP120 WLCSP

ADP120 には、1.2 V~3.3 V の 16 種類の固定出力電圧オプションがあります。このデバイスは、小型の 1  $\mu\text{F}$  セラミック出力コンデンサによる安定動作に対して最適化されています。ADP120 は、最小のボード面積で優れた過渡性能を提供します。短絡保護とサーマル過負荷保護の回路により、損傷を防止します。ADP120 は小型の 5 ピン TSOT パッケージまたは 4 ボール 0.4 mm ピッチ WLCSP パッケージを採用し、多様なポータブル・アプリケーションに最小のフットプリント・ソリューションを提供します。

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。  
※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

©2008 Analog Devices, Inc. All rights reserved.

Rev. A

## 目次

特長 .....	1	代表的な性能特性.....	7
アプリケーション.....	1	動作原理.....	11
代表的なアプリケーション回路.....	1	アプリケーション情報.....	12
概要 .....	1	コンデンサの選択.....	12
改訂履歴.....	2	低電圧ロックアウト機能.....	12
仕様 .....	3	イネーブル機能.....	13
推奨仕様:入力コンデンサと出力コンデンサ .....	4	電流制限保護とサーマル過負荷保護 .....	14
絶対最大定格.....	5	熱に対する考慮事項.....	14
サーマル・データ.....	5	プリント基板レイアウト時の考慮事項 .....	17
熱抵抗 .....	5	外形寸法.....	18
ESDの注意.....	5	オーダー・ガイド.....	19
ピン配置およびピン機能説明 .....	6		

## 改訂履歴

### 7/08—Rev. 0 to Rev. A

Deleted ADP120-1 .....	Universal
Changes to General Description .....	1
Changes to Dropout Voltage Parameter, Table 1 .....	3
Changes to Thermal Data Section .....	5
Changes to Figure 12 and Figure 14.....	8
Changes to Figure 22.....	9
Changes to Table 6 and Table 7 .....	14
Changes to Figure 46 and Figure 47 Captions .....	17
Changes to Ordering Guide .....	18

### 6/08—Revision 0: Initial Version

## 仕様

特に指定のない限り、 $V_{IN} = (V_{OUT} + 0.4 \text{ V})$ または  $2.3 \text{ V}$ のいずれか大きい方、 $EN = V_{IN}$ 、 $I_{OUT} = 10 \text{ mA}$ 、 $C_{IN} = C_{OUT} = 1 \mu\text{F}$ 、 $T_A = 25^\circ\text{C}$ 。

表 1.

Parameter	Symbol	Conditions	Min	Typ	Max	Unit	
INPUT VOLTAGE RANGE	$V_{IN}$	$T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$	2.3		5.5	V	
OPERATING SUPPLY CURRENT	$I_{GND}$	$I_{OUT} = 0 \mu\text{A}$		11		$\mu\text{A}$	
		$I_{OUT} = 0 \mu\text{A}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$			21	$\mu\text{A}$	
		$I_{OUT} = 10 \text{ mA}$		15		$\mu\text{A}$	
		$I_{OUT} = 10 \text{ mA}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$			29	$\mu\text{A}$	
		$I_{OUT} = 100 \text{ mA}$		22		$\mu\text{A}$	
		$I_{OUT} = 100 \text{ mA}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$			35	$\mu\text{A}$	
SHUTDOWN CURRENT	$I_{GND-SD}$	$EN = GND$		0.1		$\mu\text{A}$	
		$EN = GND$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$			1.5	$\mu\text{A}$	
FIXED OUTPUT VOLTAGE ACCURACY	$V_{OUT}$	$I_{OUT} = 10 \text{ mA}$	-1		+1	%	
		$100 \mu\text{A} < I_{OUT} < 100 \text{ mA}$ , $V_{IN} = (V_{OUT} + 0.4 \text{ V})$ to $5.5 \text{ V}$	-2		+2	%	
		$100 \mu\text{A} < I_{OUT} < 100 \text{ mA}$ , $V_{IN} = (V_{OUT} + 0.4 \text{ V})$ to $5.5 \text{ V}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$	-2.5		+2.5	%	
REGULATION	$\Delta V_{OUT}/\Delta V_{IN}$	Line Regulation	$V_{IN} = (V_{OUT} + 0.4 \text{ V})$ to $5.5 \text{ V}$ , $I_{OUT} = 1 \text{ mA}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$	-0.03		+0.03	%/V
		Load Regulation <sup>1</sup>	$I_{OUT} = 1 \text{ mA}$ to $100 \text{ mA}$		0.001		%/mA
			$I_{OUT} = 1 \text{ mA}$ to $100 \text{ mA}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$			0.005	%/mA
DROPOUT VOLTAGE <sup>2</sup>	$V_{DROPOUT}$	TSOT	$V_{OUT} = 3.3 \text{ V}$				
			$I_{OUT} = 10 \text{ mA}$	8		mV	
			$I_{OUT} = 10 \text{ mA}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$		12	mV	
			$I_{OUT} = 100 \text{ mA}$	80		mV	
			$I_{OUT} = 100 \text{ mA}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$		120	mV	
		WLCSP	$I_{OUT} = 10 \text{ mA}$	6		mV	
	$I_{OUT} = 10 \text{ mA}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$		9	mV			
	$I_{OUT} = 100 \text{ mA}$	60		mV			
	$I_{OUT} = 100 \text{ mA}$ , $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$		90	mV			
START-UP TIME <sup>3</sup>	$t_{START-UP}$	$V_{OUT} = 3.3 \text{ V}$		120		$\mu\text{s}$	
CURRENT LIMIT THRESHOLD <sup>4</sup>	$I_{LIMIT}$		110	180	350	mA	
THERMAL SHUTDOWN	$TS_{SD}$	Thermal Shutdown Threshold	$T_J$ rising		150	$^\circ\text{C}$	
		Thermal Shutdown Hysteresis			15	$^\circ\text{C}$	
EN INPUT	$V_{IH}$	EN Input Logic High	$2.3 \text{ V} \leq V_{IN} \leq 5.5 \text{ V}$	1.2		V	
		EN Input Logic Low	$2.3 \text{ V} \leq V_{IN} \leq 5.5 \text{ V}$		0.4	V	
		EN Input Leakage Current	$EN = V_{IN}$ or GND		0.05		$\mu\text{A}$
		$EN = V_{IN}$ or GND, $T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$			1	$\mu\text{A}$	
UNDERVOLTAGE LOCKOUT	$UVLO$	Input Voltage Rising	$T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$		2.25	V	
		Input Voltage Falling	$T_J = -40^\circ\text{C}$ to $+125^\circ\text{C}$	1.5		V	
		Hysteresis			120	mV	
OUTPUT NOISE	$OUT_{NOISE}$	10 Hz to 100 kHz, $V_{IN} = 5 \text{ V}$ , $V_{OUT} = 3.3 \text{ V}$		65		$\mu\text{V rms}$	
		10 Hz to 100 kHz, $V_{IN} = 5 \text{ V}$ , $V_{OUT} = 2.5 \text{ V}$		52		$\mu\text{V rms}$	
		10 Hz to 100 kHz, $V_{IN} = 5 \text{ V}$ , $V_{OUT} = 1.2 \text{ V}$		40		$\mu\text{V rms}$	
POWER SUPPLY REJECTION RATIO	PSRR	10 kHz, $V_{IN} = 5 \text{ V}$ , $V_{OUT} = 3.3 \text{ V}$		60		dB	
		10 kHz, $V_{IN} = 5 \text{ V}$ , $V_{OUT} = 2.5 \text{ V}$		66		dB	
		10 kHz, $V_{IN} = 5 \text{ V}$ , $V_{OUT} = 1.2 \text{ V}$		70		dB	

<sup>1</sup> 1 mA と 100 mA の負荷を使用した端点計算を使用。1 mA 以下の負荷に対する代表的な負荷レギュレーション性能については、図 6 を参照してください。

<sup>2</sup> ドロップアウト電圧は、入力電圧が公称出力電圧に設定されたときの入力-出力間の電位差として定義されます。これは、2.3 V を超える出力電圧に対してのみ適用されます。

<sup>3</sup> スタートアップ・タイムは、EN の立ち上がりエッジから VOUT が公称値の 90% になるまでの時間として定義されます。

<sup>4</sup> 電流制限スレッシュホールドは、出力電圧が typ 規定値の 90% に低下する電流値として定義されます。例えば、3.0 V の出力電圧に対する電流制限値は、出力電圧が 3.0 V の 90% すなわち 2.7 V に低下する電流値として定義されます。

## 推奨仕様: 入力コンデンサと出力コンデンサ

表 2.

Parameter	Symbol	Conditions	Min	Typ	Max	Unit
MINIMUM INPUT AND OUTPUT CAPACITANCE <sup>1</sup>	C <sub>MIN</sub>	T <sub>J</sub> = -40°C to +125°C	0.70			μF
CAPACITOR ESR	R <sub>ESR</sub>	T <sub>J</sub> = -40°C to +125°C	0.001		1	Ω

<sup>1</sup> 最小入力容量および最小出力容量は、全動作範囲で 0.70 μF 以上である必要があります。アプリケーションでの全動作範囲は、最小容量規定値を満たすように、デバイス選択時に考慮する必要があります。X7R と X5R タイプのコンデンサの使用が推奨されます。Y5V と Z5U のコンデンサは、LDO と組み合わせて使用することを推奨できません。

## 絶対最大定格

表 3.

Parameter	Rating
VIN to GND Pins	-0.3 V to +6 V
VOOUT to GND Pins	-0.3 V to VIN
EN to GND Pins	-0.3 V to +6 V
Storage Temperature Range	-65°C to +150°C
Operating Junction Temperature Range	-40°C to +125°C
Soldering Conditions	JEDEC J-STD-020

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作の節に記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

### サーマル・データ

絶対最大定格は、組み合わせではなく個別に適用されます。ジャンクション温度を超えると ADP120 は損傷を受けることがあります。周囲温度をモニターしても、 $T_J$  が規定温度範囲内にあることを保証できません。大きな消費電力と大きな熱抵抗を持つアプリケーションでは、最大周囲温度を低くする必要があります。

中程度の消費電力と低い PCB 熱抵抗を持つアプリケーションでは、ジャンクション温度が規定値内にあるかぎり、最大周囲温度は最大値を超えることができます。デバイスのジャンクション温度 ( $T_J$ ) は、周囲温度 ( $T_A$ )、デバイス消費電力 ( $P_D$ )、パッケージのジャンクションー周囲間熱抵抗 ( $\theta_{JA}$ ) に依存します。

最大ジャンクション温度 ( $T_J$ ) は、次式を使って周囲温度 ( $T_A$ ) と消費電力 ( $P_D$ ) から計算されます。

$$T_J = T_A + (P_D \times \theta_{JA})$$

パッケージのジャンクションー周囲間熱抵抗  $\theta_{JA}$  は、4 層ボードを使ったモデルと計算に基づいています。ジャンクションー周囲間熱抵抗は、アプリケーションとボード・レイアウトに強く依存します。最大消費電力の生ずるアプリケーションでは、ボードの熱設計に注意する必要があります。 $\theta_{JA}$  の値は、PCB 材料、レイアウト、環境条件に依存して変わります。 $\theta_{JA}$  の規定値は、4 インチ×3 インチの 4 層回路ボードに基づいています。ボード構成の詳細については、JESD 51-7 と JESD 51-9 を参照してください。その他の情報については、AN-617 アプリケーション・ノート「MicroCSP™ Wafer Level Chip Scale Package」を参照してください。

パッケージの  $\Psi_{JB}$  はジャンクションーボード間のサーマル・キャラクタイゼーション・パラメータであり単位は°C/W です。 $\Psi_{JB}$  は 4 層ボードを使ったモデルと計算に基づいています。JESD51-12「Guidelines for Reporting and Using Package Thermal Information」には、サーマル・キャラクタイゼーション・パラメータは熱抵抗と同じでないに記載されています。 $\Psi_{JB}$  では、熱抵抗  $\theta_{JB}$  での 1 つのパスとは異なり、複数のサーマル・パスを通過する電力成分を測定しています。したがって、 $\Psi_{JB}$  のサーマル・パスにはパッケージ上面からの対流冷却やパッケージからの放射が含まれ、 $\Psi_{JB}$  を実際のアプリケーションに近づけるファクタが含まれます。最大ジャンクション温度 ( $T_J$ ) は、次式を使ってボード温度 ( $T_B$ ) と消費電力 ( $P_D$ ) から計算されます。

$$T_J = T_B + (P_D \times \Psi_{JB})$$

$\Psi_{JB}$  の詳細については、JESD51-8、JESD51-9、JESD51-12 を参照してください。

### 熱抵抗

$\theta_{JA}$  と  $\Psi_{JB}$  は、ワーストケース条件で規定。すなわち表面実装パッケージの場合、デバイスを回路ボードにハンダ付けした状態で規定。

表 4. 熱抵抗

Package Type	$\theta_{JA}$	$\Psi_{JB}$	Unit
5-Lead TSOT	170	43	°C/W
4-Ball, 0.4 mm Pitch WLCSP	260	58	°C/W

### ESD の注意



ESD (静電放電) の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

## ピン配置およびピン機能説明

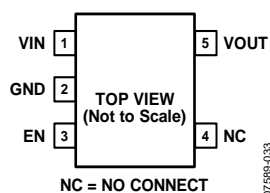


図 3.5 ピン TSOT ピン配置

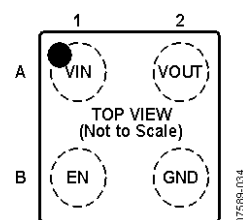


図 4.4 ボール WLCSP ピン配置

表 5. ピン機能の説明

ピン番号		記号	説明
TSOT	WLCSP		
1	A1	VIN	レギュレータ入力電源。VIN と GND との間に 1 $\mu$ F 以上のコンデンサを接続してバイパスしてください。
2	B2	GND	グラウンド。
3	B1	EN	イネーブル入力。EN をハイ・レベルにするとレギュレータはターンオンし、EN をロー・レベルにするとレギュレータはターンオフします。自動スタートアップの場合は、EN と VIN を接続します。
4	—	NC	未接続。内部で未接続。WLCSP には適用しません。
5	A2	VOUT	安定化した出力電圧。VOUT と GND との間に 1 $\mu$ F 以上のコンデンサを接続してバイパスしてください。

## 代表的な性能特性

特に指定のない限り、 $V_{IN} = 2.3\text{ V}$ 、 $V_{OUT} = 1.8\text{ V}$ 、 $I_{OUT} = 10\text{ mA}$ 、 $C_{IN} = C_{OUT} = 1\text{ }\mu\text{F}$ 、 $T_A = 25^\circ\text{C}$ 。

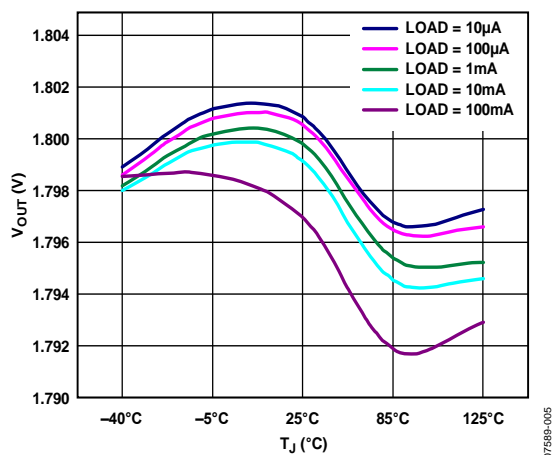


図 5.出力電圧対ジャンクション温度

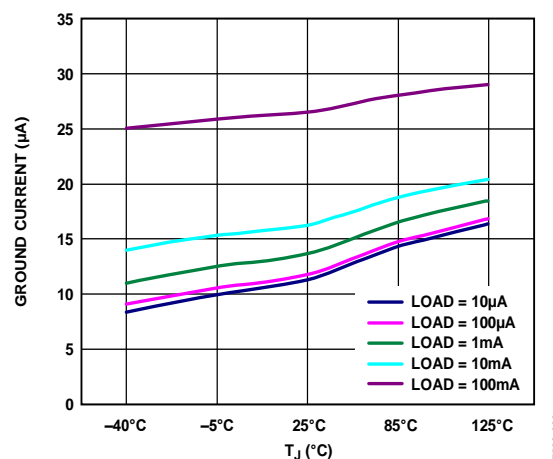


図 8.グラウンド電流対ジャンクション温度

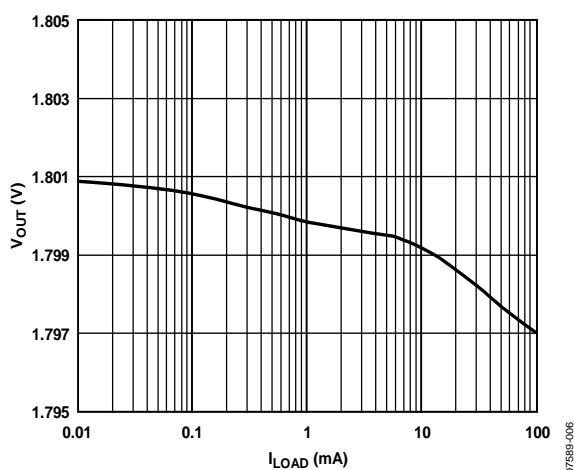


図 6.出力電圧対負荷電流

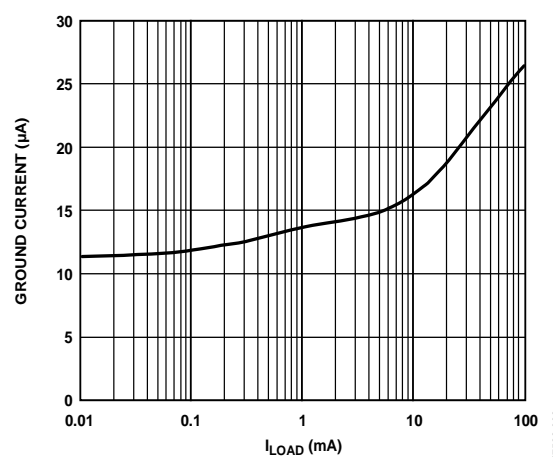


図 9.グラウンド電流対負荷電流

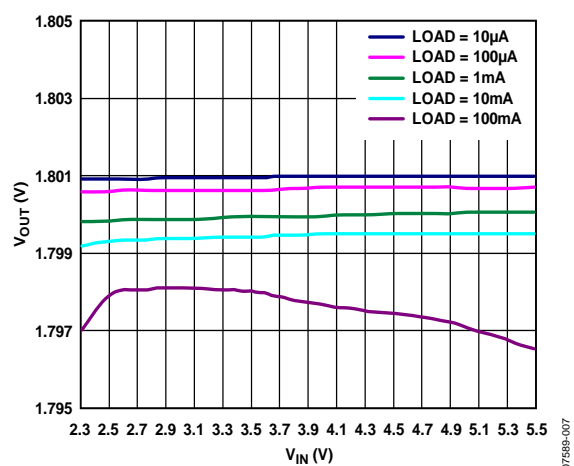


図 7.出力電圧対入力電圧

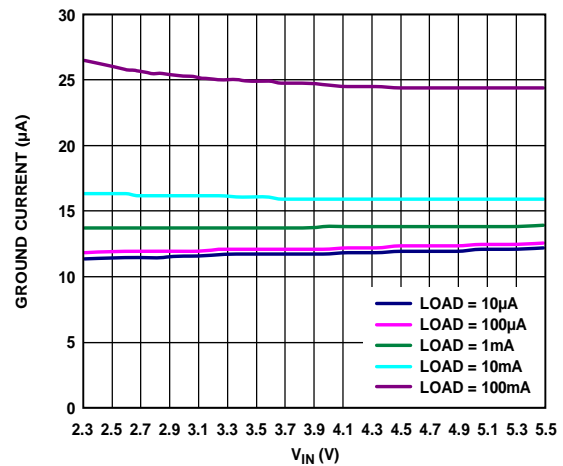


図 10.グラウンド電流対入力電圧

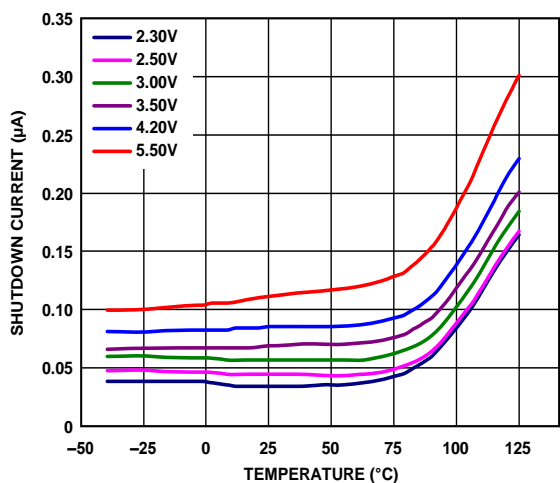


図 11. さまざまな入力電圧でのシャットダウン電流の温度特性

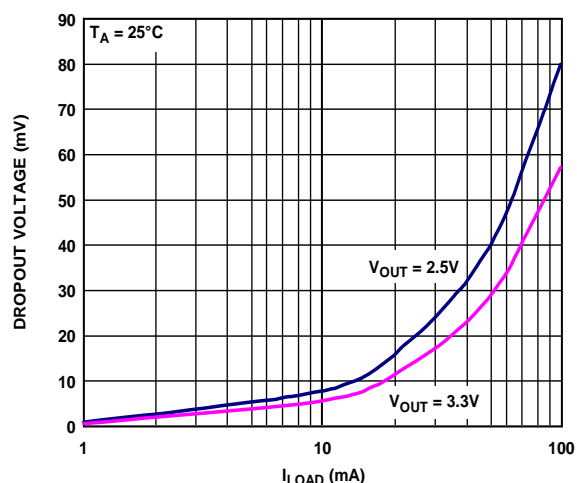


図 14. ドロップアウト電圧対負荷電流  
WLCSP、 $V_{OUT} = 2.5\text{ V}$  および  $3.3\text{ V}$

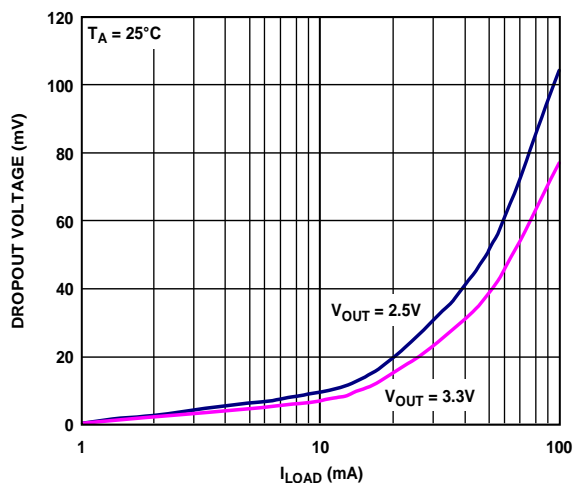


図 12. ドロップアウト電圧対負荷電流  
TSOT、 $V_{OUT} = 2.5\text{ V}$  および  $3.3\text{ V}$

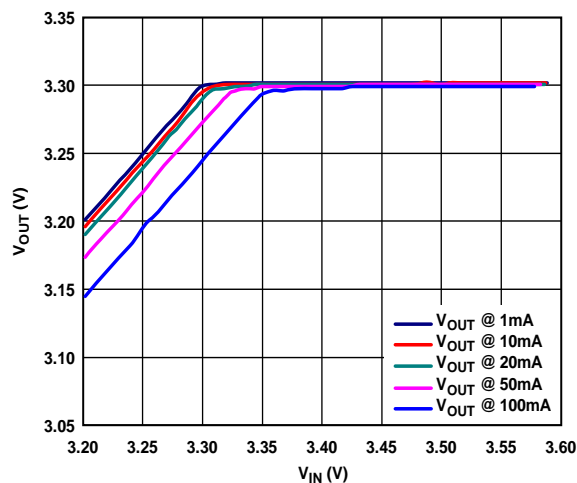


図 15. 出力電圧対入力電圧(ドロップアウト時)  
WLCSP、 $V_{OUT} = 3.3\text{ V}$

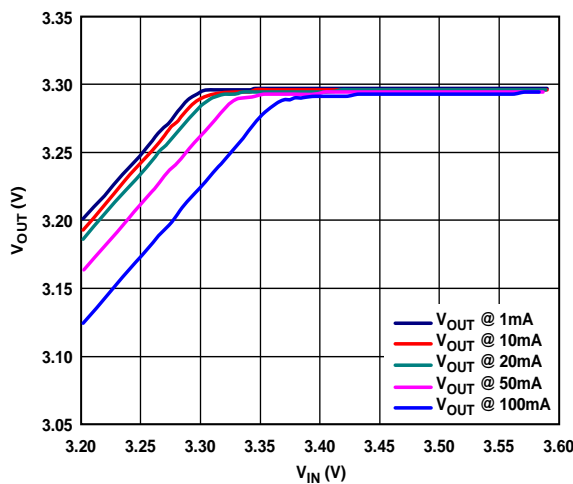


図 13. 出力電圧対入力電圧(ドロップアウト時)  
TSOT、 $V_{OUT} = 3.3\text{ V}$

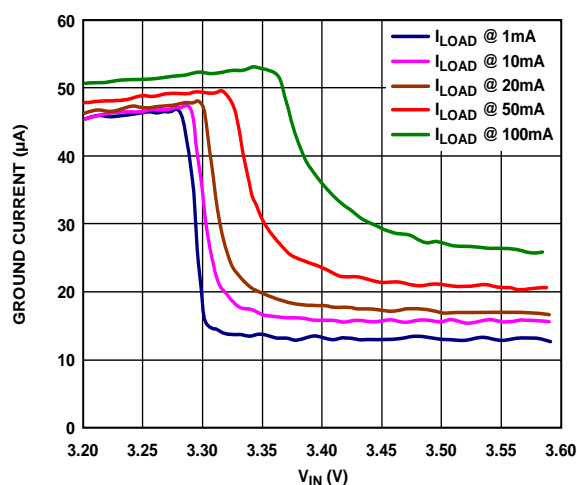


図 16. グラウンド電流対入力電圧(ドロップアウト時)

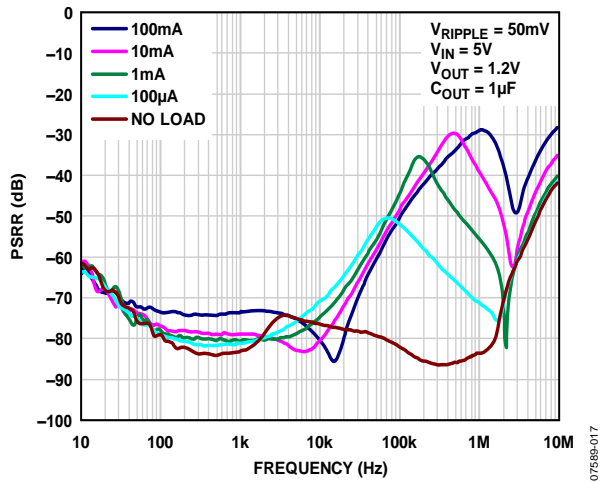


図 17.電源除去比の周波数特性

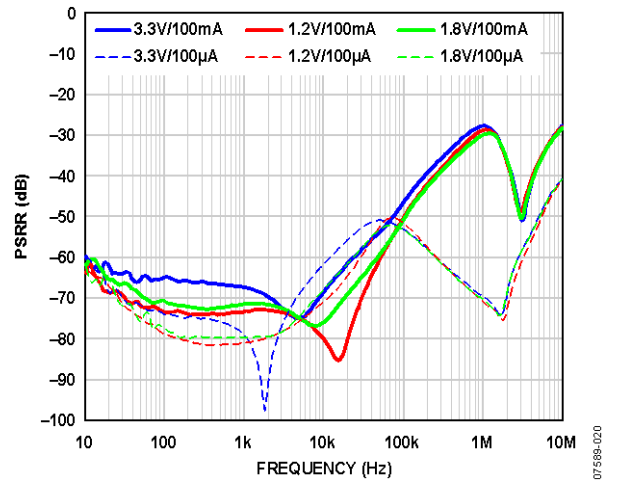


図 20.さまざまな出力電圧と負荷電流での電源除去比の周波数特性

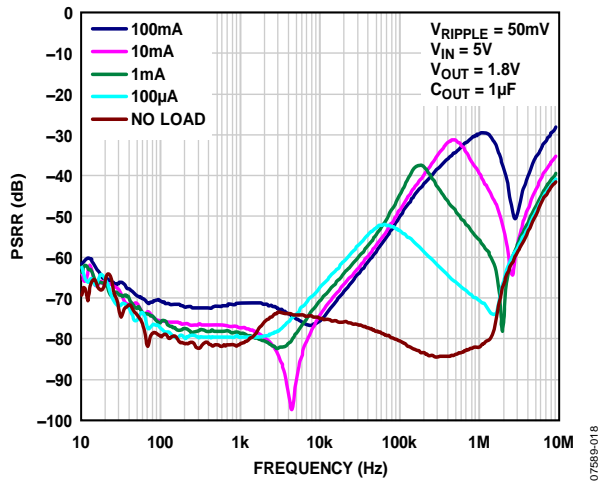


図 18.電源除去比の周波数特性

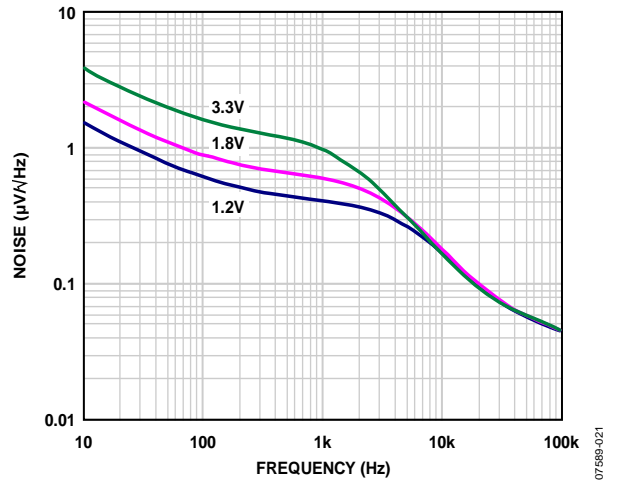


図 21.出力ノイズ・スペクトル  
 $V_{IN} = 5V$ 、 $I_{LOAD} = 10mA$ 、 $C_{OUT} = 1\mu F$

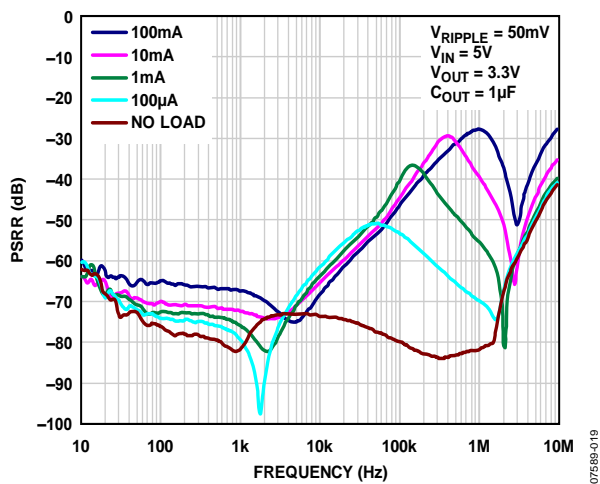


図 19.電源除去比の周波数特性

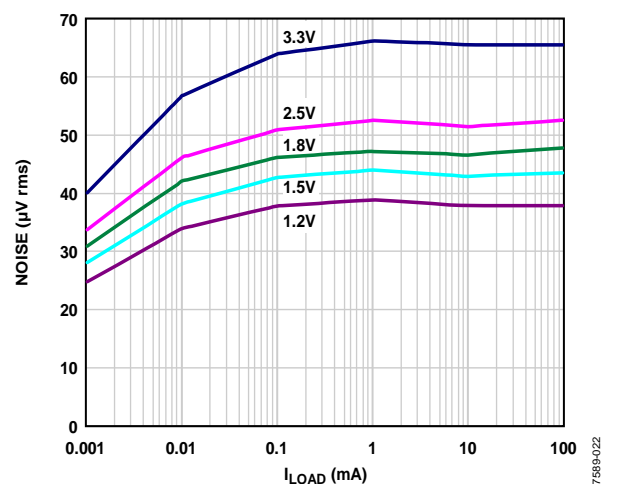


図 22.出力ノイズ対負荷電流と出力電圧  
 $V_{IN} = 5V$ 、 $C_{OUT} = 1\mu F$

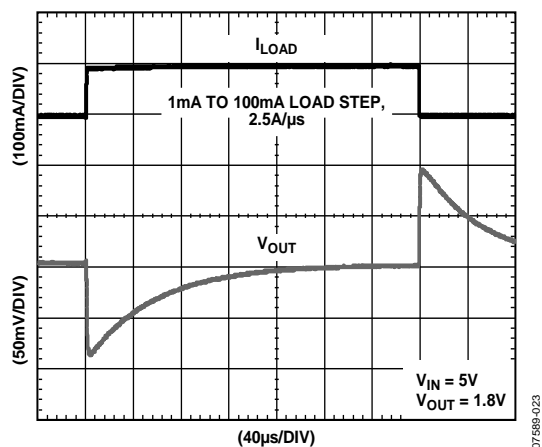
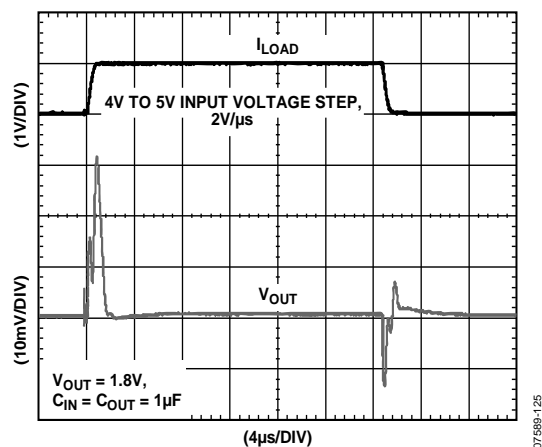
図 23. 負荷過渡応答、 $C_{IN}$  と  $C_{OUT} = 1 \mu F$ 

図 25. ライン過渡応答、負荷電流 = 100 mA

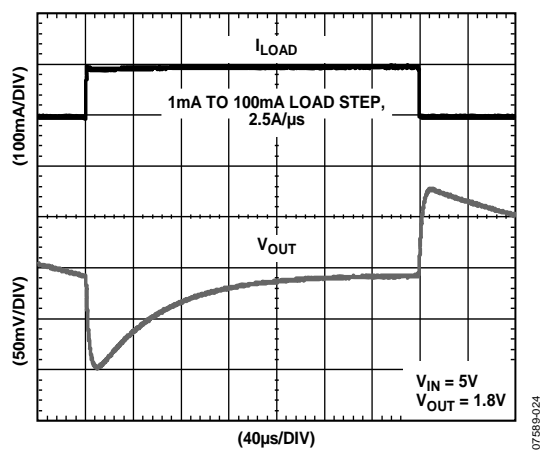
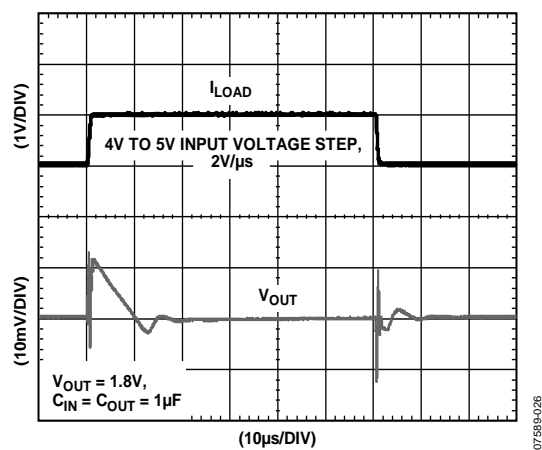
図 24. 負荷過渡応答、 $C_{IN}$  と  $C_{OUT} = 4.7 \mu F$ 

図 26. ライン過渡応答、負荷電流 = 1 mA

## 動作原理

ADP120は、2.3 V～5.5 Vで動作し、最大 100 mA の出力電流を持つ、低静止電流、低ドロップアウトのリニア・レギュレータです。フル負荷で 22  $\mu$ A の低静止電流を持つため、バッテリー駆動のポータブル装置に最適です。シャットダウン時の消費電流は、100 nA (typ)です。

ADP120 は小型の 1  $\mu$ F セラミック・コンデンサ使用に対して最適化されているため、優れた過渡性能を提供します。

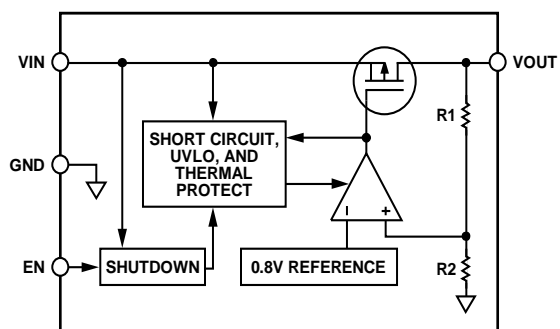


図 27.内部ブロック図

ADP120 内部は、リファレンス電圧、誤差アンプ、帰還電圧分圧器、PMOS パス・トランジスタから構成されています。出力電流は、誤差アンプから制御される PMOS パス・デバイスを経由して出力されます。誤差アンプは、リファレンス電圧と出力からの帰還電圧を比較し、差を増幅します。帰還電圧がリファレンス電圧より低い場合、PMOS デバイスのゲートがプルダウンされて、電流が増加するため出力電圧が大きくなります。帰還電圧がリファレンス電圧より高い場合には、PMOS デバイスのゲートがハイ・レベルになり、電流が減少するため出力電圧が小さくなります。

ADP120 には、1.2 V～3.3 V の 16 種類の出力電圧オプションがあります。ADP120 は通常動作状態では、EN ピンを使って VOUT ピンをイネーブル/ディスエーブルします。EN がハイ・レベルになると VOUT がターンオンし、EN がロー・レベルになると VOUT がターンオフします。自動スタートアップの場合は、EN と VIN を接続します。

## アプリケーション情報

### コンデンサの選択

#### 出力コンデンサ

ADP120 は、省スペースの小型セラミック・コンデンサで動作するようにデザインされていますが、実効直列抵抗(ESR)値に注意する限り、一般的なコンデンサでも動作します。出力コンデンサの ESR は、LDO 制御ループの安定性に影響を与えます。ADP120 の安定性のためには、 $ESR = 1 \Omega$  以下で最小  $0.70 \mu\text{F}$  の容量の使用が推奨されます。負荷電流の変化に対する過渡応答も出力容量の影響を受けます。大きな出力容量値を使うと、負荷電流の大きな変化に対する ADP120 の過渡応答が改善されます。図 28 と図 29 に、それぞれ出力容量  $1 \mu\text{F}$  と  $4.7 \mu\text{F}$  に対する過渡応答を示します。

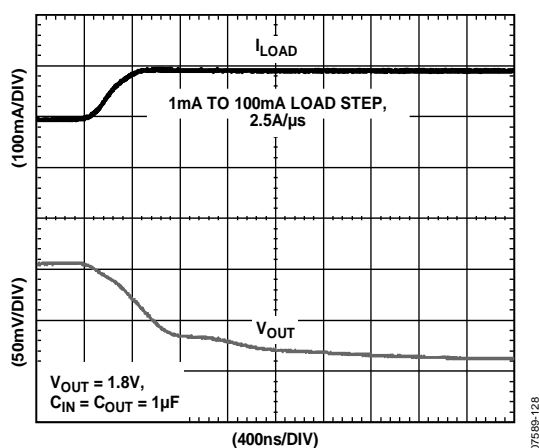


図 28. 出力過渡応答、 $C_{OUT} = 1 \mu\text{F}$

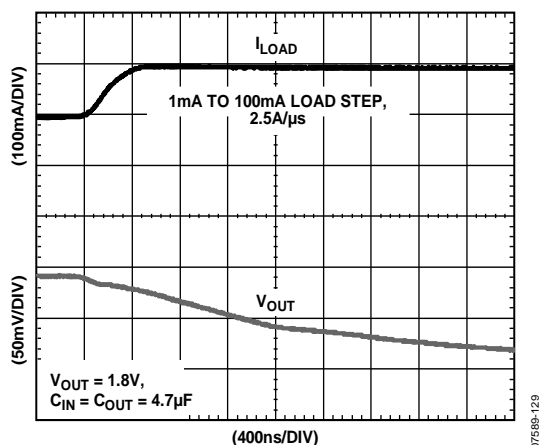


図 29. 出力過渡応答、 $C_{OUT} = 4.7 \mu\text{F}$

#### 入力バイパス・コンデンサ

$1 \mu\text{F}$  のコンデンサを  $V_{IN}$  と  $GND$  の間に接続すると、プリント回路ボード(PCB)のレイアウトによる回路への影響を軽減することができます(特に入力パターンが長い場合またはソース・インピーダンスが高い場合)。 $1 \mu\text{F}$  より大きい出力容量が必要な場合は、入力コンデンサもそれに合わせて大きくする必要があります。

#### 入力コンデンサと出力コンデンサの特性

ADP120 には、最小容量条件と最大 ESR 条件を満たすかぎり、どんな高品質セラミック・コンデンサでも使うことができま

す。セラミック・コンデンサは多様な誘電体で製造されていて、温度と電圧に対して異なる動作をします。コンデンサは、必要な温度範囲と DC バイアスの条件に対して最小容量を保証するため、十分な誘電体を持つ必要があります。最適性能を得るためには、電圧定格  $6.3 \text{ V}$  または  $10 \text{ V}$  の X5R 誘電体または X7R 誘電体の使用が推奨されます。Y5V 誘電体と Z5U 誘電体は、温度と DC バイアスの特性が十分でないため、LDO との使用は推奨できません。

図 30 に、 $0402 1 \mu\text{F}$ 、 $10 \text{ V}$ 、X5R コンデンサの容量対電圧バイアス特性を示します。コンデンサの電圧安定性は、コンデンサのサイズと電圧定格から大きな影響を受けます。一般に、コンデンサのパッケージが大きいか、または電圧定格が高いほど安定性が良くなります。X5R 誘電体の温度変動は、 $-40^\circ\text{C} \sim +85^\circ\text{C}$  の温度範囲で約  $\pm 15\%$  であるため、パッケージまたは電圧定格の関数になっていません。

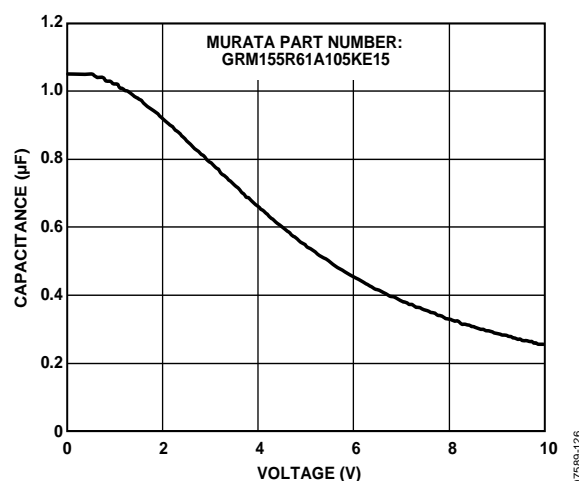


図 30. 容量対電圧特性

コンデンサの温度変動、部品偏差、電圧を考慮したワーストケース容量を求めるときは、式 1 を使うことができます。

$$C_{EFF} = C_{BIAS} \times (1 - TEMPCO) \times (1 - TOL) \quad (1)$$

ここで、 $C_{BIAS}$  は動作電圧での実効容量。TEMPCO は、ワーストケースのコンデンサ温度係数。TOL は、ワーストケースの部品偏差。

この例では、 $-40^\circ\text{C} \sim +85^\circ\text{C}$  でのワースト・ケース温度係数(TEMPCO)は、X5R 誘電体に対して  $15\%$  としています。図 30 のグラフから、キャパシタの偏差(TOL)は  $10\%$ 、さらに  $C_{BIAS}$  は  $1.8 \text{ V}$  で  $0.94 \mu\text{F}$  としています。

これらの値を式 1 に代入すると、

$$C_{EFF} = 0.94 \mu\text{F} \times (1 - 0.15) \times (1 - 0.1) = 0.719 \mu\text{F}$$

したがって、この例で選択されたコンデンサは、選択した出力電圧での温度と偏差に対する LDO の最小容量条件を満たします。

ADP120 の性能を保証するためには、DC バイアス、温度、偏差のコンデンサ動作に対する影響を各アプリケーションについて評価することが不可欠です。

#### 低電圧ロックアウト機能

ADP120 は、入力電圧が約  $2.2 \text{ V}$  以下のときに、すべての入力と出力をディスエーブルする低電圧ロックアウト回路を内蔵

しています。この機能は、パワーアップ時に ADP120 の入力と出力が予測可能な動作を行うことを保証します。

## イネーブル機能

ADP120 は通常の動作状態では、EN ピンを使って VOUT ピンをイネーブル/ディスエーブルします。図 31 に示すように、EN の電圧がアクティブ・スレッシュールドより上がると、VOUT がターンオンします。EN の電圧が非アクティブ・スレッシュールドより下がると、VOUT がターンオフします。

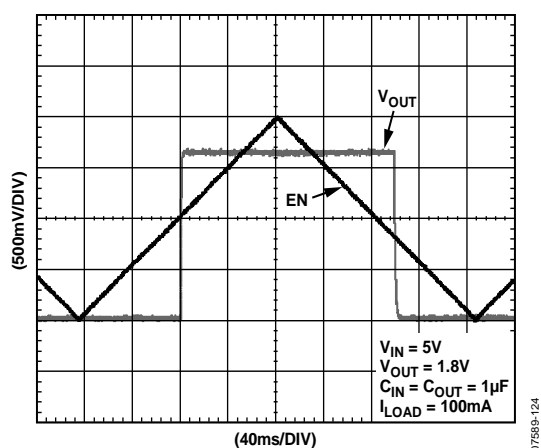


図 31.EN ピンの動作

図 31 に示すように、EN ピンにはヒステリシスがあります。これにより、スレッシュールド・ポイントを通過する際に EN ピンにノイズがあると発生するオン/オフ発振が防止されます。

EN ピンのアクティブ/非アクティブ・スレッシュールドは、VIN 電圧から発生されます。したがって、入力電圧が変化すると、スレッシュールドも変化します。図 32 に、入力電圧が 2.3 V から 5.5 V へ変化するときの代表的な EN アクティブ/非アクティブ・スレッシュールドを示します。

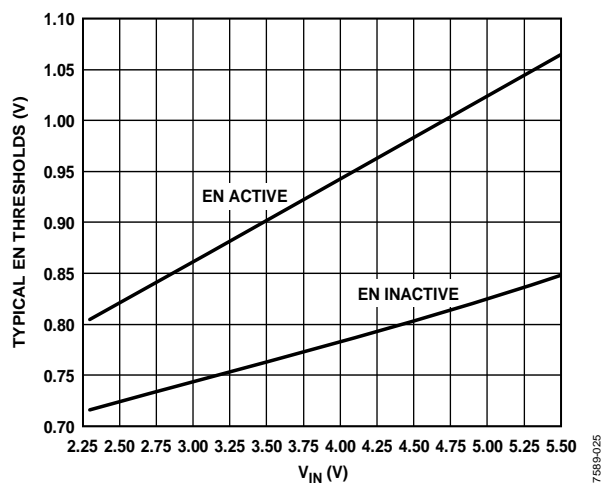


図 32.EN ピンのスレッシュールド対入力電圧

ADP120 は、内部ソフト・スタート機能を使って、出力がイネーブルされたときの突入電流を制限します。1.8 V オプションのスタートアップ・タイムは、出力が最終値の 90% に到達したときに EN アクティブ・スレッシュールドを横切った時から約 120  $\mu$ s になります。スタートアップ・タイムは、出力電圧の設定にある程度依存するため、出力電圧が高くなると少し大きくなります。

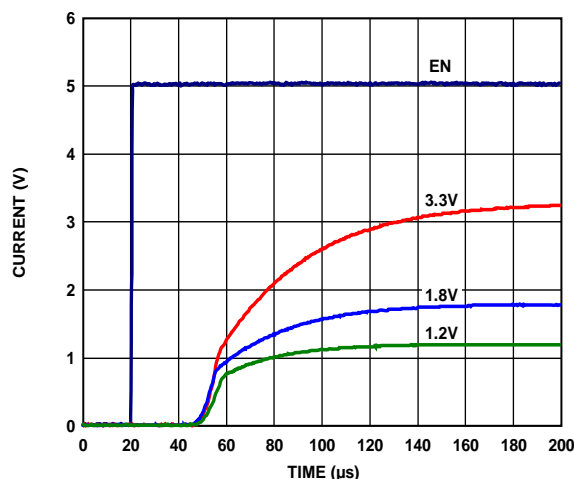


図 33.スタートアップ・タイム

## 電流制限保護とサーマル過負荷保護

ADP120 は、電流制限保護とサーマル過負荷保護の回路により、大きな消費電力による損傷から保護されています。ADP120 は、出力負荷が 150 mA (typ) に到達すると、電流制限するようにデザインされています。出力負荷が 150 mA を超えると、出力電圧が一定の電流制限値になるように抑えられます。

サーマル過負荷保護機能が内蔵されていますが、この機能はジャンクション温度を最大 150°C (typ) に制限します。極限状態(周囲温度と消費電力が大)で、ジャンクション温度が 150°C を超えて上昇し始めると、出力がターンオフされて、出力電流がゼロへ減少します。ジャンクション温度が 135°C を下回ると、出力が再びターンオンして、出力電流が公称値に戻ります。

VOUT が GND に短絡した場合を考えます。まず、ADP120 の電流が制限されて、短絡電流が 150 mA になります。ジャンクションの自己発熱が大きいため温度が 150°C を超えると、サーマル・シャットダウン機能が起動されて、出力がターンオフされるため出力電流がゼロに減少します。ジャンクション温度が 135°C を下回ると、出力がターンオンするので、短絡電流が 150 mA に戻るため、ジャンクション温度は 150°C を超えます。135°C と 150°C の間でのこの熱的な発振により、150 mA と 0 mA の間の電流発振が生じて、出力に短絡がある間続きます。

電流と熱的な制限保護機能の目的は、偶発的な過負荷状態からデバイスを保護することです。信頼度の高い動作を実現するためには、デバイスの消費電力を外部から制限して、ジャンクション温度が 125°C を超えないようにする必要があります。

## 熱に対する考慮事項

大部分のアプリケーションでは、ADP120 は効率が高いため多くの熱を発生しません。ただし、高い周囲温度と出力電位差に対して高い電源電圧を持つアプリケーションでは、パッケージ内の熱発生が大きくなり、チップのジャンクション温度が最大ジャンクション温度 125°C を超えることがあります。

ジャンクション温度が 150°C を超えると、コンバータはサーマル・シャットダウン状態になります。ジャンクション温度が 135°C を下回ったときにのみ回復して、恒久的な損傷を防止します。したがって、すべての条件で信頼度の高い性能を保証するためには、アプリケーションに対する熱解析が非常に重要です。チップのジャンクション温度は、式 2 に示すように、環境の周囲温度と消費電力によるパッケージの温度上昇の和になります。

信頼度の高い動作を保証するためには、ADP120 のジャンクション温度が 125°C を超えないようにする必要があります。ジャンクション温度をこの最大値より低く維持するためには、ジャンクション温度の変化に影響するパラメータを知っておく必要があります。

これらのパラメータとしては、周囲温度、パワー・デバイスの消費電力、ジャンクション-周囲間の熱抵抗( $\theta_{JA}$ )などがあります。 $\theta_{JA}$  の値は、パッケージ材料とパッケージの GND ピンが PCB 上でハンダ付けされる場所の銅量に依存します。表 6 には PCB 銅サイズに対する 5 ピン TSOT パッケージと 4 ボールの WLCSP パッケージの  $\theta_{JA}$  値 (typ) を示します。表 7 に、 $\Psi_{JB}$  の typ 値を 5 ピンの TSOT パッケージと 4 ボールの WLCSP パッケージについて示します。

表 6.  $\theta_{JA}$  の値 (Typ)

Copper Size (mm <sup>2</sup> )	$\theta_{JA}$ (°C/W)	
	TSOT	WLCSP
0 <sup>1</sup>	170	260
50	152	159
100	146	157
300	134	153
500	131	151

<sup>1</sup> デバイスは最小サイズのピン・パターンにハンダ付け。

表 7. Typical  $\Psi_{JB}$  値 s

$\Psi_{JB}$ (°C/W)	
TSOT	WLCSP
42.8	58.4

ADP120 のジャンクション温度は次式で計算できます。

$$T_J = T_A + (P_D \times \theta_{JA}) \quad (2)$$

ここで、 $T_A$  は周囲温度。 $P_D$  はチップ内の消費電力で、次式で与えられます。

$$P_D = [(V_{IN} - V_{OUT}) \times I_{LOAD}] + (V_{IN} \times I_{GND}) \quad (3)$$

ここで、 $I_{LOAD}$  は負荷電流。 $I_{GND}$  はグラウンド電流。 $V_{IN}$  と  $V_{OUT}$  はそれぞれ入力電圧と出力電圧。

グラウンド電流による消費電力は小さいので無視できます。したがって、ジャンクション温度の式は次のように簡素化されます。

$$T_J = T_A + \{[(V_{IN} - V_{OUT}) \times I_{LOAD}] \times \theta_{JA}\} \quad (4)$$

式 4 に示すように、周囲温度、入力/出力電位差、連続負荷電流が与えられると、ジャンクション温度が 125°C を超えないようにする、PCB に対する最小銅サイズ条件が存在します。次の図に、さまざまな周囲温度、負荷電流、 $V_{IN}$ — $V_{OUT}$  間の電位差、PCB 銅の面積に対するジャンクション温度の計算を示します。

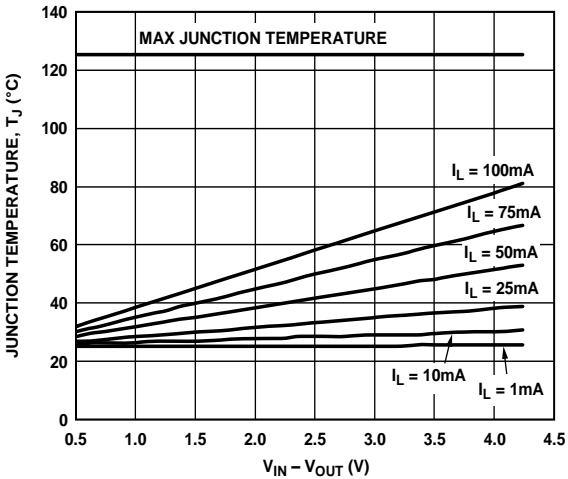


図 34. TSOT、500 mm<sup>2</sup> の PCB 銅、T<sub>A</sub> = 25°C

07589-134

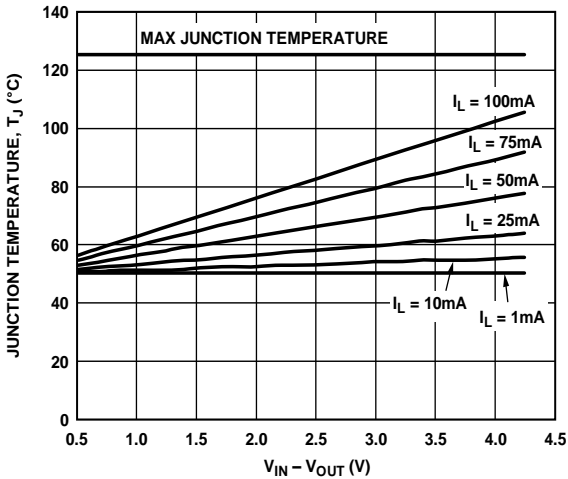


図 37. TSOT、500 mm<sup>2</sup> の PCB 銅、T<sub>A</sub> = 50°C

07589-137

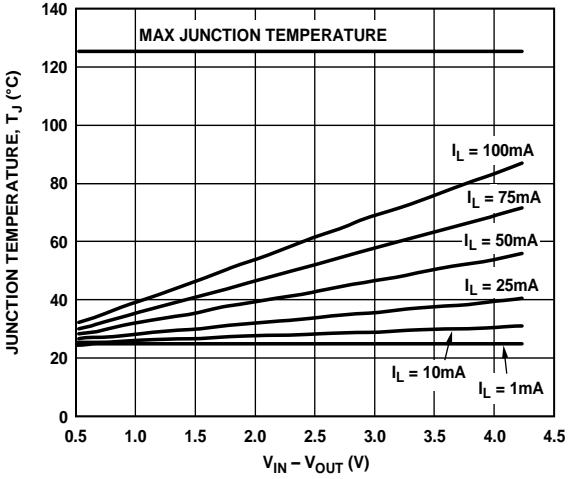


図 35. TSOT、100 mm<sup>2</sup> の PCB 銅、T<sub>A</sub> = 25°C

07589-027

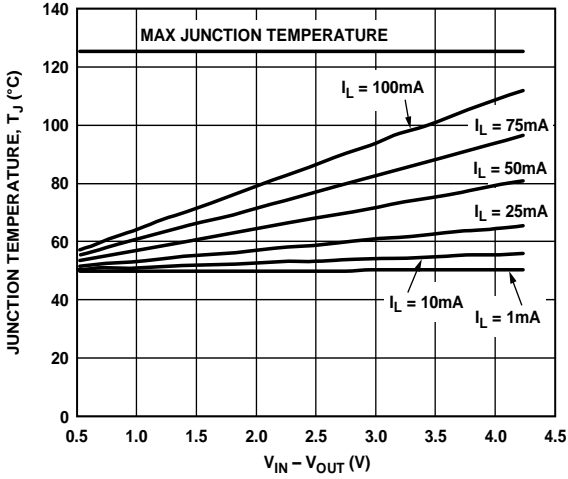


図 38. TSOT、100 mm<sup>2</sup> の PCB 銅、T<sub>A</sub> = 50°C

07589-030

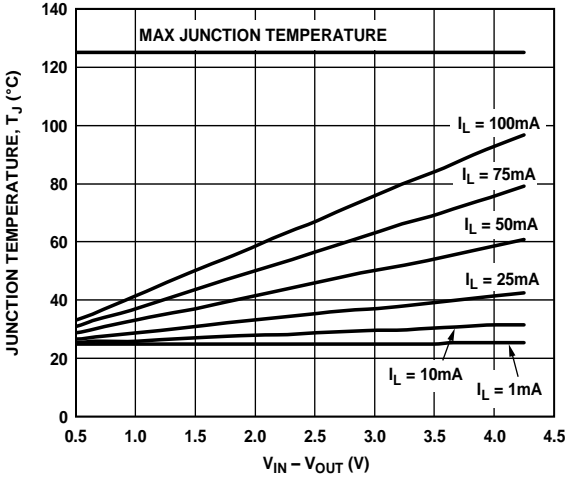


図 36. TSOT、0 mm<sup>2</sup> の PCB 銅、T<sub>A</sub> = 25°C

07589-028

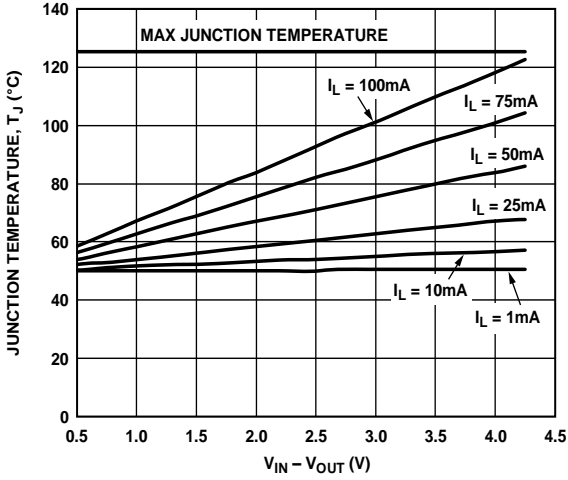


図 39. TSOT、0 mm<sup>2</sup> の PCB 銅、T<sub>A</sub> = 50°C

07589-031

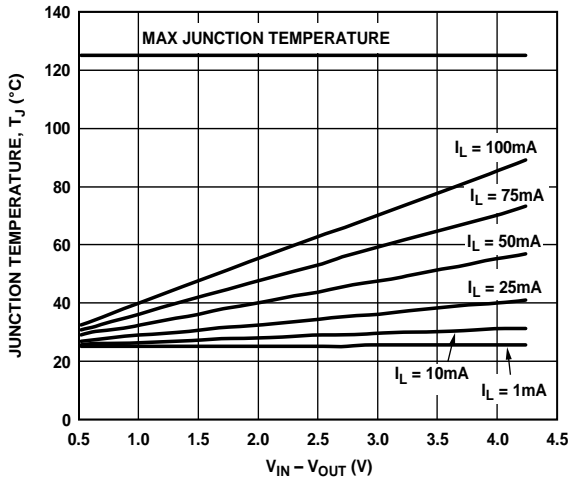


図 40.WLCSP、500 mm<sup>2</sup> の PCB 銅、T<sub>A</sub> = 25°C

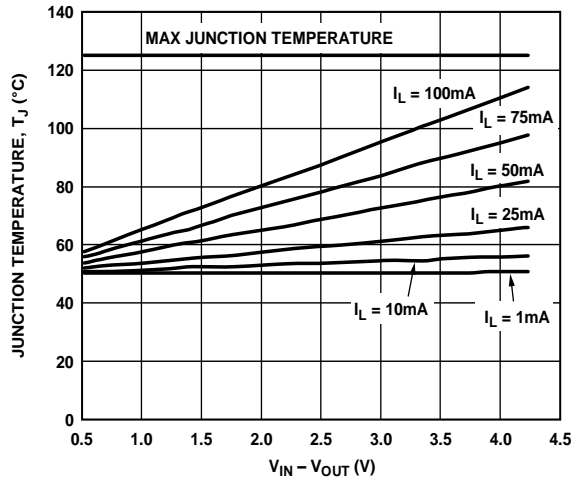


図 43.WLCSP、500 mm<sup>2</sup> の PCB 銅、T<sub>A</sub> = 50°C

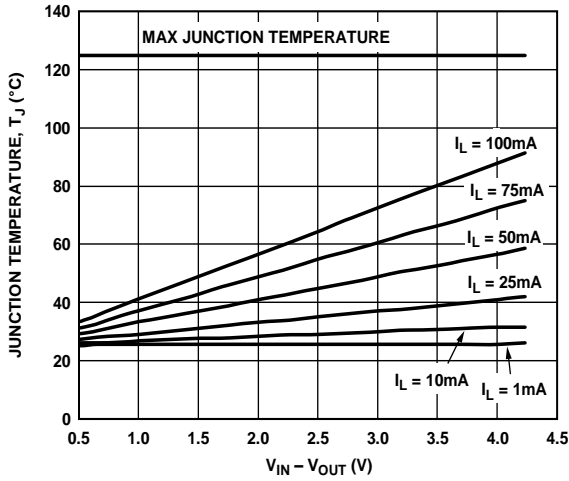


図 41.WLCSP、100 mm<sup>2</sup> の PCB 銅、T<sub>A</sub> = 25°C

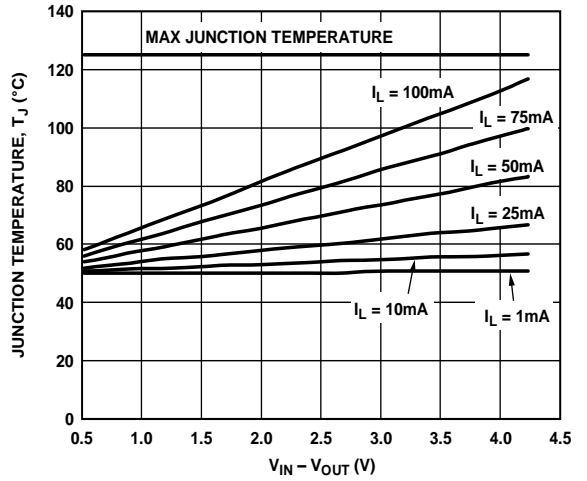


図 44.WLCSP、100 mm<sup>2</sup> の PCB 銅、T<sub>A</sub> = 50°C

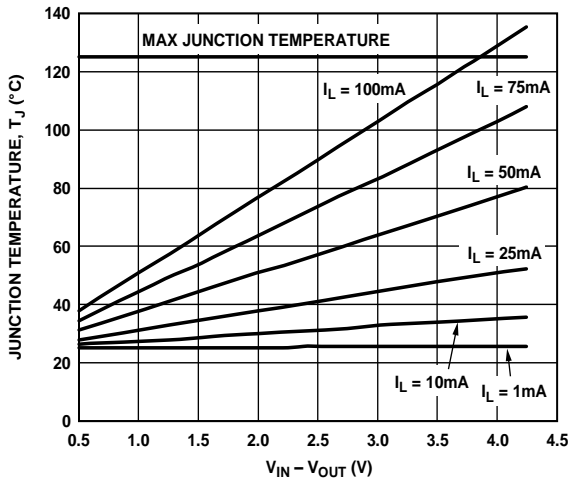


図 42.WLCSP、0 mm<sup>2</sup> の PCB 銅、T<sub>A</sub> = 25°C

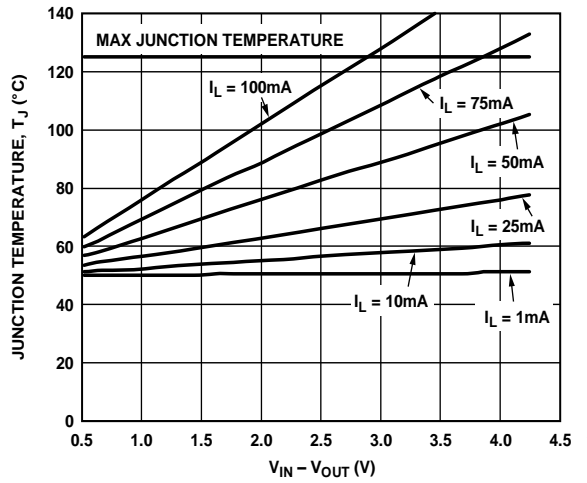


図 45.WLCSP、0 mm<sup>2</sup> の PCB 銅、T<sub>A</sub> = 50°C

ボード温度が既知の場合、サーマル・キャラクタライゼーション・パラメータ  $\Psi_{JB}$  を使って、ジャンクション温度の上昇を計算することができます。最大ジャンクション温度 ( $T_J$ ) は、次式を使ってボード温度 ( $T_B$ ) と消費電力 ( $P_D$ ) から計算されます。

$$T_J = T_B + (P_D \times \Psi_{JB}) \quad (5)$$

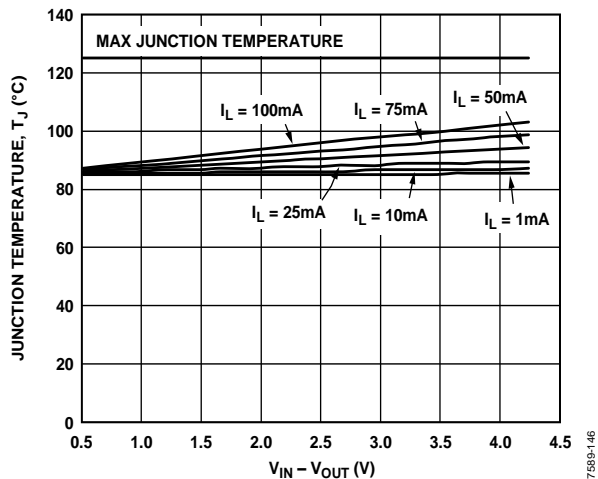


図 46. TSOT、 $T_B = 85^\circ\text{C}$

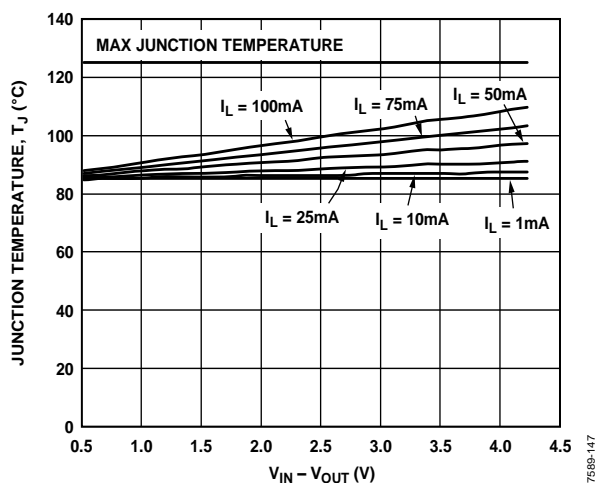


図 47. WLCSP、 $T_B = 85^\circ\text{C}$

## プリント基板レイアウト時の考慮事項

パッケージの放熱は、ADP120 のピンを接続する銅量を増やすことにより向上させることができますが、表 6 から分かるように、限界点があります。この点を超えると、銅サイズを増やしても大きな放熱効果の改善が見られなくなります。

入力コンデンサを VIN ピンと GND ピンのできるだけ近くに配置してください。出力コンデンサを VOUT ピンと GND ピンのできるだけ近くに配置してください。面積の制約がある場合には、0402 または 0603 サイズのコンデンサと抵抗を使って、ボード上で最小のフットプリント・ソリューションを実現してください。

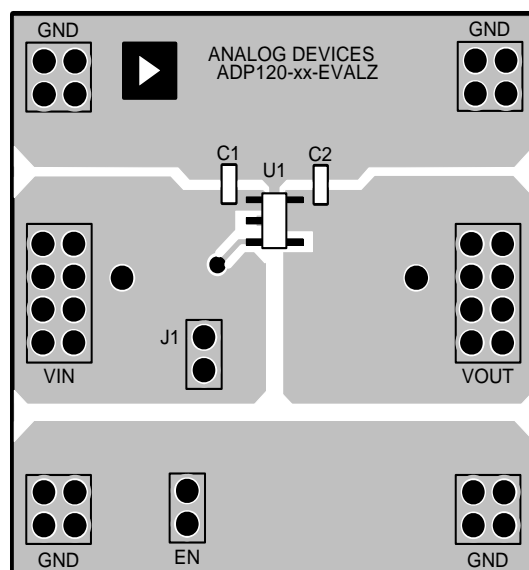


図 48. TSOT の PCB レイアウト

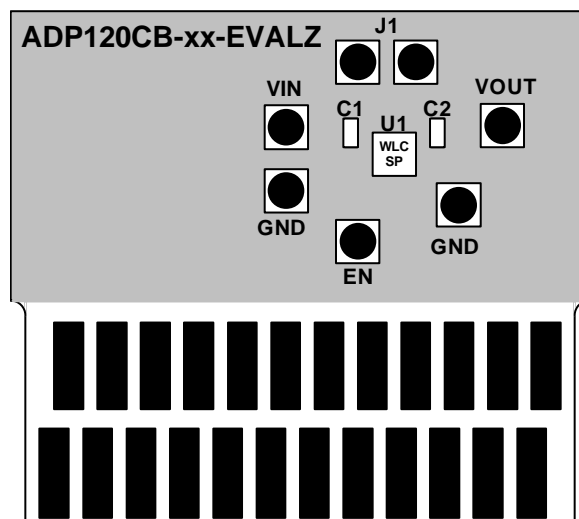
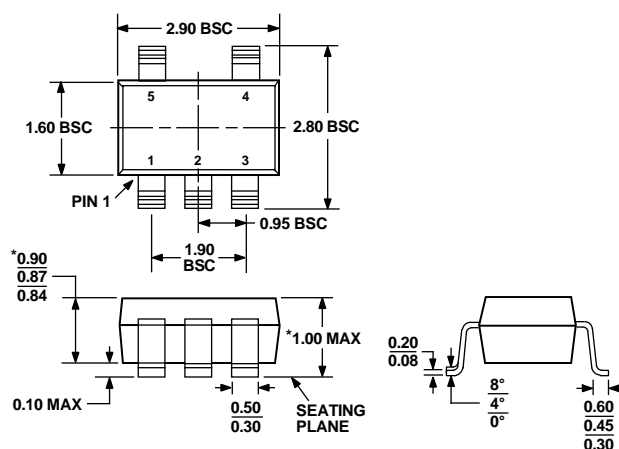


図 49. WLCSP の PCB レイアウト

## 外形寸法



\*COMPLIANT TO JEDEC STANDARDS MO-193-AB WITH THE EXCEPTION OF PACKAGE HEIGHT AND THICKNESS.

図 50.5 ピン薄型スモール・アウトライン・トランジスタ・パッケージ[TSOT] (UJ-5)  
寸法: mm

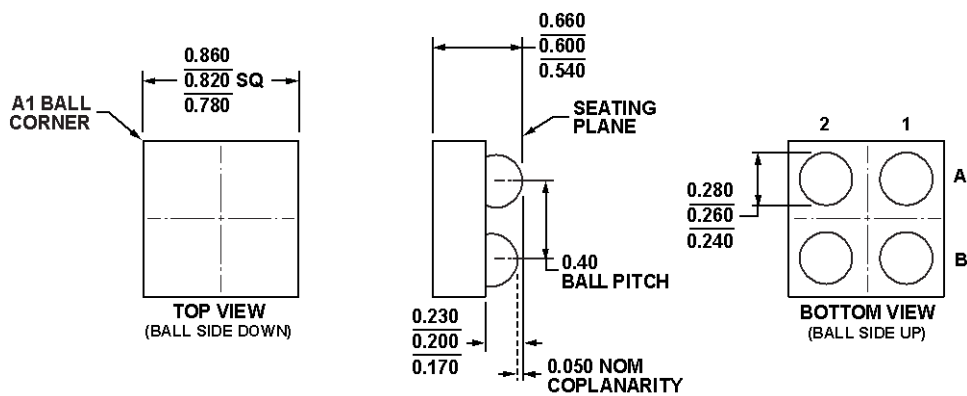


図 51.4 ボール・ウェハー・レベル・チップ・スケール・パッケージ[WLCSP] (CB-4-2)  
寸法: mm

1015107-A

## オーダー・ガイド

Model	Temperature Range	Output Voltage (V) <sup>1</sup>	Package Description	Package Option	Branding
ADP120-AUJZ12R7 <sup>2</sup>	-40°C to +125°C	1.2	5-Lead TSOT	UJ-5	L9R
ADP120-AUJZ15R7 <sup>2</sup>	-40°C to +125°C	1.5	5-Lead TSOT	UJ-5	L9Q
ADP120-AUJZ18R7 <sup>2</sup>	-40°C to +125°C	1.8	5-Lead TSOT	UJ-5	L9P
ADP120-AUJZ33R7 <sup>2</sup>	-40°C to +125°C	3.3	5-Lead TSOT	UJ-5	L9N
ADP120-ACBZ12R7 <sup>2</sup>	-40°C to +125°C	1.2	4-Ball WLCSP	CB-4-2	LBJ
ADP120-ACBZ15R7 <sup>2</sup>	-40°C to +125°C	1.5	4-Ball WLCSP	CB-4-2	LBK
ADP120-ACBZ155R7 <sup>2</sup>	-40°C to +125°C	1.55	4-Ball WLCSP	CB-4-2	LBL
ADP120-ACBZ16R7 <sup>2</sup>	-40°C to +125°C	1.6	4-Ball WLCSP	CB-4-2	LBM
ADP120-ACBZ165R7 <sup>2</sup>	-40°C to +125°C	1.65	4-Ball WLCSP	CB-4-2	LBN
ADP120-ACBZ17R7 <sup>2</sup>	-40°C to +125°C	1.7	4-Ball WLCSP	CB-4-2	LBP
ADP120-ACBZ175R7 <sup>2</sup>	-40°C to +125°C	1.75	4-Ball WLCSP	CB-4-2	LBQ
ADP120-ACBZ18R7 <sup>2</sup>	-40°C to +125°C	1.8	4-Ball WLCSP	CB-4-2	LBR
ADP120-ACBZ188R7 <sup>2</sup>	-40°C to +125°C	1.875	4-Ball WLCSP	CB-4-2	LBS
ADP120-ACBZ20R7 <sup>2</sup>	-40°C to +125°C	2.0	4-Ball WLCSP	CB-4-2	LBT
ADP120-ACBZ25R7 <sup>2</sup>	-40°C to +125°C	2.5	4-Ball WLCSP	CB-4-2	LBU
ADP120-ACBZ278R7 <sup>2</sup>	-40°C to +125°C	2.775	4-Ball WLCSP	CB-4-2	LBV
ADP120-ACBZ28R7 <sup>2</sup>	-40°C to +125°C	2.8	4-Ball WLCSP	CB-4-2	LBW
ADP120-ACBZ29R7 <sup>2</sup>	-40°C to +125°C	2.9	4-Ball WLCSP	CB-4-2	LBX
ADP120-ACBZ30R7 <sup>2</sup>	-40°C to +125°C	3.0	4-Ball WLCSP	CB-4-2	LBY
ADP120-ACBZ33R7 <sup>2</sup>	-40°C to +125°C	3.3	4-Ball WLCSP	CB-4-2	LBZ
ADP120-33-EVALZ <sup>2</sup>		3.3	ADP120 3.3 V Output Evaluation Board		
ADP120-18-EVALZ <sup>2</sup>		1.8	ADP120 1.8 V Output Evaluation Board		
ADP120-15-EVALZ <sup>2</sup>		1.5	ADP120 1.5 V Output Evaluation Board		
ADP120-12-EVALZ <sup>2</sup>		1.2	ADP120 1.2 V Output Evaluation Board		
ADP120CB-2.8-EVALZ <sup>2</sup>		2.8	ADP120 WLCSP 2.8 V Output Evaluation Board		
ADP120CB-2.5-EVALZ <sup>2</sup>		2.5	ADP120 WLCSP 2.5 V Output Evaluation Board		
ADP120CB-1.8-EVALZ <sup>2</sup>		1.8	ADP120 WLCSP 1.8 V Output Evaluation Board		
ADP120CB-1.5-EVALZ <sup>2</sup>		1.5	ADP120 WLCSP 1.5 V Output Evaluation Board		
ADP120CB-1.2-EVALZ <sup>2</sup>		1.2	ADP120 WLCSP 1.2 V Output Evaluation Board		

<sup>1</sup> その他の電圧オプションについては、最寄のアナログ・デバイスにお尋ねください。

<sup>2</sup> Z = RoHS 準拠製品。