

ADA4861-3

特長

高速

—3dB帯域幅：730MHz

スルーレート：625/ μ s

セトリング時間：13ns (0.5%)

広い電源電圧範囲：5~12V

低消費電力：6mA/アンプ

0.1dBの平坦性：100MHz

微分ゲイン：0.01%

微分位相：0.02°

低電圧オフセット：100 μ V (typ)

高出力電流：25mA

パワーダウン

アプリケーション

民生用ビデオ

業務用ビデオ

ブロードバンド・ビデオ

ADCバッファ

アクティブ・フィルタ

ピン配置

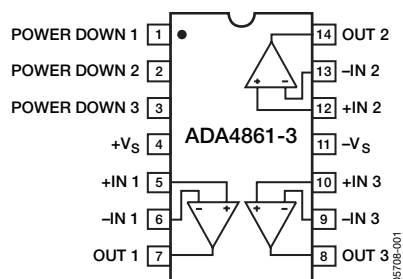


図1

概要

ADA4861-3は、低価格、高速のトリプル電流帰還型オペアンプで、全般的な性能に優れています。730MHz（—3dB）の帯域幅と625V/ μ sのスルーレートを提供するこのアンプは、多くの高速アプリケーションに最適です。低価格、優れた微分ゲイン（0.01%）と微分位相（0.02°）、100MHzまで0.1dBの平坦性など、民生用ビデオ、業務用ビデオのいずれのアプリケーションにも理想的な特性を備えています。

ADA4861-3は、+5~ $\pm$ 5Vの電源電圧で動作し、使用する電源電流はアンプ当たりわずか6mAです。消費電力をさらに低減するため、各アンプはパワーダウン機能を備えており、不使用時の電源電流は0.3mA/アンプまで低下します。

ADA4861-3は、14ピンのSOIC_Nパッケージを採用しており、—40~+105℃の拡張工業用温度範囲で動作します。

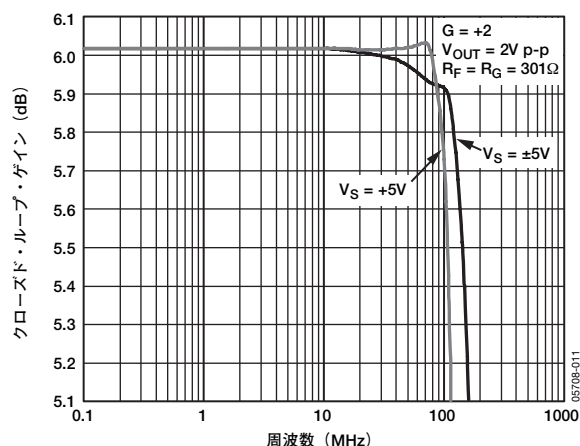


図2. 大信号の0.1dB平坦性

REV. A

アナログ・デバイセズ株式会社

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものでもありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。
※日本語データシートはREVISIONが古い場合があります。最新の内容については、英語版をご参照ください。
© 2006 Analog Devices, Inc. All rights reserved.

本社／〒105-6891 東京都港区海岸1-16-1 ニューピア竹芝サウスタワービル 電話03 (5402) 8200
大阪営業所／〒532-0003 大阪府大阪市淀川区宮原3-5-36 新大阪MTビル2号 電話06 (6350) 6868

ADA4861-3

目次

特長	1	ゲイン構成.....	13
アプリケーション	1	20MHzのアクティブ・ローパス・フィルタ.....	13
ピン配置	1	RGBビデオ・ドライバ.....	14
概要	1	2つのビデオ負荷の駆動.....	14
改訂履歴	2	POWER DOWNピン	14
仕様	3	単電源動作.....	15
絶対最大定格	5	電源のバイパス.....	15
熱抵抗.....	5	レイアウト.....	15
ESDに関する注意.....	5	外形寸法	16
代表的な性能特性	6	オーダー・ガイド.....	16
アプリケーション	13		

改訂履歴

3/06—Rev 0 to Rev. A

Changes to 20 MHz Active Low-Pass Filter Section 13

Changes to Figure 48 and Figure 49.....13

10/05—Revision 0: Initial Version

仕様

$V_S = +5V$ （特に指定のない限り、 $T_A = 25^\circ C$ 、 $G = +2$ 、 $R_L = 150\Omega$ 、 $C_L = 4pF$ ）、 $G = +2$ では $R_F = R_G = 301\Omega$ 、 $G = +1$ では $R_F = 499\Omega$ 。

表1

パラメータ	条件	Min	Typ	Max	単位
動的性能					
−3dB帯域幅	$V_O = 0.2V$ p-p		350		MHz
	$V_O = 2V$ p-p		145		MHz
	$G = +1$ 、 $V_O = 0.2V$ p-p		560		MHz
	$V_O = 2V$ p-p		85		MHz
	$V_O = 2V$ p-p		590		V/ μs
0.1dB平坦性帯域幅	$V_O = 2V$ p-p		480		V/ μs
＋スルーレート（立上がりエッジ）	$V_O = 2V$ p-p		12/13		ns
－スルーレート（立下がりエッジ）	$V_O = 2V$ ステップ				
0.5%までのセトリング時間（立上がり／立下がり）					
ノイズ／歪み性能					
高調波歪みHD2/HD3	$f_C = 1MHz$ 、 $V_O = 2V$ p-p		−81/−89		dBc
高調波歪みHD2/HD3	$f_C = 5MHz$ 、 $V_O = 2V$ p-p		−69/−76		dBc
入力電圧ノイズ	$f = 100kHz$		3.8		nV/ $\sqrt{Hz}$
入力電流ノイズ	$f = 100kHz$ 、 $+IN/-IN$		1.7/5.5		pA/ $\sqrt{Hz}$
微分ゲイン			0.02		%
微分位相			0.03		度
動作時のクロストーク	アンプ1とアンプ2を駆動、アンプ3を出力測定、 $f = 1MHz$		−65		dB
DC性能					
入力オフセット電圧		−13	−0.9	+13	mV
＋入力バイアス電流		−2	−0.8	+1	μA
－入力バイアス電流		−8	+2.3	+13	μA
オープン・ループのトランスレジスタンス		400	620		k Ω
入力特性					
入力抵抗	+IN		14		M Ω
	−IN		85		Ω
入力容量	+IN		1.5		pF
入力同相電圧範囲	$G = +1$		1.2~3.8		V
同相ノイズ除去比	$V_{CM} = 2\sim 3V$	−54	−56.5		dB
POWER DOWNピン					
入力電圧	イネーブル時		0.6		V
	パワーダウン時		1.8		V
バイアス電流	イネーブル時		−3		μA
	パワーダウン時		115		μA
ターンオン時間			200		ns
ターンオフ時間			3.5		μs
出力特性					
出力オーバードライブ回復時間（立上がり／立下がり）	$V_{IN} = +2.25\sim -0.25V$		55/100		ns
出力電圧振幅	$R_L = 150\Omega$	1.2~3.8	1.1~3.9		V
	$R_L = 1k\Omega$	0.9~4.1	0.85~4.15		V
短絡電流	シンクとソース		65		mA
電源					
動作範囲		5		12	V
無負荷時合計電源電流	イネーブル時	12.5	16.1	18.5	mA
無負荷時電源電流／アンプ	POWER DOWNピン = V_S		0.2	0.33	mA
電源電圧変動除去比＋PSR	$+V_S = 4\sim 6V$ 、 $-V_S = 0V$	−60	−64		dB

ADA4861-3

$V_S = \pm 5V$ （特に指定のない限り、 $T_A = 25^\circ C$ 、 $G = +2$ 、 $R_L = 150\Omega$ 、 $C_L = 4pF$ ）、 $G = +2$ では $R_F = R_G = 301\Omega$ 、 $G = +1$ では $R_F = 499\Omega$ 。

表2

パラメータ	条件	Min	Typ	Max	単位
動的性能					
－3dB帯域幅	$V_O = 0.2V$ p-p		370		MHz
	$V_O = 2V$ p-p		210		MHz
	$G = +1$ 、 $V_O = 0.2V$ p-p		730		MHz
0.1dB平坦性帯域幅	$V_O = 2V$ p-p		100		MHz
＋スルーレート（立上がりエッジ）	$V_O = 2V$ p-p		910		V/ μs
－スルーレート（立下がりエッジ）	$V_O = 2V$ p-p		680		V/ μs
0.5%までのセトリング時間 （立上がり／立下がり）	$V_O = 2V$ ステップ		12/13		ns
ノイズ／歪み性能					
高調波歪みHD2/HD3	$f_C = 1MHz$ 、 $V_O = 2V$ p-p		－85/－99		dBc
高調波歪みHD2/HD3	$f_C = 5MHz$ 、 $V_O = 2V$ p-p		－73/－86		dBc
入力電圧ノイズ	$f = 100kHz$		3.8		nV/ $\sqrt{Hz}$
入力電流ノイズ	$f = 100kHz$ 、 $+IN/-IN$		1.7/5.5		pA/ $\sqrt{Hz}$
微分ゲイン			0.01		%
微分位相			0.02		度
動作時のクロストーク	アンプ1とアンプ2を駆動、アンプ3を出力測定、 $f = 1MHz$		－65		dB
DC性能					
入力オフセット電圧		－13	－0.1	+13	mV
＋入力バイアス電流		－2	－0.7	+1	μA
－入力バイアス電流		－8	+2.9	+13	μA
オープン・ループの トランスレジスタンス		500	720		k Ω
入力特性					
入力抵抗	+IN		15		M Ω
	－IN		90		Ω
入力容量	+IN		1.5		pF
入力同相電圧範囲	$G = +1$		－3.7～+3.7		V
同相ノイズ除去比	$V_{CM} = \pm 2V$	－55	－58		dB
POWER DOWNピン					
入力電圧	イネーブル時		－4.4		V
	パワーダウン時		－3.2		V
バイアス電流	イネーブル時		－3		μA
	パワーダウン時		250		μA
ターンオン時間			200		ns
ターンオフ時間			3.5		μs
出力特性					
出力オーバードライブ回復時間 （立上がり／立下がり）	$V_{IN} = \pm 3.0V$		30/90		ns
出力電圧振幅	$R_L = 150\Omega$	± 2	－3.1～+3.65		V
	$R_L = 1k\Omega$	± 3.9	± 4.05		V
短絡電流	シンクとソース		100		mA
電源					
動作範囲		5		12	V
無負荷時合計電源電流	イネーブル時	13.5	17.9	20.5	mA
無負荷時電源電流／アンプ	POWER DOWNピン＝ V_S		0.3	0.5	mA
電源電圧変動除去比	+PSR	－63	－66		dB
	－PSR	－59	－62		dB
	+ $V_S = 4\sim 6V$ 、 $-V_S = 5V$ + $V_S = 5V$ 、 $-V_S = -4\sim -6V$ POWER DOWNピン＝ $-V_S$				

絶対最大定格

表3

パラメータ	定格値
電源電圧	12.6V
消費電力	図3を参照
同相入力電圧	$-V_S + 1V \sim +V_S - 1V$
差動入力電圧	$\pm V_S$
保存温度範囲	$-65 \sim +125^{\circ}\text{C}$
動作温度範囲	$-40 \sim +105^{\circ}\text{C}$
ピン温度範囲	JEDEC J-STD-20
ジャンクション温度	150°C

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

θ_{JA} は最悪の条件、すなわち、回路基盤に表面実装パッケージを直接ハンダ付けした状態で規定しています。

表4. 熱抵抗

パッケージ・タイプ	θ_{JA}	単位
14ピンSOIC_N	90	$^{\circ}\text{C}/\text{W}$

最大消費電力

ADA4861-3の最大安全消費電力は、ダイ上のジャンクション温度 (T_J) が電力に伴って上昇することによって制限されます。ガラス遷移温度である約150°Cで、プラスチックの属性が変化します。この温度限界値を一時的に超過しても、パッケージからダイに加わる応力が変化し、アンプのパラメータ性能が永久に変化することがあります。長時間にわたってジャンクション温度が150°Cを超えると、シリコン・デバイスの特性が変化し、動作不良が生じる可能性が高くなります。

注意

ESD（静電放電）の影響を受けやすいデバイスです。人体や試験機器には4000Vもの高圧の静電気が容易に蓄積され、検知されないまま放電されることがあります。本製品は当社独自のESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、回復不能の損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。

パッケージ内部で消費される電力 (P_D) は、無負荷時の消費電力、およびアンプの出力駆動によって消費される電力を合計したものです。無負荷時消費電力は、電源ピン間の電圧 (V_S) を無負荷時電源電流 (I_S) と乗算した値になります。

$$P_D = \text{無負荷時消費電力} + (\text{全駆動電力} - \text{負荷電力})$$

$$P_D = (V_S \times I_S) + \left(\frac{V_S}{2} \times \frac{V_{out}}{R_L} \right) - \frac{V_{out}^2}{R_L}$$

RMS出力電圧を考慮に入れる必要があります。

エアフローがあると放熱効果が良くなり、実質的に θ_{JA} は減少します。さらに、デバイスの下にあるスルーホールやパッケージ・リードと直接に接触する金属部分が増えるほど、 θ_{JA} は減少します。

図3に、JEDEC規格に適合した4層ボード上に実装される14ピンSOIC_Nパッケージ (90°C/W) について、最大安全消費電力と周囲温度との関係を示します。 θ_{JA} は概算値です。

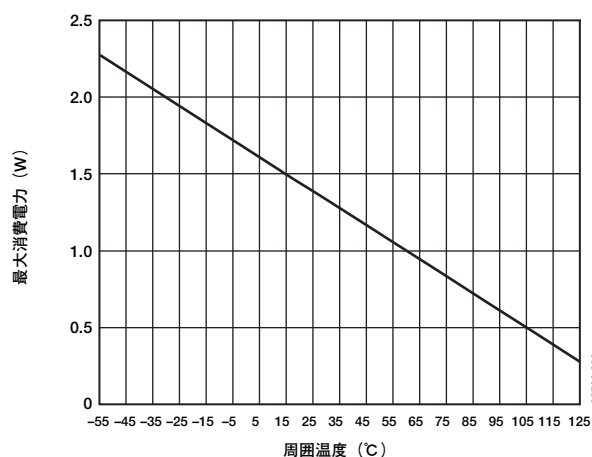


図3. 4層ボードの最大消費電力の温度特性



代表的な性能特性

特に指定のない限り、 $R_L = 150\Omega$ 、 $C_L = 4\text{pF}$ 。

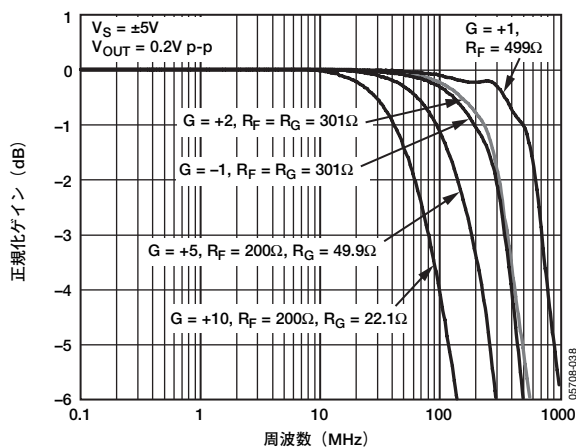


図4. さまざまなゲインに対する小信号の周波数応答

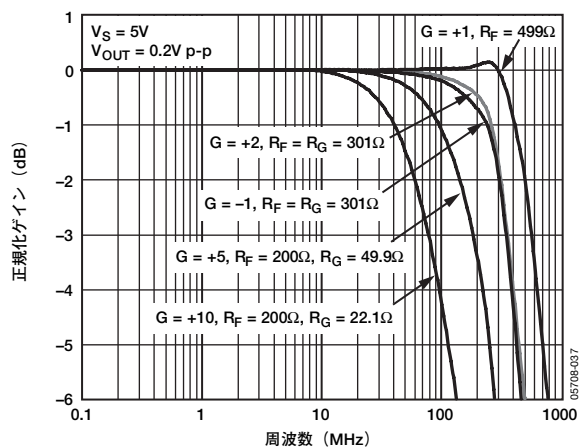


図7. さまざまなゲインに対する小信号の周波数応答

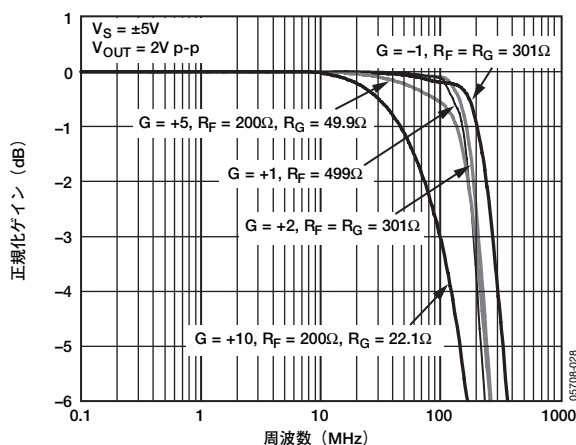


図5. さまざまなゲインに対する大信号の周波数応答

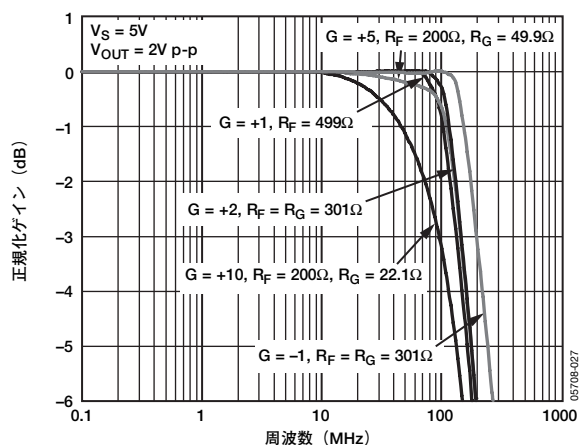


図8. さまざまなゲインに対する大信号の周波数応答

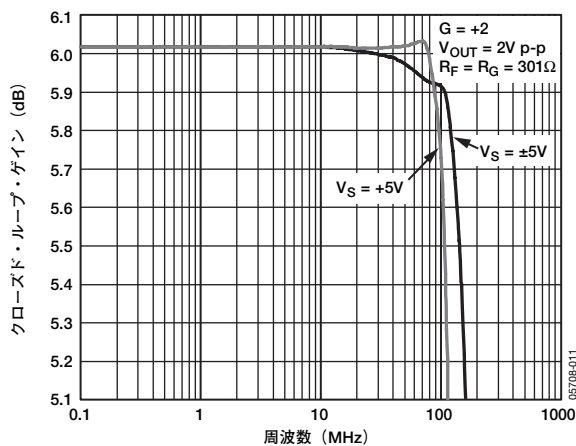


図6. 大信号の0.1dB平坦性

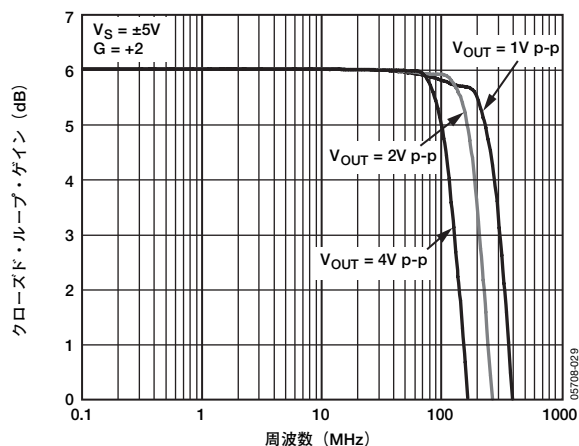


図9. さまざまな出力レベルに対する大信号の周波数応答

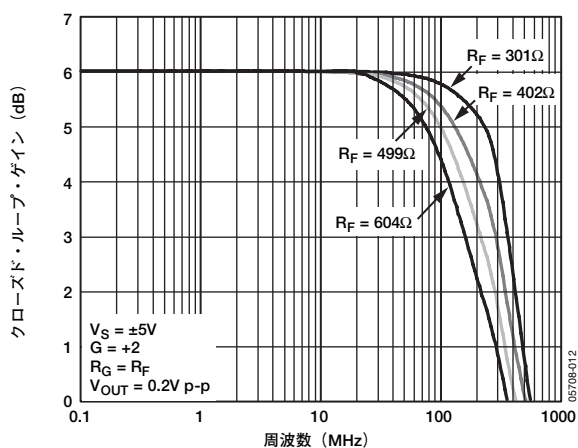


図10. R_F 対 小信号の周波数応答

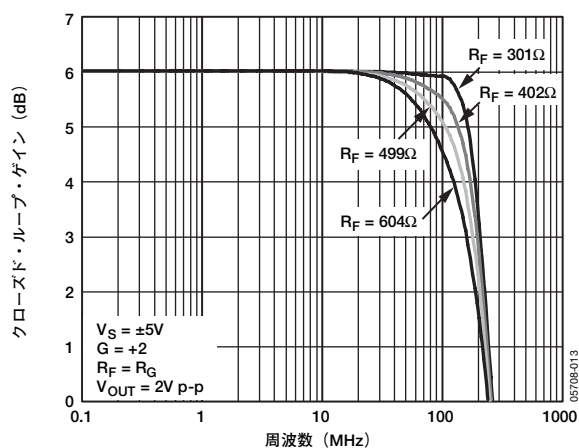


図13. R_F 対 大信号の周波数応答

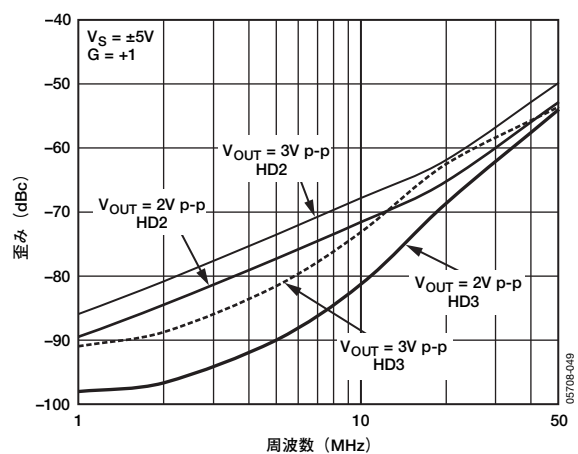


図11. 高調波歪みの周波数特性

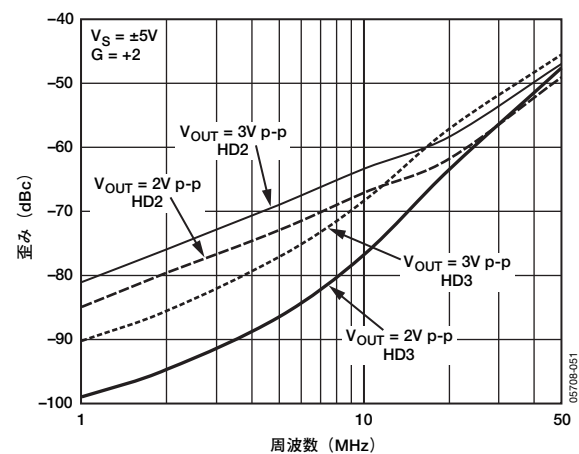


図14. 高調波歪みの周波数特性

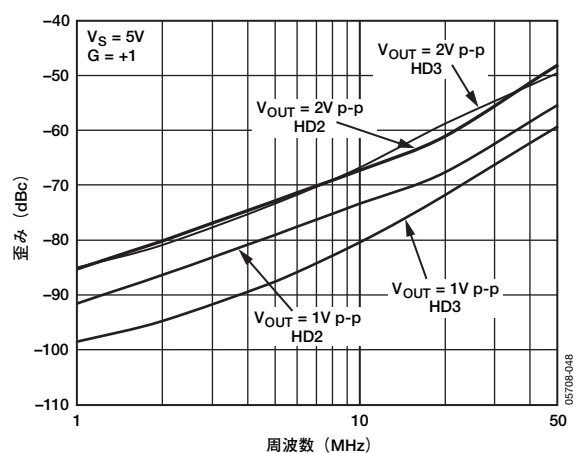


図12. 高調波歪みの周波数特性

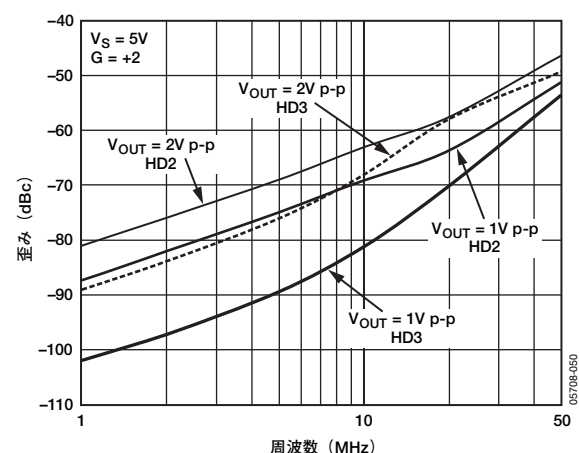


図15. 高調波歪みの周波数特性

ADA4861-3

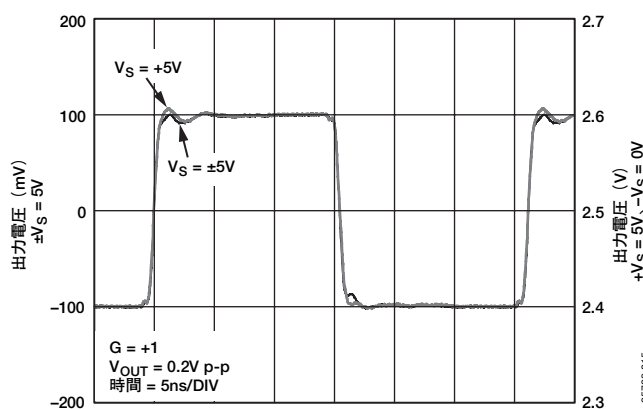


図16. さまざまな電源に対する小信号の過渡応答

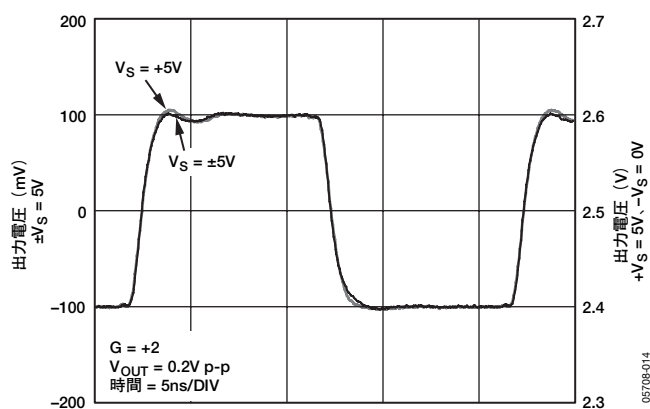


図19. さまざまな電源に対する小信号の過渡応答

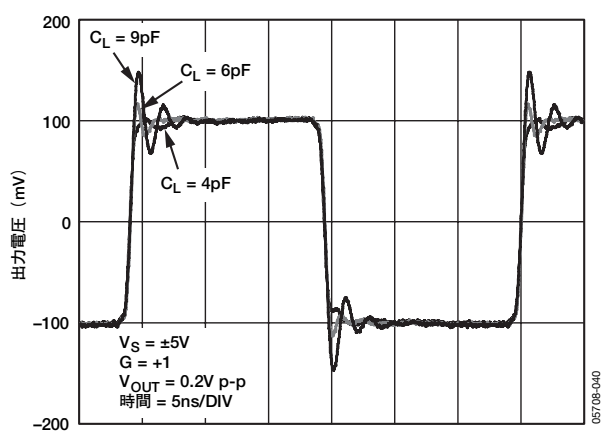


図17. さまざまなコンデンサ負荷に対する小信号の過渡応答

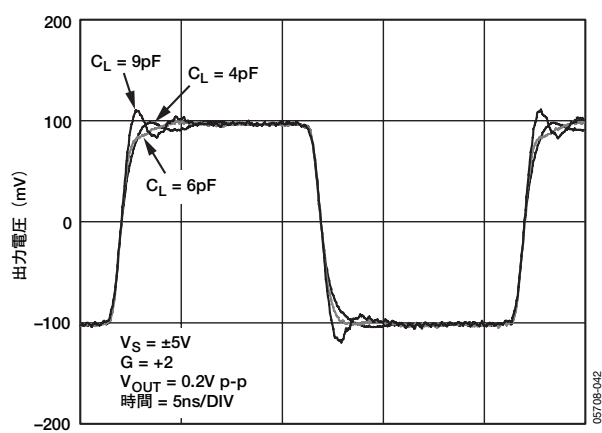


図20. さまざまなコンデンサ負荷に対する小信号の過渡応答

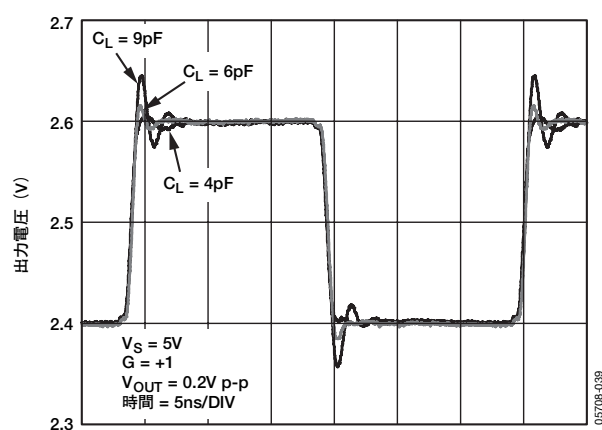


図18. さまざまなコンデンサ負荷に対する小信号の過渡応答

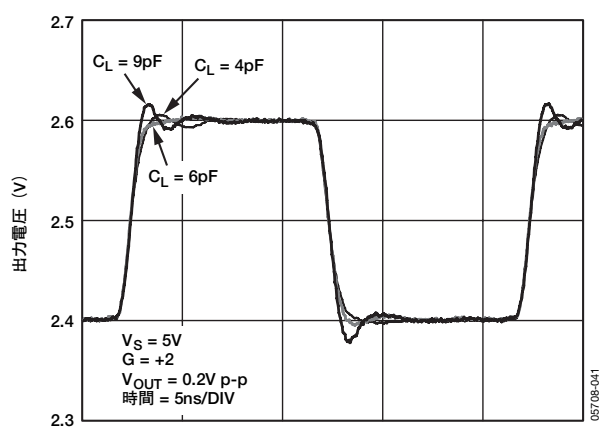


図21. さまざまなコンデンサ負荷に対する小信号の過渡応答

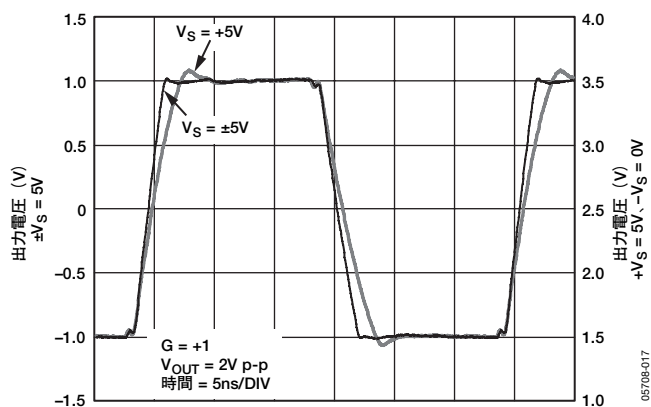


図22. さまざまな電源に対する大信号の過渡応答

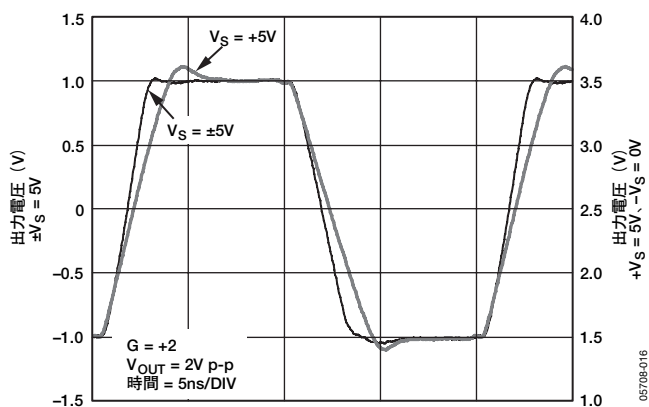


図25. さまざまな電源に対する大信号の過渡応答

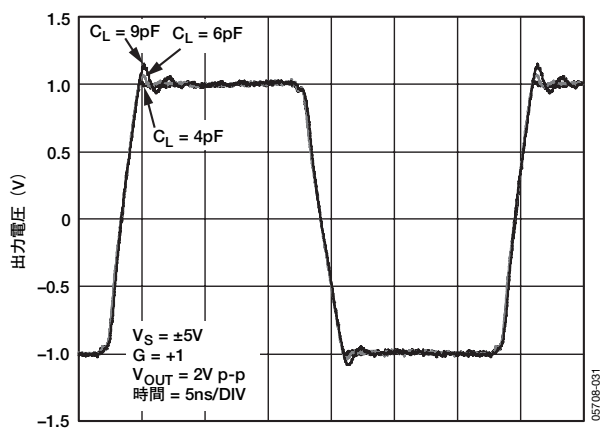


図23. さまざまなコンデンサ負荷に対する大信号の過渡応答

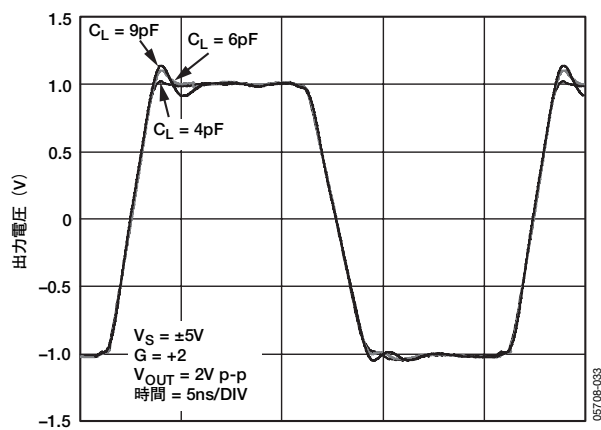


図26. さまざまなコンデンサ負荷に対する大信号の過渡応答

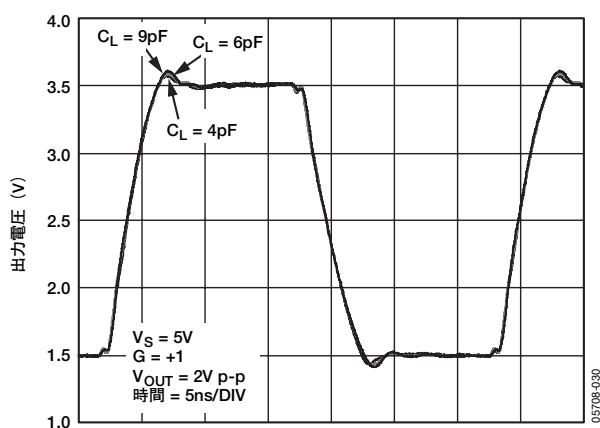


図24. さまざまなコンデンサ負荷に対する大信号の過渡応答

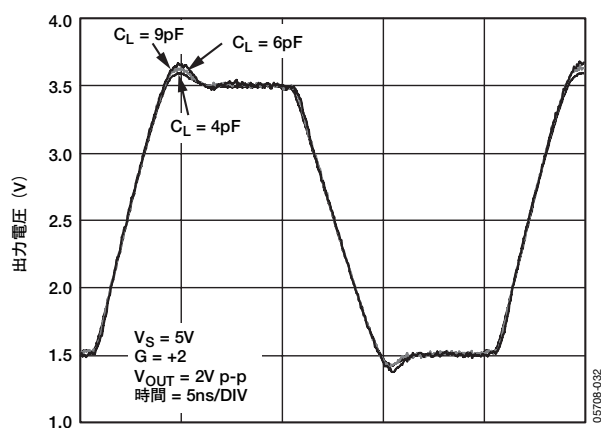


図27. さまざまなコンデンサ負荷に対する大信号の過渡応答

ADA4861-3

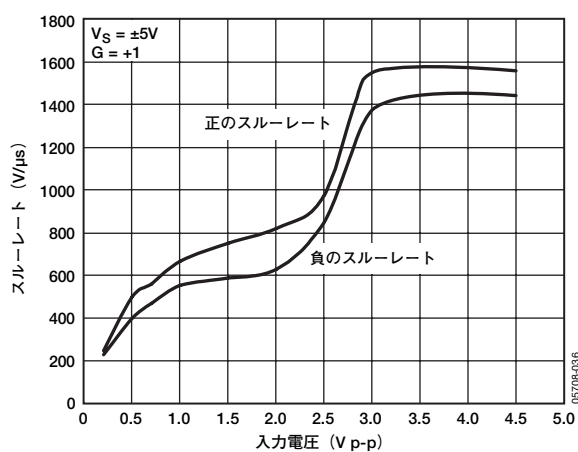


図28. 入力電圧 対 スルーレート

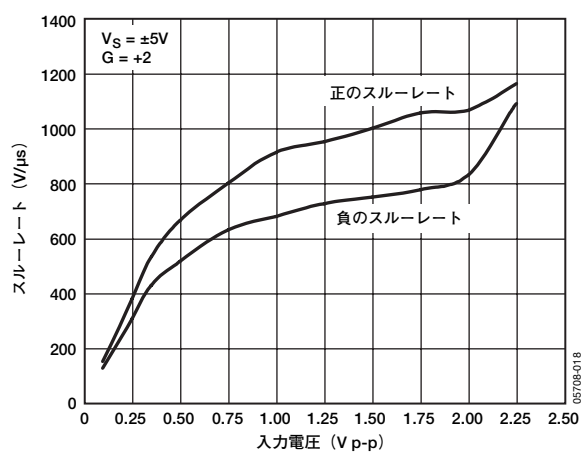


図31. 入力電圧 対 スルーレート

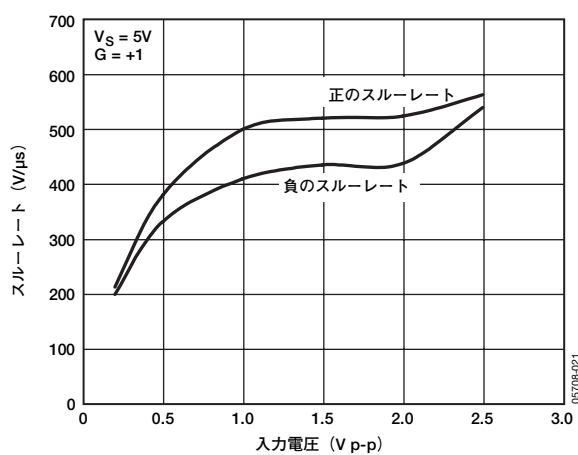


図29. 入力電圧 対 スルーレート

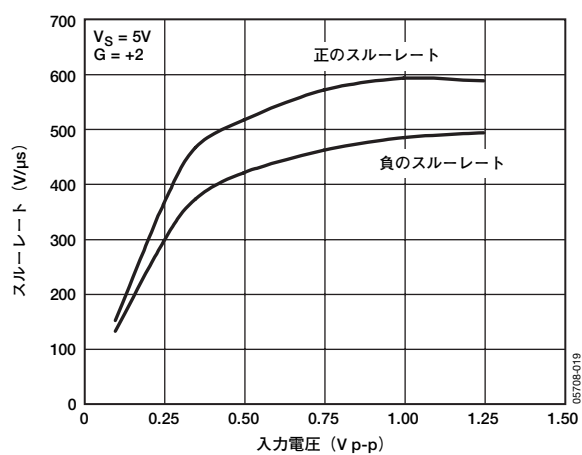


図32. 入力電圧 対 スルーレート

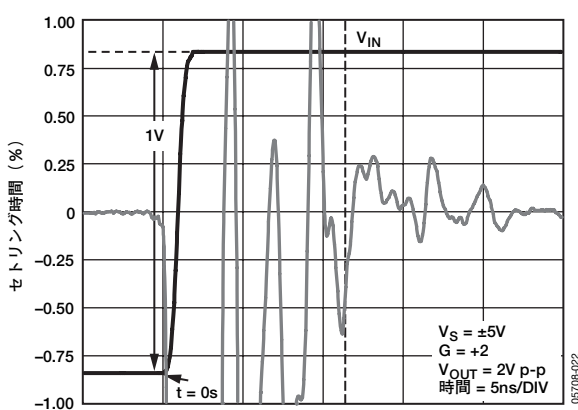


図30. セトリング時間の立上がりエッジ

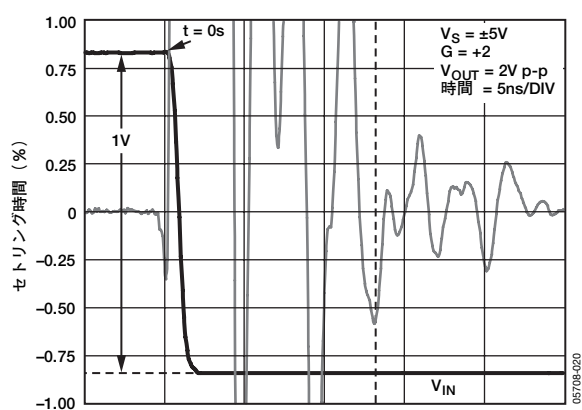


図33. セトリング時間の立下がりエッジ

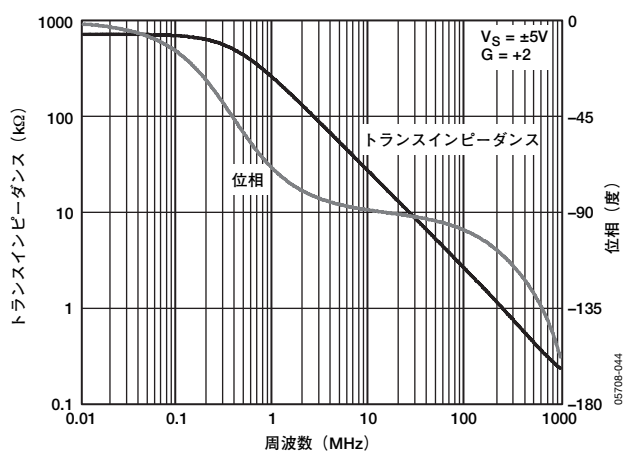


図34. トランスインピーダンスと位相の周波数特性

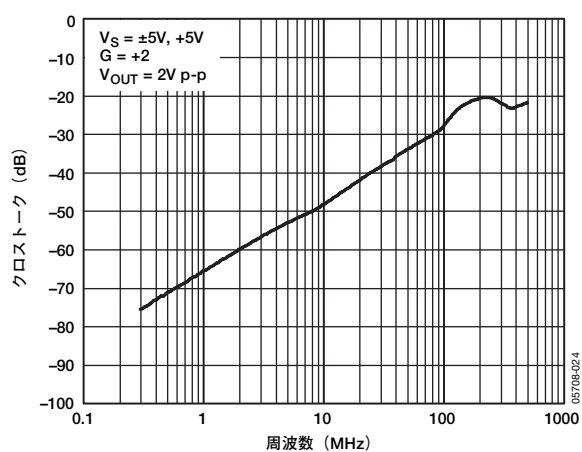


図37. 大信号の全ての組み合わせ動作時のクロストーク

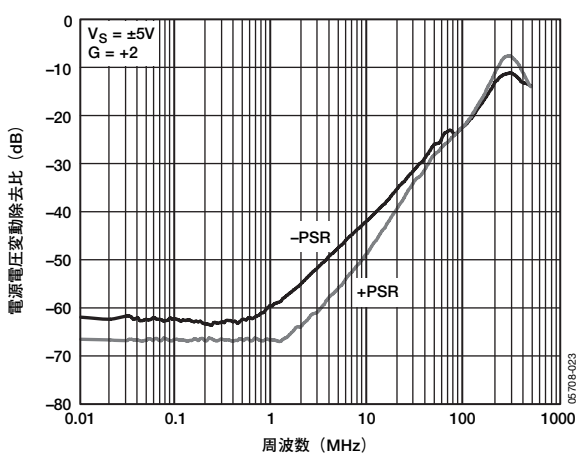


図35. 電源電圧変動除去比の周波数特性

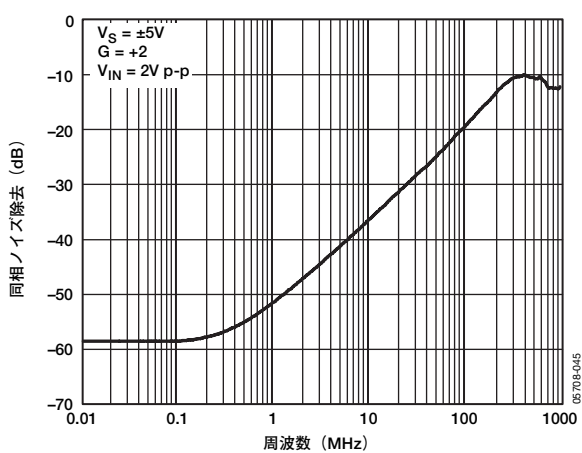


図38. 同相ノイズ除去の周波数特性

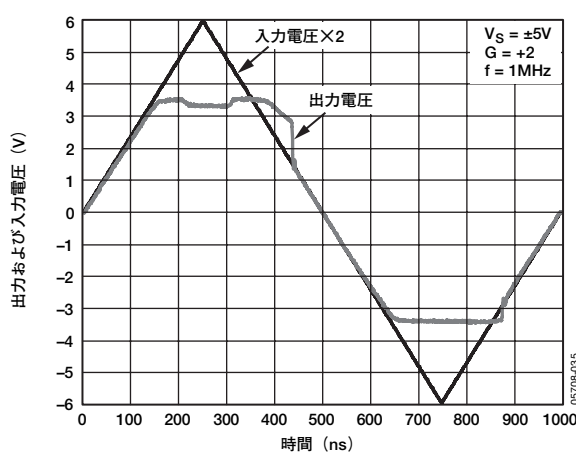


図36. 出力オーバードライブ回復

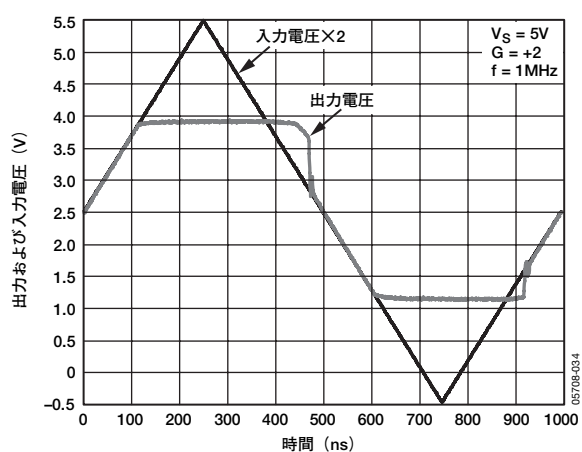


図39. 出力オーバードライブ回復

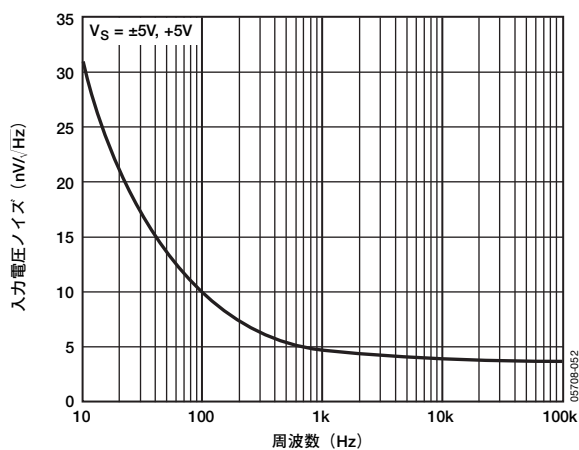


図40. 入力電圧ノイズの周波数特性

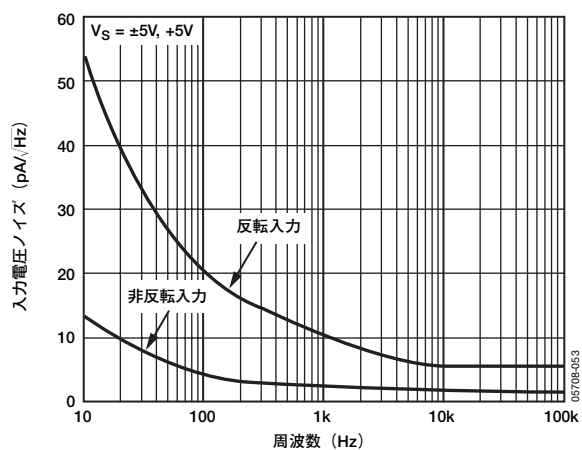


図43. 入力電流ノイズの周波数特性

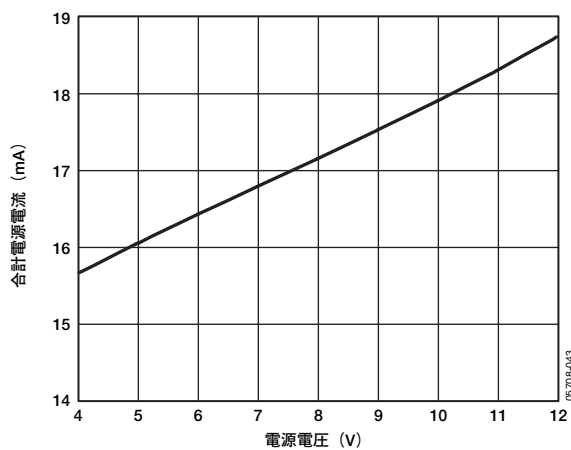


図41. 電源電圧 対 合計電源電流

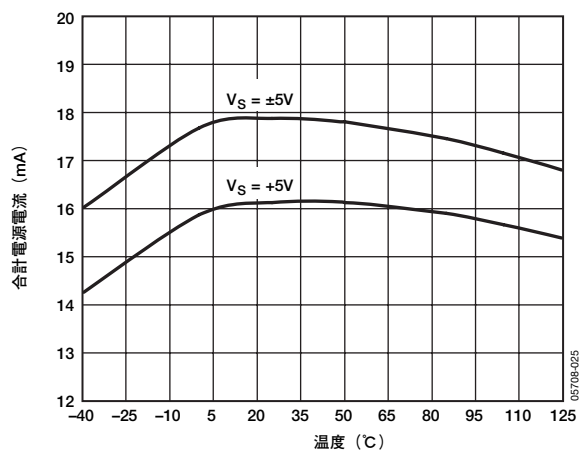


図44. さまざまな電源での合計電源電流の温度特性

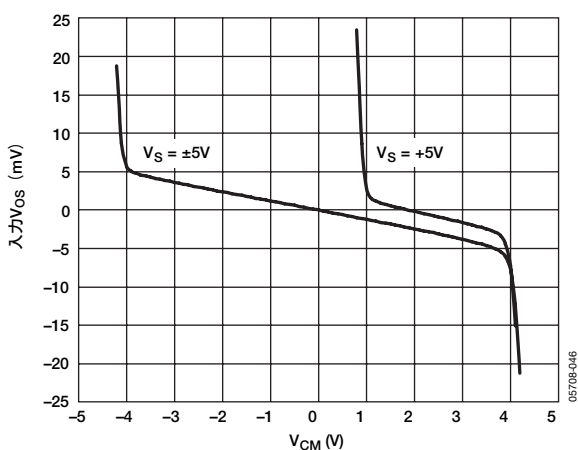


図42. 同相電圧 対 入力 V_{OS}

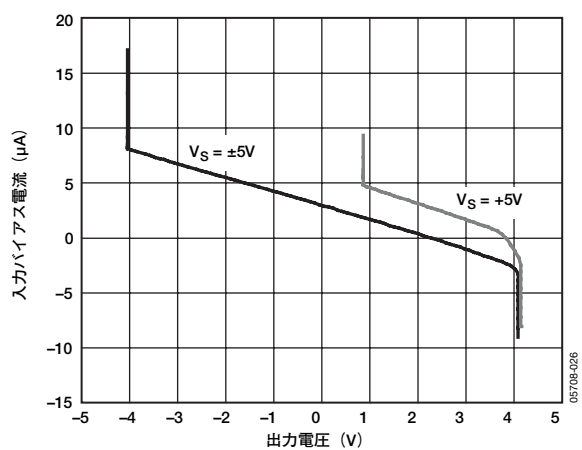


図45. 出力電圧 対 入力バイアス電流

アプリケーション

ゲイン構成

従来の電圧帰還型アンプとは異なり、帰還抵抗は電流帰還型オペアンプ回路の安定性とクローズド・ループ帯域幅に直接的な影響を与えます。抵抗値を推奨値よりも減らすと、アンプ応答にピークが表れ、不安定になることもあります。帰還抵抗の値を増やすと、クローズド・ループ帯域幅が減少します。表5に、一般的なゲイン構成に対する帰還抵抗値、ゲイン設定抵抗値、帯域幅をすばやく決定するのに便利なりファレンスを示します。

表5. 推奨値と周波数性能¹

ゲイン	R_F (Ω)	R_G (Ω)	-3dB SS BW (MHz)	大信号の 0.1dB平坦性
+1	499	N/A	730	90
-1	301	301	350	60
+2	301	301	370	100
+5	200	49.9	180	30
+10	200	22.1	80	15

¹ 条件: $V_S = \pm 5V$, $T_A = 25^\circ C$, $R_L = 150\Omega$ 。

図46と図47に、代表的な非反転および反転構成、および推奨されるバイパス・コンデンサ値を示します。

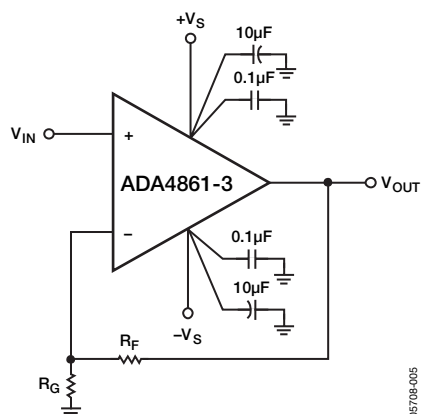


図46. 非反転ゲイン

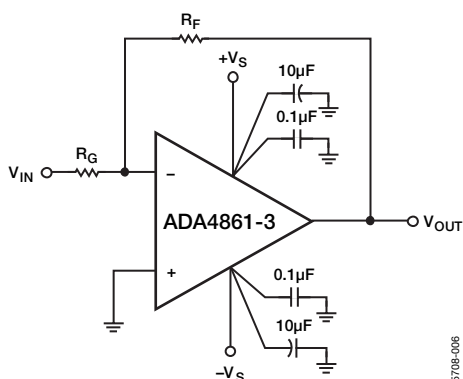


図47. 反転ゲイン

20MHzのアクティブ・ローパス・フィルタ

ADA4861-3トリプル・アンプは、高次のアクティブ・フィルタに適しています。図48に、28MHz、6極のSallen-Keyローパス・フィルタを示します。

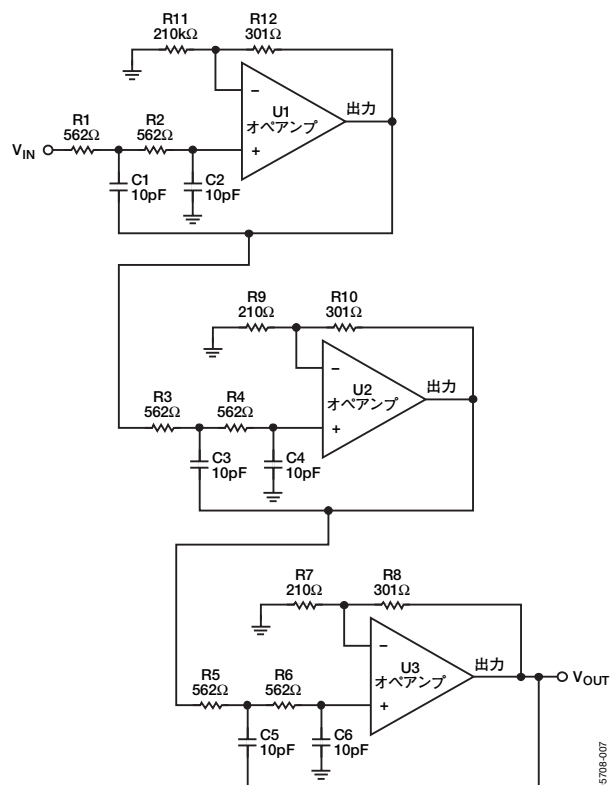


図48. 28MHz、6極のローパス・フィルタ

このフィルタは、約23dBのゲインと、22MHzまでの平坦な周波数応答を備えています。ビデオDACの出力では、この種のフィルタが再構成フィルタとしてよく使用されます。フィルタの周波数応答を図49に示します。

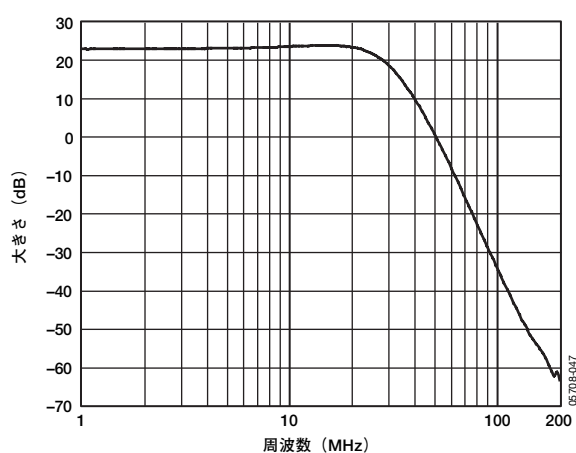


図49. 20MHzローパス・フィルタの周波数応答

ADA4861-3

RGBビデオ・ドライバ

図50に、バイポーラ電源を使用する代表的なRGBドライバ・アプリケーションを示します。アンプのゲインは+2に設定されています ($R_F=R_G=301\Omega$)。アンプの入力は75Ωのシャント抵抗によって終端され、出力には適切なビデオ・マッチング用に75Ωの直列抵抗が接続されています。図50では、わかりやすくするために、POWER DOWNピンはどの信号源にも接続していません。パワーダウン機能を使用しない場合は、POWER DOWNピンを、開放のままにする（接続しない）のではなく、負側電源に接続することを推奨します。

+2の固定ゲインを必要とするアプリケーションでは、 R_F と R_G を内蔵したADA4862-3の使用をご検討ください。ADA4862-3も高性能なトリプル電流帰還型アンプで、設計を簡素化してボード・スペースを削減することができます。

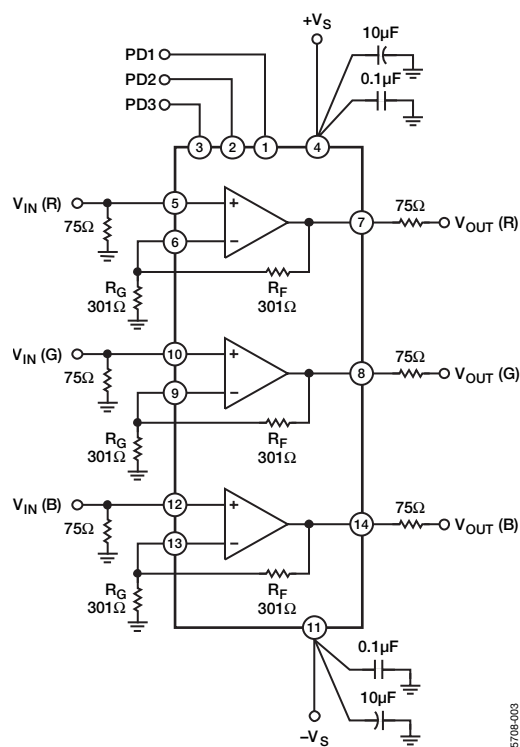


図50. RGBビデオ・ドライバ

2つのビデオ負荷の駆動

2つのビデオ負荷を同時に駆動するアプリケーションには、ADA4861-3を推奨します。図51に、デュアル・ビデオ負荷を組み込んだADA4861-3を示します。図52には、デュアル・ビデオ負荷の0.1dB帯域幅性能を示します。

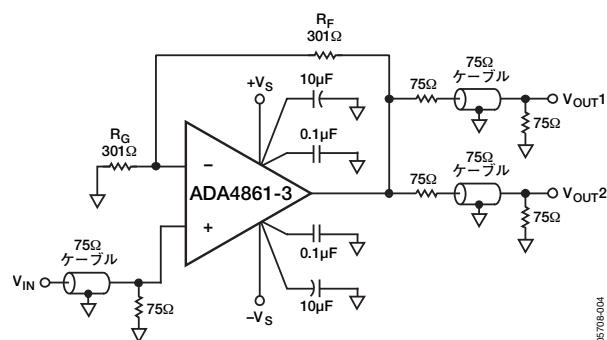


図51. 2つのビデオ負荷用のビデオ・ドライバ回路図

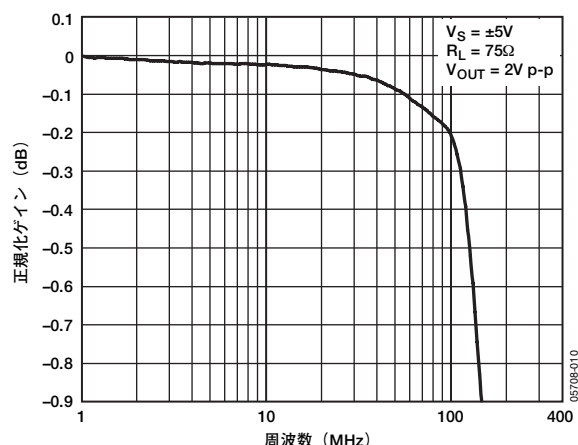


図52. さまざまな電源に対する大信号の周波数応答 ($R_L=75\Omega$)

POWER DOWNピン

ADA4861-3は、各アンプに1本ずつ、合計で3本の独立したPOWER DOWNピンを備えており、アンプを使用していないときに無負荷時電源電流を低減することができます。パワーダウンのスレッシュホールド・レベルは、 $-V_S$ ピンに入力される電圧から得られます。単電源アプリケーションで使用する場合、これは通常のロジック・レベルで十分有効となります。POWER DOWNピンに入力された電圧が $-V_S+1V$ を超えると、アンプはパワーダウンされます。この電圧は、単電源アプリケーションでは $>+1V$ （つまり、 $0V+1V$ ）、 $\pm 5V$ 電源アプリケーションでは $>-4V$ となります。POWER DOWNピンがオープン状態になったり、POWER DOWNピン上の電圧が $-V_S$ を上回って1Vを下回ったりするたびに、アンプはイネーブルになります。POWER DOWNピンを使用しない場合は、負側電源に接続することを推奨します。

単電源動作

ADA4861-3は単電源でも動作させることができます。図53に、5V単電源ビデオ・ドライバの回路図を示します。入力信号は、C1を介してアンプにACカップリングされます。抵抗R2とR4は、アンプの入力電源電圧の1/2リファレンスを確立します。コンデンサC5は、ゲイン設定抵抗を通じて定電流が引き込まれるのを防止し、ADA4861-3がDCで入力電源電圧の1/2にユニティ・ゲインを提供できるようにして、出力電圧のDC動作ポイントを確認します。コンデンサC6は、出力カップリング・コンデンサです。オペアンプの単電源動作の詳細については、次のサイトを参照してください。

www.analog.com/library/analogDialogue/archives/35-02/avoiding/

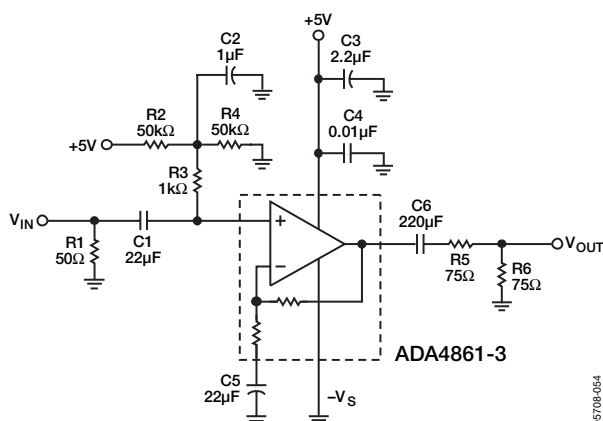


図53. 単電源ビデオ・ドライバの回路図

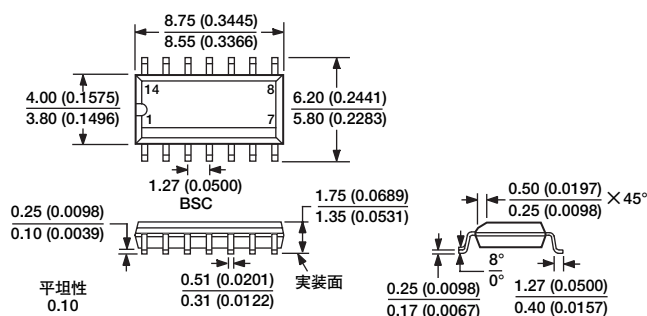
電源のバイパス

ADA4861-3の電源ピンのバイパスに関しては注意が必要です。電源電圧リップルと消費電力を最小限に抑えるために、多層セラミック・コンデンサ (MLCC) など、低ESR (等価直列抵抗) の高品質コンデンサを使用してください。低周波数の信号をうまくデカップリングするには、2.2~47μFの大きな (通常はタンタル型) コンデンサをADA4861-3に近接して配置してください。実際の値は、回路の過渡条件と周波数条件によって決まります。さらに、0.1μFのMLCCデカップリング・コンデンサを、各電源ピンにできるだけ近づけて、1/8インチ以下の間隔で配置してください。グラウンド・リターンは、すぐにグラウンド・プレーンに終端してください。バイパス・コンデンサ・リターンを負荷リターンの近くに配置すれば、グラウンド・ループを最小限に抑えて、性能が向上します。

レイアウト

他の高速アプリケーションの場合と同じように、PCボードのレイアウトに注意すれば、関連するボードの寄生容量による問題を防止できます。ADA4861-3は最大730MHzで動作できるため、適切なRF設計技術を採用する必要があります。低インピーダンスのリターン・パスを提供するために、PCボードのグラウンド・プレーンは、ボードの部品実装側の未使用部分をすべてカバーする必要があります。入出力ピンの近傍および下方の領域からすべての層のグラウンド・プレーンを除去すると、浮遊容量が減ります。これらのパターンに関連するインダクタンスと浮遊容量を最小限に抑えるため、帰還抵抗とゲイン抵抗を接続する信号ラインはできるだけ短くします。終端抵抗と負荷は、それぞれの入出力のできるだけ近くに配置します。ボードを通じてのカップリング (クロストーク) を最小限に抑えるため、入出力パターンはできるだけ離しておきます。信号パターンが1インチを超える場合は、マイクロストリップやストリップラインなどの設計技術の使用を推奨します。高速ボード・レイアウトの詳細については、www.analog.comおよびwww.analog.com/library/analogDialogue/archives/39-09/layout.htmlを参照してください。

外形寸法



JEDEC規格MS-012-ABに準拠
 管理寸法はミリメートルの単位で表記しています。カッコ内に示すインチ単位の寸法は、ミリメートル値に基づく概数で、参考のためにのみ記載しています。設計ではこの値を使用しないでください。

図54. 14ピン標準スモール・アウトライン・パッケージ [SOIC_N]
 ナローボディ
 (R-14)
 寸法単位：mm (インチ)

オーダー・ガイド

モデル	温度範囲	パッケージ	パッケージ・オプション	発注単位
ADA4861-3YRZ ¹	−40～+105℃	14ピンSOIC_N	R-14	1
ADA4861-3YRZ-RL ¹	−40～+105℃	14ピンSOIC_N	R-14	2,500
ADA4861-3YRZ-RL7 ¹	−40～+105℃	14ピンSOIC_N	R-14	1,000

¹ Z=鉛フリー製品。