

低ノイズ差動アンプ および5MHzローパス・フィルタ

特長

- 2本の外付け抵抗で差動利得をプログラム可能
- 出力同相電圧を調整可能
- 3V、5V、±5V電源で動作および規格
- カットオフ周波数が5MHz、リップルが0.5dBの4次ローパス・フィルタ
- 3V電源で2V_{P-P}出力時にS/Nが82dB
- 低歪み (2V_{P-P}、800Ω負荷)
1MHz: 93dBc (2次)、96dBc (3次)
- 完全な差動入力および差動出力
- 一般の差動アンプとピン互換
- SO-8パッケージ

アプリケーション

- ネットワーキングや携帯電話基地局アプリケーションの高速ADCアンチエイリアシングとDACの平滑化
- 高速テストおよび計測機器
- 医療用画像処理
- 差動アンプとのドロップイン差し換え

LT、LT、LTC、LTMはリニアテクノロジー社の登録商標です。
他の全ての商標はそれぞれの所有者に所有権があります。

概要

LT[®]6600-5は、完全差動アンプとチェビシェフ周波数応答を近似する4次5MHzローパス・フィルタを組み合わせたデバイスです。ほとんどの差動アンプは、利得と帯域幅を調整するために多くの高精度外付け部品を必要とします。これに対し、LT6600-5は、差動利得が2本の外付け抵抗でプログラムでき、フィルタのカットオフ周波数 (5MHz) と通過帯域リップルが内部設定されています。また、LT6600-5は出力同相電圧を設定するのに必要なレベルシフトを行い、A/Dのリファレンス電圧要件を満たすことができます。

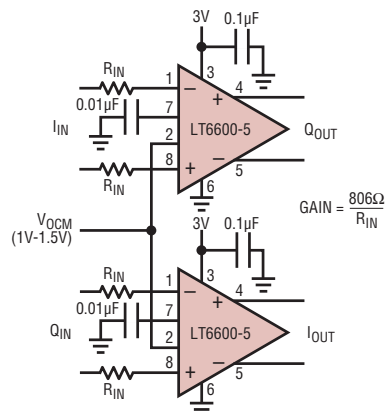
独自の内部アーキテクチャを採用したLT6600-5は、歪み性能や低ノイズ特性を損なうことなく、アンチエイリアシング・フィルタと差動アンプ/ドライバの統合を図っています。ユニティ・ゲインで帯域内で測定されたSNRは82dBで、非常に優れています。利得がさらに高い場合は、入力基準のノイズが低減されるので、出力のSNRを大幅に低下させることなく、より小さい入力差動信号を処理することができます。

また、低電圧動作を特長とするLT6600-5は、差動設計により、単一3V電源で動作しながら2V_{P-P}の信号レベルに対して優れた性能を提供します。

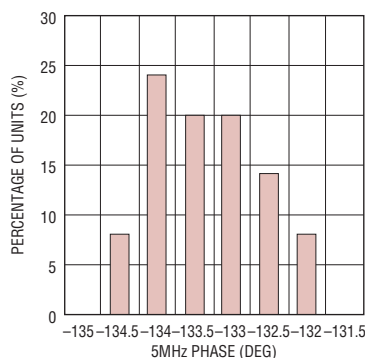
他のカットオフ周波数をもつ類似デバイスについては、LT6600-20、LT6600-10および LT6600-2.5を参照してください。

標準的応用例

デュアルの、整合した5MHzローパス・フィルタ



5MHzの位相分布
(50個)



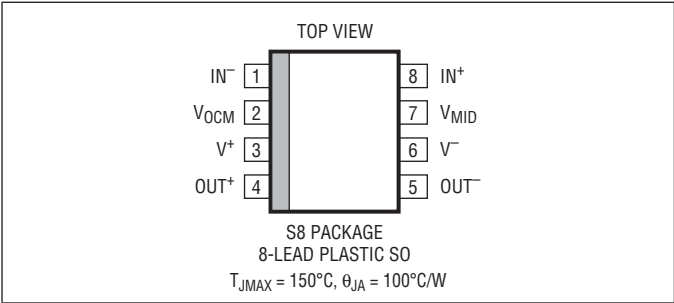
LT6600-5

絶対最大定格

(Note 1)

合計電源電圧.....	11V
入力電流 (Note 8).....	±10mA
動作温度範囲 (Note 6).....	−40°C〜85°C
規定温度範囲 (Note 7).....	−40°C〜85°C
接合部温度.....	150°C
保存温度範囲.....	−65°C〜150°C
リード温度 (半田付け、10秒).....	300°C

ピン配置



発注情報

鉛フリー仕様	テープアンドリール	製品マーキング	パッケージ	規定温度範囲
LT6600CS8-5#PBF	LT6600CS8-5#TRPBF	66005	8-Lead Plastic SO	−40°C to 85°C
LT6600IS8-5#PBF	LT6600IS8-5#TRPBF	6600I5	8-Lead Plastic SO	−40°C to 85°C
鉛ベース仕様	テープアンドリール	製品マーキング	パッケージ	規定温度範囲
LT6600CS8-5	LT6600CS8-5#TR	66005	8-Lead Plastic SO	−40°C to 85°C
LT6600IS8-5	LT6600IS8-5#TR	6600I5	8-Lead Plastic SO	−40°C to 85°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreeel/> をご覧ください。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_S = 5\text{V}$ ($V^+ = 5\text{V}$, $V^- = 0\text{V}$)、 $R_{IN} = 806\Omega$ 、および $R_{LOAD} = 1\text{k}\Omega$ 。

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Filter Gain, $V_S = 3\text{V}$	$V_{IN} = 2V_{P-P}$, $f_{IN} = \text{DC to } 260\text{kHz}$	−0.5	0	0.5	dB
	$V_{IN} = 2V_{P-P}$, $f_{IN} = 500\text{kHz}$ (Gain Relative to 260kHz)	● −0.15	0	0.1	dB
	$V_{IN} = 2V_{P-P}$, $f_{IN} = 2.5\text{MHz}$ (Gain Relative to 260kHz)	● −0.4	−0.1	0.3	dB
	$V_{IN} = 2V_{P-P}$, $f_{IN} = 4\text{MHz}$ (Gain Relative to 260kHz)	● −0.7	−0.1	0.6	dB
	$V_{IN} = 2V_{P-P}$, $f_{IN} = 5\text{MHz}$ (Gain Relative to 260kHz)	● −1.1	−0.2	0.8	dB
	$V_{IN} = 2V_{P-P}$, $f_{IN} = 15\text{MHz}$ (Gain Relative to 260kHz)	●	−28	−25	dB
	$V_{IN} = 2V_{P-P}$, $f_{IN} = 25\text{MHz}$ (Gain Relative to 260kHz)	●	−44		dB
Filter Gain, $V_S = 5\text{V}$	$V_{IN} = 2V_{P-P}$, $f_{IN} = \text{DC to } 260\text{kHz}$	−0.5	0	0.5	dB
	$V_{IN} = 2V_{P-P}$, $f_{IN} = 500\text{kHz}$ (Gain Relative to 260kHz)	● −0.15	0	0.1	dB
	$V_{IN} = 2V_{P-P}$, $f_{IN} = 2.5\text{MHz}$ (Gain Relative to 260kHz)	● −0.4	−0.1	0.3	dB
	$V_{IN} = 2V_{P-P}$, $f_{IN} = 4\text{MHz}$ (Gain Relative to 260kHz)	● −0.7	−0.1	0.6	dB
	$V_{IN} = 2V_{P-P}$, $f_{IN} = 5\text{MHz}$ (Gain Relative to 260kHz)	● −1.1	−0.2	0.8	dB
	$V_{IN} = 2V_{P-P}$, $f_{IN} = 15\text{MHz}$ (Gain Relative to 260kHz)	●	−28	−25	dB
	$V_{IN} = 2V_{P-P}$, $f_{IN} = 25\text{MHz}$ (Gain Relative to 260kHz)	●	−44		dB
Filter Gain, $V_S = \pm 5\text{V}$	$V_{IN} = 2V_{P-P}$, $f_{IN} = \text{DC to } 260\text{kHz}$	−0.6	−0.1	0.4	dB

電氣的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^{\circ}\text{C}$ での値。注記がない限り、 $V_S = 5\text{V}$ ($V^+ = 5\text{V}$, $V^- = 0\text{V}$)、 $R_{IN} = 806\Omega$ 、および $R_{LOAD} = 1\text{k}\Omega$ 。

PARAMETER	CONDITIONS			MIN	TYP	MAX	UNITS
Filter Gain, $R_{IN} = 229\Omega$	$V_{IN} = 0.5V_{P-P}$, $f_{IN} = \text{DC to } 260\text{kHz}$	$V_S = 3\text{V}$	●	10.4	10.9	11.5	dB
		$V_S = 5\text{V}$	●	10.3	10.8	11.4	dB
		$V_S = \pm 5\text{V}$	●	10.1	10.7	11.3	dB
Filter Gain Temperature Coefficient (Note 2)	$f_{IN} = 260\text{kHz}$, $V_{IN} = 2V_{P-P}$				780		ppm/C
Noise	Noise BW = 10kHz to 5MHz, $R_{IN} = 806\Omega$				45		μV_{RMS}
Distortion (Note 4)	1MHz, $2V_{P-P}$, $R_L = 800\Omega$	2nd Harmonic			93		dBc
		3rd Harmonic			96		dBc
	5MHz, $2V_{P-P}$, $R_L = 800\Omega$	2nd Harmonic			66		dBc
		3rd Harmonic			73		dBc
Differential Output Swing	Measured Between Pins 4 and 5 Pin 7 Shorted to Pin 2	$V_S = 5\text{V}$	●	3.85	4.8		$V_{P-P \text{ DIFF}}$
		$V_S = 3\text{V}$	●	3.85	4.8		$V_{P-P \text{ DIFF}}$
Input Bias Current	Average of Pin 1 and Pin 8		●	-70	-30		μA
Input Referred Differential Offset	$R_{IN} = 806\Omega$	$V_S = 3\text{V}$	●		5	25	mV
		$V_S = 5\text{V}$	●		10	30	mV
		$V_S = \pm 5\text{V}$	●		8	35	mV
	$R_{IN} = 229\Omega$	$V_S = 3\text{V}$	●		5	13	mV
		$V_S = 5\text{V}$	●		5	16	mV
		$V_S = \pm 5\text{V}$	●		5	20	mV
Differential Offset Drift					10		$\mu\text{V}/^{\circ}\text{C}$
Input Common Mode Voltage (Note 3)	Differential Input = 500mV _{P-P} , $R_{IN} = 229\Omega$	$V_S = 3\text{V}$	●	0.0		1.5	V
		$V_S = 5\text{V}$	●	0.0		3.0	V
		$V_S = \pm 5\text{V}$	●	-2.5		1.0	V
Output Common Mode Voltage (Note 5)	Differential Output = 2V _{P-P} , Pin 7 = Open	$V_S = 3\text{V}$	●	1.0		1.5	V
		$V_S = 5\text{V}$	●	1.5		3.0	V
		$V_S = \pm 5\text{V}$	●	-2.5		2.0	V
Output Common Mode Offset (with Respect to Pin 2)		$V_S = 3\text{V}$	●	-25	5	50	mV
		$V_S = 5\text{V}$	●	-30	0	45	mV
		$V_S = \pm 5\text{V}$	●	-55	-5	35	mV
Common Mode Rejection Ratio					61		dB
Voltage at V_{MID} (Pin 7)		$V_S = 5$	●	2.46	2.51	2.55	V
		$V_S = 3$			1.5		V
V_{MID} Input Resistance			●	4.3	5.5	7.7	k Ω
V_{OCM} Bias Current	$V_{OCM} = V_{MID} = V_S/2$	$V_S = 5$	●	-15	-3		μA
		$V_S = 3$	●	-10	-3		μA
Power Supply Current		$V_S = 3\text{V}$, $V_S = 5$	●		28	31	mA
		$V_S = 3\text{V}$, $V_S = 5$	●			34	mA
		$V_S = \pm 5\text{V}$	●		30	38	mA

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: これは、温度に依存しない外部抵抗 (R_{IN}) を仮定したときの、内部帰還抵抗の温度係数である。

Note 3: 入力同相電圧は外部抵抗 (R_{IN}) に印加される電圧の平均である。仕様は $R_{IN} \geq 229\Omega$ で保証されている。

Note 4: 歪みは差動のテスト信号を使って差動で測定される。入力同相電圧、ピン2の電圧、およびピン7の電圧は合計電源電圧の1/2に等しい。

Note 5: 出力同相電圧はピン4とピン5の電圧の平均である。出力同相電圧はピン2に印加される電圧に等しい。

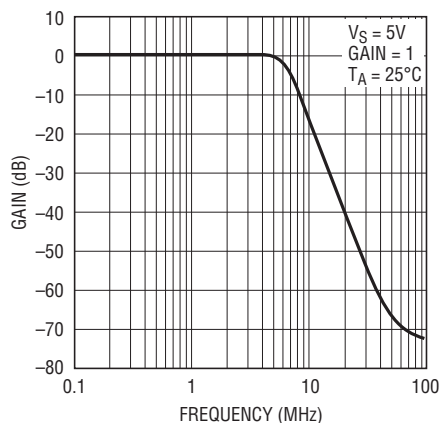
Note 6: LT6600Cは -40°C ~ 85°C の動作温度範囲で動作することが保証されている。

Note 7: LT6600Cは 0°C ~ 70°C の性能仕様に適合することが保証されており、 -40°C ~ 85°C の拡張温度範囲で性能仕様に適合するように設計され、特性が評価されており、性能仕様に適合すると予想されるが、これらの温度ではテストされない。LT6600Iは -40°C ~ 85°C の温度範囲で性能仕様に適合することが保証されている。

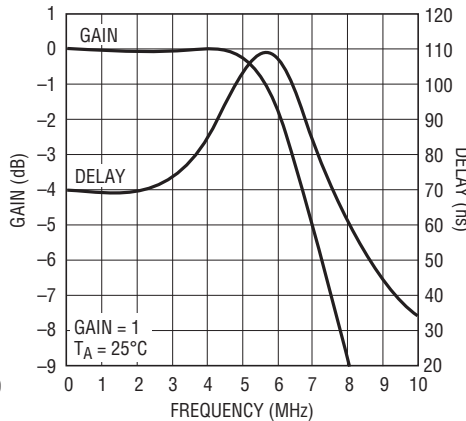
Note 8: 入力は、バック・トゥ・バック・ダイオードにより保護されている。差動入力電圧が1.4Vを超える場合、入力電流は10mA未満に制限すること。

標準的性能特性

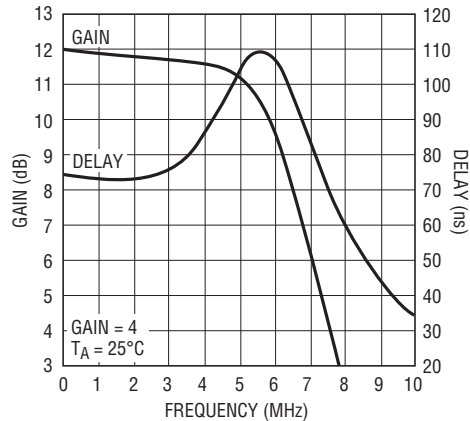
振幅応答



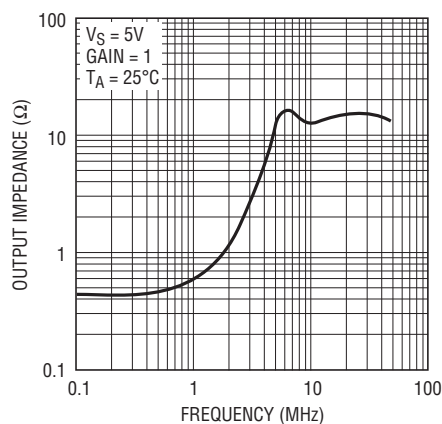
パスバンド利得と遅延



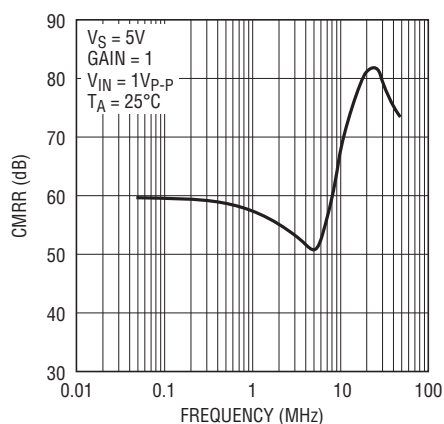
パスバンド利得と遅延



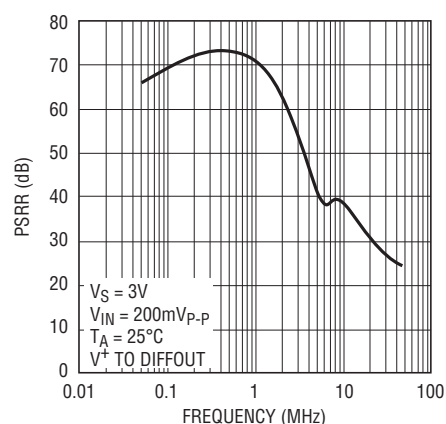
出力インピーダンスと周波数



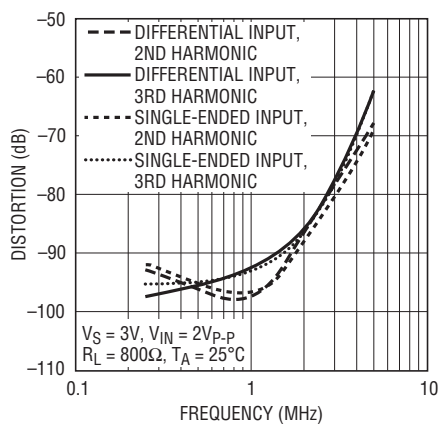
同相除去比



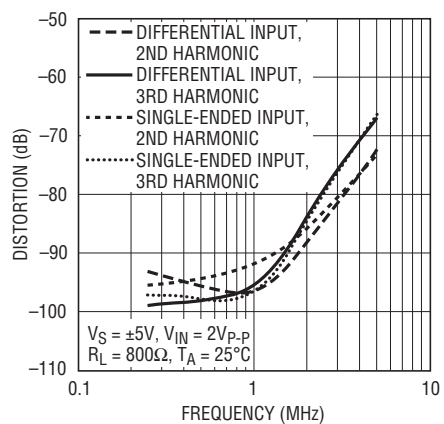
電源除去比



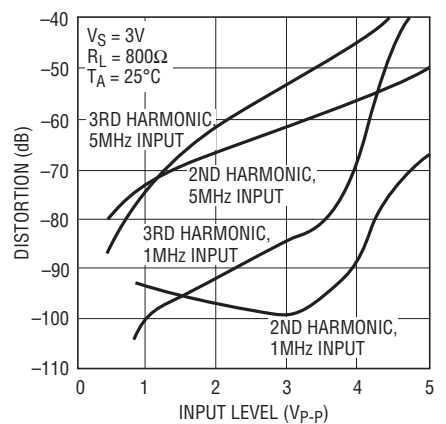
歪みと周波数



歪みと周波数

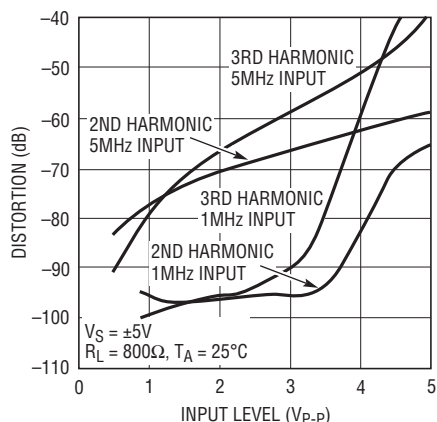


歪みと信号レベル



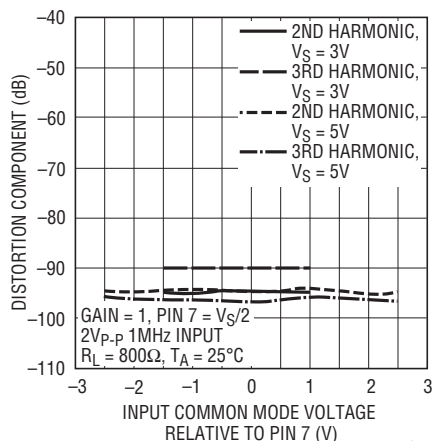
標準的性能特性

歪みと信号レベル



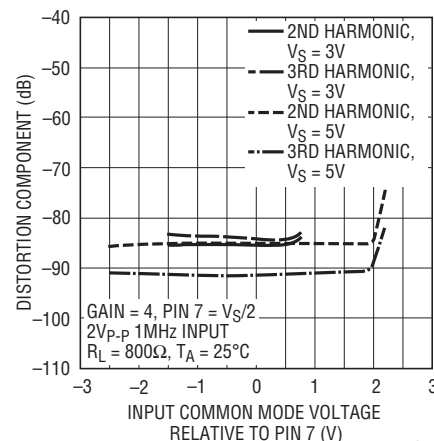
66005 G10

歪みと入力同相電圧



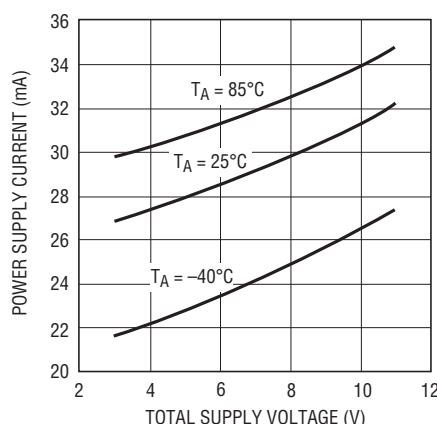
66005 G11

歪みと入力同相電圧



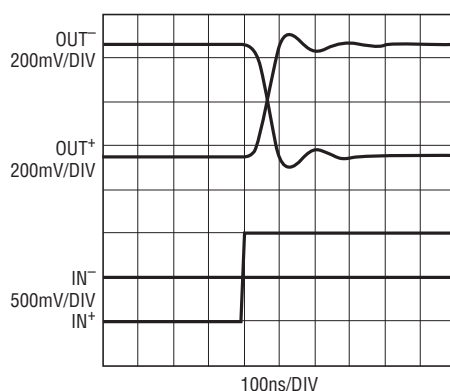
66005 G12

電源電流と電源電圧



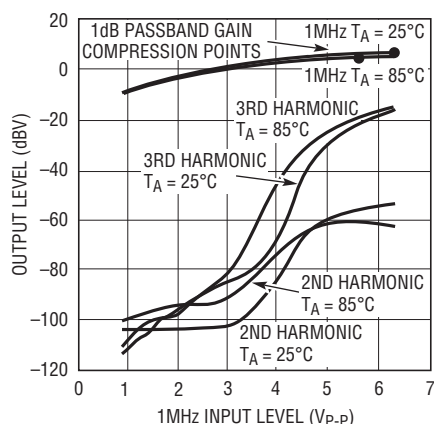
66005 G13

過渡応答、差動利得 = 1、
シングルエンド入力、差動出力



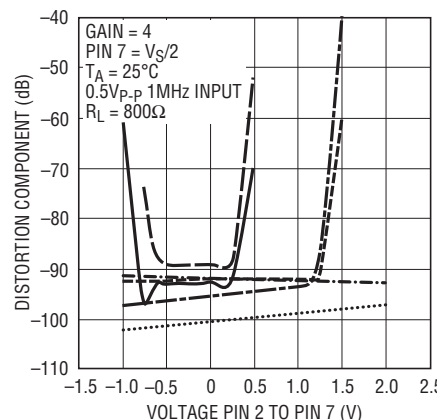
66005 G14

歪みと温度



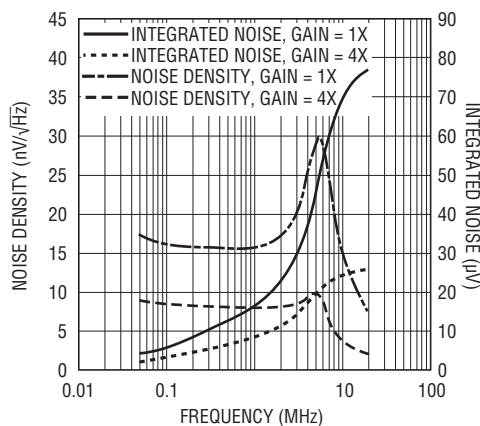
66005 G15

歪みと出力同相電圧



66005 G16

入力換算ノイズ



66005 G17

ピン機能

IN⁻とIN⁺ (ピン1, 8) : 入力ピン。信号は同じ値の外部抵抗 R_{IN} を通して入力ピンの片方または両方に与えることができます。差動入力から差動出力へのDC利得は $806\Omega/R_{IN}$ です。

V_{OCM} (ピン2) : 2番目のフィルタ段のDC同相基準電圧。この値により、フィルタの差動出力の同相電圧をプログラムします。ピン2は高インピーダンス入力で、外部電圧リファレンスでドライブするか、またはPCボード上でピン2をピン7に接続することができます。ピン2は、グランド・プレーンに接続されていない限り、 $0.01\mu\text{F}$ のセラミック・コンデンサでバイパスします。

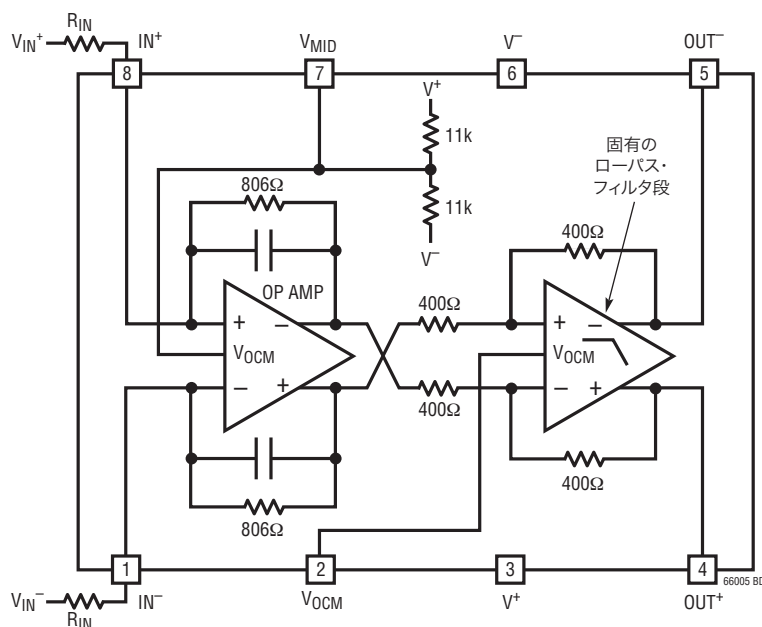
V⁺とV⁻ (ピン3, 6) : 電源ピン。3.3Vまたは5Vの単一電源(ピン6を接地)では、高品質の $0.1\mu\text{F}$ のセラミック・バイパス・コンデンサを正電源ピン(ピン3)から負電源ピン(ピン6)に接続する必要があります。バイパスはできるだけデバイスに近づけます。両電源のアプリケーションでは、高品質の $0.1\mu\text{F}$ セラミック・コ

ンデンサを使ってピン3とピン6をそれぞれグランドにバイパスします。

OUT⁺とOUT⁻ (ピン4, 5) : 出力ピン。ピン4とピン5はフィルタの差動出力です。各ピンはACグランドに接続された 100Ω と 50pF の負荷の両方または片方をドライブすることができます。

V_{MID} (ピン7) : V_{MID}ピンは内部で電源の midpoint にバイアスされています(ブロック図を参照)。単一電源動作では、高品質の $0.01\mu\text{F}$ セラミック・コンデンサでV_{MID}ピンをピン6にバイパスします。両電源動作では、ピン7を質の良いDCグランドにバイパスするか、または接地することができます。グランド・プレーンを使います。グランドの質が良くないと、ノイズと歪みが増加します。ピン7はフィルタの初段の出力同相電圧を設定します。そのインピーダンスは $5.5\text{k}\Omega$ で、外部の低インピーダンス電圧源でオーバーライドすることができます。

ブロック図



アプリケーション情報

LT6600-5へのインタフェース

差動利得を $806\Omega/R_{IN}$ に設定するため、LT6600-5には値の等しい2個の外部抵抗(R_{IN})が必要です。フィルタへの入力はいこれらの外部部品に与えられる電圧 V_{IN}^{+} および V_{IN}^{-} です(図1)。 V_{IN}^{+} と V_{IN}^{-} の間の差が差動入力電圧です。 V_{IN}^{+} と V_{IN}^{-} の平均が同相入力電圧です。同様に、LT6600-5のピン4とピン5に現れる電圧 V_{OUT}^{+} と V_{OUT}^{-} がフィルタの出力です。 V_{OUT}^{+} と V_{OUT}^{-} の間の差が差動出力電圧です。 V_{OUT}^{+} と V_{OUT}^{-} の平均が同相出力電圧です。

単一3.3V電源とユニティ・パスバンド・ゲインで動作し、入力信号がDC結合されているLT6600-5を図1に示します。同相入力電圧は0.5V、差動入力電圧は2V_{P-P}です。同相出力電圧は1.65V、差動出力電圧は5MHzより下の周波数では2V_{P-P}です。同相出力電圧はピン2の電圧によって決まります。ピン2はピン7に短絡されていますので、出力同相電圧は電源の中心の電

圧になります。さらに、同相入力電圧はピン7の電源中心の電圧に等しくなることができます(「標準的性能特性」の「歪みと入力同相レベル」のグラフを参照)。

信号をLT6600-5にAC結合する方法を図2に示します。この例では、入力はシングルエンドの信号です。AC結合を使うと、シングルエンドまたは差動の信号を任意の同相レベルで処理することができます。0.1μFのカップリング・コンデンサと806Ωの利得設定抵抗により、ハイパス・フィルタが形成され、2kHzより下の信号を減衰します。カップリング・コンデンサの値を大きくすると、このハイパスの3dB周波数が比例して減少します。

図3では、LT6600-5は12dBの利得を与えています。利得抵抗にはオプションの62pFが並列に接続されており、5MHzの近くのパスバンドの平坦度を改善します。

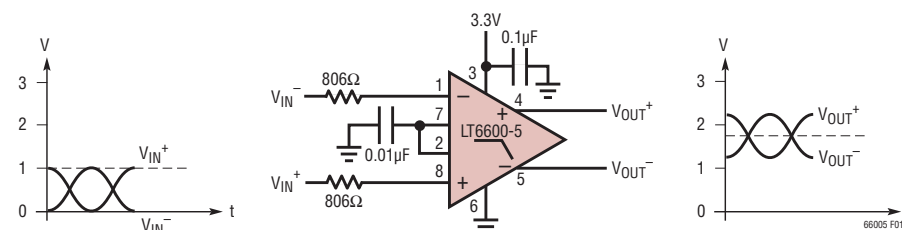


図1

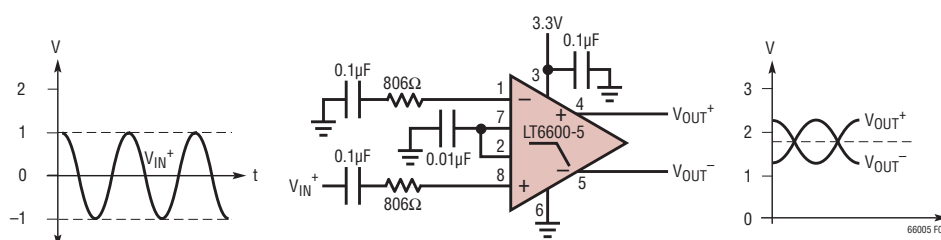


図2

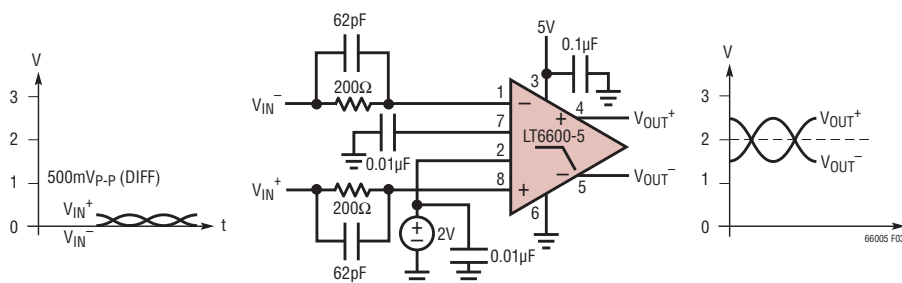


図3

アプリケーション情報

同相出力電圧は2Vに設定されます。

図4を使って、LT6600-5と電流出力DACの間のインタフェースを決定します。利得（つまり「トランスインピーダンス」）は $A = (V_{OUT}/I_{IN})\Omega$ として定義されます。トランスインピーダンスを計算するには、次式を使います。

$$A = \frac{806 \cdot R1}{R1 + R2} \Omega$$

$R1 + R2 = 806\Omega$ と置くと、利得の式は $A = R1\Omega$ と整理されず。

DACのピンの電圧は $R1$ 、 $R2$ 、ピン7の電圧およびDACの出力電流 (I_{IN}^+ または I_{IN}^-) によって決まります。 $R1 = 49.9\Omega$ および $R2 = 750\Omega$ のときの図4について検討します。ピン7の電圧は1.65Vです。DACピンの電圧は次式で与えられます。

$$V_{DAC} = V_{PIN7} \cdot \frac{R1}{R1 + R2 + 806} + I_{IN} \cdot \frac{R1 \cdot R2}{R1 + R2}$$

$$= 51mV + I_{IN} 46.8\Omega$$

I_{IN} は I_{IN}^- または I_{IN}^+ です。この例のトランスインピーダンスは 50.3Ω です。

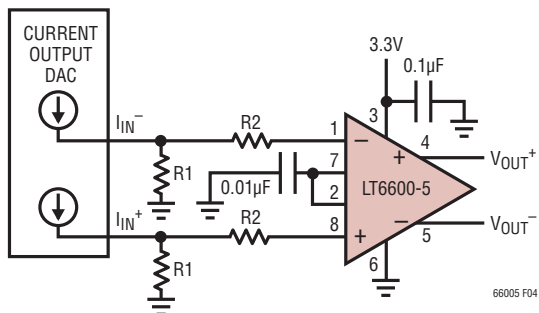


図4

LT6600-5の評価

LT6600-5の低インピーダンス・レベルと高周波数動作のため、LT6600-5と他のデバイスの間の整合ネットワークに注意を払う必要があります。前の諸例では、理想的なソース・インピーダンス (0Ω) と大きな負荷抵抗 ($1k\Omega$) を仮定しています。インピーダンスを考慮しなければならない実際的な例の1つに、ネットワーク・アナライザを使ったLT6600-5の評価があります。ソース・インピーダンスが 50Ω 、入力インピーダンスが

50Ω のシングルエンドの装置を使ってLT6600-5の特性を評価するのに使うことができる実験室のセットアップを図5に示します。ユニティ・ゲインの構成では、LT6600-5は 806Ω のソース抵抗を必要としますが、ネットワーク・アナライザの出力は 50Ω 負荷抵抗用に較正されています。1:1のトランス、 51.1Ω と 787Ω の抵抗は上の2つの制約を満たします。トランスはシングルエンドのソースを差動信号に変換します。同様に、大きな負荷抵抗によりLT6600-5の出力の歪みが小さくなりますが、それでもアナライザの入力は標準 50Ω です。図5の4:1の巻数の ($16:1$ のインピーダンスの) トランスと2個の 402Ω 抵抗は、LT6600-5の出力に 1600Ω の差動負荷（つまり、各出力からグラウンドに 800Ω 相当）を与えます。ネットワーク・アナライザの入力から見たインピーダンスは依然として 50Ω で、トランスとアナライザの入力の間のケーブルの反射を減少させます。

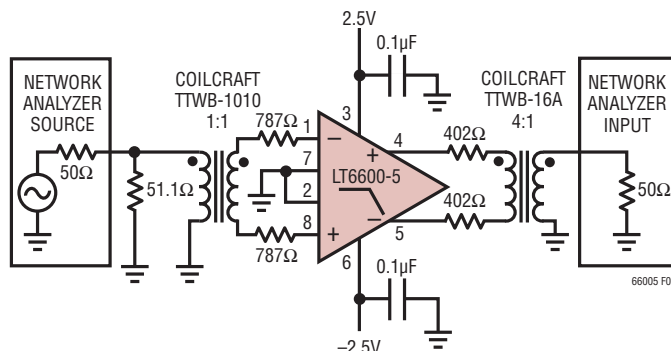


図5

差動と同相の電圧範囲

LT6600-5内部の差動アンプにはフィルタに加わる最大ピーク-ピーク間差動電圧を制限する回路が備わっています。この制限機能は内部回路での過度の電力消費を防ぎ、出力の短絡に対して保護します。この制限機能は $2V_{P-P}$ を超える出力信号レベルで効果を発揮し始め、 $3.5V_{P-P}$ を超えると顕著になります。これは図6に示されています。LT6600-5はユニティ・パスバンド・ゲインに設定されており、フィルタの入力は $1MHz$ の信号でドライブされています。この電圧制限はフィルタの出力段が電源レールに達するずっと前に有効になりますので、図6に示されているデバイスの入力/出力の振舞いは電源電圧に比較的依存しません。

アプリケーション情報

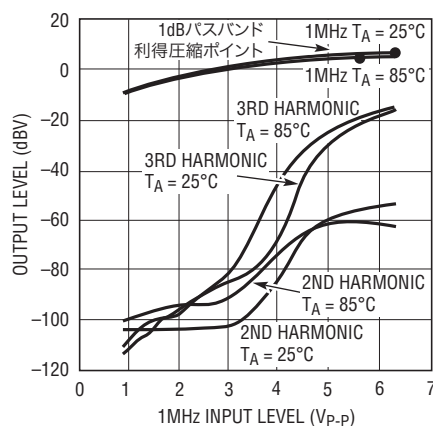


図6

LT6600-5内部の2個のアンプは、それらの出力同相電圧を独立に制御します(「ブロック図」を参照)。以下のガイドラインでは、単一電源動作のフィルタの性能を最適化します。

ピン7は0.01 μ F以上のコンデンサを使ってACグランドにバイパスする必要があります。ピン7は、 V^- より少なくとも1.5V上から V^+ より少なくとも1.5V下の間に留まる限り、低インピーダンスのソースからドライブすることができます。内部抵抗分割器がピン7の電圧を設定します。内部の11k抵抗は十分整合していますが、それらの絶対値は $\pm 20\%$ 変動する可能性があります。このことは、外部抵抗ネットワークを接続してピン7の電圧を変更する場合、考慮に入れる必要があります。

簡単にするため、ピン2をピン7に短絡することができます。異なる同相出力電圧が必要ならば、ピン2を電圧源または抵抗ネットワークに接続します。3Vおよび3.3Vの電源では、ピン2の電圧は電源の midpoint のレベル以下にする必要があります。たとえば、単一3.3V電源ではピン2の電圧を1.65V以下にします。3.3Vより高い電源電圧では、ピン2の電圧を電源の midpoint より高く設定することができます。ピン2の電圧はピン7の電圧の1V下からピン7の電圧の2V上までの範囲から外れないようにします。ピン2は高インピーダンスの入力です。

LT6600-5は、電源の midpoint の電圧を中心にした信号や、単一電源システムでグランドと正電圧の間で振幅する信号(図1)など、多様な入力信号を処理するように設計されています。入力同相電圧(図1の V_{IN}^+ と V_{IN}^- の平均)の許容範囲は、電源電圧レベルと利得設定によって決まります(「電気的特性」を参照)。

同相DC電流

図1や図3のような、LT6600-5がローパス・フィルタ機能だけでなく入力信号の同相電圧をレベルシフトするアプリケーションでは、入力端子と出力端子の間のDC経路によってDC電流が生じます。これらの電流を最小に抑えて、電力消費と歪みを減らします。

図3のアプリケーションについて検討します。ピン7はLT6600-5内部の1番目の差動アンプ(「ブロック図」を参照)の出力同相電圧を2.5Vに設定します。入力同相電圧は0Vに近いので、内部の806 Ω 帰還抵抗と外部の200 Ω 入力抵抗の直列結合の両端には合計約2.5Vの電圧降下が生じます。その結果生じる各入力経路の2.5mAの同相DC電流はソース V_{IN}^+ とソース V_{IN}^- によって吸収する必要があります。ピン2はLT6600-5内部の2番目の差動アンプの同相出力電圧を設定し、したがって、フィルタの同相出力電圧を設定します。図3の例では、ピン2はピン7と0.5Vだけ異なりますので、追加の1.25mA(片側で0.625mA)のDC電流が、1番目の差動アンプの出力段をフィルタ出力に結合している抵抗に流れます。したがって、合計6.25mAが同相電圧の変換に使われます。

図3の簡単な修正により、DC同相電流が36%だけ減少します。ピン7をピン2に短絡すると、両方のオペアンプ段の同相出力電圧は2Vとなり、その結果生じるDC電流は4mAになります。もちろん、図3の入力をAC結合し、ピン7とピン2を短絡することにより、同相DC電流を除去することができます。

ノイズ

LT6600-5のノイズ性能は図7の回路を使って評価することができます。

LT6600-5のノイズ出力は低く、トランス結合ネットワークには6dBの減衰があるので、スペクトル・アナライザのノイズフロアを測定し、装置のノイズをフィルタ・ノイズの測定値から差し引く必要があります。

アプリケーション情報

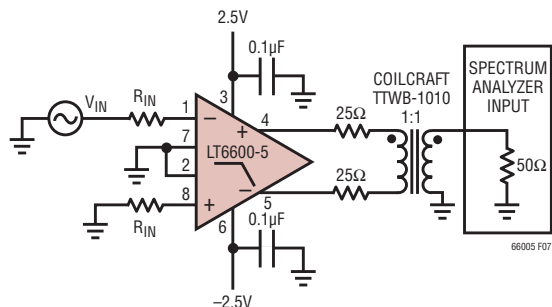


図7

例：デバイスを取り外し、25Ω抵抗を接地して、スペクトル・アナライザの全積分ノイズ(e_s)を10kHzから5MHzまで測定します。デバイスを差し込み、信号源(V_{IN})を切断し、入力抵抗を接地して、フィルタからの全積分ノイズ(e_o)を測定します。信号源を接続し、周波数を1MHzに設定し、 V_{IN} の測定値が100mV_{P-P}を示すまで振幅を調整します。出力振幅(V_{OUT})を測定し、パスバンド利得 $A = V_{OUT}/V_{IN}$ を計算します。ここで、入力換算積分ノイズ(e_{IN})を次のように計算します。

$$e_{IN} = \frac{\sqrt{(e_o)^2 - (e_s)^2}}{A}$$

さまざまな R_{IN} の値に対する標準的な入力換算積分ノイズを表1に示します。

図8は、図7の測定装置を使った $R_{IN} = 806\Omega$ および200Ωのときの周波数に応じて変動するLT6600-5のノイズ・スペクトル密度のプロットです(装置のノイズは測定結果から差し引かれています)。

表1. ノイズ性能

パスバンド利得 (V/V)	R_{IN}	入力換算 積分ノイズ 10kHz~10MHz	入力換算ノイズ dBm/Hz
4	200Ω	24μV _{RMS}	-149
2	402Ω	38μV _{RMS}	-145
1	806Ω	69μV _{RMS}	-140

各出力のノイズは差動成分と同相成分を含んでいます。トランスまたはコンバイナを使って差動出力をシングルエンドの信号に変換すると、同相ノイズが除去され、システムで達成可能な真のS/Nの大きさが与えられます。逆に、各出力が個別に測定され、ノイズ電力が一緒に加算されると、その結果計算されるノイズ・レベルは真の差動ノイズより高くなります。

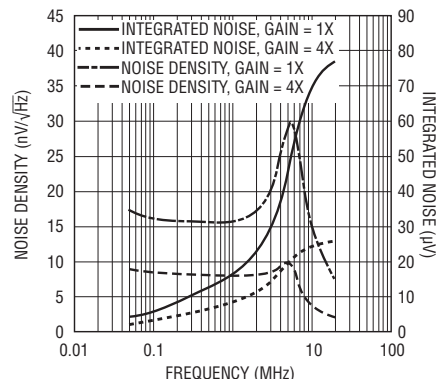


図8

電力損失

LT6600-5アンプは小型パッケージで高速動作と大きな信号電流を結合します。ダイの接合部温度が150°Cを超えないようにする必要があります。LT6600-5のパッケージのピン6はリードフレームに溶接されており、グラウンド・プレーンや大きなメタル・トレースに接続すると熱伝導が改善されます。メタル・トレースとメッキ・スルーホールを使って、デバイスの発生する熱をPCボードの裏面に分散させることができます。たとえば、2オンス銅の3/32インチFR-4ボードでは、LT6600-5のピン6に接続された合計660平方ミリメートル(PCボードの各面で330平方ミリメートル)のトレースにより、熱抵抗(θ_{JA})が約85°C/Wになります。ヒートシンクとして機能するVピンに接続された追加のメタル・トレースが無いと、熱抵抗は約105°C/Wになるでしょう。熱抵抗を検討するとき、ガイドラインとして表2を使うことができます。

表2. LT6600-5のSO-8パッケージの熱抵抗

銅面積		基板面積 (mm ²)	熱抵抗 (接合部から周囲)
表面 (mm ²)	裏面 (mm ²)		
1100	1100	2500	65°C/W
330	330	2500	85°C/W
35	35	2500	95°C/W
35	0	2500	100°C/W
0	0	2500	105°C/W

アプリケーション情報

接合部温度 (T_J) は周囲温度 (T_A) と電力損失 (P_D) から計算されます。電力損失は電源電圧 (V_S) と電源電流 (I_S) の積です。したがって、接合部温度は次式で与えられます。

$$T_J = T_A + (P_D \cdot \theta_{JA}) = T_A + (V_S \cdot I_S \cdot \theta_{JA})$$

ここで、電源電流 (I_S) は信号レベル、負荷インピーダンス、温度および同相電圧に応じて変動します。

与えられた電源電圧に対し、ワーストケースの電力損失は、差動入力信号が最大、同相電流が最大 (同相DC電流については「アプリケーション情報」を参照)、負荷インピーダンスが小さく、周囲温度が最大るとき生じます。接合部温度を計算するには、これらのワーストケースの条件で電源電流を測定し、表

2から熱抵抗を見積って、 T_J の式を適用します。たとえば、差動入力電圧が250mV、差動出力電圧が1V、1k Ω 負荷抵抗、周囲温度が85°Cの条件で図3の回路を使うと、電源電流 (ピン3へ流れ込む電流) の測定値は32.2mAです。銅トレースが35mm²のPCボードのレイアウトを仮定すると、 θ_{JA} は100°C/Wです。その結果生じる接合部温度は次のようになります。

$$T_J = T_A + (P_D \cdot \theta_{JA}) = 85 + (5 \cdot 0.0322 \cdot 100) = 101^\circ\text{C}$$

もっと高い電源電圧を使うとき、または小さなインピーダンスをドライブするときは、 T_J を150°Cより下に保つため、銅の量を増やす必要があるかもしれません。

パッケージ

S8パッケージ
8ピン・プラスチック・スモール・アウトライン (細型0.150インチ)
(Reference LTC DWG # 05-08-1610)

