

電力効率の高い、720MHz、
3.5mAレール・トゥ・レール
入力/出力オペアンプ

特長

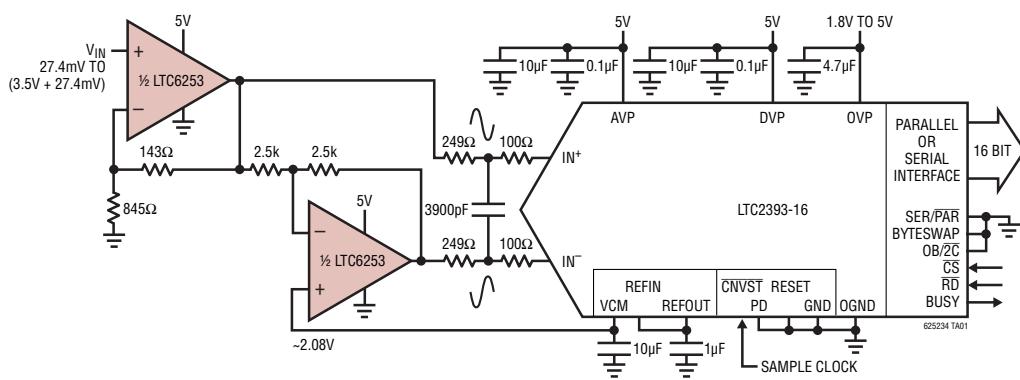
- 利得帯域幅積:720MHz
- -3dB周波数($A_V = 1$):400MHz
- 低消費電流:最大3.5mA
- 高スルーレート:280V/ μ s
- 入力同相範囲に両レールを含む
- レール・トゥ・レールの出力振幅
- 低い広帯域電圧ノイズ:2.75nV/ $\sqrt{\text{Hz}}$
- パワーダウン・モード:42 μ A
- 高速な出力回復
- 電源電圧範囲:2.5V～5.25V
- 入力オフセット電圧:最大350 μ V
- 大きな出力電流:90mA
- CMRR:105dB
- 開ループ利得:60V/mV
- 動作温度範囲:-40°C～125°C
- シングル:6ピンTSOT-23パッケージ
- デュアル:MS8、2mm×2mm DFN、8ピンTSOT-23およびMS10パッケージ
- クワッド:MS16パッケージ

アプリケーション

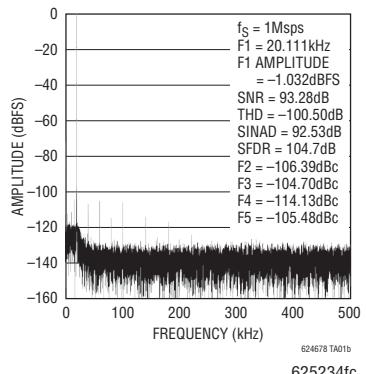
- 低電圧、高周波数信号処理
- A/Dコンバータのドライバ
- レール・トゥ・レール・バッファ・アンプ
- アクティブ・フィルタ
- バッテリ駆動機器

標準的応用例

5V単一電源で動作する16ビットADCドライバ



LTC2393-16 16ビットADCを
ドライブするLTC6253の
5V単一電源での性能



LTC6252/LTC6253/LTC6254

絶対最大定格 (Note 1)

全電源電圧(V^+ から V^-)	5.5V	規定温度範囲 (Note 5)	-40°C ~ 125°C
入力電流(+IN、-IN、SHDN) (Note 2)	±10mA	保存温度範囲	-65°C ~ 150°C
出力電流 (Note 3)	±100mA	接合部温度	150°C
動作温度範囲 (Note 4)	-40°C ~ 125°C	リード温度(半田付け、10秒) (MSOP、TSOTパッケージのみ)	300°C

ピン配置

<p>TOP VIEW OUT 1 6 V⁺ V⁻ 5 SHDN +IN 3 4 -IN S6 PACKAGE 6-LEAD PLASTIC TSOT-23 T_{JMAX} = 150°C, θ_{JA} = 192°C/W (NOTE 9)</p>	<p>TOP VIEW OUT A 1 8 V⁺ -IN A 2 OUT B +IN A 3 -IN B V⁻ 4 +IN B DC PACKAGE 8-LEAD (2mm × 2mm) PLASTIC DFN T_{JMAX} = 125°C, θ_{JA} = 102°C/W (NOTE 9) EXPOSED PAD (PIN 9) IS V⁻, MUST BE SOLDERED TO PCB</p>	<p>TOP VIEW OUT A 1 8 V⁺ -IN A 2 OUT E +IN A 3 -IN B V⁻ 4 +IN B MS8 PACKAGE 8-LEAD PLASTIC MSOP T_{JMAX} = 150°C, θ_{JA} = 163°C/W (NOTE 9)</p>
<p>TOP VIEW OUT A 1 10 V⁺ -IN A 2 OUT B +IN A 3 -IN B V⁻ 4 +IN B SHDN A 5 SHDN B MS PACKAGE 10-LEAD PLASTIC MSOP T_{JMAX} = 150°C, θ_{JA} = 160°C/W (NOTE 9)</p>	<p>TOP VIEW OUT A 1 8 V⁺ -IN A 2 OUT B +IN A 3 -IN B V⁻ 4 +IN B TS8 PACKAGE 8-LEAD PLASTIC TSOT-23 T_{JMAX} = 150°C, θ_{JA} = 195°C/W (NOTE 9)</p>	<p>TOP VIEW OUT A 1 16 OUT D -IN A 2 -IN D +IN A 3 +IN D V⁺ 4 V⁻ +IN B 5 -IN B -IN B 6 +IN C OUT B 7 -IN C 8 OUT C MS PACKAGE 16-LEAD PLASTIC MSOP T_{JMAX} = 150°C, θ_{JA} = 125°C/W (NOTE 9)</p>

発注情報

鉛フリー仕様	テープアンドリール	製品マーキング*	パッケージ	規定温度範囲
LTC6252CS6#TRMPBF	LTC6252CS6#TRPBF	LTFRW	6-Lead Plastic TSOT-23	0°C to 70°C
LTC6252IS6#TRMPBF	LTC6252IS6#TRPBF	LTFRW	6-Lead Plastic TSOT-23	-40°C to 85°C
LTC6252HS6#TRMPBF	LTC6252HS6#TRPBF	LTFRW	6-Lead Plastic TSOT-23	-40°C to 125°C
LTC6253CDC#TRMPBF	LTC6253CDC#TRPBF	LFRZ	8-Lead (2mm×2mm) Plastic DFN	0°C to 70°C
LTC6253IDC#TRMPBF	LTC6253IDC#TRPBF	LFRZ	8-Lead (2mm×2mm) Plastic DFN	-40°C to 85°C
LTC6253CMS8#PBF	LTC6253CMS8#TRPBF	LTFRX	8-Lead Plastic MSOP	0°C to 70°C
LTC6253IMS8#PBF	LTC6253IMS8#TRPBF	LTFRX	8-Lead Plastic MSOP	-40°C to 85°C
LTC6253HMS8#PBF	LTC6253HMS8#TRPBF	LTFRX	8-Lead Plastic MSOP	-40°C to 125°C
LTC6253CTS8#TRMPBF	LTC6253CTS8#TRPBF	LTFRY	8-Lead Plastic TSOT-23	0°C to 70°C
LTC6253ITS8#TRMPBF	LTC6253ITS8#TRPBF	LTFRY	8-Lead Plastic TSOT-23	-40°C to 85°C
LTC6253HTS8#TRMPBF	LTC6253HTS8#TRPBF	LTFRY	8-Lead Plastic TSOT-23	-40°C to 125°C

発注情報

鉛フリー仕様	テープアンドリール	製品マーキング*	パッケージ	規定温度範囲
LTC6253CMS#PBF	LTC6253CMS#TRPBF	LTFSB	10-Lead Plastic MSOP	0°C to 70°C
LTC6253IMS#PBF	LTC6253IMS#TRPBF	LTFSB	10-Lead Plastic MSOP	-40°C to 85°C
LTC6254CMS#PBF	LTC6254CMS#TRPBF	6254	16-Lead Plastic MSOP	0°C to 70°C
LTC6254IMS#PBF	LTC6254IMS#TRPBF	6254	16-Lead Plastic MSOP	-40°C to 85°C
LTC6254HMS#PBF	LTC6254HMS#TRPBF	6254	16-Lead Plastic MSOP	-40°C to 125°C

TRM = 500個。* 温度グレードは出荷時のコンテナのラベルで識別されます。

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。

鉛ベース仕様の製品の詳細については、弊社または弊社代理店にお問い合わせください。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/>をご覧ください。テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreel/>をご覧ください。

電気的特性 (V_S = 5V) ●は全規定動作温度範囲の規格値を意味する。それ以外は T_A = 25°C での値。注記がない限り、各アンプで、V_S = 5V; 0V; V_{SHDN} = 2V; V_{CM} = V_{OUT} = 2.5V。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V _{OS}	Input Offset Voltage	V _{CM} = Half Supply	● -350 -1000	50	350 1000	μV μV
		V _{CM} = V ⁺ - 0.5V, NPN Mode	● -2.2 -3.3	0.1	2.2 -3.3	mV mV
ΔV _{OS}	Input Offset Voltage Match (Channel-to-Channel) (Note 8)	V _{CM} = Half Supply	● -350 -550	50	350 550	μV μV
		V _{CM} = V ⁺ - 0.5V, NPN Mode	● -2.75 -4	0.1	2.75 4	mV mV
V _{OS} T _C	Input Offset Voltage Drift		●		-3.5	μV/°C
I _B	Input Bias Current (Note 7)	V _{CM} = Half Supply	● -0.75 -1.15	-0.1	0.75 1.15	μA μA
		V _{CM} = V ⁺ - 0.5V, NPN Mode	● 0.8 0.4	1.4	3.0 5.0	μA μA
I _{OS}	Input Offset Current	V _{CM} = Half Supply	● -0.5 -0.6	-0.03	0.5 0.6	μA μA
		V _{CM} = V ⁺ - 0.5V, NPN Mode	● -0.5 -0.6	-0.03	0.5 0.6	μA μA
e _n	Input Noise Voltage Density	f = 1MHz			2.75	nV/√Hz
	Input 1/f Noise Voltage	f = 0.1Hz to 10Hz			2	μV _{P-P}
i _n	Input Noise Current Density	f = 1MHz			4	pA/√Hz
C _{IN}	Input Capacitance	Differential Mode Common Mode			2.5 0.8	pF pF
R _{IN}	Input Resistance	Differential Mode Common Mode			7.2 3	kΩ MΩ
A _{VOL}	Large Signal Voltage Gain	R _L = 1k to Half Supply (Note 10)	● 35 16	60		V/mV V/mV
		R _L = 100Ω to Half Supply (Note 10)	● 5 2.4	13		V/mV V/mV
CMRR	Common Mode Rejection Ratio	V _{CM} = 0V to 3.5V	● 85 82	105		dB dB

LTC6252/LTC6253/LTC6254

電気的特性 ($V_S = 5V$) ●は全規定動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ C$ での値。注記がない限り、各アンプで、 $V_S = 5V$; $0V$; $V_{SHDN} = 2V$; $V_{CM} = V_{OUT} = 2.5V$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{CMR}	Input Common Mode Range		● 0		V_S	V
PSRR	Power Supply Rejection Ratio	$V_S = 2.5V$ to $5.25V$ $V_{CM} = 1V$	66.5 ● 62	70		dB dB
	Supply Voltage Range (Note 6)		● 2.5		5.25	V
V_{OL}	Output Swing Low ($V_{OUT} - V^-$)	No Load		25 ● 65	40	mV mV
		$I_{SINK} = 5mA$		60 ● 120	90	mV mV
		$I_{SINK} = 25mA$		150 ● 320	200	mV mV
V_{OH}	Output Swing High ($V^+ - V_{OUT}$)	No Load		65 ● 120	100	mV mV
		$I_{SOURCE} = 5mA$		115 ● 210	170	mV mV
		$I_{SOURCE} = 25mA$		270 ● 450	330	mV mV
I_{SC}	Output Short-Circuit Current	Sourcing		-90 ● -32	-40	mA mA
		Sinking		60 ● 40	100	mA mA
I_S	Supply Current per Amplifier	$V_{CM} = \text{Half Supply}$		3.3 ● 4.8	3.5	mA mA
		$V_{CM} = V^+ - 0.5V$			4.25 ● 5.9	4.85 mA mA
I_{SD}	Disable Supply Current	$V_{SHDN} = 0.8V$		42 ● 75	55	μA μA
I_{SHDNL}	SHDN Pin Current Low	$V_{SHDN} = 0.8V$		-3 ● -4	-1.6 0	μA μA
I_{SHDNH}	SHDN Pin Current High	$V_{SHDN} = 2V$		-300 ● -600	35 600	nA nA
V_L	SHDN Pin Input Voltage Low				0.8	V
V_H	SHDN Pin Input Voltage High			● 2		V
I_{OSD}	Output Leakage Current in Shutdown	$V_{SHDN} = 0.8V$, Output Shorted to Either Supply			100	nA
t_{ON}	Turn-On Time	$V_{SHDN} = 0.8V$ to $2V$			3.5	μs
t_{OFF}	Turn-Off Time	$V_{SHDN} = 2V$ to $0.8V$			2	μs
BW	-3dB Closed Loop Bandwidth	$A_V = 1$, $R_L = 1k$ to Half Supply			400	MHz
GBW	Gain-Bandwidth Product	$f = 4MHz$, $R_L = 1k$ to Half Supply		● 450 320	720	MHz MHz
$t_S, 0.1\%$	Settling Time to 0.1%	$A_V = 1$, $V_0 = 2V$ Step $R_L = 1k$			36	ns
SR	Slew Rate	$A_V = -1$, $4V$ Step (Note 11)			280	V/ μs
FPBW	Full Power Bandwidth	$V_{OUT} = 4V_{P-P}$ (Note 13)			9.5	MHz

電気的特性 ($V_S = 5V$) ●は全規定動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ C$ での値。注記がない限り、各アンプで、 $V_S = 5V, 0V; V_{SHDN} = 2V; V_{CM} = V_{OUT} = 2.5V$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
HD2/HD3	Harmonic Distortion $R_L = 1k$ to Half Supply	$f_C = 100\text{kHz}, V_0 = 2V_{P-P}$ $f_C = 1\text{MHz}, V_0 = 2V_{P-P}$ $f_C = 2.5\text{MHz}, V_0 = 2V_{P-P}$ $f_C = 4\text{MHz}, V_0 = 2V_{P-P}$		99/109		dBc
	$R_L = 100\Omega$ to Half Supply	$f_C = 100\text{kHz}, V_0 = 2V_{P-P}$ $f_C = 1\text{MHz}, V_0 = 2V_{P-P}$ $f_C = 2.5\text{MHz}, V_0 = 2V_{P-P}$ $f_C = 4\text{MHz}, V_0 = 2V_{P-P}$		97/104		dBc
ΔG	Differential Gain (Note 14)	$A_V = 2, R_L = 150\Omega, V_S = \pm 2.5V$ $A_V = 1, R_L = 1k\Omega, V_S = \pm 2.5V$		0.1		%
	Differential Phase (Note 14)	$A_V = 2, R_L = 150\Omega, V_S = \pm 2.5V$ $A_V = 1, R_L = 1k\Omega, V_S = \pm 2.5V$		0.02		%
	Crosstalk	$A_V = -1, R_L = 1k$ to Half Supply, $V_{OUT} = 2V_{P-P}, f = 2.5\text{MHz}$		0.25		Deg
				0.05		Deg
				-96		dB

電気的特性 ($V_S = 2.7V$) ●は全規定動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ C$ での値。注記がない限り、各アンプで、 $V_S = 2.7V, 0V; V_{SHDN} = 2V; V_{CM} = V_{OUT} = 1.35V$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
V _{OS}	Input Offset Voltage	$V_{CM} = \text{Half Supply}$	●	0	700	μV	
			●	-300	1500	μV	
ΔV_{OS}	Input Offset Voltage Match (Channel-to-Channel) (Note 8)	$V_{CM} = V^+ - 0.5V, \text{NPN Mode}$	●	-1.6	0.9	mV	
			●	-2.0	3.2	mV	
		$V_{CM} = \text{Half Supply}$	●	-350	10	μV	
			●	-750	350	μV	
V _{OS T_C}	Input Offset Voltage Drift	$V_{CM} = V^+ - 0.5V, \text{NPN Mode}$	●	-2.8	0.1	mV	
			●	-4	2.8	mV	
V _{OS T_C}	Input Offset Voltage Drift		●		2.75	$\mu V/\text{ }^\circ C$	
I _B	Input Bias Current (Note 7)	$V_{CM} = \text{Half Supply}$	●	-1000	-275	nA	
			●	-1500	600	nA	
I _{OS}	Input Offset Current	$V_{CM} = V^+ - 0.5V, \text{NPN Mode}$	●	0.6	1.175	μA	
			●	0	2.5	μA	
		$V_{CM} = \text{Half Supply}$	●	-500	-150	nA	
			●	-600	500	nA	
e _n	Input Noise Voltage Density	$V_{CM} = V^+ - 0.5V, \text{NPN Mode}$	●	-500	-30	nA	
			●	-600	500	nA	
I _n	Input Noise Current Density	$f = 1\text{MHz}$			2.9	$nV/\sqrt{\text{Hz}}$	
		$f = 0.1\text{Hz to } 10\text{Hz}$			2	μV_{P-P}	
C _{IN}	Input Capacitance	$f = 1\text{MHz}$			3.6	$pA/\sqrt{\text{Hz}}$	
		Differential Mode Common Mode			2.5 0.8	pF	
R _{IN}	Input Resistance	$f = 1\text{MHz}$			7.2 3	k Ω M Ω	
		Differential Mode Common Mode			7.2 3	k Ω M Ω	
AV _{OL}	Large Signal Voltage Gain	$R_L = 1k$ to Half Supply (Note 12)	●	16.5 7	36	V/mV	
		$R_L = 100\Omega$ to Half Supply (Note 12)	●	2.3 1.8	6.9	V/mV	
						V/mV	

LTC6252/LTC6253/LTC6254

電気的特性 ($V_S = 2.7V$) ●は全規定動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ C$ での値。注記がない限り、各アンプで、 $V_S = 2.7V, 0V; V_{SHDN} = 2V; V_{CM} = V_{OUT} = 1.35V$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
CMRR	Common Mode Rejection Ratio	$V_{CM} = 0V$ to $1.2V$	● 80 77	105		dB dB
V_{CMR}	Input Common Mode Range		● 0		V_S	V
PSRR	Power Supply Rejection Ratio	$V_S = 2.5V$ to $5.25V$ $V_{CM} = 1V$	● 66.5 62	70		dB dB
	Supply Voltage Range (Note 6)		● 2.5		5.25	V
V_{OL}	Output Swing Low ($V_{OUT} - V^-$)	No Load		22 40	28	mV mV
		$I_{SINK} = 5mA$		80 140	100	mV mV
		$I_{SINK} = 10mA$		110 190	150	mV mV
V_{OH}	Output Swing High ($V^+ - V_{OUT}$)	No Load		55 95	75	mV mV
		$I_{SOURCE} = 5mA$		125 200	150	mV mV
		$I_{SOURCE} = 10mA$		165 275	200	mV mV
I_{SC}	Short-Circuit Current	Sourcing		-35 20	-18 40	mA mA
		Sinking		17	-14	mA mA
I_S	Supply Current per Amplifier	$V_{CM} = \text{Half Supply}$		2.9 4.5	3.5	mA mA
		$V_{CM} = V^+ - 0.5V$		3.7 5.5	4.6	mA mA
I_{SD}	Disable Supply Current	$V_{SHDN} = 0.8V$		24 50	35	μA μA
I_{SHDNL}	SHDN Pin Current Low	$V_{SHDN} = 0.8V$	● -1 -1.5	-0.5 0	0	μA μA
I_{SHDNH}	SHDN Pin Current High	$V_{SHDN} = 2V$	● -300 -600	45 600	300 600	nA nA
V_L	SHDN Pin Input Voltage		● 0.8		0.8	V
V_H	SHDN Pin Input Voltage		● 2.0		2.0	V
I_{OSD}	Output Leakage Current Magnitude in Shutdown	$V_{SHDN} = 0.8V$, Output Shorted to Either Supply		100		nA
t_{ON}	Turn-On Time	$V_{SHDN} = 0.8V$ to $2V$		5		μs
t_{OFF}	Turn-Off Time	$V_{SHDN} = 2V$ to $0.8V$		2		μs
BW	-3dB Closed Loop Bandwidth	$A_V = 1, R_L = 1k$ to Half Supply		350		MHz
GBW	Gain-Bandwidth Product	$f = 4MHz, R_L = 1k$ to Half Supply		630		MHz
$t_S, 0.1$	Settling Time to 0.1%	$A_V = +1, V_0 = 2V$ Step $R_L = 1k$		34		ns
SR	Slew Rate	$A_V = -1, 2V$ Step (Note 11)		170		V/ μs
FPBW	Full Power Bandwidth	$V_{OUT} = 2V_{P-P}$ (Note 13)		8.5		MHz
	Crosstalk	$A_V = -1, R_L = 1k$ to Half Supply, $V_{OUT} = 2V_{P-P}, f = 2.5MHz$		96		dB

電気的特性

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: 入力はバック・トゥ・バック・ダイオードにより保護されている。入力ピンまたはシャットダウン・ピンのどちらでもどちらかの電源を300mV以上超える場合、または差動入力電圧が1.4Vを超える場合、入力電流を10mA未満に制限すること。このパラメータは、設計および特性評価により性能仕様に適合することが保証されている。製造時にはテストされない。

Note 3: 出力電流が高いときは、接合部温度を絶対最大定格以下に抑えるために、ヒートシンクが必要になる場合がある。このパラメータは、設計および特性評価により性能仕様に適合することが保証されている。製造時にはテストされない。

Note 4: LTC6252C/LTC6253C/LTC6254CとLTC6252I/LTC6253I/LTC6254Iは−40°C～85°Cの温度範囲で動作することが保証されている。LTC6252H/LTC6253H/LTC6254Hは−40°C～125°Cの温度範囲で動作することが保証されている。

Note 5: LTC6252C/LTC6253C/LTC6254Cは0°C～70°Cの温度範囲で性能仕様に適合することが保証されている。これらは−40°C～85°Cの温度範囲で性能仕様に適合するように設計され、特性が評価されており、性能仕様に適合すると予想されるが、これらの温度ではテストされないし、QAサンプリングも行われない。LTC6252/LTC6253/LTC6254Iは−40°C～85°Cの温度範囲で性能仕様に適合することが保証されている。LTC6252H/LTC6253H/LTC6254Hは−40°C～125°Cの温度範囲で性能仕様に適合することが保証されている。

Note 6: 電源電圧範囲は電源除去比テストによって保証されている。

Note 7: 入力バイアス電流は正入力ピンと負入力ピンを流れる電流の平均の平均である。

Note 8: 整合パラメータは、LTC6254の2つのアンプAとDの間の差およびBとCの間の差である。さらにLTC6253の2つのアンプの間の差である。

Note 9: 熱抵抗はパッケージに接続されたPCボードのメタル量に依存して変化する。規定値は短いトレースが最小メタル面積でリードに接続されている場合である。

Note 10: 出力電圧は測定時に0.5Vから4.5Vに変化させられる。

Note 11: 出力波形の真中の2/3の部分が観測される。 R_L = 電源の1/2の電圧に接続された1k。

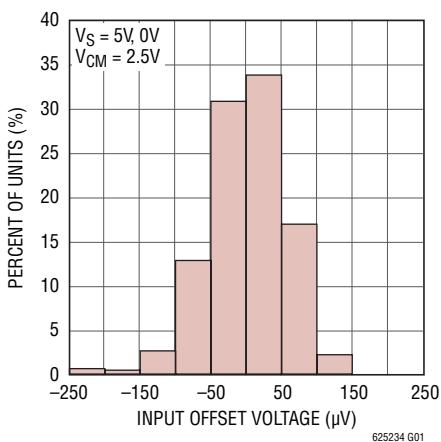
Note 12: 出力電圧は測定時に0.5Vから2.2Vに変化させられる。

Note 13: FPBWは、HD2、HD3 < −40dBcを有効な出力の基準として、+2の利得設定での歪み性能から決定される。

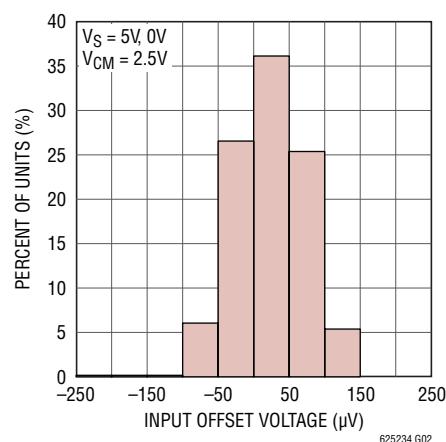
Note 14: 差動利得と位相はTektronix社のTSG120YC/NTSC信号発生器と同社の1780Rビデオ測定装置を使って測定される。

標準的性能特性

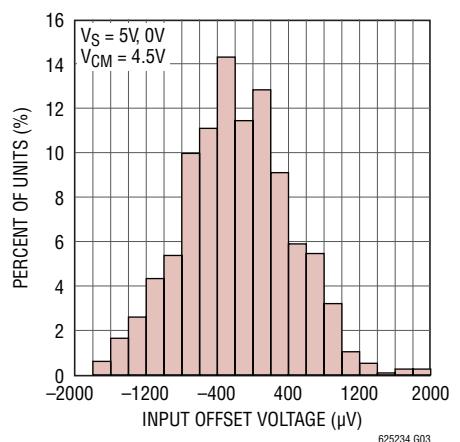
**V_{OS} の分布、V_{CM} = V_S/2
(MS、PNP 段)**



**V_{OS} の分布、V_{CM} = V_S/2
(TSOT-23、PNP 段)**



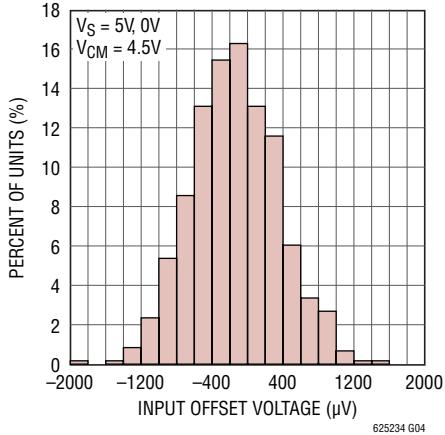
**V_{OS} の分布、V_{CM} = V⁺ − 0.5V
(MS、NPN 段)**



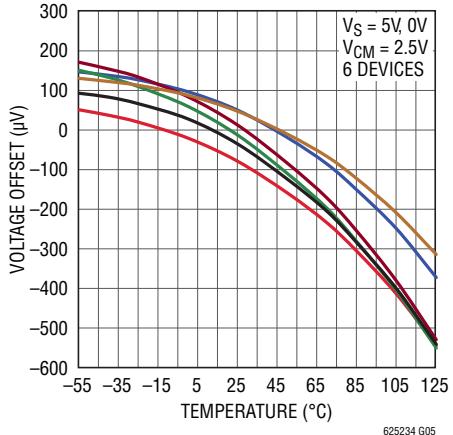
LTC6252/LTC6253/LTC6254

標準的性能特性

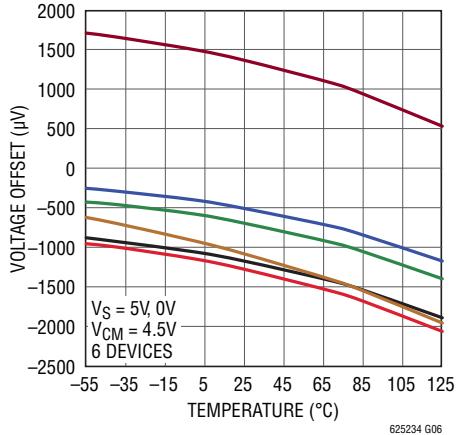
V_{OS} の分布、 $V_{CM} = V^+ - 0.5V$
(TSOT-23, NPN 段)



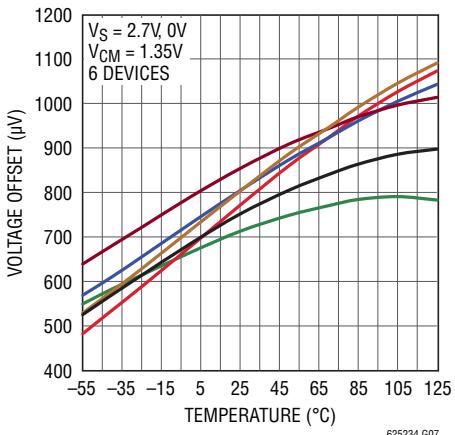
V_{OS} と温度、 $V_S = 5V, 0V$
(MS, PNP 段)



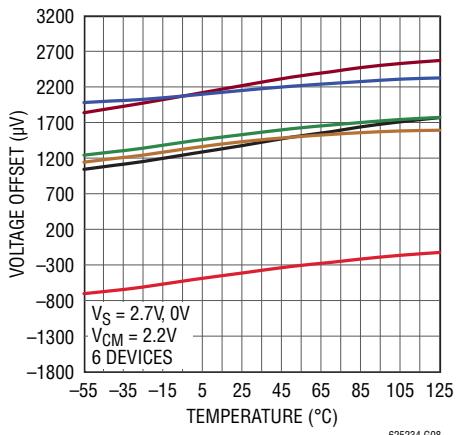
V_{OS} と温度、 $V_S = 5V, 0V$
(MS, NPN 段)



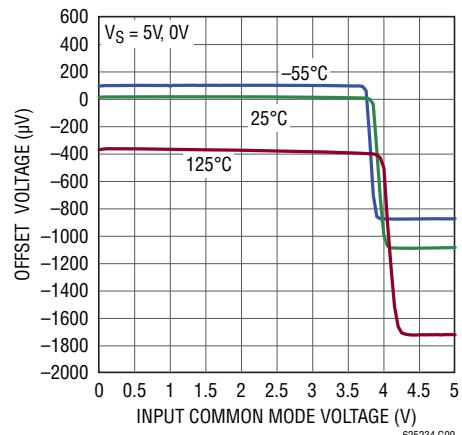
V_{OS} と温度、
 $V_S = 2.7V, 0V$ (MS, PNP 段)



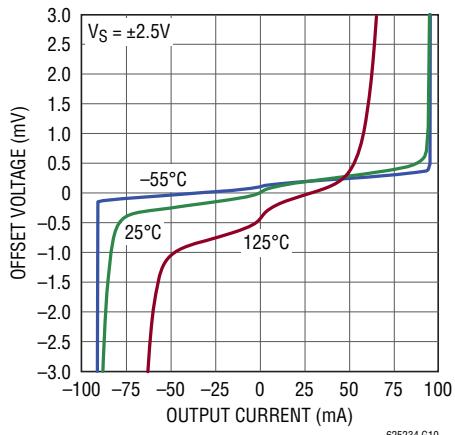
V_{OS} と温度、
 $V_S = 2.7V, 0V$ (MS, NPN 段)



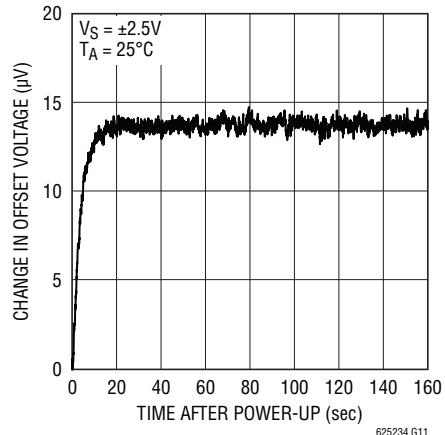
オフセット電圧と入力同相電圧



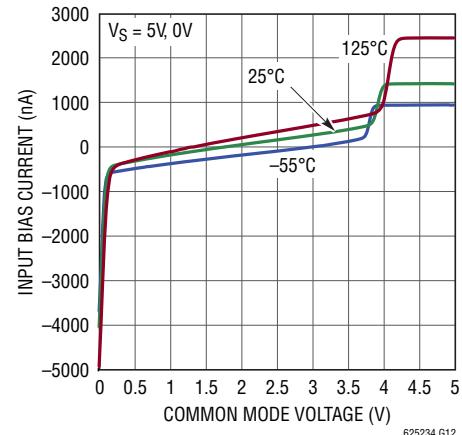
オフセット電圧と出力電流



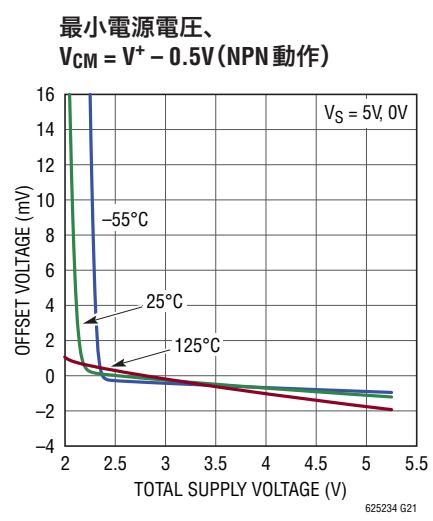
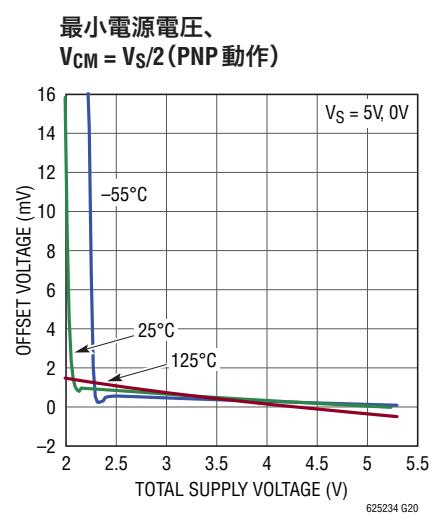
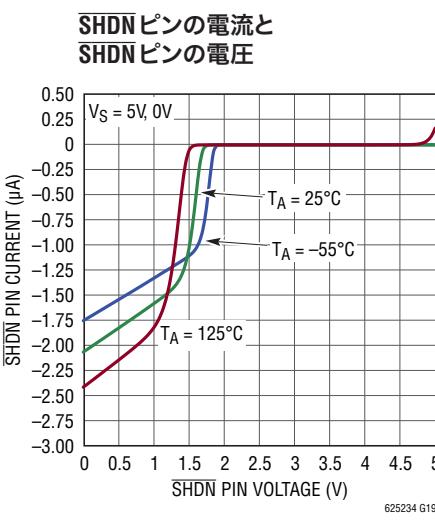
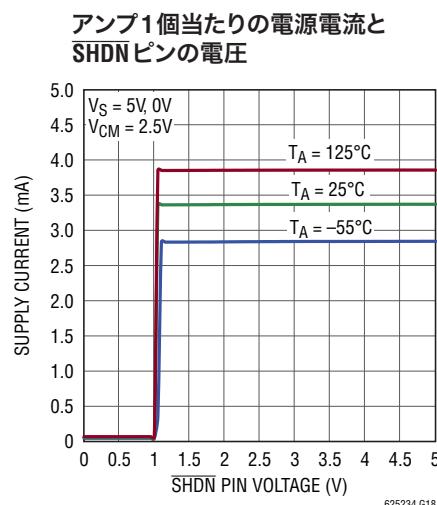
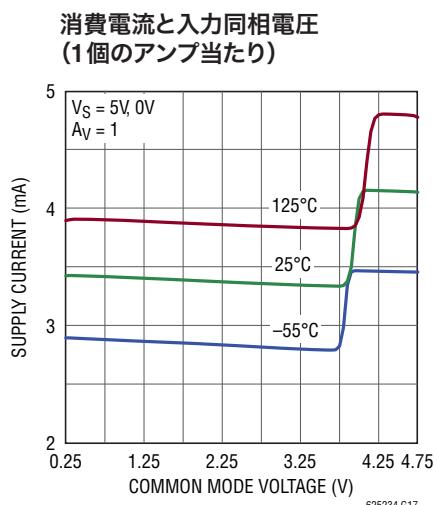
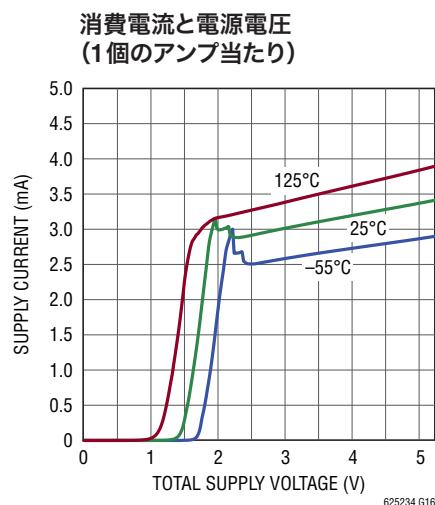
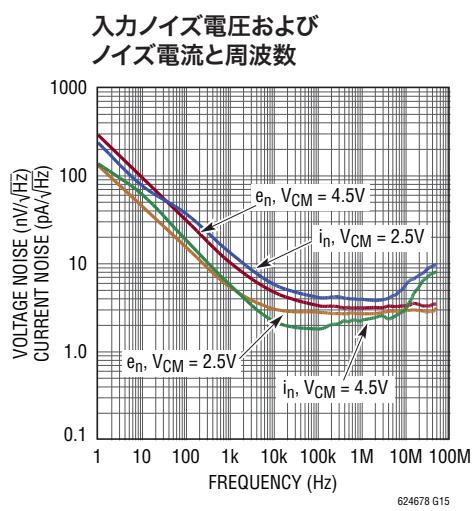
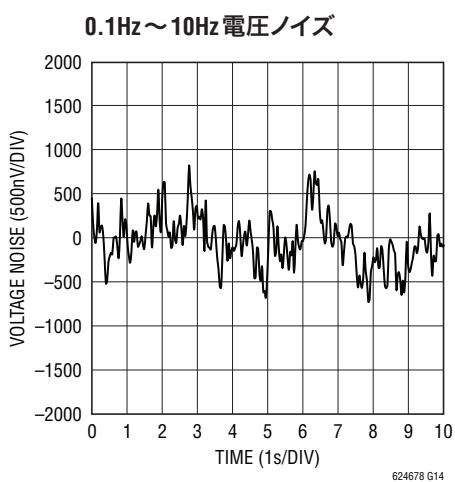
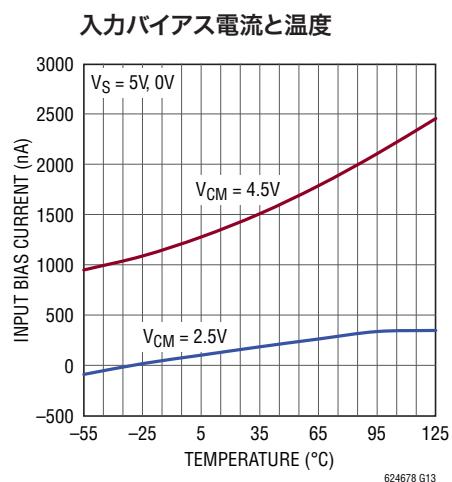
ウォームアップ・ドリフトと時間



入力バイアス電流と同相電圧



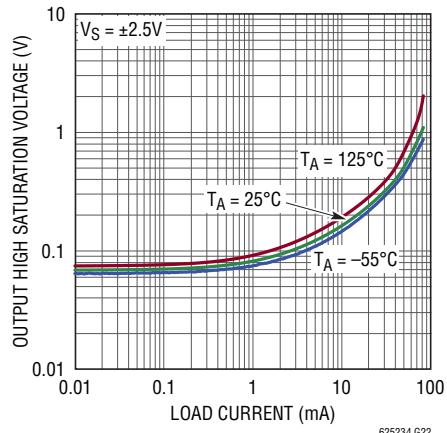
標準的性能特性



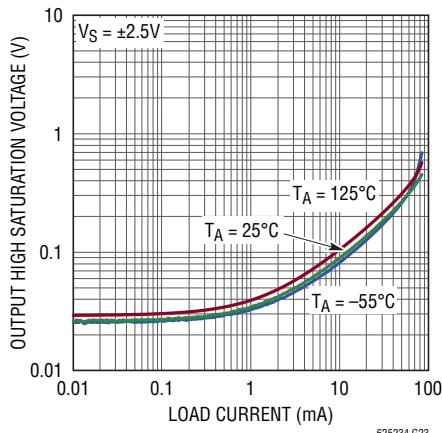
LTC6252/LTC6253/LTC6254

標準的性能特性

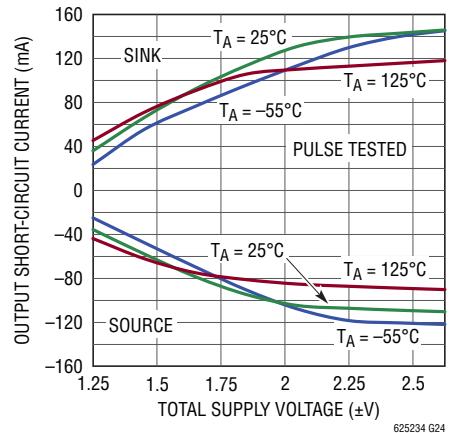
出力飽和電圧と負荷電流
(出力は高)



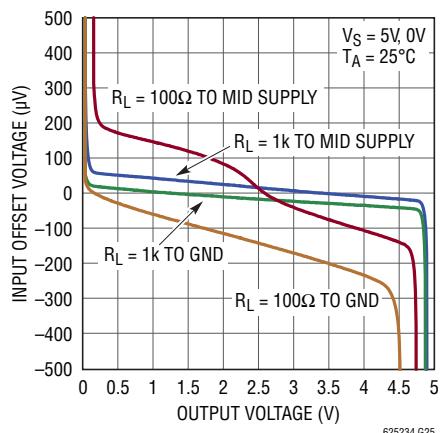
出力飽和電圧と負荷電流
(出力は低)



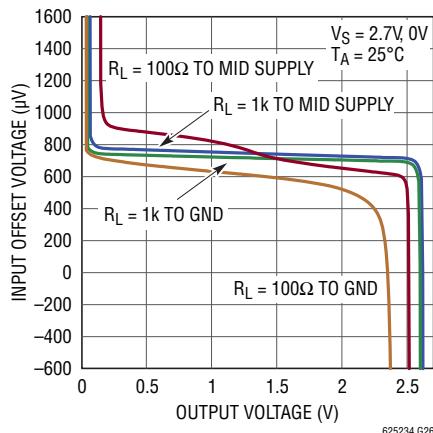
出力短絡電流と電源電圧



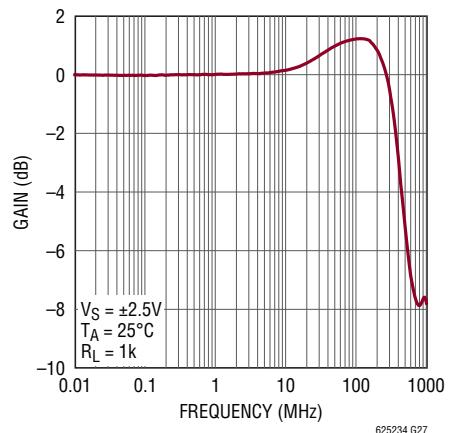
開ループ利得



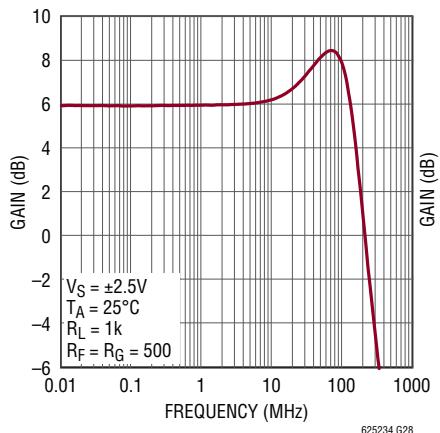
開ループ利得



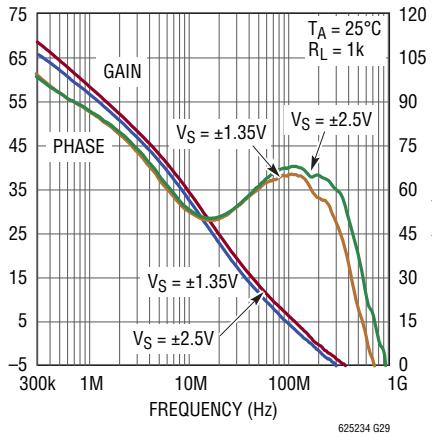
利得と周波数 ($A_V = 1$)



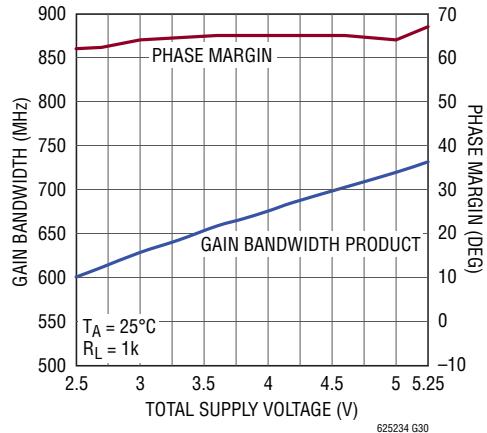
利得と周波数 ($A_V = 2$)



開ループ利得および位相と周波数

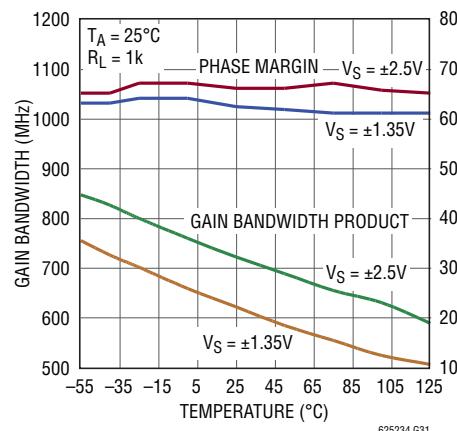


利得帯域幅および
位相マージンと電源電圧

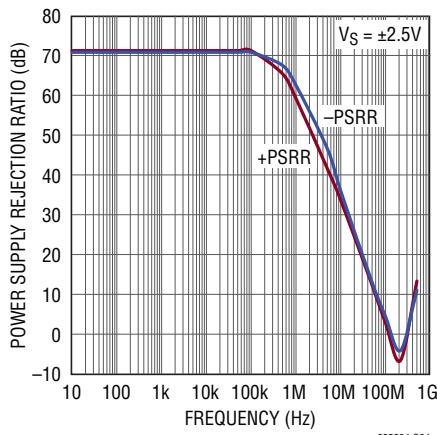


標準的性能特性

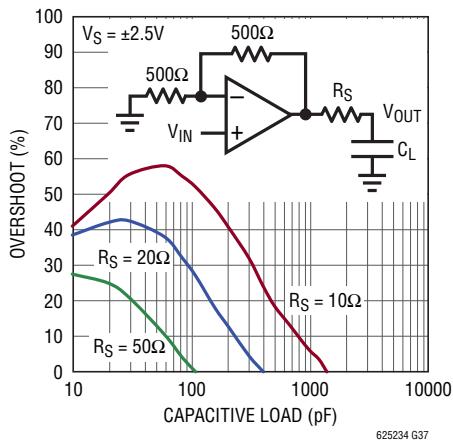
利得帯域幅および位相マージンと温度



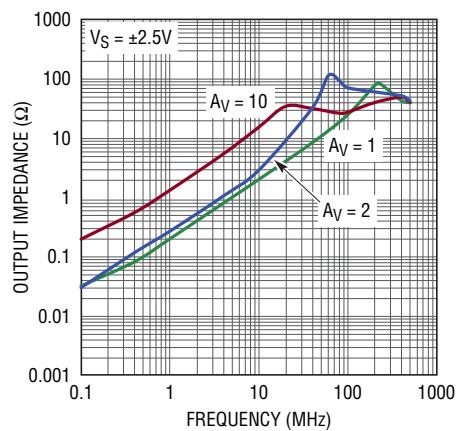
電源除去比と周波数



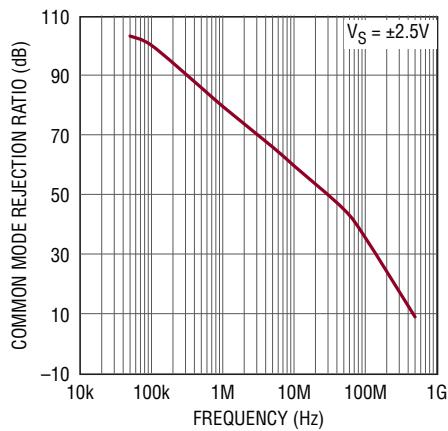
直列出力抵抗と容量性負荷 ($A_V = 2$)



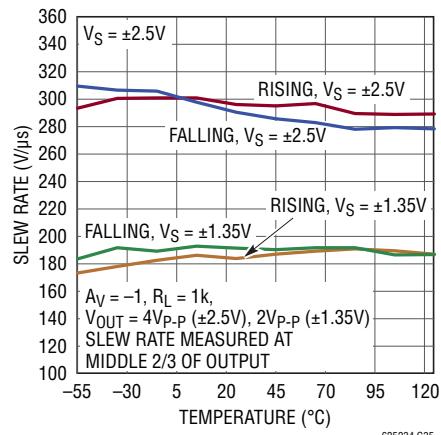
出力インピーダンスと周波数



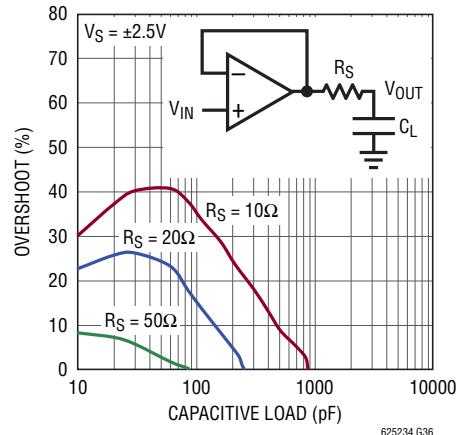
同相除去比と周波数



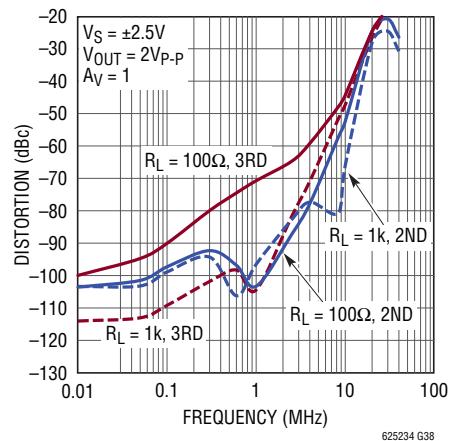
スルーレートと温度



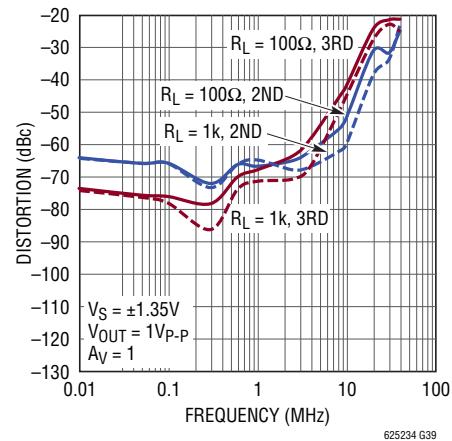
直列出力抵抗と容量性負荷 ($A_V = 1$)



歪みと周波数 ($A_V = 1, 5V$)



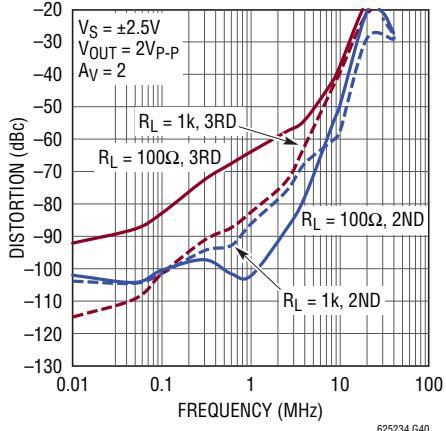
歪みと周波数 ($A_V = 1, 2.7V$)



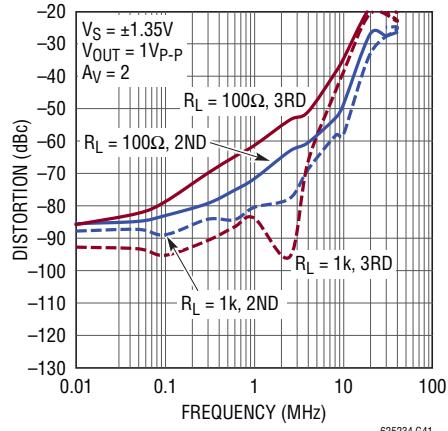
LTC6252/LTC6253/LTC6254

標準的性能特性

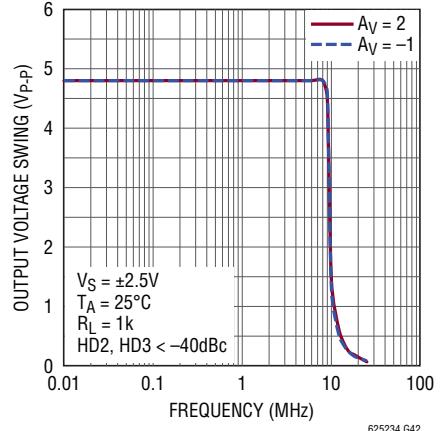
歪みと周波数 ($A_V = 2, 5V$)



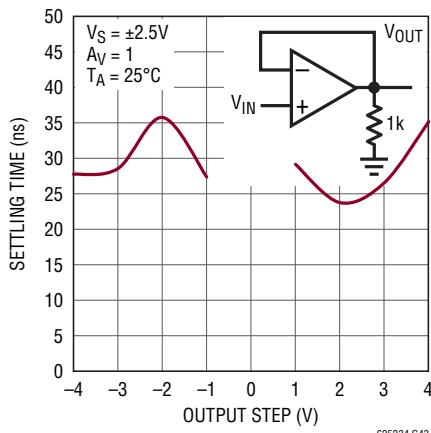
歪みと周波数 ($A_V = 2, 2.7V$)



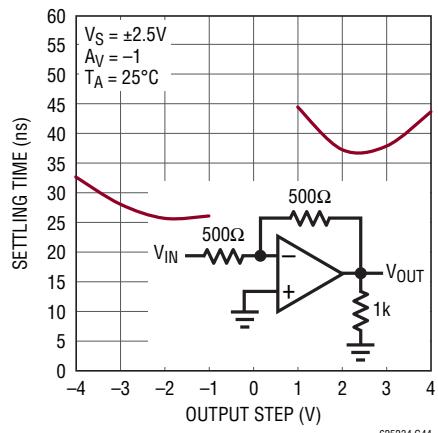
最大歪みなし出力信号と周波数



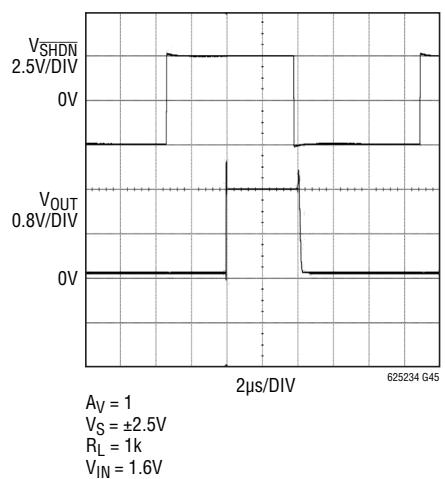
0.1%セッティング時間と出力ステップ
(非反転)



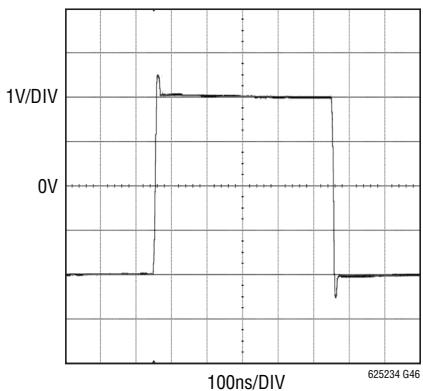
0.1%セッティング時間と出力ステップ
(反転)



SHDNピンの応答時間

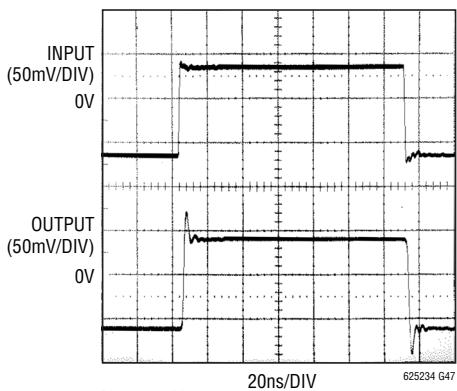


大信号応答



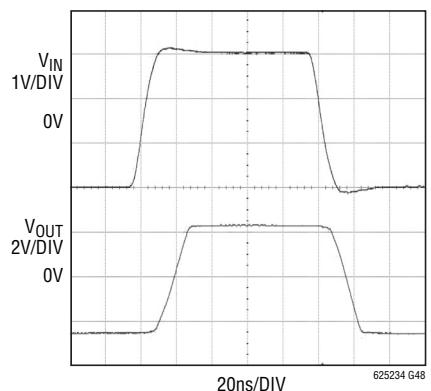
$A_V = 1$
 $V_S = \pm 2.5V$
 $T_A = 25^\circ C$
 $R_L = 1k$

小信号応答



$V_S = \pm 2.5V$
 $R_L = 1k$

出力オーバードライブからの回復



$A_V = \pm 2, T_A = 25^\circ C$
 $V_S = \pm 2.5V, V_{IN} = 3V_{P-P}$
 $R_L = 1k, R_F = R_G = 500\Omega$

625234fc

ピン機能

- IN: アンプの反転入力。入力範囲は $V^- \sim V^+$ です。
- +IN: アンプの非反転入力。入力範囲は $V^- \sim V^+$ です。
- V^+ : 正電源電圧。合計電源電圧範囲は $2.5V \sim 5.25V$ です。
- V^- : 負電源電圧。一般に $0V$ です。これは、 $2.5V \leq (V^+ - V^-) \leq 5.25V$ である限り、負電圧にすることができます。

SHDN: アクティブ“L”的シャットダウン。スレッショルドは V^- を基準にして標準 $1.1V$ です。このピンをフロート状態にするとデバイスがオンします。

OUT: アンプの出力。レール・トゥ・レールで振幅し、合計 $5V$ の電源で標準 $90mA$ を超える電流をソース/シンクします。

アプリケーション情報

回路の説明

LTC6252/LTC6253/LTC6254の入力と出力の信号範囲は負電源から正電源まで達します。アンプの簡略回路を図1に示します。入力段は2個の差動アンプ(PNP段のQ1/Q2およびNPN段のQ3/Q4)によって構成されており、これらは異なった同相入力電圧でアクティブになります。PNP段は負電源と正電源より通常約 $1.2V$ 下の電圧の間でアクティブです。入力電圧が正電源に近づくにつれ、トランジスタQ5がテール電流 I_1 を電流ミラーQ6/Q7に振り向け、NPN差動ペアを作動させ、残りの入力同相範囲ではPNPペアは作動しなくなります。ま

た、入力段では、デバイスQ17～Q19が作動してPNP入力ペアのバイアス電流をキャンセルします。Q1/Q2がアクティブなとき、Q16の電流はQ1およびQ2の電流と同じになるように制御されます。したがって、Q16の公称ベース電流は入力デバイスのベース電流に通常等しくなります。次いでQ16のベース電流はデバイスQ17～Q19によってミラーリングされ、入力デバイスQ1/Q2のベース電流をキャンセルします。1対の相補コモンエミッタ段(Q14/Q15)により、出力はレール・トゥ・レールで振幅することができます。

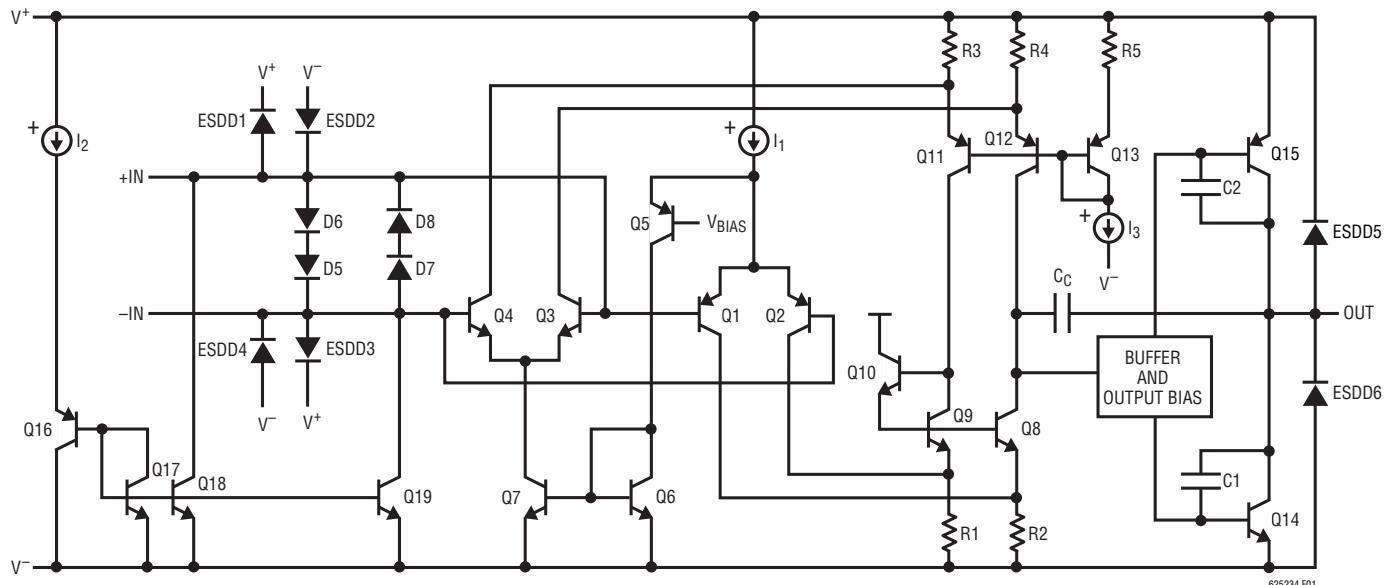


図1. LTC6252/LTC6253/LTC6254の簡略回路図

LTC6252/LTC6253/LTC6254

アプリケーション情報

入力オフセット電圧

オフセット電圧はどの入力段がアクティブであるかに依存して変化します。PNP入力段は負電源レールから正電源レールの約1.2V下までアクティブです。次いで、正電源レールまでの残りの入力範囲ではPNP段が非アクティブになり、NPN入力段がアクティブになります。PNP入力段のオフセット電圧の大きさは、5Vの合計電源電圧で、室温で $350\mu\text{V}$ 未満にトリミングされており、標準で $150\mu\text{V}$ 未満です。NPN入力段のオフセット電圧は、5Vの合計電源電圧で、室温で 2.2mV 未満です。

入力バイアス電流

LTC6252ファミリーはバイアス電流キャンセル回路を使ってPNP入力ペアのベース電流を補償します。これにより、標準 I_B が約 100nA になります。入力同相電圧が 200mV 未満のとき、バイアス・キャンセレーション回路はもはや効果的ではなく、入力バイアス電流の大きさは $4\mu\text{A}$ を超える値に達することがあります。負電源の 0.2V 上から正電源の 1.2V 下までの範囲の同相電圧では入力バイアス電流が低いので、(電圧降下による誤差を最小に抑える必要のある)ソース抵抗が高いアプリケーションにこのアンプを使用することができます。

出力

LTC6252ファミリーは優れた出力ドライブ能力を備えています。これらのアンプは5Vの合計電源電圧で標準 90mA の出力ドライブ電流を供給することができます。最大出力電流は合計電源電圧の関数です。アンプへの電源電圧が減少するにつれ、出力電流能力も減ります。出力が連続して短絡しているとき、ICの接合部温度を 150°C より下に保つように注意が必要です(「電力損失」のセクションを参照)。アンプの出力には逆バイアスされたダイオードがあり、各電源に接続されています。出力がどちらかの電源を超えた電圧に強制されると、極端に大きな電流がこれらのダイオードを流れて、デバイスに損傷を与えるおそれがあります。出力をどちらかの電源を 1V でも超えて強制すると、どちらかのダイオードを通って数 100ミリアンペア の電流が流れます。

入力保護

LTC6252/LTC6253/LTC6254の入力段は 1.4V 以上の大きな差動入力電圧に対して、2対のバック・トゥ・バック・ダイオードによって保護されています。これらのダイオードは入力トランジスタのエミッタ-ベースのブレークダウンを防ぎます。さらに、入力ピンとシャットダウン・ピンには、逆バイアスされたダイオードが電源へ接続されています。これらのダイオードを流れる電流は、 10mA 以下に制限する必要があります。これらのアンプはコンパレータや他の開ループのアプリケーションには使いません。

ESD

LTC6252ファミリーの全ての入力と出力には、図1に示されているように、逆バイアスされたESD保護ダイオードが備わっています。

正電源と負電源の間には追加のクランプがあり、ESDに曝されたときさらに保護します。電気がきているソケットヘデバイスを活線挿入すると、クランプがトリガされて両電源ピンの間に大きな電流が流れるので、活線挿入をしてください。

容量性負荷

LTC6252/LTC6253/LTC6254は広帯域幅で低消費電力のアプリケーション向けに最適化されています。したがって、大きな容量性負荷を直接ドライブするには設計されていません。出力の容量が大きいと開ループの周波数応答に追加のポールが生じ、位相マージンが減少します。容量性負荷をドライブするときは、アンプの出力と容量性負荷の間に 10Ω ～ 100Ω の抵抗を接続してリングや発振を防ぎます。帰還はアンプの出力から直接となります。高電圧利得構成は低利得構成に比べて閉ループ帯域幅が低く、したがって位相マージンが大きいので、容量性負荷のドライブ能力が改善されます。「直列出力抵抗と容量性負荷」というタイトルのグラフは、様々な直列抵抗で容量性負荷をドライブするときのアンプの過渡応答を示しています。

アプリケーション情報

フィードバック部品

フィードバックを使って利得を設定するとき、フィードバック抵抗と反転入力の寄生容量によって形成されるポールによって安定性が低下しないように注意する必要があります。たとえば、アンプが5kの利得抵抗および帰還抵抗を使った+2の利得構成に設定されている場合、(デバイスおよびPCボードの)寄生容量がアンプの反転入力で5pFあると、12.7MHzに形成されるポールによってデバイスが発振します。図2に示されているように、5pFのコンデンサを帰還抵抗の両端に追加すると、リンギングや発振が止まります。一般に、抵抗性帰還ネットワークにより、その周波数がアンプの閉ループ帯域幅内にあるポールが生じる場合、帰還抵抗に並列にコンデンサを追加して、その周波数がポールの周波数に近いゼロを導入すると安定性が改善されます。

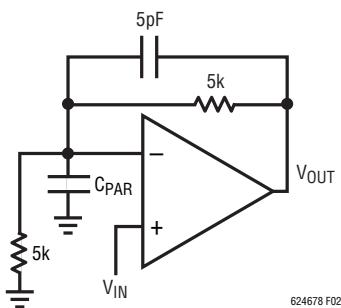


図2. 寄生ポールをキャンセルする5pFの帰還

シャットダウン機能

LTC6252とLTC6253MSはSHDNピンを備えており、アンプを標準42 μ Aの消費電流にシャットダウンすることができます。アンプをシャットダウンするには、SHDNピンを負電源の0.8V以内にする必要があります。フロートさせたままになると、SHDNピンは内部で正電源にプルアップされ、アンプはオンしたまま保たれます。

電力損失

LTC6252とLTC6253にはそれぞれ1個と2個のアンプが搭載されています。したがって、それらの最大内部電力損失は、4個のアンプを搭載しているLTC6254の最大内部電力損失よりも少くなります。

LTC6254は小型の16ピンMSパッケージに収められており、熱抵抗(θ_{JA})は標準125°C/Wです。ダイの接合部温度が150°Cを超えないようにする必要があります。接合部温度(T_J)は、周囲温度(T_A)、電力損失(P_D)および熱抵抗(θ_{JA})から次のように計算されます。

$$T_J = T_A + (P_D \cdot \theta_{JA})$$

IC内の電力損失は電源電圧、出力電圧、および負荷抵抗の関数です。出力がグランドまたは電源に接続された状態で、特定の電源電圧でのワーストケースの電力損失 $P_{D(MAX)}$ は、消費電流が最大で、与えられた負荷抵抗に対して出力電圧がどちらかの電源電圧の半分のとき生じます。 I_S は実際には出力負荷電流とともに変化するので、 $P_{D(MAX)}$ はおおよそ次のようになります。

$$P_{D(MAX)} = (V_S \cdot I_{S(MAX)}) + \left(\frac{V_S}{2}\right)^2 / R_L$$

例: 16ピンMSパッケージのLTC6254が±2.5V電源で動作しており、100Ωの負荷をグランドにドライブしているとき、ワーストケースの電力損失はおおよそ次式で与えられます。

$$P_{D(MAX)}/Amp = (5 \cdot 4.8mA) + (1.25)^2 / 100 = 39.6mW$$

4個のアンプ全てに同時に負荷が与えられると、合計電力損失は158mWです。

絶対最大周囲動作温度では、これらの条件での接合部温度は次のようにになります。

$$T_J = T_A + P_D \cdot 125^\circ\text{C/W}$$

$$= 125 + (0.158W \cdot 125^\circ\text{C/W}) = 145^\circ\text{C}$$

これはLTC6254絶対最大接合部温度の150°Cより低い値です。

様々なパッケージの熱抵抗については、「ピン配置」のセクションを参照してください。

LTC6252/LTC6253/LTC6254

標準的応用例

5V 単一電源で動作する 16 ビット ADC ドライバ

5V 単一電源で動作する LTC2393-16 16 ビット A/D コンバータをドライブしている LTC6253 を図 3 に示します。LTC6253 の広帯域ノイズは低いので、93dB より良い SNR を達成するのに役立ちます。最初のアンプは 1.17V/V の利得をとるので、ADC のフルスケール入力に応じる 3.5V_{P-P} の入力電圧範囲を与えます。小さな利得をとることにより、アンプが異なる入力領域

をまたいで遷移することなく容易に -1dBFS の出力を得ることができます。クロスオーバー歪みを最小に抑えることができます。さらに、ADC の VCM ピンからの 2.08V を使って VCM をドライブするので、LTC6253 は LTC2393-16 を 0.1dB フルスケールの範囲にドライブすることができます。1Msps のサンプリング・レートと 20kHz の入力波形を使って得られた FFT を図 4 に示します。スプリアスのないダイナミック・レンジは 104.7dB もあります。

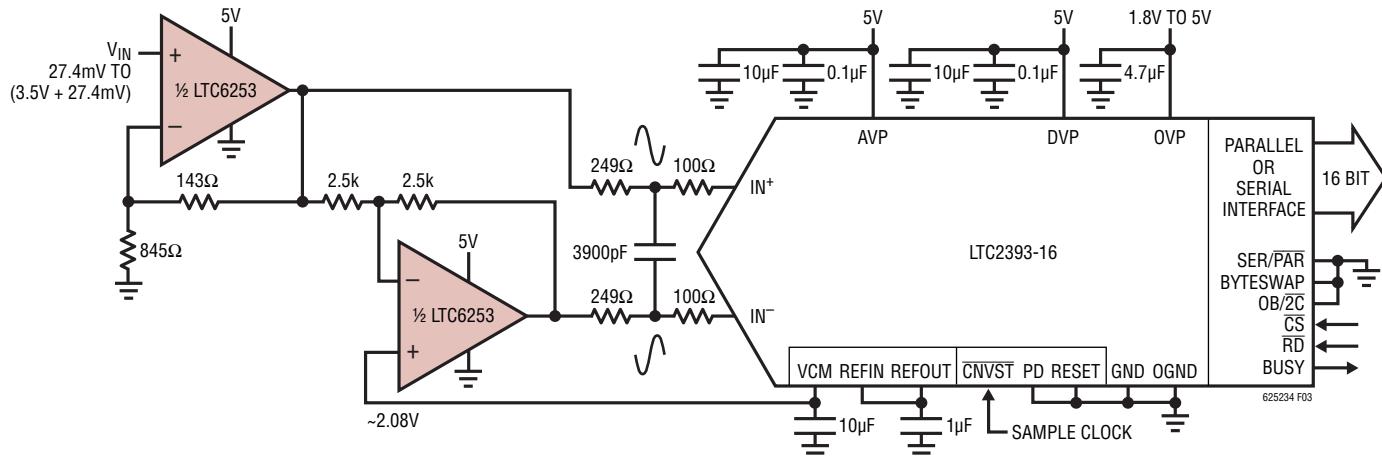


図 3. 5V 単一電源で動作する 16 ビット ADC ドライバ

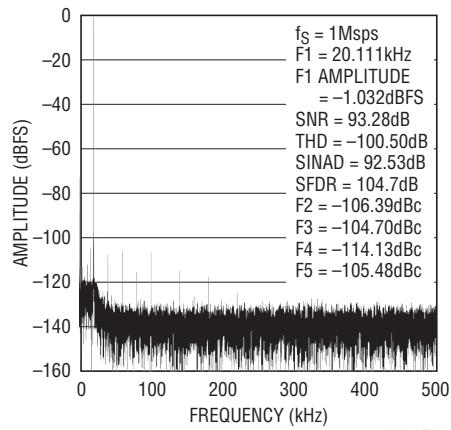


図 4. LTC2393-16 16 ビット ADC をドライブする LTC6253 の 5V 単一電源での性能

標準的応用例

並列チャネルを使った低ノイズ利得ブロック

低ノイズ利得ブロックとして構成したLTC6254を図5に示します。各チャネルを利得10のブロックとして構成し、4個の利得ブロック全てを並列に接続することにより、入力を基準にしたノイズを大幅に減らすことができます。負荷電流が均一に分布するように 22Ω の抵抗が各チャネルの出力に接続されています。13.2mAの合計消費電流では、100kHz～10MHzの間の(抵抗による寄与も含めた)入力換算のノイズ密度の測定値は $1.6\text{nV}/\sqrt{\text{Hz}}$ 未満で、1MHzでの入力換算のノイズ密度は $1.5\text{nV}/\sqrt{\text{Hz}}$ でした。1kの負荷抵抗で測定された-3dB周波数は37MHzでした。

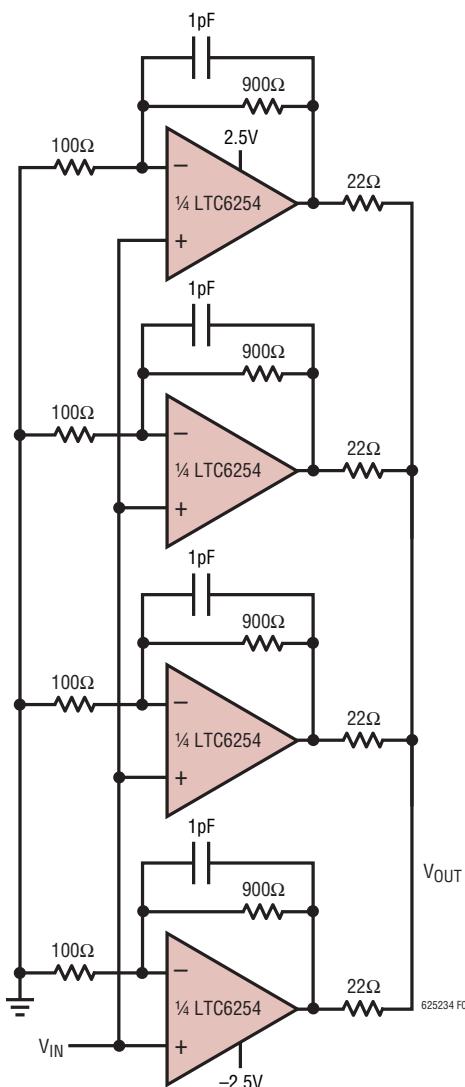


図5. 並列チャネルを使った低ノイズ利得ブロック

多重化チャネル

LTC6252とLTC6253は、SOT-23パッケージとMS10パッケージでシャットダウン・ピン付きで供給されます。これにより電力消費を低減できますが、さらに、多重化のような高出力インピーダンスのアプリケーションにも適しています。シャットダウンの間、アンプの出力チャネルのベースはエミッタに接続され、リークを最小に抑えます。単に出力を相互接続して、マルチプレクサとして使用されたLTC6253を図6に示します。どちらのデバイスが給電されているかに依存して、 V_A 入力または V_B 入力のどちらかが V_{OUT} にバッファされます。MOSFET Q1は簡単な反転ロジックとして機能するので、ゲートを“H”にするとB経路が選択され、FETのドレインが“L”になってA経路がシャットダウンします。R3はドレインの立ち上がり時間を速くするために接続されています。LTC6253のターンオン時間は

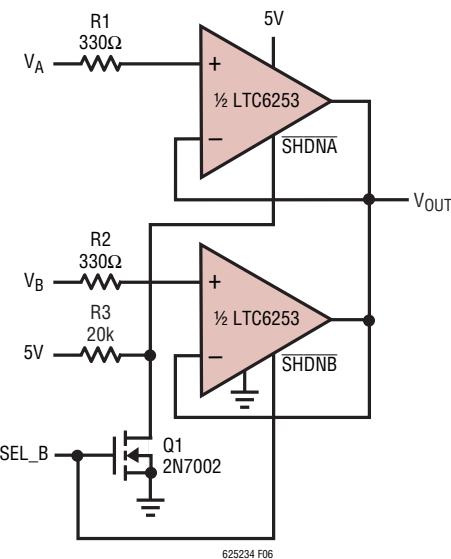


図6. 多重化チャネル

LTC6252/LTC6253/LTC6254

標準的応用例

ターンオフ時間より長く(3.5μs 対 < 2μs)、出力段の交差導通を防ぎます。入力 V_A と V_B 、SEL_B コントロール、およびそれらに対応する出力を示している図7のオシロスコープのトレースを参照してください。

オペアンプの入力の間には保護ダイオードがあるので、出力の大信号はダイオードを介してチャネルの上流にフィードバックされることに注意してください。R1とR2は、上流への帰還電流を減らして逆絶縁を改善するとともに、出力への負荷を減らすために接続されています。ただし、 V_A と V_B のトレースのそれぞれのオフ時間の間、逆電流がファンクション・ジェネレータの50Ωのソース・インピーダンスに反作用するので、これらのトレースにいくらかの逆クロストークが見られることがあります。

高速低電圧計装アンプ

低電源電圧で動作可能な、利得が41V/Vの、3個のオペアンプで構成された計装アンプを図8に示します。オペアンプ U1 と U2 は 1 個の LTC6253 のチャネルです。オペアンプ U3 は LTC6252 にするか、または LTC6253 の片方のチャネルにすることができます。計装アンプの 1kΩ 負荷での周波数応答の測定値を図9に示します。図10は計装アンプの CMRR の測定値を示しており、図11は正入力に与えられた 50mV_P-P の入力方形波(負入力は接地)に対する過渡応答を示しています。

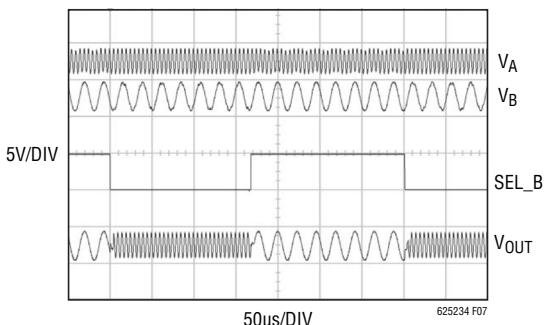


図 7. 多重化チャネルを示す
オシロスコープのトレース

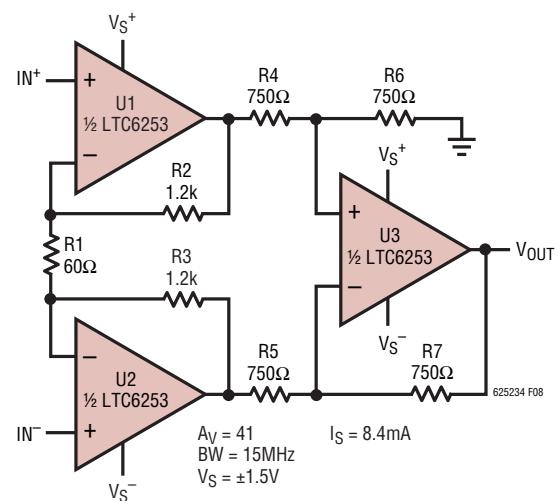


図 8. 高速低電圧計装アンプ

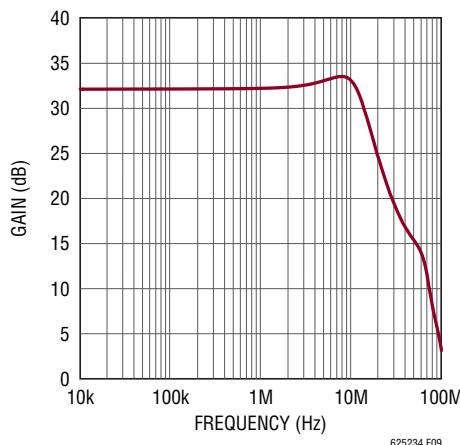


図 9. 計装アンプの周波数応答

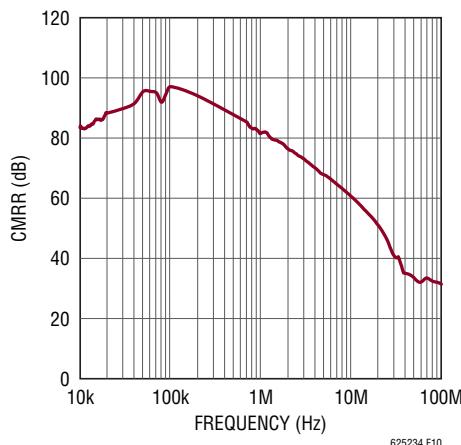


図 10. 計装アンプの CMRR

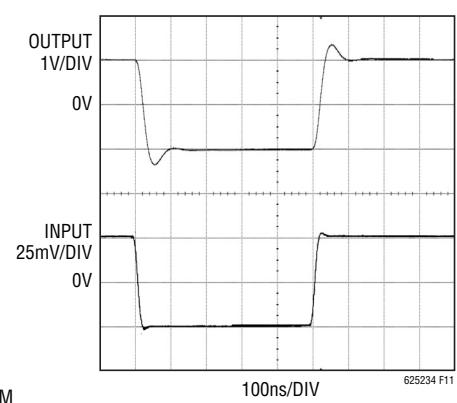
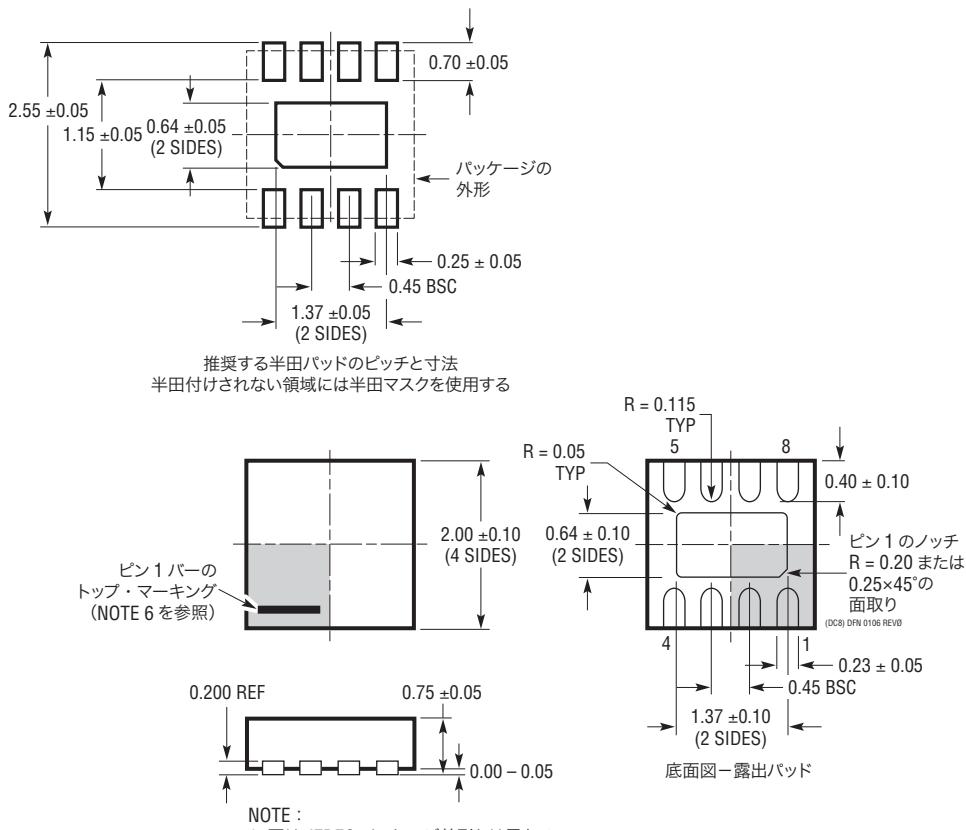


図 11. 計装アンプの過渡応答

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/design-tools/packaging/>をご覧ください。

**DC8パッケージ
8ピン・プラスチック DFN(2mm×2mm)**
(Reference LTC DWG # 05-08-1719 Rev A)



NOTE :

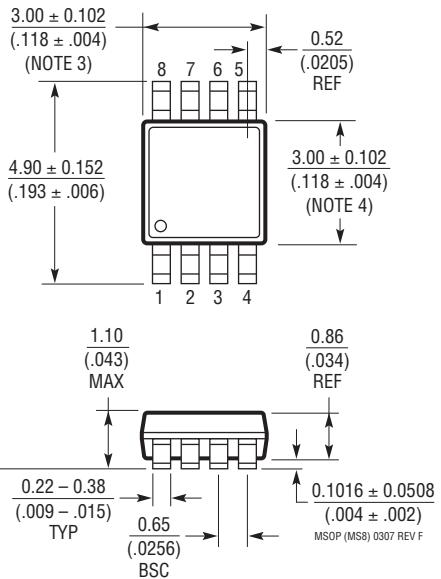
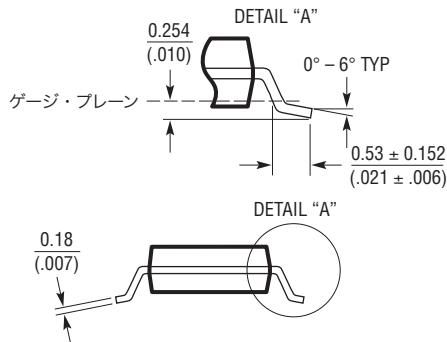
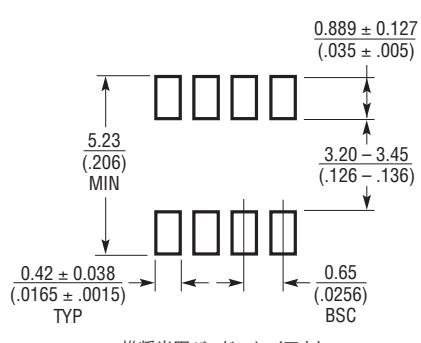
1. 図は JEDEC パッケージ外形とは異なる
2. 図は実寸とは異なる
3. すべての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない
モールドのバリは(もしあれば)各サイドで 0.15mm を超えないこと
5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージの上面と底面のPin 1 の位置の参考に過ぎない

LTC6252/LTC6253/LTC6254

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>をご覧ください。

**MS8パッケージ
8ピン・プラスチック MSOP**
(Reference LTC DWG # 05-08-1660 Rev F)



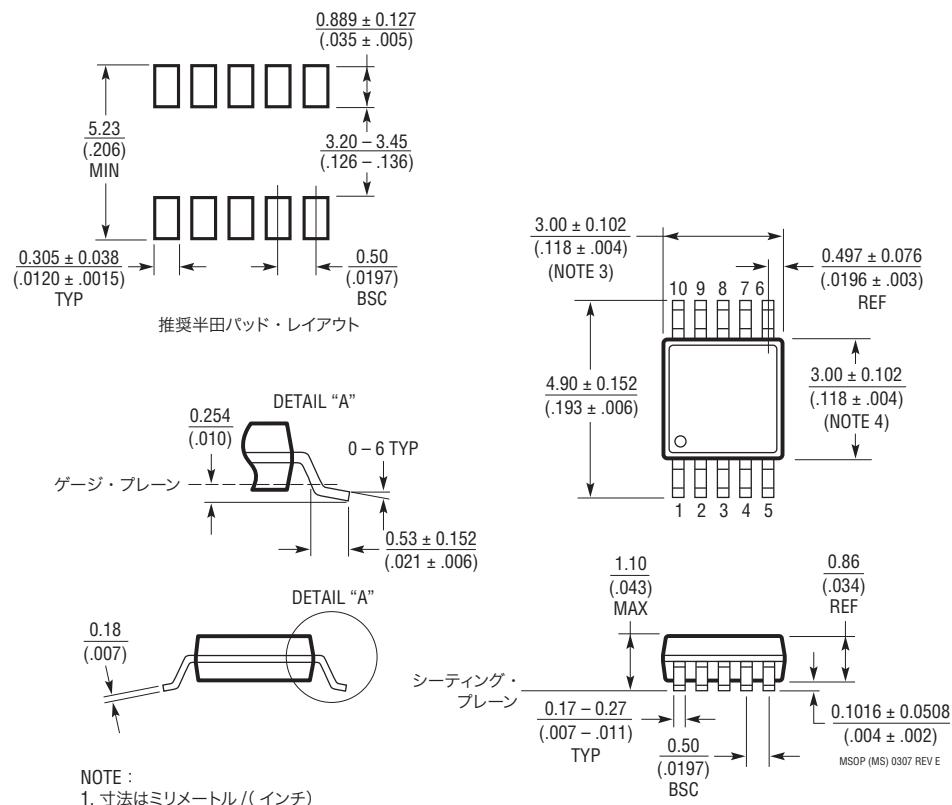
NOTE :

1. 寸法はミリメートル / (インチ)
2. 図は実寸とは異なる
3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない
モールドのバリ、突出部、またはゲートのバリは、各サイドで 0.152mm(0.006") を超えないこと
4. 寸法には、リード間のバリまたは突出部を含まない
リード間のバリまたは突出部は、各サイドで 0.152mm(0.006") を超えないこと
5. リードの平坦度(成形後のリードの底面)は最大 0.102mm(0.004") であること

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>をご覧ください。

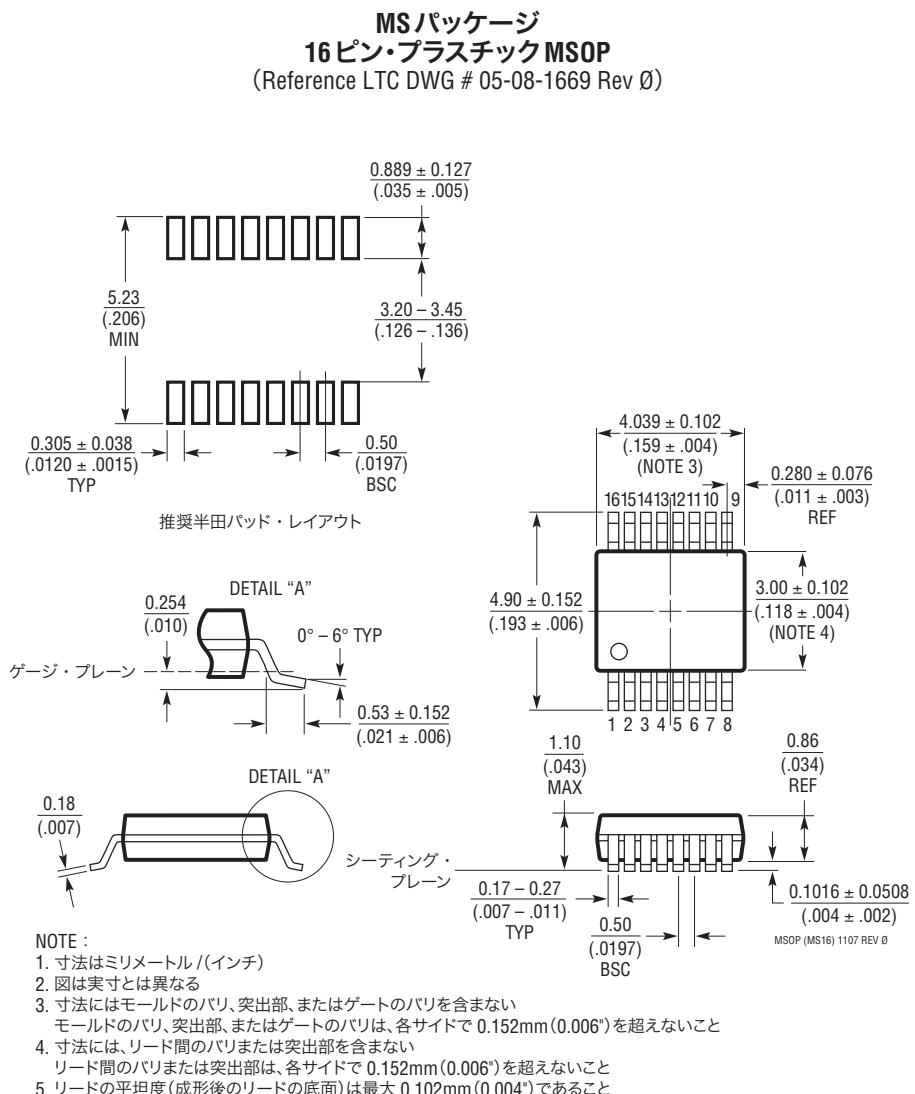
**MSパッケージ
10ピン・プラスチック MSOP**
(Reference LTC DWG # 05-08-1661 Rev E)



LTC6252/LTC6253/LTC6254

パッケージ

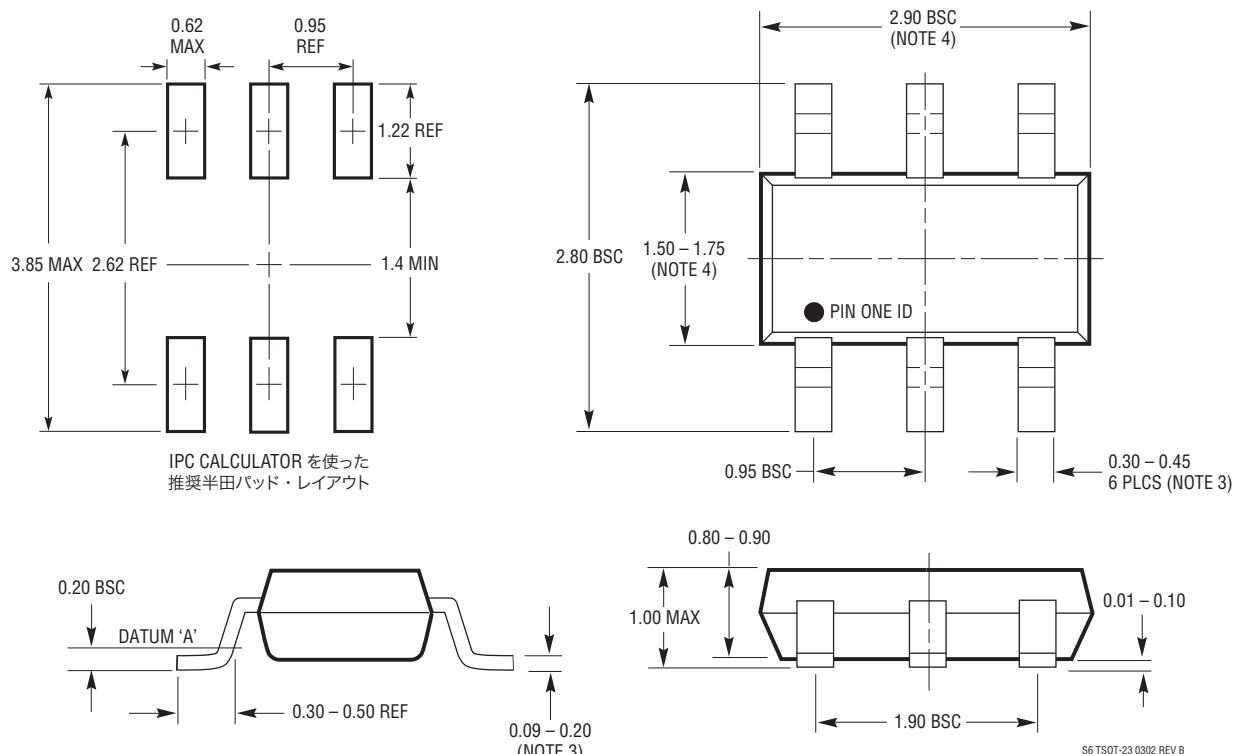
最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>をご覧ください。



パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>をご覧ください。

S6 パッケージ
6ピン・プラスチック TSOT-23
(Reference LTC DWG # 05-08-1636)



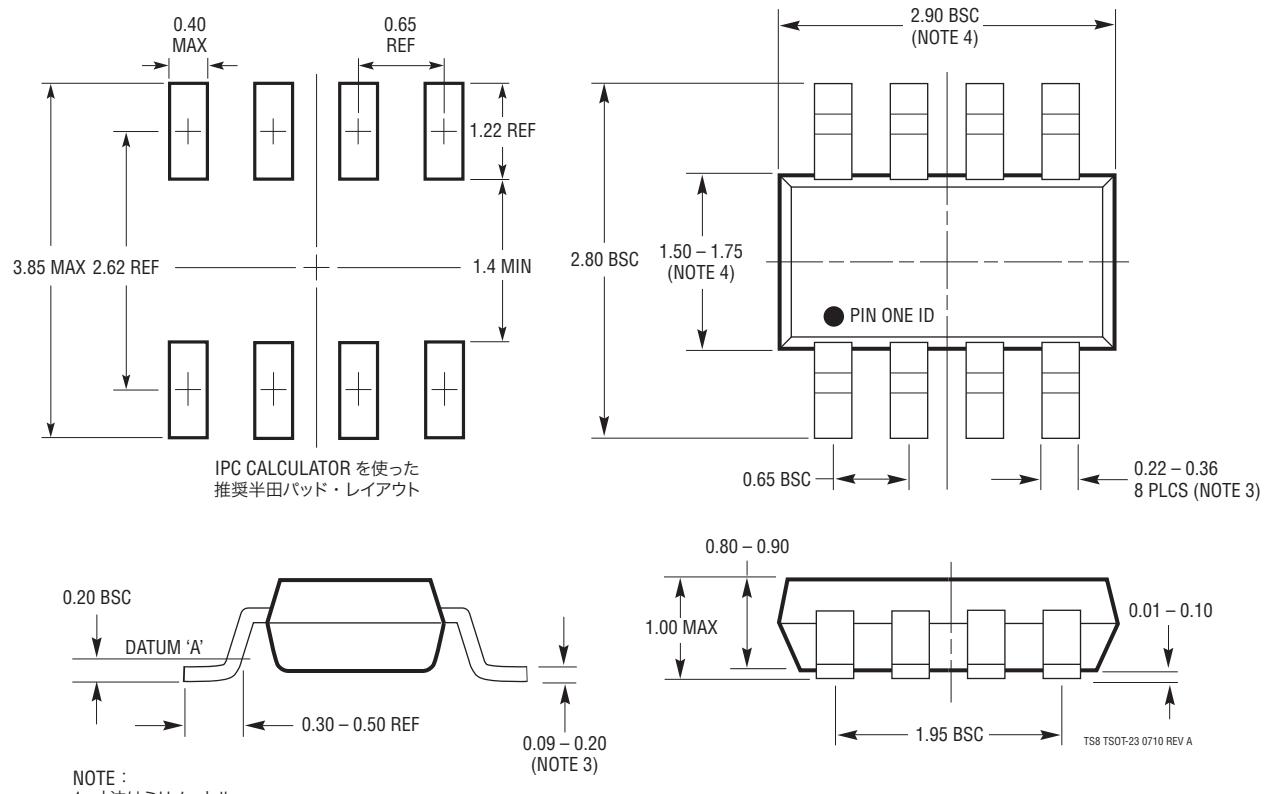
- NOTE :
- 寸法はミリメートル
 - 図は実寸とは異なる
 - 寸法には半田を含む
 - 寸法にはモールドのバリやメタルのバリを含まない
 - モールドのバリは 0.254mm を超えてはならない
 - JEDEC パッケージ参照番号は MO-193

LTC6252/LTC6253/LTC6254

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>をご覧ください。

TS8パッケージ
8ピン・プラスチック TSOT-23
(Reference LTC DWG # 05-08-1637 Rev A)



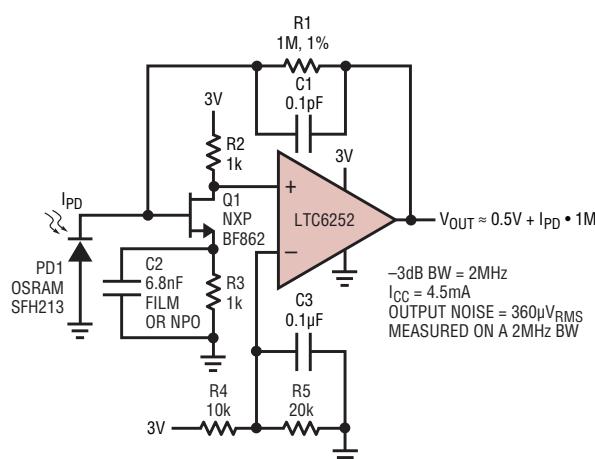
改訂履歴

REV	日付	概要	ページ番号
A	9/10	「電気的特性」セクションの I_{SD} パラメータを改訂	4、6
B	6/11	「発注情報」セクションに MS8 パッケージの H グレード・バージョンを追加	2
C	1/12	「電気的特性」の更新	3~6

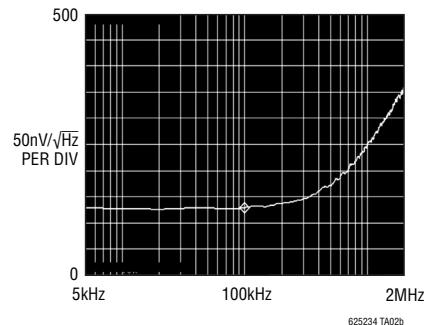
LTC6252/LTC6253/LTC6254

標準的応用例

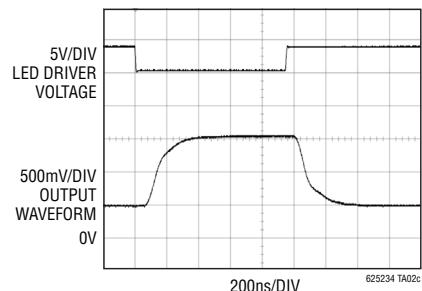
2MHz、1MΩ 単一電源フォトダイオード・アンプ



フォトダイオード・アンプのノイズ・スペクトル



フォトダイオード・アンプの過渡応答



関連製品

製品番号	説明	注釈
オペアンプ		
LT1818/LT1819	広帯域、高スルーレート、低ノイズおよび低歪みのシングル/デュアル・オペアンプ	400MHz, 9mA, 6nV/√Hz, 2500V/µs, 1.5mV、5MHz で -85dBc
LT1806/LT1807	シングル/デュアル、低ノイズ、レール・トゥ・レール入力/出力のオペアンプ	325MHz, 13mA, 3.5nV/√Hz, 140V/µs, 550µV、出力ドライブ: 85mA
LTC6246/LTC6247/ LTC6248	シングル/デュアル/クワッド、高速、レール・トゥ・レール入力/出力のオペアンプ	180MHz, 1mA, 4.2nV/√Hz, 90V/µs, 0.5mV
LT6230/LT6231/ LT6232	シングル/デュアル/クワッド、低ノイズ、レール・トゥ・レール出力オペアンプ	215MHz, 3.5mA, 1.1nV/√Hz, 70V/µs, 350µV
LT6200/LT6201	シングル/デュアル、超低ノイズ、レール・トゥ・レール入力/出力のオペアンプ	165MHz, 20mA, 0.95nV/√Hz, 44V/µs, 1mV
LT6202/LT6203/ LT6204	シングル/デュアル/クワッド、超低ノイズ、レール・トゥ・レール・オペアンプ	100MHz, 3mA, 1.9nV/√Hz, 25V/µs, 0.5mV
LT1468	16ビット、高精度、高速オペアンプ	90MHz, 3.9mA, 5nV/√Hz, 22V/µs, 175µV、THD: 10V _{P-P} /100kHz で -96.5dB
LT1801/LT1802	デュアル/クワッド、低消費電力、高速、レール・トゥ・レール入力/出力のオペアンプ	80MHz, 2mA, 8.5nV/√Hz, 25V/µs, 350µV
LT1028	超低ノイズ、高精度、高速オペアンプ	75MHz, 9.5mA, 0.85nV/√Hz, 11V/µs, 40µV
LTC6350	低ノイズのシングルエンド-差動コンバータ/ADC ドライバ	33MHz (-3dB)、4.8mA、1.9nV/√Hz、セトリング時間: 240ns (0.01% 8V _{P-P})
ADC		
LTC2393-16	1Msps、16ビット SAR ADC	SNR: 94dB
LTC2366	3Msps、12ビット ADC、シリアルI/O付き	SNR: 72dB、7.8mW、データ待ち時間なし、TSOT-23パッケージ
LTC2365	1Msps、12ビット ADC、シリアルI/O付き	SNR: 73dB、7.8mW、データ待ち時間なし、TSOT-23パッケージ

ADC

LTC2393-16	1Msps、16ビット SAR ADC	SNR: 94dB
LTC2366	3Msps、12ビット ADC、シリアルI/O付き	SNR: 72dB、7.8mW、データ待ち時間なし、TSOT-23パッケージ
LTC2365	1Msps、12ビット ADC、シリアルI/O付き	SNR: 73dB、7.8mW、データ待ち時間なし、TSOT-23パッケージ

625234fc