

デジタル・パワーシステム・ マネージメント機能を備えた デュアル13A/シングル26A μ Moduleレギュレータ

特長

- 制御およびモニタ用のデジタル・インタフェースを備えたデュアル高速アナログ・ループ
- 広い入力電圧範囲: 4.5V ~ 26.5V
- 出力電圧範囲: 0.5V ~ 5.4V (V_{OUT0} の場合は最大4V)
- 全温度範囲での最大DC出力誤差: $\pm 1\%$
- 10A負荷での電流読み取り精度: $\pm 2.5\%$
- 400kHzのPMBusに準拠したI²Cシリアル・インタフェース
- 16ビット $\Delta\Sigma$ /Dコンバータ内蔵
- 固定周波数電流モード制御
- 複数のモジュールの並列接続および電流分担
- 16個のスレーブ・アドレス: レール/グローバル・アドレス指定
- 16mm×16mm×5.01mm BGAパッケージ

読み取り可能なデータ:

- 入力電圧、出力電圧、入力電流、出力電流、および温度
- 動作中のピーク値、稼働時間、フォルト、および警告
- 内蔵EEPROMのフォルト・ログ記録

書き込み可能なデータおよび設定可能なパラメータ:

- 出力電圧、電圧シーケンシングおよびマーゼニング
- 電圧増減のデジタル・ソフトスタート/ストップ
- OV/UV/OT、UVLO、周波数、および位相調整

アプリケーション

- 試作品、量産、および実地環境でのシステム最適化、特性評価、およびデータ・マイニング
- 通信システム、データ通信システム、およびストレージ・システム


概要

LTM[®]4676は、デュアル13Aまたはシングル26Aの降圧 μ Module[®](マイクロモジュール)DC/DCレギュレータで、**PMBus**(I²Cをベースとするオープン・スタンダードのデジタル・インタフェース・プロトコル)を介して、遠隔設定と、パワー・マネージメント・パラメータの遠隔モニタが可能です。LTM4676は、高速アナログ制御ループ、高精度混合信号回路、EEPROM、パワーMOSFET、インダクタ、および支持部品で構成されています。

LTM4676の2線式シリアル・インタフェースにより、プログラム可能なスルーレートで、遅延時間のシーケンシングを行って、出力のマーゼニング、調整、および緩やかな増減が可能です。入力および出力の電流および電圧、出力電力、温度、稼働時間、および**ピーク値**は読み取り可能です。EEPROM内容のカスタム構成は必要ありません。起動時には、出力電圧、スイッチング周波数、およびチャネル位相角を、ピン配線で値が決まる抵抗によって設定できます。**LTpowerPlay[™]** GUI、DC1613 USB-PMBusコンバータ、および**デモキット**を用意しています。

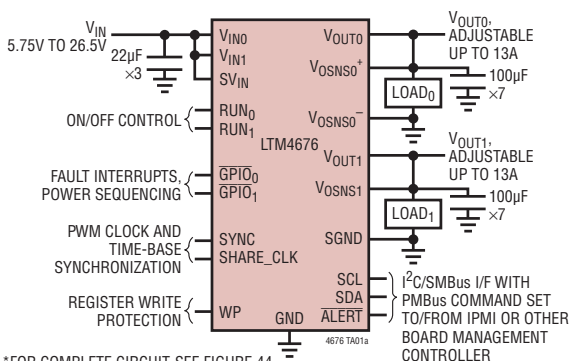
LTM4676は、SnPbまたはRoHS準拠の端子仕上げの16mm×16mm×5.01mm BGAパッケージで供給されます。

LT、LT、LTC、LTM、Linear Technology、Linearのロゴ、 μ Module、Burst ModeおよびPolyPhaseはリニアテクノロジー社の登録商標です。LTpowerPlayはリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。5408150、5481178、5705919、5929620、6144194、6177787、6580258、7420359、8163643を含む米国特許により保護されています。米国特許7000125および他の関連する国際特許の使用権を許諾されています。

 (TechClip ビデオアイコン)をクリックすると、関連するビデオクリップをご覧いただけます。

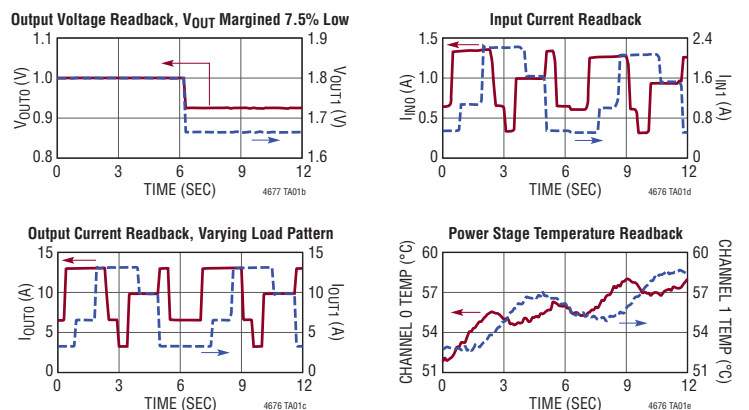
標準的応用例

制御およびモニタ用のデジタル・インタフェースを備えたデュアル13A μ Moduleレギュレータ



*FOR COMPLETE CIRCUIT, SEE FIGURE 44

PMBusとLTpowerPlayを使用した、負荷パターン・テスト時の V_{OUT0}/V_{OUT1} のテレメトリとマーゼンのモニタ。10Hzのポーリング・レート。12V入力



4676fbc

目次

特長.....	1	スイッチング周波数と位相.....	46
アプリケーション.....	1	最小オン時間に関する検討事項.....	48
標準的応用例.....	1	可変遅延時間、ソフトスタート、出力電圧ランプ.....	48
概要.....	1	デジタル・サーボ・モード.....	49
絶対最大定格.....	3	ソフトオフ(シーケンス制御によるオフ).....	50
発注情報.....	3	低電圧ロックアウト.....	50
ピン配置.....	3	フォルト状態.....	51
電気的特性.....	4	オープン・ドレイン・ピン.....	51
標準的性能特性.....	11	フェーズロック・ループと周波数同期.....	52
ピン機能.....	14	RCONFIGのピンストラップ(外付け抵抗設定ピン).....	52
簡略ブロック図.....	19	電圧の選択.....	52
デカップリングの要件.....	19	USBからI ² C/SMBus/PMBusへのコントローラを	
機能図.....	20	システム内のLTM4676へ接続.....	53
テスト回路.....	21	LTpowerPlay: デジタル・パワーシステム・	
動作.....	22	マネージメント向けのインタラクティブ GUI.....	54
電源モジュールの概要.....	22	PMBusの通信とコマンド処理.....	56
設定可能な電源モジュールと読み出しデータ.....	24	熱に関する検討事項と出力電流のディレーティング.....	58
時間平均とピーク読み出しデータ.....	26	EMI性能.....	66
電源モジュールの概要.....	29	安全性に関する検討事項.....	67
EEPROM.....	33	レイアウトのチェックリスト/例.....	67
追加情報.....	33	標準的応用例.....	68
アプリケーション情報.....	34	パッケージ.....	74
LTC3880とLTM4676の制御ICの差異.....	34	パッケージの写真.....	75
V _{IN} からV _{OUT} への降圧比.....	45	パッケージ.....	76
入力コンデンサ.....	45	改訂履歴.....	77
出力コンデンサ.....	45	標準的応用例.....	78
軽負荷電流動作.....	45	デザイン・リソース.....	78
		関連製品.....	78

LTC3880のデータシートはこの製品に不可欠なリファレンス・ドキュメントです。

参照 Web サイト:

www.linear-tech.co.jp/LTC3880

絶対最大定格

(Note 1)

端子電圧:

V_{INn} (Note 4)、 SV_{IN}	-0.3V ~ 28V
V_{OUTn}	-0.3V ~ 6V
V_{OSNS0^+} 、 V_{ORBO^+}	-0.3V ~ 4.25V
V_{OSNS1} 、 V_{ORB1} 、 $INTV_{CC}$ 、 $ISNS_{na}^+$ 、 $ISNS_{nb}^+$ 、 $ISNS_{na}^-$ 、 $ISNS_{nb}^-$	-0.3V ~ 6V
RUN_n 、 SDA 、 SCL 、 $ALERT$	-0.3V ~ 5.5V
$FSWPHCFG$ 、 $V_{OUTnCFG}$ 、 $V_{TRIMnCFG}$ 、 $ASEL$	-0.3V ~ 2.75V
V_{DD33} 、 $\overline{GPIO_n}$ 、 $SYNC$ 、 $SHARE_CLK$ 、 WP 、 $TSNS_{na}$ 、 $COMP_{na}$ 、 $COMP_{nb}$ 、 V_{OSNS0^-} 、 V_{ORBO^-}	-0.3V ~ 3.6V
$SGND$	-0.3V ~ 0.3V

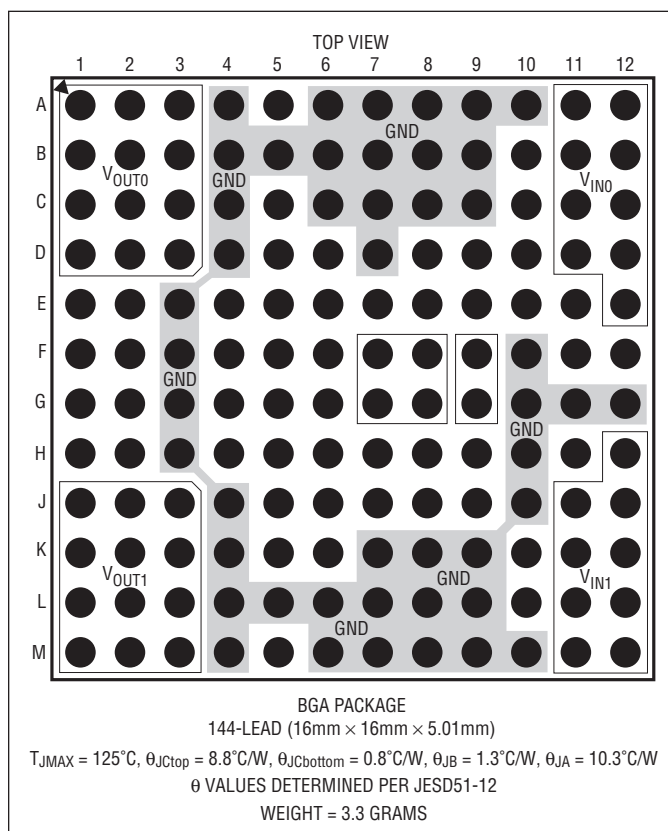
端子電流

$INTV_{CC}$ のピーク出力電流.....	100mA
V_{DD25}	-1.5mA ~ 1.5mA
$TSNS_{nb}$	-1mA ~ 10mA

温度

内部動作温度範囲 (Note 2、3).....	-40°C ~ 125°C
保存温度範囲.....	-55°C ~ 125°C
リフロー時のピーク・パッケージ・ボディ温度.....	245°C

ピン配置



発注情報

製品番号	パッド/ボール仕上げ	製品マーキング*		パッケージ	MSL レーティング	温度範囲 (Note 2)
		デバイス	コード			
LTM4676EY#PBF	SAC305 (RoHS)	LTM4676Y	e1	BGA	4	-40°C to 125°C
LTM4676IY#PBF	SAC305 (RoHS)	LTM4676Y	e1	BGA	4	-40°C to 125°C
LTM4676IY	SnPb (63/37)	LTM4676Y	e0	BGA	4	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。パッド/ボール仕上げのコードは、IPC/JEDEC J-STD-609による。

• 端子仕上げおよび非無鉛仕上げの製品マーキング:
www.linear-tech.co.jp/leadfree

- 推奨される LGA/BGA の PCB アセンブリおよび製造方法:
www.linear-tech.co.jp/umodule/pcbassembly
- LGA/BGA パッケージおよびトレイ図面:
www.linear-tech.co.jp/packaging

LTM4676

電気的特性 ●は規定された全内部動作温度範囲の規格値を意味する (Note 2)。各出力チャネルに対する規格値 (Note 4)。注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ 、 $\text{RUN}_n = 5\text{V}$ 、 $\text{FREQUENCY_SWITCH} = 500\text{kHz}$ 、および V_{OUTn} が 1.000V に指定される。注記がない限り、EEPROM の出荷時デフォルト設定値で設定され、テスト回路 1 に基づく。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{IN}	Input DC Voltage	Test Circuit 1 Test Circuit 2; $V_{IN_OFF} < V_{IN_ON} = 4.25\text{V}$	● 5.75 ● 4.5		26.5 5.75	V V
V_{OUT0}	Range of Output Voltage Regulation, Channel 0	V_{OUT0} Differentially Sensed on V_{SNS0+}/V_{SNS0-} Pin-Pair; Commanded by Serial Bus or with Resistors Present at Start-Up on $V_{OUT0CFG}$ and/or $V_{TRIM0CFG}$	● 0.5		4.0	V
V_{OUT1}	Range of Output Voltage Regulation, Channel 1	V_{OUT1} Differentially Sensed on V_{SNS1}/SGND Pin-Pair; Commanded by Serial Bus or with Resistors Present at Start-Up on $V_{OUT1CFG}$ and/or $V_{TRIM1CFG}$	● 0.5		5.4	V
$V_{OUTn}(\text{DC})$	Output Voltage, Total Variation with Line and Load	Digital Servo Engaged ($\text{MFR_PWM_MODE}_n[6] = 1_b$) Digital Servo Disengaged ($\text{MFR_PWM_MODE}_n[6] = 0_b$) V_{OUTn} Commanded to 1.000V , V_{OUTn} Low Range ($\text{MFR_PWM_CONFIG}[6-n] = 1_b$), $\text{FREQUENCY_SWITCH} = 250\text{kHz}$ (Note 5)	● 0.990 0.985	1.000 1.000	1.010 1.015	V V

入力の仕様

$I_{INRUSH}(V_{IN})$	Input Inrush Current at Start-Up	Test Circuit 1, $V_{OUTn} = 1\text{V}$, $V_{IN} = 12\text{V}$; No Load Besides Capacitors; $\text{TON_RISE}_n = 3\text{ms}$		400		mA
$I_Q(SV_{IN})$	Input Supply Bias Current	Forced Continuous Mode, $\text{MFR_PWM_MODE}_n[1:0] = 10_b$ $\text{RUN}_n = 5\text{V}$, $\text{RUN}_{1-n} = 0\text{V}$ Shutdown, $\text{RUN}_0 = \text{RUN}_1 = 0\text{V}$		40 20		mA mA
$I_S(V_{INn}, \text{BURST})$	Input Supply Current in Burst Mode® Operation	Burst Mode Operation, $\text{MFR_PWM_MODE}_n[1:0] = 01_b$, $I_{OUTn} = 100\text{mA}$		15		mA
$I_S(V_{INn}, \text{PSM})$	Input Supply Current in Pulse-Skipping Mode Operation	Pulse-Skipping Mode, $\text{MFR_PWM_MODE}_n[1:0] = 00_b$, $I_{OUTn} = 100\text{mA}$		20		mA
$I_S(V_{INn}, \text{FCM})$	Input Supply Current in Forced-Continuous Mode Operation	Forced Continuous Mode, $\text{MFR_PWM_MODE}_n[1:0] = 10_b$ $I_{OUTn} = 100\text{mA}$ $I_{OUTn} = 13\text{A}$		40 1.37		mA A
$I_S(V_{INn}, \text{SHUTDOWN})$	Input Supply Current in Shutdown	Shutdown, $\text{RUN}_n = 0\text{V}$		50		μA

出力の仕様

I_{OUTn}	Output Continuous Current Range	(Note 6)		0	13	A
$\frac{\Delta V_{OUTn}(\text{LINE})}{V_{OUTn}}$	Line Regulation Accuracy	Digital Servo Engaged ($\text{MFR_PWM_MODE}_n[6] = 1_b$) Digital Servo Disengaged ($\text{MFR_PWM_MODE}_n[6] = 0_b$) SV_{IN} and V_{INn} Electrically Shorted Together and INTVCC Open Circuit; $I_{OUTn} = 0\text{A}$, $5.75\text{V} \leq V_{IN} \leq 26.5\text{V}$, V_{OUT} Low Range ($\text{MFR_PWM_CONFIG}[6-n] = 1_b$) $\text{FREQUENCY_SWITCH} = 250\text{kHz}$ (Referenced to $12V_{IN}$) (Note 5)	●	0.03 0.03	± 0.2	% %/V
$\frac{\Delta V_{OUTn}(\text{LOAD})}{V_{OUTn}}$	Load Regulation Accuracy	Digital Servo Engaged ($\text{MFR_PWM_MODE}_n[6] = 1_b$) Digital Servo Disengaged ($\text{MFR_PWM_MODE}_n[6] = 0_b$) $0\text{A} \leq I_{OUTn} \leq 13\text{A}$, V_{OUT} Low Range, ($\text{MFR_PWM_CONFIG}[6-n] = 1_b$) $\text{FREQUENCY_SWITCH} = 250\text{kHz}$ (Note 5)	●	0.03 0.2	0.5	% %
$V_{OUTn}(\text{AC})$	Output Voltage Ripple			10		mVp-p
f_S (Each Channel)	V_{OUTn} Ripple Frequency	FREQUENCY_SWITCH Set to 500kHz (0x FBE8)	●	462.5	500	537.5 kHz
$\Delta V_{OUTn}(\text{START})$	Turn-On Overshoot	$\text{TON_RISE}_n = 3\text{ms}$ (Note 12)		8		mV
t_{START}	Turn-On Start-Up Time	Time from V_{IN} Toggling from 0V to 12V to Rising Edge of $\overline{\text{GPIO}}_n.\text{TON_DELAY}_n = 0\text{ms}$, $\text{TON_RISE}_n = 3\text{ms}$, $\text{MFR_GPIO_PROPAGATE} = 0x0100$, $\text{MFR_GPIO_RESPONSE} = 0x0000$	●	153	170	ms

4676fc

電気的特性 ●は規定された全内部動作温度範囲の規格値を意味する (Note 2)。各出力チャネルに対する規格値 (Note 4)。注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ 、 $RUN_n = 5\text{V}$ 、 $\text{FREQUENCY_SWITCH} = 500\text{kHz}$ 、および V_{OUTn} が 1.000V に指定される。注記がない限り、EEPROM の出荷時デフォルト設定値で設定され、テスト回路 1 に基づく。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$t_{\text{DELAY}}(0\text{ms})$	Turn-On Delay Time	Time from First Rising Edge of RUN_n to Rising Edge of $\text{GPIO}_n.\text{TON_DELAY}_n = 0\text{ms}$, $\text{TON_RISE}_n = 3\text{ms}$, $\text{MFR_GPIO_PROPAGATE} = 0\text{x}0100$, $\text{MFR_GPIO_RESPONSE} = 0\text{x}0000$. V_{IN} Having Been Established for at Least 170ms	● 2.75	3.1	3.5	ms
$\Delta V_{OUTn}(\text{LS})$	Peak Output Voltage Deviation for Dynamic Load Step	Load: 0A to 6.5A and 6.5A to 0A at $6.5\text{A}/\mu\text{s}$, Figure 41 Circuit, $V_{OUTn} = 1\text{V}$, $V_{IN} = 12\text{V}$ (Note 12)		50		mV
t_{SETTLE}	Settling Time for Dynamic Load Step	Load: 0A to 6.5A and 6.5A to 0A at $6.5\text{A}/\mu\text{s}$, Figure 41 Circuit, $V_{OUTn} = 1\text{V}$, $V_{IN} = 12\text{V}$ (Note 12)		35		μs
$I_{OUTn}(\text{OCL_PK})$	Output Current Limit, Peak	Cycle-by-Cycle Inductor Peak Current Limit Inception		22.5		A
$I_{OUTn}(\text{OCL_AVG})$	Output Current Limit, Time Averaged	Time-Averaged Output Inductor Current Limit Inception Threshold, Commanded by $I_{OUT_OC_FAULT_LIMIT}_n$ (Note 12)		15.6A; See $I_{O\text{-RB-ACC}}$ Specification (Output Current Readback Accuracy)		

制御セクション

$V_{\text{FB}CM0}$	Channel 0 Feedback Input Common Mode Range	$V_{\text{OS}NS0^-}$ Valid Input Range (Referred to SGND) $V_{\text{OS}NS0^+}$ Valid Input Range (Referred to SGND)	● ●	-0.1	0.3 4.25	V V
$V_{\text{FB}CM1}$	Channel 1 Feedback Input Common Mode Range	SGND Valid Input Range (Referred to GND) $V_{\text{OS}NS1}$ Valid Input Range (Referred to SGND)	● ●	-0.3	0.3 5.5	V V
$V_{\text{OUT}0\text{-}RNG0}$	Channel 0 Full-Scale Command Voltage, Range 0	(Notes 7, 15) $V_{\text{OUT}0}$ Commanded to 4.095V , $\text{MFR_PWM_CONFIG}[6] = 0_b$ Resolution LSB Step Size		4.015	4.176 12 1.375	V Bits mV
$V_{\text{OUT}0\text{-}RNG1}$	Channel 0 Full-Scale Command Voltage, Range 1	(Notes 7, 15) $V_{\text{OUT}0}$ Commanded to 2.750V , $\text{MFR_PWM_CONFIG}[6] = 1_b$ Resolution LSB Step Size		2.711	2.788 12 0.6875	V Bits mV
$V_{\text{OUT}1\text{-}RNG0}$	Channel 1 Full-Scale Command Voltage, Range 0	(Notes 7, 15) $V_{\text{OUT}1}$ Commanded to 5.500V , $\text{MFR_PWM_CONFIG}[5] = 0_b$ Resolution LSB Step Size		5.422	5.576 12 1.375	V Bits mV
$V_{\text{OUT}1\text{-}RNG1}$	Channel 1 Full-Scale Command Voltage, Range 1	(Notes 7, 15) $V_{\text{OUT}1}$ Commanded to 2.750V , $\text{MFR_PWM_CONFIG}[5] = 1_b$ Resolution LSB Step Size		2.711	2.788 12 0.6875	V Bits mV
$R_{\text{VSENSE}0^+}$	$V_{\text{OS}NS0^+}$ Impedance to SGND	$0.05\text{V} \leq V_{\text{VOS}NS0^+} - V_{\text{SGND}} \leq 4.1\text{V}$		41		k Ω
$R_{\text{VSENSE}1}$	$V_{\text{OS}NS1}$ Impedance to SGND	$0.05\text{V} \leq V_{\text{VOS}NS1} - V_{\text{SGND}} \leq 5.5\text{V}$		37		k Ω
$t_{\text{ON}}(\text{MIN})$	Minimum On-Time	(Note 8)		90		ns

アナログ OV/UV (過電圧/低電圧) 出力電圧スーパーバイザ・コンパレータ ($V_{\text{OUT_OV/UV_FAULT_LIMIT}}$ モニタおよび $V_{\text{OUT_OV/UV_WARN_LIMIT}}$ モニタ)

$N_{\text{OV/UV_COMP}}$	Resolution, Output Voltage Supervisors, Channels 0 and 1	(Note 15)		8		Bits
$V_{\text{O}OU\text{-}RNG}$	Output Voltage Comparator Threshold Detection Range, Channel 0	(Note 15) High Range Scale, $\text{MFR_PWM_CONFIG}[6] = 0_b$ Low Range Scale, $\text{MFR_PWM_CONFIG}[6] = 1_b$		1 0.5	4.095 2.7	V V

電気的特性 ●は規定された全内部動作温度範囲の規格値を意味する (Note 2)。各出力チャネルに対する規格値 (Note 4)。注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ 、 $\text{RUN}_n = 5\text{V}$ 、 $\text{FREQUENCY_SWITCH} = 500\text{kHz}$ 、および V_{OUTn} が 1.000V に指定される。注記がない限り、EEPROM の出荷時デフォルト設定値で設定され、テスト回路 1 に基づく。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{0\text{OU-STP}}$	Output Voltage Comparator Threshold Programming LSB Step Size, Channel 0	(Note 15) High Range Scale, $\text{MFR_PWM_CONFIG}[6] = 0_b$ Low Range Scale, $\text{MFR_PWM_CONFIG}[6] = 1_b$		22 11		mV mV
$V_{0\text{OU-ACC}}$	Output Voltage Comparator Threshold Accuracy, Channel 0	(See Note 14) $2\text{V} \leq V_{\text{VOSNS0}^+} - V_{\text{VOSNS0}^-} \leq 4.095\text{V}$, $\text{MFR_PWM_CONFIG}[6] = 0_b$ $1\text{V} \leq V_{\text{VOSNS0}^+} - V_{\text{VOSNS0}^-} \leq 2.7\text{V}$, $\text{MFR_PWM_CONFIG}[6] = 1_b$ $0.5\text{V} \leq V_{\text{VOSNS0}^+} - V_{\text{VOSNS0}^-} < 1\text{V}$, $\text{MFR_PWM_CONFIG}[6] = 1_b$	● ● ●		± 2 ± 2 20	% % mV
$V_{1\text{OU-RNG}}$	Output Voltage Comparator Threshold Detection Range, Channel 1	(Note 15) High Range Scale, $\text{MFR_PWM_CONFIG}[5] = 0_b$ Low Range Scale, $\text{MFR_PWM_CONFIG}[5] = 1_b$		1 0.5	5.5 2.7	V V
$V_{1\text{OU-STP}}$	Output Voltage Comparator Threshold Programming LSB Step Size, Channel 1	(Note 15) High Range Scale, $\text{MFR_PWM_CONFIG}[5] = 0_b$ Low Range Scale, $\text{MFR_PWM_CONFIG}[5] = 1_b$		22 11		mV mV
$V_{1\text{OU-ACC}}$	Output Voltage Comparator Threshold Accuracy, Channel 1	(See Note 14) $2\text{V} \leq V_{\text{VOSNS1}} - V_{\text{SGND}} \leq 5.5\text{V}$, $\text{MFR_PWM_CONFIG}[5] = 0_b$ $1.5\text{V} \leq V_{\text{VOSNS1}} - V_{\text{SGND}} \leq 2.7\text{V}$, $\text{MFR_PWM_CONFIG}[5] = 1_b$ $0.5\text{V} \leq V_{\text{VOSNS1}} - V_{\text{SGND}} < 1.5\text{V}$, $\text{MFR_PWM_CONFIG}[5] = 1_b$	● ● ●		± 2 ± 2 30	% % mV
$t_{\text{PROP-OV}}$	Output OV Comparator Response Times, Channels 0 and 1	Overdrive to 10% Above Programmed Threshold			35	μs
$t_{\text{PROP-UV}}$	Output UV Comparator Response Times, Channels 0 and 1	Underdrive to 10% Below Programmed Threshold			50	μs

アナログ OV/UV SV_{IN} 入力電圧スーパーバイザ・コンパレータ (VIN_ON と VIN_OFF のしきい値検出器)

$N_{\text{SVIN-OV/UV-COMP}}$	SV_{IN} OV/UV Comparator Threshold-Programming Resolution	(Note 15)		8		Bits
$\text{SV}_{IN\text{-OU-RANGE}}$	SV_{IN} OV/UV Comparator Threshold-Programming Range		●	4.5	20	V
$\text{SV}_{IN\text{-OU-STP}}$	SV_{IN} OV/UV Comparator Threshold-Programming LSB Step Size	(Note 15)		82		mV
$\text{SV}_{IN\text{-OU-ACC}}$	SV_{IN} OV/UV Comparator Threshold Accuracy	$9\text{V} < \text{SV}_{IN} \leq 20\text{V}$ $4.5\text{V} \leq \text{SV}_{IN} \leq 9\text{V}$	● ●		± 2.5 ± 225	% mV
$t_{\text{PROP-SVIN-HIGH-VIN}}$	SV_{IN} OV/UV Comparator Response Time, High V_{IN} Operating Configuration	Test Circuit 1, and: $\text{VIN_ON} = 9\text{V}$; SV_{IN} Driven from 8.775V to 9.225V $\text{VIN_OFF} = 9\text{V}$; SV_{IN} Driven from 9.225V to 8.775V	● ●		35 35	μs μs
$t_{\text{PROP-SVIN-LOW-VIN}}$	SV_{IN} OV/UV Comparator Response Time, Low V_{IN} Operating Configuration	Test Circuit 2, and: $\text{VIN_ON} = 4.5\text{V}$; SV_{IN} Driven from 4.225V to 4.725V $\text{VIN_OFF} = 4.5\text{V}$; SV_{IN} Driven from 4.725V to 4.225V	● ●		35 35	μs μs

チャネル 0 とチャネル 1 の出力電圧の読み出し (READ_VOUT_n)

$N_{\text{VO-RB}}$	Output Voltage Readback Resolution and LSB Step Size	(Note 15)		16 244		Bits μV
--------------------	--	-----------	--	-----------	--	-----------------------

電気的特性 ●は規定された全内部動作温度範囲の規格値を意味する (Note 2)。各出力チャネルに対する規格値 (Note 4)。注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ 、 $RUN_n = 5\text{V}$ 、 $\text{FREQUENCY_SWITCH} = 500\text{kHz}$ 、および V_{OUTn} が 1.000V に指定される。注記がない限り、EEPROM の出荷時デフォルト設定値で設定され、テスト回路 1 に基づく。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{O-F/S}$	Output Voltage Full-Scale Digitizable Range	$V_{RUNn} = 0\text{V}$ (Notes 7, 15)		8		V
$V_{O-RB-ACC}$	Output Voltage Readback Accuracy	Channel 0: $0.6\text{V} \leq V_{VOSNS0^+} - V_{VOSNS0^-} \leq 4\text{V}$ Channel 1: $0.6\text{V} \leq V_{VOSNS1} - V_{SGND} \leq 5.4\text{V}$	● ●	Within $\pm 1\%$ of Reading Within $\pm 1\%$ of Reading		
$t_{\text{CONVERT-VO-RB}}$	Output Voltage Readback Update Rate	(Notes 9, 15)		120		ms

入力電圧 (SV_{IN}) の読み出し (READ_VIN)

$N_{SVIN-RB}$	Input Voltage Readback Resolution and LSB Step Size	(Notes 10, 15)		10 15.625		Bits mV
$SV_{IN-F/S}$	Input Voltage Full-Scale Digitizable Range	(Notes 11, 15)		38.91		V
$SV_{IN-RB-ACC}$	Input Voltage Readback Accuracy	READ_VIN, $4.5\text{V} \leq SV_{IN} \leq 26.5\text{V}$	●	Within $\pm 2\%$ of Reading		
$t_{\text{CONVERT-SVIN-RB}}$	Input Voltage Readback Update Rate	(Notes 9, 15)		120		ms

チャネル0とチャネル1の出力電流 (READ_IOUT_n)、デューティ・サイクル (READ_DUTY_CYCLE_n)、および入力電流の計算値 (MFR_READ_IIN_n) の読み出し

N_{IO-RB}	Output Current Readback Resolution and LSB Step Size	(Notes 10, 12)		10 15.6		Bits mA
$I_{O-F/S}$, $I_{I-F/S}$	Output Current Full-Scale Digitizable Range and Input Current Range of Calculation	(Note 12)		± 40		A
$I_{O-RB-ACC}$	Output Current, Readback Accuracy	READ_IOUT _n , Channels 0 and 1, $0 \leq I_{OUTn} \leq 10\text{A}$, Forced-Continuous Mode, $\text{MFR_PWM_MODE}_n[1:0] = 10_b$	●	Within 250mA of Reading		
$I_{O-RB}(13\text{A})$	Full Load Output Current Readback	$I_{OUTn} = 13\text{A}$ (Note 12). See Histograms in Typical Performance Characteristics		13.1		A
N_{II-RB}	Computed Input Current, Readback Resolution and LSB Step Size	(Notes 10, 12)		10 1.95		Bits mA
$I_{I-RB-ACC}$	Computed Input Current, Readback Accuracy, Neglecting I_{SVIN}	MFR_READ_IIN_n , Channels 0 and 1, $0 \leq I_{OUTn} \leq 10\text{A}$, Forced-Continuous Mode, $\text{MFR_PWM_MODE}_n[1:0] = 10_b$, $\text{MFR_IIN_OFFSET}_n = 0\text{mA}$	●	Within 150mA of Reading		
$t_{\text{CONVERT-IO-RB}}$	Output Current Readback Update Rate	(Notes 9, 15)		120		ms
$t_{\text{CONVERT-II-RB}}$	Computed Input Current, Readback Update Rate	(Notes 9, 15)		120		ms
$N_{DUTY-RB}$	Resolution, Duty Cycle Readback	(Notes 10, 15)		10		Bits
D_{RB-ACC}	Duty Cycle TUE	READ_DUTY_CYCLE _n , 16.3% Duty Cycle (Note 15)			± 3	%
$t_{\text{CONVERT-DUTY-RB}}$	Duty Cycle Readback Update Rate	(Notes 9, 15)		120		ms

チャネル0、チャネル1、およびコントローラの温度の読み出し (それぞれ、READ_TEMPERATURE_1₀、READ_TEMPERATURE_1₁、および READ_TEMPERATURE_2)

T_{RES-RB}	Temperature Readback Resolution	Channel 0, Channel 1, and Controller (Note 15)		0.0625		$^\circ\text{C}$
--------------	---------------------------------	--	--	--------	--	------------------

LTM4676

電気的特性 ●は規定された全内部動作温度範囲の規格値を意味する (Note 2)。各出力チャネルに対する規格値 (Note 4)。注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ 、 $RUN_n = 5\text{V}$ 、 $\text{FREQUENCY_SWITCH} = 500\text{kHz}$ 、および V_{OUTn} が 1.000V に指定される。注記がない限り、EEPROM の出荷時デフォルト設定値で設定され、テスト回路 1 に基づく。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$T_{RB-CH-ACC}(72\text{mV})$	Channel Temperature TUE, Switching Action Off	Channels 0 and 1, PWM Inactive, $RUN_n = 0\text{V}$, $\Delta V_{TSNSna} = 72\text{mV}$	●	Within $\pm 3^\circ\text{C}$ of Reading		
$T_{RB-CH-ACC}(0\text{N})$	Channel Temperature TUE, Switching Action On	$\text{READ_TEMPERATURE_1}_n$, Channels 0 and 1, PWM Active, $RUN_n = 5\text{V}$ (Note 12)		Within $\pm 3^\circ\text{C}$ of Reading		
$T_{RB-CTRL-ACC}(0\text{N})$	Control IC Die Temperature TUE, Switching Action On	$\text{READ_TEMPERATURE_2}$, PWM Active, $RUN_0 = RUN_1 = 5\text{V}$ (Note 12)		Within $\pm 1^\circ\text{C}$ of Reading		
$t_{\text{CONVERT-TEMP-RB}}$	Temperature Readback Update Rate	(Notes 9, 15)		100		ms

INTV_{CC} レギュレータ

V_{INTVCC}	Internal V _{CC} Voltage No Load	$6\text{V} \leq V_{IN} \leq 26.5\text{V}$	●	4.8	5	5.2	V
$\frac{\Delta V_{\text{INTVCC}}(\text{LOAD})}{V_{\text{INTVCC}}}$	INTV _{CC} Load Regulation	$0\text{mA} \leq I_{\text{INTVCC}} \leq 50\text{mA}$		0.5	± 2		%

V_{DD33} レギュレータ

V_{VDD33}	Internal V _{DD33} Voltage		●	3.2	3.3	3.4	V
$I_{\text{LIM}}(\text{VDD33})$	V _{DD33} Current Limit	V _{DD33} Electrically Short-Circuited to GND		70			mA
$V_{\text{VDD33_OV}}$	V _{DD33} Overvoltage Threshold	(Note 15)		3.5			V
$V_{\text{VDD33_UV}}$	V _{DD33} Undervoltage Threshold	(Note 15)		3.1			V

V_{DD25} レギュレータ

V_{VDD25}	Internal V _{DD25} Voltage		●	2.25	2.5	2.75	V
$I_{\text{LIM}}(\text{VDD25})$	V _{DD25} Current Limit	V _{DD25} Electrically Short-Circuited to GND		50			mA

発振器とフェーズロック・ループ (PLL)

f_{OSC}	Oscillator Frequency Accuracy	$\text{FREQUENCY_SWITCH} = 500\text{kHz}$ (0xFBE8) $250\text{kHz} \leq \text{FREQUENCY_SWITCH} \leq 1\text{MHz}$ (Note 15)	●		± 7.5 ± 7.5	% %
f_{SYNC}	PLL SYNC Capture Range	FREQUENCY_SWITCH Set to Frequency Slave Mode (0x0000); SYNC Driven by External Clock; $3.3V_{\text{OUT}}$	●	225	1100	kHz
$V_{\text{TH,SYNC}}$	SYNC Input Threshold	V_{SYNC} Rising (Note 15) V_{SYNC} Falling (Note 15)		1.5 1		V V
$V_{\text{OL,SYNC}}$	SYNC Low Output Voltage	$I_{\text{SYNC}} = 3\text{mA}$	●	0.3	0.4	V
I_{SYNC}	SYNC Leakage Current in Frequency Slave Mode	$0\text{V} \leq V_{\text{SYNC}} \leq 3.6\text{V}$ FREQUENCY_SWITCH Set to Slave Mode (0x0000)	●		± 5	μA
$\theta_{\text{SYNC-}\theta 0}$	SYNC-to-Channel 0 Phase Relationship, Lag from Falling Edge of Sync to Rising Edge of Top MOSFET (MT0) Gate	(Note 15) $\text{MFR_PWM_CONFIG}[2:0] = 000_b, 01X_b$ $\text{MFR_PWM_CONFIG}[2:0] = 101_b$ $\text{MFR_PWM_CONFIG}[2:0] = 001_b$ $\text{MFR_PWM_CONFIG}[2:0] = 1X0_b$		0 60 90 120		Deg Deg Deg Deg
$\theta_{\text{SYNC-}\theta 1}$	SYNC-to-Channel 1 Phase Relationship, Lag from Falling Edge of Sync to Rising Edge of Top MOSFET (MT1) Gate	(Note 15) $\text{MFR_PWM_CONFIG}[2:0] = 011_b$ $\text{MFR_PWM_CONFIG}[2:0] = 000_b$ $\text{MFR_PWM_CONFIG}[2:0] = 010_b, 10X_b$ $\text{MFR_PWM_CONFIG}[2:0] = 001_b$ $\text{MFR_PWM_CONFIG}[2:0] = 110_b$		120 180 240 270 300		Deg Deg Deg Deg Deg

電気的特性

●は規定された全内部動作温度範囲の規格値を意味する (Note 2)。各出力チャネルに対する規格値 (Note 4)。注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ 、 $RUN_n = 5\text{V}$ 、FREQUENCY_SWITCH = 500kHz、および V_{OUTn} が 1.000V に指定される。注記がない限り、EEPROM の出荷時デフォルト設定値で設定され、テスト回路 1 に基づく。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
EEPROM の特性						
Endurance	(Note 13)	$0^\circ\text{C} \leq T_J \leq 85^\circ\text{C}$ During EEPROM Write Operations (Note 3)	●	10,000		Cycles
Retention	(Note 13)	$T_J < T_{J(\text{MAX})}$, with Most Recent EEPROM Write Operation Having Occurred at $0^\circ\text{C} \leq T_J \leq 85^\circ\text{C}$ (Note 3)	●	10		Years
Mass_Write	Mass Write Operation Time	Execution of STORE_USER_ALL Command, $0^\circ\text{C} \leq T_J \leq 85^\circ\text{C}$ (ATE-Tested at $T_J = 25^\circ\text{C}$) (Notes 3, 13)		440	4100	ms

デジタル I/O

V_{IH}	Input High Threshold Voltage	SCL, SDA, RUN_n , $\overline{GPIO_n}$ (Note 15) SHARE_CLK, WP (Note 15)		2.0 1.8		V V
V_{IL}	Input Low Threshold Voltage	SCL, SDA, RUN_n , $\overline{GPIO_n}$ (Note 15) SHARE_CLK, WP (Note 15)			1.4 0.6	V V
V_{HYST}	Input Hysteresis	SCL, SDA (Note 15)		80		mV
V_{OL}	Output Low Voltage	SCL, SDA, \overline{ALERT} , RUN_n , $\overline{GPIO_n}$, SHARE_CLK: $I_{SINK} = 3\text{mA}$	●	0.3	0.4	V
I_{OL}	Input Leakage Current	SDA, SCL, \overline{ALERT} , $RUN_n: 0\text{V} \leq V_{PIN} \leq 5.5\text{V}$ $\overline{GPIO_n}$ and SHARE_CLK: $0\text{V} \leq V_{PIN} \leq 3.6\text{V}$	● ●		± 5 ± 2	μA μA
t_{FILTER}	Input Digital Filtering	RUN_n (Note 15) $\overline{GPIO_n}$ (Note 15)		10 3		μs μs
C_{PIN}	Input Capacitance	SCL, SDA, RUN_n , $\overline{GPIO_n}$, SHARE_CLK, WP (Note 15)			10	pF

PMBus インタフェースのタイミング特性

f_{SMB}	Serial Bus Operating Frequency	(Note 15)		10	400	kHz
t_{BUF}	Bus Free Time Between Stop and Start	(Note 15)		1.3		μs
$t_{HD,STA}$	Hold Time After Repeated Start Condition	Time Period After Which First Clock Is Generated (Note 15)		0.6		μs
$t_{SU,STA}$	Repeated Start Condition Setup Time	(Note 15)		0.6		μs
$t_{SU,STO}$	Stop Condition Setup Time	(Note 15)		0.6		μs
$t_{HD,DAT}$	Data Hold Time	Receiving Data (Note 15) Transmitting Data (Note 15)		0 0.3	0.9	μs μs
$t_{SU,DAT}$	Data Setup Time	Receiving Data (Note 15)		0.1		μs
$t_{TIMEOUT_SMB}$	Stuck PMBus Timer Timeout	Measured from the Last PMBus Start Event: Block Reads (Note 15) Non-Block Reads (Note 15)		150 32		ms ms
t_{LOW}	Serial Clock Low Period	(Note 15)		1.3	10000	μs
t_{HIGH}	Serial Clock High Period	(Note 15)		0.6		μs

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: LTM4676 は T_J が T_A にほぼ等しい V パルス負荷条件でテストされる。LTM4676E は、 $0^\circ\text{C} \sim 125^\circ\text{C}$ の内部動作温度範囲で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の内部動作温度範囲での仕様は設計、特性評価および統計学的なプロセス・コントロールとの相

関で確認されている。LTM4676I は $-40^\circ\text{C} \sim 125^\circ\text{C}$ の全内部動作温度範囲で仕様に適合することが保証されている。これらの仕様を満たす最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の環境要因と関連した特定の動作条件によって決まることに注意。

電気的特性

Note 3: LTM4676のEEPROMの書き込みコマンドが有効な温度範囲は0°C~85°Cである。EEPROMのデータ保持を保証するため、この温度範囲の外側で“STORE_USER_ALL”コマンドを実行すること(つまり、RAM内容をNVMにアップロードすること)は推奨しない。ただし、LTM4676のEEPROMの温度が130°Cを超えない限り、LTM4676はSTORE_USER_ALLコマンドに従う。EEPROMの温度が130°Cを超えるとときだけ、LTM4676はどのSTORE_USER_ALLトランザクションにも従わない。その代わりに、LTM4676はシリアル・コマンドにNACKを返し、それに関連するCML(通信、メモリ、ロジック)フォルト・ビットをアサートする。EEPROMの温度はSTORE_USER_ALLコマンドを使用する前に調べるができる(「アプリケーション情報」のセクションを参照)。

Note 4: 2つの電源入力(V_{IN0}とV_{IN1})およびそれぞれの電源出力(V_{OUT0}とV_{OUT1})は製造時に個別にテストされている。この文書では、これらのパラメータを“V_{INn}”と“V_{OUTn}”で表すことができる省略表記が使用されている。ここで、nは0または1の値が可能。このイタリック体の下付き記号“n”の表記は、チャンネル固有の、つまり、ページ指定データを含むピン名やレジスタ名などのすべての名称に適用される。たとえば、VOUT_COMMAND_nはページ0とページ1に特定されたVOUT_COMMANDコマンド・コード・データを表し、それぞれチャンネル0(V_{OUT0})とチャンネル1(V_{OUT1})に対応する。ページ固有のデータを含まないレジスタ、つまり、データがモジュールに対して“グローバル”か、またはモジュールのチャンネルの両方に適用されるレジスタには、イタリック体の下付き記号“n”が付加されていない(FREQUENCY_SWITCHなど)。

Note 5: V_{OUTn}(DC)、ライン、および負荷のレギュレーション・テストは、デジタル・サーボを無効にし(MFR_PWM_MODE_n[6] = 0_b)、低いV_{OUTn}範囲を選択した状態(MFR_PWM_CONFIG[6:n] = 1_b)で製造時に行われる。デジタル・サーボ制御ループは製造時に行われる(MFR_PWM_MODE_n[6] = 1_bに設定)が、出力電圧の最終セトリング値への収束は、長い時間がかかる可能性があるため、最終テストで観測されるとは限らない。その代わりに、出力電圧の読み出し精度の仕様で保証されている。能力はアプリケーションでの評価によって実証されている(「標準的性能特性」のセクションを参照)。

Note 6: 異なるV_{IN}、V_{OUT}、およびT_Aについては、「アプリケーション情報」のセクションの出力電流のディレーティング曲線を参照。

Note 7: V_{OUT0}とV_{OUT1}および関連する電流検出ピン(I_{SENSE[a/b][+/-]})は6Vの絶対最大定格に対して規定されていても、5.5V以上を継続することは推奨しない。出力チャンネル0および1を安定化する最大推奨コマンド電圧は、それぞれ4.0Vおよび5.4Vで、この場合、これらのチャンネルのV_{OUT}範囲の設定値(それぞれMFR_PWM_CONFIGのビット6と5)は「高い範囲」つまり0_bに設定される。また、それぞれのMFR_PWM_CONFIGのV_{OUT}範囲の設定値のビットが「低い範囲」、つまり、1_bに設定されるすべてのチャンネルの最大推奨コマンド電圧は2.5Vである。

Note 8: 最小オン時間はウェハ選別によってテストされる。

Note 9: データ変換はラウンドロビン(サイクリック)方式で行われる。すべてのテレメトリ信号は連続的にデジタル化され、通知されるデータは100ms(標準)以内の測定値に基づいている。

Note 10: 次のテレメトリ・パラメータは、PMBusで規定された「リニア・データ形式」でフォーマットされ、各レジスタには、2のべき乗に対応する符号付き指数を表す5MSBと、符号付き仮数を表す11LSBからなる1ワードが含まれている。これらのテレメトリ・パラメータは、READ_VINコマンド・コードを介してアクセスされる入力電圧(SV_{IN})、READ_IOUT_nコマンド・コードを介してアクセスされる出力電流(IOUT_n)、READ_IINコマンド・コードを介してアクセスされるモジュールの入力電流(I_{VIN0} + I_{VIN1} + I_{SVIN})、MFR_READ_IIN_nコマンド・コードを介してアクセスされるチャンネルの入力電流(I_{VINn} + 1/2 • I_{SVIN})、およびREAD_DUTY_CYCLE_nコマンド・コードを介してアクセスされるチャンネル0とチャンネル1のスイッチング電力段のデューティ・サイクルである。このデータ形式は、内蔵ADCが16ビット、LTM4676内部の計算が32ビット・ワードを用いるものの、テレメトリの読み出しデータの分解能は10ビットに制限される。

Note 11: SV_{IN}ピンの絶対最大定格は28Vである。入力電圧のテレメトリ(READ_VIN)は、SV_{IN}ピンからスケールダウンした電圧をデジタル化することによって得られる。

Note 12: これらの標準的なパラメータはベンチマーク測定によるもので、製造時にテストされていない。

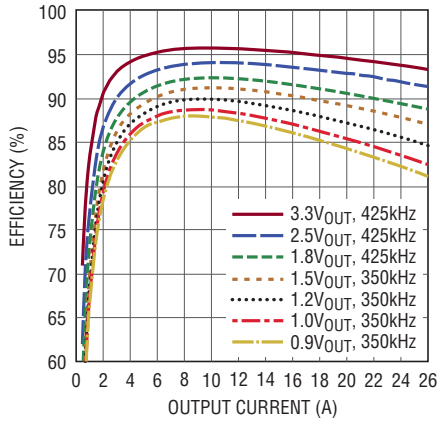
Note 13: EEPROMの書き換え回数と保持時間は、データ保持のウェハレベルのテストによって保証されている。最小保持時間の仕様は、デバイスのEEPROMが最小書き換えの仕様より少ない回数サイクルされ、0°C ≤ T_J ≤ 85°Cで書き込まれたデバイスに適用される。MFR_RESETコマンド(NVMの内容をRAMにダウンロードする)は全動作温度範囲で有効であり、EEPROMの特性に影響しない。

Note 14: MFR_PWM_CONFIG[6] = 1_bに対するV_{OUT0-ACC}のOV/UVコンパレータのしきい値の精度は、V_{VOSNS0+} - V_{VOSNS0-}が0.5Vと2.7VのときにATEでテストされる。1Vの状態はICレベルでのみテストされる。MFR_PWM_CONFIG[5] = 1_bに対するV_{10U-ACC}のOV/UVコンパレータのしきい値の精度は、V_{VOSNS1+} - V_{VSGND}が0.5Vと2.7VのときにATEでテストされる。1.5Vの状態はICレベルでのみテストされる。

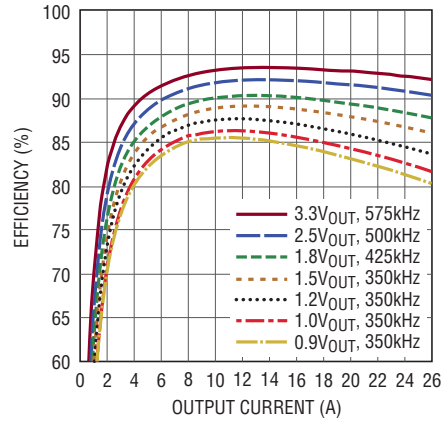
Note 15: ICレベルのATEでテストされる。

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}/V_{OUT} = 1\text{V}$ 。

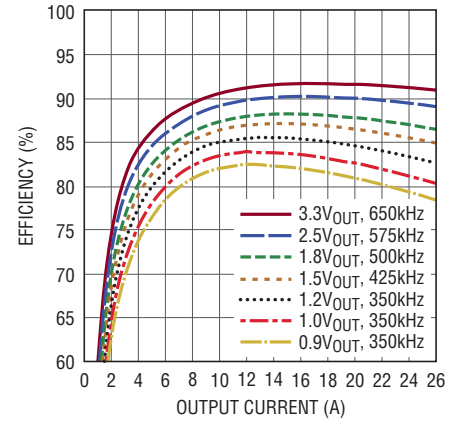
効率と出力電流、 $V_{IN} = 5\text{V}$ 、 V_{OUT0} と V_{OUT1} を並列接続、 $V_{IN} = SV_{IN} = V_{INr}$ 、 $INTV_{CC}$ 開放、 $MFR_PWR_MODE_n[1:0] = 10_b$



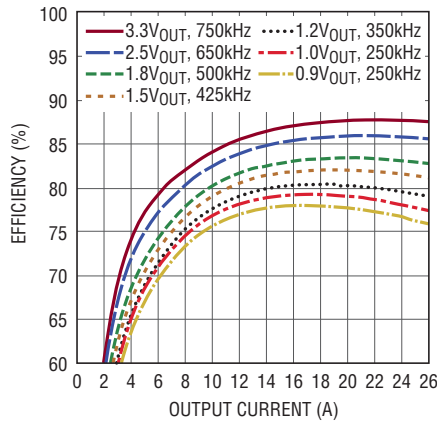
効率と出力電流、 $V_{IN} = 8\text{V}$ 、 V_{OUT0} と V_{OUT1} を並列接続、 $V_{IN} = SV_{IN} = V_{INr}$ 、 $INTV_{CC}$ 開放、 $MFR_PWR_MODE_n[1:0] = 10_b$



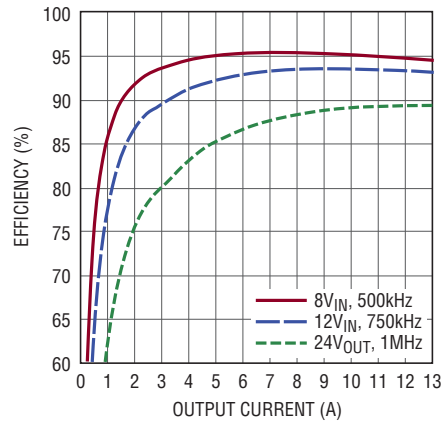
効率と出力電流、 $V_{IN} = 12\text{V}$ 、 V_{OUT0} と V_{OUT1} を並列接続、 $V_{IN} = SV_{IN} = V_{INr}$ 、 $INTV_{CC}$ 開放、 $MFR_PWR_MODE_n[1:0] = 10_b$



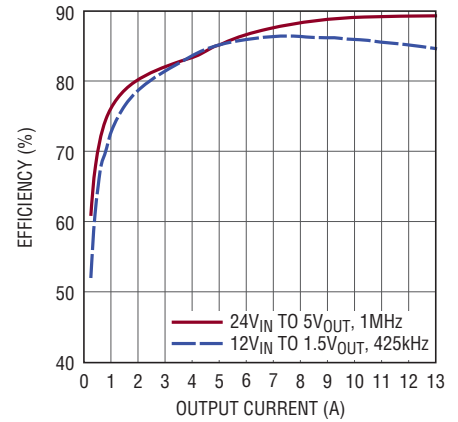
効率と出力電流、 $V_{IN} = 24\text{V}$ 、 V_{OUT0} と V_{OUT1} を並列接続、 $V_{IN} = SV_{IN} = V_{INr}$ 、 $INTV_{CC}$ 開放、 $MFR_PWR_MODE_n[1:0] = 10_b$



効率と出力電流、 $V_{OUT1} = 5\text{V}$ 、 V_{OUT0} はオフ、 $V_{IN} = SV_{IN} = V_{INr}$ 、 $INTV_{CC}$ 開放、 $MFR_PWR_MODE_n[1:0] = 10_b$

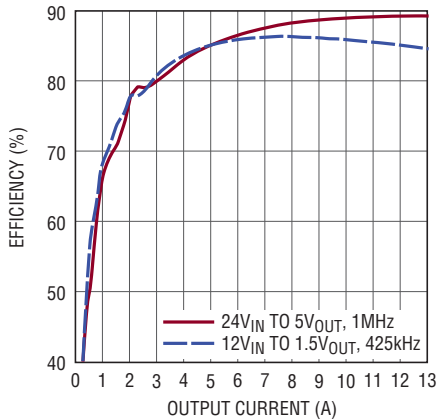


シングル・フェーズ・シングル出力 Burst Mode の効率、 $V_{IN} = SV_{IN} = V_{INr}$ 、 $INTV_{CC}$ 開放、 $MFR_PWR_MODE_n[1:0] = 01_b$



標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}/V_{OUT} = 1\text{V}$ 。

シングル・フェーズ・シングル出力
パルス・スキップ(不連続)モード
の効率、 $V_{IN} = 5V_{IN} = V_{IN}$ 、
INTV_{CC} 開放、
MFR_PWR_MODE_n[1:0] = 00_b



4676 G07

デュアル・フェーズ・シングル
出力負荷トランジェント応答、
 $V_{IN} = 12\text{V}/V_{OUT} = 1\text{V}$

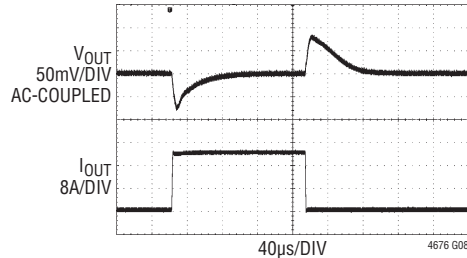


FIGURE 35 CIRCUIT AT 12VIN, INTV_{CC} PIN OPEN CIRCUIT AND VOUT_COMMAND_n SET TO 1.000V. 0A TO 20A LOAD STEP AT 20A/µs

シングル・フェーズ・シングル
出力負荷トランジェント応答、
 $V_{IN} = 12\text{V}/V_{OUT} = 1\text{V}$

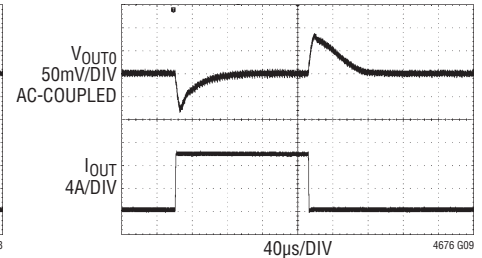


FIGURE 44 CIRCUIT AT 12VIN, 0A TO 10A LOAD STEP AT 10A/µs

デュアル・フェーズ・シングル出力負荷
トランジェント応答、 $V_{IN} = 5\text{V}/V_{OUT} = 1\text{V}$

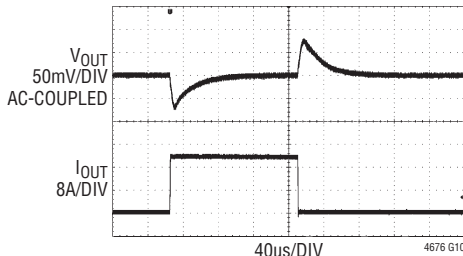


FIGURE 35 CIRCUIT AT 5VIN, VOUT_COMMAND_n SET TO 1.000V. 0A TO 20A LOAD STEP AT 20A/µs

シングル・フェーズ・シングル出力負荷
トランジェント応答、 $V_{IN} = 24\text{V}/V_{OUT} = 1\text{V}$

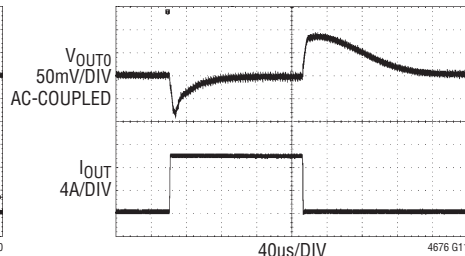


FIGURE 44 CIRCUIT AT 24VIN, 0A TO 10A LOAD STEP AT 10A/µs

シングル・フェーズ・シングル
出力負荷トランジェント応答、
 $V_{IN} = 24\text{V}/V_{OUT} = 3.3\text{V}$

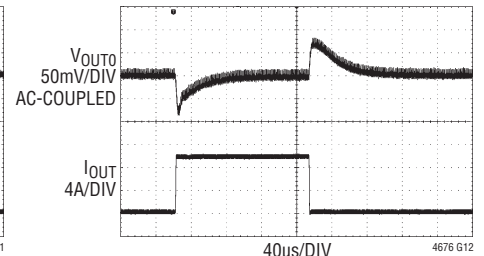


FIGURE 44 CIRCUIT AT 24VIN, COUT0 = 5 × 100µF AND VOUT0 COMMANDED TO 3.300V. 0A TO 10A LOAD STEP AT 10A/µs

デュアル出力並行レールの
起動/シャットダウン

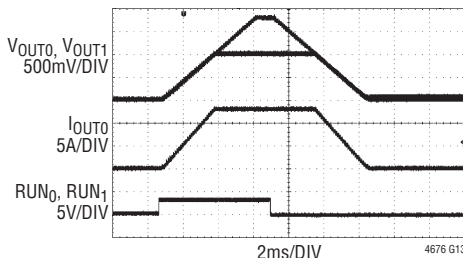


FIGURE 44 CIRCUIT AT 12VIN, 77mΩ LOAD ON VOUT0, NO LOAD ON VOUT1. TON_RISE₀ = 3ms, TON_RISE₁ = 5.297ms, TOFF_DELAY₁ = 0ms, TOFF_DELAY₀ = 2.43ms, TOFF_FALL₁ = 5.328ms, TOFF_FALL₀ = 3ms, ON_OFF_CONFIG_n = 0x1E

プリバイアスされた負荷での
デュアル出力の起動/シャットダウン

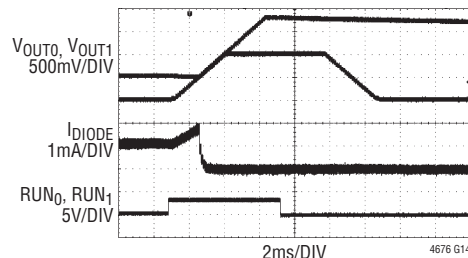


FIGURE 44 CIRCUIT AT 12VIN, 77mΩ LOAD ON VOUT0, 500Ω ON VOUT1. VOUT1 PRE-BIASED THROUGH A DIODE. TON_RISE₀ = 3ms, TON_RISE₁ = 5.297ms, TOFF_DELAY₁ = 0ms, TOFF_DELAY₀ = 2.43ms, TOFF_FALL₁ = 5.328ms, TOFF_FALL₀ = 3ms, ON_OFF_CONFIG₁ = 0x1F, ON_OFF_CONFIG₀ = 0x1E

シングル・フェーズ・シングル出力
無負荷時の短絡保護

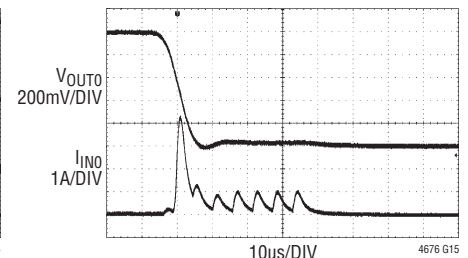
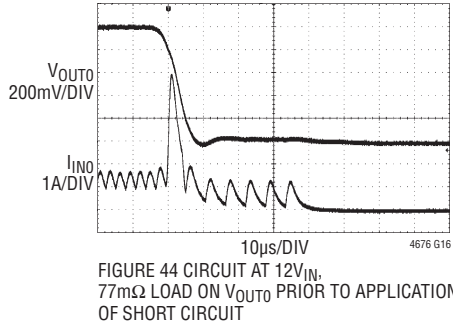


FIGURE 44 CIRCUIT AT 12VIN, NO LOAD ON VOUT0 PRIOR TO APPLICATION OF SHORT CIRCUIT

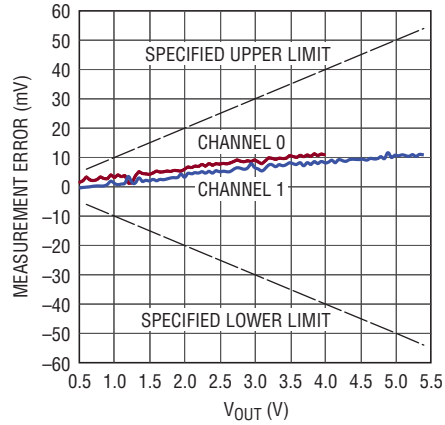
標準的性能特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ 、 $V_{OUT} = 1\text{V}$ 。

最大負荷時のシングル・フェーズ・
シングル出力短絡からの保護

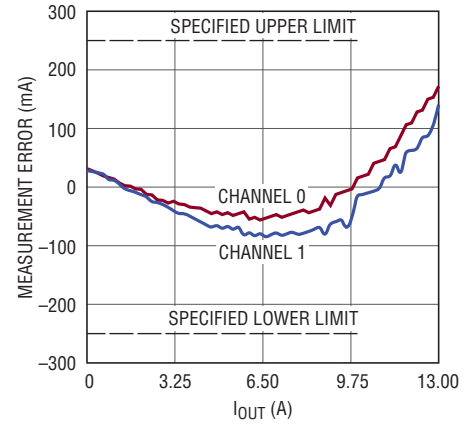


READ_VOUT_n(出力電圧の
読み出し)誤差と V_{OUTn}
 I_{OUTn} = 無負荷、 $RUN_{1-n} = 0\text{V}$



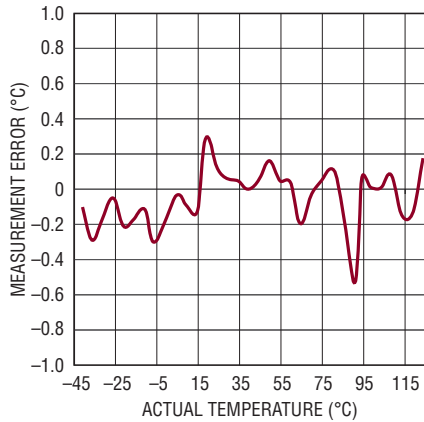
4676 G17

READ_IOUT_n(出力電流の
読み出し)誤差と I_{OUTn}



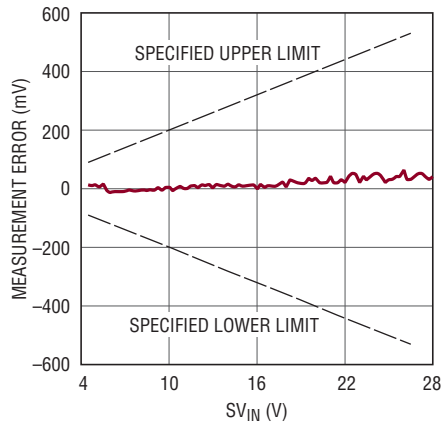
4676 G18

READ_TEMPERATURE_2(制御ICの
温度誤差)と接合部温度、
 $RUN_n = 0\text{V}$



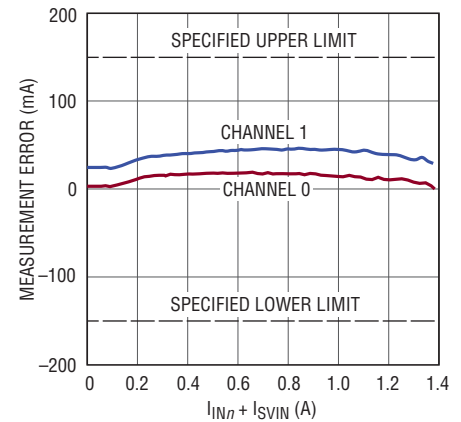
4676 G19

READ_VIN(入力電圧
読み出しテレメトリ)誤差と SV_{IN} 、
 $RUN_n = 0\text{V}$



4676 G20

MFR_READ_IIN_n(入力電流の
読み出し)誤差と $(I_{INn} + I_{SVIN})$ 、
FCM、 I_{OUTn}
 $0\text{A} \sim 13\text{A}$ の掃引、1チャンネルずつ、
 $RUN_{1-n} = 0\text{V}$

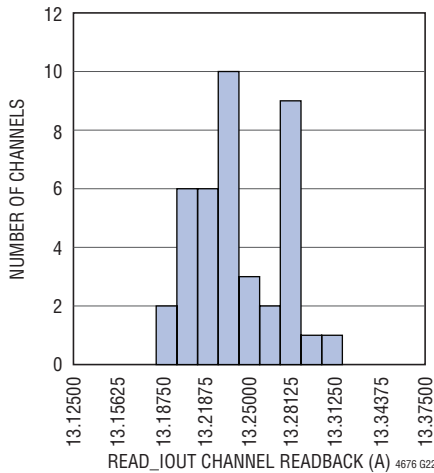


4676 G21

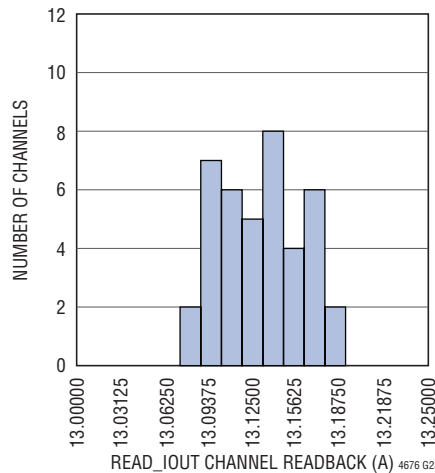
4676fc

標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}/V_{OUT} = 1\text{V}$ 。

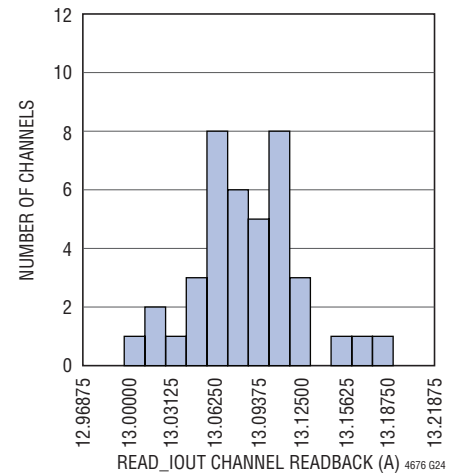
20個のLTM4676(DC1811)の
READ_OUT、 $V_{IN} = 12\text{V}/V_{OUT} = 1\text{V}$ 、
 $T_J = -40^\circ\text{C}$ 、 $I_{OUTn} = 13\text{A}$ 、システム
が熱的安定状態、エアフローなし



20個のLTM4676(DC1811)の
READ_OUT、 $V_{IN} = 12\text{V}/V_{OUT} = 1\text{V}$ 、
 $T_J = 25^\circ\text{C}$ 、 $I_{OUTn} = 13\text{A}$ 、システムが
熱的安定状態、エアフローなし



20個のLTM4676(DC1811)の
READ_OUT、 $V_{IN} = 12\text{V}/V_{OUT} = 1\text{V}$ 、
 $T_J = 125^\circ\text{C}$ 、 $I_{OUTn} = 13\text{A}$ 、システム
が熱的安定状態、エアフローなし



ピン機能



パッケージの行と列のラベルはμModule製品間で異なります。各パッケージのレイアウトを確認してください。

GND (A4、A6～A10、B4～B9、C4、C6～C9、D4、D7、E3、F3、F10、G3、G10～G12、H3、H10、J4、J10、K4、K7～K9、L4～L9、M4、M6～M10) : LTM4676の電源グランド。V_{OUT0}およびV_{OUT1}の電源リターン。

V_{OUT0} (A1～A3、B1～B3、C1～C3、D1～D3) : チャンネル0の出力電圧。

V_{OSNS0}⁺ (D9) : チャンネル0の正の差動電圧検出入力。V_{OSNS0}⁺とV_{OSNS0}⁻を組み合わせ、V_{OUT0}の負荷ポイント(POL)でV_{OUT0}の出力電圧をケルビン検出し、差動帰還信号をチャンネル0の帰還ループに直接供給することができます。V_{OUT0}は最大4.0Vの出力を安定化できます。シリアル・バスにより、V_{OUT0}の目標レギュレーション電圧を指定します。SV_{IN}のパワーアップ時の初期コマンド値はNVM(不揮発性メモリ)の内容(出荷時デフォルト値: 1.000V)で決定されるか、または設定抵抗によって設定することができます。V_{OUT0}CFG、V_{TRIM0}CFG、および「アプリケーション情報」のセクションを参照してください。

V_{OSNS0}⁻ (E9) : チャンネル0の負の差動電圧検出入力。V_{OSNS0}⁺を参照してください。

V_{ORBO}⁺ (D10) : チャンネル0の正の読み出しピン。LTM4676の内部でV_{OSNS0}⁺に短絡されています。必要に応じて、このノードにテスト・ポイントを設置し、ユーザのハードウェア(例えば、組み立て後の回路テスト(ICT)プロセスではマザーボード)でV_{OUT0}までのインピーダンスを測定することにより、V_{OSNS0}⁺とV_{OUT0}の間の帰還信号の接続の完全性を検証する手段を提供できます。

V_{ORBO}⁻ (E10) : チャンネル0の負の読み出しピン。LTM4676の内部でV_{OSNS0}⁻に短絡されています。必要に応じて、このノードにテスト・ポイントを設置し、ユーザのハードウェア(例えば、組み立て後のICTプロセスではマザーボード)でGNDまでのインピーダンスを測定することにより、V_{OSNS0}⁻とGND(V_{OUT0}の電源リターン)の間の帰還信号の接続の完全性を検証する手段を提供できます。

V_{OUT1} (J1～J3、K1～K3、L1～L3、M1～M3) : チャンネル1の出力電圧。

V_{OSNS1} (H9) : チャンネル1の正電圧検出入力。V_{OSNS1}とSGNDを組み合わせ、V_{OUT1}のPOLでV_{OUT1}の出力電圧をケルビン検出し、差動帰還信号をチャンネル1の帰還ループに直接供給することができます。V_{OUT1}は最大5.4Vの出力を安定化できます。シリアル・バスにより、V_{OUT1}の目標レギュレーション電圧を指定します。SV_{IN}のパワーアップ時の初期コマンド

ピン機能

値はNVM (不揮発性メモリ) の内容 (出荷時デフォルト値: 1.000V) で決定されるか、または設定抵抗によって設定することができます。VOUT1CFG、VTRIM1CFG、および「アプリケーション情報」のセクションを参照してください。

SGND (F7 ~ F8, G7 ~ G8) : チャンネル1の負の差動電圧検出入力。VOSNS1を参照してください。また、SGNDはLTM4676の信号グラウンドのリターン・パスです。必要に応じて、4つのSGNDピンの1つにテスト・ポイントを設置し、ユーザのハードウェア (例えば、組み立て後のICTプロセスではマザーボード) でGNDまでのインピーダンスを測定することにより、他の3つのSGNDピンとGND (VOUT1の電源リターン) の間の帰還信号の接続の完全性を検証する手段を提供できます。SGNDはLTM4676の内部でGNDに電氣的に接続されていません。VOUT1のPOL負電圧検出点でSGNDをGNDに接続してください。

VORB1 (J9) : チャンネル1の正の読み出しピン。LTM4676の内部でVOSNS1に短絡されています。オプションとして、このノードにテスト・ポイントを設置し、ユーザのハードウェア (例えば、組み立て後のICTプロセスではマザーボード) でVOUT1までのインピーダンスを測定することにより、VOUT1とVOSNS1の間の帰還信号の接続の完全性を検証する手段を提供できます。

VIN0 (A11 ~ A12, B11 ~ B12, C11 ~ C12, D11 ~ D12, E12) : チャンネル0のスイッチング段への正電源入力。降圧スイッチング段からの反射入力電流リップルを処理するため、積層セラミック・コンデンサ (MLCC) や低ESR電解コンデンサ (または同等品) の十分なデカップリング容量を確保してください。MLCCはLTM4676に物理的にできるだけ近づけて配置します。「アプリケーション情報」のセクションのレイアウトに関する推奨事項を参照してください。

VIN1 (H12, J11 ~ J12, K11 ~ K12, L11 ~ L12, M11 ~ M12) : チャンネル1のスイッチング段への正電源入力。降圧スイッチング段からの反射入力電流リップルを処理するため、MLCCや低ESR電解コンデンサ (または同等品) の十分なデカップリング容量を確保してください。MLCCはLTM4676に物理的にできるだけ近づけて配置します。「アプリケーション情報」のセクションのレイアウトに関する推奨事項を参照してください。

SW0 (B10) : チャンネル0の降圧コンバータ段のスイッチング・ノード。テストの目的、またはSNUB0でサポートされるスナバよりも強力なEMIスナバに使用されます。必要であれば、ローカル・テスト・ポイントまで短距離の配線をしてチャンネル0のスイッチング動作をモニタできますが、敏感な信号の近くに配

線しないでください。モニタしない場合には電氣的絶縁状態 (開放) のままにします。

SW1 (L10) : チャンネル1の降圧コンバータ段のスイッチング・ノード。テストの目的、またはSNUB1でサポートされるスナバよりも強力なEMIスナバに使用されます。必要であれば、ローカル・テスト・ポイントまで短距離の配線をしてチャンネル1のスイッチング動作をモニタできますが、敏感な信号の近くに配線しないでください。これ以外の場合は開放のままにします。

SNUB0 (A5) : チャンネル0のスイッチング段のスナバ・コンデンサへの入力。SNUB0からGNDにオプションの抵抗を接続して放射EMIを低減できますが、唯一のマイナス面として電力変換効率がわずかに低下します。「アプリケーション情報」のセクションを参照してください。これ以外の場合はこのピンを開放のままにします。

SNUB1 (M5) : チャンネル1のスイッチング段のスナバ・コンデンサへの入力。SNUB0からGNDにオプションの抵抗を接続して放射EMIを低減できますが、唯一のマイナス面として電力変換効率がわずかに低下します。「アプリケーション情報」のセクションを参照してください。これ以外の場合はこのピンを開放のままにします。

SVIN (F11 ~ F12) : LTM4676の内部制御ICの入力電源。ほとんどのアプリケーションでは、SVINはVIN0やVIN1に接続されます。この場合、VIN0/VIN1用に既に確保されている以上の外付けデカップリングは不要です。SVINがVIN0/VIN1とは別に補助電源で動作する場合、このピンはコンデンサ (0.1μF ~ 1μF) でGNDにデカップリングします。

INTVCC (F9, G9) : 内部レギュレータ、5V出力。LTM4676が $5.75V \leq SVIN \leq 26.5V$ で動作する場合、LDOがSVINからINTVCCを生成し、LTM4676の内部制御回路とMOSFETドライバをバイアスします。外付けデカップリングは不要です。RUNnピンの状態に関係なくINTVCCは安定化されます。LTM4676が $4.5V \leq SVIN < 5.75V$ で動作する場合、INTVCCをSVINに短絡させる必要があります。

VDD33 (J7) : 内部で生成される3.3V電源の出力ピン。GPIO_n、SHARE_CLK、およびSYNCに必要なプルアップ抵抗の外部電流の供給に使用されるのはこのピンだけです。また、このピンは、RUN_n、SDA、SCL、およびALERTのプルアップ抵抗の外部電流の供給に使用することもできます。外付けデカップリングは不要です。

ピン機能

VDD25 (J6) : 内部で生成される2.5V電源の出力ピン。このピンには外部電流を流さないでください。このピンは、内部ロジックのバイアスだけに使用され、構成設定ピンに接続された内部プルアップ抵抗に電流を供給します。外付けデカップリングは不要です。

ASEL (G4) : シリアル・バスのアドレス設定ピン。どのようなI²C/SMBusのシリアル・バス・セグメントにおいても、すべてのデバイスに固有のスレーブ・アドレスが必要です。このピンを開放のままにすると、LTM4676はパワーアップ時に0x4F (16進数)、つまり、1001111_bのデフォルト・スレーブ・アドレスになります (この文書では業界標準の表記である7ビット・スレーブ・アドレス指定が使用されています)。LTM4676のスレーブ・アドレスの下位4ビットは、このピンからSGNDに抵抗を接続することによって変更できます。こうして、LTM4676の7ビット・スレーブ・アドレスが16の対応する値の1つに設定されます。特にピンを開放のままにする場合は、ピンの状態を正確に検出できるように、容量を最小限に抑えてください。

FswPHCFG (H4) : スイッチング周波数、チャンネルの位相インターリーブ角、およびSYNCに対する位相関係の設定ピン。このピンを開放のままにするか、またはLTM4676をピンストラップ (RCONFIG) 抵抗を無視するように設定する (つまり、MFR_CONFIG_ALL[6] = 1_b) と、LTM4676のスイッチング周波数 (FREQUENCY_SWITCH) とチャンネルの位相関係 (SYNCクロックを基準にしたMFR_PWM_CONFIG[2:0]) が、SV_{IN}のパワーアップ時にLTM4676のNVMの内容によって決まります。出荷時デフォルト値は、500kHz動作、0°でのチャンネルが0、180°でのチャンネルが1です。この文書の表記では、0°の位相角はチャンネルのスイッチ・ノードの立ち上がり方がSYNCパルスの立ち下がりエッジに一致していることを表します。このピンからSGNDに抵抗を接続する (および、NVMの出荷時デフォルト設定値のMFR_CONFIG_ALL[6] = 0_bを使用する) ことにより、同一のNVMの内容で複数のLTM4676を異なる動作スイッチング周波数に設定する方法、および内部モジュールや外部モジュールを並列接続したチャンネルの位相インターリーブ角を設定する方法が容易になります。これらはすべて、GUIの介入や「顧客があらかじめプログラムした」モジュールのNVMの内容を必要としません。 (「アプリケーション情報」のセクションを参照してください。) 特にピンを開放のままにする場合は、ピンの状態を正確に検出できるように、容量を最小限に抑えてください。

VOUT0CFG (G5) : V_{OUT0}の出力電圧選択ピン、微調整されない設定。V_{OUT0}CFGピンとV_{TRIM0}CFGピンの両方を開放のままにするか、またはLTM4676をピンストラップ (RCONFIG) 抵抗を

無視するように設定する (つまり、MFR_CONFIG_ALL[6] = 1_b) と、LTM4676の目標V_{OUT0}出力電圧の設定値 (V_{OUT_COMMAND0})、ならびに関連するパワーグッド、OV/UV警告、およびフォルトしきい値がSV_{IN}のパワーアップ時にLTM4676のNVMの内容によって決まります。このピンからSGNDに接続された抵抗、V_{TRIM0}CFGの抵抗ピンの設定値、およびNVMの出荷時デフォルト設定値のMFR_CONFIG_ALL[6] = 0_bを組み合わせる使用することにより、LTM4676のチャンネル0の出力をパワーアップ時にNVMの内容と異なるV_{OUT_COMMAND}値 (ならびに、関連する出力電圧モニタおよび保護/フォルト検出しきい値) になるように設定できます。 (「アプリケーション情報」のセクションを参照してください。) このようにして、V_{OUT0}CFGからSGNDに、またはV_{TRIM0}CFGからSGNDに抵抗を接続することにより、同一のNVMの内容で複数のLTM4676を異なる出力電圧に設定する方法が容易になります。これらはすべて、GUIの介入や「顧客があらかじめプログラムした」モジュールのNVMの内容を必要としません。特にピンを開放のままにする場合は、ピンの状態を正確に検出できるように、容量を最小限に抑えてください。V_{OUT0}CFG/V_{TRIM0}CFGにRCONFIGを使用すると、V_{OUT0}の範囲設定 (MFR_PWM_CONFIG[6]) とループ利得に影響を与える可能性がある点に注意してください。

V_{TRIM0}CFG (H5) : V_{OUT0}の出力電圧選択ピン、微調整された設定。V_{OUT0}CFGと組み合わせて、SV_{IN}のパワーアップ時にチャンネル0のV_{OUT_COMMAND} (ならびに、関連する出力電圧モニタおよび保護/フォルト検出しきい値) を決定します。 (V_{OUT0}CFGおよび「アプリケーション情報」のセクションを参照してください。) 特にピンを開放のままにする場合は、ピンの状態を正確に検出できるように、容量を最小限に抑えてください。V_{OUT0}CFG/V_{TRIM0}CFGにRCONFIGを使用すると、V_{OUT0}の範囲設定 (MFR_PWM_CONFIG[6]) とループ利得に影響を与える可能性がある点に注意してください。

V_{OUT1}CFG (G6) : V_{OUT1}の出力電圧選択ピン、微調整されない設定。V_{OUT1}CFGピンとV_{TRIM1}CFGピンの両方を開放のままにするか、またはLTM4676をピンストラップ (RCONFIG) 抵抗を無視するように設定する (つまり、MFR_CONFIG_ALL[6] = 1_b) と、LTM4676の目標V_{OUT1}出力電圧の設定値 (V_{OUT_COMMAND1})、ならびに関連するパワーグッド、OV/UV警告、およびフォルトしきい値がSV_{IN}のパワーアップ時にLTM4676のNVMの内容によって決まります。これは、V_{OUT0}CFGピンとV_{TRIM0}CFGピンによってV_{OUT0}/チャンネル0のそれぞれの設定値が決まると全く同様です。 (V_{OUT0}CFG、V_{TRIM0}CFG、および「アプリケーション情報」のセクションを参照してください。) 特にピンを開放のままにする場合は、ピンの状態を正確に検

ピン機能

出できるように、容量を最小限に抑えてください。V_{OUT1CFG}/V_{TRIM1CFG}にRCONFIGを使用すると、V_{OUT1}の範囲設定(MFR_PWM_CONFIG[5])とループ利得に影響を与える可能性がある点に注意してください。

V_{TRIM1CFG} (H6) : V_{OUT1}の出力電圧選択ピン、微調整された設定。V_{OUT1CFG}と組み合わせて、SV_{IN}のパワーアップ時にチャンネル1のVOUT_COMMAND(ならびに、関連する出力電圧モニタおよび保護/フォルト検出しきい値)を決定します。(V_{OUT1CFG}および「アプリケーション情報」のセクションを参照してください。)特にピンを開放のままにする場合は、ピンの状態を正確に検出できるように、容量を最小限に抑えてください。V_{OUT1CFG}/V_{TRIM1CFG}にRCONFIGを使用すると、V_{OUT1}の範囲設定(MFR_PWM_CONFIG[5])とループ利得に影響を与える可能性がある点に注意してください。

SYNC (E7) : PWMクロック同期入力およびオープン・ドレイン出力ピン。FREQUENCY_SWITCHレジスタを設定することにより、LTM4676が「同期マスタ」のモジュールになるか、または「同期スレーブ」のモジュールになるかが決まります。LTM4676が同期マスタの場合、FREQUENCY_SWITCHにはPMBusリニア・データ形式で指定されたチャンネル0とチャンネル1のスイッチング周波数が含まれ、この指定されたレートでSYNCピンを500nsの間同時に“L”に駆動します。これに対して、同期スレーブではFREQUENCY_SWITCH=0x0000が使用され、SYNCピンが“L”に引き下げられることはありません。LTM4676のPLLはLTM4676のPWMクロックをSYNCピンの波形に同期させるので、LTM4676が同期マスタであるか同期スレーブであるかに関係なく、アプリケーションに3.3Vへのプルアップ抵抗を必要とします。例外:SYNCピンを外部クロックで駆動することは許容されています。詳細は、「アプリケーション情報」のセクションを参照してください。

SCL (E6) : シリアル・バスのクロックのオープン・ドレイン入力(クロック・ストレッチがイネーブルされている場合、入力と出力が可能)。名目上このクロックを駆動するSMBusマスタへのデジタル通信のアプリケーションでは、3.3Vへのプルアップ抵抗を必要とします。SCLの通信速度が100kHzを超えない限り、LTM4676がクロック・ストレッチを作動させる必要性が生じることはありませんが、その場合でも、MFR_CONFIG_ALL[1]=1_bを設定することによってクロック・ストレッチがイネーブルされない限り、LTM4676はクロック・ストレッチを行いません。NVMの構成設定の出荷時デフォルト値はMFR_CONFIG_ALL[1]=0_bで、クロック・ストレッチはディスエーブル

されています。100kHzを超えるクロック速度でのバスの通信が必要な場合、ユーザのSMBusマスタはクロック・ストレッチをサポートして安定したシリアル・バス通信を保証する必要があります。この場合だけMFR_CONFIG_ALL[1]を1_bに設定します。クロック・ストレッチがイネーブルされると、SCLはLTM4676の双方向オープン・ドレイン出力ピンになります。

SDA (D6) : シリアル・バスのデータのオープン・ドレイン入力/出力。アプリケーション回路には3.3Vへのプルアップ抵抗が必要です。

ALERT (E5) : オープン・ドレインのデジタル出力。SMBusシステムにSMBALERT割り込み検出が実装されている場合のみ、アプリケーションに3.3Vへのプルアップ抵抗が必要です。

SHARE_CLK (H7) : 共有クロック、双方向オープン・ドレインのクロック共有ピン。公称100kHzです。複数のLTM4676(および、SHARE_CLKピンを備えたりニアテクノロジーの他のすべてのデバイス)の間のタイムベースを同期化するのに使用され、電源レールのシーケンス制御やトラッキング制御を明確に規定します。このようなすべてのデバイスのSHARE_CLKピンは互いに接続します。SHARE_CLKピンを備えたすべてのデバイスは最速のクロックに同期化されます。デバイス間のタイムベースを同期化するときに必要なのは、3.3Vへのプルアップ抵抗だけです。

GPIO₀, GPIO₁ (E4, F4) : プログラム可能な汎用デジタル入力/出力。オープンドレイン出力または高インピーダンス入力。LTM4676のNVMの出荷時デフォルト設定値はMFR_GPIO_PROPAGATE_nが0x6893で、MFR_GPIO_RESPONSE_nが0xC0であり、以下のとおりです。(1)チャンネルOT(過熱)や出力UV/OVなどのチャンネル固有のフォルト状態が検出されると、各GPIO_nピンがロジック“L”になる。(2)入力OVや制御ICのOTなどのチャンネル固有でないフォルト状態が検出されると、両方のGPIO_nピンがロジック“L”になる。(3)LTM4676は、チャンネル0とチャンネル1のGPIO_nピンがロジック“L”になると、それぞれのチャンネルのスイッチング動作を停止する。最も重要なことは、このデフォルト設定が、スイッチング動作の開始、停止、再開の適切な調整と出力電圧のレギュレーションを一斉に行う点で、他のLTM4676のチャンネルと並列接続したLTM4676の優れた統合と相互運用を提供することです。これらはすべて、GUIの介入や「顧客があらかじめプログラムした」モジュールのNVMの内容を必要としません。大部分のアプリケーションで適切に動作させるためには、GPIO_nから3.3Vへのプルアップ抵抗が必要です。(LTM4676のMFR_GPIO_RESPONSE_n

ピン機能

の値が0x00に設定されている場合のみプルアップは不要です。詳細は、「アプリケーション情報」のセクションを参照してください。）

WP (K6) : アクティブ“H”の書き込み保護ピン。このピンは10 μ Aの内部電流源によってV_{DD33}に引き上げられています。WPが開放状態またはロジック“H”のときにサポートされるのは、PAGE、OPERATION、CLEAR_FAULTS、MFR_CLEAR_PEAKS、およびMFR_EE_UNLOCKへのI²C書き込みだけです。さらに、各フォルトは、先頭に“STATUS”が付いたレジスタの対象となるビットに1_bを書き込むことによってクリアすることができます。WPが“L”の場合、I²C書き込みは制限されません。

RUN₀、RUN₁ (F5、F6) : それぞれチャンネル0とチャンネル1の起動入力をイネーブルします。オープン・ドレインの入力/出力。これらのピンをロジック“H”にすると、LTM4676のそれぞれの出力がイネーブルされます。これらのオープン・ドレイン出力ピンは、LTM4676のリセットが解除されてSV_{IN}の電圧がVIN_{ON}を超えたことが検出されるまで“L”状態を保ちます。アプリケーション回路には3.3Vへのプルアップ抵抗が必要です。RUNは、低インピーダンス・ソースでロジック“H”にしないでください。

TSNS_{0a}、TSNS_{1a} (D5、J5) : それぞれ、チャンネル0とチャンネル1の温度センサの励起ポートと測定ポート。通常、これらのピンをそれぞれTSNS_{0b}とTSNS_{1b}に接続することにより、LTM4676がチャンネル0とチャンネル1の内部熱センサをモニタできるようになります。TSNS_{1a}を使って補助(外部)温度センサ(例えば、マイクロプロセッサのダイのPN接合)をモニタする方法の詳細については、「アプリケーション情報」のセクションを参照してください。

TSNS_{0b}、TSNS_{1b} (C5、K5) : それぞれ、チャンネル0とチャンネル1の熱センサの入力。TSNS_{0a}とTSNS_{1a}を参照してください。

ISNS_{0a}⁺、ISNS_{1a}⁺ (F2、H2) : それぞれ、チャンネル0とチャンネル1の制御ICの電流検出ポートの正入力。それぞれ、ISNS_{0b}⁺とISNS_{1b}⁺に接続します。

ISNS_{0b}⁺、ISNS_{1b}⁺ (F1、H1) : それぞれ、チャンネル0とチャンネル1のケルビン接続の正電流検出信号。ISNS_{0a}⁺とISNS_{1a}⁺を参照してください。

ISNS_{0a}⁻、ISNS_{1a}⁻ (E2、G2) : それぞれ、チャンネル0とチャンネル1の制御ICの電流検出ポートの負入力。それぞれ、ISNS_{0b}⁻とISNS_{1b}⁻に接続します。

ISNS_{0b}⁻、ISNS_{1b}⁻ (E1、G1) : それぞれ、チャンネル0とチャンネル1のケルビン接続の負電流検出信号。ISNS_{0a}⁻/ISNS_{1a}⁻を参照してください。

COMP_{0a}、COMP_{1a} (E8、H8) : それぞれ、チャンネル0とチャンネル1の電流制御しきい値およびエラーアンプの補償ノード。各チャンネルの電流コンパレータのトリップしきい値は、各COMP_{na}電圧が上昇するに従って上がります。LTM4676では、これらのCOMPピン(SGNDに終端)では、LTM4676に内蔵された小容量のフィルタ・コンデンサ(22pF)がエラーアンプの高周波数ロールオフ応答を与えるので、制御ループでのノイズ除去が優れています。COMP_{0b}/COMP_{1b}を参照してください。

COMP_{0b}、COMP_{1b} (D8、J8) : それぞれ、チャンネル0とチャンネル1の内部ループ補償ネットワーク用のピン。大部分のアプリケーションでは、LTM4676のデフォルト・ループ補償を「そのまま」適用し、非常に良好な結果が得られます。COMP_{0a}をCOMP_{0b}に、COMP_{1a}をCOMP_{1b}にそれぞれ接続するだけで、チャンネル0とチャンネル1の制御ループにデフォルト・ループ補償が適用されます。これに対して、特定のアプリケーションで制御ループ応答の最適化に手を加える必要がある場合、必要に応じて、COMP_{0a}またはCOMP_{1a}からのR-Cネットワーク(SGNDに終端)を接続し、COMP_{0b}またはCOMP_{1b}を開放のままにすることにより、容易に実行できます。

DNC (C10、E11、H11、K10) : これらのピンは外部回路に接続しないでください。機械的な品質を確保するため、これらのピンはPC基板の実装パッドのみに半田付けしてください。これらのパッドは電氣的に開放状態のままにする必要があります。

簡略ブロック図

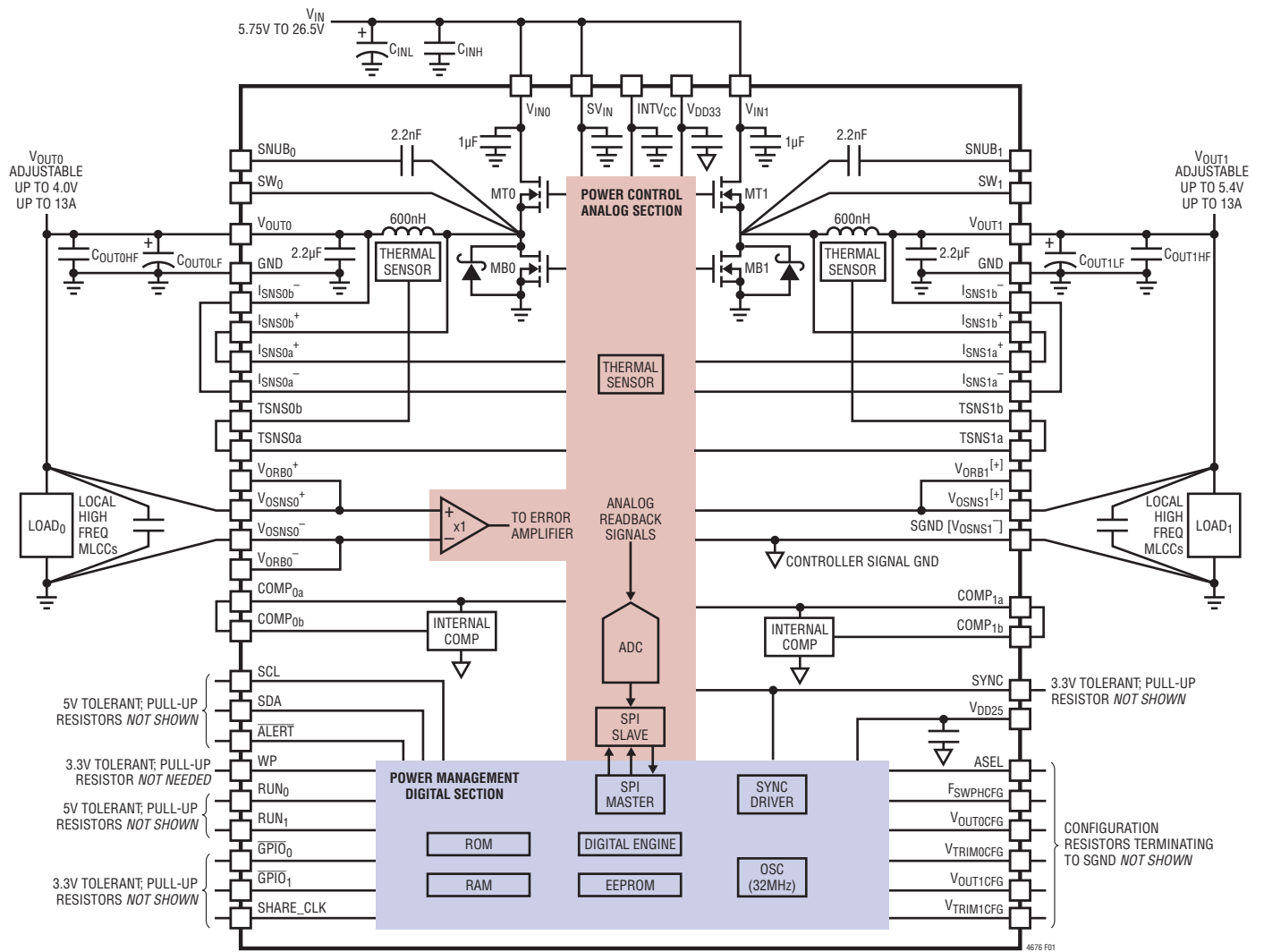
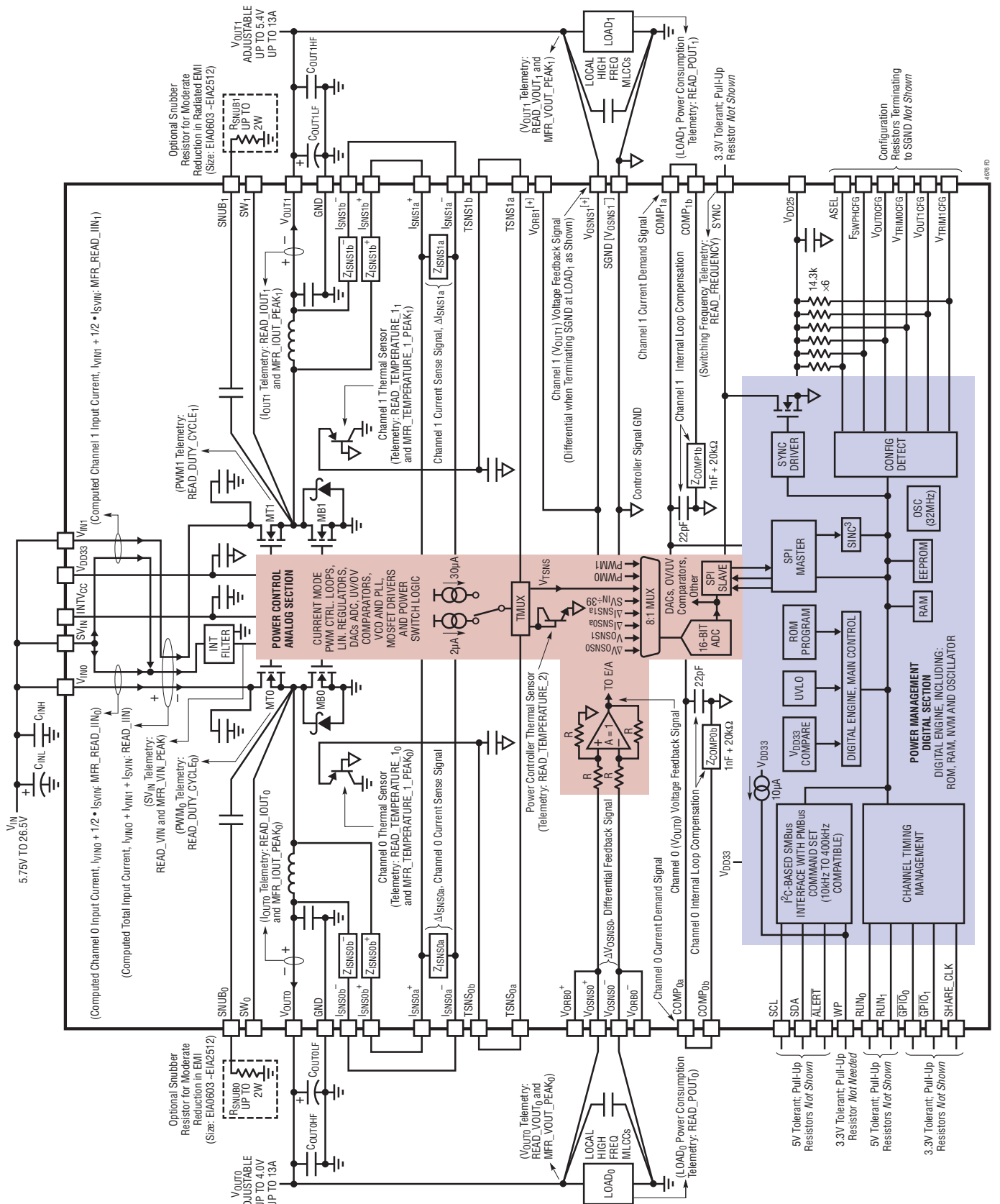


図1.LTM4676の簡略ブロック図

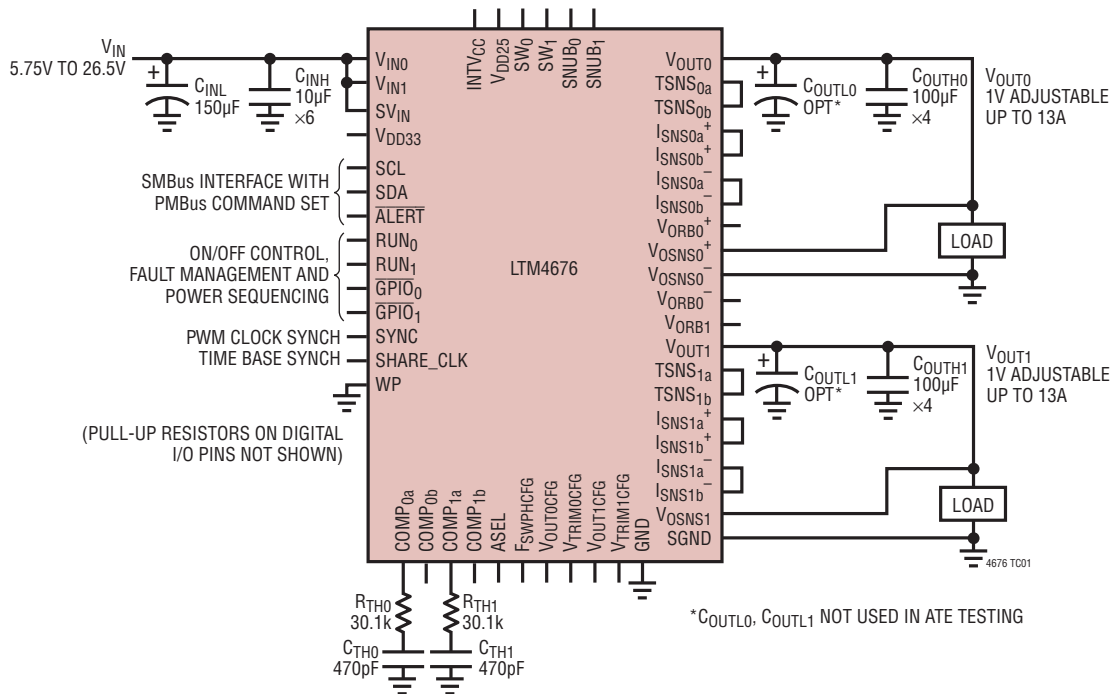
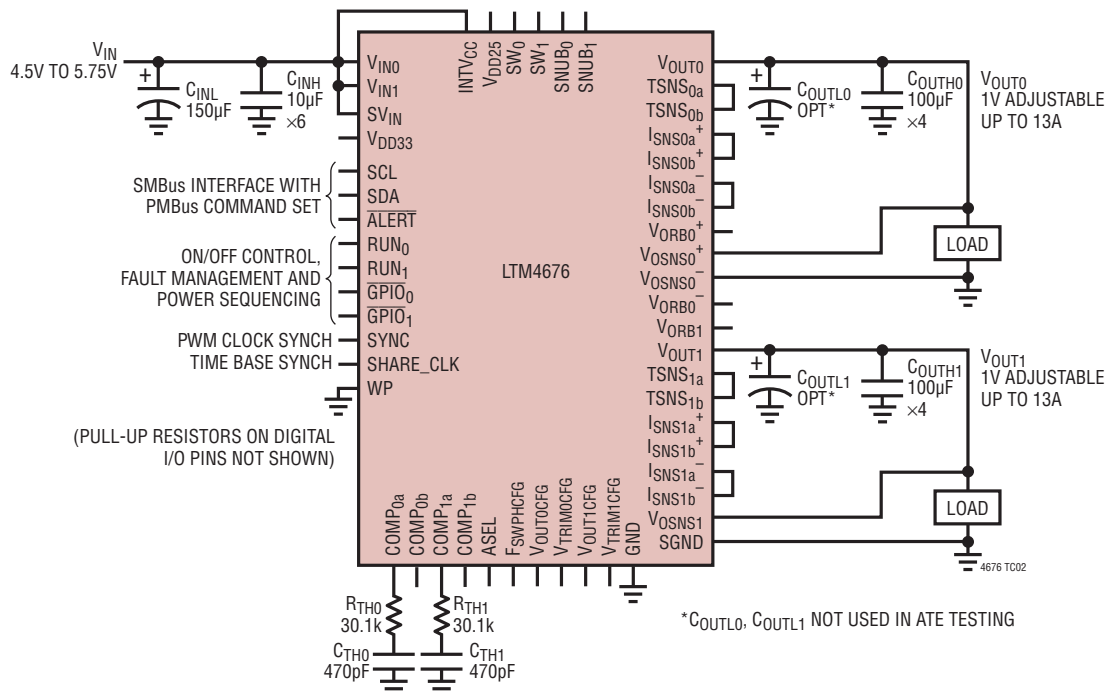
デカップリングの要件 $T_A = 25^\circ\text{C}$ 。図1の構成を使用。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
C_{INH}	External High Frequency Input Capacitor Requirement ($5.75\text{V} \leq V_{IN} \leq 26.5\text{V}$, V_{OUTn} Commanded to 1.000V)	$I_{OUT0} = 13\text{A}$, $3 \times 22\mu\text{F}$, or $4 \times 10\mu\text{F}$ $I_{OUT1} = 13\text{A}$, $3 \times 22\mu\text{F}$, or $4 \times 10\mu\text{F}$	40	66		μF
C_{OUTnHF}	External High Frequency Output Capacitor Requirement ($5.75\text{V} \leq V_{IN} \leq 26.5\text{V}$, V_{OUTn} Commanded to 1.000V)	$I_{OUT0} = 13\text{A}$ $I_{OUT1} = 13\text{A}$		400 400		μF μF

機能図



テスト回路

テスト回路1.LTM4676の高 V_{IN} 動作範囲に構成されたATE、 $5.75V \leq V_{IN} \leq 26.5V$ テスト回路2.LTM4676の低 V_{IN} 動作範囲に構成されたATE、 $4.5V \leq V_{IN} \leq 5.75V$ 

動作

LTC3880のデータシートはこの製品に不可欠なリファレンス・ドキュメントです。参照 Web サイト:

www.linear-tech.co.jp/LTC3880

電源モジュールの概要

LTM4676は、高度な設定が可能なデュアル13A出力のスタンドアロン非絶縁型スイッチング・モード降圧DC/DC電源で、EEPROMのNVM（不揮発性メモリ）と、400kHzのSCLバス速度が可能なI²CベースのPMBus/SMBus 2線シリアル通信インタフェースを内蔵しています。2つの出力電圧（V_{OUT0}とV_{OUT1}（まとめてV_{OUTn}））は、入力コンデンサ、出力コンデンサ、プルアップ抵抗の数少ない部品を使って安定化することができます。平均入力/出力電圧および電流、チャネルのPWMデューティ・サイクル、およびモジュール温度の読み出されたテレメトリ・データは、内蔵16ビットADC（A/Dコンバータ）によって絶えず周期的にデジタル化されます。多くのフォルトしきい値と応答がカスタマイズ可能です。フォルトが生じると、データは自律的にEEPROMに保存され、この結果生じるフォルト・ログを解析するために、後でI²Cを介して読み出すことができます。

LTM4676は、0.6VDC～4VDC（V_{OUT0}）および0.6VDC～5.4VDC（V_{OUT1}）の高精度に安定化された出力電圧（±1%）を供給します。目標出力電圧は、ピンストラップ抵抗（V_{OUTn}CFGピンまたはV_{TRIMn}CFGピン）やNVM/レジスタの設定値に従って設定するか、またはI²Cインタフェースを介して動作中に変更することができます。NVMの出荷時デフォルト値は、スイッチング周波数が500kHzに、2つのチャネル間の位相インターリーブ角が180°に設定されています。チャネルのスイッチング周波数、位相角、およびSYNCピンの波形の立ち下がりエッジとの位相関係は、ピンストラップ抵抗（F_{SWPHCFG}ピン）やNVM/レジスタの設定値に従って設定できますが、安定化動作時には設定できません。モジュールの7ビットのI²Cスレーブ・アドレスのデフォルト値は0x4Fですが、ASEL抵抗を接続することにより、アドレスの下位4ビットを変更することができ、可能なスレーブ・アドレスは16になります。ASELピンを除き、モジュールは必要に応じて、ピンストラップ抵抗をすべて無視するように設定できます（MFR_CONFIG_ALL[6]を参照してください）。I²Cを介してスレーブ・アドレスを変更することはできません。

LTM4676の制御ICは、LTC[®]3880をわずかに改良したバージョンです。LTC3880とLTM4676の制御ICの差異について、

このデータシートの「アプリケーション情報」のセクションの表1に概要を示します。

LTM4676の制御ICにおける、PMBus（I²C）がサポートするインデックス付きリストおよびメカ固有のトランザクション・コマンド・コード、レジスタ・マップのマニュアル、レジスタごとの出荷時デフォルト設定値および対応する通信プロトコル、ペイロード・サイズおよびデータ形式がLTC3880のデータシートに記載されています。また、このデータシートの表1に記載された項目は除きます。したがって、LTC3880のデータシートはLTM4676のすべてのユーザに不可欠なリファレンスです。

あくまでもDC/DCコンバータの電力供給の観点から見たLTM4676の大きな特長は以下のとおりです。

- 2つの内蔵電力段のそれぞれから最大13Aの出力電流を供給し（表紙の図を参照）、2つの電力段を結合すると最大26Aの出力電流を供給します（図35を参照）。
- 広い入力電圧範囲：5.75V～26.5Vの入力からのDC/DC降圧変換（図44を参照）。
- SV_{IN}をINTV_{CC}に接続した、4.5V～5.75Vの入力からのDC/DC降圧変換（図35を参照）。
- SV_{IN}とINTV_{CC}に5Vの補助バイアス電源を供給する場合、4.5V以下の入力からのDC/DC降圧変換が可能（図37を参照）。
- 出力電圧範囲：V_{OUT0}が0.5V～4V、V_{OUT1}が0.5V～5.4V（テレメトリを削減したデュアル・フェーズ・シングル5V出力動作については、図42を参照してください）。
- V_{OUT0}（V_{OSNS0}⁺/V_{OSNS0}⁻）とV_{OUT1}（V_{OSNS1}/SGND）の差動リモート検出。
- シンク電流なしに、プリバイアスされた負荷への起動。
- 4個のLTM4676を並列接続して最大100Aを供給可能（図39を参照）。
- 1個のLTM4676を3個のLTM4620AまたはLTM4630モジュールと並列接続して、最大130Aを供給可能で、1個のLTM4676を介して、並列接続されたLTM4620AまたはLTM4630の電源レール状態とテレメトリを推定します（図40を参照）。
- 軽負荷での効率を上げるのに有効な不連続モードとBurst Mode動作（MFR_PWM_MODE_n[1:0]）。

動作

- 出力電流制限と過電圧保護。
- 3つの温度センサを内蔵、過熱/低温保護。
- 固定周波数のピーク電流モード制御。
- 設定可能スイッチング周波数: 250kHz ~ 1MHz、外部クロックに同期可能、7つのチャネル位相インターリーブを設定可能。
- 内部ループ補償を装備、必要に応じて外部ループ補償を適用可能。
- 外付けスナバ抵抗をモジュールに隣接して設置することにより、内蔵スナバ・コンデンサがEMIの低減を可能にします(図32と図33を参照)。
- 高さの低い(16mm×16mm×5.01mm) BGAパッケージの電源ソリューションが必要とするのは、入力/出力コンデンサ、オープン・ドレイン・デジタル信号用の多くても9個のプルアップ抵抗、ピンストラップの可能なすべてのオプションを設定する多くても6個のプルダウン抵抗のみです。

パワーシステム・マネージメント、電源レールのシーケンス制御、フォルトの監視および通知を可能にするLTM4676の特長は以下のとおりです。

- ALERT割り込みピンを備えたI²CベースのPMBus/SMBus 2線シリアル通信インタフェース(SDA、SCL)、クロックの“L”期間を拡張して400kHzのバス通信速度を可能にするSCLクロック(拡張しない場合は100kHz)。
- 設定可能な出力電圧。
- 設定可能な入力低電圧コンパレータ(UVLOの立ち上がり、UVLOの立ち下がり)
- 設定可能なスイッチング周波数。
- 設定可能な電流制限。
- 設定可能な出力過電圧/低電圧コンパレータ。
- 設定可能なターンオンおよびターンオフ遅延時間。
- 設定可能な出力の立ち上がり時間と立ち下がり時間。
- 不揮発性メモリ(NVM EEPROM)への上記の設定やそれ以外の設定(必要に応じたスタンドアロン動作の実行、およびLTM4676の組み込み設計の現場での設定変更のイネーブル)。
- 以下のテレメトリ・データの監視および通知: 出力と入力の平均電流および電圧、内部温度、および電力段のデューティ・サイクル(16ビットADCによって絶えず周期的にデジタル化される)。
- 観測されるピーク出力電流および電圧、入力電圧、およびモジュール温度はポーリングおよびクリア/リセットが可能。
- 100ms(公称)以下のADC遅延。
- チャネル1(V_{OUT1})のモジュールの電力段の温度の代わりに1つの外部温度をモニタするオプション。
- ラッチ型および非ラッチ型の各フォルトや警告の状態に対する監視、通知、および設定可能な応答で以下が含まれます(ただし、以下に限らない)。
- 出力の過電圧/低電圧。
- 入力(SV_{IN})の過電圧/低電圧。
- モジュール入力および電力段出力の過電流。
- モジュール電力段の過熱/低温。
- 内部制御ICの過熱。
- 通信、メモリ、およびロジック(CML)のフォルト。
- フォルト状態の検出時のフォルト記録。LTM4676は、フォルト・ログをNVMに自動的にアップロードするように設定できます。このフォルト・ログは、稼働時間カウンタ、観測されるピーク・テレメトリ、フォルト・ログの書き込みをトリガしたフォルトが検出されるまでのADCデータの最新の6回の周期的読み出しから収集したテレメトリ、およびそのADCの履歴に関連したフォルト・ステータスで構成されます。
- 2つの設定可能な汎用オープン・ドレイン入力/出力ピン(GPIO₀、GPIO₁)、これらの使用目的は以下のとおり。
- システムの割り込み信号などのフォルト通知。
- マルチフェーズ・システム/マルチレール・システムでのLTM4676のターンオン/ターンオフの調整。
- 下流の電源レールのターンオン/ターンオフを指示するフィルタを通していないパワーグッド信号(V_{OUTn} 低電圧コンパレータの出力)の伝達。

動作

- 書き込み保護(WP)ピン、およびI²Cを介した意図しない変更に対してRAMおよびNVMの内部設定を保護する設定可能なWRITE_PROTECTレジスタ。
- 複数のLTM4676の間で時間領域の同期を行うためのタイムベースの相互接続(SHARE_CLK、100kHzの周波数)。
- 起動出力電圧、スイッチング周波数、およびチャンネル間位相のインターリーブ角を設定するためのオプションの外付け設定抵抗(RCONFIG)。
- サポートされる16のスレーブ・アドレス(デフォルト値: 0x4F)で、ASELピンの抵抗のピンストラップによって設定されます。

設定可能な電源モジュールと読み出しデータ

データシートのこのセクションでは、I²Cを介してアクセス可能なLTM4676のすべての設定可能な機能と読み出し可能なデータを詳細に説明します。関連するレジスタ名はすべて大文字を使って表示されます(例えば、“VIN_ON”)。対象となる各レジスタ名に関連するコマンド・コード、ペイロード・サイズ、データ形式、および出荷時デフォルト値を確認するためには、LTC3880のデータシートとこのデータシートの表1を参照してください。特定のレジスタの固有のレジスタ・ビットは角括弧(つまり、“[”と“]”)を使って表します。レジスタの最下位ビット(LSB)はビット番号0に相当し、“[0]”で表されます。バイト長(8ビット長)レジスタの最上位ビットはビット番号7に相当し、“[7]”で表されます。ワード長(16ビット長)レジスタの最上位ビット(MSB)はビット番号15に相当し、“[15]”で表されます。コロンを使ってレジスタの複数ビットを表すことができます。例えば、MFR_PWM_CONFIGレジスタのビット2、1、0は“MFR_PWM_CONFIG[2:0]”で示されます。ビットは0_bまたは1_bの値をとることができます。下付きの添え字“_b”は数字の値が2進数であることを示します。16進数の値は先頭に“0x”を付けて示されます。たとえば、10進数の値“89”は0x59と01011001_b(8ビット長の値)、および0x0059と0000000001011001_b(16ビット長の値)で示されます。

このデータシートのさらに省略した表記はイタリック体の“*n*”、つまり、“*n*”です。“*n*”は0または1の値をとることが可能で、レジスタがページ指定されたコマンドであることを示す容易な方法を提供します。ページ指定コマンドは、レジスタ名が同じコマンド・コード値を持ちながら、チャンネル0(ページ0、つまり、0x00)とチャンネル1(ページ1、つまり、0x01)用に個別に設定(チャンネル固有のテレメトリを生成)することができます。したがって、“*n*”が付いていないレジスタは、根本的にグローバル(両方のチャンネル/出力に共通)なレジスタであると容易に識別されます。たとえば、レジスタFREQUENCY_SWITCHによって指定されるスイッチング周波数の設定値は両方のチャンネルに共通で、“*n*”が付いていません。もう1つの例として、READ_VINレジスタにはSV_{IN}ピンの入力をデジタル化した電圧が含まれており、SV_{IN}が唯一の値なので両方のチャンネルに共通です。これに対して、コマンドによる公称出力電圧は、レジスタVOUT_COMMAND_{*n*}によって示されます。“*n*”はVOUT_COMMANDがチャンネル0とチャンネル1に対して別々に設定可能なことを表します。ペイロードが0x00のPAGEコマンド(コマンド・コード0x00)を実行すると、LTM4676は、ページが変更されるまで、後続のすべてのI²Cトランザクションのチャンネル0に関するデータの書き込み/読み出しを行うように設定されます。ペイロードが0x01のPAGEコマンドを実行すると、LTM4676は、ページが変更されるまで、後続のすべてのI²Cトランザクションのチャンネル1に関するデータの書き込み/読み出しを行うように設定されます。ペイロードが0xFFのPAGEコマンドを実行すると、LTM4676は、ページが変更されるまで、後続のすべてのI²C書き込みトランザクションのチャンネル1とチャンネル0に関するデータの書き込みを行うように設定されます。グローバル・レジスタからの読み出しとグローバル・レジスタへの書き込みでは、ページを0xFFに設定する必要はありません。ページが0xFFに設定されているときにチャンネル固有の(つまり、グローバルでない)レジスタから読み出すと、LTM4676はページ0x00の値(つまり、チャンネル0に固有のデータ)を通知します。

以下のリストはLTM4676の電源に関する機能を箇条書きにしたものです。これらの機能は、I²C通信(WP(書き込み保護)ピンおよびWRITE_PROTECTレジスタ値がI²C書き込みを許容する場合)とEEPROMの設定値によって設定可能です。

動作

- 出力起動電圧 ($V_{OUT_COMMAND_n}$)、指定可能な最大出力電圧 ($V_{OUT_MAX_n}$)、出力電圧パワーグッド「オン」 ($V_{OUT_PGOOD_ON_n}$) および「オフ」 ($V_{OUT_POWER_GOOD_OFF_n}$) しきい値、出力の上方マージン ($V_{OUT_MARGIN_HIGH_n}$) および下方マージン ($V_{OUT_MARGIN_LOW_n}$) コマンド電圧、および出力の過電圧/低電圧警告およびフォルトしきい値 ($V_{OUT_OV_WARN_LIMIT_n}$ 、 $V_{OUT_OV_FAULT_LIMIT_n}$ 、 $V_{OUT_UV_WARN_LIMIT_n}$ 、および $V_{OUT_UV_FAULT_LIMIT_n}$)。さらに、 $MFR_CONFIG_ALL[6] = 0_b$ の場合、これらの値は SV_{IN} のパワーアップ時に $V_{OUT0CFG}$ 、 $V_{TRIM0CFG}$ 、 $V_{OUT1CFG}$ 、または $V_{TRIM1CFG}$ ピンの抵抗のピンストラップに従って設定可能です。
- 遷移速度 ($\Delta V/\Delta t$) を含む動作中の出力電圧 $V_{OUT_TRANSITION_RATE_n}$ で、 $V_{OUT_COMMAND_n}$ 、 $V_{OUT_MARGIN_HIGH_n}$ 、または $V_{OUT_MARGIN_LOW_n}$ レジスタのいずれか、または $OPERATION_n$ レジスタへの I²C 書き込みによって決まります。
- SV_{IN} ピンの電圧に基づく、上昇時入力低電圧ロックアウト (V_{IN_ON}) および下降時入力低電圧ロックアウト (V_{IN_OFF})。
- スイッチング周波数 ($FREQUENCY_SWITCH$) およびチャネルの位相インターリーブ角 ($MFR_PWM_CONFIG[2:0]$)。ただし、これらのパラメータは LTM4676 のチャネルがオフ、つまり、スイッチングしていないときだけ I²C 通信を介して変更可能です。さらに、 $MFR_CONFIG_ALL[6] = 0_b$ の場合、これらのパラメータは SV_{IN} のパワーアップ時に $F_{SWPHCFG}$ ピンの抵抗のピンストラップに従って設定可能です。
- 出力電圧のターンオン/ターンオフ・シーケンス制御および関連するウォッチドッグ・タイマは以下のとおりです。
 - 出力電圧のターンオン遅延時間 (LTM4676 が、スイッチング動作が開始する前に、例えば RUN_n ピンのロジック “L” から “H” へのトグルによってオンするように指示されてからの時間遅延、 TON_DELAY_n)。
 - 出力電圧のソフトスタート・ランプアップ時間 (TON_RISE_n)。
 - LTM4676 が、例えば RUN_n ピンのロジック “L” から “H” へのトグルによってオンするように指示されてから許容された経過時間 ($TON_MAX_FAULT_LIMIT_n$) の後、出力電圧が出力低電圧フォルトしきい値 ($V_{OUT_UV_FAULT_LIMIT_n}$) を超えないと、LTM4676 の出力 (V_{OUT_n}) がタイムリーでないことが示されます。
 - 上記の $TON_MAX_FAULT_LIMIT_n$ などのすべてのイベントへの LTM4676 の応答 ($TON_MAX_FAULT_RESPONSE_n$)。
 - 出力電圧のソフトストップ・ランプダウン時間 ($TOFF_FALL_n$)。
 - 出力電圧のターンオフ遅延時間 (LTM4676 が、スイッチング動作が停止する前に、例えば RUN_n ピンのロジック “H” から “L” へのトグルによってオフするように指示されてからの時間遅延、 $TOFF_DELAY_n$)。
 - 出力をオフするように指示されるか、またはフォルトにตอบสนองして出力をオフすると、LTM4676 の出力 (V_{OUT_n}) が「ハイ・インピーダンス」または「スリーステート」の高インピーダンスに設定され、電力段の MT_n と MB_n の両方がオフします。「直ちにオフ」が $ON_OFF_CONFIG_n[0] = 1_b$ であるのに対して、出力電圧を $TOFF_FALL_n$ や $TOFF_DELAY_n$ の設定値に従ってランプダウンするように設定するのが $ON_OFF_CONFIG_n[0] = 0_b$ です。
 - LTM4676 が出力をオフにする予定の時点から許容される時間 ($TOFF_MAX_WARN_LIMIT_n$) が経過した、つまり、 $TOFF_FALL_n$ によって指定された時間が終了した後、出力電圧が前の目標レギュレーション電圧の 12.5% を下回らないと、LTM4676 の出力 (V_{OUT_n}) はタイムリーにパワーダウンしていないことが示されます。

動作

- 設定可能な出力電圧の再起動時間。RUN_nピンが“L”に引き下げられた後で、LTM4676はRUN_nをロジック“L”にするので、最小時間(再起動遅延時間)が経過するまで出力を再起動することはできません。この遅延は、あらゆる電源レールに対する適切なシーケンシングを保証します。LTM4676によって処理される最小再起動遅延は(TOFF_DELAY_n + TOFF_FALL_n + 136ms)と指定されるMFR_RESTART_DELAY_nレジスタの値の長い方です。この遅延の終了時に、LTM4676はRUN_nピンを開放します。
- 設定可能なフォルト・ヒカップ再試行遅延時間フォルトが生じたとき、LTM4676のこのフォルトに対するフォルト応答動作が、このフォルトがなくなった後で出力電圧のパワーアップを再試行すること(例えば、「無限の再試行」)の場合、LTM4676がスイッチング動作を再開するまでの遅延時間はMFR_RETRY_DELAY_n時間と、出力が前に指定された出力電圧値の12.5%未満に低下するのに必要な時間の長い方です。(ただし、この後者の条件、つまり、出力が12.5%未満に低下する要件は、MFR_CHAN_CONFIG[0]を“1b”に設定することによって無視されます。これはLTM4676のNVMの出荷時デフォルト設定値です。)
- 出力過電圧/低電圧フォルト応答(VOUT_OV_FAULT_RESPONSE_n、VOUT_UV_FAULT_RESPONSE_n)。
- 時間平均電流制限警告しきい値、サイクルごとの瞬時ピーク・フォルトしきい値、およびフォルト応答(IOUT_OC_WARN_LIMIT_n、IOUT_OC_FAULT_LIMIT_n、IOUT_OC_FAULT_RESPONSE_n)。
- チャンネル(VOUT₀、VOUT₁)の過熱警告しきい値、フォルトしきい値、およびフォルト応答(OT_WARN_LIMIT_n、OT_FAULT_LIMIT_n、OT_FAULT_RESPONSE_n)。
- チャンネル(VOUT₀、VOUT₁)の低温フォルトしきい値、およびフォルト応答(UT_FAULT_LIMIT_n、UT_FAULT_RESPONSE_n)。
- SV_{IN}ピンの電圧に基づく入力過電圧フォルトしきい値、および応答(VIN_OV_FAULT_LIMIT、VIN_OV_FAULT_RESPONSE)。
- SV_{IN}ピンの電圧に基づく入力低電圧警告しきい値(VIN_UV_WARN_LIMIT)。

- モジュール入力過電流警告しきい値(IIN_OC_WARN_LIMIT)

LTM4676モジュール内の制御ICは、制御ICの温度が160°Cを超えるとスイッチング動作を停止します(Note 12)。制御ICは、10°Cのクールダウン・ヒステリシスの後で動作を再開します。これらの標準パラメータは実験室の炉での測定に基づいたもので、製造時にテストされていないことに注意してください。この過熱保護は、短時間の過負荷状態の間デバイスを保護するためのものです。この保護が機能しているときは、最大定格接合部温度を超えられます。規定された絶対最大動作接合部温度を超えた動作が継続すると、デバイスの信頼性を損うか、またはデバイスに永続的損傷を与える恐れがあります。

時間平均とピーク読み出しデータ

I²C通信を介してアクセス可能な時間平均テレメトリ読み出しデータは以下のとおりです。

- チャンネルの出力電流(READ_IOUT_n)とREAD_IOUT_nのピーク観測値(MFR_IOUT_PEAK_n)。
- チャンネルの出力電圧(READ_VOUT_n)とREAD_VOUT_nのピーク観測値(MFR_VOUT_PEAK_n)。
- チャンネルの出力電力(READ_POUT_n)。
- チャンネルの入力電流(MFR_READ_IIN_nとモジュールの入力電流(READ_IIN))。
- チャンネルの温度(READ_TEMPERATURE_1_n)とREAD_TEMPERATURE_1_nのピーク観測値(MFR_TEMPERATURE_1_PEAK_n)。
- 制御ICの温度(READ_TEMPERATURE_2)とピーク観測値(MFR_TEMPERATURE_2_PEAK)。
- SV_{IN}ピンの電圧に基づく入力電圧(READ_VIN)とREAD_VINのピーク観測値(MFR_VIN_PEAK)。
- チャンネルのトップサイド・パワー MOSFET (MT_n)のデューティ・サイクル(READ_DUTY_CYCLE_n)

WRITE_PROTECTレジスタ値によって許容される場合、テレメトリの読み出しデータのピーク観測値をMFR_CLEAR_PEAKSのI²Cコマンドでクリアできます。(WPピンの状態に関係なく、MFR_CLEAR_PEAKSの実行は可能です。)

動作

LTM4676のフォルト・ログの機能の詳細は以下のとおりです。

- MFR_CONFIG_ALL[7]=1_bのとき、フォルト・ログがイネーブルされています。
- STATUS_MFR_SPECIFIC_n[3]が“1_b”を通知するとき、NVMにフォルト・ログが存在し、STATUS_WORDレジスタのMFRビット(ビット12)に伝達されます。
- フォルト・ログのデータが存在する場合、MFR_FAULT_LOGコマンドでこのデータが取得されます。SMBusのブロック読み出しプロトコルに変更を加えて規定されたPMBusを使って、147バイトのデータが取得されます。
- NVMにフォルト・ログの内容が存在する場合、MFR_FAULT_LOG_CLEARコマンドを実行することによってその内容がクリアされます。
- NVMにフォルト・ログが既に存在する場合、フォルト・ログが書き込まれることはありません。
- MFR_FAULT_LOG_STOREコマンドを実行することにより、LTM4676にNVMへのフォルト・ログの書き込みを強制することができます。LTM4676はチャンネルがフォルト・オフしたように動作します。MFR_FAULT_LOG_STOREの実行時にフォルト・ログが既に存在していると、コマンドにNACKが返されてCMLフォルトが通知される点に注意してください。

LTM4676のGPIO_nピンが外部要因によってロジック“L”に引き下げられると、それぞれのチャンネル(VOUT_n)は、何の動作もしない、つまり、完全に無視する(MFR_GPIO_RESPONSE_n = 0x00の場合)か、または直ちにオフする、つまり電力段が高インピーダンス(「停止状態」)になります(MFR_GPIO_RESPONSE_n = 0xC0の場合)。

MFR_GPIO_PROPAGATE_nレジスタの内容により、LTM4676のGPIO_nピンをロジック“L”にするフォルトが設定されます。

ユーザ(システム)のI²Cマスタ・デバイスによってI²C通信が開始されます。LTM4676のチャンネル0への書き込み/チャンネル0からの読み出し(VOUT0:PAGE 0x00)、LTM4676のチャンネル1への書き込み/チャンネル1からの読み出し(VOUT1:PAGE 0x01)、またはLTM4676のチャンネル0とチャンネル1の両方への書き込み(VOUT0およびVOUT1:PAGE 0xFF)が可能です。I²CマスタがPAGEコマンドを実行し、ペイロードの適切な引数(0x00、0x01、0xFF)を送信することにより、対象となるチャンネルが選択されます。PAGEコマンドは制限されない、つまり、WPピンやWRITE_PROTECTレジスタの設定値によって影響されないコマンドです。

LTM4676は、常にグローバル・スレーブ・アドレス(0x5Aおよび0x5B)に応答します。グローバル・アドレス0x5Aに送信されたコマンドは、PAGEコマンドが0xFFに設定された、つまり、受信コマンドが両方のチャンネルに同時に書き込まれた場合と同様の機能をします。グローバル・アドレス0x5Bに送信されたコマンドは、グローバル・アドレスのトランザクションの時点でアクティブなPAGEに適用されます。つまり、バス上のすべてのLTM4676デバイスのチャンネル固有のコマンドが許容されます。

フォルト・ステータスとEEPROMのNVMの動作に関するI²Cコマンドで、上記以外のものは以下のとおりです。WP(書き込み保護)ピンの状態とWRITE_PROTECTレジスタの値によってI²C書き込みが許容される場合、以下の書き込みが可能になります。

- モジュールのフォルト・ステータスの要求(読み出し)とモジュールのフォルト・ステータスの解除(書き込み)(CLEAR_FAULTS、STATUS_BYTE_n、STATUS_WORD_n、STATUS_VOUT_n、STATUS_IOUT_n、STATUS_INPUT、STATUS_TEMPERATURE_n、STATUS_CML[通信、メモリ、またはロジック]、およびSTATUS_MFR_SPECIFIC_n[その他])。
- LTM4676のEEPROMのNVMへのユーザが書き込み可能なRAMレジスタのデータの格納(STORE_USER_ALL)。
- STORE_USER_ALLコマンドの代わりにLTM4676のEEPROMの内容を直接に消去/書き込みする手段で、開錠キーでの保護により、ICT(インサーキット・テスト)やバルク・プログラミング(組み込みハードウェアやLTpowerPlay GUIなどによる)などの環境でのLTM4676のEEPROMのプログラミングが容易になります。LTM4676のEEPROMの内容(MFR_EE_UNLOCK、MFR_EE_ERASE、MFR_EE_DATA)を直接読み出す手段でもあります。
- SV_{IN}電源の電源サイクリングなしのLTM4676のソフト・リセットの強制(MFR_RESET)。MFR_RESETコマンドは、SV_{IN}電源がサイクリングされたかのように、EEPROM NVMのデータのRAMレジスタへのダウンロードをトリガします。

動作

I²C 通信を介して LTM4676 から得られるその他のデータは以下のとおりです。

- LTM4676 に PMBus で規定される以下の PMBus 機能 (CAPABILITY) を要求。
 - PEC (パケット・エラー・チェック)。MFR_CONFIG_ALL[2] = 1_b の場合、LTM4676 が I²C 通信に有効な PEC を必要とする点に注意してください。NVM の出荷時デフォルト設定は MFR_CONFIG_ALL[2] = 0_b、つまり、PEC は不要です。
 - I²C 通信は最大 400kHz の SCL バス速度に対応可能です。LTM4676 のクロックの“L”期間の拡張(クロック・ストレッチ)をイネーブルして 100kHz を超える SCL バス速度で信頼性の高い通信を保証する(つまり、MFR_CONFIG_ALL[1] = 1_b に設定する)必要がある点に注意してください。NVM の出荷時デフォルト設定は MFR_CONFIG_ALL[1] = 0_b、つまり、クロック・ストレッチはディスエーブルされています。
 - LTM4676 には $\overline{\text{SMBALERT}}$ (ALERT) ピンがあり、SMBus ARA (アラート応答アドレス) プロトコルに対応しています。
- モジュールにコマンドによって生成可能な最大出力電圧を要求 (MFR_VOUT_MAX_n)。
- デバイスに出力電圧に関連するレジスタのデータ形式を要求 (VOUT_MODE_n)。
- デバイスに対応する PMBus 規格のリビジョンを要求 (Part I: Rev. 1.1、Part II: Rev 1.1)。
- デバイスに LTM4676 のメーカーの識別表示“LTC” (MFR_ID)、および LTM4676 とリビジョンを表すメーカー・コード 0x448X を要求 (MFR_SPECIAL_ID)。
- デバイスに製品番号“LTM4676”を要求 (MFR_MODEL)。
- モジュールにシリアル番号を要求 (MFR_SERIAL)。
- LTM4676 の I/O パッドのデジタル・ステータスと ADC の有効性 (MFR_PADS)、および WP ピンの状態 (MFR_COMMON[0])。

以下のリストは LTM4676 に関連するパワーシステム・マネジメントとパワー・シーケンス制御のその他の側面を示したものです。これらは、I²C 通信 (WP (書き込み保護) ピンおよび WRITE_PROTECT レジスタ値が I²C 書き込みを許容する場合) と EEPROM の設定値によって設定可能です。

- チャンネル 0 とチャンネル 1 に追加のスレーブ・アドレスを割り当てることにより、LTM4676 の特定のチャンネルにデータを直接読み出し/書き込みする複数の手段を提供 (MFR_CHANNEL_ADDRESS_n、MFR_RAIL_ADDRESS_n)、この利点として使用するページ・コマンドと関連する I²C のトラフィックが低減されます。また、PMBus のグループ・コマンド・プロトコルを実行することなく、複数の LTM4676 の同じレジスタを一斉に変更できます。
- RUN_n ピン以外の手段によって出力電圧のオン/オフを設定 (ON_OFF_CONFIG_n[3]、OPERATION コマンド)
- LTM4676 が PLL (フェーズロック・ループ) のアウトオブロック・フォルトをマスクするかどうかの設定。(MFR_CONFIG_ALL[3])。
- いずれかの RUN_n ピンがロジック“L”から“H”にトグルしたときに、LTM4676 が独自に CLEAR_FAULTS コマンドを実行するかどうかの設定。(MFR_CONFIG_ALL[0])。
- LTM4676 がその他の手段でオフに指定されたときに、LTM4676 が RUN_n をロジック“L”にするかどうかの設定 (MFR_CHAN_CONFIG_n[4])。
- LTM4676 が TOFF_DELAY_n と TOFF_FALL_n のパワーダウン・シーケンス制御の処理が完了する前に出力をオンするように指示されたときの、LTM4676 の応答を設定 (MFR_CHAN_CONFIG_n[3])。
- SHARE_CLK が“L”に保たれているときに、LTM4676 の出力をディスエーブルするかどうかの設定 (MFR_CHAN_CONFIG_n[2])。
- 外部要因によって GPIO_n が“L”に引き下げられたときに、 $\overline{\text{ALERT}}$ ピンを“L”に引き下げるかどうかの設定 (MFR_CHAN_CONFIG_n[1])。

動作

- SV_{IN} ピンに流れる電流の推定値を表すMFR_IIN_OFFSET_nレジスタの値の設定。 SV_{IN} ピンの電流はLTM4676によって測定されませんが、計算でMFR_IIN_OFFSET_nが使用され、チャンネルおよび全モジュールの入力電流が通知されます(MFR_READ_IIN_n、READ_IIN)。
- LTM4676のEEPROMの3ワード(6バイト)がユーザ・データの格納に利用可能です。(USER_DATA_03_n、USER_DATA_04)。
- 複数レベルのI²C書き込み保護の実行または解除(WRITE_PROTECT)。
- ユーザが編集可能なRAMレジスタの値がユーザのNVMの内容と同一かどうかの確認(MFR_COMPARE_USER_ALL)。
- デフォルトで得られるより高い分解能のV_{OUT}調整を実現するために、V_{OUT}のプログラム可能な出力電圧範囲を狭い範囲(0.5V～2.75V)に設定(MFR_PWM_CONFIG[6:5])。MFR_PWM_CONFIGを動作中に変更することはできません。スイッチング動作をオフにする必要があります。出力電圧範囲を変えると制御ループの利得が変化するので、ループ補償の調整が必要になる場合がある点に注意してください。
- LTM4676の電流検出素子の温度係数の必要に応じた変更(MFR_IOUT_CAL_GAIN_TC_n) (通常、このパラメータはNVMの出荷時デフォルト設定値から変更しない)。
- TSNS_{1a}ピンに外部温度センサを使用した場合の、電力段センサの利得やオフセット、つまり、外部温度センサの利得やオフセットの変更(MFR_TEMP_1_GAIN_nおよびMFR_TEMP_1_OFFSET_n) (通常、このパラメータはNVMの出荷時デフォルト設定値から変更しない)。
- SV_{IN} がUVLOしきい値を下回ったときに、LTM4676がSHARE_CLKをロジック“L”にするかどうかの設定(MFR_PWM_CONFIG[4])。MFR_PWM_CONFIGを動作中に変更することはできません。スイッチング動作をオフにする必要があります (通常、このパラメータはNVMの出荷時デフォルト設定値から変更しない)。

- LTM4676の出力電圧のデジタル・サーボ制御を作動させるか停止させるかの設定(MFR_PWM_MODE_n[6]。通常、このパラメータはNVMの出荷時デフォルト設定値から変更しない)。
- LTM4676の電流制限範囲を大きくするか小さくするかの設定。(MFR_PWM_MODE_n[7]。このパラメータをNVMの出荷時デフォルト設定値から変更することは推奨しない)。

I²C通信を介して問い合わせ可能な、LTM4676の残りのステータスは以下のとおりです。

- 3つの「ハンドシェイク」ステータス・ビット(MFR_COMMON[6:4])にアクセスすることにより、PMBusビジー・プロトコルの実装が容易になります。つまり、これらのビットのポーリングでLTM4676の後続のI²C書き込みへの迅速な反応を推定する、高速で信頼性の高いシステム・レベルの通信が可能になります。(「アプリケーション情報」のセクションの「PMBus通信とコマンド処理」を参照してください)。
- LTM4676のNVMからRAMへのダウンロードが生じたかどうかを確認する手段を提供(「NVMの初期化」、MFR_COMMON[3])。
- LTM4676がALERTを“L”に引き下げているかどうかを確認する、ARAプロトコル以外の手段を提供(MFR_COMMON[7])。
- SHARE_CLKタイムアウト・イベントの検出(MFR_COMMON[1])。
- LTM4676のスレーブ・アドレスの検証(MFR_ADDRESS)。

電源モジュールの概要

専用のリモート検出アンプにより、V_{OSNS0}⁺とV_{OSNS0}⁻で形成される差動ピンのペアを介してV_{OUT0}の負荷が高精度にケルビン検出されます。V_{OUT0}は0.5VDC～4.0VDCに指定できます。V_{OUT1}は、V_{OSNS1}とモジュールの内部制御ICの信号グラウンド(SGND)で形成される差動ピンのペアを介して高精度にケルビン検出されます。V_{OUT1}は0.5VDC～5.4VDCに

動作

指定できます。出力電圧の読み出しテレメトリは、 I^2C を介して入手可能です(READ_VOUT_nレジスタ)。ピーク出力電圧の読み出しテレメトリは、MFR_READ_VOUT_PEAK_nレジスタでアクセス可能です。V_{OSNS0}⁻がV_{OSNS}⁺を超えると、差動検出される出力電圧帰還信号の位相反転が発生しません(Note 12)。同様に、SGNDがV_{OSNS1}を超えても位相反転は発生しません(Note 12)。

「標準的応用例」の回路図がこのデータシートの最終ページの図44に示されています。

LTM4676は、5.75V～26.5Vの入力電圧で動作可能です(表紙の図を参照)。この構成では、INTV_{CC}のMOSFETドライバと制御ICのバイアスがSV_{IN}から電力供給されるLDOによって内部で生成され、最大100mAのピーク出力電流で5Vを発生します。追加の内部LDO(INTV_{CC}から得られる3.3V(V_{DD33})、およびV_{DD33}から得られる2.5V(V_{DD25}))により、LTM4676のデジタル回路がバイアスされます。INTV_{CC}をSV_{IN}に接続すると、LTM4676は4.5V～5.75Vの入力電圧で動作可能です(図35を参照)。制御ICのバイアス(SV_{IN})は電力段への入力(V_{IN0}、V_{IN1})に関係なく配線されているので、制御ICを適切にバイアスする補助電源(4.5V～26.5V)が利用できる限り、4.5Vを下回る入力からの降圧DC/DC変換が可能です(図37を参照)。さらに、2つの電力段の入力は内部でモジュールに互いに接続されていないので、2つの異なる電源ソースからのDC/DC降圧変換を行えます。

「電気的特性」のセクションのNote 6のように、動作状況によっては出力電流をデレーティングする必要があります。デレーティングの詳細については「アプリケーション情報」のセクションで説明します。

LTM4676には、高速スイッチングが可能なパワー MOSFETが内蔵された、2つの固定周波数電流モード制御降圧レギュレータ(チャンネル0およびチャンネル1)が内蔵されています。出荷時のNVMデフォルト・スイッチング周波数によってSYNCが500kHzでクロックされます。レギュレータはこの周波数にスイッチング周波数を同期させます。デフォルトのチャンネル間位相インターリーブ角は180°です。FSWPHCFGのピンストラップ抵抗により、SYNCクロックの周波数(スイッチング周波数)と、チャンネル間の位相関係およびSYNC信号の立ち上がりエッジを基準にした位相関係が設定されます。(スイッチング周波数と位相角の割り当ての可能な組合せがピン設定の抵抗ですべて設定できるとは限りません(表4を参照)。LTM4676

のNVMの実装の設定は抵抗のピンストラップでは行えません。) FSWPHCFGのピンストラップ抵抗によってLTM4676のチャンネル間の位相関係が設定されると、SYNCクロックはモジュールによって駆動されません。その代わり、SYNCが確実に高インピーダンス入力になり、チャンネルのスイッチング周波数が外部で生成されるクロックが供給されるSYNCに同期するか、またはV_{DD33}へのプルアップ抵抗でLTM4676をシプリングします。スイッチング周波数と位相関係は I^2C インタフェースを介して変更できますが、スイッチング動作がオフのとき、つまり、モジュールのどちらの出力も安定化されていないときだけです。詳細は、「アプリケーション情報」のセクションを参照してください。

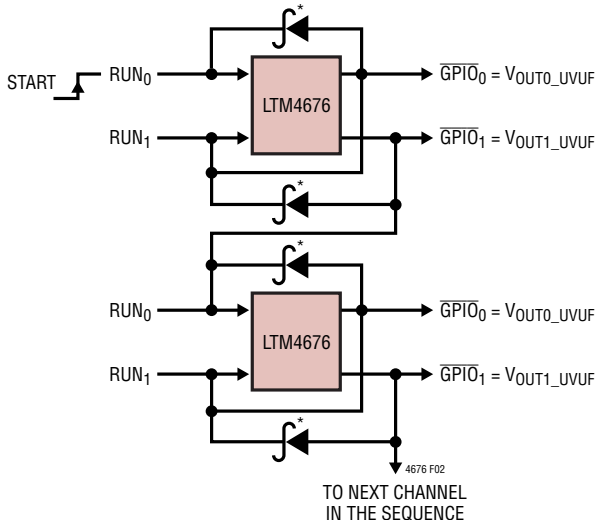
COMP_{0a}をCOMP_{0b}に接続することにより、レギュレータ0の内部帰還ループ補償を行えます。(レギュレータ1では、COMP_{1a}をCOMP_{1b}に接続します。)電流モード制御と内部帰還ループ補償により、LTM4676モジュールは、広範囲の出力コンデンサを使って(すべてセラミックMLCCを使用する場合でも)十分に余裕のある安定性と良好なトランジェント性能を達成します。共通の多くの動作条件に推奨する入力/出力コンデンサの説明を表20に示します。リニアテクノロジーのμModule電源設計ツールにより、トランジェントおよび安定性の解析を行えます。さらに、専門的なユーザで、モジュールの内部帰還ループ補償を利用するのを好まず、ユーザのアプリケーション用に帰還ループ補償を独自に調整したい場合には、COMP_{na}をCOMP_{nb}に接続することによって調整が可能になります。個別のループ補償ネットワークは外部から適用できます。つまり、COMP_{na}をSGNDに接続し、COMP_{nb}を開放のままにします。

LTM4676には、 $\overline{GPIO_0}$ と $\overline{GPIO_1}$ という名称の汎用入力/出力ピンがあります。これらのピンの動作は、レジスタMFR_GPIO_PROPAGATE_nおよびMFR_GPIO_RESPONSE_nを介して設定可能です。 $\overline{GPIO_n}$ ピンは、NVMのダウンロードからRAMの初期化の間高インピーダンスです。これらのピンは、2つの主な機能の1つ、または2つの機能の組み合わせを意図したものです。つまり、オープン・ドレイン、アクティブ“L”のフォルト/警告インジケータとして機能するか、または、それぞれのV_{OUT}の補助用RUNピンとして機能する、あるいはその両方です。前者のケースでは、これらのピンは割り込みピンとして設定可能で、出力低電圧/過電圧、入力低電圧/過電圧、入力/出力過電流、または通信、メモリ、ロジック(CML)のフォルト・イベントや警告イベントがLTM4676によって検出されると、アクティブ“L”状

動作

態になります。LTM4676の出荷時のNVMデフォルト設定は後者のケースで、パワーアップとパワーダウンを順序正しく調整する、つまり、揃えることを目的とし、 $\overline{\text{GPIO}}_n$ をバス接続して並列シプリング(LTM4676のチャンネルやモジュールの並列接続)を行うことができます。LTM4676 DC/DCレギュレータは、出力電圧が目標のレギュレーション・ポイントの数パーセント以内になったことを示す、従来の「パワーグッド」(PGOOD)インジケータ・ピンを備えていません。ただし、 $\overline{\text{GPIO}}_n$ ピンをPGOODインジケータとして設定可能です。下流の電源レールのイベントベースのシーケンス制御に使用する場合、 $\overline{\text{GPIO}}_n$ をMFR_GPIO_PROPAGATE_nのビット12を“1_b”に設定したVOUT_UV_FAULT_LIMIT_nコンパレータのフィルタなしの出力として設定します。後者のインスタンスのパワーグッドの伝達が最大100ms(公称)のADCの遅延の影響に依存するので、MFR_GPIO_PROPAGATE_nのビット9と10はこの目的のために設定しないでください。望みのPGOOD極性をSV_{IN}のパワーアップ直後に $\overline{\text{GPIO}}_n$ ピンに出力する必要がある場合(このピンが当初NVMの内容がRAMにダウンロードされるまで高インピーダンスになると仮定)、LTM4676のRUN_nピンとそれぞれの $\overline{\text{GPIO}}_n$ ピンの間にプルダウン・ショットキ・ダイオードが必要です(図2参照)。 $\overline{\text{GPIO}}_n$ ピンをPGOODインジケータとして設定した場合、MFR_GPIO_RESPONSE_nを「無視」(0x00)に設定する必要があります。そうしないと、ラッチオフ状態になるためにLTM4676が起動できません。

Voltage Based Sequencing by Cascading $\overline{\text{GPIO}}_n$ Pins Into RUN_n Pins
(MFR_GPIO_PROPAGATE = XXX1X00XX00XXXX_b and MFR_GPIO_RESPONSE = 0x00)



NOTE: RUN_nピンと $\overline{\text{GPIO}}_n$ ピンに接続されている抵抗またはRCプルアップは、図示されていない。
*オプションの信号ショットキ・ダイオード。これが必要となるのは、システムやユーザによるSV_{IN}のパワーアップ時ただちに高精度のPGOOD(パワーグッド)表示を必要とするときだけである。

図2. イベント(電圧)ベースのシーケンス制御

RUN_nピンは双方向のオープン・ドレイン・ピンです。これは、このピンを低インピーダンス・ソースによってロジック“H”に駆動してはならないことを意味します。その代わり、単にRUN_nピンからV_{DD33}に10kのプルアップ抵抗を接続します。SV_{IN}が指定された低電圧ロックアウト電圧(上昇時のVIN_ON、下降時のVIN_OFF)を下回る場合、およびRUNピンが外部要因によってMFR_RESTART_DELAY_nで指定された最小時間の間“L”に引き下げられた後、LTM4676は、NVMのダウンロードからRAMの初期化までの間、RUN_nピンをロジック“L”にします。RUN_nピンと $\overline{\text{GPIO}}_n$ ピンをバス接続してLTM4676モジュールをシプリングすることにより、パワーアップ/パワーダウンを十分に調整する、つまり、ターンオンとターンオフをまとめて行うことが可能です。

RUN_nが2Vを超えると、LTM4676は、当初TON_DELAY_nレジスタで指定される時間アイドル状態になります。TON_DELAY_n時間が経過すると、モジュールはそれぞれの制御ループの内部リファレンスを0Vからランプアップし始めます。VOUT_nがプリバイアスされていないと、出力電圧は、TON_RISE_nレジスタによって指定されるランプアップ時間で、0Vから指定された目標電圧までリニアに上昇します。VOUT_nがプリバイアスされていると、インダクタ電流が負になるのが阻止される(起動時にモジュールのコントローラが不連続モードで動作する)場合を除き、出力電圧は上記同様にレギュレーション状態になります。どちらのケースも、出力電圧は、RUN_nの“H”への切り替わりを基準にして測定される一定の時間でレギュレーションに達します。「標準的性能特性」のセクションのオシロスコープの起動波形を参照してください。

RUN_nピンを1.4V未満にすると、DC/DCコンバータがオフします。つまり、それぞれのレギュレータがシャットダウン状態に強制されます。出荷時のNVMデフォルト設定では、LTM4676が電力段MOSFETを直ちにオフするように設定されているので、高インピーダンスになります。したがって、出力電圧は、接続される出力容量や負荷インピーダンスに応じて低下します。あるいは、NVM/レジスタの設定値は、RUN_nがロジック“L”に引き下げられたとき、LTM4676が、所定のTOFF_DELAY_n遅延時間およびTOFF_FALL_nランプダウン時間に従って、VOUT_nをアクティブに放電するように設定できます。詳細は、「アプリケーション情報」のセクションを参照してください。LTM4676は、明白なアナログのTRACKピンを備えていません。前に説明したように、レール・トゥ・レール・トラッキングとシーケンス制御はデジタルで処理されます。

動作

すべてのLTM4676のオープン・ドレインのSHARE_CLKピンをバス接続する(および、V_{DD33}にプルアップ抵抗を接続することにより、システムのすべてのLTM4676に対して、タイムベース(つまり、「周波数」)を最速のSHARE_CLKクロックに同期する手段を提供することができます。すべてのLTM4676で周波数を共有することにより、すべての電源レールを期待値に従ってシーケンス制御することが可能になり、共有しない場合に、SHARE_CLK(タイムベース)の許容誤差とデバイス間のばらつきによって生じる可能性があるタイミング誤差が除去されます。

隣接ピン(I_{SENS0a}⁺とI_{SENS0b}⁺、I_{SENS0a}⁻とI_{SENS0b}⁻、I_{SENS1a}⁺とI_{SENS1b}⁺、およびI_{SENS1a}⁻とI_{SENS1b}⁻)を電気的に接続します。LTM4676内部のパワー・インダクタの両端(I_{SENSnb}⁺/I_{SENSnb}⁻ピンのペア)から電流検出情報が得られ、上記の接続により、内部制御ICの電流制御ループとADCセンサ(I_{SENSna}⁺/I_{SENSna}⁻)に利用できます。出力電流の読み出しテレメトリは、I²Cを介して入手可能です(READ_IOUT_nレジスタ)。ピーク出力電流の読み出しテレメトリは、MFR_READ_IOUT_PEAK_nレジスタで得られます。

出力電力の読み出しは、次式に従ってLTM4676で計算されます。

$$\text{READ_POUT}_n = \text{READ_VOUT}_n \cdot \text{READ_IOUT}_n$$

2μAと30μAの交互の励起電流は、TSNS_{0a}ピンとTSNS_{1a}ピンのそれぞれからソースされます。TSNS_{0a}をTSNS_{0b}に接続し、TSNS_{1a}をTSNS_{1b}に接続することにより、LTM4676が、それぞれTSNS_{0b}ピンとTSNS_{1b}ピンにあるPNPトランジスタの温度センサに生じる電圧をデジタル化することで、チャンネル0とチャンネル1の電力段の温度検出が行われます。LTM4676は、いわゆる業界用語のデルタVBE(ΔVBE)を計算し、I²Cを介して得られるチャンネル(電力段)の温度のテレメトリを行います(READ_TEMPERATURE_1_n)。LTM4676内部の制御ICの接合部温度もI²Cを介して得られます(READ_TEMPERATURE_2)。観測されるピーク・チャンネル温度は、レジスタREAD_MFR_TEMPERATURE_1_PEAK_nで読み出すことができます。制御ICの観測されるピーク温度は、レジスタMFR_READ_TEMPERATURE_2_PEAKで読み出すことができます。

負荷電流が一定の場合、電流検出情報の値は、銅箔(インダクタのDCR)に温度係数(約3900ppm/°C)があるため、全温度範囲で変化します。LTM4676の温度読み出し情報が、認識された電流検出信号と併用されて、温度補正された電流読み出しデータを生成しない場合、これにより、全動作範囲で大きな電流読み出し誤差が生じます。

必要に応じて、TSNS_{0a}/TSNS_{0b}ピンから得られる温度読み出し情報だけを使って、チャンネル0とチャンネル1の両方に対する温度補正された電流読み出しデータを生成することができます。これにより、チャンネル1の温度センサがLTM4676の外部の温度センサをモニタできるようになります。これは、MFR_PWM_MODE_LTM4676₀[4] = 1_bに設定することによって実現できます(NVMの出荷時デフォルト値は0_b)。これにより、チャンネル1の読み出し精度が低下し、チャンネル0とチャンネル1の出力が並列でないとさらに低下します。ただし、TSNS_{1a}ピンは、外付けのダイオード接続小信号PNPトランジスタ(2N3906など)と10nFのX7Rコンデンサ、つまり、外部温度センサに接続できるようになります。このセンサの温度読み出しデータとピーク値はI²Cを介して得られます(READ_TEMPERATURE_1₁、MFR_READ_TEMPERATURE_1_PEAK₁)。外部温度センサと10nFのコンデンサをTSNS_{1a}ピンに接続する方法の詳細については、LTC3880のデータシートを参照してください(LTM4676のTSNS_{1a}ピンはLTM4676の内部制御ICのTSNS₁ピンに相当)。

電力段のデューティ・サイクルの読み出しテレメトリは、I²Cを介して入手可能です(READ_DUTY_CYCLE_nレジスタ)。チャンネルの入力電流読み出しは、LTM4676によって以下のように計算されます。

$$\text{MFR_READ_IIN}_n = \text{READ_DUTY_CYCLE}_n \cdot \text{READ_IOUT}_n + \text{MFR_IIN_OFFSET}_n$$

モジュールの入力電流読み出しは、LTM4676によって以下のように計算されます。

$$\text{READ_IIN} = \text{MFR_READ_IIN}_0 + \text{MFR_READ_IIN}_1$$

ここで、MFR_IIN_OFFSET_nは、SV_{IN}の入力バイアス電流を表すレジスタ値です。SV_{IN}の電流はモジュールによってデジタル化されません。MFR_IIN_OFFSET_nの出荷時のNVMデフォルト値は30.5mAで、電力段が500kHzの出荷時デフォルト・スイッチング周波数の強制連続モードで動作しているときに、SV_{IN}ピンにモジュールのチャンネルのそれぞれから流れる電流の寄与を表しています。推奨するMFR_IIN_OFFSET_nの設定値とスイッチング周波数については、「アプリケーション情報」のセクションの表8を参照してください。入力電流を計算する上記の方法は軽負荷電流のときでも正確な電流読み出し値を与えますが、モジュールが強制連続動作(NVMの出荷時デフォルト)に設定されている場合だけに限ります。SV_{IN}とピークSV_{IN}の読み出しテレメトリは、それぞれREAD_VINレジスタとMFR_VIN_PEAKレジスタでI²Cを介してアクセス可能です。

動作

電力段のスイッチ・ノードがSW_nピンに引き出されていてモニタ動作を行い、EMIを低減するために、オプションの抵抗とコンデンサのスナバ回路(GNDに終端)を実装します。必要に応じて、スイッチ・ノードに直接接続された2.2nFの内部スナバ・コンデンサにより、スナバ・ネットワークの実装をより容易にできます。詳細は、「アプリケーション情報」のセクションを参照してください。

LTM4676は書き込み保護(WP)ピンを備えています。WPが開放状態またはロジック“H”の場合、I²C書き込みは厳しく制限されます。サポートされているのは、PAGE、OPERATION、CLEAR_FAULTS、MFR_CLEAR_PEAKS、およびMFR_EE_UNLOCKの各コマンドへのI²C書き込みだけで、例外として、STATUS_*レジスタのそれぞれのビットに“1_b”を書き込むことによって各フォルト・ビットをクリアすることは可能です。レジスタの読み出しが制限されることはありません。LTM4676は、レジスタの内容へのI²C書き込みを制限するのにも使用されるWRITE_PROTECTレジスタを備えているので、WPピンと混同しないでください。詳細は、LTC3880のデータシートを参照してください。WPピンとWRITE_PROTECTレジスタは、RAMおよびEEPROMの内容の偶発的な変化に対してある程度の保護を行います。

LTM4676は、最大16のスレーブ・アドレスをサポート可能です。NVMの出荷時デフォルト・スレーブ・アドレスは0x4Fです。このピンからSGNDに抵抗を接続することにより、LTM4676のスレーブ・アドレスの下位4ビットをこのデフォルト値から変更することができます。詳細は、「アプリケーション情報」のセクションの表5を参照してください。

最大4個のLTM4676モジュール(8チャンネル)を並列接続可能で、CPUやGPUなどの100Aまでの負荷の給電に対応します(図39を参照)。LTM4676は、LTM4620AおよびLTM4630モジュールとも並列接続可能です(図40と図41を参照)。

EEPROM

LTM4676の制御ICは、構成設定とフォルト・ログの情報を格納するEEPROM(不揮発性メモリ、NVM)を内蔵しています。EEPROMの書き込み耐性、保持特性、一括書き込みの動作時間は、「電気的特性」および「絶対最大定格」のセクションに規定されています。T_Jが85°Cを超える温度での書き込み動作は可能ですが、電気的特性は保証されておらず、EEPROMの保持特性が劣化する可能性があります。85°C~125°Cの接合部温度での読み出し動作によってEEPROMが劣化することはありません。高い温度で生じることのあるシステムの問題のデバッグに役立つフォルト・ログ機能は、フォルト・ログ固有のEEPROMのロケーション(パーティション)にだけ書き込みます。これらのレジスタへの不定期の書き込みが85°Cより高い接合部温度で実行されると、フォルト・ログのデータ保持特性がわずかに劣化するものの、フォルト・ログ機能の有効性が損なわれることはありません。

制御ICのダイ温度が85°Cより高いときはEEPROMに書き込まないことを推奨します。ダイ温度が130°Cを超えると、LTM4676の制御ICはすべてのEEPROMの書き込み動作をディスエーブルします。ダイ温度が125°Cを下回ると、その後EEPROMの書き込み動作は再イネーブルされます。

追加情報

LTM4676の内部制御ICの動作のさらに詳細な説明は、LTC3880のデータシートで調べることができます。表1からLTM4676の制御ICとLTC3880の差異が分かります。

LTC3880のデータシートで説明されている動作の項目は含みませんが、以下の項目はLTM4676に同様に適用されます。

- バスのタイムアウト・エラー。
- PMBus、SMBus、I²C 2線インタフェース間の類似性。
- PMBusシリアル・デジタル・インタフェースとタイミング図。
- PMBusデータ形式の用語。
- I²C/SMBusを介した、LTM4676/LTC3880制御ICのPMBusレジスタの読み出し/書き込みのプロトコル。

アプリケーション情報

LTC3880のデータシートはこの製品に不可欠なリファレンス・ドキュメントです。参照 Web サイト:

www.linear-tech.co.jp/LTC3880

LTC3880とLTM4676の制御ICの差異

LTM4676制御ICは、LTC3880をわずかに改良したバージョンです。LTC3880とLTM4676の制御ICの差異について表1に概要を示します。したがって、LTC3880のデータシートがLTM4676のユーザ、とりわけPMBusの一連のコマンド/コマンド・コード(レジスタ)の初心者およびI²C/SMBus 2線インタフェースの処理に対して有益なリファレンス・ドキュメントであることは明白です。

表1に記載されている例外は別として、LTM4676によってサポートされているPMBus コマンド・コード(レジスタ)は、範囲とデータ形式がLTC3880と同一です。サポートされているコマンド・コードの詳細については、LTC3880のデータシートの「PMBus コマンドの要約」および「PMBus コマンドの詳細」のセクションを参照してください。

LTC3880のRCONFIGピン(抵抗ピンストラップ可能)がV_{DD25}からSGNDに抵抗ネットワークを必要とするのに対して、LTM4676は「トップ」抵抗を内蔵しているので、SGNDへのプルダウン(終端)抵抗のみを必要とする点に注意してください。したがって、LTM4676の抵抗のピンストラップ表はLTC3880とは異なります。さらに、LTM4676のFSWPHCFGのピンストラップ・オプションは、LTC3880のFREQ_CFGのピンストラップ・オプションに比べてわずかに改良されています。詳細は、このデータシートの表2～表5を参照してください。

LTM4676の「標準的応用例」の回路図がこのデータシートの最終ページの図44に示されています。

外付けコンデンサの選択は主に最大負荷電流と出力電圧で決まります。個々のアプリケーションに対する外付けコンデンサの具体的な要件については、表20を参照してください。

LTM4676を適切に動作させるためには、以下のように最大9つのプルアップ抵抗が必要な点に注意してください。

- SMBus/I²C インタフェース(SCLピン、SDAピン、およびALERTピン)用に3個、システムのSMBusホストがALERT割り込みを使用しない場合だけは2個。
- RUN₀ピンとRUN₁ピンにそれぞれ1個(または、RUN₀とRUN₁が電氣的に相互接続されている場合には、RUN₀とRUN₁に1個だけ)。
- GPIO₀とGPIO₁にそれぞれ1個(または、GPIO₀とGPIO₁が電氣的に相互接続されている場合には、GPIO₀とGPIO₁に1個だけ)。
- LTM4676が、タイミング関連の動作や機能(出力電圧のランプアップ・タイミング、電圧のマージニングの遷移タイミング、SYNCのオープン・ドレイン駆動周波数)のための周波数のタイムベースを設定するのに必要なSHARE_CLKに1個。
- LTM4676が、デジタル・エンジンのオープン・ドレイン出力で発生する周波数にフェーズロックするためのSYNCに1個。例外:アプリケーションによっては、LTM4676のSYNCピンを強力な(低インピーダンスの)外部クロックで駆動するのが望ましい場合もあります。この状況は、LTM4676がSYNCにプルアップ抵抗を必要としない場合だけです。ただし、NVMの初期化の間、つまり、EEPROMの内容をRAMにダウンロードする間(SV_{IN}に電力が供給されてから約50ms (Note 12)の間)、SYNCピンが低インピーダンスになる可能性があります。したがって、強力なクロック信号だけを、インピーダンスがNVMの初期化の間にSYNCピンに流れる電流を10mA未満に制限する直列抵抗を介して、LTM4676のSYNCピンに入力する必要があります。さらに、RUN_nピンがロジック“L”からロジック“H”にトグルする前に何らかのクロック信号を供給する必要があります。そうしないと、SYNCクロックが設定されるまで、LTM4676のスイッチング周波数はPLLのキャプチャ範囲(最大225kHz)のローエンドで開始することになります。

アプリケーション情報

表 1. サポート対象のコマンドと、LTM4676 の制御 IC と LTC3880 の差異の概要 (最も重要な項目は灰色の網掛けセルで表示され、共通のコマンド、値および属性は網掛けのない結合セルで表示されている)

PMBus コマンド名、または機能	CMD コード (レジスタ)	コマンドまたは機能の説明	LTC3880 の NVM の出荷時デフォルト値や属性	LTM4676 の NVM の出荷時デフォルト値や属性
FREQCFG (または FSWPHCFG) ピンストラップで選択	N/A	スイッチング周波数および位相角のピンストラップ表。	チャンネルの位相角およびパワーアップ・スイッチング周波数が異なる設定のピンストラップ・オプションの参照表。LTC3880 では FREQCFG ピン、LTM4676 では FSWPHCFG ピン。このデータシートの表 4 を参照。	
PAGE _n	0x00	現在ページ指定通信の対象となっているチャンネルまたはページ。	差異なし: 0x00、読み出し/書き込み、非ページ指定、NVM に格納されない。	
OPERATION _n	0x01	動作モードの制御。オン/オフ、マージン・ハイおよびマージン・ロー。	差異なし: 0x80、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	
ON_OFF_CONFIG _n	0x02	RUN _n ピンとオン/オフの設定。	0x1E、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	0x1F、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。
CLEAR_FAULTS	0x03	セットされている全フォルト・ビットをクリア。	差異なし: デフォルト値の適用なし、バイト送信のみ、非ページ指定、NVM に格納されない。	
WRITE_PROTECT	0x10	偶発的な変更に対してデバイスが提供する保護のレベル。	差異なし: 0x00、読み出し/書き込み、非ページ指定、ユーザが編集可能な NVM に格納される。	
STORE_USER_ALL	0x15	ユーザ使用メモリを EEPROM (ユーザが編集可能な NVM) に格納する。	差異なし: デフォルト値の適用なし、バイト送信のみ、非ページ指定、NVM に格納されない。	
RESTORE_USER_ALL	0x16	ユーザ使用メモリを EEPROM からリストアする。	デフォルト値の適用なし、バイト送信のみ、非ページ指定、NVM に格納されない。	予約。代わりに MFR_RESET コマンド (0xFD) を実行する。
CAPABILITY	0x19	デバイスがサポートする PMBus オプション通信プロトコルの要約。	差異なし: 0xB0、読み出し専用、非ページ指定、NVM に格納されない。	
VOUT_MODE _n	0x20	出力電圧の形式/指数。	差異なし: 0x14 (2 ⁻¹²)、読み出し専用、ページ指定、NVM に格納されない。	
VOUT_COMMAND _n	0x21	公称出力電圧の設定ポイント。	差異なし: 0x1000 (1.000V)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	
VOUT_MAX _n	0x24	指定可能な出力電圧の上限。	ページ 0x00: 0x4189 (4.096V)。ページ 0x01: 0x5800 (5.500V)。読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	ページ 0x00: 0x4000 (4.000V)。ページ 0x01: 0x5666 (5.400V)。読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。
VOUT_MARGIN_HIGH _n	0x25	マージン・ハイの出力電圧設定ポイント。VOUT_COMMAND _n よりも大きくなければならない。	差異なし: 0x10CD (1.050V)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	
VOUT_MARGIN_LOW _n	0x26	マージン・ローの出力電圧設定ポイント。VOUT_COMMAND _n よりも小さくなければならない。	差異なし: 0x0F33 (0.950V)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	
VOUT_TRANSITION_RATE _n	0x27	VOUT _n が I ² C を介して新しい値に指定されたときに出力電圧が変化する速度。	0xAA00 (0.25V/ms)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	0x8042 (0.001V/ms)。読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。
FREQUENCY_SWITCH	0x33	スイッチング周波数の設定。	0xFABC (350kHz)、読み出し/書き込み、非ページ指定、ユーザが編集可能な NVM に格納される。	0xFBE8 (500kHz)、読み出し/書き込み、非ページ指定、ユーザが編集可能な NVM に格納される。
VIN_ON	0x35	低電圧ロックアウト (UVLO) の上昇時しきい値。	0xCB40 (6.5V)、LTC3880 の“VIN”ピンで監視、読み出し/書き込み、非ページ指定、ユーザが編集可能な NVM に格納される。	0xCAC0 (5.500V)、LTM4676 の“SVIN”ピンで監視、読み出し/書き込み、非ページ指定、ユーザが編集可能な NVM に格納される。
VIN_OFF	0x36	低電圧ロックアウト (UVLO) の下降時しきい値。	0xCB00 (6.0V)、LTC3880 の“VIN”ピンで監視、読み出し/書き込み、非ページ指定、ユーザが編集可能な NVM に格納される。	0xCAA0 (5.250V)、LTM4676 の“SVIN”ピンで監視、読み出し/書き込み、非ページ指定、ユーザが編集可能な NVM に格納される。

アプリケーション情報

PMBus コマンド名、または機能	CMD コード (レジスタ)	コマンドまたは機能の説明	LTC3880 の NVM の出荷時デフォルト値や属性	LTM4676 の NVM の出荷時デフォルト値や属性
IOUT_CAL_GAIN _n	0x38	25°C での電流検出に対する制御 IC の電流検出ピンの電圧の非 (単位: mΩ)。	1.8mΩ、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	ATE で調整、読み出し専用、出荷時のみ NVM に格納される。
VOUT_OV_FAULT_LIMIT _n	0x40	出力過電圧フォルト・リミット。	差異なし: 0x119A (1.100V)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	
VOUT_OV_FAULT_RESPONSE _n	0x41	出力過電圧フォルトが検出されたときのデバイスの動作。	差異なし: 0xB8 (非ラッチ型シャットダウン、フォルト解除時に自律的に再起動)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	
VOUT_OV_WARN_LIMIT _n	0x42	出力過電圧警告しきい値。	0x1133 (1.075V)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	0x111F (1.070V)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。
VOUT_UV_WARN_LIMIT _n	0x43	出力低電圧警告しきい値。	0x0ECD (0.925V)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	0x0EE1 (0.930V)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。
VOUT_UV_FAULT_LIMIT _n	0x44	出力低電圧フォルト・リミット。	差異なし: 0x0E66 (0.900V)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	
VOUT_UV_FAULT_RESPONSE _n	0x45	出力低電圧フォルトが検出されたときのデバイスの動作。	差異なし: 0xB8 (非ラッチ型シャットダウン、フォルト解除時に自律的に再起動)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	
IOUT_OC_FAULT_LIMIT _n	0x46	出力過電流フォルト・しきい値 (サイクルごとのインダクタ・ピーク電流)。	0xDBB8 (29.75A)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	0xDADB (22.84A)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。
IOUT_OC_FAULT_RESPONSE _n	0x47	出力過電流フォルトが検出されたときのデバイスの動作。	差異なし: 0x00 (フォルト状態/イベントの間に安定化を試行、指定された IOUT_OC_FAULT_LIMIT を超えないようにインダクタ電流のサイクルごとのピークを制限)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	
IOUT_OC_WARN_LIMIT _n	0x4A	出力過電流警告しきい値 (時間平均インダクタ電流)。	0xDA80 (20.00A)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	0xD3E6 (15.59A)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。
OT_FAULT_LIMIT _n	0x4F	過熱フォルトしきい値。	0xEB20 (100°C)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	0xF200 (128°C)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。
OT_FAULT_RESPONSE _n	0x50	TSNS _{na} (TSNS _n) を介して過熱フォルトが検出されたときのデバイスの動作。	差異なし: 0xB8 (非ラッチ型シャットダウン、フォルト解除時に自律的に再起動)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	
OT_WARN_LIMIT _n	0x51	過熱警告しきい値。	0xEAA8 (85°C)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	0xEBE8 (125°C)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。
UT_FAULT_LIMIT _n	0x53	低温フォルトしきい値。	0xE580 (-40°C)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	0xE530 (-45°C)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。
UT_FAULT_RESPONSE _n	0x54	低温フォルト・イベントに対する応答。	0xB8 (非ラッチ型シャットダウン、フォルト解除時に自律的に再起動)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	0x00 (無視、中断なしに継続)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。
VIN_OV_FAULT_LIMIT	0x55	入力電源 (SV _{IN}) の過電圧フォルト・リミット。	0xD3E0 (15.5V)、読み出し/書き込み、非ページ指定、ユーザが編集可能な NVM に格納される。	0xDB60 (27.0V)、読み出し/書き込み、非ページ指定、ユーザが編集可能な NVM に格納される。
VIN_OV_FAULT_RESPONSE _n	0x56	入力過電圧フォルト・イベントに対する応答。	0x80 (ラッチオフ・シャットダウン)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	0xB8 (非ラッチ型シャットダウン、フォルト解除時に自律的に再起動)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。
VIN_UV_WARN_LIMIT	0x58	入力低電圧警告しきい値。	0xCB26 (6.297V)、読み出し/書き込み、非ページ指定、ユーザが編集可能な NVM に格納される。	0xC9A6 (5.297V)、読み出し/書き込み、非ページ指定、ユーザが編集可能な NVM に格納される。

アプリケーション情報

PMBus コマンド名、または機能	CMD コード (レジスタ)	コマンドまたは機能の説明	LTC3880 の NVM の出荷時デフォルト値や属性	LTM4676 の NVM の出荷時デフォルト値や属性
IIN_OC_WARN_LIMIT	0x5D	入力電源の過電流警告しきい値。	0xD280 (10A)、読み出し/書き込み、非ページ指定、ユーザが編集可能な NVM に格納される。	0xD300 (12A)、読み出し/書き込み、非ページ指定、ユーザが編集可能な NVM に格納される。
POWER_GOOD_ON _n	0x5E	パワーグッドをアサートする出力電圧の下限。	差異なし: 0x0EE1 (0.9299V)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	
POWER_GOOD_OFF _n	0x5F	パワーグッドをディアサートする出力電圧の上限。	差異なし: 0x0EB8 (0.9199V)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	
TON_DELAY _n	0x60	RUN _n または OPERATION _n によるオンから、出力レールのターンオンまでの時間。	差異なし: 0x8000 (0ms)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	
TON_RISE _n	0x61	出力電圧リファレンスが上昇し始めてから指定された設定値に達するまでの時間。	0xD200 (8ms)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	0xC300 (3ms)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。
TON_MAX_FAULT_LIMIT _n	0x62	ウォッチドッグのターンオン・タイムアウト・フォルトしきい値 (ターンオン・コマンドを受信してから VOUT _n が VOUT_UV_FAULT_LIMIT _n 以上に達するのに許容される時間)。	0xD280 (10ms)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	0xCA80 (5ms)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。
TON_MAX_FAULT_RESPONSE _n	0x63	TON_MAX_FAULT _n イベントが検出されたときのデバイスの動作。	差異なし: 0xB8 (非ラッチ型シャットダウン、フォルト解除時に自律的に再起動)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	
TOFF_DELAY _n	0x64	RUN または OPERATION によるオフから TOFF_FALL _n ランプの開始までの時間。	差異なし: 0x8000 (0ms)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	
TOFF_FALL _n	0x65	出力電圧リファレンスが下降し始めてから 0V に達するまでの時間。	0xD200 (8ms)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	0xC300 (3ms)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。
TOFF_MAX_WARN_LIMIT _n	0x66	ウォッチドッグのターンオン・タイムアウト・フォルトしきい値 (ターンオフ・コマンドの受信時に VOUT _n が指定された VOUT _n の値の 12.5% 以下に低下するのに許容される時間)。	0xF258 (150ms)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	0x8000 (制限なし、警告はディスエーブルされる)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。
STATUS_BYTE _n	0x78	ユニットのフォルト状態の 1 バイトの要約。	差異なし: デフォルト値の適用なし、読み出し/書き込み、ページ指定、NVM に格納されない。	
STATUS_WORD _n	0x79	ユニットのフォルト状態の 2 バイトの要約。	差異なし: デフォルト値の適用なし、読み出し/書き込み、ページ指定、NVM に格納されない。	
STATUS_VOUT _n	0x7A	出力電圧のフォルトおよび警告の状態。	差異なし: デフォルト値の適用なし、読み出し/書き込み、ページ指定、NVM に格納されない。	
STATUS_IOUT _n	0x7B	出力電流のフォルトおよび警告の状態。	差異なし: デフォルト値の適用なし、読み出し/書き込み、ページ指定、NVM に格納されない。	
STATUS_INPUT	0x7C	入力電源 (SV _{IN}) のフォルトおよび警告の状態。	差異なし: デフォルト値の適用なし、読み出し/書き込み、非ページ指定、NVM に格納されない。	
STATUS_TEMPERATURE _n	0x7D	READ_TEMPERATURE_1 _n の TSNS _{na} (TSNS _n) で検出される温度のフォルトおよび警告の状態。	差異なし: デフォルト値の適用なし、読み出し/書き込み、ページ指定、NVM に格納されない。	
STATUS_CML	0x7E	通信およびメモリのフォルトおよび警告の状態。	差異なし: デフォルト値の適用なし、読み出し/書き込み、非ページ指定、NVM に格納されない。	
STATUS_MFR_SPECIFIC _n	0x80	メーカー固有のフォルトおよび状態の情報。	差異なし: デフォルト値の適用なし、読み出し/書き込み、ページ指定、NVM に格納されない。	

アプリケーション情報

PMBus コマンド名、 または機能	CMD コード (レジスタ)	コマンドまたは機能の説明	LTC3880 の NVM の 出荷時デフォルト値や属性	LTM4676 の NVM の 出荷時デフォルト値や属性
READ_VIN	0x88	入力電源 (SV _{IN}) の電圧の測定値。	差異なし: デフォルト値の適用なし、読み出し専用、非ページ指定、NVM に格納されない。	
READ_IIN	0x89	合計入力電源電流の計算値。	差異なし: デフォルト値の適用なし、読み出し専用、非ページ指定、NVM に格納されない。	
READ_VOUT _n	0x8B	出力電圧の測定値。	差異なし: デフォルト値の適用なし、読み出し専用、ページ指定、NVM に格納されない。	
READ_IOUT _n	0x8C	出力電流の測定値。	差異なし: デフォルト値の適用なし、読み出し専用、ページ指定、NVM に格納されない。	
READ_TEMPERATURE_1 _n	0x8D	TSNS _{n2} (TSNS _n) で検出される温度の測定値。	差異なし: デフォルト値の適用なし、読み出し専用、ページ指定、NVM に格納されない。	
READ_TEMPERATURE2 _n	0x8E	制御 IC の接合部温度の測定値。	差異なし: デフォルト値の適用なし、読み出し専用、ページ指定、NVM に格納されない。	
READ_DUTY_CYCLE _n	0x94	MT _n のデューティ・サイクルの測定値。	差異なし: デフォルト値の適用なし、読み出し専用、ページ指定、NVM に格納されない。	
READ_POUT _n	0x96	出力電力の測定値。	差異なし: デフォルト値の適用なし、読み出し専用、ページ指定、NVM に格納されない。	
PMBUS_REVISION	0x98	デバイスがサポートする PMBus のバージョン。	差異なし: 0x11 (PMBus 仕様書の "Part I" と "Part II" のそれぞれ "Revision 1.1")、読み出し専用、非ページ指定、NVM に格納されない。	
MFR_ID	0x99	ASCII で示したメーカー識別記号。	差異なし: "LTC"、読み出し専用、非ページ指定。	
MFR_MODEL	0x9A	ASCII で示したメーカーの製品番号。	"LTC3880"、読み出し専用、非ページ指定。	"LTM4676"、読み出し専用、非ページ指定。
MFR_SERIAL	0x9E	この特定のユニットのシリアル番号。	差異なし: ユニットの構成を識別する最大 9 バイトの特別形式のデータ、読み出し専用、非ページ指定。	
MFR_VOUT_MAX	0xA5	最大許容出力電圧。	差異なし: チャンネル 0 では 0x4189 (4.096V)、チャンネル 1 では 0x5800 (5.500V)。読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納されない。	
USER_DATA_00	0xB0	OEM による予約データ。	読み出し/書き込み、非ページ指定、ユーザが編集可能な NVM に格納される。変更に対して推奨。	読み出し/書き込み、非ページ指定、ユーザが編集可能な NVM に格納される。変更に対して推奨。
USER_DATA_01 _n	0xB1	OEM による予約データ。	読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。変更に対して推奨。	読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。変更に対して推奨。
USER_DATA_02	0xB2	OEM による予約データ。	読み出し/書き込み、非ページ指定、ユーザが編集可能な NVM に格納される。変更に対して推奨。	読み出し/書き込み、非ページ指定、ユーザが編集可能な NVM に格納される。変更に対して推奨。
USER_DATA_03 _n	0xB3	ユーザが利用できる編集可能なワード。	差異なし: 0x0000、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	
USER_DATA_04	0xB4	ユーザが利用できる編集可能なワード。	差異なし: 0x0000、読み出し/書き込み、非ページ指定、ユーザが編集可能な NVM に格納される。	
MFR_EE_ERASE	0xBD	MFR_EE_ERASE コマンドと MFR_EE_DATA コマンドによるアクセスのために、ユーザの EEPROM のロックを解除する。	差異なし: デフォルト値の適用なし、読み出し/書き込み、非ページ指定、NVM に格納されない。	
MFR_EE_ERASE	0xBE	MFR_EE_DATA による一括プログラミングのために、ユーザの EEPROM を初期化する。	差異なし: デフォルト値の適用なし、読み出し/書き込み、非ページ指定、NVM に格納されない。	

アプリケーション情報

PMBus コマンド名、 または機能	CMD コード (レジスタ)	コマンドまたは機能の説明	LTC3880 の NVM の 出荷時デフォルト値や属性	LTM4676 の NVM の 出荷時デフォルト値や属性
MFR_EE_DATA	0xBF	PMBus ワードの順次読み出しまたは書き込みによって EEPROM との間で伝送されるデータ。一括プログラミングをサポートする。	差異なし: デフォルト値の適用なし、読み出し/書き込み、非ページ指定、NVM に格納されない。	
MFR_CHAN_CONFIG_*	0xD0	チャンネル固有の設定ビット。	0x1F、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。レジスタ名は“MFR_CHAN_CONFIG_LTC3880”。	0x1F、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。レジスタ名は“MFR_CHAN_CONFIG”で、LTpowerPlay では“MFR_CHAN_CONFIG_LTM467X”を指す。
MFR_CONFIG_ALL_*	0xD1	グローバル設定ビット、つまり、チャンネル0とチャンネル1のV _{OUT} に共通。	0x09、読み出し/書き込み、非ページ指定、ユーザが編集可能な NVM に格納される。レジスタ名は“MFR_CONFIG_ALL_LTC3880”。	0x09、読み出し/書き込み、非ページ指定、ユーザが編集可能な NVM に格納される。レジスタ名は“MFR_CONFIG_ALL”で、LTpowerPlay では“MFR_CONFIG_ALL_LTM467X”を指す。
MFR_GPIO_PROPAGATE_*	0xD2	GPIO _n ピンへの伝達フォルトの設定ビット。	0x2997、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。レジスタ名は“MFR_GPIO_PROPAGATE_LTC3880”。	0x6893、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。レジスタ名は“MFR_GPIO_PROPAGATE”で、LTpowerPlay では“MFR_GPIO_PROPAGATE_LTM467X”を指す。
MFR_PWM_MODE_*	0xD4	各V _{OUT} チャンネルのPWMエンジンの設定。	0xC2、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。ビット4は予備で0 _b にする。レジスタ名は“MFR_PWM_MODE_LTC3880”。	0xC2、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。ページ0のビット4(MFR_PWM_MODE_LTM4676 ₀ [4])が0 _b の場合、LTC3880の仕様書に従ってチャンネルの温度検出が行われる。MFR_PWM_MODE_LTM4676 ₀ [4]=1 _b の場合、「動作」のセクションの記述に従って、TSNS1AがLTM4676に外付けされた温度センサをモニタする。レジスタ名は“MFR_PWM_MODE”で、LTpowerPlay では“MFR_PWM_MODE_LTM467X”を指す。
MFR_GPIO_RESPONSE _n	0xD5	ユニットの外部回路によってGPIO _n ピンが“L”にアサートされたときのデバイスの動作。	差異なし: 0xC0(それぞれの出力の電力段を高インピーダンス、つまりスリープ状態にする、フォルト解除時に自律的に再起動)、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	
MFR_OT_FAULT_RESPONSE	0xD6	制御ICの接合部過熱フォルトが検出されたときのデバイスの動作。	差異なし: 0xC0(それぞれの出力の電力段を高インピーダンス、つまりスリープ状態にする、フォルト解除時に自律的に再起動)、読み出し/書き込み、非ページ指定、ユーザが編集可能な NVM に格納される。	
MFR_IOUT_PEAK _n	0xD7	最後のMFR_CLEAR_PEAKS以降に測定されたREAD_IOUT _n の最大値。	差異なし: デフォルト値の適用なし、読み出し専用、ページ指定、NVM に格納されない。	
MFR_CHANNEL_ADDRESS _n	0xD8	PAGE _n でアクティブにされたチャンネルのアドレス。	差異なし: 0x80、読み出し/書き込み、ページ指定、ユーザが編集可能な NVM に格納される。	

アプリケーション情報

PMBus コマンド名、 または機能	CMD コード (レジスタ)	コマンドまたは機能の説明	LTC3880 の NVM の 出荷時デフォルト値や属性	LTM4676 の NVM の 出荷時デフォルト値や属性
MFR_RETRY_DELAY _n	0xDB	フォルト・リトライ・モードのリトライ 間隔。	0xFABC (350ms)、読み出し/ 書き込み、ページ指定、ユーザが 編集可能な NVM に格納される。	0xF3E8 (250ms)、読み出し/書き込み、 ページ指定、ユーザが編集可能な NVM に格納される。
MFR_RESTART_DELAY _n	0xDC	RUN _n ピンが内部回路によって ロジック“L”に引き下げられる 最小時間(公称)。	0xFBE8 (500ms)、読み出し/書き込み、 ページ指定、ユーザが編集可能な NVM に格納される。	0xF258 (150ms)、読み出し/書き込み、 ページ指定、ユーザが編集可能な NVM に格納される。
MFR_VOUT_PEAK _n	0xDD	最後の MFR_CLEAR_PEAKS 以降に測 定された READ_VOUT _n の最大値。	差異なし: デフォルト値の適用なし、読み出し専用、ページ指定、NVM に格納 されない。	
MFR_VIN_PEAK	0xDE	最後の MFR_CLEAR_PEAKS 以降に測 定された READ_VIN の最大値。	差異なし: デフォルト値の適用なし、読み出し専用、非ページ指定、NVM に格 納されない。	
MFR_TEMPERATURE_1_ PEAK _n	0xDF	最後の MFR_CLEAR_PEAKS 以降に測 定された温度 TSNS _{na} (TSNS _n) の最 大値。	差異なし: デフォルト値の適用なし、読み出し専用、ページ指定、NVM に格納 されない。	
MFR_CLEAR_PEAKS	0xE3	すべてのピーク値をクリアする。	差異なし: デフォルト値の適用なし、バイト送信のみ、非ページ指定、NVM に 格納されない。	
MFR_PADS	0xE5	I/O パッドのデジタル・ステータス。	差異なし: デフォルト値の適用なし、読み出し専用、非ページ指定、NVM に格 納されない。	
MFR_ADDRESS	0xE6	LTM4676 の I ² C スレープ・アドレスの 7 ビット。	0x4F、読み出し/書き込み、非ページ 指定、ユーザが編集可能な NVM に 格納される。ASEL 抵抗ネットワーク によって拡張された最下位 4 ビット。 0x80 の値にして、デバイス固有のアド レス指定をディスエーブルできる。	0x4F、読み出し専用、非ページ指定、 出荷時のみ NVM に格納される。ASEL 抵抗のピンストラップによって拡張さ れた最下位 4 ビット。0x80 の値にで きず、デバイス固有のアドレス指定を ディスエーブルできない。
MFR_SPECIAL_ID	0xE7	IC のシリコントリビジョンを表すメーカ・ コード。	0x40XX、読み出し専用、非ページ 指定。	0x448X、読み出し専用、非ページ 指定。
MFR_IIN_OFFSET _n	0xE9	READ_IIN と MFR_READ_IIN _n の計算 に使用される係数で、MOSFET ドライ バを含む制御 IC から流れる入力電 流の寄与を表す。	0x9333 (0.0500A)、読み出し/ 書き込み、ページ指定、ユーザが 編集可能な NVM に格納される。	0x8BE7 (0.0305A)、読み出し/ 書き込み、ページ指定、ユーザが 編集可能な NVM に格納される。
MFR_FAULT_LOG_ STORE	0xEA	RAM から EEPROM へのフォルト・ログ の伝送を指示する。この指示によって、 デバイスはチャネルがフォルトによっ てオフしたかのように動作する。	差異なし: デフォルト値の適用なし、バイト送信のみ、非ページ指定、NVM に 格納されない。	
MFR_FAULT_LOG_ CLEAR	0xEC	フォルト・ログのために確保された EEPROM のブロックを初期化し、以 前のフォルト・ログのロックをクリア する。	差異なし: デフォルト値の適用なし、バイト送信のみ、非ページ指定、NVM に 格納されない。	

アプリケーション情報

PMBus コマンド名、 または機能	CMD コード (レジスタ)	コマンドまたは機能の説明	LTC3880 の NVM の 出荷時デフォルト値や属性	LTM4676 の NVM の 出荷時デフォルト値や属性
MFR_READ_IIN _n	0xED	チャンネルによって計算された 入力電流。	差異なし: デフォルト値の適用なし、読み出し専用、ページ指定、NVM に格納 されない。	
MFR_FAULT_LOG	0xEE	フォルト・ログのデータ・バイト。この 順次取得データを使用して完全な フォルト・ログをアSEMBルする。	差異なし: デフォルト値の適用なし、読み出し専用、非ページ指定、フォルト・ ログの NVM に格納される。	
MFR_COMMON	0xEF	複数の LTC の IC/モジュールに共通す るメーカ・ステータス・ビット。	差異なし: デフォルト値の適用なし、読み出し専用、非ページ指定、NVM に格 納されない。	
MFR_COMPARE_ USER_ALL	0xF0	現在のコマンドの内容 (RAM) を NVM と比較する。	差異なし: デフォルト値の適用なし、バイト送信のみ、非ページ指定、NVM に 格納されない。	
MFR_ TEMPERATURE_2_ PEAK	0xF4	最後の MFR_CLEAR_PEAKS 以降の制 御 IC の接合部温度の最高測定値。	差異なし: デフォルト値の適用なし、読み出し専用、非ページ指定、NVM に格 納されない。	
MFR_PWM_ CONFIG_*	0xF5	チャンネル 0 とチャンネル 1 の位相イン ターリーブ角および出力電圧範囲、 および UVLO での SHARE_CLK の動作 を設定するビット。	0x10、読み出し/書き込み、非ページ 指定、ユーザが編集可能な NVM に格 納される。レジスタ名は“MFR_PWM_ CONFIG_LTC3880”。	0x10、読み出し/書き込み、非ページ 指定、ユーザが編集可能な NVM に格 納される。レジスタ名は“MFR_PWM_ CONFIG”で、LTpowerPlay では“MFR_ PWM_CONFIG_LTM467X”を指す。
MFR_IOUT_CAL_ GAIN_TC _n	0xF6	電流検出素子の温度係数。	0x0F3C (3900ppm/°C)、読み出し/書き 込み、ページ指定、ユーザが編集可 能な NVM に格納される。	0x0F14 (3860ppm/°C)、読み出し/書き 込み、ページ指定、ユーザが編集可 能な NVM に格納される。
MFR_TEMP_1_GAIN _n	0xF8	TSNS _{na} (TSNS _n) とインタフェースす る温度センサの勾配を設定する。	差異なし: 0x4000 (個別のユニットで 1.0)、読み出し/書き込み、ページ指定、 NVM に格納される。	
MFR_TEMP_1_ OFFSET _n	0xF9	TSNS _{na} (TSNS _n) 温度センサの -273.1°C を基準としたオフセットを 設定する。	差異なし: 0x8000 (0.0)、読み出し/書き込み、ページ指定、NVM に格納される。	
MFR_RAIL_ ADDRESS _n	0xFA	PolyPhase 出力の共通パラメータを 調整するための共通アドレス。	差異なし: 0x80、読み出し/書き込み、ページ指定、NVM に格納される。	
MFR_RESET	0xFD	パワーダウン不要の、コマンドによる リセット。	差異なし: デフォルト値の適用なし、バイト送信のみ、非ページ指定、NVM に 格納されない。	

アプリケーション情報

表2.LTM4676の出力電圧の微調整されない設定値に対するV_{OUTn}CFGピンのストラップの参照表
(MFR_CONFIG_ALL[6] = 1_bの場合には適用なし)

R _{VOUTn} CFG* (kΩ)	V _{OUTn} (V)の微調整 されない設定値	MFR_PWM_CONFIG[6-n]ビット
開放	NVM	NVM
32.4	表3を参照	表3を参照
22.6	3.3	0
18.0	3.1	0
15.4	2.9	0
12.7	2.7	0
10.7	2.5	V _{TRIMn} > 0mVの場合は0 V _{TRIMn} ≤ 0mVの場合は1
9.09	2.3	1
7.68	2.1	1
6.34	1.9	1
5.23	1.7	1
4.22	1.5	1
3.24	1.3	1
2.43	1.1	1
1.65	0.9	1
0.787	0.7	1
0	0.5	1

*R_{VOUTn}CFGは公称値を示す。R_{VOUTn}CFGは、許容誤差が表に示された値の必ず3%以内のものを抵抗メーカーから選択すること。抵抗の初期許容誤差、T.C.R. (抵抗温度係数)および抵抗動作温度、半田熱/IRリフロー、および抵抗の寿命期間の耐久性について考慮すること。熱的衝撃/サイクル、湿気(湿度)などの作用(個々のアプリケーションによる)がR_{VOUTn}CFGの値に経時的に影響を与える可能性もある。抵抗のピンストラップにより、製品の全寿命期間におけるSV_{IN}のパワーアップやMFR_RESETの実行のすべての時点で望みの結果が得られるように、このような作用はすべて考慮する必要がある。

表3.LTM4676の出力電圧の微調整された設定値に対するV_{TRIMn}CFGピンのストラップの参照表
(MFR_CONFIG_ALL[6] = 1_bの場合には適用なし)

R _{VTRIMn} CFG* (kΩ)	それぞれ R _{VOUTn} CFG ≠ 32.4kΩのときの V _{OUTn} の設定値に 対するV _{TRIM} (mV) の微調整値	V _{OUTn} CFGピンが R _{CFG} = 32.4kΩ を使用している ときのV _{OUTn} の 出力電圧の 設定値 (V)	MFR_PWM_ CONFIG[6-n]ビット
開放	0	NVM	V _{OUT_OV_FAULT} LIMIT _n > 2.75Vの 場合は0 V _{OUT_OV_FAULT} LIMIT _n ≤ 2.75Vの 場合は1
32.4	99		
22.6	86.625		
18.0	74.25		
15.4	61.875		
12.7	49.5		
10.7	37.125	5.50	0
9.09	24.75	5.25	0
7.68	12.375	5.00	0
6.34	-12.375	4.75	0
5.23	-24.75	4.50	0
4.22	-37.125	4.25	0
3.24	-49.5	4.00	0
2.43	-61.875	3.75	0
1.65	-74.25	3.63	0
0.787	-86.625	3.50	0
0	-99	3.46	0

*R_{VTRIMn}CFGは公称値を示す。R_{VTRIMn}CFGは、許容誤差が表に示された値の必ず3%以内のものを抵抗メーカーから選択すること。抵抗の初期許容誤差、T.C.R. および抵抗動作温度、半田熱/IRリフロー、および抵抗の寿命期間の耐久性について考慮すること。熱的衝撃/サイクル、湿気(湿度)などの作用(個々のアプリケーションによる)がR_{VTRIMn}CFGの値に経時的に影響を与える可能性もある。抵抗のピンストラップにより、製品の全寿命期間におけるSV_{IN}のパワーアップやMFR_RESETの実行のすべての時点で望みの結果が得られるように、このような作用はすべて考慮する必要がある。

アプリケーション情報

表4.LTM4676のスイッチング周波数とチャネルの位相インターリーブ角を設定するためのF_{SWPHCFG} ピンのストラップ参照表(MFR_CONFIG_ALL[6] = 1_bの場合には適用なし)

R _{FSWPHCFG} * (kΩ)	スイッチング周波数(kHz)	θ _{SYNC} ~ θ ₀ 位相差	θ _{SYNC} ~ θ ₁ 位相差	MFR_PWM_CONFIGのビット[2:0]
開放	NVM、LTM4676のデフォルト= 500	NVM、LTM4676のデフォルト= 0°	NVM、LTM4676のデフォルト= 180°	NVM、LTM4676のデフォルト= 000 _b
32.4	250	0°	180°	000 _b
22.6	350	0°	180°	000 _b
18.0	425	0°	180°	000 _b
15.4	575	0°	180°	000 _b
12.7	650	0°	180°	000 _b
10.7	750	0°	180°	000 _b
9.09	1000	0°	180°	000 _b
7.68	500	120°	240°	100 _b
6.34	500	90°	270°	001 _b
5.23	外部**	0°	240°	010 _b
4.22	外部**	0°	120°	011 _b
3.24	外部**	60°	240°	101 _b
2.43	外部**	120°	300°	110 _b
1.65	外部**	90°	270°	001 _b
0.787	外部**	0°	180°	000 _b
0	外部**	120°	240°	100 _b

*R_{FSWPHCFG}は公称値を示す。R_{FSWPHCFG}は、許容誤差が表に示された値の必ず3%以内のものを抵抗メーカーから選択すること。抵抗の初期許容誤差、T.C.R. および抵抗動作温度、半田熱/IRリフロー、および抵抗の寿命期間の耐久性について考慮すること。熱的衝撃/サイクル、湿気(湿度)などの作用(個々のアプリケーションによる)がR_{FSWPHCFG}の値に経時的に影響を与える可能性もある。抵抗のピンストラップにより、製品の全寿命期間におけるSV_{IN}のパワーアップやMFR_RESETの実行のすべての時点で望みの結果が得られるように、このような作用はすべて考慮する必要がある。

**0x0000に設定されるFREQUENCY_SWITCH(レジスタ0x33)の値に相当する「外部」設定値、デバイスはSYNCピンに供給されるクロックの周波数であるスイッチング周波数に同期する。

アプリケーション情報

表5.LTM4676のスレープ・アドレスを設定するためのASELピンのストラップ参照表(MFR_CONFIG_ALL[6]の設定値に関係なく適用)

R _{ASEL} * (kΩ)	スレープ・アドレス
開放	100_1111_R/W
32.4	100_1111_R/W
22.6	100_1110_R/W
18.0	100_1101_R/W
15.4	100_1100_R/W
12.7	100_1011_R/W
10.7	100_1010_R/W
9.09	100_1001_R/W
7.68	100_1000_R/W
6.34	100_0111_R/W
5.23	100_0110_R/W
4.22	100_0101_R/W
3.24	100_0100_R/W
2.43	100_0011_R/W
1.65	100_0010_R/W
0.787	100_0001_R/W
0	100_0000_R/W

ここで、

R/Wは制御バイトの読み出し/書き込みビット。特に指定がない限り、表にリストされたPMBusのデバイス・アドレスはすべて7ビット幅。

注意：LTM4676は、NVMやASELの抵抗の設定値に関係なく、常にスレープ・アドレス0x5Aおよび0x5Bに応答する。

*R_{CFG}は公称値を示す。R_{CFG}は、許容誤差が表に示された値の必ず3%以内のものを抵抗メーカーから選択すること。抵抗の初期許容誤差、T.C.R. および抵抗動作温度、半田熱/IRリフロー、および抵抗の寿命期間の耐久性について考慮すること。熱的衝撃サイクル、湿気(湿度)などの作用(個々のアプリケーションによる)がR_{CFG}の値に経時的に影響を与える可能性もある。抵抗のピンストラップにより、製品の全寿命期間におけるSV_{IN}のパワーアップやMFR_RESETの実行のすべての時点で望みの結果が得られるように、このような作用はすべて考慮する必要がある。

表6.LTM4676のMFR_ADDRESSコマンドの例(7ビットと8ビットのアドレス指定について表示)

説明	デバイス・アドレス(16進)		ビット	ビット	ビット	ビット	ビット	ビット	ビット	ビット	R/W
	7ビット	8ビット	7	6	5	4	3	2	1	0	
Rail ⁴	0x5A	0xB4	0	1	0	1	1	0	1	0	0
Global ⁴	0x5B	0xB6	0	1	0	1	1	0	1	1	0
Default	0x4F	0x9E	0	1	0	0	1	1	1	1	0
Example 1	0x40	0x80	0	1	0	0	0	0	0	0	0
Example 2	0x41	0x82	0	1	0	0	0	0	0	1	0
Disabled ^{2,3}			1	0	0	0	0	0	0	0	0

Note 1: この表はMFR_CHANNEL_ADDRESS_nコマンドとMFR_RAIL_ADDRESS_nコマンドに適用できるが、MFR_ADDRESSコマンドには適用できない。

Note 2: 1つのコマンド内でディスエーブルに設定された値が、デバイスを無効にしたり、グローバル・アドレスを無効にすることはない。

Note 3: 1つのコマンド内でディスエーブルに設定された値が、他のコマンドでアドレスを指定されたデバイスの応答を禁止することはない。

Note 4: MFR_CHANNEL_ADDRESS_nコマンドまたはMFR_RAIL_ADDRESS_nコマンドに、0x00、0x0C (7ビット)あるいは0x5A (7ビット)または0x5B (7ビット)を書き込むことは推奨しない。

アプリケーション情報

V_{IN} から V_{OUT} への降圧比

実現可能な V_{IN} から V_{OUT} への最大降圧比には、与えられた入力電圧に応じた制約があります。LTM4676 の各出力は 500kHz で 95% のデューティ・サイクルを実現する能力がありますが、V_{IN} から V_{OUT} の間の最小ドロップアウトは負荷電流に依存したままで、トップサイド・スイッチの高デューティ・サイクルに関連した出力電流能力を制限します。t_{ON} (MIN) < D/f_{SW} であることから、特定の周波数での動作時に規定されたデューティ・サイクルで動作させる場合は、最小オン時間 t_{ON} (MIN) についても考慮する必要があります。ここで、D はデューティ・サイクル、f_{SW} はスイッチング周波数です。t_{ON} (MIN) は電氣的パラメータで 90ns に規定されています。出力電流のガイドラインについては「電氣的特性」のセクションの Note 6 を参照してください。

入力コンデンサ

LTM4676 モジュールは低 AC インピーダンスの DC ソースに接続する必要があります。RMS リップル電流に対応するために、レギュレータの入力には 22μF のセラミック・コンデンサを 4 個接続します。より大きな入力バルク容量には、47μF ~ 100μF の表面実装アルミ電解バルク・コンデンサを使うことができます。このバルク入力コンデンサは、長い誘導性のリードやトレースまたはソースの容量不足によって入力ソース・インピーダンスが損なわれる場合にだけ必要です。低インピーダンスの電源プレーンを使用している場合は、このバルク・コンデンサは不要です。

降圧コンバータの場合、スイッチングのデューティ・サイクルは次のように推定することができます。

$$D_n = \frac{V_{OUTn}}{V_{INn}}$$

インダクタの電流リップルを考慮しなければ、入力コンデンサの RMS 電流は、各出力に対して次のように概算できます。

$$I_{CINn(RMS)} = \frac{I_{OUTn(MAX)}}{\eta\%} \cdot \sqrt{D_n \cdot (1 - D_n)}$$

上の式で、η% は電源モジュールの推定効率です。バルク・コンデンサは、スイッチャ定格のアルミ電解コンデンサ、またはポリマー・コンデンサでもかまいません。

出力コンデンサ

LTM4676 は出力電圧リップル・ノイズを小さくし、優れたトランジェント応答が得られるように設計されています。C_{OUT} として定義されているバルク出力コンデンサは、出力電圧リップルとトランジェントの要件を満たすために、等価直列抵抗 (ESR) が十分に小さいものを選択します。C_{OUT} には低 ESR のタンタル・コンデンサ、低 ESR のポリマー・コンデンサまたはセラミック・コンデンサを使うことができます。各出力の標準的な出力容量の範囲は 400μF ~ 700μF です。出力リップルやダイナミック・トランジェント・スパイクをさらに低減する必要がある場合、システム設計者が出力フィルタを追加することが必要になる可能性があります。異なる出力電圧と、6.5A/μs の過渡での電圧降下やオーバーシュートを最小に抑えるための出力コンデンサの一覧を表 20 に示します。この表では、最適のトランジェント性能を得るために、全等価 ESR と全バルク容量が最適化されています。表 20 のマトリックスでは安定性の判定基準が考慮されており、リニアテクノロジーから μModule Power Design Tool が安定性の解析のために提供されています。マルチフェーズ動作では、位相数に応じて実効出力リップルが低減されます。このノイズ低減と出力リップル電流の相殺については「アプリケーションノート 77」で解説していますが、出力容量と安定性やトランジェント応答の関係を注意深く検討する必要があります。リニアテクノロジーの μModule Power Design Tool は、実装する位相数を N 倍に増やしたときの出力リップルの減少を計算できます。10Ω の小さな抵抗を V_{OUTn} と V_{OSNS0}⁺ ピンまたは V_{OSNS1} ピンの間に直列に挿入することで、ボード・プロット・アナライザが制御ループに信号を注入して、レギュレータの安定性を検証できるようにします。

軽負荷電流動作

LTM4676 には、高効率 Burst Mode 動作、不連続導通モード、強制連続導通モードを含む 3 つの動作モードがあります。これらのモードは MFR_PWM_MODE_n コマンドによって選択します (起動時のモードは常に不連続導通モード、デフォルトの動作モードは強制連続モード)。

アプリケーション情報

Burst Mode動作では、 I_{TH} ピンの電圧が低い値を示しているも、インダクタのピーク電流は最大検出電圧の約 1/3 に設定されます。平均インダクタ電流が負荷電流より大きい場合、エラー・アンプ (EA) は I_{TH} ピンの電圧を低下させます。 I_{TH} 電圧が約 0.5V を下回ると、内部 Burst Mode 動作がアサートされ、両方の電力段の MOSFET がオフします。Burst Mode 動作では、負荷電流が出力コンデンサによって供給されます。出力電圧が低下するにつれて、EA の出力は上昇し始めます。出力電圧が十分に低下すると、Burst Mode 動作がデアサートされ、コントローラは、次の PWM サイクルでトップ MOSFET (MTn) をオンすることにより、通常動作を再開します。

チャンネルが Burst Mode 動作するようにインエーブルされていると、インダクタ電流は反転できません。インダクタ電流がゼロに達する直前に、逆電流コンパレータ (I_{REV}) がボトム MOSFET (MBn) をオフし、インダクタ電流が反転して負になるのを防ぎます。したがって、コントローラは不連続 (パルススキップ) 動作する場合があります。強制連続動作の場合は、軽負荷時または大きなトランジェント状態でインダクタ電流が反転できます。ピーク・インダクタ電流は I_{TH} ピンの電圧だけで決まります。このモードでは、軽負荷での効率が Burst Mode 動作よりも低下します。ただし、連続モードは出力リップルが小さく、オーディオ回路への干渉が抑えられます。強制連続導通モードはインダクタ電流の反転を招く可能性があり、これによって入力電源が昇圧される場合があります。 $V_{IN_OV_FAULT_LIMIT}$ はこれを検出して (SV_{IN} が V_{IN0} または V_{IN1} に接続されている場合)、障害を与えるチャンネルをオフすることができます。ただし、このフォルトは ADC の読み出し値に基づいて生成されるため、検出に最大 100ms (公称) を要する場合があります。入力電源の昇圧が懸念される場合は、デバイスの動作を不連続導通モードまたは Burst Mode に保ってください。

デバイスを Burst Mode 動作に設定した場合、コントローラはインダクタ平均電流の増加に合わせて、動作モードを Burst Mode 動作から不連続モード、さらには連続モードへと自動的に切り換えます。

スイッチング周波数と位相

LTM4676 のチャンネルのスイッチング周波数は、モジュールの SYNC ピンに生じるクロックにロックするアナログ・フェーズロック・ループ (PLL) によって設定されます。SYNC ピンのクロック波形は、3.3V (例えば、 V_{DD33}) への外付けプルアップ抵抗が接続された場合と、LTM4676 の制御 IC の FREQUENCY_SWITCH レジスタがサポートされる値 (250kHz、350kHz、425kHz、500kHz、575kHz、650kHz、750kHz、1MHz) の 1 つに設定される場合との組み合わせで、LTM4676 の内部回路によって生成することができます (16 進数の値については表 8 を参照)。この設定では、モジュールは「同期マスタ」と呼ばれます。SYNC は双方向オープン・ドレイン・ピンになり、LTM4676 は、所定のクロックレートのときに公称 500ns の時間 SYNC をロジック“L”に引き下げます。システム内の複数のモジュールのスイッチング周波数に同期することを目的に、SYNC 信号をその他の (「同期スレーブ」に設定された) LTM4676 モジュールにバス接続することができます。ただし、1 個の LTM4676 だけを「同期マスタ」に設定し、その他の LTM4676 を「同期スレーブ」に設定する必要があります。LTM4676 を「同期スレーブ」に設定するには、FREQUENCY_SWITCH レジスタを 0x0000 に設定します。この設定では、LTM4676 は SYNC ピンを高インピーダンス入力だけにします。つまり、SYNC を“L”に駆動しません。

FREQUENCY_SWITCH レジスタは I²C コマンドを介して変更することができますが、スイッチング動作が停止しているとき、つまり、モジュールの出力がオフのときだけです。FREQUENCY_SWITCH レジスタは、 SV_{IN} のパワーアップ時に NVM に格納された値になりますが、モジュールが抵抗のピンストラップ設定に従うように設定されている場合 (MFR_CONFIG_ALL[6] = 0_b) だけ、FSWPHCFG ピンと SGND の間に適用された抵抗のピンストラップに従って無効にされます。表 4 に、利用可能な抵抗のピンストラップと対応する FREQUENCY_SWITCH の設定値を示します。

PolyPhase[®] 電源レール内では、アクティブな全チャンネルの相対位相を適切に設定する必要があります。各電源レール間の相対位相は $360^\circ/n$ です。ここで、n は電源レール内の位相数

アプリケーション情報

です。MFR_PWM_CONFIG[2:0]により、SYNCピンを基準にしたチャンネルの相対位相が設定されます。相対位相の値は、トップ MOSFET (MT_n) のターンオンに一致する SYNC の立ち下がりエッジに相当する 0° を基準に示されます。

MFR_PWM_CONFIG レジスタは I²C コマンドを介して変更することができますが、スイッチング動作が停止しているとき、つまり、モジュールの出力がオフのときだけです。MFR_PWM_CONFIG レジスタは、SV_{IN} のパワーアップ時に NVM に格納された値になりますが、モジュールが抵抗のピンストラップ設定に従うように設定されている場合 (MFR_CONFIG_ALL[6] = 0_b) だけ、FSWPHCFG ピンと SGND の間に適用された抵抗のピンストラップに従って無効にされます。表 4 に、利用可能な抵抗のピンストラップと対応する MFR_PWM_CONFIG[2:0] の設定値を示します。

FREQUENCY_SWITCH と MFR_PWM_CONFIG[2:0] のいくつかの組み合わせは、FSWPHCFG ピンの抵抗のピンストラップによって利用できません。FREQUENCY_SWITCH と MFR_PWM_CONFIG[2:0] でサポートされる値のすべての組み合わせは、NVM の設定、あるいは、スイッチング動作が停止している (つまり、モジュールの出力がオフしている) 場合には、I²C トランザクションによって設定できます。

SYNC の容量を最小限に抑えて、アプリケーションが「クリーンな」クロックを生成するために、プルアップ抵抗とコンデンサ負荷の時定数が十分に小さくなるように注意する必要があります。(このセクションの後半の「オープン・ドレイン・ピン」を参照してください。)

LTM4676 が同期スレーブに設定されている場合、プルアップ抵抗を使用せずに、外部回路が電流制限されたソース (10mA 未満) から SYNC ピンを駆動することができます。NVM の内容が RAM にダウンロードされるまでは SYNC 出力が低インピーダンスになる可能性があるため、SV_{IN} のパワーアップ時には、どの外部回路も適当な低インピーダンスで“H”に駆動してはなりません。

V_{IN} - V_{OUT} 間電圧が共通する多くのアプリケーションでの動作の、LTM4676 の推奨スイッチング周波数を表 7 に示します。LTM4676 の 2 つのチャンネルが、表 7 の推奨スイッチング周波

数が大きく異なる入力電圧から出力電圧への降圧を行う場合、2 つの推奨スイッチング周波数の高い方での動作が適していますが、最小オン時間を考慮する必要があります。(「最小オン時間に関する検討事項」のセクションを参照してください。)たとえば、LTM4676 のチャンネル 0 で 12V_{IN} から 1V_{OUT} への降圧を、チャンネル 1 で 12V_{IN} から 3.3V_{OUT} への降圧を必要とするアプリケーションを検討すると、表 7 から、推奨スイッチング周波数はそれぞれ 350kHz と 650kHz になります。ただし、LTM4676 のスイッチング周波数の設定値は両方のチャンネルで共通です。上記の説明により、インダクタのリップル電流を適度な大きさに保つためには 650kHz での動作が適しています。ただし、650kHz での 12V_{IN} から 1V_{OUT} へのオン時間がわずかに 128ns であることが分かります。これは最低限度の値です。したがって、この特別な例では、推奨スイッチング周波数は 575kHz になります。

表 7. 様々な V_{IN} から V_{OUT} への降圧状況に対する推奨スイッチング周波数

	5V _{IN}	8V _{IN}	12V _{IN}	24V _{IN}
0.9V _{OUT}	350kHz	350kHz	350kHz	250kHz
1.0V _{OUT}	350kHz	350kHz	350kHz	250kHz
1.2V _{OUT}	350kHz	350kHz	350kHz	350kHz
1.5V _{OUT}	350kHz	350kHz	425kHz	425kHz
1.8V _{OUT}	425kHz	425kHz	500kHz	500kHz
2.5V _{OUT}	425kHz	500kHz	575kHz	650kHz
3.3V _{OUT}	425kHz	575kHz	650kHz	750kHz
5.0V _{OUT}	N/A	500kHz	750kHz	1MHz

LTM4676 の SV_{IN} ピンに流れる電流はデジタル化も計算もされません。SV_{IN} の推定電流を表す値は MFR_IIN_OFFSET_n レジスタに置かれ、READ_IIN と MFR_READ_IIN_n という名の入力電流の読み出しテレメトリの計算に使用されます。MFR_IIN_OFFSET_n の推奨設定値を表 8 に示します。MFR_IIN_OFFSET₀ と MFR_IIN_OFFSET₁ には同じ値を使用する必要があります (つまり、ページ 0x00 および 0x01)。

アプリケーション情報

表8. 推奨する MFR_IIN_OFFSET_n の設定値とスイッチング周波数の設定値

スイッチング 周波数 (kHz)	FREQUENCY_ SWITCH レジスタの値 (16進数)	推奨する MFR_ IIN_OFFSET _n の 設定値 (mA)	推奨する MFR_ IIN_OFFSET _n の 設定値 (16進数)
250	0xF3E8	20.3	0x8A99
350	0xFA9C	24.4	0x8B20
425	0xFB52	27.4	0x8B82
500	0xFBE8	30.5	0x8BE7
575	0x023F	33.6	0x9227
650	0x028A	36.7	0x9259
750	0x02EE	40.8	0x929C
1000	0x03E8	51.0	0x9344
外部クロック への同期、 f _{SYNC}	0x0000	0.041 • f _{SYNC} + 10.037	*

*LTC3880 のデータシートの L11 データ形式を参照。

最小オン時間に関する検討事項

最小オン時間 $t_{ON(MIN)}$ は、LTM4676 がトップ MOSFET をオンすることができる最小時間です。これは内部タイミング遅延とトップ MOSFET をオンするのに必要なゲート電荷の量によって決まります。低デューティ・サイクルのアプリケーションでは、この最小オン時間のリミットに接近する可能性があるため、以下の点に注意が必要です。

$$t_{ON(MIN)} < \frac{V_{OUTn}}{V_{INn} \cdot f_{OSC}}$$

デューティ・サイクルが最小オン時間で対応可能な値より低くなると、コントローラはサイクル・スキップを開始します。出力電圧は引き続き安定化されますが、電圧リップルと電流リップルが増加します。

LTM4676 の最小オン時間は 90ns (公称) で、ガードバンドは 130ns までです。

可変遅延時間、ソフトスタート、出力電圧ランプ

ソフトスタートする前に、LTM4676 は実行状態に移行していません。デバイスの初期化が完了し、 SV_{IN} が V_{IN_ON} しいき値を超えると、 RUN_n ピンが解放されます。アプリケーションで複数の LTM4676 を使用する場合、同じ RUN_n ピンを共用するように構成してください。すべてのデバイスで初期化が完了し、 SV_{IN} が V_{IN_ON} しいき値を超えるまで、

いずれのデバイスも、それぞれの対応する RUN_n ピンを“L”に保持します。SHARE_CLK ピンは、この信号を接続されたデバイスが、すべて同じタイムベースを使用することを保証します。

RUN_n ピンの解放後、コントローラはユーザが指定するターンオン遅延 (TON_DELAY_n) の経過を待ってから、出力電圧のランプを開始します。複数の LTM4676 および他の LTC デバイスは、可変遅延時間で起動するように構成できます。適切に動作させるには、すべてのデバイスで同じタイミング・クロック (SHARE_CLK) を使用し、すべてのデバイスが RUN_n ピンを共用する必要があります。これによって、すべてのデバイスの相対遅延が同期されます。遅延の実際の変化は、SHARE_CLK ピンに接続されたデバイスの最も高速なクロック速度によって決まります (リニアテクノロジーの IC は、最高速の SHARE_CLK 信号によって全デバイスのタイミングを制御できるように構成されています)。SHARE_CLK 信号の周波数は $\pm 7.5\%$ 変動する可能性があるため、実際の時間遅延は、これと同様に変動します。

ソフトスタートは、負荷電圧をアクティブに安定化しながら、目標電圧を 0V から指定された電圧設定値までデジタルにランプ・アップさせることで実現します。電圧ランプの立ち上がり時間は TON_RISE_n コマンドによってプログラムできるため、起動時の電圧ランプに伴う突入電流を最小限に抑えることができます。ソフトスタート機能は、 TON_RISE_n の値を 0.250ms 未満の任意の値に設定することでデisable できます。LTM4676 は、目標とする勾配で電圧をランプ・アップさせるために必要な計算を内部で実行します。ただし、電力段の基本的な制限値よりも急峻な電圧勾配を得ることはできません。ランプのステップ数は $TON_RISE/0.1ms$ に等しくなります。したがって、 TON_RISE_n の時間を短く設定するほど、ソフトスタート・ランプにより大きなギザギザが現れます。

TON_RISE_n の動作中、LTM4676 の PWM は常に不連続モードで動作します。不連続モードでは、インダクタで逆電流が検出されると、直ちにボトム MOSFET (MB_n) がオフされます。この動作により、レギュレータはプリバイアスされた負荷でも起動できるようになります。

LTM4676 はアナログ・トラッキング機能を備えていませんが、2つの出力に同じ TON_RISE_n と TON_DELAY_n 時間を設定することにより、電源レールの比例トラッキングが実現します。 RUN_n ピンが同時に解放し、両方のユニットが同じタイムベース (SHARE_CLK) を使用しているため、出力は互いにわずかな差異でトラッキングします。回路が PolyPhase 構成の場合、すべてのタイミング・パラメータが同じでなければなりません。

アプリケーション情報

電源レールの同時トラッキングは、以下のように、2つの出力を同じターンオン/ターンオフ・スルーレート、同じターンオン遅延に設定し、ターンオフ遅延を適切に選択することによって実現できます。

$$\frac{VOUT_COMMAND_{RAIL1}}{TON_RISE_{RAIL1}} = \frac{VOUT_COMMAND_{RAIL2}}{TON_RISE_{RAIL2}}$$

および

$$\frac{VOUT_COMMAND_{RAIL1}}{TOFF_FALL_{RAIL1}} = \frac{VOUT_COMMAND_{RAIL2}}{TOFF_FALL_{RAIL2}}$$

および

$$TON_DELAY_{RAIL1} = TON_DELAY_{RAIL2}$$

および ($VOUT_COMMAND_{RAIL2} \geq VOUT_COMMAND_{RAIL1}$ の場合)

$$TOFF_DELAY_{RAIL1} =$$

$$TOFF_DELAY_{RAIL2} + \left(1 - \frac{VOUT_COMMAND_{RAIL1}}{VOUT_COMMAND_{RAIL2}} \right)$$

$$\bullet TOFF_FALL_{RAIL2}$$

あるいは ($VOUT_COMMAND_{RAIL2} < VOUT_COMMAND_{RAIL1}$ の場合)

$$TOFF_DELAY_{RAIL2} =$$

$$TOFF_DELAY_{RAIL1} + \left(1 - \frac{VOUT_COMMAND_{RAIL2}}{VOUT_COMMAND_{RAIL1}} \right)$$

$$\bullet TOFF_FALL_{RAIL1}$$

ここで説明した起動シーケンシングの方法は時間ベースです。連結イベントによる起動では、異なるコントローラの \overline{GPIO}_n ピンを使って、RUN ピンを制御できます (図2を参照)。 \overline{GPIO}_n ピンは、コンバータの出力電圧が $VOUT_UV_FAULT_LIMIT_n$ よりも大きくなった時点で解放されるように設定できます。その場合は、フィルタを通していない $VOUT$ の UV フォルト・リミットの使用を推奨します。コンバータが UV しきい値を超えてから \overline{GPIO}_n ピンが解放されるまでに、短いながら無視できない時間遅延が存在するためです。フィルタを通していない出力は、MFR_GPIO_PROPAGATE_n[12] の設定によってイネーブルできます。(LTC3880 のデータシートの「PMBus のコマンド」のセクションの MFR を参照してください。) フィルタを通していない信号でも、 $VOUT$ 信号がコンパレータのしきい値を超えて遷移する際に、ある程度のグリッチが生じる場合があります。250μs の小さなデジタル・フィルタが \overline{GPIO}_n ピンを内

部でデグリッチします。TON_RISE 時間が 100ms より長い場合、波形をさらにフィルタするため、 \overline{GPIO}_n とグランドの間にコンデンサを外付けすることにより、デグリッチ・フィルタを補強する必要があります。このフィルタの RC 時定数は十分に短くして、検知できるほどの遅延が発生しないようにします。ほとんどのアプリケーションでは、300μs ~ 500μs の値で、トリガ・イベントを著しく遅延させることなく、十分なフィルタリングが行えます。

デジタル・サーボ・モード

安定化出力電圧に最大限の精度を得るには、MFR_PWM_MODE_n コマンドのビット 6 をアサートして、デジタル・サーボ・ループをイネーブルします。デジタル・サーボ・モードでは、LTM4676 は、ADC による電圧読み出し値に基づいて安定化出力電圧を調整します。デジタル・サーボ・ループは、出力が正確な ADC 読み出し値になるまで、100ms ごとに DAC の LSB (電圧レンジ・ビット、MFR_PWM_CONFIG[6:n] による公称 1.375mV または 0.6875mV) だけ電圧をステップさせます。電源投入時、このモードは TON_MAX_FAULT_LIMIT_n の経過後に起動します (値が 0 (無制限) に設定されていない場合)。TON_MAX_FAULT_LIMIT_n が 0 (無制限) に設定されている場合、TON_RISE_n が完了し、 $VOUT_n$ が $VOUT_UV_FAULT_LIMIT_n$ を超えた後、IOUT_OC_n が存在しないと、サーボ制御が開始されます。これと同じ時点に、出力は不連続モードから、MFR_PWM_MODE_n[1:0] によって指定されたモードに移行します。時間ベースのシーケンシングにおける $VOUT_n$ の波形の詳細は、図3を参照してください。

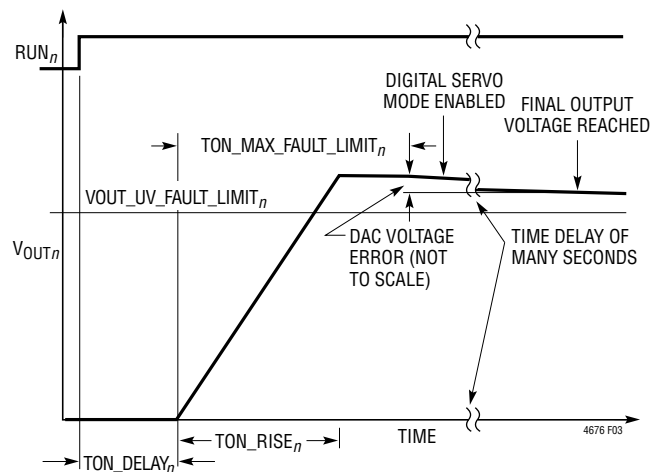


図3. タイミング制御された $VOUT$ の立ち上がり

アプリケーション情報

TON_MAX_FAULT_LIMIT_nに0より大きい値が設定され、TON_MAX_FAULT_RESPONSE_nが「無視」(0x00)に設定されている場合、サーボ制御は次の時点で始まります。

1. TON_RISE_nのシーケンスの完了後
2. TON_MAX_FAULT_LIMIT_nの時間の経過後、
および
3. VOUT_UV_FAULT_LIMIT_nを超えるか、IOUT_OC_FAULT_LIMIT_nがアクティブでなくなった時点。

TON_MAX_FAULT_LIMIT_nに0より大きい値が設定され、TON_MAX_FAULT_RESPONSE_nが「無視」(0x00)に設定されていない場合、サーボ制御は次の時点で始まります。

1. TON_RISE_nのシーケンスの完了後、
2. TON_MAX_FAULT_LIMIT_nの時間が経過し、VOUT_UV_FAULT_nとIOUT_OC_FAULT_nのいずれも存在しない場合。

立ち上がり時間の最大値は1.3秒に制限されています。

PolyPhase構成の場合、制御ループのうち1つだけでデジタル・サーボ・モードを有効にすることを推奨します。これによって、リファレンス回路のわずかな違いによって生じる、複数のループ間の競合を防ぐことができます。

ソフトオフ(シーケンス制御によるオフ)

LTM4676は、制御された起動に加えて、制御されたターンオフにも対応しています。図4にTOFF_DELAY_nとTOFF_FALL_nの機能を示します。TOFF_FALL_nはRUN_nピンが“L”に遷移するか、モジュールがオフするように指示されたときに処理されます。モジュールがフォルトによってオフしたり、

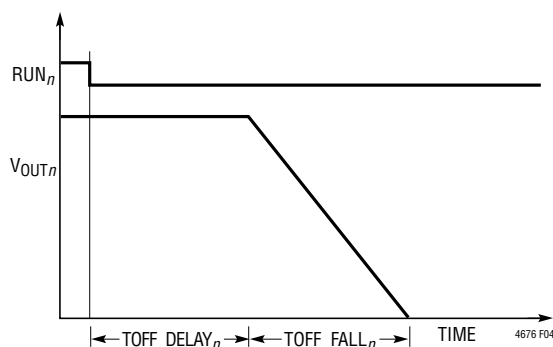


図4. TOFF_DELAY_nとTOFF_FALL_n

GPIO_nが外部から“L”に引き下げられ、モジュールがこれに応答するようにプログラムされている場合(MFR_GPIO_RESPONSE_n = 0xC0)、出力は制御されたランプ動作をする代わりにスリーステート(高インピーダンス)状態になります。したがって、出力は負荷に応じて減衰します。

出力電圧は、デバイスが強制連続モードで動作し、十分に長いTOFF_FALL_n時間が設定されていて電力段が目標とする勾配を実現できる場合は、図4に示すように動作します。TOFF_FALL_n時間を満足できるのは、電力段とコントローラが十分な電流をシンクでき、立ち下がり時間が終了するまでに出力を確実に0Vにすることができる場合だけです。TOFF_FALL_n時間が負荷容量の放電に必要な時間よりも短いと、出力は目標とする0V状態に到達しません。TOFF_FALL_n時間が経過すると、コントローラは電流のシンクを停止し、VOUT_nは負荷インピーダンスで決まる速度で自然に減衰します。コントローラが不連続モードで動作している場合、コントローラは負の電流を流さず、出力は電力段ではなく負荷によって“L”に引き下げられるようになります。立ち下がり時間の最大値は1.3秒に制限されています。ランプのステップ数はTOFF_FALL/0.1msに等しくなります。したがって、TOFF_FALL_nの設定値を短くするほど、TOFF_FALL_nのランプにより大きなギザギザが現れます。

低電圧ロックアウト

LTM4676は、内部しきい値に基づくUVLOによって初期化されます。その条件は、SV_{IN}が約4V、INTV_{CC}、VDD33、VDD25がレギュレーション値の約20%以内にあることです。さらに、LTM4676がRUN_nピンを解放する前に、VDD33が目標値の約7%以内に入っていない必要があります。デバイス初期化の完了後、別のコンパレータがSV_{IN}をモニタします。電源シーケンシングが開始されるには、VIN_ONのしきい値を超える必要があります。SV_{IN}がVIN_OFFのしきい値を下回ると、LTM4676はRUN_nピンを“L”に引き下げます。コントローラが再起動するには、SV_{IN}がVIN_ONのしきい値よりも高くなる必要があります。VIN_ONのしきい値を超えると、通常の起動シーケンスが有効になります。

VDD33電源を外部から駆動している場合、アプリケーション内でNVMの内容をプログラムできます。これにより、高電圧部分を動作させずに、LTM4676のデジタル部分をアクティブにします。この電源構成ではPMBus通信が有効です。LTM4676にSV_{IN}が印加されていないと、MFR_COMMON[3]が“L”に

アプリケーション情報

アサートされ、NVMが初期化されていないことが示されます。この状態が検出された場合、デバイスはアドレス0x5Aと0x5Bにしか応答しません。デバイスを初期化するには、次の一連のコマンドを発行します。グローバル・アドレス0x5B、コマンド0xBD、データ0x2Bに続いて、グローバル・アドレス0x5B、コマンド0xBD、およびデータ0xC4です。この操作によって、デバイスは正しいアドレスに응答するようになります。デバイスに必要な構成を設定し、STORE_USER_ALLを発行します。SV_{IN}を印加したらMFR_RESETコマンドを発行して、PWMをイネーブルし、有効なADC変換を読み出せるようにする必要があります。

フォルト状態

LTM4676の $\overline{\text{GPIO}}_n$ ピンは、OV/UV、OC、OT、タイミング、ピーク過電流などの各種フォルトを示すように設定できます。さらに、 $\overline{\text{GPIO}}_n$ ピンを外部ソースによって“L”に引き下げ、システムの他の部分でフォルトが発生したことをLTM4676に知らせることも可能です。フォルトに対する応答は設定可能であり、次のようなオプションを選択できます。

- 無視
- 即時シャットダウン—ラッチ・オフ
- 即時シャットダウン—MFR_RETRY_DELAY_nで指定されたインターバルで無期限のリトライ

詳細は、LTC3880のデータシートのPMBusのセクション、およびPMBusの仕様を参照してください。

OVに対する応答は自動かつ迅速です。OVが検出されると、OV状態が解消されるまで、MT_nがオフし、BG_nがオンします。

LTM4676ではフォルト・ログが可能です。フォルト・ログ機能は、デバイスのフォルト・オフを引き起こすフォルトが発生したときにデータを自動的に格納するように設定できます。フォルト・ログ・テーブルのヘッダ部分にはピーク値が格納されます。これらの値は、いつでも読み出すことができます。このデータはフォルトのトラブルシューティングに役立ちます。

LTM4676の内部温度が85°Cを超えている場合、または0°Cを下回っている場合のNVMへの書き込みは推奨できません。そのような場合でも、3.3V電源がUVLOしきい値を下回っていなければデータはRAM内に保持されます。ダイ温度が130°Cを超えると、125°Cを下回るまでNVMとの通信はすべてディスエーブルされます。

オープン・ドレイン・ピン

LTM4676には、次のオープン・ドレイン・ピンがあります。

3.3Vピン

1. $\overline{\text{GPIO}}_n$
2. SYNC
3. SHARE_CLK

5Vピン(5Vピンは3.3Vに引き下げられても正常に動作します。)

1. RUN_n
2. $\overline{\text{ALERT}}$
3. SCL
4. SDA

上記のピンには、いずれも0.4Vで3mAをシンクできる内蔵プルダウン・トランジスタが接続されています。ピンの“L”しきい値は1.4Vであることから電流3mAのデジタル信号に対して十分なマージンが確保されています。3.3Vピンの場合、3mAの電流は1.1k抵抗によって得られます。プルアップ抵抗やグラウンドへの寄生容量のRC時定数に伴うトランジェント速度が問題にならない場合、通常、10k以上の抵抗を推奨します。

SDA、SCL、SYNCなどの高速の信号には、より小さな値の抵抗が必要になる可能性があります。タイミングの問題を避けるために、RC時定数はクロック周期の1/3～1/5に設定する必要があります。100pFの負荷と400kHzのPMBusの通信速度では、立ち上がり時間は300ns未満でなければなりません。立ち上がり時間を1/3に設定すると、SDAピンとSCLピンのプルアップ抵抗は次のようになります。

$$R_{\text{PULLUP}} = \frac{t_{\text{RISE}}}{3 \cdot 100\text{pF}} = 1\text{k}$$

通信の問題を防ぐために、SDAとSCLピンの寄生容量は可能な限り小さくするように注意してください。負荷容量を見積もるには、対象となる信号をモニタし、目的の信号が出力値の約63%に達するまでにどれくらいの時間がかかるかを測定します。これが時定数の1単位になります。

SYNCピンには、公称500nsの間、出力を“L”に保持する内蔵プルダウン・トランジスタが接続されています。内部発振器が500kHzに設定され、負荷が100pFで、3倍の時定数が必要な場合、抵抗の計算は次のようになります。

アプリケーション情報

$$R_{PULLUP} = \frac{2\mu s - 500ns}{3 \cdot 100pF} = 5k$$

最も近い1%抵抗は4.99kです。

タイミング誤差が発生する場合、またはSYNC周波数に必要な速度が得られない場合は、波形をモニタし、RC時定数がアプリケーションに対して長すぎないかを判断します。可能ならば、寄生容量を低減します。それが困難な場合は、適切なタイミングが得られるようにプルアップ抵抗を十分に小さくします。

フェーズロック・ループと周波数同期

LTM4676には内部の電圧制御発振器(VCO)と位相検出器によって構成されるフェーズロック・ループ(PLL)が内蔵されています。PLLはSYNCピンの立ち下がりエッジにロックされます。チャンネル0、チャンネル1およびSYNCの立ち下がりエッジの間の位相関係は、MFR_PWM_CONFIGコマンドの下位3ビットで制御されます。PolyPhaseアプリケーションでは、すべての位相を等間隔に離すことを推奨します。したがって、2フェーズのシステムでは信号間の位相差を180°に、4フェーズのシステムでは90°にします。

位相検出器はエッジに反応するデジタル・タイプで、外部発振器と内部発振器の位相シフトを既知の値に設定します。この種の位相検出器は、外部クロックの高調波に誤ってロックすることがありません。

位相検出器の出力は、内部フィルタ・ネットワークを充放電する、1対の相補型電流源です。PLLロックの範囲は、225kHz～1.1MHzの間で保証されています。

PLLにはロック検出回路があります。動作中にPLLのロックが外れた場合、STATUS_MFR_SPECIFICコマンドのビット4がアサートされ、ALERTピンが“L”に引き下げられます。このフォルトは、上記のビットに1を書き込むことでクリアできます。電源投入時に同期クロックを使用できない場合でもPLL_FAULTを発生させたくない場合は、MFR_CONFIG_ALLコマンドのビット3をアサートする必要があります。

アプリケーション内でSYNC信号がクロック動作していない場合、PLLはVCOの最小自走周波数で動作します。これはアプリケーションに求められるPWM周波数を著しく下回ると思われ、コンバータ動作に不具合を招く可能性があります。

PWM(SW_n)信号の動作周波数が高すぎると思われる場合は、SYNCピンをモニタします。立ち下がりエッジに余分な遷移が含まれると、PLLは目的とする信号ではなく、ノイズに対してロックしようとし、デジタル制御信号の配線を再確認し、SYNC信号に対するクロストークを最小限に抑えて問題を予防してください。PolyPhase構成では、複数のLTM4676の間でSYNCピンを共用する必要があります。その他の構成の場合は必要に応じて共用します。複数のLTM4676間でSYNCピンを共用する場合、周波数出力に設定できるLTM4676は1つだけです。他のすべてのLTM4676は、外部クロック(FREQUENCY_SWITCH = 0x0000、または表4)に設定する必要があります。

RCONFIGのピンストラップ(外付け抵抗設定ピン)

LTM4676のNVMのデフォルトは、RCONFIGピンに従うように設定されています。出力電圧、PWMの周波数や位相、およびアドレスを、ユーザによるデバイスのプログラミングなしに設定したい場合、または特別にプログラム済みのデバイスを購入した場合は、MFR_CONFIG_ALL[6]=0_bという条件で、RCONFIGピンによって、これらのパラメータを設定できます。RCONFIGピンに必要なのはLTM4676のSGNDへの終端抵抗だけです。RCONFIGピンがモニタされるのは、初期の電源投入時とリセット(MFR_RESET)のときだけです。したがって、デバイスへの通電後にたとえばDACなどによってこれらの値を変更しても、何の効果も得られません。適切に動作させるため、LTM4676のピンストラップ・ピンに接続するRCONFIG抵抗の値には、製品の寿命を通して、表2～表5に示されている目標公称値から±3%を超える偏差があつてはなりません。KOA Speer、パナソニック、Vishay、Yageoなどのメーカの許容誤差が1%(以内)、抵抗温度係数が±50ppm/°C-T.C.R.(以内)の薄膜抵抗を推奨します。また、これらのピンの近くにノイズの大きいクロック信号を配線しないでください。

電圧の選択

RCONFIGピンのVOUT_n_CFGおよびVTRIM_n_CFG(MFR_CONFIG_ALL[6]=0_b)を使って出力電圧を設定した場合、以下のパラメータが出力電圧のパーセント値として設定されます。

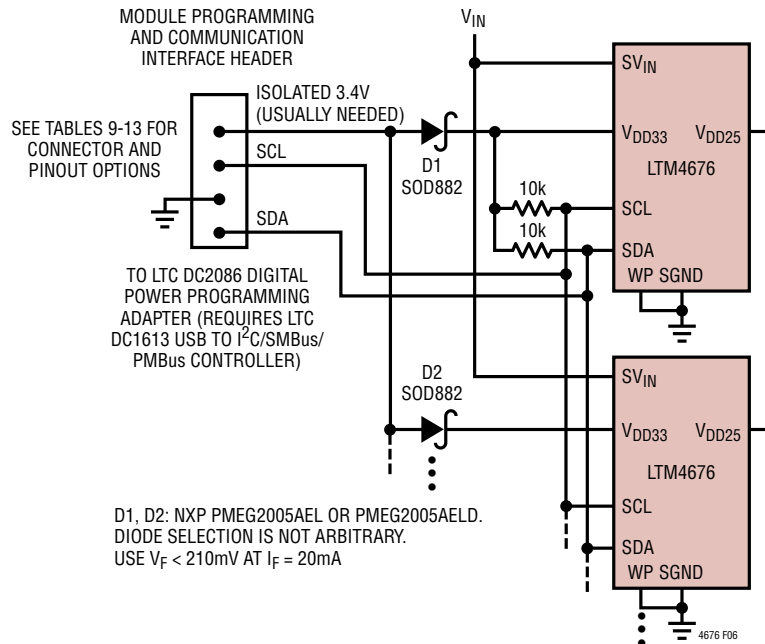


図6. V_{IN} 電源が接続されてなく、 $T_A > 20^\circ\text{C}$ および $T_J < 85^\circ\text{C}$ のときの、最大16個のLTM4676のNVMを設定するのに適したLTCコントローラの接続

せん。デバイスの設定が完了するまで負荷に電力が供給されないように、 RUN_n ピンを“L”に保持しておくことを推奨します。

LTCのコントローラ/アダプタのI²C接続はPCのUSBから光絶縁されています。コントローラ/アダプタからの3.3V/3.4VとLTM4676のV_{DD33}ピンは、図5や図6のように、別個のPFETやダイオードを使って各LTM4676を駆動する必要があります。SV_{IN}を印加していない場合、INTV_{CC}のLDOがオフしているため、V_{DD33}ピンは並列にすることができます。DC1613の3.3Vの電流制限は100mAですが、V_{DD33}の電流の標準値は15mA未満です。V_{DD33}はINTV_{CC}ピンを逆ドライブします。通常、SV_{IN}が開放であれば、これは問題になりません。DC2086は3.4V/2Aを供給可能です。

図5や図6の4ピン・ヘッダを使用することにより、製品開発や製造サイクルのあらゆる段階でLTM4676のNVMの内容を変更できる最大限の柔軟性が得られます。ユーザのPCB/マザーボードに半田付けされる前に、LTM4676のNVMが予め設定されている、つまり、最終設定値を保存している場合、あるいは、ユーザのシステムでLTM4676のNVMの内容を変更する手段が提供されている場合には、ヘッダの3.3V/3.4Vピンは必要なく、GUI通信を確立するには3ピン・ヘッダで十分です。LTM4676はNVMの内容をカスタマイズして購入するこ

とができます。詳細については、弊社または弊社代理店にお問い合わせください。あるいは、ICT（インサーキット・テスト）での設計により、またはLTM4676のRUNピンを“L”に保ちながらSV_{IN}を印加する手段により、LTM4676のNVMの内容を量産環境で設定することができます。モジュールとの通信は、NVMのあらゆる設定状況で、SCLおよびSDAピン/ネットにより可能にする必要があります。推奨するヘッダを表9と表10に示します。

LTpowerPlay: デジタル・パワーシステム・マネージメント向けのインタラクティブ GUI

LTpowerPlayは、LTM4676をはじめとするリニアテクノロジーのデジタル・パワーICをサポートする、Windowsベースの強力な開発環境です。このソフトウェアは、さまざまな作業を幅広く支援します。LTpowerPlayにデモ・ボードやユーザ・アプリケーションを接続することで、リニアテクノロジーのICを評価できます。LTpowerPlayはオフライン・モード（ハードウェア不要）による使用も可能です。このモードは、保存しておいて後ほど再ロードできる、複数のデバイスの設定ファイルを作成するために使用します。過去に例のない高度な診断とデバッグ機能も装備されました。いまや基板開発時の電源シス

アプリケーション情報

表 9.4 ピン・ヘッダ、ピン間隔:2mm、金フラッシュまたは金メッキ、DC2086 ケーブルと互換

実装方式	挿入角度	接合方式	メーカ	製品番号	ピン配置 (表 11 参照)
表面実装	垂直	シュラウド付き、キー入力ヘッダ	ヒロセ	DF3DZ-4P-2V(51) DF3DZ-4P-2V(50) DF3Z-4P-2V(50)	タイプ A
		シュラウドなし、キー入力なしヘッダ	3M	951104-2530-AR-PR	タイプ A とタイプ B あり。リバーシブル/キー入力なし
	直角	シュラウド付き、キー入力ヘッダ	ヒロセ	DF3DZ-4P-2H(51) DF3DZ-4P-2H(50)	タイプ A
		シュラウドなしケーブルとヘッダ/PCB 間機構によりキー入力の効果が得られる	FCI	10112684-G03-04ULF	タイプ B。PCB 表面によってキー入力を実施
スルーホール	垂直	シュラウド付き、キー入力ヘッダ	ヒロセ	DF3-4P-2DSA(01)	タイプ A
		シュラウドなし、キー入力なしヘッダ	Harwin	M22-2010405	タイプ A とタイプ B あり。リバーシブル/キー入力なし
			Samtec	TMM-104-01-LS	
			Sullins	NRPN041PAEN-RC	
	直角	シュラウド付き、キー入力ヘッダ	ヒロセ	DF3-4P-2DS(01)	タイプ A
		シュラウドなしケーブルとヘッダ/PCB 間機構によりキー入力の効果が得られる	Norcomp	27630402RP2	タイプ B。PCB による意図的な干渉によってキー入力を実施
			Harwin	M22-2030405	
			Samtec	TMM-104-01-L-S-RA	

表 10.3 ピン・ヘッダ、ピン間隔:2mm、金フラッシュまたは金メッキ、DC2086 ケーブルと互換

実装方式	挿入角度	接合方式	メーカ	製品番号	ピン配置 (表 12 参照)
表面実装	垂直	シュラウド付き、キー入力ヘッダ	ヒロセ	DF3DZ-3P-2V(51) DF3DZ-3P-2V(50) DF3Z-3P-2V(50)	タイプ A
		シュラウドなし、キー入力なしヘッダ	3M	951103-2530-AR-PR	タイプ A とタイプ B あり。リバーシブル/キー入力なし
	直角	シュラウド付き、キー入力ヘッダ	ヒロセ	DF3DZ-3P-2H(51) DF3DZ-3P-2H(50)	タイプ A
		シュラウドなしケーブルとヘッダ/PCB 間機構によりキー入力の効果が得られる	FCI	10112684-G03-03LF	タイプ B。PCB 表面によってキー入力を実施
スルーホール	垂直	シュラウド付き、キー入力ヘッダ	ヒロセ	DF3-3P-2DSA(01)	タイプ A
		シュラウドなし、キー入力なしヘッダ	Harwin	M22-2010305	タイプ A とタイプ B あり。リバーシブル/キー入力なし
			Samtec	TMM-103-01-LS	
			Sullins	NRPN031PAEN-RC	
	直角	シュラウド付き、キー入力ヘッダ	ヒロセ	DF3-3P-2DS(01)	タイプ A
		シュラウドなしケーブルとヘッダ/PCB 間機構によりキー入力の効果が得られる	Norcomp	27630302RP2	タイプ B。PCB による意図的な干渉によってキー入力を実施
			Harwin	M22-2030305	
			Samtec	TMM-103-01-L-S-RA	

表 11. 推奨される 4 ピン・ヘッダのピン配置 (ピン番号はヒロセの方式を採用)。DC2086 ケーブルにインタフェース

ピン番号	ピン配置タイプ A (表 9 参照)	ピン配置タイプ B (表 9 参照)
1	SDA	絶縁された 3.3V/3.4V
2	GND	SCL
3	SCL	GND
4	絶縁された 3.3V/3.4V	SDA

表 12. 推奨される 3 ピン・ヘッダのピン配置 (ピン番号はヒロセの方式を採用)。DC2086 ケーブルにインタフェース

ピン番号	ピン配置タイプ A (表 10 参照)	ピン配置タイプ B (表 10 参照)
1	SDA	SCL
2	GND	GND
3	SCL	SDA

アプリケーション情報

表 13. 4ピン、オス間、シュラウド付き、キー入力付きアダプタ(オプション。推奨されるコネクタ/コネクタ・ピン配置でない場合に、アダプタ・ケーブルの作成を簡素化)。DC2086ケーブルにインタフェース

メーカー	製品番号	Webサイト
ヒロセ	DF3-4EP-2A	www.hirose.com, www.hirose.co.jp

テムのプログラムや調整、あるいは電源レール開発時の電源に関する問題の診断における、貴重な診断ツールとなりました。LTpowerPlayは、DC1811(1個のLTM4676)デモ・ボード、DC1989(2個、3個、4個のLTM4676)デモ・ボード、顧客ターゲット・システムなど、多くの潜在的ターゲットの1つと、リニアテクノロジーのUSB - I²C/SMBus/PMBus 間コントローラを使用して通信します。このソフトウェアは、最新のデバイス・ドライバやマニュアルとともにリビジョンを常に最新に保つ自動更新機能も備えています。LTpowerPlayでは、いくつかのチュートリアルを含む、充実したコンテキスト対応のヘルプを利

用することができます。詳細な情報は、<http://www.linear-tech.co.jp/ltpowerplay>より入手可能です。

PMBusの通信とコマンド処理

LTM4676は、サポートされている各コマンドに対して処理前に書き込まれた最後のデータを保持するため、図8の「書き込みコマンドのデータ処理」に示すように、深さ1のバッファを備えています。デバイスは、バスから新しいコマンドを受信すると、そのデータを書き込みコマンド・データ・バッファにコピーします。次に内部プロセッサに対して、このコマンド・データのフェッチが必要であることを知らせ、さらにコマンドを実行できるように内部形式に変換します。

2つの独立した並列ブロックがコマンドのバッファ入出力とコマンド処理(フェッチ、変換、実行)を管理するため、いかなるコマンドであれ最後に書き込まれたデータは決して失われることが

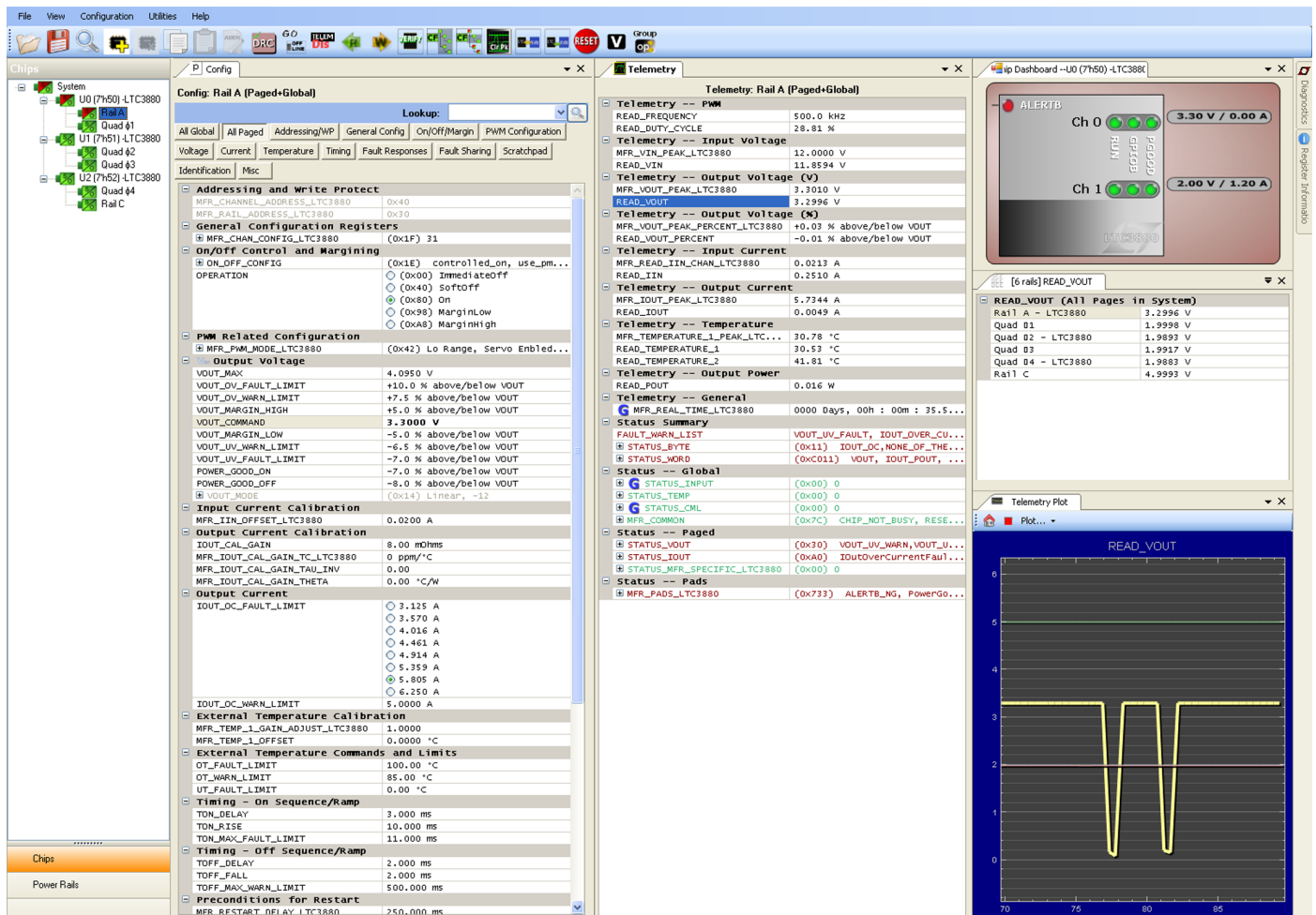


図7

4676fc

アプリケーション情報

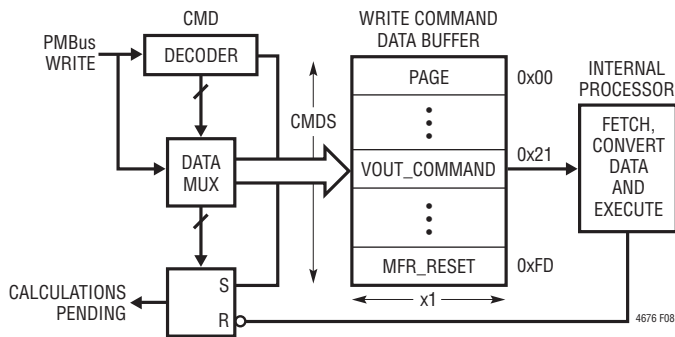


図8. コマンド・データ書き込み処理

ありません。コマンド・データ・バッファリングは、コマンド・データを書き込みコマンド・データ・バッファに格納し、その後の処理に備えてこれらのコマンドをマーキングすることにより、入力PMBus書き込みを処理します。内部プロセッサは並列で動作し、コマンドのフェッチ、変換、実行といった場合によっては速度の遅いタスクを取り扱って、これらを処理します。

計算集約的ないくつかのコマンド(タイミング・パラメータ、温度、電圧、電流など)では、内部プロセッサの実行時間がPMBusのタイミングに比べて長くなることがあります。デバイスがコマンドの処理でビジー状態になっているときに新しいコマンドが受信されると、その実行が遅れたり、受信の順番とは異なる順番で実行されたりすることになります。デバイスは、内部で計算処理中であることを、MFR_COMMONのビット5(「計算は保留中ではない」)によって知らせます。デバイスが計算のためにビジーである間、ビット5はクリアされます。このビットがセットされた時点で、デバイスは新たなコマンドを実行できるようになります。図8にポーリング・ループの例を示します。コマンドが確実に順序どおり処理されるようにするとともに、エラー処理ルーチンを簡素化するループです。

デバイスはビジー中に新しいコマンドを受信すると、ビジー状態であることを標準PMBusプロトコルによって知らせます。デバイスの構成に応じて、コマンドに対してNACKを返すか、読み出しのためにすべて1(0xFF)を返します。BUSYフォルトの生成とALERT通知、またはSCLクロック“L”のストレッチも行うことができます。詳細については、「PMBus Specification v1.1, Part II, Section 10.8.7」と「SMBus v2.0 section 4.3.3」を参照してください。クロック・ストレッチは、MFR_CONFIG_ALLのビット1をアサートすることによってイネーブルできます。クロック・ストレッチが行われるのは、この機能がイネーブルされ、かつバス通信速度が100kHzを超えている場合だけです。

PMBusのビジー・プロトコルは広く受け入れられた規格ですが、書き込みのシステム・レベル・ソフトウェアがある程度複雑

化する可能性があります。このデバイスには3つの「ハンドシェイク」ステータス・ビットがあり、これによって信頼性の高いシステム・レベルの通信が可能になる一方で、複雑さが軽減されます。

これら3つのハンドシェイク・ステータス・ビットはMFR_COMMONレジスタ内にあります。内部動作の実行によってビジーの間、デバイスはMFR_COMMONのビット6(「チップはビジーではない」)をクリアします。特にVOUTが遷移状態(マージン・ハイ/ロー切り換え、電源オフ/オン、新しい出力電圧セットポイントへの移行など)にあることでビジーな場合、MFR_COMMONのビット4(「出力は遷移中でない」)がクリアされます。内部計算が進行中の時は、MFR_COMMONのビット5(「計算は保留されていない」)がクリアされます。これら3つのステータス・ビットは、3つのビットすべてが設定されるまで、MFR_COMMONレジスタのPMBus読み出しバイトによってポーリングすることができます。ステータス・ビットがセットされた直後のコマンドは、NACK応答またはBUSYフォルト/ALERT通知を生成することなく、受け入れられます。ただし、PMBus仕様が要求する他の理由によってコマンドにNACK応答が返される可能性はあります(たとえば、無効なコマンドやデータなど)。VOUT_COMMAND_nレジスタ用の信頼性の高いコマンド書き込みアルゴリズムの例を図9に示します。

```
// wait until bits 6, 5, and 4 of MFR_COMMON are all set
do
{
    mfrCommonValue = PMBUS_READ_BYTE(0xEF);
    partReady = (mfrCommonValue & 0x68) == 0x68;
}while(!partReady)

// now the part is ready to receive the next command
PMBUS_WRITE_WORD(0x21, 0x2000); //write VOUT_COMMAND to 2V
```

図9.VOUT_COMMANDのコマンド書き込みの例

すべてのコマンド書き込み(バイト書き込み、ワード書き込みなど)の前には、ビジー動作や不要なALERT通知を扱うことによって処理がより複雑になるのを避けるために、ポーリング・ループを使用することを推奨します。これを簡単に実現するには、SAFE_WRITE_BYTE()およびSAFE_WRITE_WORD()サブルーチンを作成します。上記のポーリング・メカニズムにより、ソフトウェアをクリーンかつシンプルに保ちながら、デバイスとの信頼性の高い通信を実現することができます。これらのトピックやその他の個々のケースに関する詳細な検討については、www.linear-tech.co.jp/designtools/app_notesのアプリケーションノート of the セクションを参照してください。

アプリケーション情報

100kHz以下のバス・スピードで通信する場合、ここに示したポーリング・メカニズムは、クロック・ストレッチなしで信頼性の高い通信を確保する、簡単な解決策となります。バス・スピードが100kHzを超える場合は、デバイスをクロック・ストレッチ可能に構成することを強く推奨します。これには、クロック・ストレッチをサポートするPMBus マスタが必要です。100kHzを超える速度でクロック・ストレッチなしの通信を行うには、「PMBus Specification v1.1, Part II, Section 10.8.7」に記載された方法で標準のPMBus NACK/BUSYフォルトを検出し、適切に復帰できるシステム・ソフトウェアが必要です。クロック・ストレッチにより PMBus 速度が 規定された400kHzを超えることはありません。

熱に関する検討事項と出力電流のディレーティング

このデータシートの「ピン配置」のセクションに記載されている熱抵抗はJESD51-12で定義されているパラメータと整合しており、有限要素解析(FEA)ソフトウェア・モデリング・ツールを併用することを意図しています。このツールは、熱モデリング、シミュレーションの他に、JESD51-9(“Test Boards for Area Array Surface Mount Package Thermal Measurements”)で定義されているハードウェア・テスト基板に実装した μ Moduleパッケージで実行したハードウェア評価に対する補正の結果を活用します。これらの熱係数を示す意図は、JESD51-12(“Guidelines for Reporting and Using Electronic Package Thermal Information”)に記載されています。

多くの設計者は、さまざまな電気的および環境的動作条件での実際のアプリケーションにおける μ Moduleレギュレータの熱性能を予測するのに、実験室の装置やテスト手段(デモ用基板など)の使用を選択して、FEAの作業を補足することができます。FEAソフトウェアを使用しない場合、「ピン配置」のセクションに記載されている熱抵抗自体では熱性能の目安を示すことになりません。代わりに、このデータシートで後出のディレーティング曲線を各ユーザのアプリケーション/使用方法に関する見通しと参考情報が得られるやり方で使用することや、ディレーティング曲線を適合させて熱性能をユーザ独自のアプリケーションと対応付けることができます。

「ピン配置」のセクションには、JESD 51-12に明示的に定義された4つの熱係数が示されています。これらの係数について以下に示します。

- 1 θ_{JA} (接合部から周囲までの熱抵抗)は、1立方フィートの密閉された筐体内で測定された、接合部から自然対流する周囲の空気までの熱抵抗です。この環境は、自然対流により空気が移動しますが、「自然空冷」と呼ばれることがあります。この値は、JESD 51-9で定義されているテストボードに実装したデバイスを使って決定されます。このテストボードは実際のアプリケーションまたは実現可能な動作条件を反映するものではありません。
- 2 $\theta_{JCbottm}$ (接合部から製品のケースの底面までの熱抵抗)は、パッケージの底面を通して放散される部品の全電力損失から求められます。標準的な μ Moduleレギュレータでは、熱の大半がパッケージの底面から流出しますが、周囲の環境への熱の流出が必ず発生します。その結果、この熱抵抗値はパッケージの比較には役立ちますが、このテスト条件は一般にユーザのアプリケーションに合致しません。
- 3 θ_{JCtop} (接合部から製品のケースの上面までの熱抵抗)は、パッケージの上面を通して放散される部品のほぼすべての電力損失から求められます。標準的な μ Moduleレギュレータの電気的接続はパッケージの底面なので、接合部からデバイスの上面に熱の大半が流れるようにアプリケーションが動作することは稀です。 $\theta_{JCbottm}$ の場合のように、この値はパッケージの比較には役立ちますが、このテスト条件は一般にユーザのアプリケーションに合致しません。
- 4 θ_{JB} (接合部からプリント回路基板までの熱抵抗)は、熱の大部分が μ Moduleレギュレータの底面を通して基板に流れ出すときの接合部から基板までの熱抵抗であり、実際には、 $\theta_{JCbottm}$ と、デバイスの底面から半田接合部を通り、基板の一部までの熱抵抗の和です。基板の温度は、両面の2層基板を使って、パッケージからの規定された距離で測定されます。この基板はJESD 51-9に記載されています。

アプリケーション情報

上記の熱抵抗の図を図10に示します。青の抵抗は μ Moduleレギュレータに内蔵されていますが、緑の抵抗は μ Moduleパッケージの外部にあります。

実際には、JESD51-12または「ピン配置」のセクションで定義されている4種類の熱抵抗パラメータの個々のものまたはサブグループは、 μ Moduleレギュレータの通常の動作条件を再現または表現するものではないことに注意してください。例えば、通常の基板実装アプリケーションでは、デバイスの全電力損失(熱)が100%パッケージの μ Moduleパッケージの上面のみを通るか底面のみを通して熱的に伝達されることはありません。これは、 θ_{JCtop} および $\theta_{JCbottom}$ を標準規格で個々に定義しているのと同様です。実際には、電力損失はパッケージの両面から熱的に放散されます。ヒートシンクとエアフローがない場合には、当然、熱流の大部分は基板へと流れます。

LTM4676の内部では、電力損失を生じるパワー・デバイスや部品が複数存在するので、結果として、部品やダイの様々な接合部を基準にした熱抵抗は、パッケージの全電力損失に対して正確に線形にはなっていないことに注意してください。この複雑さを(モデリングの簡単さを犠牲にすることなく、しかも実用的な現実性を無視せずに)調和させるため、制御された環境室でのラボ・テストとともにFEAソフトウェア・モデリングを使うアプローチが取られ、このデータシートで与えられている熱抵抗値の定義と相関が得られました。(1)最初に、FEAソフトウェアを使用し、正しい材料係数に加えて正確な電力損失源の定義を使用することにより、LTM4676と指定のPCBの機械的形状モデルを高精度で作成します。(2)このモデルにより、JESD 51-9およびJESD 51-12に適合するソフトウェア定義のJEDEC環境のシミュレーションを行い、さまざまな界面での電力損失熱流と温度測定値を予測します。これにより、

JEDEC定義の熱抵抗値を計算できます。(3)モデルとFEAソフトウェアを使用してヒートシンクとエアフローがある場合のLTM4676の熱性能を評価します。(4)これらの熱抵抗値を計算して分析し、ソフトウェア・モデル内でさまざまな動作条件によるシミュレーションを行った上で、徹底した実験室評価を実施してシミュレーションで得た状態を再現します。具体的には、制御環境室内で、シミュレーションと同じ電力損失でデバイスを動作させながら、熱電対を使用して温度を測定します。この作業をした上で適切な評価を行うと、このデータシートの後のセクションに示すディレーティング曲線一式に加えて、このデータシートの「ピン配置」のセクションに示す、十分に相関のとれたJESD51-12定義の θ の値が得られます。

図11、図12、図13の1V、1.8V、3.3Vの電力損失曲線を図14～図31の負荷電流ディレーティング曲線とそれぞれ組み合わせることで使用することにより、LTM4676の熱抵抗 θ_{JA} を様々なヒートシンク条件やエアフロー条件で概算することができます。これらの熱抵抗は、LTM4676の実証済みの性能をDC1543ハードウェア上で表しています。寸法が99mm×113mm×1.6mmの4層FR4 PCBの重量は、銅箔を外側と内側に使用した場合、それぞれ2オンスと1オンスです。電力損失曲線は室温で測定されますが、周囲温度に応じた係数で増加します。これらの近似係数を表14に示します。(中間の温度については、補間法によって係数を計算します。)ディレーティング曲線は、当初最大26AをソースするLTM4676の並列接続された出力と30°Cの周囲温度からプロットされます。出力電圧は1V、1.8V、および3.3Vです。これらの電圧は熱抵抗との相関を取るため、低い方と高い方の出力電圧範囲を含むように選択されています。サーマルモデルは、恒温室での数回の温度計測とサーマルモデル解析から得られます。接合部

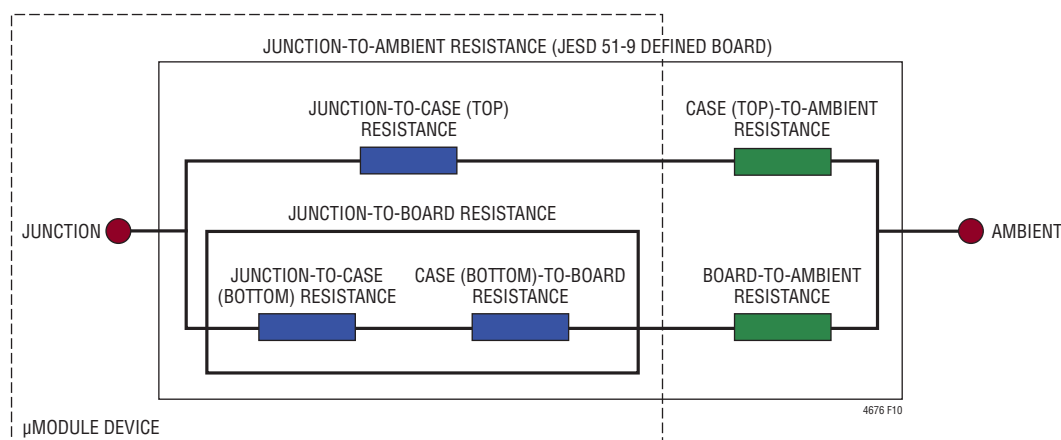


図10. JESD51-12の熱係数の図解

アプリケーション情報

温度は、エアフローの有無、熱伝導性接着テープによるヒートシンクの取り付けの有無を条件として、周囲温度が高くなる間にモニタされます。表 18 で評価され (表 19 に示す熱伝導性接着テープで LTM4676 に取り付けられ) ている BGA ヒートシンクは、構造およびフォームファクタの点で明らかに異なりますが、空気の層流に十分匹敵する性能が得られます。周囲温度の変化による電力損失の増加はデレレーティング曲線に加味されています。周囲温度の上昇中に出力電流または出力電力を減少させる間、接合部は最大 120°C に維持されます。周囲温度を上げながら出力電流を減らすと、内部モジュールの損失が減少します。モニタされた 120°C の接合部温度から周囲動作温度を差し引いた値は、どれだけのモジュール温度の上昇を許容できるかを規定します。図 15 の例では、周囲温度が約 80°C で 400LFM のエアフローもヒートシンクもない場合、負荷電流は約 19A にデレレーティングされ、入力 12V、出力 1V (19A) というこの条件での室温 (25°C) の電力損失は約 4W になります。入力 12V、出力 1V (19A) の電力損失曲線 (図 11) から得られる室温での損失の約 4W と、周囲温度 80°C での係数の 1.2 (表 14) を掛け合わせることで、4.8W という損失が算出されます。120°C の接合部温度から 80°C の周囲温度を差し引き、その差の 40°C を 4.8W で割ると、8.3°C/W と

いう熱抵抗 θ_{JA} が得られます。この値は表 15 とよく一致しています。表 15 ~ 表 17 は、エアフローとヒートシンクの有無を条件とした、1V 出力、1.8V 出力、および 3.3V 出力の等価熱抵抗を示しています。表 15 ~ 表 17 で得られる様々な条件での熱抵抗を、周囲温度の関数として算出した電力損失で乗算すると、周囲温度からの温度上昇値が得られ、したがって最高接合部温度が得られます。室温での電力損失を「標準的性能特性」のセクションの効率曲線から求めて、表 14 の周囲温度係数で調整することができます。

表 14. 電力損失の係数と周囲温度

周囲温度	電力損失の係数
40°C まで	1.00
50°C	1.05
60°C	1.10
70°C	1.15
80°C	1.20
90°C	1.25
100°C	1.30
110°C	1.35
120°C	1.40

アプリケーション情報

表 15.1. 0V 出力

ディレーティング曲線	V _{IN} (V)	電力損失曲線	エアフロー (LFM)	ヒートシンク	θ _{JA} (°C/W)
図 14、15、16	5、12、24	図 11	0	なし	10.6
図 14、15、16	5、12、24	図 11	200	なし	9.5
図 14、15、16	5、12、24	図 11	400	なし	8.5
図 17、18、19	5、12、24	図 11	0	BGA ヒートシンク	9.8
図 17、18、19	5、12、24	図 11	200	BGA ヒートシンク	8.2
図 17、18、19	5、12、24	図 11	400	BGA ヒートシンク	7.1

表 16. 1.8V 出力

ディレーティング曲線	V _{IN} (V)	電力損失曲線	エアフロー (LFM)	ヒートシンク	θ _{JA} (°C/W)
図 20、21、22	5、12、24	図 12	0	なし	10.7
図 20、21、22	5、12、24	図 12	200	なし	9.4
図 20、21、22	5、12、24	図 12	400	なし	8.4
図 23、24、25	5、12、24	図 12	0	BGA ヒートシンク	9.9
図 23、24、25	5、12、24	図 12	200	BGA ヒートシンク	8.3
図 23、24、25	5、12、24	図 12	400	BGA ヒートシンク	7.1

表 17. 3.3V 出力

ディレーティング曲線	V _{IN} (V)	電力損失曲線	エアフロー (LFM)	ヒートシンク	θ _{JA} (°C/W)
図 26、27、28	5、12、24	図 13	0	なし	10.6
図 26、27、28	5、12、24	図 13	200	なし	9.3
図 26、27、28	5、12、24	図 13	400	なし	8.4
図 29、30、31	5、12、24	図 13	0	BGA ヒートシンク	10.0
図 29、30、31	5、12、24	図 13	200	BGA ヒートシンク	8.4
図 29、30、31	5、12、24	図 13	400	BGA ヒートシンク	7.3

表 18. ヒートシンクのメーカ (熱伝導性接着テープを事前に装着済み)

ヒートシンク・メーカ	製品番号	Web サイト
Aavid Thermalloy	375424B00034G	www.aavid.com
Cool Innovations	4-050503PT411	www.coolinnovations.com
Wakefield Engineering	LTN20069	www.wakefield.com

表 19. 熱伝導性接着テープのメーカ

熱伝導性接着テープ・メーカ	製品番号	Web サイト
Chomerics	T411	www.chomerics.com

LTM4676

アプリケーション情報

表 20. LTM4676 のチャネル出力電圧応答と部品のマトリックス。負荷ステップ 6.5A (6.5A/μs) 標準測定値

C _{OUTH} のメーカー	製品番号	C _{OUTL} のメーカー	製品番号
AVX	12106D107MAT2A (100μF、6.3V、ケース・サイズ: 1210)	三洋 POSCAP	6TPF330M9L (330μF、6.3V、ESR: 9mΩ、ケース・サイズ: D3L)
村田製作所	GRM32ER60J107ME20L (100μF、6.3V、ケース・サイズ: 1210)	三洋 POSCAP	6TPD470M (470μF、6.3V、ESR: 10mΩ、ケース・サイズ: D4D)
太陽誘電	JMK325BJ107MM-T (100μF、6.3V、ケース・サイズ: 1210)	三洋 POSCAP	2R5TPE470M9 (470μF、2.5V、ESR: 9mΩ、ケース・サイズ: D2E)
TDK	C3225X5R0J107MT (100μF、6.3V、ケース・サイズ: 1210)		

V _{OUTn} (V)	V _{INn} (V)	リファレンス回路 *	C _{OUTHn} (セラミック出力コンデンサ)	C _{OUTLn} (バルク出力コンデンサ)	COMP _{na} を COMP _{nb} に接続? (内部ループ補償)	R _{THn} (外部ループ補償) (kΩ)	C _{THn} (外部ループ補償) (nF)	f _{sw} (kHz)	F _{SWPCHFG} から SGND へのピン・ストラップ抵抗 (表 4) (kΩ)	V _{OUTnCFG} から SGND へのピン・ストラップ抵抗 (表 2) (kΩ)	V _{TRIMnCFG} から SGND へのピン・ストラップ抵抗 (表 3) (kΩ)	トランジェント時低下電圧 (0A ~ 6.5A) (mV)	ピーク・トゥ・ピーク偏差 (0A ~ 6.5A ~ 0A) (mV)	回復時間 (μs)
0.9	5	テスト回路 2	100μF×7	なし	はい。図 44 参照	N/A	N/A	350	22.6	1.65	なし	42	79	45
0.9	5	テスト回路 2	100μF×3	330μF	いいえ。R _{TH} 、C _{TH} を使用	4.12	2.2	350	22.6	1.65	なし	91	162	40
0.9	12	テスト回路 1	100μF×7	なし	はい。図 44 参照	N/A	N/A	350	22.6	1.65	なし	42	79	45
0.9	12	テスト回路 1	100μF×3	330μF	いいえ。R _{TH} 、C _{TH} を使用	4.12	2.2	350	22.6	1.65	なし	91	162	40
0.9	24	テスト回路 1	100μF×7	なし	はい。図 44 参照	N/A	N/A	250	32.4	1.65	なし	45	85	45
0.9	24	テスト回路 1	100μF×3	330μF	いいえ。R _{TH} 、C _{TH} を使用	4.12	2.2	350	22.6	1.65	なし	94	165	40
1	5	テスト回路 2	100μF×7	なし	はい。図 44 参照	N/A	N/A	350	22.6	2.43	0	44	85	45
1	5	テスト回路 2	100μF×3	330μF	いいえ。R _{TH} 、C _{TH} を使用	4.22	2.2	350	22.6	2.43	0	90	160	40
1	12	テスト回路 1	100μF×7	なし	はい。図 44 参照	N/A	N/A	350	22.6	2.43	0	44	85	45
1	12	テスト回路 1	100μF×3	330μF	いいえ。R _{TH} 、C _{TH} を使用	4.22	2.2	350	22.6	2.43	0	90	160	40
1	24	テスト回路 1	100μF×7	なし	はい。図 44 参照	N/A	N/A	250	32.4	2.43	0	47	90	45
1	24	テスト回路 1	100μF×3	330μF	いいえ。R _{TH} 、C _{TH} を使用	4.22	2.2	350	22.6	2.43	0	93	164	40
1.2	5	テスト回路 2	100μF×7	なし	はい。図 44 参照	N/A	N/A	350	22.6	3.24	0	45	85	45
1.2	5	テスト回路 2	100μF×3	330μF	いいえ。R _{TH} 、C _{TH} を使用	4.42	2.2	350	22.6	3.24	0	89	149	40
1.2	12	テスト回路 1	100μF×7	なし	はい。図 44 参照	N/A	N/A	350	22.6	3.24	0	45	85	45
1.2	12	テスト回路 1	100μF×3	330μF	いいえ。R _{TH} 、C _{TH} を使用	4.42	2.2	350	22.6	3.24	0	89	149	40
1.2	24	テスト回路 1	100μF×7	なし	はい。図 44 参照	N/A	N/A	350	22.6	3.24	0	48	81	45
1.2	24	テスト回路 1	100μF×3	330μF	いいえ。R _{TH} 、C _{TH} を使用	4.42	2.2	350	22.6	3.24	0	92	154	40
1.5	5	テスト回路 2	100μF×7	なし	はい。図 44 参照	N/A	N/A	350	22.6	4.22	なし	45	85	45
1.5	5	テスト回路 2	100μF×3	330μF	いいえ。R _{TH} 、C _{TH} を使用	4.75	2.2	350	22.6	4.22	なし	89	149	40
1.5	12	テスト回路 1	100μF×7	なし	はい。図 44 参照	N/A	N/A	350	22.6	4.22	なし	45	85	45
1.5	12	テスト回路 1	100μF×3	330μF	いいえ。R _{TH} 、C _{TH} を使用	4.75	2.2	350	22.6	4.22	なし	89	149	40
1.5	24	テスト回路 1	100μF×7	なし	はい。図 44 参照	N/A	N/A	425	18.0	4.22	なし	48	91	45
1.5	24	テスト回路 1	100μF×3	330μF	いいえ。R _{TH} 、C _{TH} を使用	4.75	2.2	350	22.6	4.22	なし	93	156	40
1.8	5	テスト回路 2	100μF×7	なし	はい。図 44 参照	N/A	N/A	425	18.0	6.34	0	45	85	45
1.8	5	テスト回路 2	100μF×3	330μF	いいえ。R _{TH} 、C _{TH} を使用	4.99	2.2	500	なし	6.34	0	88	144	40
1.8	12	テスト回路 1	100μF×7	なし	はい。図 44 参照	N/A	N/A	500	なし	6.34	0	45	85	45
1.8	12	テスト回路 1	100μF×3	330μF	いいえ。R _{TH} 、C _{TH} を使用	4.99	2.2	500	なし	6.34	0	88	144	40
1.8	24	テスト回路 1	100μF×7	なし	はい。図 44 参照	N/A	N/A	500	なし	6.34	0	48	92	45
1.8	24	テスト回路 1	100μF×3	330μF	いいえ。R _{TH} 、C _{TH} を使用	4.99	2.2	500	なし	6.34	0	94	158	40

4676fc

アプリケーション情報

表 20. LTM4676 のチャンネル出力電圧応答と部品のマトリックス。負荷ステップ 6.5A (6.5A/μs) 標準測定値

V _{OUTn} (V)	V _{INn} (V)	リファレンス回路*	C _{OUTn} (セラミック出力コンデンサ)	C _{OUTLn} (パルク出力コンデンサ)	COMP _{na} をCOMP _{nb} に接続? (内部ループ補償)	R _{THn} (外部ループ補償) (kΩ)	C _{THn} (外部ループ補償) (nF)	f _{sw} (kHz)	F _{SWPHCFG} からSGNDへのピン・ストラップ抵抗 (表4) (kΩ)	V _{OUTnCFG} からSGNDへのピン・ストラップ抵抗 (表2) (kΩ)	V _{TRIMnCFG} からSGNDへのピン・ストラップ抵抗 (表3) (kΩ)	トランジェント時低下電圧 (0A~6.5A) (mV)	ピーク・トゥ・ピーク偏差 (0A~6.5A~0A) (mV)	回復時間 (μs)
2.5	5	テスト回路2	100μF×7	なし	はい。図 44 参照	N/A	N/A	425	18.0	10.7	なし	46	86	45
2.5	5	テスト回路2	100μF×3	330μF	いいえ。R _{TH} 、C _{TH} を使用	5.62	2.2	575	15.4	10.7	なし	89	148	40
2.5	12	テスト回路1	100μF×7	なし	はい。図 44 参照	N/A	N/A	575	15.4	10.7	なし	46	86	45
2.5	12	テスト回路1	100μF×3	330μF	いいえ。R _{TH} 、C _{TH} を使用	5.62	2.2	575	15.4	10.7	なし	90	150	40
2.5	24	テスト回路1	100μF×7	なし	はい。図 44 参照	N/A	N/A	650	12.7	10.7	なし	48	94	45
2.5	24	テスト回路1	100μF×3	330μF	いいえ。R _{TH} 、C _{TH} を使用	5.62	2.2	650	12.7	10.7	なし	92	154	40
3.3	5	テスト回路2	100μF×5	なし	はい。図 44 参照	N/A	N/A	425	18.0	22.6	なし	56	110	45
3.3	12	テスト回路1	100μF×5	なし	はい。図 44 参照	N/A	N/A	650	12.7	22.6	なし	60	112	45
3.3	24	テスト回路1	100μF×5	なし	はい。図 44 参照	N/A	N/A	750	10.7	22.6	なし	62	115	45
5**	12	テスト回路1	100μF×5	なし	はい。図 44 参照	N/A	N/A	750	10.7	32.4	7.68	62	125	50
5**	24	テスト回路1	100μF×5	なし	はい。図 44 参照	N/A	N/A	1000	9.09	32.4	7.68	65	130	50

*あらゆる条件において: C_{INn} 入力容量はチャンネル (V_{IN0}、V_{IN1}) あたり 10μF×3。V_{IN} の入力インピーダンスが非常に低い場合は、150μF の C_{INL} パルク容量は、オプション。

**5V 出力は V_{OUT1} チャンネル出力のみで可能。V_{OUT0} チャンネルの出力電圧レギュレーションの範囲は最大 4V に制限される。フェーズ・シングル出力動作の例外は、図 42 に示します。

アプリケーション情報—ディレーティング曲線

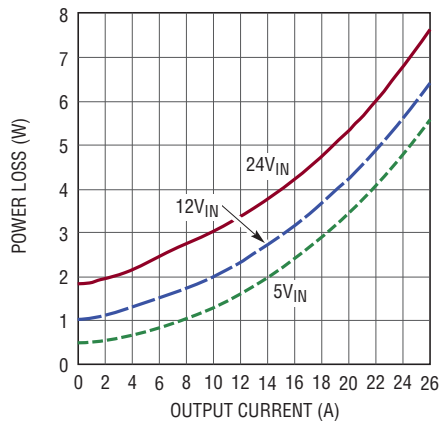


図 11. 1V 出力の電力損失曲線

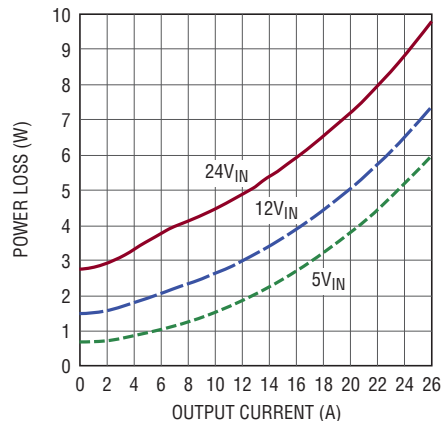


図 12. 1.8V 出力の電力損失曲線

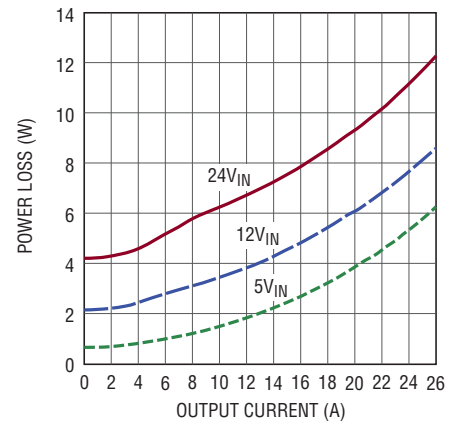


図 13. 3.3V 出力の電力損失曲線

アプリケーション情報—ディレーティング曲線

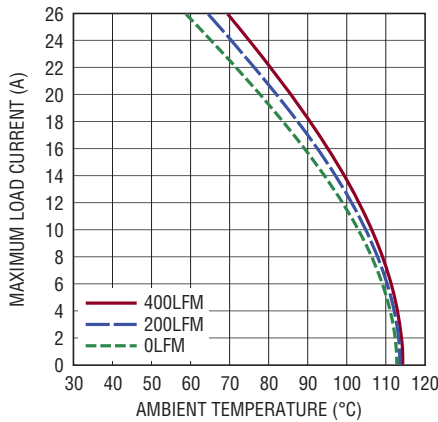


図14. 5V入力、1V出力の
ディレーティング曲線、ヒートシンクなし

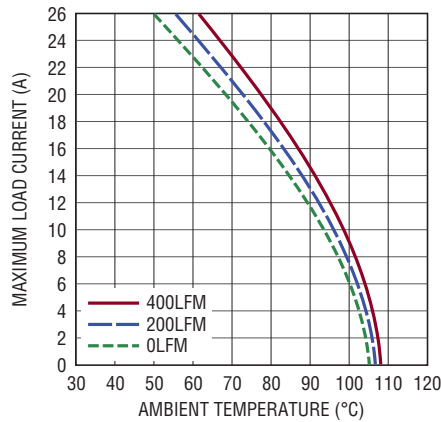


図15. 12V入力、1V出力の
ディレーティング曲線、ヒートシンクなし

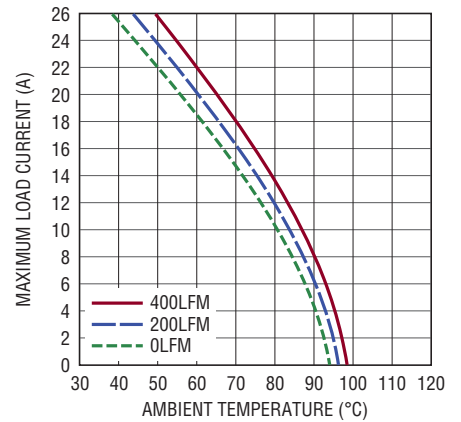


図16. 24V入力、1V出力の
ディレーティング曲線、ヒートシンクなし

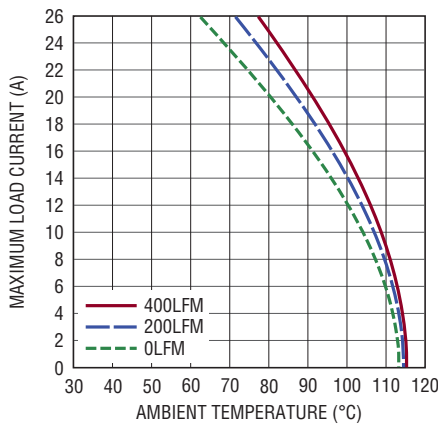


図17. 5V入力、1V出力の
ディレーティング曲線、BGAヒートシンク

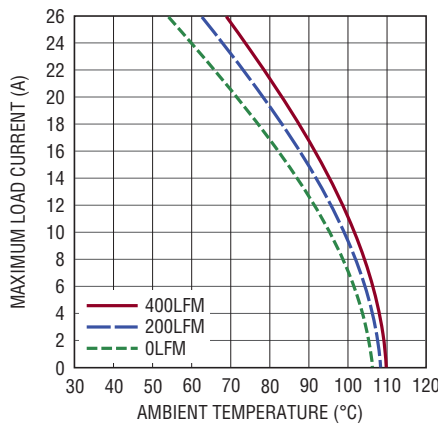


図18. 12V入力、1V出力の
ディレーティング曲線、BGAヒートシンク

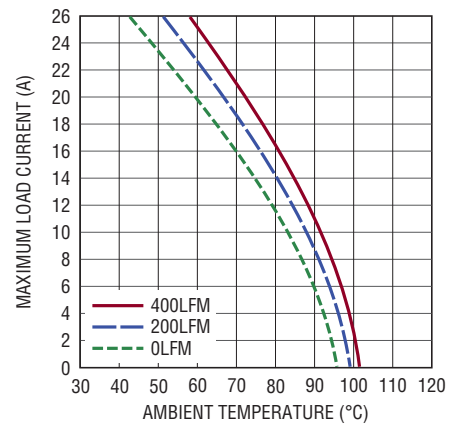


図19. 24V入力、1V出力の
ディレーティング曲線、BGAヒートシンク

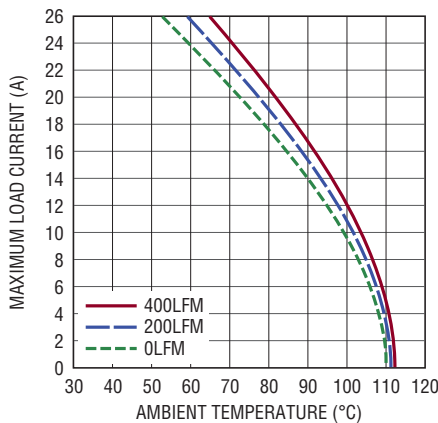


図20. 5V入力、1.8V出力の
ディレーティング曲線、ヒートシンクなし

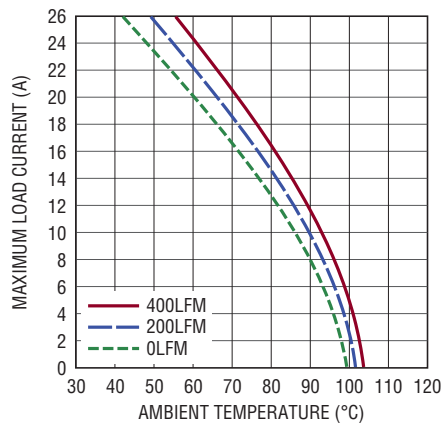


図21. 12V入力、1.8V出力の
ディレーティング曲線、ヒートシンクなし

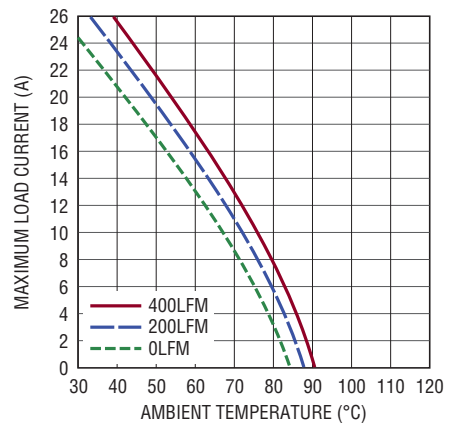


図22. 24V入力、1.8V出力の
ディレーティング曲線、ヒートシンクなし

アプリケーション情報—ディレーティング曲線

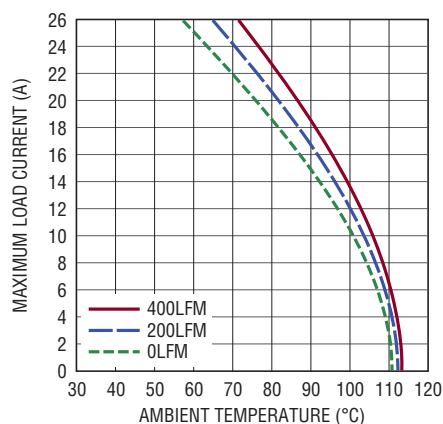


図23. 5V入力、1.8V出力の
ディレーティング曲線、ヒートシンクあり

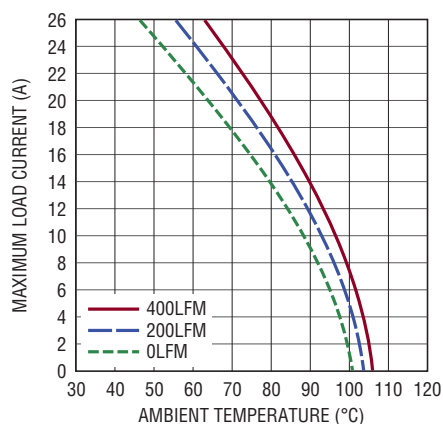


図24. 12V入力、1.8V出力の
ディレーティング曲線、ヒートシンクあり

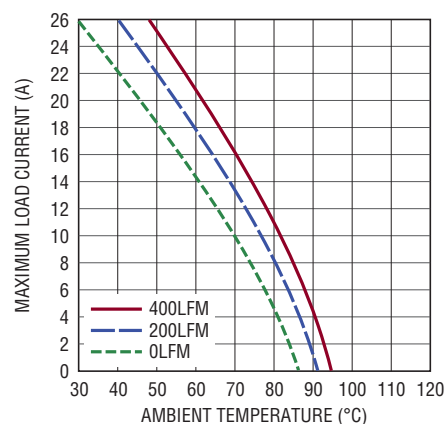


図25. 24V入力、1.8V出力の
ディレーティング曲線、ヒートシンクあり

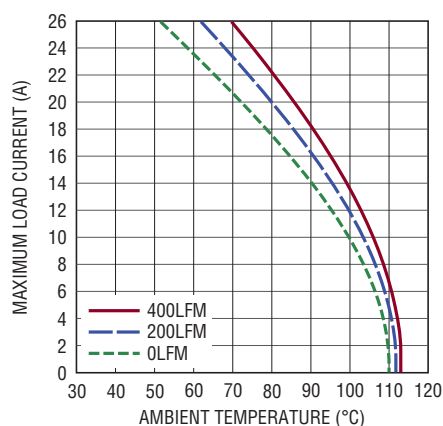


図26. 5V入力、3.3V出力の
ディレーティング曲線、ヒートシンクなし

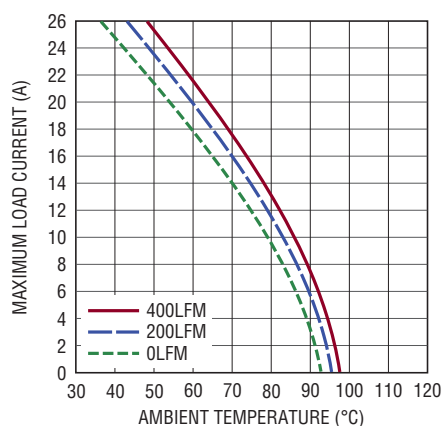


図27. 12V入力、3.3V出力の
ディレーティング曲線、ヒートシンクなし

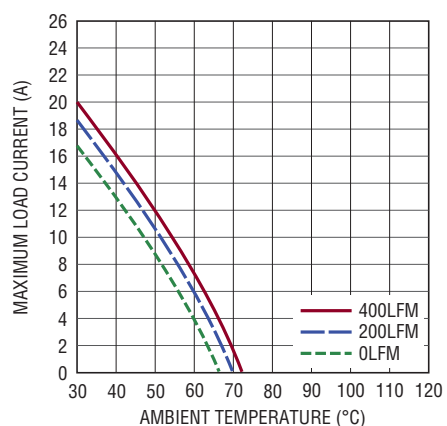


図28. 24V入力、3.3V出力の
ディレーティング曲線、ヒートシンクあり

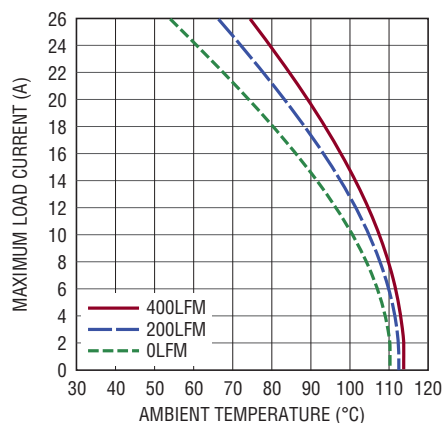


図29. 5V入力、3.3V出力の
ディレーティング曲線、ヒートシンクあり

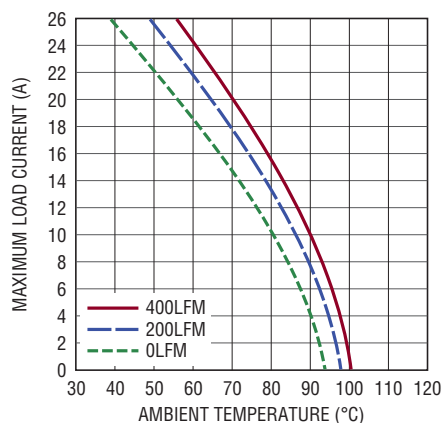


図30. 12V入力、3.3V出力の
ディレーティング曲線、ヒートシンクあり

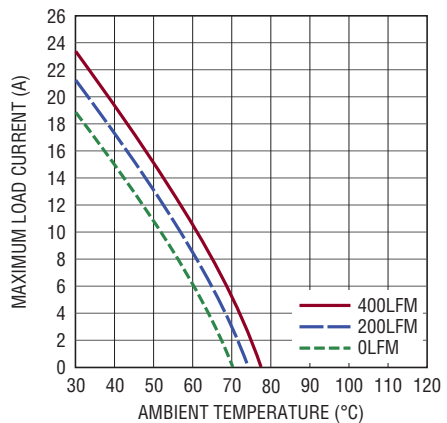


図31. 24V入力、3.3V出力の
ディレーティング曲線、ヒートシンクあり

アプリケーション情報

EMI 性能

SW_n ピンは、LTM4676 の電力段にあるパワー MOSFET の中間点に接続されています。

SW_n ピンと GND ピンの間にオプションの直列 RC 回路網を接続すると、切り替え電流経路内の寄生インダクタンスおよび寄生容量によって発生する高周波 (約 30MHz 以上) のスイッチ・ノード・リングを減衰させることができます。この RC 回路網は、寄生成分による共振を減衰 (抑制) するのでスナバ (抑制) 回路と呼ばれますが、代償として電力損失が大きくなります。

スナバ回路を使用するには、まず、この課題に割り当てる電力と、スナバ回路を実装するために使用できる PCB の面積を決めます。たとえば、PCB のスペースからは、低インダクタンスの 1W 抵抗を使用できる場合、600mW (P_{SNUB}) まで控えめにデレーティングすると、スナバ回路網のコンデンサ (C_{SW}) は次式で計算されます。

$$C_{SW} = \frac{P_{SNUB}}{V_{INn(MAX)}^2 \cdot f_{SW}}$$

ここで、V_{INn (MAX)} はこのアプリケーションで電力段の入力 (V_{INn}) に供給される最大入力電圧であり、f_{SW} は DC/DC コンバータの動作時のスイッチング周波数です。C_{SW} は、NPO、COG、または X7R 型 (以上) の材質にする必要があります。

この結果、スナバ抵抗 (R_{SW}) の値は次式により求められます。

$$R_{SW} = \sqrt{\frac{5nH}{C_{SW}}}$$

スナバ抵抗は低 ESL で、スナバ回路に生じるパルス電流に耐えられるものにする必要があります。0.7Ω ~ 4.2Ω の範囲の値が通常です。

スナバの実装を容易にするため、2.2nF の内蔵スナバ・コンデンサが、低インダクタンス経路を介して、LTM4676 のチャネルのスイッチ・ノードのそれぞれに接続されています。これらのスナバ・コンデンサの電氣的にフロート状態の側は、LTM4676 の SNUB_n ピンに接続されています。スナバの選択に関する上記の説明から、SNUB_n と GND の間に適切なサイズのスナバ抵抗を簡単に直接接続することができます。

(DC1811 での) LTM4676 の EMI 性能をスナバ回路がある場合とない場合で比較し、対照させた結果を図 32 と図 33 に示します。SNUB_n ピンに接続されたスナバ抵抗は、EMI 信号の振幅を数 dBμV/m 低減します。

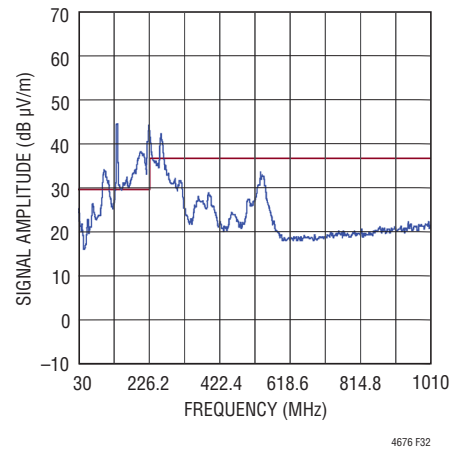


図 32. V_{IN} = 12V で V_{OUT} = 1V/26A を出力する LTM4676 の放射妨害波のスキャン。出力が並列接続された DC1811 ハードウェア。スナバは取り付けない。f_{SW} = 350kHz。10m の電波暗室で測定。ピーク検波法

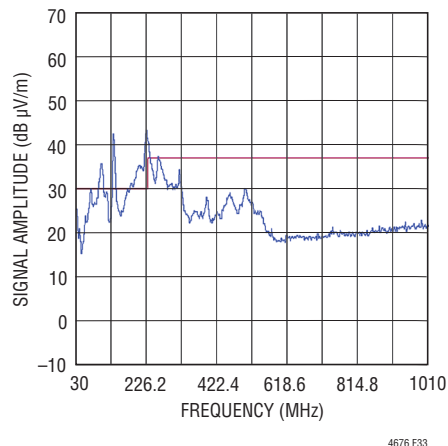


図 33. V_{IN} = 12V で V_{OUT} = 1V/26A を出力する LTM4676 の放射妨害波のスキャン。出力が並列接続された DC1811 ハードウェア。1Ω (1/4W 定格) のスナバ抵抗を SNUB_n から GND に接続。f_{SW} = 350kHz。10m の電波暗室で測定。ピーク検波法

アプリケーション情報

安全性に関する検討事項

LTM4676 モジュールでは V_{IN} と V_{OUT} が電氣的に絶縁されていません。内部にヒューズはありません。必要に応じて、最大入力電流の2倍の定格の低速溶断ヒューズを使って各ユニットを致命的損傷から保護してください。

内部トップ MOSFET の障害による過電圧状態の間、レギュレータへの電流を制限するために、ヒューズまたは回路ブレーカを選択する必要があります。内部トップ MOSFET に障害が発生した場合、これをオフするだけでは過電圧は解消されません。このため、内部ボトム MOSFET がオンしつづけて負荷の保護を試みます。このようなフォルト状態では、障害が発生した内部トップ MOSFET とイネーブルされた内部ボトム MOSFET を通して、入力電圧源からグラウンドに非常に大きな電流が流れます。この電流によって、入力電圧源がこのシステムに供給できる電力量に応じて、過度の熱が発生したり、基板に損傷を与えたりする可能性があります。このような状況に対する2次的なフォルト保護として、ヒューズまたは回路ブレーカを使用できます。このデバイスは、過電流保護および過熱保護の機能を備えています。

レイアウトのチェックリスト/例

LTM4676 は高集積化されているため、PCB レイアウトが非常にシンプルで容易です。ただし、電氣的性能と熱的性能を最適化するにはいくつかのレイアウト上の配慮が必要です。

- V_{INn} 、GND および V_{OUTn} を含む大電流経路には大きな PCB の銅箔面積を使用します。PCB の導通損失と熱ストレスを最小限に抑えるのに役立ちます。
- 入力と出力の高周波用セラミック・コンデンサを V_{INn} 、GND および V_{OUTn} の各ピンに隣接させて配置し、高周波ノイズを最小限に抑えます。
- モジュールの下に専用の電源グラウンド層を配置します。
- ビアの導通損失を最小限に抑え、モジュールの熱ストレスを減らすため、トップ層と他の電源層の間の相互接続に複数のビアを使用します。
- 充填ビアまたはメッキビアでない限り、パッドの上に直接ビアを置かないでください。
- 信号ピンに接続された部品には、別の SGND 銅箔プレーンを使用します。チャンネル1の負荷 GND の検出点では、SGND を GND に接続します。
- 並列モジュールの場合は、図 39 に示すように、 V_{OUTn} 、 V_{OSNS0+}/V_{OSNS-} や $V_{OSNS1}/SGND$ の電圧検出用差動ペア入力、 $RUNn$ 、 $\overline{GPIO_n}$ 、 $COMP_{na}$ 、 $SYNC$ 、 $SHARE_CLK$ の各ピンを互いに接続します。
- 信号ピンからは、モニタリング用にテスト・ポイントを引出してください。

推奨レイアウトの良い例を図 34 に示します。

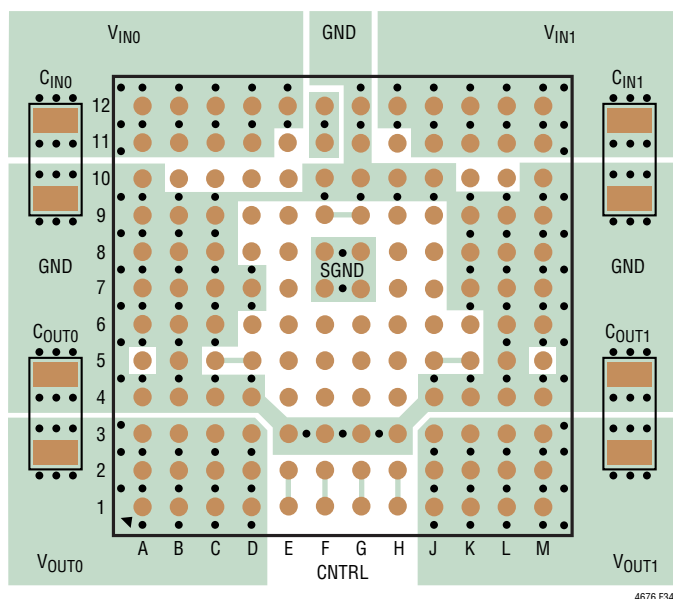
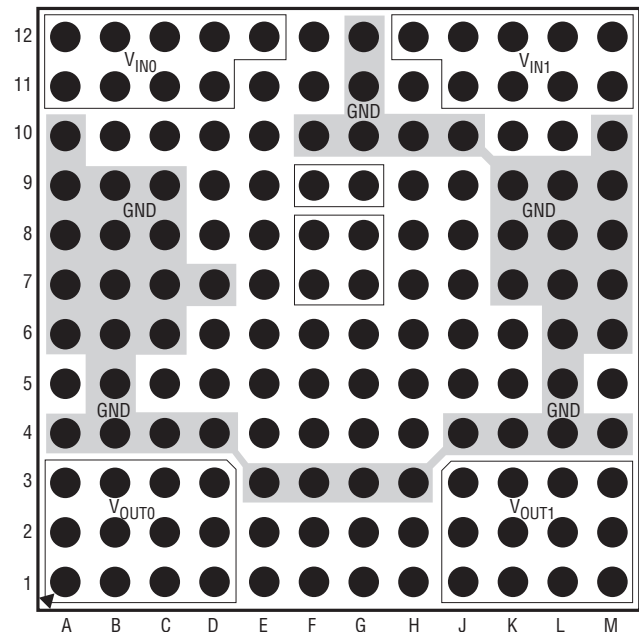


図34. PCB の推奨レイアウト。パッケージ上面から見た図



4676fc

LTM4676

標準的応用例

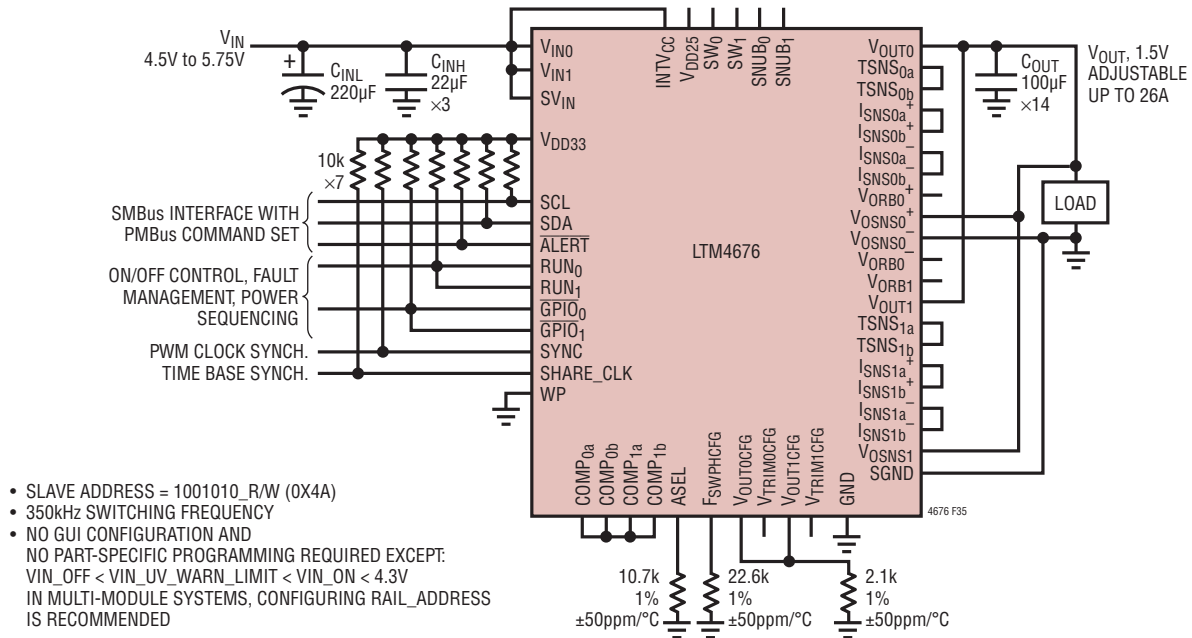
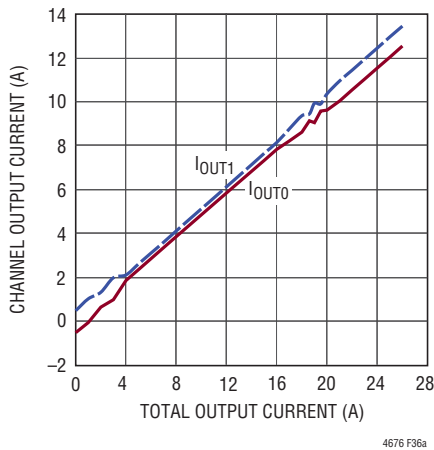
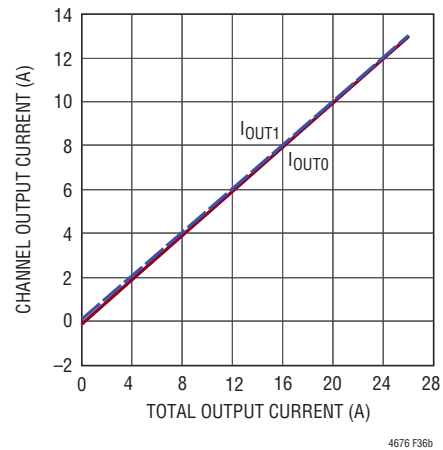


図 35. I²C/SMBus/PMBus シリアル・インタフェースを備えた 26A、1.5V 出力の DC/DC μModule レギュレータ



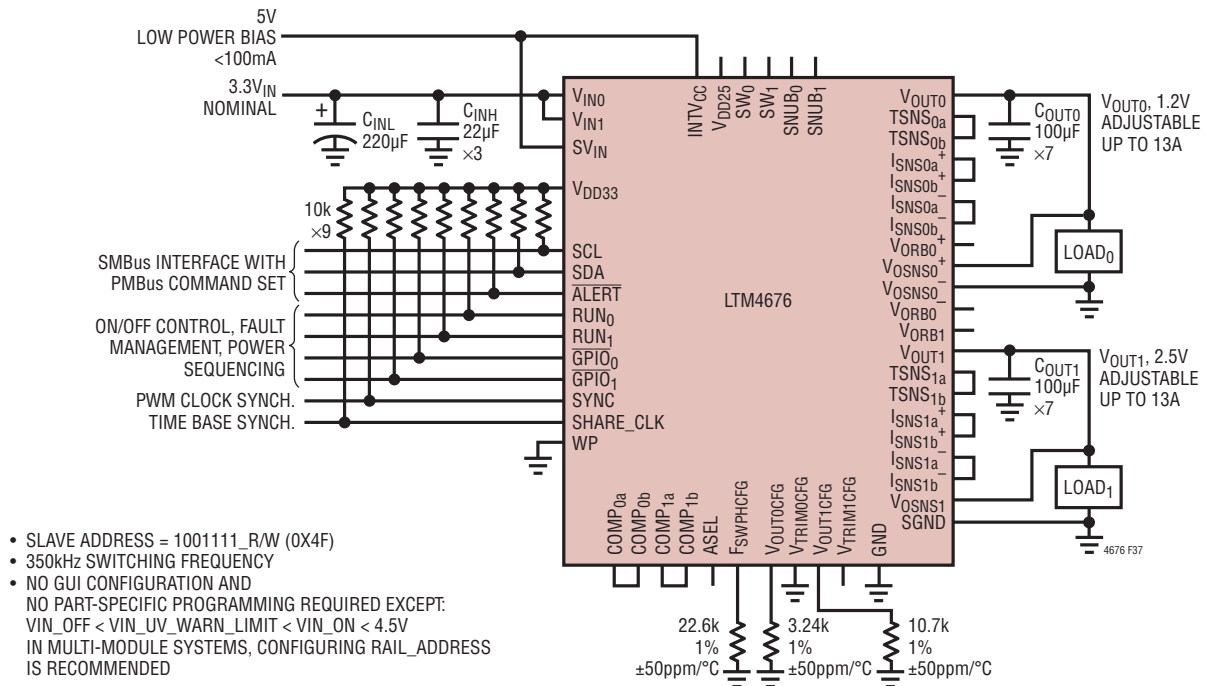
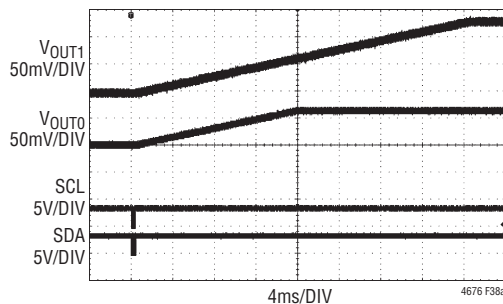
(36a) 5V 入力、図 35 の回路



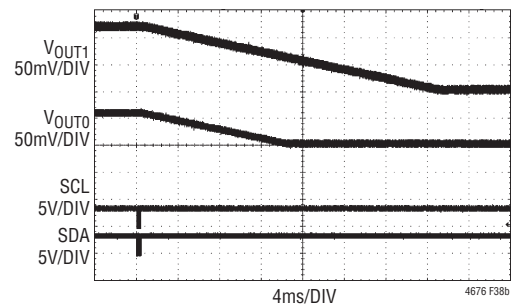
(36b) 12V 入力、図 35 の回路の INTV_{CC} を開放、
V_{OUT} を 1V にした場合

図 36. LTM4676 のチャネルの電流分担性能

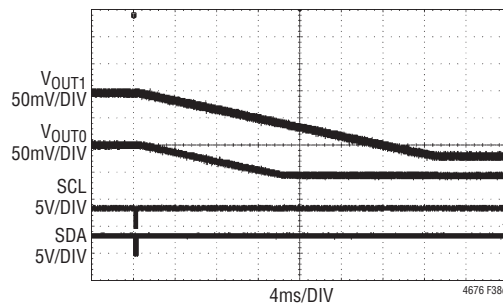
標準的応用例

図 37. 3.3V 電源入力から 13A、1.2V および 2.5V 出力を生成し、I²C/SMBus/PMBus シリアル・インタフェースを提供

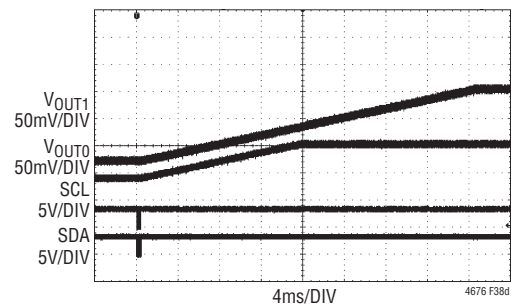
(38a) PMBus 動作 (レジスタ 0x01) : 0x80 → 0xA8 (マージン“H”)



(38b) PMBus 動作 (レジスタ 0x01) : 0xA8 → 0x80 (マージン・オフ)



(38c) PMBus 動作 (レジスタ 0x01) : 0x80 → 0x98 (マージン“L”)



(38d) PMBus 動作 (レジスタ 0x01) : 0x98 → 0x80 (マージン・オフ)

図 38. 出力電圧マーニング、図 37 の回路

標準的応用例

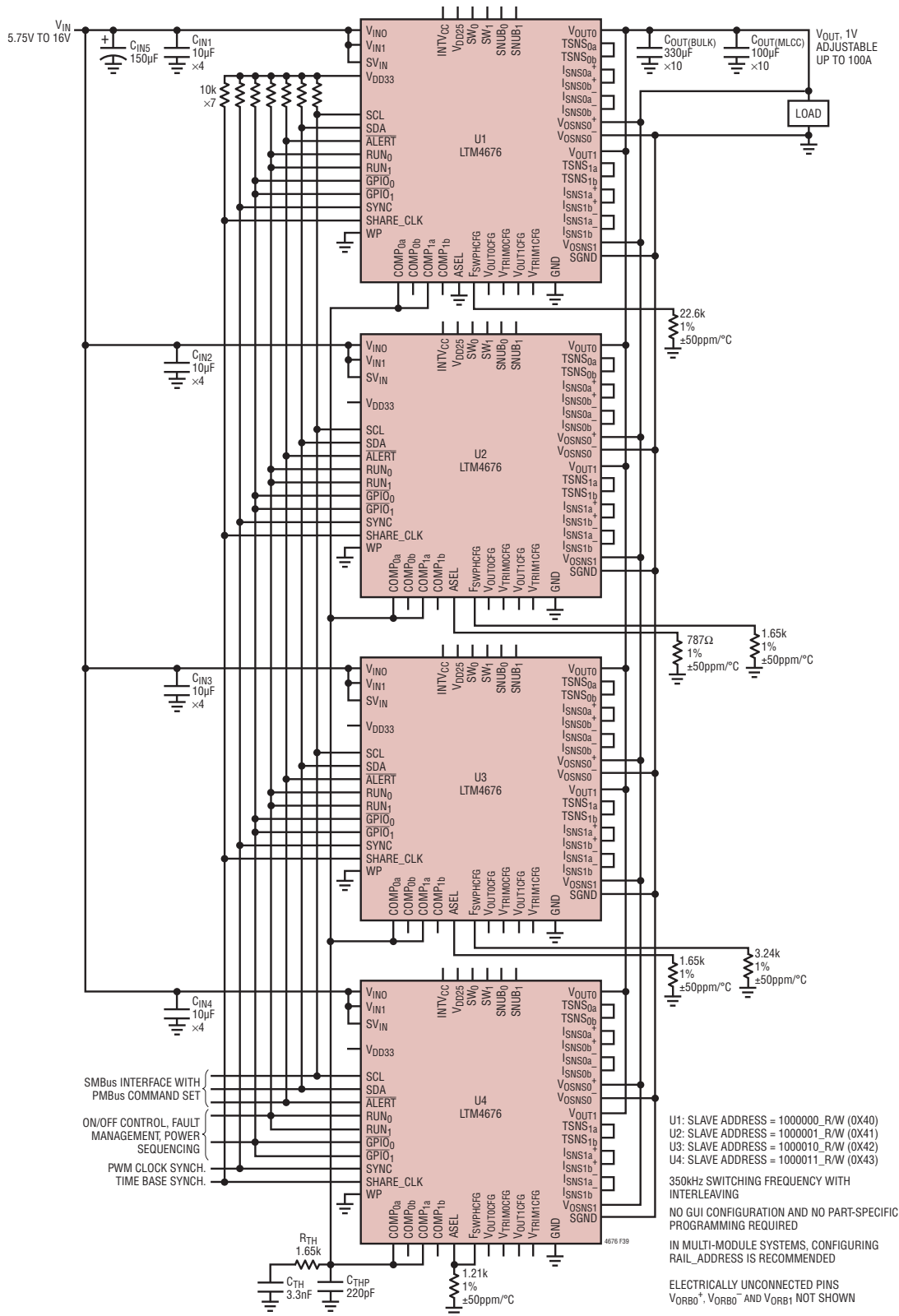


図 39. 並列接続された 4 個の LTM4676 が最大 100A で 1V 出力を生成。2 線 I²C/SMBus/PMBus シリアル・インタフェースでアクセス可能なパワー・システム・マネージメント機能を搭載。評価や詳細情報については、デモボード DC1989、DC1989A-C を参照

4676fc

標準的応用例

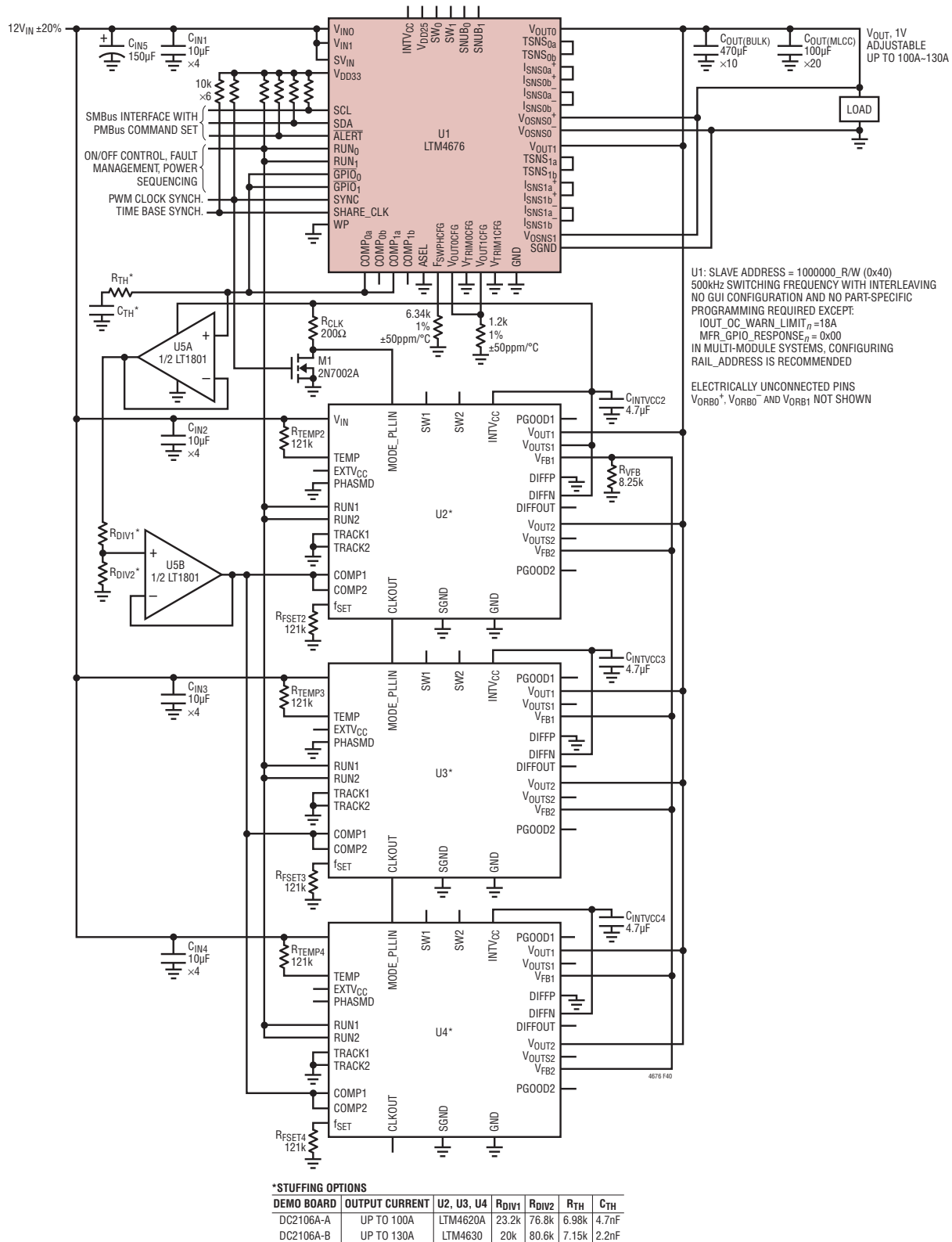


図 40. 1 個の LTM4676 と 3 個の LTM4620A または LTM4630 (デモボード DC2106A-A、DC2106A-B を参照) を並列接続して、最大 100A ~ 130A で 1V 出力を生成。LTM4676 を介してアクセス可能なパワー・システム・マネージメント機能。図 41 参照。

4676fc

標準的応用例

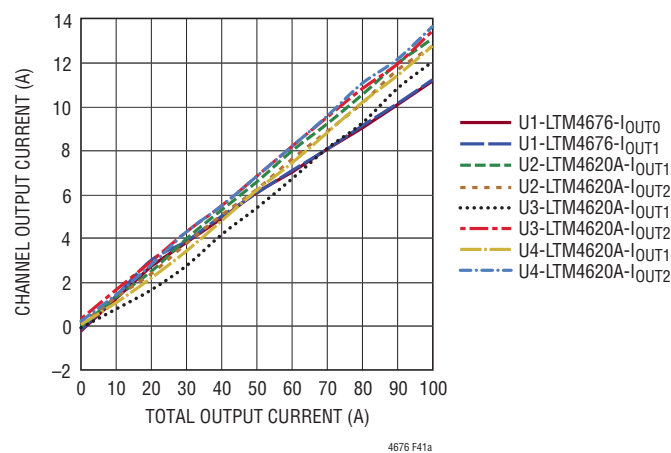


図 41a. LTM4676 を 3 個の LTM4620A と並列接続 (出力は最大 100A)

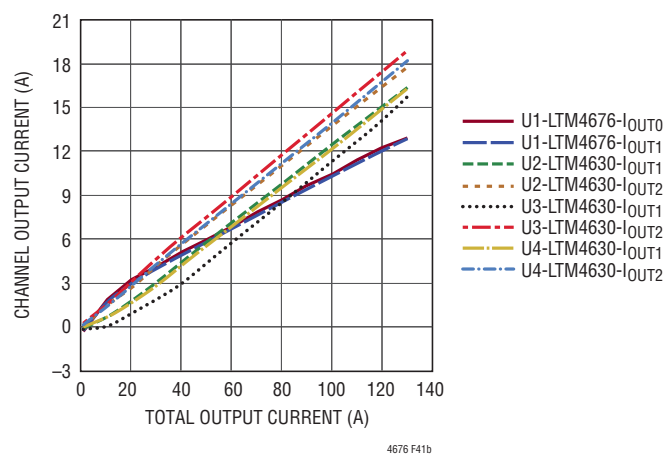


図 41b. LTM4676 を 3 個の LTM4630 と並列接続 (出力は最大 130A)

図 41. 12V 入力での図 40 の電流分担性能

標準の応用例

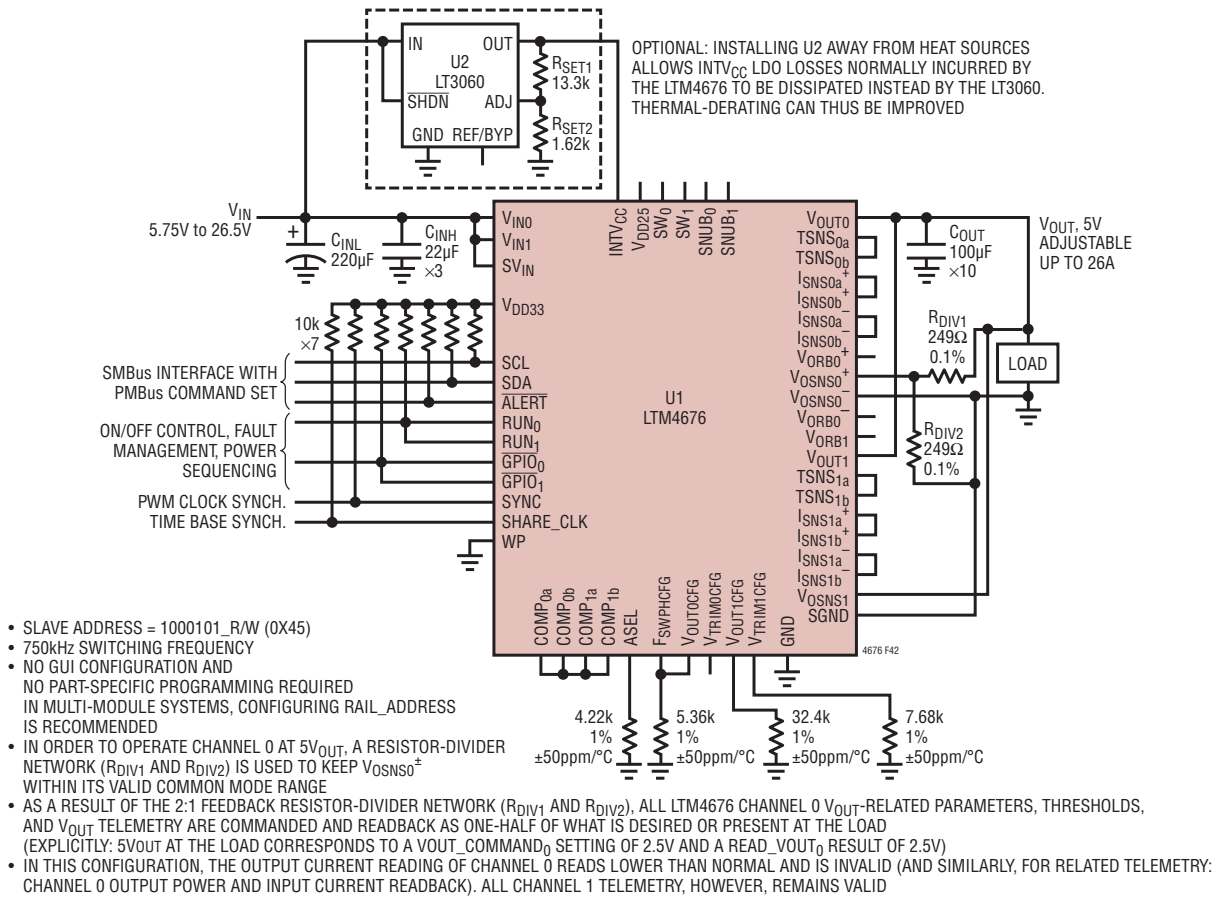


図 42. シリアル・インタフェースを備えた 26A、5V 出力 DC/DC μModule レギュレータ

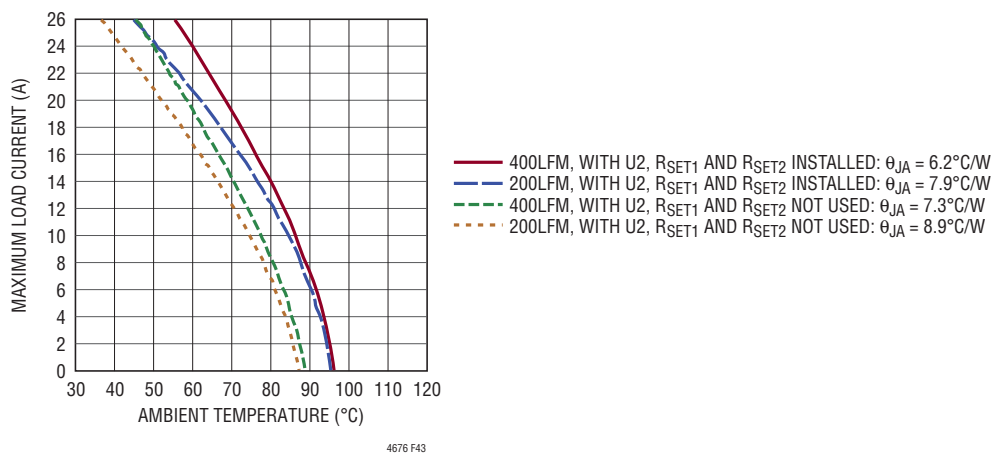


図 43. 図 42 の回路の出力デレーティング曲線 (DC1811A でテスト、12V 入力、ヒートシンクなし)

パッケージ



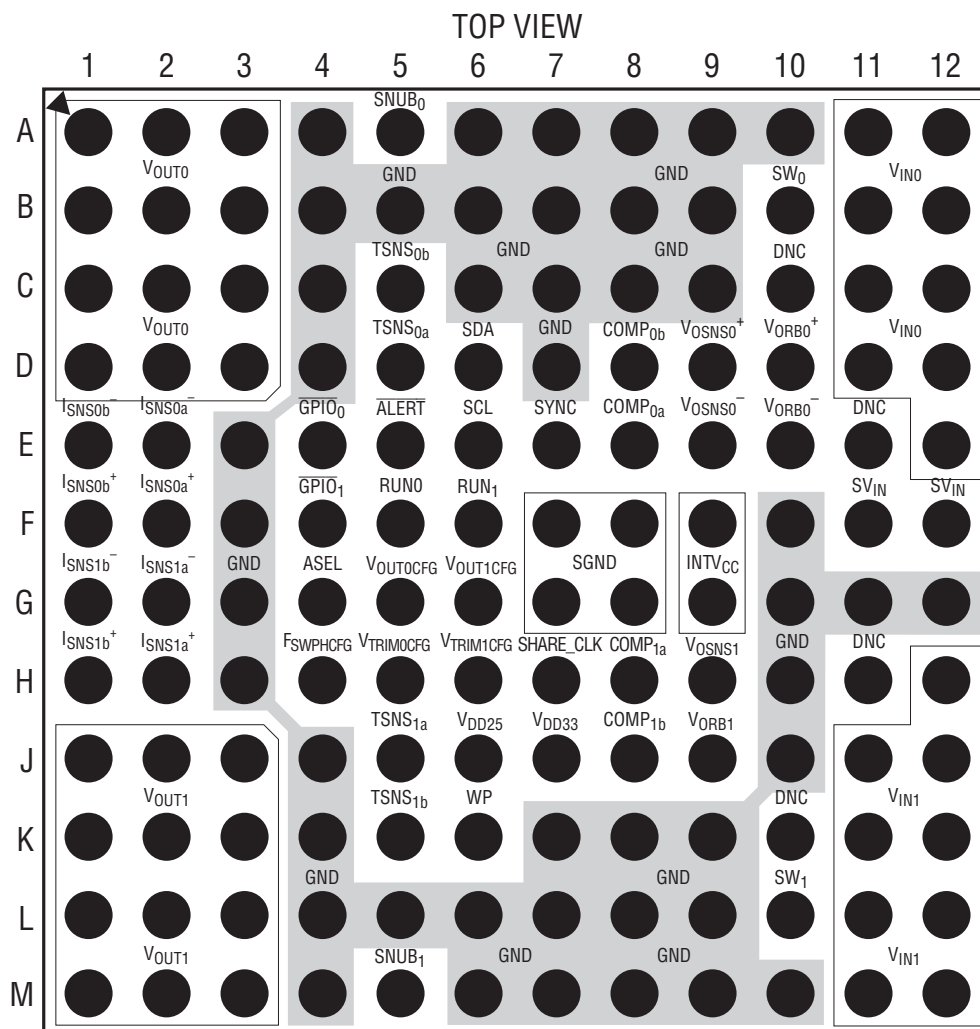
パッケージの行と列のラベルは μ Module 製品間で異なります。各パッケージのレイアウトを確認してください。

表 21. LTM4676 の BGA パッケージのピン配置

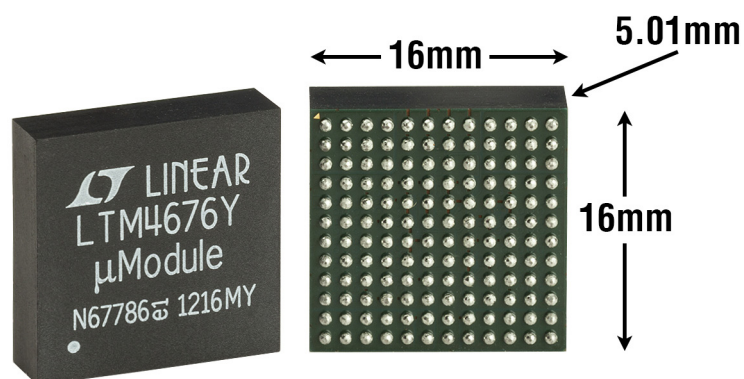
ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能
A1	V _{OUT0}	B1	V _{OUT0}	C1	V _{OUT0}	D1	V _{OUT0}	E1	I _{SNS0b} ⁻	F1	I _{SNS0b} ⁺
A2	V _{OUT0}	B2	V _{OUT0}	C2	V _{OUT0}	D2	V _{OUT0}	E2	I _{SNS0a} ⁻	F2	I _{SNS0a} ⁺
A3	V _{OUT0}	B3	V _{OUT0}	C3	V _{OUT0}	D3	V _{OUT0}	E3	GND	F3	GND
A4	GND	B4	GND	C4	GND	D4	GND	E4	GPIO ₀	F4	GPIO ₁
A5	SNUB ₀	B5	GND	C5	TSNS _{0b}	D5	TSNS _{0a}	E5	ALERT	F5	RUN ₀
A6	GND	B6	GND	C6	GND	D6	SDA	E6	SCL	F6	RUN ₁
A7	GND	B7	GND	C7	GND	D7	GND	E7	SYNC	F7	SGND
A8	GND	B8	GND	C8	GND	D8	COMP _{0b}	E8	COMP _{0a}	F8	SGND
A9	GND	B9	GND	C9	GND	D9	V _{OSNS0} ⁺	E9	V _{OSNS0} ⁻	F9	INTV _{CC}
A10	GND	B10	SW ₀	C10	DNC	D10	V _{ORB0} ⁺	E10	V _{ORB0} ⁻	F10	GND
A11	V _{IN0}	B11	V _{IN0}	C11	V _{IN0}	D11	V _{IN0}	E11	DNC	F11	SV _{IN}
A12	V _{IN0}	B12	V _{IN0}	C12	V _{IN0}	D12	V _{IN0}	E12	V _{IN0}	F12	SV _{IN}

ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能
G1	I _{SNS1b} ⁻	H1	I _{SNS1b} ⁺	J1	V _{OUT1}	K1	V _{OUT1}	L1	V _{OUT1}	M1	V _{OUT1}
G2	I _{SNS1a} ⁻	H2	I _{SNS1a} ⁺	J2	V _{OUT1}	K2	V _{OUT1}	L2	V _{OUT1}	M2	V _{OUT1}
G3	GND	H3	GND	J3	V _{OUT1}	K3	V _{OUT1}	L3	V _{OUT1}	M3	V _{OUT1}
G4	ASEL	H4	F _{SWPHCFG}	J4	GND	K4	GND	L4	GND	M4	GND
G5	V _{OUT0CFG}	H5	V _{TRIM0CFG}	J5	TSNS _{1a}	K5	TSNS _{1b}	L5	GND	M5	SNUB ₁
G6	V _{OUT1CFG}	H6	V _{TRIM1CFG}	J6	V _{DD25}	K6	WP	L6	GND	M6	GND
G7	SGND	H7	SHARE_CLK	J7	V _{DD33}	K7	GND	L7	GND	M7	GND
G8	SGND	H8	COMP _{1a}	J8	COMP _{1b}	K8	GND	L8	GND	M8	GND
G9	INTV _{CC}	H9	V _{OSNS1}	J9	V _{ORB1}	K9	GND	L9	GND	M9	GND
G10	GND	H10	GND	J10	GND	K10	DNC	L10	SW ₁	M10	GND
G11	GND	H11	DNC	J11	V _{IN1}	K11	V _{IN1}	L11	V _{IN1}	M11	V _{IN1}
G12	GND	H12	V _{IN1}	J12	V _{IN1}	K12	V _{IN1}	L12	V _{IN1}	M12	V _{IN1}

パッケージ



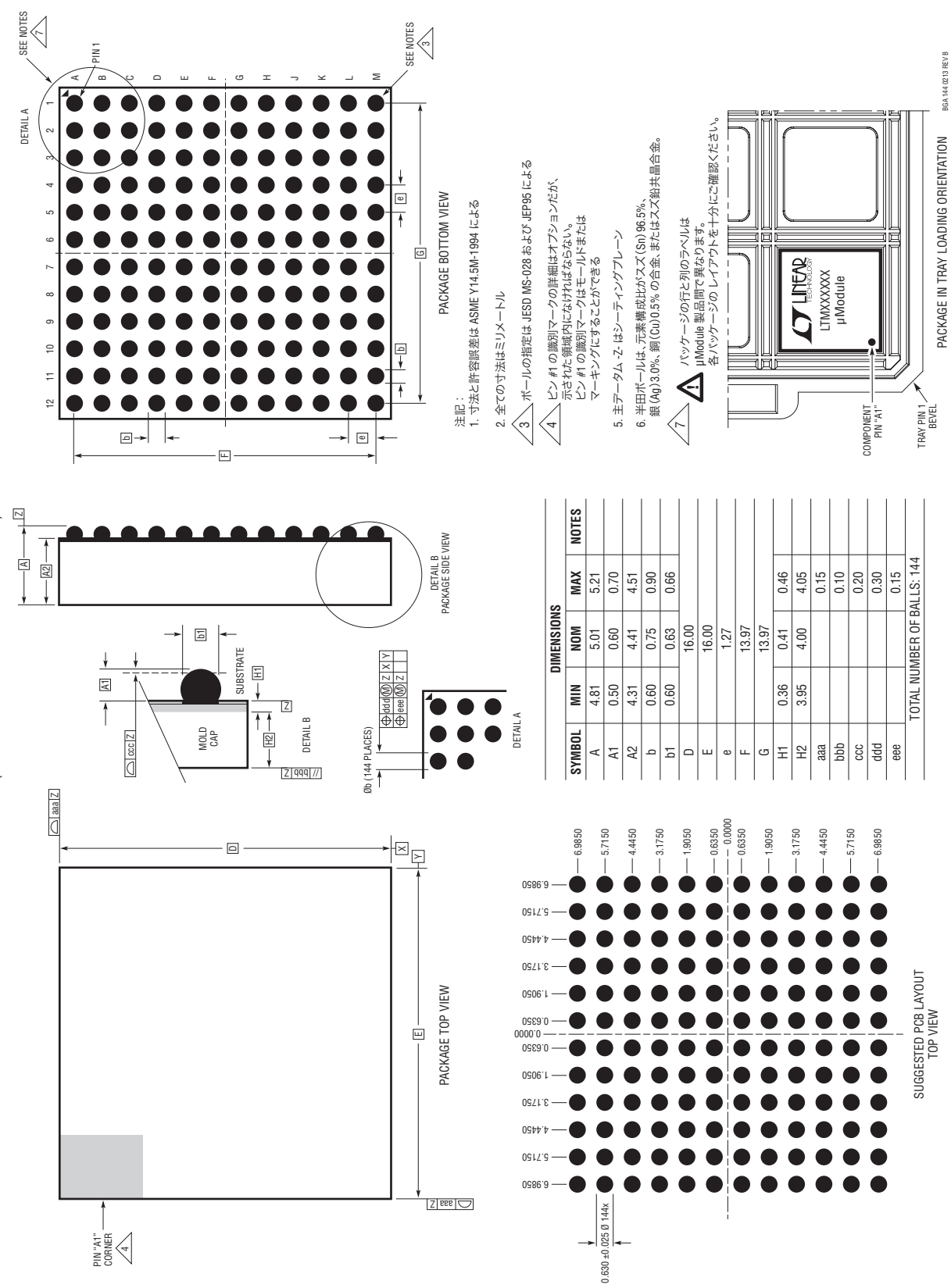
パッケージの写真



パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> を参照してください。

BGA Package
144-Lead (16mm × 16mm × 5.01mm)
(Reference LTC DWG # 05-08-1920 Rev B)



改訂履歴

REV	日付	概要	ページ番号
A	12/13	Video Tech Clip リンクを追加。 表 15、16、17 の図の番号を修正。	1 61
B	2/14	SnPb BGA オプションを追加。 図 40 の製品番号を更新。	1、3 71
C	8/14	Note 13 を更新。 ブロック図を更新。 機能図を更新。 テスト回路を更新。 I ² C コマンドを更新。 メーカ製品 ID コードを更新。 "RESTORE_USER_ALL" の属性を更新。 表 4 の位相情報を修正。 図 35、37、44 を更新。	10 19 20 21 27 28、40 35 43 68、69、78

LTM4676

標準的応用例

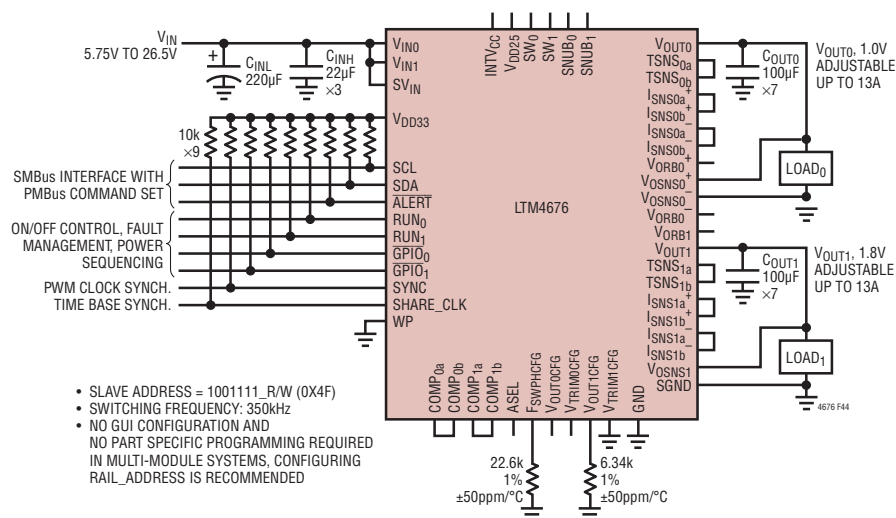


図 44. シリアル・インタフェースを備えた 13A/1V および 13A/1.8V 出力 DC/DC μModule レギュレータ

デザイン・リソース

主題	説明	
μModule のデザイン/製造リソース	デザイン: <ul style="list-style-type: none">選択ガイドデモボードおよび Gerber ファイル無料シミュレーション・ツール	製造: <ul style="list-style-type: none">クイック・スタート・ガイドPCB のデザイン、組立、および製造ガイドラインパッケージおよびボード・レベルの信頼性
μModule レギュレータ製品の検索	<ol style="list-style-type: none">製品の表をパラメータによって並べ替え、結果をスプレッドシートとしてダウンロードするQuick Power Search パラメトリック・テーブルを使って検索を実行する <div><div>Quick Power Search</div><div><div>Input</div><div>V_{in} (Min)</div><div><input type="text"/></div><div>V</div><div>V_{in} (Max)</div><div><input type="text"/></div><div>V</div></div><div><div>Output</div><div>V_{out}</div><div><input type="text"/></div><div>V</div><div>I_{out}</div><div><input type="text"/></div><div>A</div></div><div>Search</div></div>	
TechClip ビデオ	μModule 製品の電気的特性と熱特性のベンチマーク・テストの方法を詳しく説明した短いビデオ	
デジタル・パワー・システム管理	リニアテクノロジーのデジタル電源管理デバイス・ファミリは、電源の監視、管理、マージン制御およびシーケンス制御などの基本機能を提供する高度に集積されたソリューションであり、ユーザの構成とフォルト・ログを保存する EEPROM を搭載しています。	

関連製品

製品番号	説明	注釈
LTM4620A	デュアル 13A、シングル 26A 降圧 μModule レギュレータ	4.5V ≤ V _{IN} ≤ 16V、0.6V ≤ V _{OUT} ≤ 5.3V、15mm×15mm×4.41mm LGA パッケージ
LTM4630	デュアル 18A、シングル 36A 降圧 μModule レギュレータ	4.5V ≤ V _{IN} ≤ 15V、0.6V ≤ V _{OUT} ≤ 1.8V、16mm×16mm×4.41mm LGA パッケージ
LTM4641	先進の入力および負荷保護機能を備えた 10A μModule レギュレータ	4.5V ≤ V _{IN} ≤ 38V、0.6V ≤ V _{OUT} ≤ 6V、15mm×15mm×5.01mm BGA パッケージ
LTC3880/LTC3883	パワー・システム・マネージメント搭載、デュアルおよびシングル出力 DC/DC コントローラ	0.5% TUE 16ビット ADC、電圧/電流/温度モニタおよび監視
LTC2977/LTC2974	8 チャンネルおよび 4 チャンネル PMBus パワー・システム・マネージャ	0.25% TUE 16ビット ADC、電圧/温度の監視および管理

米国特許 7000125 および他の関連する国際特許の使用権を許諾されています。

4676fc