

デジタル・パワーシステム・  
マネージメント機能を備えた  
デュアル13A/シングル26A μModule レギュレータ

## 特長

- 制御およびモニタ用のデジタル・インターフェースを備えたデュアル高速アナログ・ループ
- 広い入力電圧範囲: 4.5V ~ 26.5V
- 出力電圧範囲: 0.5V ~ 5.4V ( $V_{OUT0}$  の場合は最大 4V)
- 全温度範囲での最大 DC 出力誤差: ±1%
- 10A 負荷での電流読み取り精度: ±2.5%
- 400kHz の PMBus に準拠した I<sup>2</sup>C シリアル・インターフェース
- 16 ビット ΔΣA/D コンバータ内蔵
- 固定周波数電流モード制御
- 複数のモジュールの並列接続および電流分担
- 16 個のスレーブ・アドレス: レール/グローバル・アドレス指定
- 16mm × 16mm × 5.01mm BGA パッケージ

### 読み取り可能なデータ:

- 入力電圧、出力電圧、入力電流、出力電流、および温度
- 動作中のピーク値、稼働時間、フォルト、および警告
- 内蔵 EEPROM のフォルト・ログ記録

### 書き込み可能なデータおよび設定可能なパラメータ:

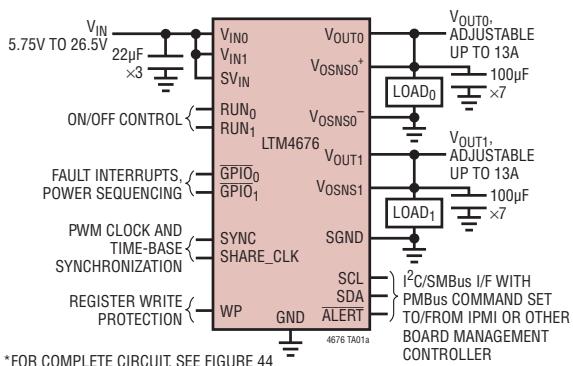
- 出力電圧、電圧シーケンシングおよびマージニング
- 電圧増減のデジタル・ソフトスタート/ストップ
- OV/UV/OT、UVLO、周波数、および位相調整

## アプリケーション

- 試作品、量産、および実地環境でのシステム最適化、特性評価、およびデータ・マイニング
- 通信システム、データ通信システム、およびストレージ・システム

## 標準的応用例

### 制御およびモニタ用のデジタル・インターフェースを備えたデュアル13A μModule レギュレータ



## 概要

LTM<sup>®</sup>4676 は、デュアル13A またはシングル26A の降圧 μModule<sup>®</sup>(マイクロモジュール)DC/DCレギュレータで、PMBus (I<sup>2</sup>Cをベースとするオープン・スタンダードのデジタル・インターフェース・プロトコル)を介して、遠隔設定と、パワー・マネジメント・パラメータの遠隔モニタが可能です。LTM4676 は、高速アナログ制御ループ、高精度混合信号回路、EEPROM、パワー MOSFET、インダクタ、および支持部品で構成されています。

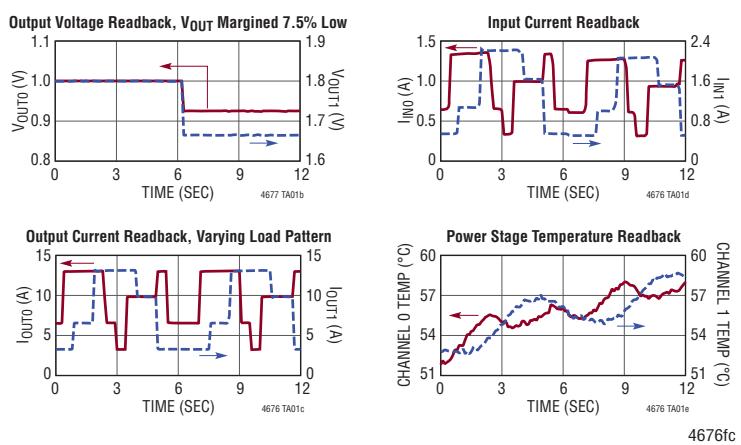
LTM4676 の2線式シリアル・インターフェースにより、プログラム可能なスルーレートで、遅延時間のシーケンシングを行って、出力のマージニング、調整、および緩やかな増減が可能です。入力および出力の電流および電圧、出力電力、温度、稼働時間、およびピーク値は読み取り可能です。EEPROM 内容のカスタム構成は必要ありません。起動時には、出力電圧、スイッチング周波数、およびチャネル位相角を、ピン配線で値が決まる抵抗によって設定できます。LTpowerPlay™ GUI、DC1613 USB-PMBus コンバータ、およびデモキットを用意しています。

LTM4676 は、SnPb または RoHS 準拠の端子仕上げの 16mm × 16mm × 5.01mm BGA パッケージで供給されます。

LT、LT、LTC、LTM、Linear Technology、Linear のロゴ、μModule、Burst Mode および PolyPhase はリニアテクノロジー社の登録商標です。LTpowerPlay はリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。5408150、5481178、5705919、5929620、6144194、6177787、6580258、7420359、8163643 を含む米国特許により保護されています。米国特許 7000125 および他の関連する国際特許の使用権を許諾されています。

(TechClip ビデオアイコン)をクリックすると、関連するビデオクリップをご覧いただけます。

### PMBus と LTpowerPlay を使用した、負荷パターン・テスト時の $V_{OUT0}/V_{OUT1}$ のテレメトリとマージンのモニタ。10Hz のポーリング・レート。12V 入力



## 目次

特長	1	スイッチング周波数と位相	46
アプリケーション	1	最小オン時間に関する検討事項	48
標準的応用例	1	可変遅延時間、ソフトスタート、出力電圧ランプ	48
概要	1	デジタル・サーボ・モード	49
絶対最大定格	3	ソフトオフ(シーケンス制御によるオフ)	50
発注情報	3	低電圧ロックアウト	50
ピン配置	3	フォルト状態	51
電気的特性	4	オープン・ドレイン・ピン	51
標準的性能特性	11	フェーズロック・ループと周波数同期	52
ピン機能	14	RCONFIGのピンストラップ(外付け抵抗設定ピン)	52
簡略ブロック図	19	電圧の選択	52
デカップリングの要件	19	USBからI <sup>2</sup> C/SMBus/PMBusへのコントローラを	
機能図	20	システム内のLTM4676へ接続	53
テスト回路	21	LTpowerPlay:デジタル・パワーシステム・	
動作	22	マネージメント向けのインターフェイスGUI	54
電源モジュールの概要	22	PMBusの通信とコマンド処理	56
設定可能な電源モジュールと読み出しデータ	24	熱に関する検討事項と出力電流のディレーティング	58
時間平均とピーク読み出しデータ	26	EMI性能	66
電源モジュールの概要	29	安全性に関する検討事項	67
EEPROM	33	レイアウトのチェックリスト/例	67
追加情報	33	標準的応用例	68
アプリケーション情報	34	パッケージ	74
LTC3880とLTM4676の制御ICの差異	34	パッケージの写真	75
V <sub>IN</sub> からV <sub>OUT</sub> への降圧比	45	パッケージ	76
入力コンデンサ	45	改訂履歴	77
出力コンデンサ	45	標準的応用例	78
軽負荷電流動作	45	デザイン・リソース	78
		関連製品	78

LTC3880のデータシートはこの製品に不可欠なリファレンス・ドキュメントです。

参照Webサイト:

[www.linear-tech.co.jp/LTC3880](http://www.linear-tech.co.jp/LTC3880)

## 絶対最大定格

### (Note 1)

#### 端子電圧:

$V_{INn}$ (Note 4)、 $SV_{IN}$ .....	-0.3V ~ 28V
$V_{OUTn}$ .....	-0.3V ~ 6V
$V_{OSNS0^+}$ 、 $V_{ORB0^+}$ .....	-0.3V ~ 4.25V
$V_{OSNS1}$ 、 $V_{ORB1}$ 、 $INTV_{CC}$ 、 $I_{SNSna^+}$ 、 $I_{SNSnb^+}$ 、 $I_{SNSna^-}$ 、 $I_{SNSnb^-}$ .....	-0.3V ~ 6V
$RUN_n$ 、 $SDA$ 、 $SCL$ 、 $\overline{ALERT}$ .....	-0.3V ~ 5.5V
$F_{SWPHCFG}$ 、 $V_{OUTnCFG}$ 、 $V_{TRIMnCFG}$ 、 $ASEL$ .....	-0.3V ~ 2.75V
$V_{DD33}$ 、 $\overline{GPIO_n}$ 、 $SYNC$ 、 $SHARE\_CLK$ 、 $WP$ 、 $TSNS_{na}$ 、 $COMP_{na}$ 、 $COMP_{nb}$ 、 $V_{OSNS0^-}$ 、 $V_{ORB0^-}$ .....	-0.3V ~ 3.6V
$SGND$ .....	-0.3V ~ 0.3V

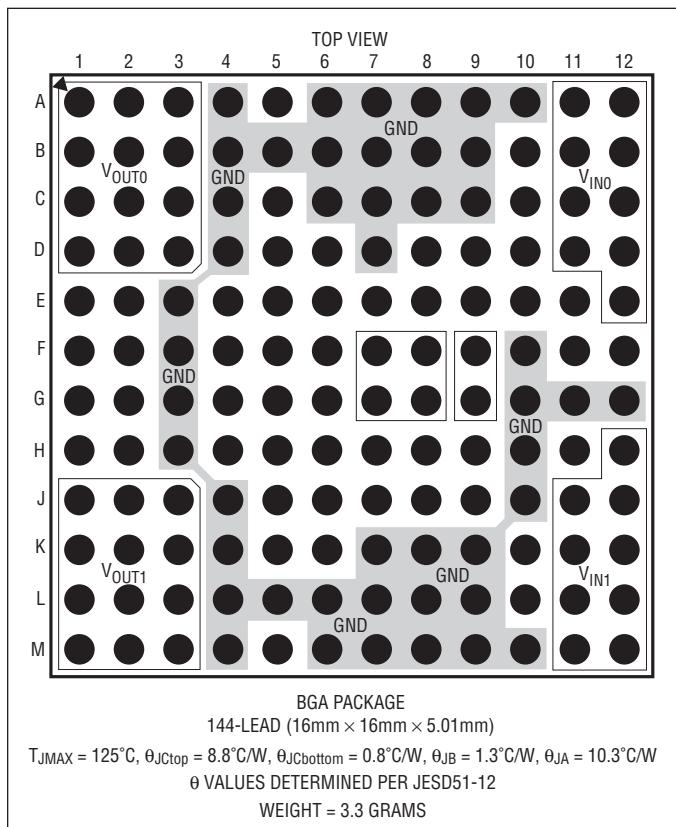
#### 端子電流

$INTV_{CC}$ のピーク出力電流.....	100mA
$V_{DD25}$ .....	-1.5mA ~ 1.5mA
$TSNS_{nb}$ .....	-1mA ~ 10mA

#### 温度

内部動作温度範囲 (Note 2, 3) .....	-40°C ~ 125°C
保存温度範囲.....	-55°C ~ 125°C
リフロー時のピーク・パッケージ・ボディ温度 .....	245°C

## ピン配置



## 発注情報

製品番号	パッド/ボール仕上げ	製品マーキング*		パッケージ	MSL レーティング	温度範囲 (Note 2)
		デバイス	コード			
LTM4676EY#PBF	SAC305 (RoHS)	LTM4676Y	e1	BGA	4	-40°C to 125°C
LTM4676IY#PBF	SAC305 (RoHS)	LTM4676Y	e1	BGA	4	-40°C to 125°C
LTM4676IY	SnPb (63/37)	LTM4676Y	e0	BGA	4	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。<sup>\*</sup> 温度グレードは出荷時のコンテナのラベルで識別されます。パッド/ボール仕上げのコードは、IPC/JEDEC J-STD-609による。

- 端子仕上げおよび非無鉛仕上げの製品マーキング:  
[www.linear-tech.co.jp/leadfree](http://www.linear-tech.co.jp/leadfree)

- 推奨されるLGA/BGAのPCBアセンブリおよび製造方法:  
[www.linear-tech.co.jp/u/module/pcbassembly](http://www.linear-tech.co.jp/u/module/pcbassembly)

- LGA/BGAパッケージおよびトレイ図面:  
[www.linear-tech.co.jp/packaging](http://www.linear-tech.co.jp/packaging)

**電気的特性** ●は規定された全内部動作温度範囲の規格値を意味する(Note 2)。各出力チャネルに対する規格値(Note 4)。注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ 、 $RUN_n = 5\text{V}$ 、 $\text{FREQUENCY\_SWITCH} = 500\text{kHz}$ 、および $V_{OUTn}$ が $1.000\text{V}$ に指定される。注記がない限り、EEPROMの出荷時デフォルト設定値で設定され、テスト回路1に基づく。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
$V_{IN}$	Input DC Voltage	Test Circuit 1 Test Circuit 2; $V_{IN\_OFF} < V_{IN\_ON} = 4.25\text{V}$	● ●	5.75 4.5	26.5 5.75	V	
$V_{OUT0}$	Range of Output Voltage Regulation, Channel 0	$V_{OUT0}$ Differentially Sensed on $V_{OSNS0^+}/V_{OSNS0^-}$ Pin-Pair; Commanded by Serial Bus or with Resistors Present at Start-Up on $V_{OUT0CFG}$ and/or $V_{TRIM0CFG}$	●	0.5	4.0	V	
$V_{OUT1}$	Range of Output Voltage Regulation, Channel 1	$V_{OUT1}$ Differentially Sensed on $V_{OSNS1}/SGND$ Pin-Pair; Commanded by Serial Bus or with Resistors Present at Start-Up on $V_{OUT1CFG}$ and/or $V_{TRIM1CFG}$	●	0.5	5.4	V	
$V_{OUTn(DC)}$	Output Voltage, Total Variation with Line and Load	Digital Servo Engaged ( $MFR\_PWM\_MODE_n[6] = 1_b$ ) Digital Servo Disengaged ( $MFR\_PWM\_MODE_n[6] = 0_b$ ) $V_{OUTn}$ Commanded to $1.000\text{V}$ , $V_{OUTn}$ Low Range ( $MFR\_PWM\_CONFIG[6-n] = 1_b$ ), $\text{FREQUENCY\_SWITCH} = 250\text{kHz}$ (Note 5)	●	0.990 0.985	1.000 1.000	1.010 1.015	V

## 入力の仕様

$I_{INRUSH(VIN)}$	Input Inrush Current at Start-Up	Test Circuit 1, $V_{OUTn} = 1\text{V}$ , $V_{IN} = 12\text{V}$ ; No Load Besides Capacitors; $TON\_RISE_n = 3\text{ms}$		400		mA
$I_Q(SVIN)$	Input Supply Bias Current	Forced Continuous Mode, $MFR\_PWM\_MODE_n[1:0] = 10_b$ $RUN_n = 5\text{V}$ , $RUN_{1-n} = 0\text{V}$ Shutdown, $RUN_0 = RUN_1 = 0\text{V}$		40 20		mA mA
$I_S(VIN_n,BURST)$	Input Supply Current in Burst Mode® Operation	Burst Mode Operation, $MFR\_PWM\_MODE_n[1:0] = 01_b$ , $I_{OUTn} = 100\text{mA}$		15		mA
$I_S(VIN_n,PSM)$	Input Supply Current in Pulse-Skipping Mode Operation	Pulse-Skipping Mode, $MFR\_PWM\_MODE_n[1:0] = 00_b$ , $I_{OUTn} = 100\text{mA}$		20		mA
$I_S(VIN_n,FCM)$	Input Supply Current in Forced-Continuous Mode Operation	Forced Continuous Mode, $MFR\_PWM\_MODE_n[1:0] = 10_b$ $I_{OUTn} = 100\text{mA}$ $I_{OUTn} = 13A$		40 1.37		mA A
$I_S(VIN_n,SHUTDOWN)$	Input Supply Current in Shutdown	Shutdown, $RUN_n = 0\text{V}$		50		μA

## 出力の仕様

$I_{OUTn}$	Output Continuous Current Range	(Note 6)		0	13	A	
$\frac{\Delta V_{OUTn(LINE)}}{V_{OUTn}}$	Line Regulation Accuracy	Digital Servo Engaged ( $MFR\_PWM\_MODE_n[6] = 1_b$ ) Digital Servo Disengaged ( $MFR\_PWM\_MODE_n[6] = 0_b$ ) $V_{IN}$ and $V_{IN_n}$ Electrically Shorted Together and $INTVcc$ Open Circuit; $I_{OUTn} = 0A$ , $5.75\text{V} \leq V_{IN} \leq 26.5\text{V}$ , $V_{OUT}$ Low Range ( $MFR\_PWM\_CONFIG[6-n] = 1_b$ ) $\text{FREQUENCY\_SWITCH} = 250\text{kHz}$ (Referenced to $12V_{IN}$ ) (Note 5)	●	0.03 0.03	±0.2	% %/ $\text{V}$	
$\frac{\Delta V_{OUTn(LOAD)}}{V_{OUTn}}$	Load Regulation Accuracy	Digital Servo Engaged ( $MFR\_PWM\_MODE_n[6] = 1_b$ ) Digital Servo Disengaged ( $MFR\_PWM\_MODE_n[6] = 0_b$ ) $0A \leq I_{OUTn} \leq 13A$ , $V_{OUT}$ Low Range, ( $MFR\_PWM\_CONFIG[6-n] = 1_b$ ) $\text{FREQUENCY\_SWITCH} = 250\text{kHz}$ (Note 5)	●	0.03 0.2	0.5	% %	
$V_{OUTn(AC)}$	Output Voltage Ripple			10		mV <sub>P-P</sub>	
$f_s$ (Each Channel)	$V_{OUTn}$ Ripple Frequency	$\text{FREQUENCY\_SWITCH}$ Set to $500\text{kHz}$ (0xFBE8)	●	462.5	500	537.5	kHz
$\Delta V_{OUTn(START)}$	Turn-On Overshoot	$TON\_RISE_n = 3\text{ms}$ (Note 12)		8		mV	
$t_{START}$	Turn-On Start-Up Time	Time from $V_{IN}$ Toggling from $0\text{V}$ to $12\text{V}$ to Rising Edge of $\overline{GPIO}_n$ , $TON\_DELAY_n = 0\text{ms}$ , $TON\_RISE_n = 3\text{ms}$ , $MFR\_GPIO\_PROPAGATE = 0x0100$ , $MFR\_GPIO\_RESPONSE = 0x0000$	●	153	170	ms	

**電気的特性** ●は規定された全内部動作温度範囲の規格値を意味する(Note 2)。各出力チャネルに対する規格値(Note 4)。注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ 、 $RUN_n = 5\text{V}$ 、 $\text{FREQUENCY\_SWITCH} = 500\text{kHz}$ 、および $V_{OUTn}$ が $1.000\text{V}$ に指定される。注記がない限り、EEPROMの出荷時デフォルト設定値で設定され、テスト回路1に基づく。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$t_{DELAY(0ms)}$	Turn-On Delay Time	Time from First Rising Edge of $RUN_n$ to Rising Edge of $\bar{GPIO}_n.TON\_DELAY_n = 0\text{ms}$ , $TON\_RISE_n = 3\text{ms}$ , $MFR\_GPIO\_PROPAGATE = 0x0100$ , $MFR\_GPIO\_RESPONSE = 0x0000$ . $V_{IN}$ Having Been Established for at Least 170ms	● 2.75	3.1	3.5	ms
$\Delta V_{OUTn(LS)}$	Peak Output Voltage Deviation for Dynamic Load Step	Load:0A to 6.5A and 6.5A to 0A at $6.5\text{A}/\mu\text{s}$ , Figure 41 Circuit, $V_{OUTn} = 1\text{V}$ , $V_{IN} = 12\text{V}$ (Note 12)		50		mV
$t_{SETTLE}$	Settling Time for Dynamic Load Step	Load:0A to 6.5A and 6.5A to 0A at $6.5\text{A}/\mu\text{s}$ , Figure 41 Circuit, $V_{OUTn} = 1\text{V}$ , $V_{IN} = 12\text{V}$ (Note 12)		35		$\mu\text{s}$
$I_{OUTn(OCL\_PK)}$	Output Current Limit, Peak	Cycle-by-Cycle Inductor Peak Current Limit Inception		22.5		A
$I_{OUTn(OCL\_AVG)}$	Output Current Limit, Time Averaged	Time-Averaged Output Inductor Current Limit Inception Threshold, Commanded by $IOUT\_OC\_FAULT\_LIMIT_n$ (Note 12)		15.6A; See $I_{O-RB-ACC}$ Specification (Output Current Readback Accuracy)		

#### 制御セクション

$V_{FBCM0}$	Channel 0 Feedback Input Common Mode Range	$V_{OSNS0^-}$ Valid Input Range (Referred to SGND) $V_{OSNS0^+}$ Valid Input Range (Referred to SGND)	● ●	-0.1 0.3 4.25		V V
$V_{FBCM1}$	Channel 1 Feedback Input Common Mode Range	SGND Valid Input Range (Referred to GND) $V_{OSNS1}$ Valid Input Range (Referred to SGND)	● ●	-0.3 0.3 5.5		V V
$V_{OUT0-RNG0}$	Channel 0 Full-Scale Command Voltage, Range 0	(Notes 7, 15) $V_{OUT0}$ Commanded to 4.095V, $MFR\_PWM\_CONFIG[6] = 0_b$ Resolution LSB Step Size		4.015 12 1.375	4.176	V Bits mV
$V_{OUT0-RNG1}$	Channel 0 Full-Scale Command Voltage, Range 1	(Notes 7, 15) $V_{OUT0}$ Commanded to 2.750V, $MFR\_PWM\_CONFIG[6] = 1_b$ Resolution LSB Step Size		2.711 12 0.6875	2.788	V Bits mV
$V_{OUT1-RNG0}$	Channel 1 Full-Scale Command Voltage, Range 0	(Notes 7, 15) $V_{OUT1}$ Commanded to 5.500V, $MFR\_PWM\_CONFIG[5] = 0_b$ Resolution LSB Step Size		5.422 12 1.375	5.576	V Bits mV
$V_{OUT1-RNG1}$	Channel 1 Full-Scale Command Voltage, Range 1	(Notes 7, 15) $V_{OUT1}$ Commanded to 2.750V, $MFR\_PWM\_CONFIG[5] = 1_b$ Resolution LSB Step Size		2.711 12 0.6875	2.788	V Bits mV
$R_{VSENSE0^+}$	$V_{OSNS0^+}$ Impedance to SGND	$0.05\text{V} \leq V_{VOSNS0^+} - V_{SGND} \leq 4.1\text{V}$		41		k $\Omega$
$R_{VSENSE1}$	$V_{OSNS1}$ Impedance to SGND	$0.05\text{V} \leq V_{VOSNS1} - V_{SGND} \leq 5.5\text{V}$		37		k $\Omega$
$t_{ON(MIN)}$	Minimum On-Time	(Note 8)		90		ns

#### アナログOV/UV(過電圧/低電圧)出力電圧スーパー・バイザ・コンパレータ( $VOUT\_OV/UV\_FAULT\_LIMIT$ モニタおよび $VOUT\_OV/UV\_WARN\_LIMIT$ モニタ)

$N_{OV/UV\_COMP}$	Resolution, Output Voltage Supervisors, Channels 0 and 1	(Note 15)		8		Bits
$V_{OOU-RNG}$	Output Voltage Comparator Threshold Detection Range, Channel 0	(Note 15) High Range Scale, $MFR\_PWM\_CONFIG[6] = 0_b$ Low Range Scale, $MFR\_PWM\_CONFIG[6] = 1_b$		1 0.5	4.095 2.7	V V

**電気的特性** ●は規定された全内部動作温度範囲の規格値を意味する(Note 2)。各出力チャネルに対する規格値(Note 4)。注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ 、 $RUN_n = 5\text{V}$ 、 $\text{FREQUENCY\_SWITCH} = 500\text{kHz}$ 、および $V_{OUT,n}$ が $1.000\text{V}$ に指定される。注記がない限り、EEPROMの出荷時デフォルト設定値で設定され、テスト回路1に基づく。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{0OU-STP}$	Output Voltage Comparator Threshold Programming LSB Step Size, Channel 0	(Note 15) High Range Scale, MFR_PWM_CONFIG[6] = 0 <sub>b</sub> Low Range Scale, MFR_PWM_CONFIG[6] = 1 <sub>b</sub>		22 11		mV mV
$V_{0OU-ACC}$	Output Voltage Comparator Threshold Accuracy, Channel 0	(See Note 14) $2\text{V} \leq V_{VOSNS0^+} - V_{VOSNS0^-} \leq 4.095\text{V}$ , MFR_PWM_CONFIG[6] = 0 <sub>b</sub> $1\text{V} \leq V_{VOSNS0^+} - V_{VOSNS0^-} \leq 2.7\text{V}$ , MFR_PWM_CONFIG[6] = 1 <sub>b</sub> $0.5\text{V} \leq V_{VOSNS0^+} - V_{VOSNS0^-} < 1\text{V}$ , MFR_PWM_CONFIG[6] = 1 <sub>b</sub>	● ● ●		$\pm 2$ $\pm 2$ 20	% % mV
$V_{1OU-RNG}$	Output Voltage Comparator Threshold Detection Range, Channel 1	(Note 15) High Range Scale, MFR_PWM_CONFIG[5] = 0 <sub>b</sub> Low Range Scale, MFR_PWM_CONFIG[5] = 1 <sub>b</sub>		1 0.5	5.5 2.7	V V
$V_{1OU-STP}$	Output Voltage Comparator Threshold Programming LSB Step Size, Channel 1	(Note 15) High Range Scale, MFR_PWM_CONFIG[5] = 0 <sub>b</sub> Low Range Scale, MFR_PWM_CONFIG[5] = 1 <sub>b</sub>		22 11		mV mV
$V_{1OU-ACC}$	Output Voltage Comparator Threshold Accuracy, Channel 1	(See Note 14) $2\text{V} \leq V_{VOSNS1} - V_{SGND} \leq 5.5\text{V}$ , MFR_PWM_CONFIG[5] = 0 <sub>b</sub> $1.5\text{V} \leq V_{VOSNS1} - V_{SGND} \leq 2.7\text{V}$ , MFR_PWM_CONFIG[5] = 1 <sub>b</sub> $0.5\text{V} \leq V_{VOSNS1} - V_{SGND} < 1.5\text{V}$ , MFR_PWM_CONFIG[5] = 1 <sub>b</sub>	● ● ●		$\pm 2$ $\pm 2$ 30	% % mV
$t_{PROP-OV}$	Output OV Comparator Response Times, Channels 0 and 1	Overdrive to 10% Above Programmed Threshold			35	$\mu\text{s}$
$t_{PROP-UV}$	Output UV Comparator Response Times, Channels 0 and 1	Underdrive to 10% Below Programmed Threshold			50	$\mu\text{s}$

#### アナログ OV/UV SV<sub>IN</sub>入力電圧スーパーバイザ・コンパレータ(VIN\_ONとVIN\_OFFのしきい値検出器)

$N_{SVIN-OV/UV-COMP}$	SV <sub>IN</sub> OV/UV Comparator Threshold-Programming Resolution	(Note 15)		8		Bits
$SV_{IN-OU-RANGE}$	SV <sub>IN</sub> OV/UV Comparator Threshold-Programming Range		●	4.5	20	V
$SV_{IN-OU-STP}$	SV <sub>IN</sub> OV/UV Comparator Threshold-Programming LSB Step Size	(Note 15)			82	mV
$SV_{IN-OU-ACC}$	SV <sub>IN</sub> OV/UV Comparator Threshold Accuracy	$9\text{V} < SV_{IN} \leq 20\text{V}$ $4.5\text{V} \leq SV_{IN} \leq 9\text{V}$	● ●		$\pm 2.5$ $\pm 225$	% mV
$t_{PROP-SVIN-HIGH-VIN}$	SV <sub>IN</sub> OV/UV Comparator Response Time, High V <sub>IN</sub> Operating Configuration	Test Circuit 1, and: VIN_ON = 9V; SV <sub>IN</sub> Driven from 8.775V to 9.225V VIN_OFF = 9V; SV <sub>IN</sub> Driven from 9.225V to 8.775V	● ●		35 35	$\mu\text{s}$ $\mu\text{s}$
$t_{PROP-SVIN-LOW-VIN}$	SV <sub>IN</sub> OV/UV Comparator Response Time, Low V <sub>IN</sub> Operating Configuration	Test Circuit 2, and: VIN_ON = 4.5V; SV <sub>IN</sub> Driven from 4.225V to 4.725V VIN_OFF = 4.5V; SV <sub>IN</sub> Driven from 4.725V to 4.225V	● ●		35 35	$\mu\text{s}$ $\mu\text{s}$

#### チャネル0とチャネル1の出力電圧の読み出し(READ\_VOUT<sub>n</sub>)

$N_{V0-RB}$	Output Voltage Readback Resolution and LSB Step Size	(Note 15)		16 244		Bits $\mu\text{V}$
-------------	--	-----------	--	-----------	--	-----------------------

**電気的特性** ●は規定された全内部動作温度範囲の規格値を意味する(Note 2)。各出力チャネルに対する規格値(Note 4)。注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ 、 $RUN_n = 5\text{V}$ 、 $\text{FREQUENCY\_SWITCH} = 500\text{kHz}$ 、および $V_{OUTn}$ が $1.000\text{V}$ に指定される。注記がない限り、EEPROMの出荷時デフォルト設定値で設定され、テスト回路1に基づく。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{O-F/S}$	Output Voltage Full-Scale Digitizable Range	$V_{RUNn} = 0\text{V}$ (Notes 7, 15)		8		V
$V_{O-RB-ACC}$	Output Voltage Readback Accuracy	Channel 0: $0.6\text{V} \leq V_{VOSNS0^+} - V_{VOSNS0^-} \leq 4\text{V}$ Channel 1: $0.6\text{V} \leq V_{VOSNS1} - V_{SGND} \leq 5.4\text{V}$	● ●	Within $\pm 1\%$ of Reading Within $\pm 1\%$ of Reading		
$t_{CONVERT-VO-RB}$	Output Voltage Readback Update Rate	(Notes 9, 15)		120		ms

#### 入力電圧( $SV_{IN}$ )の読み出し(READ\_VIN)

$N_{SVIN-RB}$	Input Voltage Readback Resolution and LSB Step Size	(Notes 10, 15)		10 15.625		Bits mV
$SV_{IN-F/S}$	Input Voltage Full-Scale Digitizable Range	(Notes 11, 15)		38.91		V
$SV_{IN-RB-ACC}$	Input Voltage Readback Accuracy	READ_VIN, $4.5\text{V} \leq SV_{IN} \leq 26.5\text{V}$	●	Within $\pm 2\%$ of Reading		
$t_{CONVERT-SVIN-RB}$	Input Voltage Readback Update Rate	(Notes 9, 15)		120		ms

#### チャネル0とチャネル1の出力電流(READ\_IOUT<sub>n</sub>)、デューティ・サイクル(READ\_DUTY\_CYCLE<sub>n</sub>)、および入力電流の計算値(MFR\_READ\_IIN<sub>n</sub>)の読み出し

$N_{IO-RB}$	Output Current Readback Resolution and LSB Step Size	(Notes 10, 12)		10 15.6		Bits mA
$I_{O-F/S}, I_{I-F/S}$	Output Current Full-Scale Digitizable Range and Input Current Range of Calculation	(Note 12)		$\pm 40$		A
$I_{O-RB-ACC}$	Output Current, Readback Accuracy	READ_IOUT <sub>n</sub> , Channels 0 and 1, $0 \leq I_{OUTn} \leq 10\text{A}$ , Forced-Continuous Mode, MFR_PWM_MODE <sub>n</sub> [1:0] = 10 <sub>b</sub>	●	Within 250mA of Reading		
$I_{O-RB(13A)}$	Full Load Output Current Readback	$I_{OUTn} = 13\text{A}$ (Note 12). See Histograms in Typical Performance Characteristics		13.1		A
$N_{II-RB}$	Computed Input Current, Readback Resolution and LSB Step Size	(Notes 10, 12)		10 1.95		Bits mA
$I_{I-RB-ACC}$	Computed Input Current, Readback Accuracy, Neglecting $I_{SVIN}$	MFR_READ_IIN <sub>n</sub> , Channels 0 and 1, $0 \leq I_{OUTn} \leq 10\text{A}$ , Forced-Continuous Mode, MFR_PWM_MODE <sub>n</sub> [1:0] = 10 <sub>b</sub> , MFR_IIN_OFFSET <sub>n</sub> = 0mA	●	Within 150mA of Reading		
$t_{CONVERT-IO-RB}$	Output Current Readback Update Rate	(Notes 9, 15)		120		ms
$t_{CONVERT-II-RB}$	Computed Input Current, Readback Update Rate	(Notes 9, 15)		120		ms
$N_{DUTY-RB}$	Resolution, Duty Cycle Readback	(Notes 10, 15)		10		Bits
$D_{RB-ACC}$	Duty Cycle TUE	READ_DUTY-CYCLE <sub>n</sub> , 16.3% Duty Cycle (Note 15)		$\pm 3$		%
$t_{CONVERT-DUTY-RB}$	Duty Cycle Readback Update Rate	(Notes 9, 15)		120		ms

#### チャネル0、チャネル1、およびコントローラの温度の読み出し(それぞれ、READ\_TEMPERATURE\_1<sub>0</sub>、READ\_TEMPERATURE\_1<sub>1</sub>、およびREAD\_TEMPERATURE\_2)

$T_{RES-RB}$	Temperature Readback Resolution	Channel 0, Channel 1, and Controller (Note 15)		0.0625		°C
--------------	---------------------------------	--	--	--------	--	----

**電気的特性** ●は規定された全内部動作温度範囲の規格値を意味する(Note 2)。各出力チャネルに対する規格値(Note 4)。注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ 、 $RUN_n = 5\text{V}$ 、 $\text{FREQUENCY\_SWITCH} = 500\text{kHz}$ 、および $V_{OUTn}$ が $1.000\text{V}$ に指定される。注記がない限り、EEPROMの出荷時デフォルト設定値で設定され、テスト回路1に基づく。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$T_{RB-CH-ACC(72mV)}$	Channel Temperature TUE, Switching Action Off	Channels 0 and 1, PWM Inactive, $RUN_n = 0\text{V}$ , $\Delta V_{TSNS/ta} = 72\text{mV}$	●	Within	$\pm 3^\circ\text{C}$	of Reading
$T_{RB-CH-ACC(ON)}$	Channel Temperature TUE, Switching Action On	READ_TEMPERATURE_1 $_n$ , Channels 0 and 1, PWM Active, $RUN_n = 5\text{V}$ (Note 12)		Within	$\pm 3^\circ\text{C}$	of Reading
$T_{RB-CTRL-ACC(ON)}$	Control IC Die Temperature TUE, Switching Action On	READ_TEMPERATURE_2, PWM Active, $RUN_0 = RUN_1 = 5\text{V}$ (Note 12)		Within	$\pm 1^\circ\text{C}$	of Reading
$t_{CONVERT-TEMP-RB}$	Temperature Readback Update Rate	(Notes 9, 15)		100		ms

## INTVcc レギュレータ

$V_{INTVCC}$	Internal $V_{CC}$ Voltage No Load	$6\text{V} \leq V_{IN} \leq 26.5\text{V}$	●	4.8	5	5.2	V
$\Delta V_{INTVCC(LOAD)}$ $V_{INTVCC}$	INTVcc Load Regulation	$0\text{mA} \leq I_{INTVCC} \leq 50\text{mA}$		0.5	$\pm 2$		%

## $V_{DD33}$ レギュレータ

$V_{VDD33}$	Internal $V_{DD33}$ Voltage		●	3.2	3.3	3.4	V
$I_{LIM(VDD33)}$	$V_{DD33}$ Current Limit	$V_{DD33}$ Electrically Short-Circuited to GND		70			mA
$V_{VDD33\_OV}$	$V_{DD33}$ Overvoltage Threshold	(Note 15)		3.5			V
$V_{VDD33\_UV}$	$V_{DD33}$ Undervoltage Threshold	(Note 15)		3.1			V

## $V_{DD25}$ レギュレータ

$V_{VDD25}$	Internal $V_{DD25}$ Voltage		●	2.25	2.5	2.75	V
$I_{LIM(VDD25)}$	$V_{DD25}$ Current Limit	$V_{DD25}$ Electrically Short-Circuited to GND		50			mA

## 発振器とフェーズロック・ループ(PLL)

$f_{OSC}$	Oscillator Frequency Accuracy	$\text{FREQUENCY\_SWITCH} = 500\text{kHz}$ (0xFBE8) $250\text{kHz} \leq \text{FREQUENCY\_SWITCH} \leq 1\text{MHz}$ (Note 15)	●	$\pm 7.5$	$\pm 7.5$	%
$f_{SYNC}$	PLL SYNC Capture Range	$\text{FREQUENCY\_SWITCH}$ Set to Frequency Slave Mode (0x0000); SYNC Driven by External Clock; $3.3V_{OUT}$	●	225	1100	kHz
$V_{TH,SYNC}$	SYNC Input Threshold	$V_{SYNC}$ Rising (Note 15) $V_{SYNC}$ Falling (Note 15)		1.5	1	V
$V_{OL,SYNC}$	SYNC Low Output Voltage	$I_{SYNC} = 3\text{mA}$	●	0.3	0.4	V
$I_{SYNC}$	SYNC Leakage Current in Frequency Slave Mode	$0\text{V} \leq V_{SYNC} \leq 3.6\text{V}$ $\text{FREQUENCY\_SWITCH}$ Set to Slave Mode (0x0000)	●	$\pm 5$		$\mu\text{A}$
$\theta_{SYNC-00}$	SYNC-to-Channel 0 Phase Relationship, Lag from Falling Edge of Sync to Rising Edge of Top MOSFET (MT0) Gate	(Note 15)  MFR_PWM_CONFIG[2:0] = 000 <sub>b</sub> , 01X <sub>b</sub> MFR_PWM_CONFIG[2:0] = 101 <sub>b</sub> MFR_PWM_CONFIG[2:0] = 001 <sub>b</sub> MFR_PWM_CONFIG[2:0] = 1X0 <sub>b</sub>		0	60	Deg
$\theta_{SYNC-01}$	SYNC-to-Channel 1 Phase Relationship, Lag from Falling Edge of Sync to Rising Edge of Top MOSFET (MT1) Gate	(Note 15)  MFR_PWM_CONFIG[2:0] = 011 <sub>b</sub> MFR_PWM_CONFIG[2:0] = 000 <sub>b</sub> MFR_PWM_CONFIG[2:0] = 010 <sub>b</sub> , 10X <sub>b</sub> MFR_PWM_CONFIG[2:0] = 001 <sub>b</sub> MFR_PWM_CONFIG[2:0] = 110 <sub>b</sub>		90	120	Deg
				120	180	Deg
				240	270	Deg
				300		Deg

**電気的特性** ●は規定された全内部動作温度範囲の規格値を意味する(Note 2)。各出力チャネルに対する規格値(Note 4)。注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ 、 $RUN_n = 5\text{V}$ 、 $\text{FREQUENCY\_SWITCH} = 500\text{kHz}$ 、および $V_{OUTn}$ が $1.000\text{V}$ に指定される。注記がない限り、EEPROMの出荷時デフォルト設定値で設定され、テスト回路1に基づく。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
<b>EEPROMの特性</b>						
Endurance	(Note 13)	$0^\circ\text{C} \leq T_J \leq 85^\circ\text{C}$ During EEPROM Write Operations (Note 3)	●	10,000		Cycles
Retention	(Note 13)	$T_J < T_J(\text{MAX})$ , with Most Recent EEPROM Write Operation Having Occurred at $0^\circ\text{C} \leq T_J \leq 85^\circ\text{C}$ (Note 3)	●	10		Years
Mass_Write	Mass Write Operation Time	Execution of STORE_USER_ALL Command, $0^\circ\text{C} \leq T_J \leq 85^\circ\text{C}$ (ATE-Tested at $T_J = 25^\circ\text{C}$ ) (Notes 3, 13)		440	4100	ms

#### デジタルI/O

$V_{IH}$	Input High Threshold Voltage	SCL, SDA, $\overline{\text{RUN}_n}$ , $\overline{\text{GPIO}_n}$ (Note 15) SHARE_CLK, WP (Note 15)		2.0 1.8		V V
$V_{IL}$	Input Low Threshold Voltage	SCL, SDA, $\overline{\text{RUN}_n}$ , $\overline{\text{GPIO}_n}$ (Note 15) SHARE_CLK, WP (Note 15)			1.4 0.6	V V
$V_{HYST}$	Input Hysteresis	SCL, SDA (Note 15)		80		mV
$V_{OL}$	Output Low Voltage	SCL, SDA, $\overline{\text{ALERT}}$ , $\overline{\text{RUN}_n}$ , $\overline{\text{GPIO}_n}$ , SHARE_CLK: $I_{SINK} = 3\text{mA}$	●	0.3 0.4		V
$I_{OL}$	Input Leakage Current	SDA, SCL, $\overline{\text{ALERT}}$ , $\overline{\text{RUN}_n}$ : $0\text{V} \leq V_{PIN} \leq 5.5\text{V}$ $\overline{\text{GPIO}_n}$ and SHARE_CLK: $0\text{V} \leq V_{PIN} \leq 3.6\text{V}$	● ●		$\pm 5$ $\pm 2$	$\mu\text{A}$ $\mu\text{A}$
$t_{\text{FILTER}}$	Input Digital Filtering	$\overline{\text{RUN}_n}$ (Note 15) $\overline{\text{GPIO}_n}$ (Note 15)		10 3		$\mu\text{s}$ $\mu\text{s}$
$C_{PIN}$	Input Capacitance	SCL, SDA, $\overline{\text{RUN}_n}$ , $\overline{\text{GPIO}_n}$ , SHARE_CLK, WP (Note 15)			10	pF

#### PMBusインターフェースのタイミング特性

$f_{\text{SMB}}$	Serial Bus Operating Frequency	(Note 15)		10	400	kHz
$t_{\text{BUF}}$	Bus Free Time Between Stop and Start	(Note 15)		1.3		$\mu\text{s}$
$t_{\text{HD,STA}}$	Hold Time After Repeated Start Condition	Time Period After Which First Clock Is Generated (Note 15)		0.6		$\mu\text{s}$
$t_{\text{SU,STA}}$	Repeated Start Condition Setup Time	(Note 15)		0.6		$\mu\text{s}$
$t_{\text{SU,STO}}$	Stop Condition Setup Time	(Note 15)		0.6		$\mu\text{s}$
$t_{\text{HD,DAT}}$	Data Hold Time	Receiving Data (Note 15) Transmitting Data (Note 15)		0 0.3	0.9	$\mu\text{s}$ $\mu\text{s}$
$t_{\text{SU,DAT}}$	Data Setup Time	Receiving Data (Note 15)		0.1		$\mu\text{s}$
$t_{\text{TIMEOUT_SMB}}$	Stuck PMBus Timer Timeout	Measured from the Last PMBus Start Event: Block Reads (Note 15) Non-Block Reads (Note 15)			150 32	ms ms
$t_{\text{LOW}}$	Serial Clock Low Period	(Note 15)		1.3	10000	$\mu\text{s}$
$t_{\text{HIGH}}$	Serial Clock High Period	(Note 15)		0.6		$\mu\text{s}$

**Note 1:** 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

**Note 2:** LTM4676は $T_J$ が $T_A$ にはば等しいパルス負荷条件でテストされる。LTM4676Eは、 $0^\circ\text{C} \sim 125^\circ\text{C}$ の内部動作温度範囲で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の内部動作温度範囲での仕様は設計、特性評価および統計学的なプロセス・コントロールとの相

関で確認されている。LTM4676Iは $-40^\circ\text{C} \sim 125^\circ\text{C}$ の全内部動作温度範囲で仕様に適合することが保証されている。これらの仕様を満たす最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の環境要因と関連した特定の動作条件によって決まることに注意。

## 電気的特性

**Note 3 :** LTM4676 の EEPROM の書き込みコマンドが有効な温度範囲は 0°C ~ 85°C である。EEPROM のデータ保持を保証するため、この温度範囲の外側で "STORE\_USER\_ALL" コマンドを実行すること(つまり、RAM 内容を NVM にアップロードすること)は推奨しない。ただし、LTM4676 の EEPROM の温度が 130°C を超えない限り、LTM4676 は STORE\_USER\_ALL コマンドに従う。EEPROM の温度が 130°C を超えるときだけ、LTM4676 はどの STORE\_USER\_ALL トランザクションにも従わない。その代わり、LTM4676 はシリアル・コマンドに NACK を返し、それに関連する CML (通信、メモリ、ロジック) フォルト・ビットをアサートする。EEPROM の温度は STORE\_USER\_ALL コマンドを使用する前に調べることができる(「アプリケーション情報」のセクションを参照)。

**Note 4 :** 2つの電源入力 ( $V_{IN0}$  と  $V_{IN1}$ ) およびそれぞれの電源出力 ( $V_{OUT0}$  と  $V_{OUT1}$ ) は製造時に個別にテストされている。この文書では、これらのパラメータを " $V_{INn}$ " と " $V_{OUTn}$ " で表すことができる省略表記が使用されている。ここで、 $n$  は 0 または 1 の値が可能。このイタリック体の下付き記号 " $n$ " の表記は、チャネル固有の、つまり、ページ指定データを含むピン名やレジスタ名などのすべての名称に適用される。たとえば、 $VOUT_COMMAND_n$  はページ 0 とページ 1 に特定された  $VOUT_COMMAND$  コマンド・コード・データを表し、それぞれチャネル 0 ( $V_{OUT0}$ ) とチャネル 1 ( $V_{OUT1}$ ) に対応する。ページ固有のデータを含まないレジスタ、つまり、データがモジュールに対して "グローバル" か、またはモジュールのチャネルの両方に適用されるレジスタには、イタリック体の下付き記号 " $n$ " が付加されていない(FREQUENCY\_SWITCH など)。

**Note 5 :**  $V_{OUTn}(DC)$ 、ライン、および負荷のレギュレーション・テストは、デジタル・サーボを無効にし ( $MFR_PWM_MODE_n[6] = 0_b$ )、低い  $V_{OUTn}$  範囲を選択した状態 ( $MFR_PWM_CONFIG[6-n] = 1_b$ ) で製造時に行われる。デジタル・サーボ制御ループは製造時に行われる ( $MFR_PWM_MODE_n[6] = 1_b$  に設定) が、出力電圧の最終セッティング値への収束は、長い時間がかかる可能性があるため、最終テストで観測されるとは限らない。その代わり、出力電圧の読み出し精度の仕様で保証されている。能力はアプリケーションでの評価によって実証されている(「標準的性能特性」のセクションを参照)。

**Note 6 :** 異なる  $V_{IN}$ 、 $V_{OUT}$ 、および  $T_A$  については、「アプリケーション情報」のセクションの出力電流のディレーティング曲線を参照。

**Note 7 :**  $V_{OUT0}$  と  $V_{OUT1}$  および関連する電流検出ピン ( $I_{SNSn[a/b][+/-]}$ ) は 6V の絶対最大定格に対して規定されても、5.5V 以上を継続することは推奨しない。出力チャネル 0 および 1 を安定化する最大推奨コマンド電圧は、それぞれ 4.0V および 5.4V で、この場合、これらのチャネルの  $V_{OUT}$  範囲の設定値(それぞれ  $MFR_PWM_CONFIG$  のビット 6 と 5)は「高い範囲」つまり  $0_b$  に設定される。また、それぞれの  $MFR_PWM_CONFIG$  の  $V_{OUT}$  範囲の設定値のビットが「低い範囲」、つまり、 $1_b$  に設定されるすべてのチャネルの最大推奨コマンド電圧は 2.5V である。

**Note 8 :** 最小オン時間はウェハ選別によってテストされる。

**Note 9 :** データ変換はラウンドロビン(サイクリック)方式で行われる。すべてのテレメトリ信号は連続的にデジタル化され、通知されるデータは 100ms(標準)以内の測定値に基づいている。

**Note 10 :** 次のテレメトリ・バラメータは、PMBus で規定された「リニア・データ形式」でフォーマットされ、各レジスターには、2 のべき乗に対応する符号付き指数を表す 5MSB と、符号付き仮数を表す 11LSB からなる 1 ワードが含まれている。これらのテレメトリ・バラメータは、READ\_VIN コマンド・コードを介してアクセスされる入力電圧 ( $V_{IN}$ )、READ\_IOUTn コマンド・コードを介してアクセスされる出力電流 ( $I_{OUTn}$ )、READ\_IIN コマンド・コードを介してアクセスされるモジュールの入力電流 ( $I_{VIN0} + I_{VIN1} + I_{SVIN}$ )、MFR\_READ\_IINn コマンド・コードを介してアクセスされるチャネルの入力電流 ( $I_{VINn} + 1/2 \cdot I_{SVIN}$ )、および READ\_DUTY\_CYCLEn コマンド・コードを介してアクセスされるチャネル 0 とチャネル 1 のスイッチング電力段のデューティ・サイクルである。このデータ形式は、内蔵 ADC が 16 ピット、LTM4676 内部の計算が 32 ピット・ワードを用いるものの、テレメトリの読み出しデータの分解能は 10 ピットに制限される。

**Note 11 :**  $V_{IN}$  ピンの絶対最大定格は 28V である。入力電圧のテレメトリ(READ\_VIN) は、 $V_{IN}$  ピンからスケールダウンした電圧をデジタル化することによって得られる。

**Note 12 :** これらの標準的なパラメータはベンチマーク測定によるもので、製造時にテストされていない。

**Note 13 :** EEPROM の書き換え回数と保持時間は、データ保持のウェハレベルのテストによって保証されている。最小保持時間の仕様は、デバイスの EEPROM が最小書き換えの仕様より少ない回数サイクルされ、0°C ≤  $T_J$  ≤ 85°C で書き込まれたデバイスに適用される。MFR\_RESET コマンド (NVM の内容を RAM にダウンロードする) は全動作温度範囲で有効であり、EEPROM の特性に影響しない。

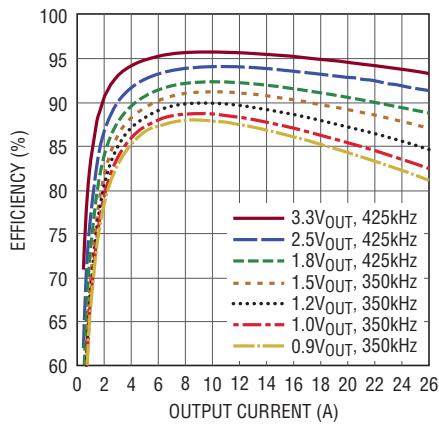
**Note 14 :**  $MFR_PWM_CONFIG[6] = 1_b$  に対する  $V_{0U-ACC}$  の OV/UV コンバレータのしきい値の精度は、 $V_{VOSNS0^+} - V_{VOSNS0^-}$  が 0.5V と 2.7V のときに ATE でテストされる。1V の状態は IC レベルでのみテストされる。 $MFR_PWM_CONFIG[5] = 1_b$  に対する  $V_{1U-ACC}$  OV/UV コンバレータのしきい値の精度は、 $V_{VOSNS1^+} - V_{SGND}$  が 0.5V と 2.7V のときに ATE でテストされる。1.5V の状態は IC レベルでのみテストされる。

**Note 15 :** IC レベルの ATE でテストされる。

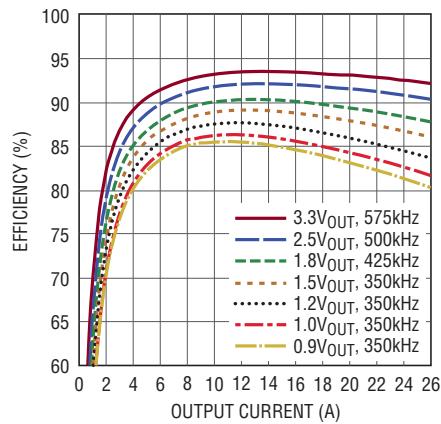
## 標準的性能特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ / $V_{OUT} = 1\text{V}$ 。

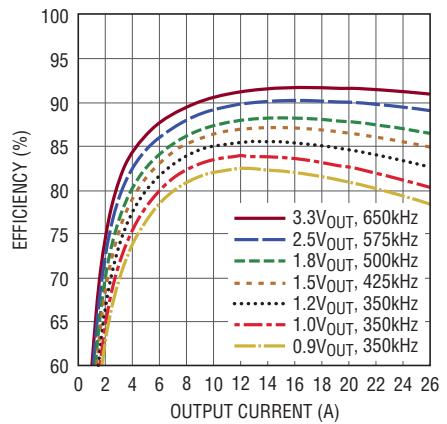
効率と出力電流、 $V_{IN} = 5\text{V}$ 、  
 $V_{OUT0}$ と $V_{OUT1}$ を並列接続、  
 $V_{IN} = SV_{IN} = V_{INn}$ 、 $\text{INTV}_{CC}$ 開放、  
 $\text{MFR\_PWR\_MODE}_n[1:0] = 10_b$



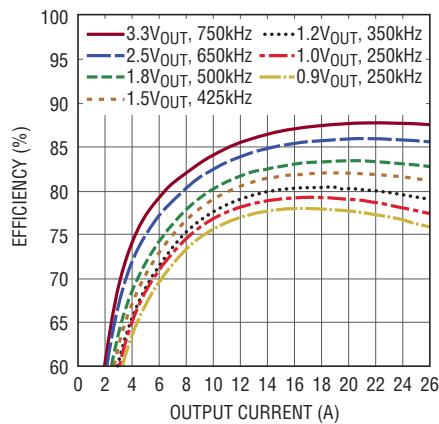
効率と出力電流、 $V_{IN} = 8\text{V}$ 、  
 $V_{OUT0}$ と $V_{OUT1}$ を並列接続、  
 $V_{IN} = SV_{IN} = V_{INn}$ 、 $\text{INTV}_{CC}$ 開放、  
 $\text{MFR\_PWR\_MODE}_n[1:0] = 10_b$



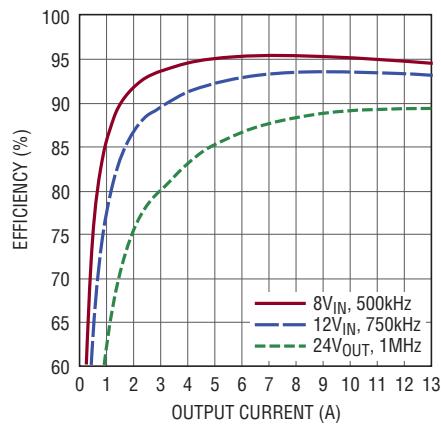
効率と出力電流、 $V_{IN} = 12\text{V}$ 、  
 $V_{OUT0}$ と $V_{OUT1}$ を並列接続、  
 $V_{IN} = SV_{IN} = V_{INn}$ 、 $\text{INTV}_{CC}$ 開放、  
 $\text{MFR\_PWR\_MODE}_n[1:0] = 10_b$



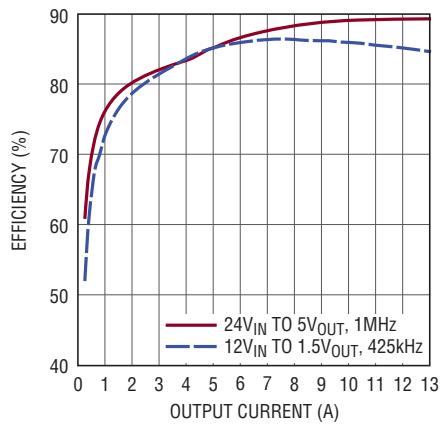
効率と出力電流、 $V_{IN} = 24\text{V}$ 、  
 $V_{OUT0}$ と $V_{OUT1}$ を並列接続、  
 $V_{IN} = SV_{IN} = V_{INn}$ 、 $\text{INTV}_{CC}$ 開放、  
 $\text{MFR\_PWR\_MODE}_n[1:0] = 10_b$



効率と出力電流、 $V_{OUT1} = 5\text{V}$ 、  
 $V_{OUT0} = \text{オフ}$ 、 $V_{IN} = SV_{IN} = V_{INn}$ 、  
 $\text{INTV}_{CC}$ 開放、  
 $\text{MFR\_PWR\_MODE}_n[1:0] = 10_b$

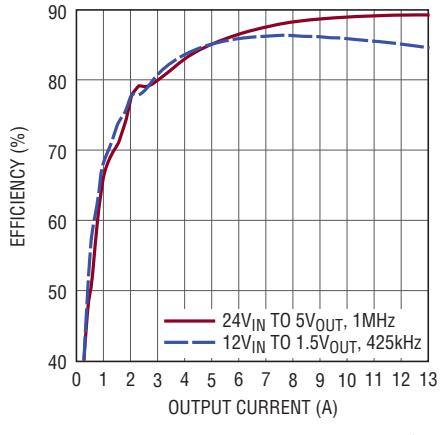


シングル・フェーズ・シングル出力  
 Burst Mode の効率、  
 $V_{IN} = SV_{IN} = V_{INn}$ 、 $\text{INTV}_{CC}$ 開放、  
 $\text{MFR\_PWR\_MODE}_n[1:0] = 01_b$



## 標準的性能特性 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}/V_{OUT} = 1\text{V}$ 。

シングル・フェーズ・シングル出力  
パルス・スキップ(不連続)モード  
の効率、 $V_{IN} = SV_{IN} = V_{IN,n}$ 、  
 $\text{INTV}_{CC}$ 開放、  
 $\text{MFR\_PWR\_MODE}_n[1:0] = 00_b$



デュアル・フェーズ・シングル  
出力負荷トランジェント応答、  
 $V_{IN} = 12\text{V}/V_{OUT} = 1\text{V}$

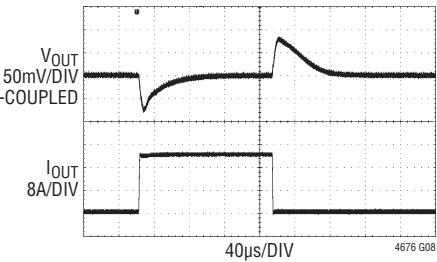


FIGURE 35 CIRCUIT AT 12VIN, INTV<sub>CC</sub> PIN OPEN CIRCUIT AND VOUT\_COMMAND<sub>n</sub> SET TO 1.000V. OA TO 20A LOAD STEP AT 20A/μs

シングル・フェーズ・シングル  
出力負荷トランジェント応答、  
 $V_{IN} = 12\text{V}/V_{OUT} = 1\text{V}$

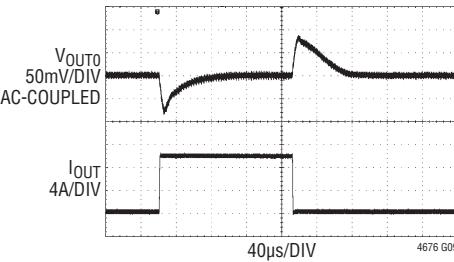


FIGURE 44 CIRCUIT AT 12VIN, 0A TO 10A LOAD STEP AT 10A/μs

デュアル・フェーズ・シングル出力負荷  
トランジェント応答、 $V_{IN} = 5\text{V}/V_{OUT} = 1\text{V}$

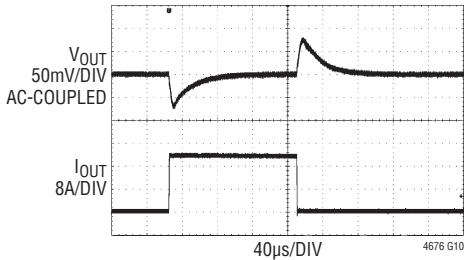


FIGURE 35 CIRCUIT AT 5VIN,  
VOUT\_COMMAND<sub>n</sub> SET TO 1.000V.  
0A TO 20A LOAD STEP AT 20A/μs

シングル・フェーズ・シングル出力負荷  
トランジェント応答、 $V_{IN} = 24\text{V}/V_{OUT} = 1\text{V}$

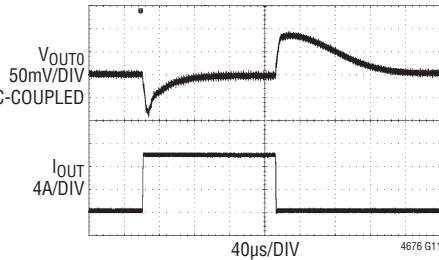


FIGURE 44 CIRCUIT AT 24VIN  
0A TO 10A LOAD STEP AT 10A/μs

シングル・フェーズ・シングル  
出力負荷トランジェント応答、  
 $V_{IN} = 24\text{V}/V_{OUT} = 3.3\text{V}$

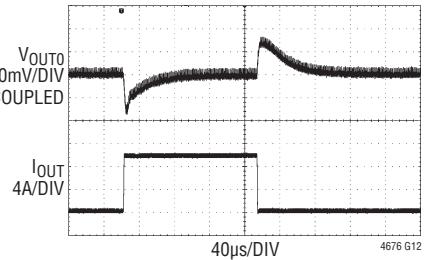


FIGURE 44 CIRCUIT AT 24VIN,  $C_{OUT0} = 5 \times 100\mu\text{F}$   
AND  $V_{OUT0}$  COMMENDED TO 3.300V.  
0A TO 10A LOAD STEP AT 10A/μs

デュアル出力並行レールの  
起動/シャットダウン

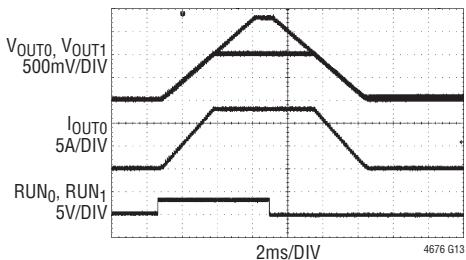


FIGURE 44 CIRCUIT AT 12VIN, 77mΩ LOAD ON  
 $V_{OUT0}$ , NO LOAD ON  $V_{OUT1}$ . TON\_RISE<sub>0</sub> = 3ms,  
TON\_RISE<sub>1</sub> = 5.297ms, TOFF\_DELAY<sub>1</sub> = 0ms,  
TOFF\_DELAY<sub>0</sub> = 2.43ms, TOFF\_FALL<sub>1</sub> = 5.328ms,  
TOFF\_FALL<sub>0</sub> = 3ms, ON\_OFF\_CONFIG<sub>n</sub> = 0x1E

プリバイアスされた負荷での  
デュアル出力の起動/シャットダウン

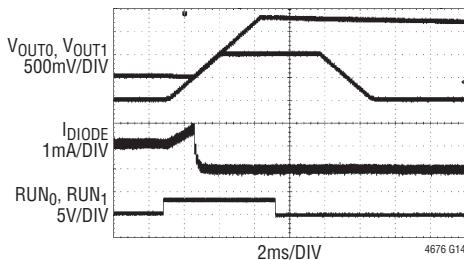


FIGURE 44 CIRCUIT AT 12VIN, 77mΩ LOAD ON  
 $V_{OUT0}$ , 500Ω ON  $V_{OUT1}$ .  $V_{OUT1}$  PRE-BIASED  
THROUGH A DIODE. TON\_RISE<sub>0</sub> = 3ms,  
TON\_RISE<sub>1</sub> = 5.297ms, TOFF\_DELAY<sub>1</sub> = 0ms,  
TOFF\_DELAY<sub>0</sub> = 2.43ms, TOFF\_FALL<sub>1</sub> = 5.328ms,  
TOFF\_FALL<sub>0</sub> = 3ms, ON\_OFF\_CONFIG<sub>1</sub> = 0x1F  
ON\_OFF\_CONFIG<sub>0</sub> = 0x1E

シングル・フェーズ・シングル出力  
無負荷時の短絡保護

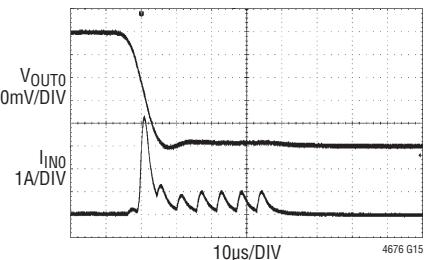
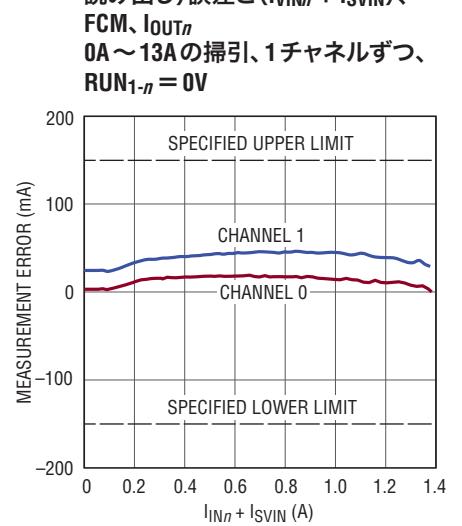
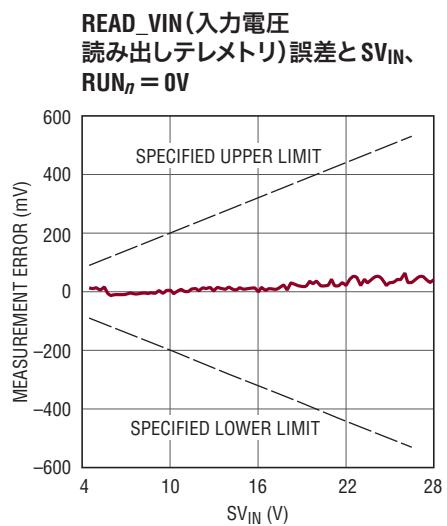
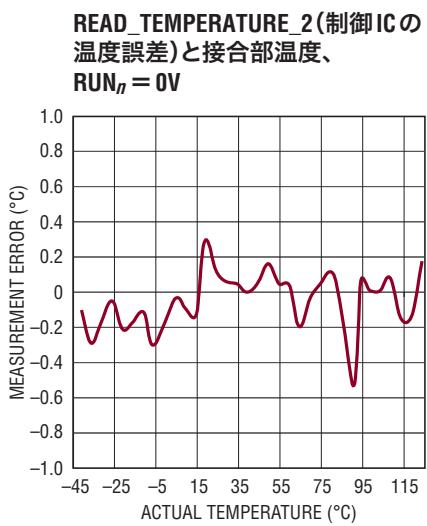
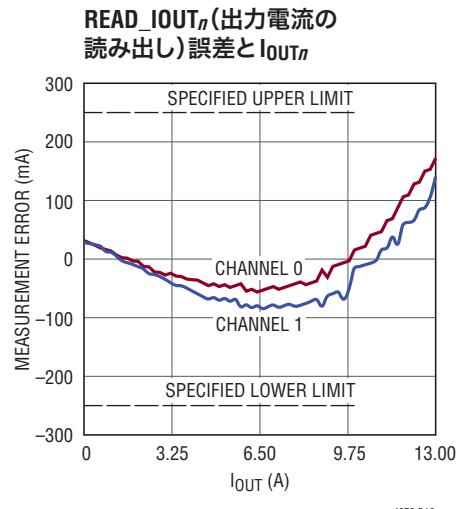
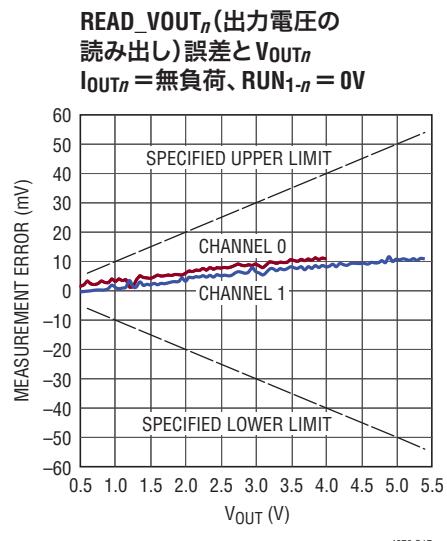
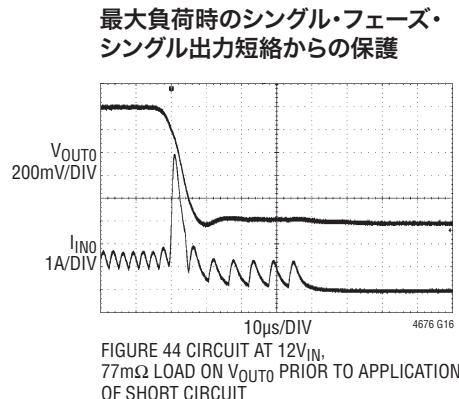


FIGURE 44 CIRCUIT AT 12VIN,  
NO LOAD ON  $V_{OUT0}$  PRIOR TO APPLICATION  
OF SHORT CIRCUIT

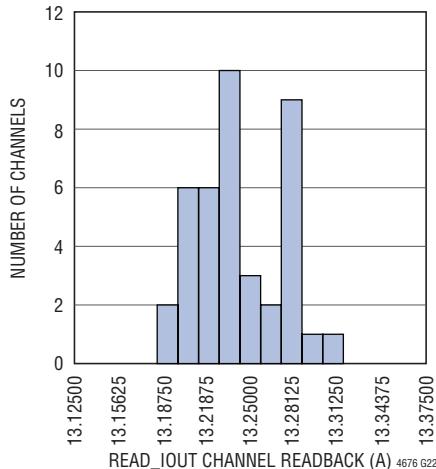
**標準的性能特性** 注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ 、 $V_{OUT} = 1\text{V}$ 。



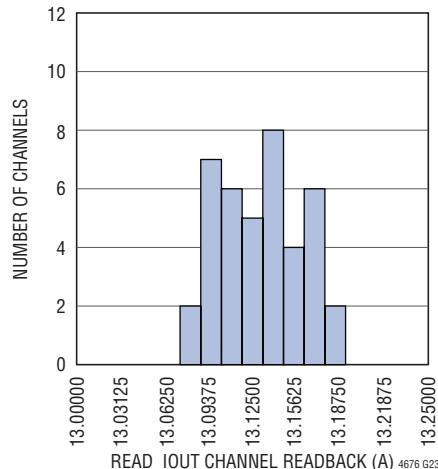
## 標準的性能特性

注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ / $V_{OUT} = 1\text{V}$ 。

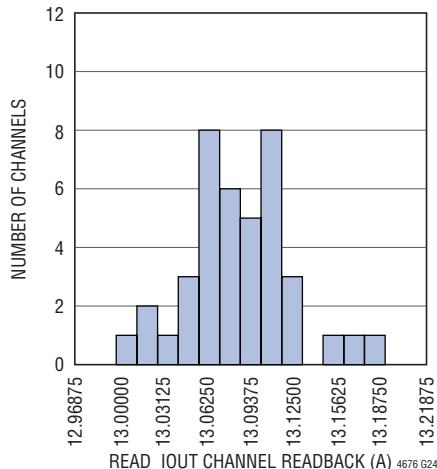
20個のLTM4676(DC1811)の  
READ\_OUT、 $V_{IN} = 12\text{V}$ / $V_{OUT} = 1\text{V}$ 、  
 $T_J = -40^\circ\text{C}$ 、 $I_{OUT,n} = 13\text{A}$ 、システム  
が熱的安定状態、エアフローなし



20個のLTM4676(DC1811)の  
READ\_OUT、 $V_{IN} = 12\text{V}$ / $V_{OUT} = 1\text{V}$ 、  
 $T_J = 25^\circ\text{C}$ 、 $I_{OUT,n} = 13\text{A}$ 、システムが  
熱的安定状態、エアフローなし



20個のLTM4676(DC1811)の  
READ\_OUT、 $V_{IN} = 12\text{V}$ / $V_{OUT} = 1\text{V}$ 、  
 $T_J = 125^\circ\text{C}$ 、 $I_{OUT,n} = 13\text{A}$ 、システム  
が熱的安定状態、エアフローなし



## ピン機能



パッケージの行と列のラベルはμModule製品間で異なります。各パッケージのレイアウトを確認してください。

**GND (A4、A6～A10、B4～B9、C4、C6～C9、D4、D7、E3、F3、F10、G3、G10～G12、H3、H10、J4、J10、K4、K7～K9、L4～L9、M4、M6～M10)** : LTM4676の電源グランド。 $V_{OUT0}$ および $V_{OUT1}$ の電源リターン。

**$V_{OUT0}$  (A1～A3、B1～B3、C1～C3、D1～D3)** : チャネル0の出力電圧。

**$V_{OSNS0^+}$  (D9)** : チャネル0の正の差動電圧検出入力。 $V_{OSNS0^+}$ と $V_{OSNS0^-}$ を組み合わせて、 $V_{OUT0}$ の負荷ポイント(POL)で $V_{OUT0}$ の出力電圧をケルビン検出し、差動帰還信号をチャネル0の帰還ループに直接供給することができます。 $V_{OUT0}$ は最大4.0Vの出力を安定化できます。シリアル・バスにより、 $V_{OUT0}$ の目標レギュレーション電圧を指定します。 $SV_{IN}$ のパワーアップ時の初期コマンド値はNVM(不揮発性メモリ)の内容(出荷時デフォルト値: 1.000V)で決定されるか、または設定抵抗によって設定することができます。 $V_{OUT0CFG}$ 、 $V_{TRIM0CFG}$ 、および「アプリケーション情報」のセクションを参照してください。

**$V_{OSNS0^-}$  (E9)** : チャネル0の負の差動電圧検出入力。 $V_{OSNS0^+}$ を参照してください。

**$V_{ORBO^+}$  (D10)** : チャネル0の正の読み出しピン。LTM4676の内部で $V_{OSNS0^+}$ に短絡されています。必要に応じて、このノードにテスト・ポイントを設置し、ユーザのハードウェア(例えば、組み立て後の回路テスト(ICT)プロセスではマザーボード)で $V_{OUT0}$ までのインピーダンスを測定することにより、 $V_{OSNS0^+}$ と $V_{OUT0}$ の間の帰還信号の接続の完全性を検証する手段を提供できます。

**$V_{ORBO^-}$  (E10)** : チャネル0の負の読み出しピン。LTM4676の内部で $V_{OSNS0^-}$ に短絡されています。必要に応じて、このノードにテスト・ポイントを設置し、ユーザのハードウェア(例えば、組み立て後のICTプロセスではマザーボード)でGNDまでのインピーダンスを測定することにより、 $V_{OSNS0^-}$ とGND( $V_{OUT0}$ の電源リターン)の間の帰還信号の接続の完全性を検証する手段を提供できます。

**$V_{OUT1}$  (J1～J3、K1～K3、L1～L3、M1～M3)** : チャネル1の出力電圧。

**$V_{OSNS1}$  (H9)** : チャネル1の正電圧検出入力。 $V_{OSNS1}$ とSGNDを組み合わせて、 $V_{OUT1}$ のPOLで $V_{OUT1}$ の出力電圧をケルビン検出し、差動帰還信号をチャネル1の帰還ループに直接供給することができます。 $V_{OUT1}$ は最大5.4Vの出力を安定化できます。シリアル・バスにより、 $V_{OUT1}$ の目標レギュレーション電圧を指定します。 $SV_{IN}$ のパワーアップ時の初期コマンド

## ピン機能

値はNVM(不揮発性メモリ)の内容(出荷時デフォルト値: 1.000V)で決定されるか、または設定抵抗によって設定することができます。V<sub>OUT1CFG</sub>、V<sub>TRIM1CFG</sub>、および「アプリケーション情報」のセクションを参照してください。

**SGND (F7～F8、G7～G8)**: チャネル1の負の差動電圧検出入力。V<sub>OSNS1</sub>を参照してください。また、SGNDはLTM4676の信号グランドのリターン・パスです。必要に応じて、4つのSGNDピンの1つにテスト・ポイントを設置し、ユーザのハードウェア(例えば、組み立て後のICTプロセスではマザーボード)でGNDまでのインピーダンスを測定することにより、他の3つのSGNDピンとGND(V<sub>OUT1</sub>の電源リターン)の間の帰還信号の接続の完全性を検証する手段を提供できます。SGNDはLTM4676の内部でGNDに電気的に接続されていません。V<sub>OUT1</sub>のPOL負電圧検出点でSGNDをGNDに接続してください。

**V<sub>ORB1</sub> (J9)**: チャネル1の正の読み出しピン。LTM4676の内部でV<sub>OSNS1</sub>に短絡されています。オプションとして、このノードにテスト・ポイントを設置し、ユーザのハードウェア(例えば、組み立て後のICTプロセスではマザーボード)でV<sub>OUT1</sub>までのインピーダンスを測定することにより、V<sub>OUT1</sub>とV<sub>OSNS1</sub>の間の帰還信号の接続の完全性を検証する手段を提供できます。

**V<sub>IN0</sub> (A11～A12、B11～B12、C11～C12、D11～D12、E12)**: チャネル0のスイッチング段への正電源入力。降圧スイッチング段からの反射入力電流リップルを処理するため、積層セラミック・コンデンサ(MLCC)や低ESR電解コンデンサ(または同等品)の十分なデカップリング容量を確保してください。MLCCはLTM4676に物理的にできるだけ近づけて配置します。「アプリケーション情報」のセクションのレイアウトに関する推奨事項を参照してください。

**V<sub>IN1</sub> (H12、J11～J12、K11～K12、L11～L12、M11～M12)**: チャネル1のスイッチング段への正電源入力。降圧スイッチング段からの反射入力電流リップルを処理するため、MLCCや低ESR電解コンデンサ(または同等品)の十分なデカップリング容量を確保してください。MLCCはLTM4676に物理的にできるだけ近づけて配置します。「アプリケーション情報」のセクションのレイアウトに関する推奨事項を参照してください。

**SW<sub>0</sub> (B10)**: チャネル0の降圧コンバータ段のスイッチング・ノード。テストの目的、またはSNUB<sub>0</sub>でサポートされるスナバよりも強力なEMIスナバに使用されます。必要であれば、ローカル・テスト・ポイントまで短距離の配線をしてチャネル0のスイッチング動作をモニタできますが、敏感な信号の近くに配

線しないでください。モニタしない場合には電気的絶縁状態(開放)のままになります。

**SW<sub>1</sub> (L10)**: チャネル1の降圧コンバータ段のスイッチング・ノード。テストの目的、またはSNUB<sub>1</sub>でサポートされるスナバよりも強力なEMIスナバに使用されます。必要であれば、ローカル・テスト・ポイントまで短距離の配線をしてチャネル1のスイッチング動作をモニタできますが、敏感な信号の近くに配線しないでください。これ以外の場合は開放のままになります。

**SNUB<sub>0</sub> (A5)**: チャネル0のスイッチング段のスナバ・コンデンサへの入力。SNUB<sub>0</sub>からGNDにオプションの抵抗を接続して放射EMIを低減できますが、唯一のマイナス面として電力変換効率がわずかに低下します。「アプリケーション情報」のセクションを参照してください。これ以外の場合はこのピンを開放のままになります。

**SNUB<sub>1</sub> (M5)**: チャネル1のスイッチング段のスナバ・コンデンサへの入力。SNUB<sub>0</sub>からGNDにオプションの抵抗を接続して放射EMIを低減できますが、唯一のマイナス面として電力変換効率がわずかに低下します。「アプリケーション情報」のセクションを参照してください。これ以外の場合はこのピンを開放のままになります。

**SV<sub>IN</sub> (F11～F12)**: LTM4676の内部制御ICの入力電源。ほとんどのアプリケーションでは、SV<sub>IN</sub>はV<sub>IN0</sub>やV<sub>IN1</sub>に接続されます。この場合、V<sub>IN0</sub>/V<sub>IN1</sub>用に既に確保されている以上の外付けデカップリングは不要です。SV<sub>IN</sub>がV<sub>IN0</sub>/V<sub>IN1</sub>とは別に補助電源で動作する場合、このピンはコンデンサ(0.1μF～1μF)でGNDにデカップリングします。

**INTV<sub>CC</sub> (F9、G9)**: 内部レギュレータ、5V出力。LTM4676が5.75V ≤ SV<sub>IN</sub> ≤ 26.5Vで動作する場合、LDOがSV<sub>IN</sub>からINTV<sub>CC</sub>を生成し、LTM4676の内部制御回路とMOSFETドライバをバイアスします。外付けデカップリングは不要です。RUN<sub>n</sub>ピンの状態に関係なくINTV<sub>CC</sub>は安定化されます。LTM4676が4.5V ≤ SV<sub>IN</sub> < 5.75Vで動作する場合、INTV<sub>CC</sub>をSV<sub>IN</sub>に短絡させる必要があります。

**V<sub>DD33</sub> (J7)**: 内部で生成される3.3V電源の出力ピン。 $\overline{\text{GPIO}_n}$ 、SHARE\_CLK、およびSYNCに必要なプルアップ抵抗の外部電流の供給に使用されるのはこのピンだけです。また、このピンは、RUN<sub>n</sub>、SDA、SCL、および $\overline{\text{ALERT}}$ のプルアップ抵抗の外部電流の供給に使用することもできます。外付けデカップリングは不要です。

## ピン機能

**V<sub>DD25</sub>(J6)** : 内部で生成される2.5V電源の出力ピン。このピンには外部電流を流さないでください。このピンは、内部ロジックのバイアスだけに使用され、構成設定ピンに接続された内部プルアップ抵抗に電流を供給します。外付けデカップリングは不要です。

**ASEL(G4)** : シリアル・バスのアドレス設定ピン。どのようなI<sup>2</sup>C/SMBusのシリアル・バス・セグメントにおいても、すべてのデバイスに固有のスレーブ・アドレスが必要です。このピンを開放のままにすると、LTM4676はパワーアップ時に0x4F(16進数)、つまり、1001111<sub>b</sub>のデフォルト・スレーブ・アドレスになります(この文書では業界標準の表記である7ビット・スレーブ・アドレス指定が使用されています)。LTM4676のスレーブ・アドレスの下位4ビットは、このピンからSGNDに抵抗を接続することによって変更できます。こうして、LTM4676の7ビット・スレーブ・アドレスが16の対応する値の1つに設定されます。特にピンを開放のままにする場合は、ピンの状態を正確に検出できるように、容量を最小限に抑えてください。

**F<sub>SWPHCFG</sub>(H4)** : スイッチング周波数、チャネルの位相インテリーブ角、およびSYNCに対する位相関係の設定ピン。このピンを開放のままにするか、またはLTM4676をピンストラップ(RCONFIG)抵抗を無視するように設定する(つまり、MFR\_CONFIG\_ALL[6] = 1<sub>b</sub>)と、LTM4676のスイッチング周波数(FREQUENCY\_SWITCH)とチャネルの位相関係(SYNCクロックを基準にしたMFR\_PWM\_CONFIG[2:0])が、SV<sub>IN</sub>のパワーアップ時にLTM4676のNVMの内容によって決まります。出荷時デフォルト値は、500kHz動作、0°でのチャネルが0、180°でのチャネルが1です。この文書の表記では、0°の位相角はチャネルのスイッチ・ノードの立ち上がりがSYNCパルスの立ち下がりエッジに一致していることを表します。このピンからSGNDに抵抗を接続する(および、NVMの出荷時デフォルト設定値のMFR\_CONFIG\_ALL[6] = 0<sub>b</sub>を使用する)ことにより、同一のNVMの内容で複数のLTM4676を異なる動作スイッチング周波数に設定する方法、および内部モジュールや外部モジュールを並列接続したチャネルの位相インテリーピング角を設定する方法が容易になります。これらはすべて、GUIの介入や「顧客があらかじめプログラムした」モジュールのNVMの内容を必要としません。(「アプリケーション情報」のセクションを参照してください。)特にピンを開放のままにする場合は、ピンの状態を正確に検出できるように、容量を最小限に抑えてください。

**V<sub>OUT0CFG</sub>(G5)** : V<sub>OUT0</sub>の出力電圧選択ピン、微調整されない設定。V<sub>OUT0CFG</sub>ピンとV<sub>TRIM0CFG</sub>ピンの両方を開放のままにするか、またはLTM4676をピンストラップ(RCONFIG)抵抗を

無視するように設定する(つまり、MFR\_CONFIG\_ALL[6] = 1<sub>b</sub>)と、LTM4676の目標V<sub>OUT0</sub>出力電圧の設定値(V<sub>OUT\_COMMAND0</sub>)、ならびに関連するパワーグッド、OV/UV警告、およびフォルトしきい値がSV<sub>IN</sub>のパワーアップ時にLTM4676のNVMの内容によって決まります。このピンからSGNDに接続された抵抗、V<sub>TRIM0CFG</sub>の抵抗ピンの設定値、およびNVMの出荷時デフォルト設定値のMFR\_CONFIG\_ALL[6] = 0<sub>b</sub>を組み合わせて使用することにより、LTM4676のチャネル0の出力をパワーアップ時にNVMの内容と異なるV<sub>OUT\_COMMAND</sub>値(ならびに、関連する出力電圧モニタおよび保護/フォルト検出しきい値)になるように設定できます。(「アプリケーション情報」のセクションを参照してください。)このようにして、V<sub>OUT0CFG</sub>からSGNDに、またはV<sub>TRIM0CFG</sub>からSGNDに抵抗を接続することにより、同一のNVMの内容で複数のLTM4676を異なる出力電圧に設定する方法が容易になります。これらはすべて、GUIの介入や「顧客があらかじめプログラムした」モジュールのNVMの内容を必要としません。特にピンを開放のままにする場合は、ピンの状態を正確に検出できるように、容量を最小限に抑えてください。V<sub>OUT0CFG</sub>/V<sub>TRIM0CFG</sub>にRCONFIGを使用すると、V<sub>OUT0</sub>の範囲設定(MFR\_PWM\_CONFIG[6])とループ利得に影響を与える可能性がある点に注意してください。

**V<sub>TRIM0CFG</sub>(H5)** : V<sub>OUT0</sub>の出力電圧選択ピン、微調整された設定。V<sub>OUT0CFG</sub>と組み合わせて、SV<sub>IN</sub>のパワーアップ時にチャネル0のV<sub>OUT\_COMMAND</sub>(ならびに、関連する出力電圧モニタおよび保護/フォルト検出しきい値)を決定します。(V<sub>OUT0CFG</sub>および「アプリケーション情報」のセクションを参照してください。)特にピンを開放のままにする場合は、ピンの状態を正確に検出できるように、容量を最小限に抑えてください。V<sub>OUT0CFG</sub>/V<sub>TRIM0CFG</sub>にRCONFIGを使用すると、V<sub>OUT0</sub>の範囲設定(MFR\_PWM\_CONFIG[6])とループ利得に影響を与える可能性がある点に注意してください。

**V<sub>OUT1CFG</sub>(G6)** : V<sub>OUT1</sub>の出力電圧選択ピン、微調整されない設定。V<sub>OUT1CFG</sub>ピンとV<sub>TRIM1CFG</sub>ピンの両方を開放のままにするか、またはLTM4676をピンストラップ(RCONFIG)抵抗を無視するように設定する(つまり、MFR\_CONFIG\_ALL[6] = 1<sub>b</sub>)と、LTM4676の目標V<sub>OUT1</sub>出力電圧の設定値(V<sub>OUT\_COMMAND1</sub>)、ならびに関連するパワーグッド、OV/UV警告、およびフォルトしきい値がSV<sub>IN</sub>のパワーアップ時にLTM4676のNVMの内容によって決まります。これは、V<sub>OUT0CFG</sub>ピンとV<sub>TRIM0CFG</sub>ピンによってV<sub>OUT0</sub>/チャネル0のそれぞれの設定値が決まるのと全く同様です。(V<sub>OUT0CFG</sub>、V<sub>TRIM0CFG</sub>、および「アプリケーション情報」のセクションを参照してください。)特にピンを開放のままにする場合は、ピンの状態を正確に検

## ピン機能

出できるように、容量を最小限に抑えてください。 $V_{OUT1CFG}$ / $V_{TRIM1CFG}$ にRCONFIGを使用すると、 $V_{OUT1}$ の範囲設定(MFR\_PWM\_CONFIG[5])とループ利得に影響を与える可能性がある点に注意してください。

**$V_{TRIM1CFG}$  (H6)** :  $V_{OUT1}$ の出力電圧選択ピン、微調整された設定。 $V_{OUT1CFG}$ と組み合わせて、 $SV_{IN}$ のパワーアップ時にチャネル1のVOUT\_COMMAND(ならびに、関連する出力電圧モニタおよび保護/フォルト検出しきい値)を決定します。( $V_{OUT1CFG}$ および「アプリケーション情報」のセクションを参照してください。)特にピンを開放のままにする場合は、ピンの状態を正確に検出できるよう、容量を最小限に抑えてください。 $V_{OUT1CFG}$ / $V_{TRIM1CFG}$ にRCONFIGを使用すると、 $V_{OUT1}$ の範囲設定(MFR\_PWM\_CONFIG[5])とループ利得に影響を与える可能性がある点に注意してください。

**SYNC (E7)** : PWMクロック同期入力およびオープン・ドレイン出力ピン。FREQUENCY\_SWITCHレジスタを設定することにより、LTM4676が「同期マスター」のモジュールになるか、または「同期スレーブ」のモジュールになるかが決まります。LTM4676が同期マスターの場合、FREQUENCY\_SWITCHにはPMBusリニア・データ形式で指定されたチャネル0とチャネル1のスイッチング周波数が含まれ、この指定されたレートでSYNCピンを500nsの間同時に“L”に駆動します。これに対して、同期スレーブではFREQUENCY\_SWITCH=0x0000が使用され、SYNCピンが“L”に引き下げられることはできません。LTM4676のPLLはLTM4676のPWMクロックをSYNCピンの波形に同期させるので、LTM4676が同期マスターであるか同期スレーブであるかに関係なく、アプリケーションに3.3Vへのプルアップ抵抗を必要とします。例外:SYNCピンを外部クロックで駆動することは許容されています。詳細は、「アプリケーション情報」のセクションを参照してください。

**SCL (E6)** : シリアル・バスのクロックのオープン・ドレイン入力(クロック・ストレッチがイネーブルされている場合、入力と出力が可能)。名目上このクロックを駆動するSMBusマスターへのデジタル通信のアプリケーションでは、3.3Vへのプルアップ抵抗を必要とします。SCLの通信速度が100kHzを超えない限り、LTM4676がクロック・ストレッチを作動させる必要性が生じることはありませんが、その場合でも、MFR\_CONFIG\_ALL[1]=1<sub>b</sub>を設定することによってクロック・ストレッチがイネーブルされない限り、LTM4676はクロック・ストレッチを行いません。NVMの構成設定の出荷時デフォルト値はMFR\_CONFIG\_ALL[1]=0<sub>b</sub>で、クロック・ストレッチはディスエーブ

ルされています。100kHzを超えるクロック速度でのバスの通信が必要な場合、ユーザのSMBusマスターはクロック・ストレッチをサポートして安定したシリアル・バス通信を保証する必要があります。この場合だけMFR\_CONFIG\_ALL[1]を1<sub>b</sub>に設定します。クロック・ストレッチがイネーブルされると、SCLはLTM4676の双方向オーブン・ドレイン出力ピンになります。

**SDA (D6)** : シリアル・バスのデータのオープン・ドレイン入力/出力。アプリケーション回路には3.3Vへのプルアップ抵抗が必要です。

**ALERT (E5)** : オーブン・ドレインのデジタル出力。SMBusシステムにSMBALERT割り込み検出が実装されている場合のみ、アプリケーションに3.3Vへのプルアップ抵抗が必要です。

**SHARE\_CLK (H7)** : 共有クロック、双方向オーブン・ドレインのクロック共有ピン。公称100kHzです。複数のLTM4676(および、SHARE\_CLKピンを備えたリニアテクノロジーの他のすべてのデバイス)の間のタイムベースを同期化するために使用され、電源レールのシーケンス制御やトラッキング制御を明確に規定します。このようなすべてのデバイスのSHARE\_CLKピンは互いに接続します。SHARE\_CLKピンを備えたすべてのデバイスは最速のクロックに同期化されます。デバイス間のタイムベースを同期化するときに必要なのは、3.3Vへのプルアップ抵抗だけです。

**$\overline{GPIO}_0$ ,  $\overline{GPIO}_1$  (E4, F4)** : プログラム可能な汎用デジタル入力/出力。オープン・ドレイン出力または高インピーダンス入力。LTM4676のNVMの出荷時デフォルト設定値はMFR\_GPIO\_PROPAGATE<sub>n</sub>が0x6893で、MFR\_GPIO\_RESPONSE<sub>n</sub>が0xC0であり、以下のとおりです。(1)チャネルOT(過熱)や出力UV/OVなどのチャネル固有のフォルト状態が検出されると、各 $\overline{GPIO}_n$ ピンがロジック“L”になる。(2)入力OVや制御ICのOTなどのチャネル固有でないフォルト状態が検出されると、両方の $\overline{GPIO}_n$ ピンがロジック“L”になる。(3)LTM4676は、チャネル0とチャネル1の $\overline{GPIO}_n$ ピンがロジック“L”になると、それぞれのチャネルのスイッチング動作を停止する。最も重要なことは、このデフォルト設定が、スイッチング動作の開始、停止、再開の適切な調整と出力電圧のレギュレーションを一斉に行う点で、他のLTM4676のチャネルと並列接続したLTM4676の優れた統合と相互運用を提供することです。これらはすべて、GUIの介入や「顧客があらかじめプログラムした」モジュールのNVMの内容を必要としません。大部分のアプリケーションで適切に動作させるためには、 $\overline{GPIO}_n$ から3.3Vへのプルアップ抵抗が必要です。(LTM4676のMFR\_GPIO\_RESPONSE<sub>n</sub>

## ピン機能

の値が0x00に設定されている場合のみプルアップは不要です。詳細は、「アプリケーション情報」のセクションを参照してください。)

**WP (K6)** : アクティブ“H”の書き込み保護ピン。このピンは $10\mu A$ の内部電流源によってV<sub>DD33</sub>に引き上げられています。WPが開放状態またはロジック“H”的ときにサポートされるのは、PAGE、OPERATION、CLEAR\_FAULTS、MFR\_CLEAR\_PEEKS、およびMFR\_EE\_UNLOCKへのI<sup>2</sup>C書き込みだけです。さらに、各�オルトは、先頭に“STATUS”が付いたレジスタの対象となるビットに1<sub>b</sub>を書き込むことによってクリアすることができます。WPが“L”的場合、I<sup>2</sup>C書き込みは制限されません。

**RUN<sub>0</sub>、RUN<sub>1</sub> (F5、F6)** : それぞれチャネル0とチャネル1の起動入力をイネーブルします。オープン・ドレインの入力/出力。これらのピンをロジック“H”にすると、LTM4676のそれぞれの出力がイネーブルされます。これらのオープン・ドレイン出力ピンは、LTM4676のリセットが解除されてSV<sub>IN</sub>の電圧がVIN\_ONを超えたことが検出されるまで“L”状態を保ちます。アプリケーション回路には3.3Vへのプルアップ抵抗が必要です。RUNは、低インピーダンス・ソースでロジック“H”にしないでください。

**TSNS<sub>0a</sub>、TSNS<sub>1a</sub> (D5、J5)** : それぞれ、チャネル0とチャネル1の温度センサの励起ポートと測定ポート。通常、これらのピンをそれぞれTSNS<sub>0b</sub>とTSNS<sub>1b</sub>に接続することにより、LTM4676がチャネル0とチャネル1の内部熱センサをモニタできるようになります。TSNS<sub>1a</sub>を使って補助(外部)温度センサ(例えば、マイクロプロセッサのダイのPN接合)をモニタする方法の詳細については、「アプリケーション情報」のセクションを参照してください。

**TSNS<sub>0b</sub>、TSNS<sub>1b</sub> (C5、K5)** : それぞれ、チャネル0とチャネル1の熱センサの入力。TSNS<sub>0a</sub>とTSNS<sub>1a</sub>を参照してください。

**I<sub>SNS0a</sub><sup>+</sup>、I<sub>SNS1a</sub><sup>+</sup> (F2、H2)** : それぞれ、チャネル0とチャネル1の制御ICの電流検出ポートの正入力。それぞれ、I<sub>SNS0b</sub><sup>+</sup>とI<sub>SNS1b</sub><sup>+</sup>に接続します。

**I<sub>SNS0b</sub><sup>+</sup>、I<sub>SNS1b</sub><sup>+</sup> (F1、H1)** : それぞれ、チャネル0とチャネル1のケルビン接続の正電流検出信号。I<sub>SNS0a</sub><sup>+</sup>とI<sub>SNS1a</sub><sup>+</sup>を参照してください。

**I<sub>SNS0a</sub><sup>-</sup>、I<sub>SNS1a</sub><sup>-</sup> (E2、G2)** : それぞれ、チャネル0とチャネル1の制御ICの電流検出ポートの負入力。それぞれ、I<sub>SNS0b</sub><sup>-</sup>とI<sub>SNS1b</sub><sup>-</sup>に接続します。

**I<sub>SNS0b</sub><sup>-</sup>、I<sub>SNS1b</sub><sup>-</sup> (E1、G1)** : それぞれ、チャネル0とチャネル1のケルビン接続の負電流検出信号。I<sub>SNS0a</sub><sup>-</sup>/I<sub>SNS1a</sub><sup>-</sup>を参照してください。

**COMP<sub>0a</sub>、COMP<sub>1a</sub> (E8、H8)** : それぞれ、チャネル0とチャネル1の電流制御しきい値およびエラーアンプの補償ノード。各チャネルの電流コンパレータのトリップしきい値は、各COMP<sub>na</sub>電圧が上昇するに従って上がります。LTM4676では、これらのCOMPピン(SGNDに終端)では、LTM4676に内蔵された小容量のフィルタ・コンデンサ(22pF)がエラーアンプの高周波数ロールオフ応答を与えるので、制御ループでのノイズ除去が優れています。COMP<sub>0b</sub>/COMP<sub>1b</sub>を参照してください。

**COMP<sub>0b</sub>、COMP<sub>1b</sub> (D8、J8)** : それぞれ、チャネル0とチャネル1の内部ループ補償ネットワーク用のピン。大部分のアプリケーションでは、LTM4676のデフォルト・ループ補償を「そのまま」適用し、非常に良好な結果が得られます。COMP<sub>0a</sub>をCOMP<sub>0b</sub>に、COMP<sub>1a</sub>をCOMP<sub>1b</sub>にそれぞれ接続するだけで、チャネル0とチャネル1の制御ループにデフォルト・ループ補償が適用されます。これに対して、特定のアプリケーションで制御ループ応答の最適化に手を加える必要がある場合、必要に応じて、COMP<sub>0a</sub>またはCOMP<sub>1a</sub>からのR-Cネットワーク(SGNDに終端)を接続し、COMP<sub>0b</sub>またはCOMP<sub>1b</sub>を開放のままにすることにより、容易に実行できます。

**DNC (C10、E11、H11、K10)** : これらのピンは外部回路に接続しないでください。機械的な品質を確保するため、これらのピンはPC基板の実装パッドのみに半田付けしてください。これらのパッドは電気的に開放状態のままにする必要があります。

## 簡略ブロック図

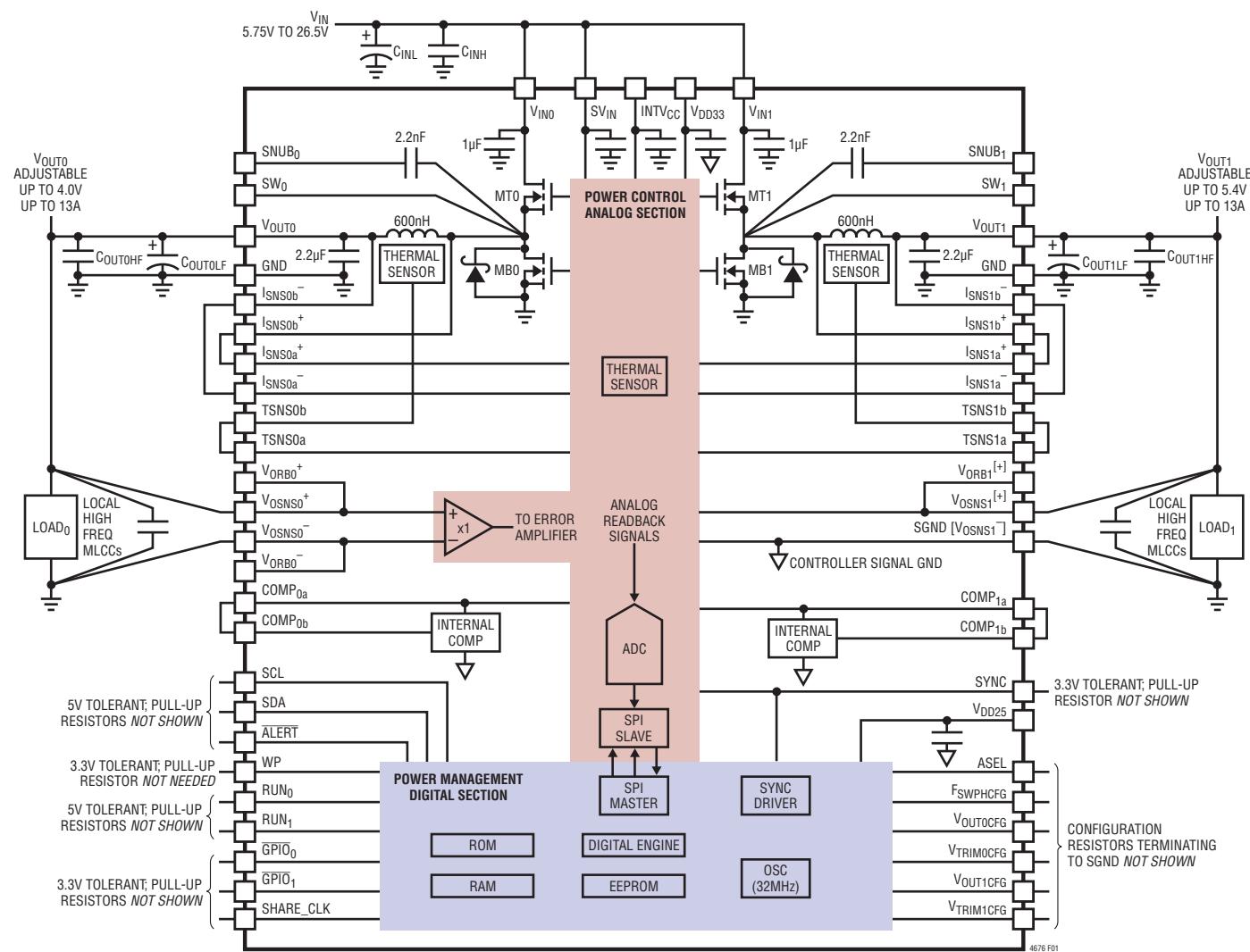
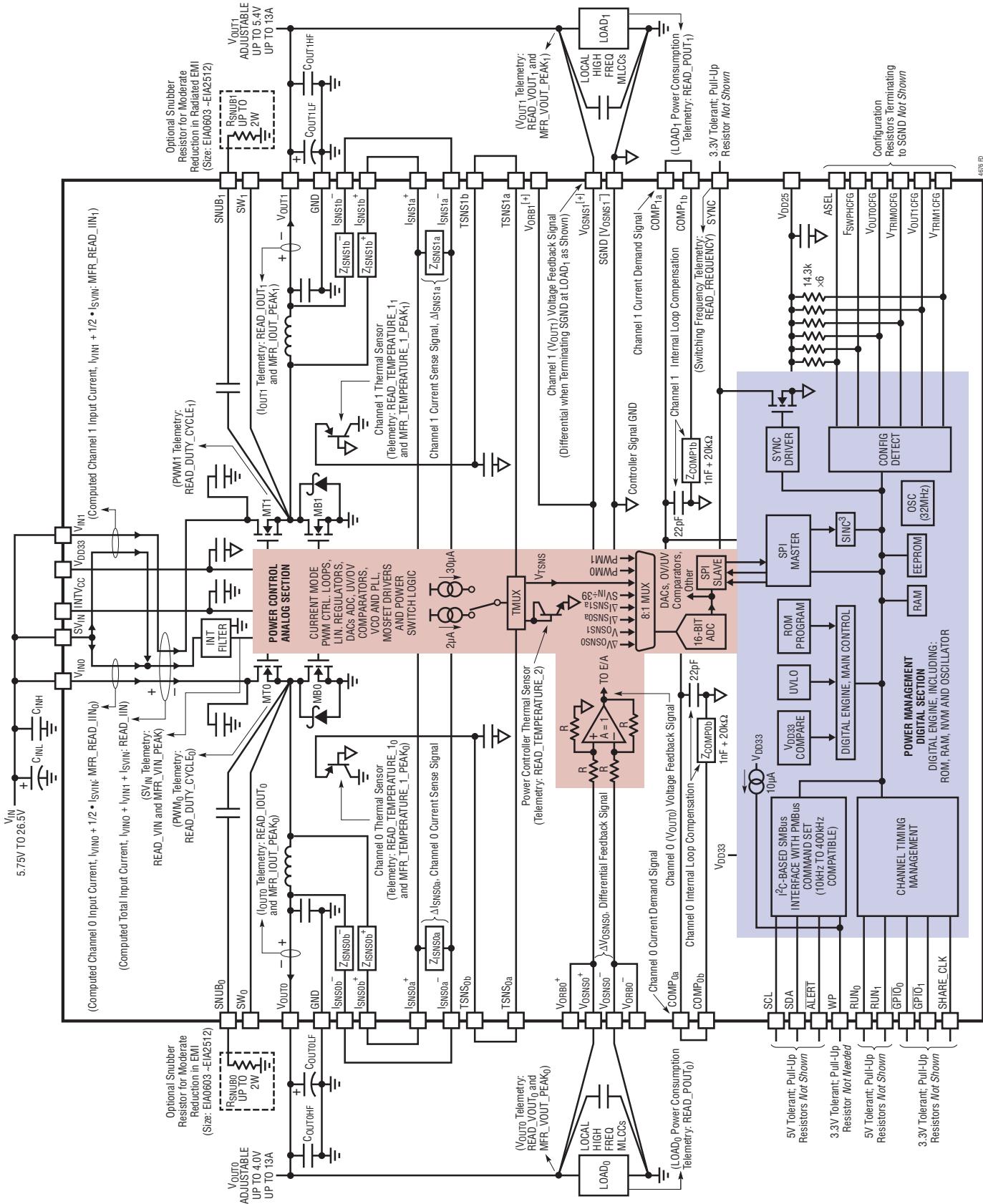


図1.LTM4676の簡略ブロック図

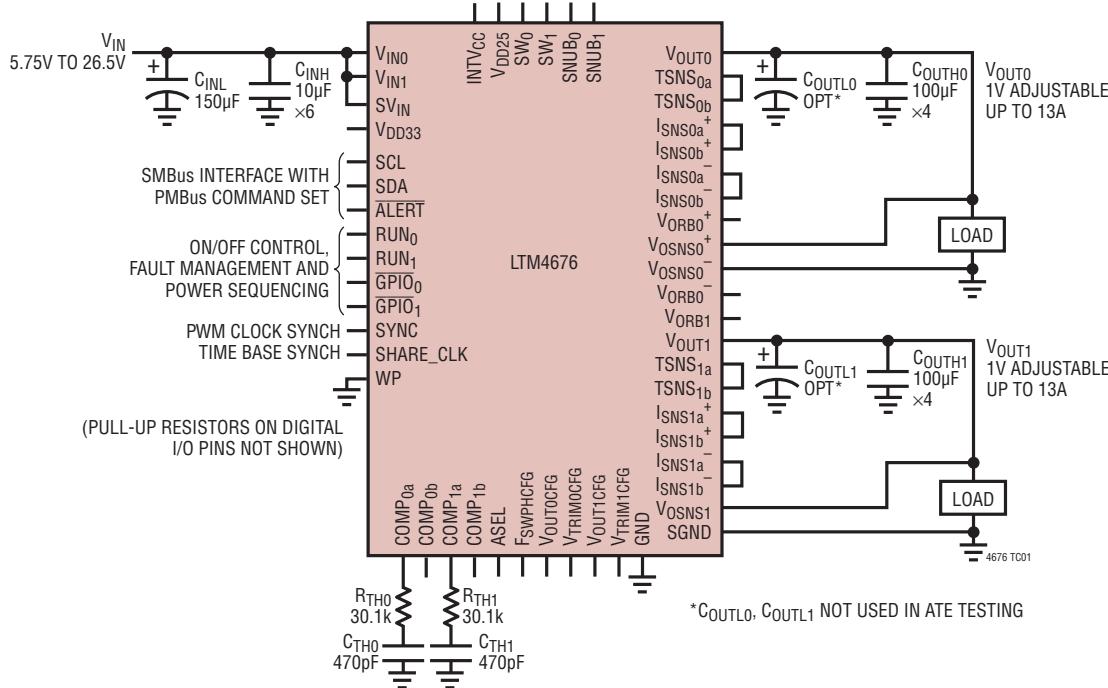
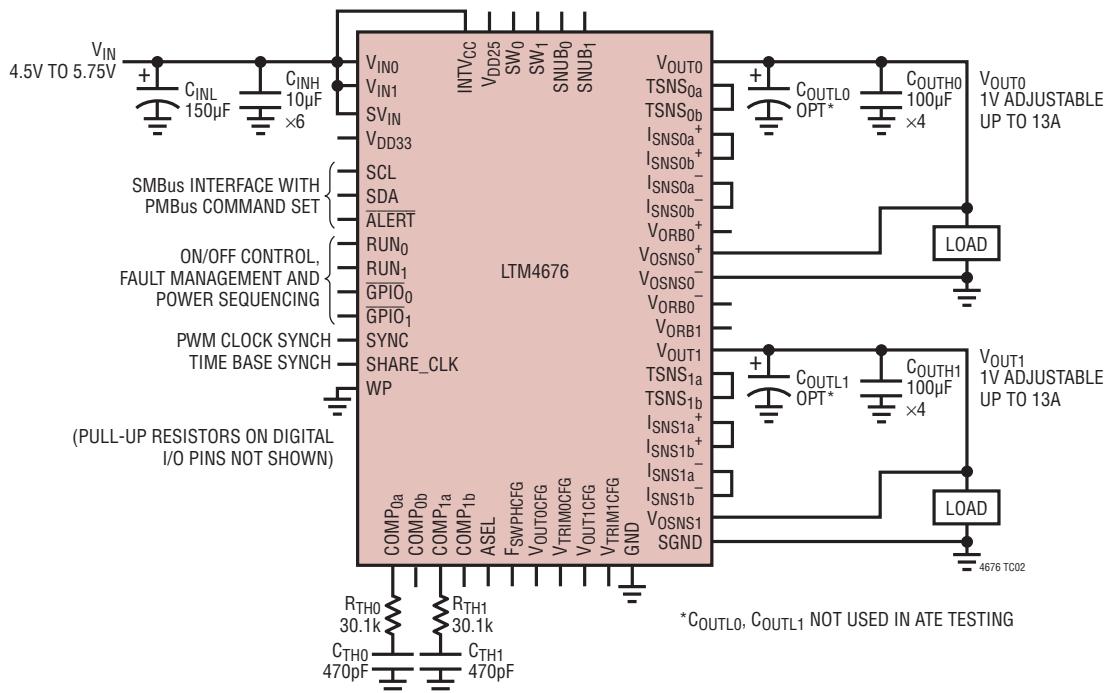
デカップリングの要件  $T_A = 25^\circ\text{C}$ 。図1の構成を使用。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$C_{INH}$	External High Frequency Input Capacitor Requirement ( $5.75V \leq V_{IN} \leq 26.5V$ , $V_{OUTn}$ Commanded to 1.000V)	$I_{OUT0} = 13A$ , $3 \times 22\mu\text{F}$ , or $4 \times 10\mu\text{F}$ $I_{OUT1} = 13A$ , $3 \times 22\mu\text{F}$ , or $4 \times 10\mu\text{F}$	40	66		$\mu\text{F}$
$C_{OUTnHF}$	External High Frequency Output Capacitor Requirement ( $5.75V \leq V_{IN} \leq 26.5V$ , $V_{OUTn}$ Commanded to 1.000V)	$I_{OUT0} = 13A$ $I_{OUT1} = 13A$	400	400		$\mu\text{F}$

## 機能図



## テスト回路

テスト回路1.LTM4676の高V<sub>IN</sub>動作範囲に構成されたATE、5.75V ≤ V<sub>IN</sub> ≤ 26.5V\*C<sub>OUTL0</sub>, C<sub>OUTL1</sub> NOT USED IN ATE TESTINGテスト回路2.LTM4676の低V<sub>IN</sub>動作範囲に構成されたATE、4.5V ≤ V<sub>IN</sub> ≤ 5.75V\*C<sub>OUTL0</sub>, C<sub>OUTL1</sub> NOT USED IN ATE TESTING

## 動作

LTC3880のデータシートはこの製品に不可欠なリファレンス・ドキュメントです。参照Webサイト：

[www.linear-tech.co.jp/LTC3880](http://www.linear-tech.co.jp/LTC3880)

## 電源モジュールの概要

LTM4676は、高度な設定が可能なデュアル13A出力のスタンダロン非絶縁型スイッチング・モード降圧DC/DC電源で、EEPROMのNVM(不揮発性メモリ)と、400kHzのSCLバス速度が可能なI<sup>2</sup>CベースのPMBus/SMBus 2線シリアル通信インターフェースを内蔵しています。2つの出力電圧(V<sub>OUT0</sub>とV<sub>OUT1</sub>(まとめてV<sub>OUTn</sub>))は、入力コンデンサ、出力コンデンサ、プルアップ抵抗の数少ない部品を使って安定化することができます。平均入力/出力電圧および電流、チャネルのPWMデューティ・サイクル、およびモジュール温度の読み出されたテレメトリ・データは、内蔵16ビットADC(A/Dコンバータ)によって絶えず周期的にデジタル化されます。多くのフォルトしきい値と応答がカスタマイズ可能です。フォルトが生じると、データは自律的にEEPROMに保存され、この結果生じるフォルト・ログを解析するために、後でI<sup>2</sup>Cを介して読み出すことができます。

LTM4676は、0.6VDC～4VDC(V<sub>OUT0</sub>)および0.6VDC～5.4VDC(V<sub>OUT1</sub>)の高精度に安定化された出力電圧( $\pm 1\%$ )を供給します。目標出力電圧は、ピンストラップ抵抗(V<sub>OUTnCFG</sub>ピンまたはV<sub>TRIMnCFG</sub>ピン)やNVM/レジスタの設定値に従って設定するか、またはI<sup>2</sup>Cインターフェースを介して動作中に変更することができます。NVMの出荷時デフォルト値は、スイッチング周波数が500kHzに、2つのチャネル間の位相インターリープ角が180°に設定されています。チャネルのスイッチング周波数、位相角、およびSYNCピンの波形の立ち下がりエッジとの位相関係は、ピンストラップ抵抗(F<sub>SWPHCFG</sub>ピン)やNVM/レジスタの設定値に従って設定できますが、安定化動作時には設定できません。モジュールの7ビットのI<sup>2</sup>Cスレーブ・アドレスのデフォルト値は0x4Fですが、ASEL抵抗を接続することにより、アドレスの下位4ビットを変更することができます、可能なスレーブ・アドレスは16になります。ASELピンを除き、モジュールは必要に応じて、ピンストラップ抵抗をすべて無視するように設定できます(MFR\_CONFIG\_ALL[6]を参照してください)。I<sup>2</sup>Cを介してスレーブ・アドレスを変更することはできません。

LTM4676の制御ICは、LTC<sup>®</sup>3880をわずかに改良したバージョンです。LTC3880とLTM4676の制御ICの差異について、

このデータシートの「アプリケーション情報」のセクションの表1に概要を示します。

LTM4676の制御ICにおける、PMBus(I<sup>2</sup>C)がサポートするインデックス付きリストおよびメーカ固有のトランザクション・コマンド・コード、レジスタ・マップのマニュアル、レジスタごとの出荷時デフォルト設定値および対応する通信プロトコル、ペイロード・サイズおよびデータ形式がLTC3880のデータシートに記載されています。また、このデータシートの表1に記載された項目は除きます。したがって、LTC3880のデータシートはLTM4676のすべてのユーザに不可欠なリファレンスです。

あくまでもDC/DCコンバータの電力供給の観点から見たLTM4676の大きな特長は以下のとおりです。

- 2つの内蔵電力段のそれぞれから最大13Aの出力電流を供給し(表紙の図を参照)、2つの電力段を結合すると最大26Aの出力電流を供給します(図35を参照)。
- 広い入力電圧範囲: 5.75V～26.5Vの入力からのDC/DC降圧変換(図44を参照)。
- SV<sub>IN</sub>をINTV<sub>CC</sub>に接続した、4.5V～5.75Vの入力からのDC/DC降圧変換(図35を参照)。
- SV<sub>IN</sub>とINTV<sub>CC</sub>に5Vの補助バイアス電源を供給する場合、4.5V以下の入力からのDC/DC降圧変換が可能(図37を参照)。
- 出力電圧範囲: V<sub>OUT0</sub>が0.5V～4V、V<sub>OUT1</sub>が0.5V～5.4V(テレメトリを削減したデュアル・フェーズ・シングル5V出力動作については、図42を参照してください)。
- V<sub>OUT0</sub>(V<sub>OSNS0+</sub>/V<sub>OSNS0-</sub>)とV<sub>OUT1</sub>(V<sub>OSNS1</sub>/SGND)の差動リモート検出。
- シンク電流なしに、プリバイアスされた負荷への起動。
- 4個のLTM4676を並列接続して最大100Aを供給可能(図39を参照)。
- 1個のLTM4676を3個のLTM4620AまたはLTM4630モジュールと並列接続して、最大130Aを供給可能で、1個のLTM4676を介して、並列接続されたLTM4620AまたはLTM4630の電源レール状態とテレメトリを推定します(図40を参照)。
- 軽負荷での効率を上げるのに有効な不連続モードとBurst Mode動作(MFR\_PWM\_MODE<sub>n</sub>[1:0])。

## 動作

- 出力電流制限と過電圧保護。
  - 3つの温度センサを内蔵、過熱/低温保護。
  - 固定周波数のピーク電流モード制御。
  - 設定可能スイッチング周波数：250kHz～1MHz、外部クロックに同期可能、7つのチャネル位相インターリーブを設定可能。
  - 内部ループ補償を装備、必要に応じて外部ループ補償を適用可能。
  - 外付けスナバ抵抗をモジュールに隣接して設置することにより、内蔵スナバ・コンデンサがEMIの低減を可能にします（図32と図33を参照）。
  - 高さの低い（16mm×16mm×5.01mm）BGAパッケージの電源ソリューションが必要とするのは、入力/出力コンデンサ、オープン・ドレイン・デジタル信号用の多くても9個のプルアップ抵抗、ピンストラップの可能なすべてのオプションを設定する多くても6個のプルダウン抵抗のみです。
- パワーシステム・マネージメント、電源レールのシーケンス制御、フォルトの監視および通知を可能にするLTM4676の特長は以下のとおりです。
- ALERT割り込みピンを備えたI<sup>2</sup>CベースのPMBus/SMBus 2線シリアル通信インターフェース（SDA、SCL）、クロックの“L”期間を拡張して400kHzのバス通信速度を可能にするSCLクロック（拡張しない場合は100kHz）。
  - 設定可能な出力電圧。
  - 設定可能な入力低電圧コンパレータ（UVLOの立ち上がり、UVLOの立ち下がり）
  - 設定可能なスイッチング周波数。
  - 設定可能な電流制限。
  - 設定可能な出力過電圧/低電圧コンパレータ。
  - 設定可能なターンオンおよびターンオフ遅延時間。
  - 設定可能な出力の立ち上がり時間と立ち下がり時間。
  - 不揮発性メモリ（NVM EEPROM）への上記の設定やそれ以外の設定（必要に応じたスタンドアロン動作の実行、およびLTM4676の組み込み設計の現場での設定変更のイネーブル）。

- 以下のテレメトリ・データの監視および通知：出力と入力の平均電流および電圧、内部温度、および電力段のデューティ・サイクル（16ビットADCによって絶えず周期的にデジタル化される）。
  - 観測されるピーク出力電流および電圧、入力電圧、およびモジュール温度はポーリングおよびクリア/リセットが可能。
  - 100ms（公称）以下のADC遅延。
  - チャネル1（V<sub>OUT1</sub>）のモジュールの電力段の温度の代わりに1つの外部温度をモニタするオプション。
- ラッチ型および非ラッチ型の各フォルトや警告の状態に対する監視、通知、および設定可能な応答で以下が含まれます（ただし、以下に限らない）。
  - 出力の過電圧/低電圧。
  - 入力（SV<sub>IN</sub>）の過電圧/低電圧。
  - モジュール入力および電力段出力の過電流。
  - モジュール電力段の過熱/低温。
  - 内部制御ICの過熱。
  - 通信、メモリ、およびロジック（CML）のフォルト。
- フォルト状態の検出時のフォルト記録。LTM4676は、フォルト・ログをNVMに自動的にアップロードするように設定できます。このフォルト・ログは、稼働時間カウンタ、観測されるピーク・テレメトリ、フォルト・ログの書き込みをトリガしたフォルトが検出されるまでのADCデータの最新の6回の周期的読み出しから収集したテレメトリ、およびそのADCの履歴に関連したフォルト・ステータスで構成されます。
- 2つの設定可能な汎用オープン・ドレイン入力/出力ピン（ $\overline{\text{GPIO}_0}$ 、 $\overline{\text{GPIO}_1}$ ）、これらの使用目的は以下のとおり。
  - システムの割り込み信号などのフォルト通知。
  - マルチフェーズ・システム/マルチレール・システムでのLTM4676のターンオン/ターンオフの調整。
  - 下流の電源レールのターンオン/ターンオフを指示するフィルタを通してないパワーグッド信号（V<sub>OUTn</sub>低電圧コンパレータの出力）の伝達。

## 動作

- 書き込み保護(WP)ピン、およびI<sup>2</sup>Cを介した意図しない変更に対してRAMおよびNVMの内部設定を保護する設定可能なWRITE\_PROTECTレジスタ。
- 複数のLTM4676の間で時間領域の同期を行うためのタイムベースの相互接続(SHARE\_CLK、100kHzの周波数)。
- 起動出力電圧、スイッチング周波数、およびチャネル間位相のインターリープ角を設定するためのオプションの外付け設定抵抗(RCONFIG)。
- サポートされる16のスレーブ・アドレス(デフォルト値:0x4F)で、ASELピンの抵抗のピンストラップによって設定されます。

## 設定可能な電源モジュールと読み出しデータ

データシートのこのセクションでは、I<sup>2</sup>Cを介してアクセス可能なLTM4676のすべての設定可能な機能と読み出し可能なデータを詳細に説明します。関連するレジスタ名はすべて大文字を使って表示されます(例えば、“VIN\_ON”)。対象となる各レジスタ名に関連するコマンド・コード、ペイロード・サイズ、データ形式、および出荷時デフォルト値を確認するためには、LTC3880のデータシートとこのデータシートの表1を参照してください。特定のレジスタの固有のレジスタ・ビットは角括弧(つまり、“[”と“]”)を使って表します。レジスタの最下位ビット LSB)はビット番号0に相当し、“[0]”で表されます。バイト長(8ビット長)レジスタの最上位ビットはビット番号7に相当し、“[7]”で表されます。ワード長(16ビット長)レジスタの最上位ビット(MSB)はビット番号15に相当し、“[15]”で表されます。コロンを使ってレジスタの複数ビットを表すことができます。例えば、MFR\_PWM\_CONFIGレジスタのビット2、1、0は“MFR\_PWM\_CONFIG[2:0]”で示されます。ビットは0<sub>b</sub>または1<sub>b</sub>の値をとることができます。下付きの添え字“\_b”は数字の値が2進数であることを示します。16進数の値は先頭に“0x”を付けて示されます。たとえば、10進数の値“89”は0x59と01011001<sub>b</sub>(8ビット長の値)、および0x0059と0000000001011001<sub>b</sub>(16ビット長の値)で示されます。

このデータシートのさらに省略した表記はイタリック体の“n”、つまり、“n”です。“n”は0または1の値をとることが可能で、レジスタがページ指定されたコマンドであることを示す容易な方法を提供します。ページ指定コマンドは、レジスタ名が同じコマンド・コード値を持ちながら、チャネル0(ページ0、つまり、0x00)とチャネル1(ページ1、つまり、0x01)用に個別に設定(チャネル固有のテレメトリを生成)することができます。したがって、“n”が付いていないレジスタは、根本的にグローバル(両方のチャネル/出力に共通)なレジスタであると容易に識別されます。たとえば、レジスタFREQUENCY\_SWITCHによって指定されるスイッチング周波数の設定値は両方のチャネルに共通で、“n”が付いていません。もう1つの例として、READ\_VINレジスタにはSV<sub>IN</sub>ピンの入力をデジタル化した電圧が含まれており、SV<sub>IN</sub>が唯一の値なので両方のチャネルに共通です。これに対して、コマンドによる公称出力電圧は、レジスタVOUT\_COMMAND<sub>n</sub>によって示されます。“n”はVOUT\_COMMANDがチャネル0とチャネル1に対して別々に設定可能なことを表します。ペイロードが0x00のPAGEコマンド(コマンド・コード0x00)を実行すると、LTM4676は、ページが変更されるまで、後続のすべてのI<sup>2</sup>Cトランザクションのチャネル0に関するデータの書き込み/読み出しを行うように設定されます。ペイロードが0x01のPAGEコマンドを実行すると、LTM4676は、ページが変更されるまで、後続のすべてのI<sup>2</sup>Cトランザクションのチャネル1に関するデータの書き込み/読み出しを行うように設定されます。ペイロードが0xFFのPAGEコマンドを実行すると、LTM4676は、ページが変更されるまで、後続のすべてのI<sup>2</sup>C書き込みトランザクションのチャネル1とチャネル0に関するデータの書き込みを行うように設定されます。グローバル・レジスタからの読み出しとグローバル・レジスタへの書き込みでは、ページを0xFFに設定する必要はありません。ページが0xFFに設定されているときにチャネル固有の(つまり、グローバルでない)レジスタから読み出すと、LTM4676はページ0x00の値(つまり、チャネル0に固有のデータ)を通知します。

以下のリストはLTM4676の電源に関する機能を箇条書きにしたものです。これらの機能は、I<sup>2</sup>C通信(WP(書き込み保護)ピンおよびWRITE\_PROTECTレジスタ値がI<sup>2</sup>C書き込みを許容する場合)とEEPROMの設定値によって設定可能です。

## 動作

- 出力起動電圧( $VOUT\_COMMAND_n$ )、指定可能な最大出力電圧( $VOUT\_MAX_n$ )、出力電圧パワーグッド「オン」( $VOUT\_PGOOD\_ON_n$ )および「オフ」( $POWER\_GOOD\_OFF_n$ )しきい値、出力の上方マージン( $VOUT\_MARGIN\_HIGH_n$ )および下方マージン( $VOUT\_MARGIN\_LOW_n$ )コマンド電圧、および出力の過電圧/低電圧警告およびフォルトしきい値( $VOUT\_OV\_WARN\_LIMIT_n$ 、 $VOUT\_OV\_FAULT\_LIMIT_n$ 、 $VOUT\_UV\_WARN\_LIMIT_n$ 、および $VOUT\_UV\_FAULT\_LIMIT_n$ )。さらに、 $MFR\_CONFIG\_ALL[6] = 0_b$ の場合、これらの値は $SV_{IN}$ のパワーアップ時に $VOUT0CFG$ 、 $VTRIM0CFG$ 、 $VOUT1CFG$ 、または $VTRIM1CFG$ ピンの抵抗のピンストラップに従って設定可能です。
- 遷移速度( $\Delta V/\Delta t$ )を含む動作中の出力電圧 $VOUT\_TRANSITION\_RATE_n$ で、 $VOUT\_COMMAND_n$ 、 $VOUT\_MARGIN\_HIGH_n$ 、または $VOUT\_MARGIN\_LOW_n$ レジスタのいずれか、または $OPERATION_n$ レジスタへのI<sup>2</sup>C書き込みによって決まります。
- $SV_{IN}$ ピンの電圧に基づく、上昇時入力低電圧ロックアウト( $VIN\_ON$ )および下降時入力低電圧ロックアウト( $VIN\_OFF$ )。
- スイッチング周波数(FREQUENCY\_SWITCH)およびチャネルの位相インターリーブ角( $MFR\_PWM\_CONFIG[2:0]$ )。ただし、これらのパラメータはLTM4676のチャネルがオフ、つまり、スイッチングしていないときだけI<sup>2</sup>C通信を介して変更可能です。さらに、 $MFR\_CONFIG\_ALL[6] = 0_b$ の場合、これらのパラメータは $SV_{IN}$ のパワーアップ時に $F_{SWPHCFG}$ ピンの抵抗のピンストラップに従って設定可能です。
- 出力電圧のターンオン/ターンオフ・シーケンス制御および関連するウォッチドッグ・タイマは以下のとおりです。
  - 出力電圧のターンオン遅延時間(LTM4676が、スイッチング動作が開始する前に、例えば $RUN_n$ ピンのロジック“L”から“H”へのトグルによってオンするように指示されてからの時間遅延、 $TON\_DELAY_n$ )。
  - 出力電圧のソフトスタート・ランプアップ時間( $TON\_RISE_n$ )。
- LTM4676が、例えば $RUN_n$ ピンのロジック“L”から“H”へのトグルによってオンするように指示されてから許容された経過時間( $TON\_MAX\_FAULT\_LIMIT_n$ )の後、出力電圧が出力低電圧フォルトしきい値( $VOUT\_UV\_FAULT\_LIMIT_n$ )を超えない場合、LTM4676の出力( $VOUT_n$ )がタイムリーでないことが示されます。
- 上記の $TON\_MAX\_FAULT\_LIMIT_n$ などのすべてのイベントへのLTM4676の応答( $TON\_MAX\_FAULT\_RESPONSE_n$ )。
- 出力電圧のソフトストップ・ランプダウン時間( $TOFF\_FALL_n$ )。
- 出力電圧のターンオフ遅延時間(LTM4676が、スイッチング動作が停止する前に、例えば $RUN_n$ ピンのロジック“H”から“L”へのトグルによってオフするように指示されてからの時間遅延、 $TOFF\_DELAY_n$ )。
- 出力をオフするように指示されるか、またはフォルトに応答して出力をオフすると、LTM4676の出力( $VOUT_n$ )が「ハイ・インピーダンス」または「スリーステート」の高インピーダンスに設定され、電力段の $MT_n$ と $MB_n$ の両方がオフします。(「直ちにオフ」が $ON\_OFF\_CONFIG[0] = 1_b$ であるのに対して、出力電圧を $TOFF\_FALL_n$ や $TOFF\_DELAY_n$ の設定値に従ってランプダウンするように設定するのが $ON\_OFF\_CONFIG[0] = 0_b$ です。)
- LTM4676が出力をオフにする予定の時点から許容される時間( $TOFF\_MAX\_WARN\_LIMIT_n$ )が経過した、つまり、 $TOFF\_FALL_n$ によって指定された時間が終了した後、出力電圧が前の目標レギュレーション電圧の12.5%を下回らない場合、LTM4676の出力( $VOUT_n$ )はタイムリーにパワーダウンしていることが示されます。

## 動作

- 設定可能な出力電圧の再起動時間。RUN<sub>n</sub>ピンが“L”に引き下げられた後で、LTM4676はRUN<sub>n</sub>をロジック“L”にするので、最小時間(再起動遅延時間)が経過するまで出力を再起動することはできません。この遅延は、あらゆる電源レールに対する適切なシーケンシングを保証します。LTM4676によって処理される最小再起動遅延は(TOFF\_DELAY<sub>n</sub> + TOFF\_FALL<sub>n</sub> + 136ms)と指定されるMFR\_RESTART\_DELAY<sub>n</sub>レジスタの値の長い方です。この遅延の終了時に、LTM4676はRUN<sub>n</sub>ピンを開放します。
- 設定可能なフォルト・ヒップ再試行遅延時間フォルトが生じたとき、LTM4676のこのフォルトに対するフォルト応答動作が、このフォルトがなくなった後で出力電圧のパワーアップを再試行すること(例えば、「無限の再試行」)の場合、LTM4676がスイッチング動作を再開するまでの遅延時間はMFR\_RETRY\_DELAY<sub>n</sub>時間と、出力が前に指定された出力電圧値の12.5%未満に低下するのに必要な時間の長い方です。(ただし、この後者の条件、つまり、出力が12.5%未満に低下する要件は、MFR\_CHAN\_CONFIG[0]を“1b”に設定することによって無視されます。これはLTM4676のNVMの出荷時デフォルト設定値です。)
- 出力過電圧/低電圧フォルト応答(VOUT\_OV\_FAULT\_RESPONSE<sub>n</sub>、VOUT\_UV\_FAULT\_RESPONSE<sub>n</sub>)。
- 時間平均電流制限警告しきい値、サイクルごとの瞬時ピーク・フォルトしきい値、およびフォルト応答(IOUT\_OC\_WARN\_LIMIT<sub>n</sub>、IOUT\_OC\_FAULT\_LIMIT<sub>n</sub>、IOUT\_OC\_FAULT\_RESPONSE<sub>n</sub>)。
- チャネル(VOUT0、VOUT1)の過熱警告しきい値、フォルトしきい値、およびフォルト応答(OT\_WARN\_LIMIT<sub>n</sub>、OT\_FAULT\_LIMIT<sub>n</sub>、OT\_FAULT\_RESPONSE<sub>n</sub>)。
- チャネル(VOUT0、VOUT1)の低温フォルトしきい値、およびフォルト応答(UT\_FAULT\_LIMIT<sub>n</sub>、UT\_FAULT\_RESPONSE<sub>n</sub>)。
- SV<sub>IN</sub>ピンの電圧に基づく入力過電圧フォルトしきい値、および応答(VIN\_OV\_FAULT\_LIMIT、VIN\_OV\_FAULT\_RESPONSE)。
- SV<sub>IN</sub>ピンの電圧に基づく入力低電圧警告しきい値(VIN\_UV\_WARN\_LIMIT)。

- モジュール入力過電流警告しきい値(IIN\_OC\_WARN\_LIMIT)

LTM4676モジュール内の制御ICは、制御ICの温度が160°Cを超えるとスイッチング動作を停止します(Note 12)。制御ICは、10°Cのクールダウン・ヒステリシスの後で動作を再開します。これらの標準パラメータは実験室の炉での測定に基づいたもので、製造時にテストされていないことに注意してください。この過熱保護は、短時間の過負荷状態の間デバイスを保護するためのものです。この保護が機能しているときは、最大定格接合部温度を超える動作が継続すると、デバイスの信頼性を損なうか、またはデバイスに永続的損傷を与える恐れがあります。

## 時間平均とピーク読み出しデータ

I<sup>2</sup>C通信を介してアクセス可能な時間平均テレメトリ読み出しデータは以下のとおりです。

- チャネルの出力電流(READ\_IOUT<sub>n</sub>)とREAD\_IOUT<sub>n</sub>のピーク観測値(MFR\_IOUT\_PEAK<sub>n</sub>)。
  - チャネルの出力電圧(READ\_VOUT<sub>n</sub>)とREAD\_VOUT<sub>n</sub>のピーク観測値(MFR\_VOUT\_PEAK<sub>n</sub>)。
  - チャネルの出力電力(READ\_POUT<sub>n</sub>)。
  - チャネルの入力電流(MFR\_READ\_IIN<sub>n</sub>とモジュールの入力電流(READ\_IIN))。
  - チャネルの温度(READ\_TEMPERATURE\_1<sub>n</sub>)とREAD\_TEMPERATURE\_1<sub>n</sub>のピーク観測値(MFR\_TEMPERATURE\_1\_PEAK<sub>n</sub>)。
  - 制御ICの温度(READ\_TEMPERATURE\_2)とピーク観測値(MFR\_TEMPERATURE\_2\_PEAK)。
  - SV<sub>IN</sub>ピンの電圧に基づく入力電圧(READ\_VIN)とREAD\_VINのピーク観測値(MFR\_VIN\_PEAK)。
  - チャネルのトップサイド・パワーMOSFET(MT<sub>n</sub>)のデューティ・サイクル(READ\_DUTY\_CYCLE<sub>n</sub>)
- WRITE\_PROTECTレジスタ値によって許容される場合、テレメトリの読み出しデータのピーク観測値をMFR\_CLEAR\_PEAKSのI<sup>2</sup>Cコマンドでクリアできます。(WPピンの状態に関係なく、MFR\_CLEAR\_PEAKSの実行は可能です。)

## 動作

LTM4676の�ルト・ログの機能の詳細は以下のとおりです。

- MFR\_CONFIG\_ALL[7]=1<sub>b</sub>のとき、�ルト・ログがイネーブルされています。
- STATUS\_MFR\_SPECIFIC<sub>n</sub>[3]が“1<sub>b</sub>”を通知するとき、NVMに�ルト・ログが存在し、STATUS\_WORDレジスタのMFRビット(ビット12)に伝達されます。
- フォルト・ログのデータが存在する場合、MFR\_FAULT\_LOGコマンドでこのデータが取得されます。SMBusのブロック読み出しプロトコルに変更を加えて規定されたPMBusを使って、147バイトのデータが取得されます。
- NVMに�ルト・ログの内容が存在する場合、MFR\_FAULT\_LOG\_CLEARコマンドを実行することによってその内容がクリアされます。
- NVMに�ルト・ログが既に存在する場合、�ルト・ログが書き込まれることはできません。
- MFR\_FAULT\_LOG\_STOREコマンドを実行することにより、LTM4676にNVMへの�ルト・ログの書き込みを強制することができます。LTM4676はチャネルが�ルト・オフしたように動作します。MFR\_FAULT\_LOG\_STOREの実行時に�ルト・ログが既に存在していると、コマンドにNACKが返されてCML�ルトが通知される点に注意してください。

LTM4676の $\overline{\text{GPIO}}_n$ ピンが外部要因によってロジック“L”に引き下げられると、それぞれのチャネル( $V_{\text{OUT}_n}$ )は、何の動作もしない、つまり、完全に無視する( $\text{MFR\_GPIO\_RESPONSE}_n = 0x00$ の場合)か、または直ちにオフする、つまり電力段が高インピーダンス(「停止状態」)になります( $\text{MFR\_GPIO\_RESPONSE}_n = 0xC0$ の場合)。

$\text{MFR\_GPIO\_PROPAGATE}_n$ レジスタの内容により、LTM4676の $\overline{\text{GPIO}}_n$ ピンをロジック“L”にする�ルトが設定されます。

ユーザ(システム)のI<sup>2</sup>Cマスター・デバイスによってI<sup>2</sup>C通信が開始されます。LTM4676のチャネル0への書き込み/チャネル0からの読み出し( $V_{\text{OUT}0}$ : PAGE 0x00)、LTM4676のチャネル1への書き込み/チャネル1からの読み出し( $V_{\text{OUT}1}$ : PAGE 0x01)、またはLTM4676のチャネル0とチャネル1の両方への書き込み( $V_{\text{OUT}0}$ および $V_{\text{OUT}1}$ : PAGE 0xFF)が可能です。I<sup>2</sup>CマスターがPAGEコマンドを実行し、ペイロードの適切な引数(0x00、0x01、0xFF)を送信することにより、対象となるチャネルが選択されます。PAGEコマンドは制限されない、つまり、WPピンやWRITE\_PROTECTレジスタの設定値によって影響されないコマンドです。

LTM4676は、常にグローバル・スレーブ・アドレス(0x5Aおよび0x5B)に応答します。グローバル・アドレス0x5Aに送信されたコマンドは、PAGEコマンドが0xFFに設定された、つまり、受信コマンドが両方のチャネルに同時に書き込まれた場合と同様の機能をします。グローバル・アドレス0x5Bに送信されたコマンドは、グローバル・アドレスのトランザクションの時点でアクティブなPAGEに適用されます。つまり、バス上のすべてのLTM4676デバイスのチャネル固有のコマンドが許容されます。

フォルト・ステータスとEEPROMのNVMの動作に関するI<sup>2</sup>Cコマンドで、上記以外のものは以下のとおりです。WP(書き込み保護)ピンの状態とWRITE\_PROTECTレジスタの値によってI<sup>2</sup>C書き込みが許容される場合、以下の書き込みが可能になります。

- モジュールの�ルト・ステータスの要求(読み出し)とモジュールの�ルト・ステータスの解除(書き込み)(CLEAR\_FAULTS、STATUS\_BYTE<sub>n</sub>、STATUS\_WORD<sub>n</sub>、STATUS\_VOUT<sub>n</sub>、STATUS\_IOUT<sub>n</sub>、STATUS\_INPUT、STATUS\_TEMPERATURE<sub>n</sub>、STATUS\_CML[通信、メモリ、またはロジック]、およびSTATUS\_MFR\_SPECIFIC<sub>n</sub>[その他])。
- LTM4676のEEPROMのNVMへのユーザが書き込み可能なRAMレジスタのデータの格納(STORE\_USER\_ALL)。
- STORE\_USER\_ALLコマンドの代わりにLTM4676のEEPROMの内容を直接に消去/書き込みする手段で、開錠キーでの保護により、ICT(インサーキット・テスト)やバルク・プログラミング(組み込みハードウェアやLTpowerPlay GUIなどによる)などの環境でのLTM4676のEEPROMのプログラミングが容易になります。LTM4676のEEPROMの内容(MFR\_EE\_UNLOCK、MFR\_EE\_ERASE、MFR\_EE\_DATA)を直接読み出す手段でもあります。
- SV<sub>IN</sub>電源の電源サイクリングなしのLTM4676のソフト・リセットの強制(MFR\_RESET)。MFR\_RESETコマンドは、SV<sub>IN</sub>電源がサイクリングされたかのように、EEPROM NVMのデータのRAMレジスタへのダウンロードをトリガします。

## 動作

I<sup>2</sup>C通信を介してLTM4676から得られるその他のデータは以下のとおりです。

- LTM4676にPMBusで規定される以下のPMBus機能(CAPABILITY)を要求。

- PEC(パケット・エラー・チェック)。MFR\_CONFIG\_ALL[2]=1<sub>b</sub>の場合、LTM4676がI<sup>2</sup>C通信に有効なPECを必要とする点に注意してください。NVMの出荷時デフォルト設定はMFR\_CONFIG\_ALL[2]=0<sub>b</sub>、つまり、PECは不要です。
- I<sup>2</sup>C通信は最大400kHzのSCLバス速度に対応可能です。LTM4676のクロックの“L”期間の拡張(クロック・ストレッチ)をイネーブルして100kHzを超えるSCLバス速度で信頼性の高い通信を保証する(つまり、MFR\_CONFIG\_ALL[1]=1<sub>b</sub>に設定する)必要がある点に注意してください。NVMの出荷時デフォルト設定はMFR\_CONFIG\_ALL[1]=0<sub>b</sub>、つまり、クロック・ストレッチはディスエーブルされています。
- LTM4676にはSMBALERT(ALERT)ピンがあります、SMBus ARA(アラート応答アドレス)プロトコルに対応しています。
- モジュールにコマンドによって生成可能な最大出力電圧を要求(MFR\_VOUT\_MAX<sub>n</sub>)。
- デバイスに出力電圧に関連するレジスタのデータ形式を要求(VOUT\_MODE<sub>n</sub>)。
- デバイスに対応するPMBus規格のリビジョンを要求(Part I: Rev. 1.1、Part II: Rev 1.1)。
- デバイスにLTM4676のメーカーの識別表示“LTC”(MFR\_ID)、およびLTM4676とリビジョンを表すメーカー・コード0x448Xを要求(MFR\_SPECIAL\_ID)。
- デバイスに製品番号“LTM4676”を要求(MFR\_MODEL)。
- モジュールにシリアル番号を要求(MFR\_SERIAL)。
- LTM4676のI/Oパッドのデジタル・ステータスとADCの有効性(MFR\_PADS)、およびWPピンの状態(MFR\_COMMON[0])。

以下のリストはLTM4676に関連するパワーシステム・マネージメントとパワー・シーケンス制御のその他の側面を示したもので、これらは、I<sup>2</sup>C通信(WP(書き込み保護)ピンおよびWRITE\_PROTECTレジスタ値がI<sup>2</sup>C書き込みを許容する場合)とEEPROMの設定値によって設定可能です。

- チャネル0とチャネル1に追加のスレーブ・アドレスを割り当てるにより、LTM4676の特定のチャネルにデータを直接読み出し/書き込みする複数の手段を提供(MFR\_CHANNEL\_ADDRESS<sub>n</sub>、MFR\_RAIL\_ADDRESS<sub>n</sub>)、この利点として使用するページ・コマンドと関連するI<sup>2</sup>Cのトラフィックが低減されます。また、PMBusのグループ・コマンド・プロトコルを実行することなく、複数のLTM4676の同じレジスタを一斉に変更できます。
- RUN<sub>n</sub>ピン以外の手段によって出力電圧のオン/オフを設定(ON\_OFF\_CONFIG<sub>n</sub>[3]、OPERATIONコマンド)
- LTM4676がPLL(フェーズロック・ループ)のアウトオブロック・フォルトをマスクするかどうかの設定。(MFR\_CONFIG\_ALL[3])。
- いずれかのRUN<sub>n</sub>ピンがロジック“L”から“H”にトグルしたときに、LTM4676が独自にCLEAR\_FAULTSコマンドを実行するかどうかの設定。(MFR\_CONFIG\_ALL[0])。
- LTM4676がその他の手段でオフに指定されたときに、LTM4676がRUN<sub>n</sub>をロジック“L”にするかどうかの設定(MFR\_CHAN\_CONFIG<sub>n</sub>[4])。
- LTM4676がTOFF\_DELAY<sub>n</sub>とTOFF\_FALL<sub>n</sub>のパワーダウン・シーケンス制御の処理が完了する前に出力をオンするように指示されたときの、LTM4676の応答を設定(MFR\_CHAN\_CONFIG<sub>n</sub>[3])。
- SHARE\_CLKが“L”に保たれているときに、LTM4676の出力をディスエーブルするかどうかの設定(MFR\_CHAN\_CONFIG<sub>n</sub>[2])。
- 外部要因によってGPIO<sub>n</sub>が“L”に引き下げられたときに、ALERTピンを“L”に引き下げるかどうかの設定(MFR\_CHAN\_CONFIG<sub>n</sub>[1])。

## 動作

- SV<sub>IN</sub>ピンに流れる電流の推定値を表すMFR\_IIN\_Offset<sub>n</sub>レジスタの値の設定。SV<sub>IN</sub>ピンの電流はLTM4676によって測定されませんが、計算でMFR\_IIN\_Offset<sub>n</sub>が使用され、チャネルおよび全モジュールの入力電流が通知されます(MFR\_READ\_IIN<sub>n</sub>、READ\_IIN)。
- LTM4676のEEPROMの3ワード(6バイト)がユーザ・データの格納に利用可能です。(USER\_DATA\_03<sub>n</sub>、USER\_DATA\_04)。
- 複数レベルのI<sup>2</sup>C書き込み保護の実行または解除(WRITE\_PROTECT)。
- ユーザが編集可能なRAMレジスタの値がユーザのNVMの内容と同一かどうかの確認(MFR\_COMPARE\_USER\_ALL)。
- デフォルトで得られるより高い分解能のV<sub>OUT</sub>調整を実現するために、V<sub>OUT</sub>のプログラム可能な出力電圧範囲を狭い範囲(0.5V～2.75V)に設定(MFR\_PWM\_CONFIG[6:5])。MFR\_PWM\_CONFIGを動作中に変更することはできません。スイッチング動作をオフにする必要があります。出力電圧範囲を変えると制御ループの利得が変化するので、ループ補償の調整が必要になる場合がある点に注意してください。
- LTM4676の電流検出素子の温度係数の必要に応じた変更(MFR\_IOUT\_CAL\_GAIN\_TC<sub>n</sub>) (通常、このパラメータはNVMの出荷時デフォルト設定値から変更しない)。
- TSNS<sub>1a</sub>ピンに外部温度センサを使用した場合の、電力段センサの利得やオフセット、つまり、外部温度センサの利得やオフセットの変更(MFR\_TEMP\_1\_GAIN<sub>n</sub>およびMFR\_TEMP\_1\_OFFSET<sub>n</sub>) (通常、このパラメータはNVMの出荷時デフォルト設定値から変更しない)。
- SV<sub>IN</sub>がUVLOしきい値を下回ったときに、LTM4676がSHARE\_CLKをロジック“L”にするかどうかの設定(MFR\_PWM\_CONFIG[4])。MFR\_PWM\_CONFIGを動作中に変更することはできません。スイッチング動作をオフにする必要があります(通常、このパラメータはNVMの出荷時デフォルト設定値から変更しない)。

- LTM4676の出力電圧のデジタル・サーボ制御を作動させるか停止させるかの設定(MFR\_PWM\_MODE<sub>n</sub>[6])。通常、このパラメータはNVMの出荷時デフォルト設定値から変更しない)。
  - LTM4676の電流制限範囲を大きくするか小さくするかの設定。(MFR\_PWM\_MODE<sub>n</sub>[7]。このパラメータをNVMの出荷時デフォルト設定値から変更することは推奨しない)。
- I<sup>2</sup>C通信を介して問い合わせ可能な、LTM4676の残りのステータスは以下のとおりです。
- 3つの「ハンドシェイク」ステータス・ビット(MFR\_COMMON[6:4])にアクセスすることにより、PMBusビジー・プロトコルの実装が容易になります。つまり、これらのビットのポーリングでLTM4676の後続のI<sup>2</sup>C書き込みへの迅速な反応を推定する、高速で信頼性の高いシステム・レベルの通信が可能になります。(「アプリケーション情報」のセクションの「PMBus通信とコマンド処理」を参照してください。)
  - LTM4676のNVMからRAMへのダウンロードが生じたかどうかを確認する手段を提供(「NVMの初期化」、MFR\_COMMON[3])。
  - LTM4676がALERTを“L”に引き下げているかどうかを確認する、ARAプロトコル以外の手段を提供(MFR\_COMMON[7])。
  - SHARE\_CLKタイムアウト・イベントの検出(MFR\_COMMON[1])。
  - LTM4676のスレーブ・アドレスの検証(MFR\_ADDRESS)。

## 電源モジュールの概要

専用のリモート検出アンプにより、V<sub>OSNS0</sub><sup>+</sup>とV<sub>OSNS0</sub><sup>-</sup>で形成される差動ピンのペアを介してV<sub>OUT0</sub>の負荷が高精度にケルビン検出されます。V<sub>OUT0</sub>は0.5VDC～4.0VDCに指定できます。V<sub>OUT1</sub>は、V<sub>OSNS1</sub>とモジュールの内部制御ICの信号グランド(SGND)で形成される差動ピンのペアを介して高精度にケルビン検出されます。V<sub>OUT1</sub>は0.5VDC～5.4VDCに

## 動作

指定できます。出力電圧の読み出しテレメトリは、I<sup>2</sup>Cを介して入手可能です(READ\_VOUT<sub>n</sub>レジスタ)。ピーク出力電圧の読み出しテレメトリは、MFR\_READ\_VOUT\_PEAK<sub>n</sub>レジスタでアクセス可能です。VOSNS<sub>0</sub><sup>-</sup>がVOSNS<sub>1</sub><sup>+</sup>を超えると、差動検出される出力電圧帰還信号の位相反転が発生しません(Note 12)。同様に、SGNDがVOSNS<sub>1</sub>を超えても位相反転は発生しません(Note 12)。

「標準的応用例」の回路図がこのデータシートの最終ページの図44に示されています。

LTM4676は、5.75V～26.5Vの入力電圧で動作可能です(表紙の図を参照)。この構成では、INTVCCのMOSFETドライバと制御ICのバイアスがSVINから電力供給されるLDOによって内部で生成され、最大100mAのピーク出力電流で5Vを発生します。追加の内部LDO(INTVCCから得られる3.3V(VDD33)、およびVDD33から得られる2.5V(VDD25))により、LTM4676のデジタル回路がバイアスされます。INTVCCをSVINに接続すると、LTM4676は4.5V～5.75Vの入力電圧で動作可能です(図35を参照)。制御ICのバイアス(SVIN)は電力段への入力(VIN0、VIN1)に関係なく配線されているので、制御ICを適切にバイアスする補助電源(4.5V～26.5V)が利用できる限り、4.5Vを下回る入力からの降圧DC/DC変換が可能です(図37を参照)。さらに、2つの電力段の入力は内部でモジュールに互いに接続されていないので、2つの異なる電源ソースからのDC/DC降圧変換を行えます。

「電気的特性」のセクションのNote 6のように、動作状況によっては出力電流をディレーティングする必要があります。ディレーティングの詳細については「アプリケーション情報」のセクションで説明します。

LTM4676には、高速スイッチングが可能なパワーMOSFETが内蔵された、2つの固定周波数電流モード制御降圧レギュレータ(チャネル0およびチャネル1)が内蔵されています。出荷時のNVMデフォルト・スイッチング周波数によってSYNCが500kHzでクロックされます。レギュレータはこの周波数にスイッチング周波数を同期させます。デフォルトのチャネル間位相インターリーブ角は180°です。FSPWPHCFGのピンストラップ抵抗により、SYNCクロックの周波数(スイッチング周波数)と、チャネル間の位相関係およびSYNC信号の立ち下がりエッジを基準にした位相関係が設定されます。(スイッチング周波数と位相角の割り当ての可能な組合せがピン設定の抵抗ですべて設定できるとは限りません(表4を参照)。LTM4676

のNVMの実装の設定は抵抗のピンストラップでは行えません。) FSPWPHCFGのピンストラップ抵抗によってLTM4676のチャネル間の位相関係が設定されると、SYNCクロックはモジュールによって駆動されません。その代わり、SYNCが確実に高インピーダンス入力になり、チャネルのスイッチング周波数が外部で生成されるクロックが供給されるSYNCに同期するか、またはVDD33へのプルアップ抵抗でLTM4676をシブリングします。スイッチング周波数と位相関係はI<sup>2</sup>Cインターフェースを介して変更できますが、スイッチング動作がオフのとき、つまり、モジュールのどちらの出力も安定化されていないときだけです。詳細は、「アプリケーション情報」のセクションを参照してください。

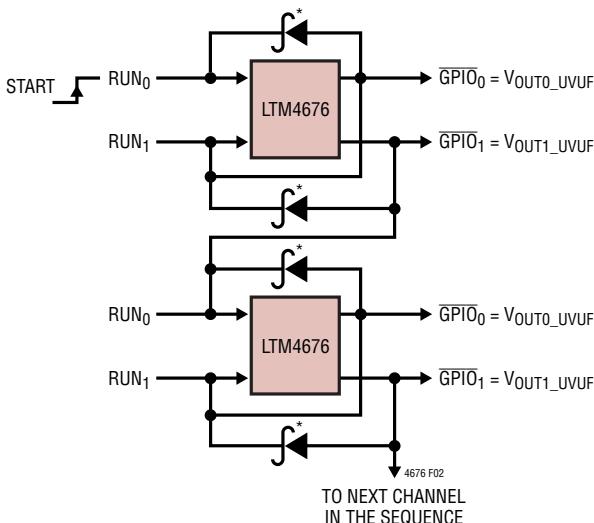
COMP<sub>0a</sub>をCOMP<sub>0b</sub>に接続することにより、レギュレータ0の内部帰還ループ補償を行えます。(レギュレータ1では、COMP<sub>1a</sub>をCOMP<sub>1b</sub>に接続します。) 電流モード制御と内部帰還ループ補償により、LTM4676モジュールは、広範囲の出力コンデンサを使って(すべてセラミックMLCCを使用する場合でも)十分に余裕のある安定性と良好なトランジェント性能を達成します。共通の多くの動作条件に推奨する入力/出力コンデンサの説明を表20に示します。リニアテクノロジーのμModule電源設計ツールにより、トランジェントおよび安定性の解析を行えます。さらに、専門的なユーザで、モジュールの内部帰還ループ補償を利用するのを好まず、ユーザのアプリケーション用に帰還ループ補償を独自に調整したい場合には、COMP<sub>na</sub>をCOMP<sub>nb</sub>に接続することによって調整が可能になります。個別のループ補償ネットワークは外部から適用できます。つまり、COMP<sub>na</sub>をSGNDに接続し、COMP<sub>nb</sub>を開放のままにします。

LTM4676には、GPIO<sub>0</sub>とGPIO<sub>1</sub>という名称の汎用入力/出力ピンがあります。これらのピンの動作は、レジスタMFR\_GPIO\_PROPAGATE<sub>n</sub>およびMFR\_GPIO\_RESPONSE<sub>n</sub>を介して設定可能です。GPIO<sub>n</sub>ピンは、NVMのダウンロードからRAMの初期化の間高インピーダンスです。これらのピンは、2つの主な機能の1つ、または2つの機能の組み合わせを意図したものです。つまり、オープン・ドレイン、アクティブ“L”的フォルト/警告インジケータとして機能するか、または、それぞれのVOUTの補助用RUNピンとして機能する、あるいはその両方です。前者のケースでは、これらのピンは割り込みピンとして設定可能で、出力低電圧/過電圧、入力低電圧/過電圧、入力/出力過電流、または通信、メモリ、ロジック(CML)のフォルト・イベントや警告イベントがLTM4676によって検出されると、アクティブ“L”状

## 動作

態になります。LTM4676の出荷時のNVMデフォルト設定は後者のケースで、パワーアップとパワーダウンを順序正しく調整する、つまり、揃えることを目的とし、 $\overline{\text{GPIO}_n}$ をバス接続して並列シブリング(LTM4676のチャネルやモジュールの並列接続)を行うことができます。LTM4676 DC/DCレギュレータは、出力電圧が目標のレギュレーション・ポイントの数パーセント以内になつたことを示す、従来の「パワーグッド」(PGOOD)インジケータ・ピンを備えていません。ただし、 $\overline{\text{GPIO}_n}$ ピンをPGOODインジケータとして設定可能です。下流の電源レールのイベントベースのシーケンス制御に使用する場合、 $\overline{\text{GPIO}_n}$ をMFR\_GPIO\_PROPAGATE<sub>n</sub>のビット12を“1<sub>b</sub>”に設定したVOUT\_UV\_FAULT\_LIMIT<sub>n</sub>コンパレータのフィルタなしの出力として設定します。後者のインスタンスのパワーグッドの伝達が最大100ms(公称)のADCの遅延の影響に依存するので、MFR\_GPIO\_PROPAGATE<sub>n</sub>のビット9と10はこの目的のために設定しないでください。望みのPGOOD極性をSVINのパワーアップ直後に $\overline{\text{GPIO}_n}$ ピンに出力する必要がある場合(このピンが当初NVMの内容がRAMにダウンロードされるまで高インピーダンスになると仮定)、LTM4676のRUN<sub>n</sub>ピンとそれぞれの $\overline{\text{GPIO}_n}$ ピンの間にプルダウン・ショットキ・ダイオードが必要です(図2参照)。 $\overline{\text{GPIO}_n}$ ピンをPGOODインジケータとして設定した場合、MFR\_GPIO\_RESPONSE<sub>n</sub>を「無視」(0x00)に設定する必要があります。そうしないと、ラッチオフ状態になるためにLTM4676が起動できません。

Voltage Based Sequencing by Cascading  $\overline{\text{GPIO}_n}$  Pins Into RUN<sub>n</sub> Pins  
(MFR\_GPIO\_PROPAGATE = XXX1X00XX00XXXX<sub>b</sub> and MFR\_GPIO\_RESPONSE = 0x00)



NOTE: RUN<sub>n</sub>ピンと $\overline{\text{GPIO}_n}$ ピンに接続されている抵抗またはRCプルアップは、図示されていない。  
\*オプションの信号ショットキ・ダイオード。これが必要となるのは、システムやユーザによるSVINのパワーアップ時ただちに高精度のPGOOD(パワーグッド)表示を必要とするときだけである。

図2. イベント(電圧)ベースのシーケンス制御

RUN<sub>n</sub>ピンは双方方向のオープン・ドレイン・ピンです。これは、このピンを低インピーダンス・ソースによってロジック“H”に駆動してはならないことを意味します。その代わり、単にRUN<sub>n</sub>ピンからVDD33に10kのプルアップ抵抗を接続します。SVINが指定された低電圧ロックアウト電圧(上昇時のVIN\_ON、下降時のVIN\_OFF)を下回る場合、およびRUNピンが外部要因によってMFR\_RESTART\_DELAY<sub>n</sub>で指定された最小時間の間“L”に引き下げられた後、LTM4676は、NVMのダウンロードからRAMの初期化までの間、RUN<sub>n</sub>ピンをロジック“L”にします。RUN<sub>n</sub>ピンと $\overline{\text{GPIO}_n}$ ピンをバス接続してLTM4676モジュールをシブリングすることにより、パワーアップ/パワーダウンを十分に調整する、つまり、ターンオンとターンオフをまとめて行うことが可能です。

RUN<sub>n</sub>が2Vを超えると、LTM4676は、当初TON\_DELAY<sub>n</sub>レジスタで指定される時間アイドル状態になります。TON\_DELAY<sub>n</sub>時間が経過すると、モジュールはそれぞれの制御ループの内部リファレンスを0Vからランプアップし始めます。VOUT<sub>n</sub>がプリバイアスされていないと、出力電圧は、TON\_RISE<sub>n</sub>レジスタによって指定されるランプアップ時間で、0Vから指定された目標電圧までリニアに上昇します。VOUT<sub>n</sub>がプリバイアスされていると、インダクタ電流が負になるのが阻止される(起動時にモジュールのコントローラが不連続モードで動作する)場合を除き、出力電圧は上記同様にレギュレーション状態になります。どちらのケースも、出力電圧は、RUN<sub>n</sub>の“H”への切り替わりを基準にして測定される一定の時間でレギュレーションに達します。「標準的性能特性」のセクションのオシロスコープの起動波形を参照してください。

RUN<sub>n</sub>ピンを1.4V未満にすると、DC/DCコンバータがオフします。つまり、それぞれのレギュレータがシャットダウン状態に強制されます。出荷時のNVMデフォルト設定では、LTM4676が電力段MOSFETを直ちにオフするように設定されているので、高インピーダンスになります。したがって、出力電圧は、接続される出力容量や負荷インピーダンスに応じて低下します。あるいは、NVM/レジスタの設定値は、RUN<sub>n</sub>がロジック“L”に引き下げられたとき、LTM4676が、所定のTOFF\_DELAY<sub>n</sub>遅延時間およびTOFF\_FALL<sub>n</sub>ランプダウン時間に従って、VOUT<sub>n</sub>をアクティブに放電するように設定できます。詳細は、「アプリケーション情報」のセクションを参照してください。LTM4676は、明白なアナログのTRACKピンを備えていません。前に説明したように、レール・トゥ・レール・トラッキングとシーケンス制御はデジタルで処理されます。

## 動作

すべてのLTM4676のオープン・ドレインのSHARE\_CLKピンをバス接続する(および、VDD33にプルアップ抵抗を接続する)ことにより、システムのすべてのLTM4676に対して、タイムベース(つまり、「周波数」)を最速のSHARE\_CLKクロックに同期する手段を提供することができます。すべてのLTM4676で周波数を共有することにより、すべての電源レールを期待値に従ってシーケンス制御することが可能になり、共有しない場合に、SHARE\_CLK(タイムベース)の許容誤差とデバイス間のばらつきによって生じる可能性があるタイミング誤差が除去されます。

隣接ピン( $I_{SNS0a}^+$ と $I_{SNS0b}^+$ 、 $I_{SNS0a}^-$ と $I_{SNS0b}^-$ 、 $I_{SNS1a}^+$ と $I_{SNS1b}^+$ 、および $I_{SNS1a}^-$ と $I_{SNS1b}^-$ )を電気的に接続します。LTM4676内部のパワー・インダクタの両端( $I_{SNSnb}^+/I_{SNSnb}^-$ ピンのペア)から電流検出情報が得られ、上記の接続により、内部制御ICの電流制御ループとADCセンサ( $I_{SNSna}^+/I_{SNSna}^-$ )に利用できます。出力電流の読み出しテレメトリは、 $I^2C$ を介して入手可能です( $READ\_IOUT_n$ レジスタ)。ピーク出力電流の読み出しテレメトリは、 $MFR\_READ\_IOUT\_PEAK_n$ レジスタで得られます。

出力電力の読み出しは、次式に従ってLTM4676で計算されます。

$$READ\_POUT_n = READ\_VOUT_n \cdot READ\_IOUT_n$$

2μAと30μAの交互の励起電流は、 $TSNS0a$ ピンと $TSNS1a$ ピンのそれぞれからソースされます。 $TSNS0a$ を $TSNS0b$ に接続し、 $TSNS1a$ を $TSNS1b$ に接続することにより、LTM4676が、それぞれ $TSNS0b$ ピンと $TSNS1b$ ピンにあるPNPトランジスタの温度センサに生じる電圧をデジタル化することで、チャネル0とチャネル1の電力段の温度検出が行われます。LTM4676は、いわゆる業界用語のデルタVBE ( $\Delta VBE$ )を計算し、 $I^2C$ を介して得られるチャネル(電力段)の温度のテレメトリを行います( $READ\_TEMPERATURE\_1n$ )。LTM4676内部の制御ICの接合部温度も $I^2C$ を介して得られます( $READ\_TEMPERATURE\_2$ )。観測されるピーク・チャネル温度は、レジスタ $READ\_MFR\_TEMPERATURE\_1\_PEAK_n$ で読み出すことができます。制御ICの観測されるピーク温度は、レジスタ $MFR\_READ\_TEMPERATURE\_2\_PEAK$ で読み出すことができます。

負荷電流が一定の場合、電流検出情報の値は、銅箔(インダクタのDCR)に温度係数(約3900ppm/°C)があるため、全温度範囲で変化します。LTM4676の温度読み出し情報が、認識された電流検出信号と併用されて、温度補正された電流読み出しデータを生成しない場合、これにより、全動作範囲で大きな電流読み出し誤差が生じます。

必要に応じて、 $TSNS0a/TSNS0b$ ピンから得られる温度読み出し情報だけを使って、チャネル0とチャネル1の両方に対する温度補正された電流読み出しデータを生成することができます。これにより、チャネル1の温度センサがLTM4676の外部の温度センサをモニタできるようになります。これは、 $MFR\_PWM\_MODE\_LTM4676[4] = 1_b$ に設定することによって実現できます(NVMの出荷時デフォルト値は $0_b$ )。これにより、チャネル1の読み出し精度が低下し、チャネル0とチャネル1の出力が並列でないとさらに低下します。ただし、 $TSNS1a$ ピンは、外付けのダイオード接続小信号PNPトランジスタ(2N3906など)と10nFのX7Rコンデンサ、つまり、外部温度センサに接続できるようになります。このセンサの温度読み出しデータとピーク値は $I^2C$ を介して得られます( $READ\_TEMPERATURE\_11$ 、 $MFR\_READ\_TEMPERATURE\_1\_PEAK_1$ )。外部温度センサと10nFのコンデンサを $TSNS1a$ ピンに接続する方法の詳細については、LTC3880のデータシートを参照してください(LTM4676の $TSNS1a$ ピンはLTM4676の内部制御ICの $TSNS1$ ピンに相当)。

電力段のデューティ・サイクルの読み出しテレメトリは、 $I^2C$ を介して入手可能です( $READ\_DUTY\_CYCLE_n$ レジスタ)。チャネルの入力電流読み出しは、LTM4676によって以下のように計算されます。

$$MFR\_READ\_IIN_n = READ\_DUTY\_CYCLE_n \cdot READ\_IOUT_n + MFR\_IIN\_OFFSET_n$$

モジュールの入力電流読み出しは、LTM4676によって以下のように計算されます。

$$READ\_IIN = MFR\_READ\_IIN_0 + MFR\_READ\_IIN_1$$

ここで、 $MFR\_IIN\_OFFSET_n$ は、 $SVIN$ の入力バイアス電流を表すレジスタ値です。 $SVIN$ の電流はモジュールによってデジタル化されません。 $MFR\_IIN\_OFFSET_n$ の出荷時のNVMデフォルト値は30.5mAで、電力段が500kHzの出荷時デフォルト・スイッチング周波数の強制連続モードで動作しているときに、 $SVIN$ ピンにモジュールのチャネルのそれぞれから流れる電流の寄与を表しています。推奨する $MFR\_IIN\_OFFSET_n$ の設定値とスイッチング周波数については、「アプリケーション情報」のセクションの表8を参照してください。入力電流を計算する上記の方法は軽負荷電流のときでも正確な電流読み出し値を与えますが、モジュールが強制連続動作(NVMの出荷時デフォルト)に設定されている場合だけに限ります。 $SVIN$ とピーク $SVIN$ の読み出しテレメトリは、それぞれ $READ\_VIN$ レジスタと $MFR\_VIN\_PEAK$ レジスタで $I^2C$ を介してアクセス可能です。

## 動作

電力段のスイッチ・ノードが $SW_n$ ピンに引き出されていてモニタ動作を行い、EMIを低減するために、オプションの抵抗とコンデンサのスナバ回路(GNDに終端)を実装します。必要に応じて、スイッチ・ノードに直接接続された2.2nFの内部スナバ・コンデンサにより、スナバ・ネットワークの実装をより容易にできます。詳細は、「アプリケーション情報」のセクションを参照してください。

LTM4676は書き込み保護(WP)ピンを備えています。WPが開放状態またはロジック“H”的場合、 $I^2C$ 書き込みは厳しく制限されます。サポートされているのは、PAGE、OPERATION、CLEAR\_FAULTS、MFR\_CLEAR\_PEAKS、およびMFR\_EE\_UNLOCKの各コマンドへの $I^2C$ 書き込みだけで、例外として、STATUS\_\*レジスタのそれぞれのビットに“1b”を書き込むことによって各�ルト・ビットをクリアすることは可能です。レジスタの読み出しが制限されることはありません。LTM4676は、レジスタの内容への $I^2C$ 書き込みを制限するのにも使用されるWRITE\_PROTECTレジスタを備えているので、WPピンと混同しないでください。詳細は、LTC3880のデータシートを参照してください。WPピンとWRITE\_PROTECTレジスタは、RAMおよびEEPROMの内容の偶発的な変化に対してある程度の保護を行います。

LTM4676は、最大16のスレーブ・アドレスをサポート可能です。NVMの出荷時デフォルト・スレーブ・アドレスは0x4Fです。このピンからSGNDに抵抗を接続することにより、LTM4676のスレーブ・アドレスの下位4ビットをこのデフォルト値から変更することができます。詳細は、「アプリケーション情報」のセクションの表5を参照してください。

最大4個のLTM4676モジュール(8チャネル)を並列接続可能で、CPUやGPUなどの100Aまでの負荷の給電に対応します(図39を参照)。LTM4676は、LTM4620AおよびLTM4630モジュールとも並列接続可能です(図40と図41を参照)。

## EEPROM

LTM4676の制御ICは、構成設定と�ルト・ログの情報を格納するEEPROM(不揮発性メモリ、NVM)を内蔵しています。EEPROMの書き込み耐性、保持特性、一括書き込みの動作時間は、「電気的特性」および「絶対最大定格」のセクションに規定されています。 $T_J$ が85°Cを超える温度での書き込み動作は可能ですが、電気的特性は保証されておらず、EEPROMの保持特性が劣化する可能性があります。85°C～125°Cの接合部温度での読み出し動作によってEEPROMが劣化することはありません。高い温度で生じることのあるシステムの問題のデバッグに役立つ�ルト・ログ機能は、�ルト・ログ固有のEEPROMのロケーション(パーティション)にだけ書き込みます。これらのレジスタへの不定期の書き込みが85°Cより高い接合部温度で実行されると、�ルト・ログのデータ保持特性がわずかに劣化するものの、�ルト・ログ機能の有効性が損なわれることは 없습니다。

制御ICのダイ温度が85°Cより高いときはEEPROMに書き込まないことを推奨します。ダイ温度が130°Cを超えると、LTM4676の制御ICはすべてのEEPROMの書き込み動作をディスエーブルします。ダイ温度が125°Cを下回ると、その後EEPROMの書き込み動作は再インエーブルされます。

## 追加情報

LTM4676の内部制御ICの動作のさらに詳細な説明は、LTC3880のデータシートで調べることができます。表1からLTM4676の制御ICとLTC3880の差異が分かります。

LTC3880のデータシートで説明されている動作の項目は含みませんが、以下の項目はLTM4676に同様に適用されます。

- バスのタイムアウト・エラー。
- PMBus、SMBus、 $I^2C$  2線インターフェース間の類似性。
- PMBusシリアル・デジタル・インターフェースとタイミング図。
- PMBusデータ形式の用語。
- $I^2C$ /SMBusを介した、LTM4676/LTC3880制御ICのPMBusレジスタの読み出し/書き込みのプロトコル。

## アプリケーション情報

LTC3880のデータシートはこの製品に不可欠なリファレンス・ドキュメントです。参照Webサイト：

[www.linear-tech.co.jp/LTC3880](http://www.linear-tech.co.jp/LTC3880)

## LTC3880とLTM4676の制御ICの差異

LTM4676制御ICは、LTC3880をわずかに改良したバージョンです。LTC3880とLTM4676の制御ICの差異について表1に概要を示します。したがって、LTC3880のデータシートがLTM4676のユーザ、とりわけPMBusの一連のコマンド/コマンド・コード(レジスタ)の初心者およびI<sup>2</sup>C/SMBus 2線インターフェースの処理に対して有益なリファレンス・ドキュメントであることは明白です。

表1に記載されている例外は別として、LTM4676によってサポートされているPMBusコマンド・コード(レジスタ)は、範囲とデータ形式がLTC3880と同一です。サポートされているコマンド・コードの詳細については、LTC3880のデータシートの「PMBusコマンドの要約」および「PMBusコマンドの詳細」のセクションを参照してください。

LTC3880のRCONFIGピン(抵抗ピンストラップ可能)がVDD25からSGNDに抵抗ネットワークを必要とするのに対し、LTM4676は「トップ」抵抗を内蔵しているので、SGNDへのプルダウン(終端)抵抗のみを必要とする点に注意してください。したがって、LTM4676の抵抗のピンストラップ表はLTC3880とは異なります。さらに、LTM4676のFswPHCFGのピンストラップ・オプションは、LTC3880のFREQ\_CFGのピンストラップ・オプションに比べてわずかに改良されています。詳細は、このデータシートの表2～表5を参照してください。

LTM4676の「標準的応用例」の回路図がこのデータシートの最終ページの図44に示されています。

外付けコンデンサの選択は主に最大負荷電流と出力電圧で決まります。個々のアプリケーションに対する外付けコンデンサの具体的な要件については、表20を参照してください。

LTM4676を適切に動作させるためには、以下のように最大9つのプルアップ抵抗が必要な点に注意してください。

- SMBus/I<sup>2</sup>Cインターフェース(SCLピン、SDAピン、およびALERTピン)用に3個、システムのSMBusホストがALERT割り込みを使用しない場合だけは2個。
- RUN<sub>0</sub>ピンとRUN<sub>1</sub>ピンにそれぞれ1個(または、RUN<sub>0</sub>とRUN<sub>1</sub>が電気的に相互接続されている場合には、RUN<sub>0</sub>とRUN<sub>1</sub>に1個だけ)。
- GPIO<sub>0</sub>とGPIO<sub>1</sub>にそれぞれ1個(または、GPIO<sub>0</sub>とGPIO<sub>1</sub>が電気的に相互接続されている場合には、GPIO<sub>0</sub>とGPIO<sub>1</sub>に1個だけ)。
- LTM4676が、タイミング関連の動作や機能(出力電圧のランプアップ・タイミング、電圧のマージニングの遷移タイミング、SYNCのオープン・ドレイン駆動周波数)のための周波数のタイムベースを設定するのに必要なSHARE\_CLKに1個。
- LTM4676が、デジタル・エンジンのオープン・ドレイン出力で発生する周波数にフェーズロックするためのSYNCに1個。例外：アプリケーションによっては、LTM4676のSYNCピンを強力な(低インピーダンスの)外部クロックで駆動するのが望ましい場合もあります。この状況は、LTM4676がSYNCにプルアップ抵抗を必要としない場合だけです。ただし、NVMの初期化の間、つまり、EEPROMの内容をRAMにダウンロードする間(SV<sub>IN</sub>に電力が供給されてから約50ms (Note 12)の間)、SYNCピンが低インピーダンスになる可能性があります。したがって、強力なクロック信号だけを、インピーダンスがNVMの初期化の間にSYNCピンに流れる電流を10mA未満に制限する直列抵抗を介して、LTM4676のSYNCピンに入力する必要があります。さらに、RUN<sub>n</sub>ピンがロジック“L”からロジック“H”にトグルする前に何らかのクロック信号を供給する必要があります。そうしないと、SYNCクロックが設定されるまで、LTM4676のスイッチング周波数はPLLのキャプチャ範囲(最大225kHz)のローエンドで開始することになります。

## アプリケーション情報

表1. サポート対象のコマンドと、LTM4676の制御ICとLTC3880の差異の概要(最も重要な項目は灰色の網掛けセルで表示され、共通のコマンド、値および属性は網掛けのない結合セルで表示されている)

PMBusコマンド名、または機能	CMDコード(レジスタ)	コマンドまたは機能の説明	LTC3880のNVMの出荷時デフォルト値や属性	LTM4676のNVMの出荷時デフォルト値や属性
FREQCFG(またはFSWPHCFG) ピンストラップで選択	N/A	スイッチング周波数および位相角のピンストラップ表。	チャネルの位相角およびパワーアップ・スイッチング周波数が異なる設定のピンストラップ・オプションの参照表。LTC3880ではFREQCFGピン、LTM4676ではFSWPHCFGピン。このデータシートの表4を参照。	
PAGE <sub>n</sub>	0x00	現在ページ指定通信の対象となっているチャネルまたはページ。	差異なし:0x00、読み出し/書き込み、非ページ指定、NVMに格納されない。	
OPERATION <sub>n</sub>	0x01	動作モードの制御。オン/オフ、マージン・ハイおよびマージン・ロー。	差異なし:0x80、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	
ON_OFF_CONFIG <sub>n</sub>	0x02	RUN <sub>n</sub> ピンとオン/オフの設定。	0x1E、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	0x1F、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。
CLEAR_FAULTS	0x03	セットされている全�орт・ビットをクリア。	差異なし:デフォルト値の適用なし、バイト送信のみ、非ページ指定、NVMに格納されない。	
WRITE_PROTECT	0x10	偶発的な変更に対してデバイスが提供する保護のレベル。	差異なし:0x00、読み出し/書き込み、非ページ指定、ユーザが編集可能なNVMに格納される。	
STORE_USER_ALL	0x15	ユーザ使用メモリをEEPROM(ユーザが編集可能なNVM)に格納する。	差異なし:デフォルト値の適用なし、バイト送信のみ、非ページ指定、NVMに格納されない。	
RESTORE_USER_ALL	0x16	ユーザ使用メモリをEEPROMからリストアする。	デフォルト値の適用なし、バイト送信のみ、非ページ指定、NVMに格納されない。	予約。代わりにMFR_RESETコマンド(0xFD)を実行する。
CAPABILITY	0x19	デバイスがサポートするPMBusオプション通信プロトコルの要約。	差異なし:0xB0、読み出し専用、非ページ指定、NVMに格納されない。	
VOUT_MODE <sub>n</sub>	0x20	出力電圧の形式/指数。	差異なし:0x14(2 <sup>-12</sup> )、読み出し専用、ページ指定、NVMに格納されない。	
VOUT_COMMAND <sub>n</sub>	0x21	公称出力電圧の設定ポイント。	差異なし:0x1000(1.000V)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	
VOUT_MAX <sub>n</sub>	0x24	指定可能な出力電圧の上限。	ページ0x00:0x4189(4.096V)。 ページ0x01:0x5800(5.500V)。 読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	ページ0x00:0x4000(4.000V)。 ページ0x01:0x5666(5.400V)。 読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。
VOUT_MARGIN_HIGH <sub>n</sub>	0x25	マージン・ハイの出力電圧設定ポイント。VOUT_COMMAND <sub>n</sub> よりも大きくなければならない。	差異なし:0x10CD(1.050V)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	
VOUT_MARGIN_LOW <sub>n</sub>	0x26	マージン・ローの出力電圧設定ポイント。VOUT_COMMAND <sub>n</sub> よりも小さくなければならない。	差異なし:0x0F33(0.950V)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	
VOUT_TRANSISTION_RATE <sub>n</sub>	0x27	VOUT <sub>n</sub> がI <sup>2</sup> Cを介して新しい値に指定されたときに出力電圧が変化する速度。	0xAA00(0.25V/ms)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	0x8042(0.001V/ms)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。
FREQUENCY_SWITCH	0x33	スイッチング周波数の設定。	0xFABC(350kHz)、読み出し/書き込み、非ページ指定、ユーザが編集可能なNVMに格納される。	0xFBEB(500kHz)、読み出し/書き込み、非ページ指定、ユーザが編集可能なNVMに格納される。
VIN_ON	0x35	低電圧ロックアウト(UVLO)の上昇しきい値。	0xCB40(6.5V)、LTC3880の“VIN”ピンで監視、読み出し/書き込み、非ページ指定、ユーザが編集可能なNVMに格納される。	0xCAC0(5.500V)、LTM4676の“SVIN”ピンで監視、読み出し/書き込み、非ページ指定、ユーザが編集可能なNVMに格納される。
VIN_OFF	0x36	低電圧ロックアウト(UVLO)の下降しきい値。	0xCB00(6.0V)、LTC3880の“VIN”ピンで監視、読み出し/書き込み、非ページ指定、ユーザが編集可能なNVMに格納される。	0xCAA0(5.250V)、LTM4676の“SVIN”ピンで監視、読み出し/書き込み、非ページ指定、ユーザが編集可能なNVMに格納される。

## アプリケーション情報

PMBusコマンド名、または機能	CMDコード(レジスタ)	コマンドまたは機能の説明	LTC3880のNVMの出荷時デフォルト値や属性	LTM4676のNVMの出荷時デフォルト値や属性
IOUT_CAL_GAIN <sub>n</sub>	0x38	25°Cでの電流検出に対する制御ICの電流検出ピンの電圧の非(単位:mΩ)。	1.8mΩ、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	ATEで調整、読み出し専用、出荷時のみNVMに格納される。
VOUT_OV_FAULT_LIMIT <sub>n</sub>	0x40	出力過電圧フォルト・リミット。	差異なし:0x119A(1.100V)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	
VOUT_OV_FAULT_RESPONSE <sub>n</sub>	0x41	出力過電圧フォルトが検出されたときのデバイスの動作。	差異なし:0xB8(非ラッチ型シャットダウン、フォルト解除時に自律的に再起動)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	
VOUT_OV_WARN_LIMIT <sub>n</sub>	0x42	出力過電圧警告しきい値。	0x1133(1.075V)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	0x111F(1.070V)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。
VOUT_UV_WARN_LIMIT <sub>n</sub>	0x43	出力低電圧警告しきい値。	0x0ECD(0.925V)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	0x0EE1(0.930V)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。
VOUT_UV_FAULT_LIMIT <sub>n</sub>	0x44	出力低電圧フォルト・リミット。	差異なし:0xE66(0.900V)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	
VOUT_UV_FAULT_RESPONSE <sub>n</sub>	0x45	出力低電圧フォルトが検出されたときのデバイスの動作。	差異なし:0xB8(非ラッチ型シャットダウン、フォルト解除時に自律的に再起動)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	
IOUT_OC_FAULT_LIMIT <sub>n</sub>	0x46	出力過電流フォルト・しきい値(サイクルごとのインダクタ・ピーク電流)。	0xDDB8(29.75A)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	0xDADB(22.84A)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。
IOUT_OC_FAULT_RESPONSE <sub>n</sub>	0x47	出力過電流フォルトが検出されたときのデバイスの動作。	差異なし:0x00(フォルト状態/イベントの間に安定化を試行、指定されたIOUT_OC_FAULT_LIMITを超えないようにインダクタ電流のサイクルごとのピークを制限)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	
IOUT_OC_WARN_LIMIT <sub>n</sub>	0x4A	出力過電流警告しきい値(時間平均インダクタ電流)。	0xDA80(20.00A)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	0xD3E6(15.59A)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。
OT_FAULT_LIMIT <sub>n</sub>	0x4F	過熱フォルトしきい値。	0xEB20(100°C)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	0xF200(128°C)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。
OT_FAULT_RESPONSE <sub>n</sub>	0x50	TSNS <sub>nd</sub> (TSNS <sub>n</sub> )を介して過熱フォルトが検出されたときのデバイスの動作。	差異なし:0xB8(非ラッチ型シャットダウン、フォルト解除時に自律的に再起動)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	
OT_WARN_LIMIT <sub>n</sub>	0x51	過熱警告しきい値。	0xEA8(85°C)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	0xEBE8(125°C)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。
UT_FAULT_LIMIT <sub>n</sub>	0x53	低温フォルトしきい値。	0xE580(-40°C)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	0xE530(-45°C)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。
UT_FAULT_RESPONSE <sub>n</sub>	0x54	低温フォルト・イベントに対する応答。	0xB8(非ラッチ型シャットダウン、フォルト解除時に自律的に再起動)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	0x00(無視、中断なしに継続)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。
VIN_OV_FAULT_LIMIT	0x55	入力電源(SV <sub>N</sub> )の過電圧フォルト・リミット。	0xD3E0(15.5V)、読み出し/書き込み、非ページ指定、ユーザが編集可能なNVMに格納される。	0xDB60(27.0V)、読み出し/書き込み、非ページ指定、ユーザが編集可能なNVMに格納される。
VIN_OV_FAULT_RESPONSE <sub>n</sub>	0x56	入力過電圧フォルト・イベントに対する応答。	0x80(ラッチオフ・シャットダウン)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	0xB8(非ラッチ型シャットダウン、フォルト解除時に自律的に再起動)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。
VIN_UV_WARN_LIMIT	0x58	入力低電圧警告しきい値。	0xCB26(6.297V)、読み出し/書き込み、非ページ指定、ユーザが編集可能なNVMに格納される。	0xCAA6(5.297V)、読み出し/書き込み、非ページ指定、ユーザが編集可能なNVMに格納される。

## アプリケーション情報

PMBusコマンド名、または機能	CMDコード(レジスタ)	コマンドまたは機能の説明	LTC3880のNVMの出荷時デフォルト値や属性	LTM4676のNVMの出荷時デフォルト値や属性
IIN_OC_WARN_LIMIT	0x5D	入力電源の過電流警告しきい値。	0xD280(10A)、読み出し/書き込み、非ページ指定、ユーザが編集可能なNVMに格納される。	0xD300(12A)、読み出し/書き込み、非ページ指定、ユーザが編集可能なNVMに格納される。
POWER_GOOD_ON <sub>n</sub>	0x5E	パワーグッドをアサートする出力電圧の下限。	差異なし: 0x0EE1(0.9299V)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	
POWER_GOOD_OFF <sub>n</sub>	0x5F	パワーグッドをディアサートする出力電圧の上限。	差異なし: 0x0EB8(0.9199V)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	
TON_DELAY <sub>n</sub>	0x60	RUN <sub>n</sub> またはOPERATION <sub>n</sub> によるオンから、出力レールのターンオンまでの時間。	差異なし: 0x8000(0ms)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	
TON_RISE <sub>n</sub>	0x61	出力電圧リファレンスが上昇し始めてから指定された設定値に達するまでの時間。	0xD200(8ms)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	0xC300(3ms)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。
TON_MAX_FAULT_LIMIT <sub>n</sub>	0x62	ウォッチドッグのターンオン・タイムアウト・フォルトしきい値(ターンオン・コマンドを受信してからVOUT <sub>n</sub> がVOUT_UV_FAULT_LIMIT <sub>n</sub> 以上に達するのに許容される時間)。	0xD280(10ms)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	0xCA80(5ms)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。
TON_MAX_FAULT_RESPONSE <sub>n</sub>	0x63	TON_MAX_FAULT <sub>n</sub> イベントが検出されたときのデバイスの動作。	差異なし: 0xB8(非ラッチ型シャットダウン、フォルト解除時に自律的に再起動)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	
TOFF_DELAY <sub>n</sub>	0x64	RUNまたはOPERATIONによるオフからTOFF_FALL <sub>n</sub> ランプの開始までの時間。	差異なし: 0x8000(0ms)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	
TOFF_FALL <sub>n</sub>	0x65	出力電圧リファレンスが下降し始めてから0Vに達するまでの時間。	0xD200(8ms)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	0xC300(3ms)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。
TOFF_MAX_WARN_LIMIT <sub>n</sub>	0x66	ウォッチドッグのターンオン・タイムアウト・フォルトしきい値(ターンオフ・コマンドの受信時にVOUT <sub>n</sub> が指定されたVOUT <sub>n</sub> の値の12.5%以下に低下するのに許容される時間)。	0xF258(150ms)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	0x8000(制限なし、警告はディスエーブルされる)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。
STATUS_BYTE <sub>n</sub>	0x78	ユニットのフォルト状態の1バイトの要約。	差異なし: デフォルト値の適用なし、読み出し/書き込み、ページ指定、NVMに格納されない。	
STATUS_WORD <sub>n</sub>	0x79	ユニットのフォルト状態の2バイトの要約。	差異なし: デフォルト値の適用なし、読み出し/書き込み、ページ指定、NVMに格納されない。	
STATUS_VOUT <sub>n</sub>	0x7A	出力電圧のフォルトおよび警告の状態。	差異なし: デフォルト値の適用なし、読み出し/書き込み、ページ指定、NVMに格納されない。	
STATUS_IOUT <sub>n</sub>	0x7B	出力電流のフォルトおよび警告の状態。	差異なし: デフォルト値の適用なし、読み出し/書き込み、ページ指定、NVMに格納されない。	
STATUS_INPUT	0x7C	入力電源(SVIN)のフォルトおよび警告の状態。	差異なし: デフォルト値の適用なし、読み出し/書き込み、非ページ指定、NVMに格納されない。	
STATUS_TEMPERATURE <sub>n</sub>	0x7D	READ_TEMPERATURE_1 <sub>n</sub> のTSNS <sub>na</sub> (TSNS <sub>n</sub> )で検出される温度のフォルトおよび警告の状態。	差異なし: デフォルト値の適用なし、読み出し/書き込み、ページ指定、NVMに格納されない。	
STATUS_CML	0x7E	通信およびメモリのフォルトおよび警告の状態。	差異なし: デフォルト値の適用なし、読み出し/書き込み、非ページ指定、NVMに格納されない。	
STATUS_MFR_SPECIFIC <sub>n</sub>	0x80	メーカー固有のフォルトおよび状態の情報。	差異なし: デフォルト値の適用なし、読み出し/書き込み、ページ指定、NVMに格納されない。	

## アプリケーション情報

PMBusコマンド名、または機能	CMDコード(レジスタ)	コマンドまたは機能の説明	LTC3880のNVMの出荷時デフォルト値や属性	LTM4676のNVMの出荷時デフォルト値や属性
READ_VIN	0x88	入力電源(SV <sub>IN</sub> )の電圧の測定値。	差異なし: デフォルト値の適用なし、読み出し専用、非ページ指定、NVMに格納されない。	
READ_IIN	0x89	合計入力電源電流の計算値。	差異なし: デフォルト値の適用なし、読み出し専用、非ページ指定、NVMに格納されない。	
READ_VOUT <sub>n</sub>	0x8B	出力電圧の測定値。	差異なし: デフォルト値の適用なし、読み出し専用、ページ指定、NVMに格納されない。	
READ_IOUT <sub>n</sub>	0x8C	出力電流の測定値。	差異なし: デフォルト値の適用なし、読み出し専用、ページ指定、NVMに格納されない。	
READ_TEMPERATURE <sub>1n</sub>	0x8D	TSNS <sub>nA</sub> (TSNS <sub>n</sub> )で検出される温度の測定値。	差異なし: デフォルト値の適用なし、読み出し専用、ページ指定、NVMに格納されない。	
READ_TEMPERATURE <sub>2n</sub>	0x8E	制御ICの接合部温度の測定値。	差異なし: デフォルト値の適用なし、読み出し専用、ページ指定、NVMに格納されない。	
READ_DUTY_CYCLE <sub>n</sub>	0x94	MT <sub>n</sub> のデューティ・サイクルの測定値。	差異なし: デフォルト値の適用なし、読み出し専用、ページ指定、NVMに格納されない。	
READ_POUT <sub>n</sub>	0x96	出力電力の測定値。	差異なし: デフォルト値の適用なし、読み出し専用、ページ指定、NVMに格納されない。	
PMBUS_REVISION	0x98	デバイスがサポートするPMBusのリビジョン。	差異なし: 0x11(PMBus仕様書の“Part I”と“Part II”的ぞぞれ“Revision 1.1”)、読み出し専用、非ページ指定、NVMに格納されない。	
MFR_ID	0x99	ASCIIで示したメーカー識別記号。	差異なし: “LTC”、読み出し専用、非ページ指定。	
MFR_MODEL	0x9A	ASCIIで示したメーカーの製品番号。	“LTC3880”、読み出し専用、非ページ指定。	“LTM4676”、読み出し専用、非ページ指定。
MFR_SERIAL	0x9E	この特定のユニットのシリアル番号。	差異なし: ユニットの構成を識別する最大9バイトの特別形式のデータ、読み出し専用、非ページ指定。	
MFR_VOUT_MAX	0xA5	最大許容出力電圧。	差異なし: チャネル0では0x4189(4.096V)、チャネル1では0x5800(5.500V)。読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納されない。	
USER_DATA_00	0xB0	OEMによる予約データ。	読み出し/書き込み、非ページ指定、ユーザが編集可能なNVMに格納される。変更に対して推奨。	読み出し/書き込み、非ページ指定、ユーザが編集可能なNVMに格納される。変更に対して推奨。
USER_DATA_01 <sub>n</sub>	0xB1	OEMによる予約データ。	読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。変更に対して推奨。	読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。変更に対して推奨。
USER_DATA_02	0xB2	OEMによる予約データ。	読み出し/書き込み、非ページ指定、ユーザが編集可能なNVMに格納される。変更に対して推奨。	読み出し/書き込み、非ページ指定、ユーザが編集可能なNVMに格納される。変更に対して推奨。
USER_DATA_03 <sub>n</sub>	0xB3	ユーザが利用できる編集可能なワード。	差異なし: 0x0000、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	
USER_DATA_04	0xB4	ユーザが利用できる編集可能なワード。	差異なし: 0x0000、読み出し/書き込み、非ページ指定、ユーザが編集可能なNVMに格納される。	
MFR_EE_ERASE	0xBD	MFR_EE_ERASEコマンドとMFR_EE_DATAコマンドによるアクセスのために、ユーザのEEPROMのロックを解除する。	差異なし: デフォルト値の適用なし、読み出し/書き込み、非ページ指定、NVMに格納されない。	
MFR_EE_ERASE	0xBE	MFR_EE_DATAによる一括プログラミングのために、ユーザのEEPROMを初期化する。	差異なし: デフォルト値の適用なし、読み出し/書き込み、非ページ指定、NVMに格納されない。	

## アプリケーション情報

PMBusコマンド名、または機能	CMDコード(レジスタ)	コマンドまたは機能の説明	LTC3880のNVMの出荷時デフォルト値や属性	LTM4676のNVMの出荷時デフォルト値や属性
MFR_EE_DATA	0xBF	PMBusワードの順次読み出しまたは書き込みによってEEPROMとの間で伝送されるデータ。一括プログラミングをサポートする。	差異なし: デフォルト値の適用なし、読み出し/書き込み、非ページ指定、NVMに格納されない。	
MFR_CHAN_CONFIG_*	0xD0	チャネル固有の設定ビット。	0x1F、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。レジスタ名は“MFR_CHAN_CONFIG_LTC3880”。	0x1F、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。レジスタ名は“MFR_CHAN_CONFIG”で、LTpowerPlayでは“MFR_CHAN_CONFIG_LTM467X”を指す。
MFR_CONFIG_ALL_*	0xD1	グローバル設定ビット、つまり、チャネル0とチャネル1のV <sub>OUT</sub> に共通。	0x09、読み出し/書き込み、非ページ指定、ユーザが編集可能なNVMに格納される。レジスタ名は“MFR_CONFIG_ALL_LTC3880”。	0x09、読み出し/書き込み、非ページ指定、ユーザが編集可能なNVMに格納される。レジスタ名は“MFR_CONFIG_ALL”で、LTpowerPlayでは“MFR_CONFIG_ALL_LTM467X”を指す。
MFR_GPIO_PROPAGATE_*	0xD2	GPIO <sub>n</sub> ピンへの伝達フォルトの設定ビット。	0x2997、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。レジスタ名は“MFR_GPIO_PROPAGATE_LTC3880”。	0x6893、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。レジスタ名は“MFR_GPIO_PROPAGATE”で、LTpowerPlayでは“MFR_GPIO_PROPAGATE_LTM467X”を指す。
MFR_PWM_MODE_*	0xD4	各V <sub>OUT</sub> チャネルのPWMエンジンの設定。	0xC2、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。ビット4は予備で0 <sub>b</sub> にする。レジスタ名は“MFR_PWM_MODE_LTC3880”。	0xC2、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。ページ0のビット4(MFR_PWM_MODE_LTM4676[4])が0 <sub>b</sub> の場合、LTC3880の仕様書に従ってチャネルの温度検出が行われる。MFR_PWM_MODE_LTM4676[4]=1 <sub>b</sub> の場合、「動作」のセクションの記述に従って、T <sub>SNS1A</sub> がLTM4676に外付けされた温度センサをモニタする。レジスタ名は“MFR_PWM_MODE”で、LTpowerPlayでは“MFR_PWM_MODE_LTM467X”を指す。
MFR_GPIO_RESPONSE <sub>n</sub>	0xD5	ユニットの外部回路によってGPIO <sub>n</sub> ピンが“L”にアサートされたときのデバイスの動作。	差異なし: 0xC0(それぞれの出力の電力段を高インピーダンス、つまりスリーステートにする、フォルト解除時に自律的に再起動)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	
MFR_OT_FAULT_RESPONSE	0xD6	制御ICの接合部過熱フォルトが検出されたときのデバイスの動作。	差異なし: 0xC0(それぞれの出力の電力段を高インピーダンス、つまりスリーステートにする、フォルト解除時に自律的に再起動)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	
MFR_IOUT_PEAK <sub>n</sub>	0xD7	最後のMFR_CLEAR_PEAKS以降に測定されたREAD_IOUT <sub>n</sub> の最大値。	差異なし: デフォルト値の適用なし、読み出し専用、ページ指定、NVMに格納されない。	
MFR_CHANNEL_ADDRESS <sub>n</sub>	0xD8	PAGE <sub>n</sub> でアクティブにされたチャネルのアドレス。	差異なし: 0x80、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	

## アプリケーション情報

PMBusコマンド名、または機能	CMDコード(レジスタ)	コマンドまたは機能の説明	LTC3880のNVMの出荷時デフォルト値や属性	LTM4676のNVMの出荷時デフォルト値や属性
MFR_RETRY_DELAY <sub>n</sub>	0xDB	�ルト・リトライ・モードのリトライ間隔。	0xFABC(350ms)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	0xF3E8(250ms)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。
MFR_RESTART_DELAY <sub>n</sub>	0xDC	RUN <sub>n</sub> ピンが内部回路によってロジック“L”に引き下げられる最小時間(公称)。	0xFBE8(500ms)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	0xF258(150ms)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。
MFR_VOUT_PEAK <sub>n</sub>	0xDD	最後のMFR_CLEAR_PEAKS以降に測定されたREAD_VOUT <sub>n</sub> の最大値。	差異なし: デフォルト値の適用なし、読み出し専用、ページ指定、NVMに格納されない。	
MFR_VIN_PEAK	0xDE	最後のMFR_CLEAR_PEAKS以降に測定されたREAD_VINの最大値。	差異なし: デフォルト値の適用なし、読み出し専用、非ページ指定、NVMに格納されない。	
MFR_TEMPERATURE_1_PEAK <sub>n</sub>	0xDF	最後のMFR_CLEAR_PEAKS以降に測定された温度TSNS <sub>n</sub> (TSNS <sub>n</sub> )の最大値。	差異なし: デフォルト値の適用なし、読み出し専用、ページ指定、NVMに格納されない。	
MFR_CLEAR_PEAKS	0xE3	すべてのピーク値をクリアする。	差異なし: デフォルト値の適用なし、バイト送信のみ、非ページ指定、NVMに格納されない。	
MFR_PADS	0xE5	I/Oパッドのデジタル・ステータス。	差異なし: デフォルト値の適用なし、読み出し専用、非ページ指定、NVMに格納されない。	
MFR_ADDRESS	0xE6	LTM4676のI <sup>2</sup> Cスレーブ・アドレスの7ビット。	0x4F、読み出し/書き込み、非ページ指定、ユーザが編集可能なNVMに格納される。ASEL抵抗ネットワークによって拡張された最下位4ビット。0x80の値にして、デバイス固有のアドレス指定をディスエーブルできる。	0x4F、読み出し専用、非ページ指定、出荷時のみNVMに格納される。ASEL抵抗のピンストラップによって拡張された最下位4ビット。0x80の値にでぎず、デバイス固有のアドレス指定をディスエーブルできない。
MFR_SPECIAL_ID	0xE7	ICのシリコンとリビジョンを表すメーカー・コード。	0x40XX、読み出し専用、非ページ指定。	0x448X、読み出し専用、非ページ指定。
MFR_IIN_OFFSET <sub>n</sub>	0xE9	READ_IINとMFR_READ_IIN <sub>n</sub> の計算に使用される係数で、MOSFETドライバを含む制御ICから流れる入力電流の寄与を表す。	0x9333(0.0500A)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	0x8BE7(0.0305A)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。
MFR_FAULT_LOG_STORE	0xEA	RAMからEEPROMへの�ルト・ログの伝送を指示する。この指示によって、デバイスはチャネルが�ルトによってオフしたかのように動作する。	差異なし: デフォルト値の適用なし、バイト送信のみ、非ページ指定、NVMに格納されない。	
MFR_FAULT_LOG_CLEAR	0xEC	�ルト・ログのために確保されたEEPROMのブロックを初期化し、以前の�ルト・ログのロックをクリアする。	差異なし: デフォルト値の適用なし、バイト送信のみ、非ページ指定、NVMに格納されない。	

## アプリケーション情報

PMBusコマンド名、または機能	CMDコード(レジスタ)	コマンドまたは機能の説明	LTC3880のNVMの出荷時デフォルト値や属性	LTM4676のNVMの出荷時デフォルト値や属性
MFR_READ_IIN <sub>n</sub>	0xED	チャネルによって計算された入力電流。	差異なし: デフォルト値の適用なし、読み出し専用、ページ指定、NVMに格納されない。	
MFR_FAULT_LOG	0xEE	�ルト・ログのデータ・バイト。この順次取得データを使用して完全な�ルト・ログをアセンブルする。	差異なし: デフォルト値の適用なし、読み出し専用、非ページ指定、�ルト・ログのNVMに格納される。	
MFR_COMMON	0xEF	複数のLTCのIC/モジュールに共通するメーカ・ステータス・ビット。	差異なし: デフォルト値の適用なし、読み出し専用、非ページ指定、NVMに格納されない。	
MFR_COMPARE_USER_ALL	0xF0	現在のコマンドの内容(RAM)をNVMと比較する。	差異なし: デフォルト値の適用なし、バイト送信のみ、非ページ指定、NVMに格納されない。	
MFR_TEMPERATURE_2_PEAK	0xF4	最後のMFR_CLEAR_PEAKS以降の制御ICの接合部温度の最高測定値。	差異なし: デフォルト値の適用なし、読み出し専用、非ページ指定、NVMに格納されない。	
MFR_PWM_CONFIG_*	0xF5	チャネル0とチャネル1の位相インタリーブ角および出力電圧範囲、およびUVLOでのSHARE_CLKの動作を設定するビット。	0x10、読み出し/書き込み、非ページ指定、ユーザが編集可能なNVMに格納される。レジスタ名は“MFR_PWM_CONFIG_LTC3880”。	0x10、読み出し/書き込み、非ページ指定、ユーザが編集可能なNVMに格納される。レジスタ名は“MFR_PWM_CONFIG”で、LTpowerPlayでは“MFR_PWM_CONFIG_LTM467X”を指す。
MFR_IOUT_CAL_GAIN_TC <sub>n</sub>	0xF6	電流検出素子の温度係数。	0x0F3C(3900ppm/°C)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。	0x0F14(3860ppm/°C)、読み出し/書き込み、ページ指定、ユーザが編集可能なNVMに格納される。
MFR_TEMP_1_GAIN <sub>n</sub>	0xF8	TSNS <sub>na</sub> (TSNS <sub>n</sub> )とインタフェースする温度センサの勾配を設定する。	差異なし: 0x4000(個別のユニットで1.0)、読み出し/書き込み、ページ指定、NVMに格納される。	
MFR_TEMP_1_OFFSET <sub>n</sub>	0xF9	TSNS <sub>na</sub> (TSNS <sub>n</sub> )温度センサの-273.1°Cを基準としたオフセットを設定する。	差異なし: 0x8000(0.0)、読み出し/書き込み、ページ指定、NVMに格納される。	
MFR_RAIL_ADDRESS <sub>n</sub>	0xFA	PolyPhase出力の共通パラメータを調整するための共通アドレス。	差異なし: 0x80、読み出し/書き込み、ページ指定、NVMに格納される。	
MFR_RESET	0xFD	パワーダウン不要の、コマンドによるリセット。	差異なし: デフォルト値の適用なし、バイト送信のみ、非ページ指定、NVMに格納されない。	

## アプリケーション情報

**表2.LTM4676の出力電圧の微調整されない設定値に対するV<sub>OUTnCFG</sub>ピンのストラップの参照表  
(MFR\_CONFIG\_ALL[6] = 1<sub>b</sub>の場合には適用なし)**

R <sub>VOUTnCFG</sub> * (kΩ)	V <sub>OUTn</sub> (V)の微調整されない設定値	MFR_PWM_CONFIG[6-n]ビット
開放	NVM	NVM
32.4	表3を参照	表3を参照
22.6	3.3	0
18.0	3.1	0
15.4	2.9	0
12.7	2.7	0
10.7	2.5	V <sub>TRIMn</sub> > 0mV の場合は 0 V <sub>TRIMn</sub> ≤ 0mV の場合は 1
9.09	2.3	1
7.68	2.1	1
6.34	1.9	1
5.23	1.7	1
4.22	1.5	1
3.24	1.3	1
2.43	1.1	1
1.65	0.9	1
0.787	0.7	1
0	0.5	1

\*R<sub>VOUTnCFG</sub>は公称値を示す。R<sub>VOUTnCFG</sub>は、許容誤差が表に示された値の必ず3%以内のものを抵抗メーカーから選択すること。抵抗の初期許容誤差、T.C.R.(抵抗温度係数)および抵抗動作温度、半田熱/IRリフロー、および抵抗の寿命期間の耐久性について考慮すること。熱的衝撃/サイクル、湿気(湿度)などの作用(個々のアプリケーションによる)がR<sub>VOUTnCFG</sub>の値に経時的に影響を与える可能性もある。抵抗のピンストラップにより、製品の全寿命期間におけるSV<sub>IN</sub>のパワーアップやMFR\_RESETの実行のすべての時点で望みの結果が得られるように、このような作用はすべて考慮する必要がある。

**表3.LTM4676の出力電圧の微調整された設定値に対するV<sub>TRIMnCFG</sub>ピンのストラップの参照表  
(MFR\_CONFIG\_ALL[6] = 1<sub>b</sub>の場合には適用なし)**

R <sub>VTRIMnCFG</sub> * (kΩ)	それぞれR <sub>VOUTnCFG</sub> ≠ 32.4kΩのときのV <sub>OUTn</sub> の設定値に対するV <sub>TRIM</sub> (mV)の微調整値	V <sub>OUTnCFG</sub> ピンがR <sub>CFG</sub> = 32.4kΩを使用しているときのV <sub>OUTn</sub> の出力電圧の設定値(V)	MFR_PWM_CONFIG[6-n]ビット
開放	0	NVM	V <sub>OUT_OV_FAULT_LIMITn</sub> > 2.75Vの場合は0
32.4	99		V <sub>OUT_OV_FAULT_LIMITn</sub> ≤ 2.75Vの場合は1
22.6	86.625		
18.0	74.25		
15.4	61.875		
12.7	49.5		
10.7	37.125	5.50	0
9.09	24.75	5.25	0
7.68	12.375	5.00	0
6.34	-12.375	4.75	0
5.23	-24.75	4.50	0
4.22	-37.125	4.25	0
3.24	-49.5	4.00	0
2.43	-61.875	3.75	0
1.65	-74.25	3.63	0
0.787	-86.625	3.50	0
0	-99	3.46	0

\*R<sub>VTRIMnCFG</sub>は公称値を示す。R<sub>VTRIMnCFG</sub>は、許容誤差が表に示された値の必ず3%以内のものを抵抗メーカーから選択すること。抵抗の初期許容誤差、T.C.R.および抵抗動作温度、半田熱/IRリフロー、および抵抗の寿命期間の耐久性について考慮すること。熱的衝撃/サイクル、湿気(湿度)などの作用(個々のアプリケーションによる)がR<sub>VTRIMnCFG</sub>の値に経時的に影響を与える可能性もある。抵抗のピンストラップにより、製品の全寿命期間におけるSV<sub>IN</sub>のパワーアップやMFR\_RESETの実行のすべての時点で望みの結果が得られるように、このような作用はすべて考慮する必要がある。

## アプリケーション情報

表4.LTM4676のスイッチング周波数とチャネルの位相インターリーブ角を設定するための $F_{SWPHCFG}$ ピンのストラップ参照表( $MFR\_CONFIG\_ALL[6] = 1_b$ の場合には適用なし)

$R_{FSWPHCFG}^*$ (kΩ)	スイッチング周波数(kHz)	$\theta_{SYNC} \sim \theta_0$ 位相差	$\theta_{SYNC} \sim \theta_1$ 位相差	$MFR\_PWM\_CONFIG$ のビット[2:0]
開放	NVM、LTM4676のデフォルト=500	NVM、LTM4676のデフォルト=0°	NVM、LTM4676のデフォルト=180°	NVM、LTM4676のデフォルト=000 <sub>b</sub>
32.4	250	0°	180°	000 <sub>b</sub>
22.6	350	0°	180°	000 <sub>b</sub>
18.0	425	0°	180°	000 <sub>b</sub>
15.4	575	0°	180°	000 <sub>b</sub>
12.7	650	0°	180°	000 <sub>b</sub>
10.7	750	0°	180°	000 <sub>b</sub>
9.09	1000	0°	180°	000 <sub>b</sub>
7.68	500	120°	240°	100 <sub>b</sub>
6.34	500	90°	270°	001 <sub>b</sub>
5.23	外部 **	0°	240°	010 <sub>b</sub>
4.22	外部 **	0°	120°	011 <sub>b</sub>
3.24	外部 **	60°	240°	101 <sub>b</sub>
2.43	外部 **	120°	300°	110 <sub>b</sub>
1.65	外部 **	90°	270°	001 <sub>b</sub>
0.787	外部 **	0°	180°	000 <sub>b</sub>
0	外部 **	120°	240°	100 <sub>b</sub>

\* $R_{FSWPHCFG}$ は公称値を示す。 $R_{FSWPHCFG}$ は、許容誤差が表に示された値の必ず3%以内のものを抵抗メーカーから選択すること。抵抗の初期許容誤差、T.C.R.および抵抗動作温度、半田熱/I/Rリフロー、および抵抗の寿命期間の耐久性について考慮すること。熱的衝撃/サイクル、湿気(湿度)などの作用(個々のアプリケーションによる) $R_{FSWPHCFG}$ の値に経時的に影響を与える可能性もある。抵抗のピンストラップにより、製品の全寿命期間における $SV_{IN}$ のパワーアップや $MFR\_RESET$ の実行のすべての時点で望みの結果が得られるように、このような作用はすべて考慮する必要がある。

\*\*0x0000に設定されるFREQUENCY\_SWITCH(レジスタ0x33)の値に相当する「外部」設定値、デバイスはSYNCピンに供給されるクロックの周波数であるスイッチング周波数に同期する。

## アプリケーション情報

表5.LTM4676のスレーブ・アドレスを設定するためのASELピンのストラップ参照表(MFR\_CONFIG\_ALL[6]の設定値に関係なく適用)

RASEL*(kΩ)	スレーブ・アドレス
開放	100_1111_R/W
32.4	100_1111_R/W
22.6	100_1110_R/W
18.0	100_1101_R/W
15.4	100_1100_R/W
12.7	100_1011_R/W
10.7	100_1010_R/W
9.09	100_1001_R/W
7.68	100_1000_R/W
6.34	100_0111_R/W
5.23	100_0110_R/W
4.22	100_0101_R/W
3.24	100_0100_R/W
2.43	100_0011_R/W
1.65	100_0010_R/W
0.787	100_0001_R/W
0	100_0000_R/W

ここで、

R/Wは制御バイトの読み出し/書き込みビット。特に指定がない限り、表にリストされたPMBusのデバイス・アドレスはすべて7ビット幅。

注意：LTM4676は、NVMやASELの抵抗の設定値に関係なく、常にスレーブ・アドレス0x5Aおよび0x5Bに応答する。

\*RCFGは公称値を示す。RCFGは、許容誤差が表に示された値の必ず3%以内のものを抵抗メモリから選択すること。抵抗の初期許容誤差、T.C.R.および抵抗動作温度、半田熱/IRリフロー、および抵抗の寿命期間の耐久性について考慮すること。熱的衝撃サイクル、湿気(湿度)などの作用(個々のアプリケーションによる)がRCFGの値に経時的に影響を与える可能性もある。抵抗のビンストラップにより、製品の全寿命期間におけるSVINのパワーアップやMFR\_RESETの実行のすべての時点で望みの結果が得られるように、このような作用はすべて考慮する必要がある。

表6.LTM4676のMFR\_ADDRESSコマンドの例  
(7ビットと8ビットのアドレス指定について表示)

説明	デバイス・アドレス(16進)		ビット 7	ビット 6	ビット 5	ビット 4	ビット 3	ビット 2	ビット 1	ビット 0	R/W
	7ビット	8ビット									
Rail <sup>4</sup>	0x5A	0xB4	0	1	0	1	1	0	1	0	0
Global <sup>4</sup>	0x5B	0xB6	0	1	0	1	1	0	1	1	0
Default	0x4F	0x9E	0	1	0	0	1	1	1	1	0
Example 1	0x40	0x80	0	1	0	0	0	0	0	0	0
Example 2	0x41	0x82	0	1	0	0	0	0	0	1	0
Disabled <sup>2,3</sup>			1	0	0	0	0	0	0	0	0

Note 1: この表はMFR\_CHANNEL\_ADDRESS<sub>n</sub>コマンドとMFR\_RAIL\_ADDRESS<sub>n</sub>コマンドに適用できるが、MFR\_ADDRESSコマンドには適用できない。

Note 2: 1つのコマンド内でディスエーブルに設定された値が、デバイスを無効にしたり、グローバル・アドレスを無効にすることはない。

Note 3: 1つのコマンド内でディスエーブルに設定された値が、他のコマンドでアドレスを指定されたデバイスの応答を禁止することはない。

Note 4: MFR\_CHANNEL\_ADDRESS<sub>n</sub>コマンドまたはMFR\_RAIL\_ADDRESS<sub>n</sub>コマンドに、0x00、0x0C(7ビット)あるいは0x5A(7ビット)または0x5B(7ビット)を書き込むことは推奨しない。

## アプリケーション情報

### V<sub>IN</sub>からV<sub>OUT</sub>への降圧比

実現可能なV<sub>IN</sub>からV<sub>OUT</sub>への最大降圧比には、与えられた入力電圧に応じた制約があります。LTM4676の各出力は500kHzで95%のデューティ・サイクルを実現する能力がありますが、V<sub>IN</sub>からV<sub>OUT</sub>の間の最小ドロップアウトは負荷電流に依存したままで、トップサイド・スイッチの高デューティ・サイクルに関連した出力電流能力を制限します。t<sub>ON</sub> (MIN) < D/f<sub>SW</sub>であることから、特定の周波数での動作時に規定されたデューティ・サイクルで動作させる場合は、最小オン時間t<sub>ON</sub> (MIN)についても考慮する必要があります。ここで、Dはデューティ・サイクル、f<sub>SW</sub>はスイッチング周波数です。t<sub>ON</sub> (MIN)は電気的パラメータで90nsに規定されています。出力電流のガイドラインについては「電気的特性」のセクションのNote 6を参照してください。

### 入力コンデンサ

LTM4676モジュールは低ACインピーダンスのDCソースに接続する必要があります。RMSリップル電流に対応するために、レギュレータの入力には22μFのセラミック・コンデンサを4個接続します。より大きな入力バルク容量には、47μF～100μFの表面実装アルミ電解バルク・コンデンサを使うことができます。このバルク入力コンデンサは、長い誘導性のリードやトレースまたはソースの容量不足によって入力のソース・インピーダンスが損なわれる場合にだけ必要です。低インピーダンスの電源プレーンを使用している場合は、このバルク・コンデンサは不要です。

降圧コンバータの場合、スイッチングのデューティ・サイクルは次のように推定することができます。

$$D_n = \frac{V_{OUT,n}}{V_{IN,n}}$$

インダクタの電流リップルを考慮しなければ、入力コンデンサのRMS電流は、各出力に対して次のように概算できます。

$$I_{CIN,n(RMS)} = \frac{I_{OUT,n(MAX)}}{\eta\%} \cdot \sqrt{D_n \cdot (1-D_n)}$$

上の式で、η%は電源モジュールの推定効率です。バルク・コンデンサは、スイッチャ定格のアルミ電解コンデンサ、またはポリマー・コンデンサでもかまいません。

### 出力コンデンサ

LTM4676は出力電圧リップル・ノイズを小さくし、優れたトランジエント応答が得られるように設計されています。C<sub>OUT</sub>として定義されているバルク出力コンデンサは、出力電圧リップルとトランジエントの要件を満たすために、等価直列抵抗(ESR)が十分に小さいものを選択します。C<sub>OUT</sub>には低ESRのタンタル・コンデンサ、低ESRのポリマー・コンデンサまたはセラミック・コンデンサを使うことができます。各出力の標準的な出力容量の範囲は400μF～700μFです。出力リップルやダイナミック・トランジエント・スパイクをさらに低減する必要がある場合、システム設計者が出力フィルタを追加することが必要になる可能性があります。異なる出力電圧と、6.5A/μsの過渡での電圧降下やオーバーシュートを最小に抑えるための出力コンデンサの一覧を表20に示します。この表では、最適のトランジエント性能を得るために、全等価ESRと全バルク容量が最適化されています。表20のマトリックスでは安定性の判定基準が考慮されており、リニアテクノロジーからμModule Power Design Toolが安定性の解析のために提供されています。マルチフェーズ動作では、位相数に応じて実効出力リップルが低減されます。このノイズ低減と出力リップル電流の相殺については「アプリケーションノート77」で解説していますが、出力容量と安定性やトランジエント応答の関係を注意深く検討する必要があります。リニアテクノロジーのμModule Power Design Toolは、実装する位相数をN倍に増やしたときの出力リップルの減少を計算できます。10Ωの小さな抵抗をV<sub>OUT,n</sub>とV<sub>OSNS0+</sub>ピンまたはV<sub>OSNS1</sub>ピンの間に直列に挿入することで、ボード・プロット・アナライザが制御ループに信号を注入して、レギュレータの安定性を検証できるようにします。

### 軽負荷電流動作

LTM4676には、高効率Burst Mode動作、不連続導通モード、強制連続導通モードを含む3つの動作モードがあります。これらのモードはMFR\_PWM\_MODE<sub>n</sub>コマンドによって選択します(起動時のモードは常に不連続導通モード、デフォルトの動作モードは強制連続モード)。

## アプリケーション情報

Burst Mode動作では、 $I_{TH}$ ピンの電圧が低い値を示していても、インダクタのピーク電流は最大検出電圧の約1/3に設定されます。平均インダクタ電流が負荷電流より大きい場合、エラー・アンプ(EA)は $I_{TH}$ ピンの電圧を低下させます。 $I_{TH}$ 電圧が約0.5Vを下回ると、内部Burst Mode動作がアサートされ、両方の電力段のMOSFETがオフします。Burst Mode動作では、負荷電流が outputコンデンサによって供給されます。出力電圧が低下するにつれて、EAの出力は上昇し始めます。出力電圧が十分に低下すると、Burst Mode動作がディアサートされ、コントローラは、次のPWMサイクルでトップMOSFET(MT $n$ )をオンすることにより、通常動作を再開します。

チャネルがBurst Mode動作するようにイネーブルされると、インダクタ電流は反転できません。インダクタ電流がゼロに達する直前に、逆電流コンパレータ( $I_{REV}$ )がボトムMOSFET(MB $n$ )をオフし、インダクタ電流が反転して負になるのを防ぎます。したがって、コントローラは不連続(パルススキップ)動作する場合があります。強制連続動作の場合は、軽負荷時または大きなトランジエント状態でインダクタ電流が反転できます。ピーク・インダクタ電流は $I_{TH}$ ピンの電圧だけで決まります。このモードでは、軽負荷での効率がBurst Mode動作よりも低下します。ただし、連続モードは出力リップルが小さく、オーディオ回路への干渉が抑えられます。強制連続導通モードはインダクタ電流の反転を招く可能性があり、これによって入力電源が昇圧される場合があります。 $V_{IN\_OV\_FAULT\_LIMIT}$ はこれを検出して( $SV_{IN}$ が $V_{IN0}$ または $V_{IN1}$ に接続されている場合)、障害を与えるチャネルをオフすることができます。ただし、このフォルトはADCの読み出し値に基づいて生成されるため、検出に最大100ms(公称)を要する場合があります。入力電源の昇圧が懸念される場合は、デバイスの動作を不連続導通モードまたはBurst Modeに保ってください。

デバイスをBurst Mode動作に設定した場合、コントローラはインダクタ平均電流の増加に合わせて、動作モードをBurst Mode動作から不連続モード、さらには連続モードへと自動的に切り替えます。

## スイッチング周波数と位相

LTM4676のチャネルのスイッチング周波数は、モジュールのSYNCピンに生じるクロックにロックするアナログ・フェーズロック・ループ(PLL)によって設定されます。SYNCピンのクロック波形は、3.3V(例えば、V<sub>DD33</sub>)への外付けペルアップ抵抗が接続された場合と、LTM4676の制御ICのFREQUENCY\_SWITCHレジスタがサポートされる値(250kHz、350kHz、425kHz、500kHz、575kHz、650kHz、750kHz、1MHz)の1つに設定される場合との組み合わせで、LTM4676の内部回路によって生成することができます(16進数の値については表8を参照)。この設定では、モジュールは「同期マスター」と呼ばれます。SYNCは双方向オープン・ドライン・ピンになり、LTM4676は、所定のクロックレートのときに公称500nsの時間SYNCをロジック“L”に引き下げます。システム内の複数のモジュールのスイッチング周波数に同期することを目的に、SYNC信号をその他の(「同期スレーブ」に設定された)LTM4676モジュールにバス接続することができます。ただし、1個のLTM4676だけを「同期マスター」に設定し、他のLTM4676を「同期スレーブ」に設定する必要があります。LTM4676を「同期スレーブ」に設定するには、FREQUENCY\_SWITCHレジスタを0x0000に設定します。この設定では、LTM4676はSYNCピンを高インピーダンス入力だけにします。つまり、SYNCを“L”に駆動しません。

FREQUENCY\_SWITCHレジスタはI<sup>2</sup>Cコマンドを介して変更することができますが、スイッチング動作が停止しているとき、つまり、モジュールの出力がオフのときだけです。FREQUENCY\_SWITCHレジスタは、 $SV_{IN}$ のパワーアップ時にNVMに格納された値になりますが、モジュールが抵抗のピンストラップ設定に従うように設定されている場合(MFR\_CONFIG\_ALL[6]=0<sub>b</sub>)だけ、FswPHCFGピンとSGNDの間に適用された抵抗のピンストラップに従って無効にされます。表4に、利用可能な抵抗のピンストラップと対応するFREQUENCY\_SWITCHの設定値を示します。

PolyPhase<sup>®</sup>電源レール内では、アクティブな全チャネルの相対位相を適切に設定する必要があります。各電源レール間の相対位相は360°/ $n$ です。ここで、 $n$ は電源レール内の位相数

## アプリケーション情報

です。MFR\_PWM\_CONFIG[2:0]により、SYNCピンを基準にしたチャネルの相対位相が設定されます。相対位相の値は、トップMOSFET (MT<sub>n</sub>) のターンオンに一致するSYNCの立ち下がりエッジに相当する0°を基準に示されます。

MFR\_PWM\_CONFIGレジスタはI<sup>2</sup>Cコマンドを介して変更することができますが、スイッチング動作が停止しているとき、つまり、モジュールの出力がオフのときだけです。MFR\_PWM\_CONFIGレジスタは、SV<sub>IN</sub>のパワーアップ時にNVMに格納された値になりますが、モジュールが抵抗のピンストラップ設定に従うように設定されている場合(MFR\_CONFIG\_ALL[6]=0<sub>b</sub>)だけ、FSWPHCFGピンとSGNDの間に適用された抵抗のピンストラップに従って無効にされます。表4に、利用可能な抵抗のピンストラップと対応するMFR\_PWM\_CONFIG[2:0]の設定値を示します。

FREQUENCY\_SWITCHとMFR\_PWM\_CONFIG[2:0]のいくつかの組み合わせは、FSWPHCFGピンの抵抗のピンストラップによって利用できません。FREQUENCY\_SWITCHとMFR\_PWM\_CONFIG[2:0]でサポートされる値のすべての組み合わせは、NVMの設定、あるいは、スイッチング動作が停止している(つまり、モジュールの出力がオフしている)場合には、I<sup>2</sup>Cトランザクションによって設定できます。

SYNCの容量を最小限に抑えて、アプリケーションが「クリーンな」クロックを生成するために、プルアップ抵抗とコンデンサ負荷の時定数が十分に小さくなるように注意する必要があります。(このセクションの後半の「オープン・ドレイン・ピン」を参照してください。)

LTM4676が同期スレーブに設定されている場合、プルアップ抵抗を使用せずに、外部回路が電流制限されたソース(10mA未満)からSYNCピンを駆動することができます。NVMの内容がRAMにダウンロードされるまではSYNC出力が低インピーダンスになる可能性があるので、SV<sub>IN</sub>のパワーアップ時には、どの外部回路も適当な低インピーダンスで“H”に駆動してはなりません。

V<sub>IN</sub> - V<sub>OUT</sub>間電圧が共通する多くのアプリケーションでの動作の、LTM4676の推奨スイッチング周波数を表7に示します。LTM4676の2つのチャネルが、表7の推奨スイッチング周波

数が大きく異なる入力電圧から出力電圧への降圧を行う場合、2つの推奨スイッチング周波数の高い方での動作が適していますが、最小オン時間を考慮する必要があります。「最小オン時間に関する検討事項」のセクションを参照してください。)たとえば、LTM4676のチャネル0で12V<sub>IN</sub>から1V<sub>OUT</sub>への降圧を、チャネル1で12V<sub>IN</sub>から3.3V<sub>OUT</sub>への降圧を必要とするアプリケーションを検討すると、表7から、推奨スイッチング周波数はそれぞれ350kHzと650kHzになります。ただし、LTM4676のスイッチング周波数の設定値は両方のチャネルで共通です。上記の説明により、インダクタのリップル電流を適度な大きさに保つためには650kHzでの動作が適しています。ただし、650kHzでの12V<sub>IN</sub>から1V<sub>OUT</sub>へのオン時間がわずか128nsであることが分かります。これは最低限度の値です。したがって、この特別な例では、推奨スイッチング周波数は575kHzになります。

**表7. 様々なV<sub>IN</sub>からV<sub>OUT</sub>への降圧状況に対する推奨スイッチング周波数**

	5V <sub>IN</sub>	8V <sub>IN</sub>	12V <sub>IN</sub>	24V <sub>IN</sub>
0.9V <sub>OUT</sub>	350kHz	350kHz	350kHz	250kHz
1.0V <sub>OUT</sub>	350kHz	350kHz	350kHz	250kHz
1.2V <sub>OUT</sub>	350kHz	350kHz	350kHz	350kHz
1.5V <sub>OUT</sub>	350kHz	350kHz	425kHz	425kHz
1.8V <sub>OUT</sub>	425kHz	425kHz	500kHz	500kHz
2.5V <sub>OUT</sub>	425kHz	500kHz	575kHz	650kHz
3.3V <sub>OUT</sub>	425kHz	575kHz	650kHz	750kHz
5.0V <sub>OUT</sub>	N/A	500kHz	750kHz	1MHz

LTM4676のSV<sub>IN</sub>ピンに流れる電流はデジタル化も計算もされません。SV<sub>IN</sub>の推定電流を表す値はMFR\_IIN\_OFFSET<sub>n</sub>レジスタに置かれ、READ\_IINとMFR\_READ\_IIN<sub>n</sub>という名の入力電流の読み出しテレメトリの計算に使用されます。MFR\_IIN\_OFFSET<sub>n</sub>の推奨設定値を表8に示します。MFR\_IIN\_OFFSET<sub>0</sub>とMFR\_IIN\_OFFSET<sub>1</sub>には同じ値を使用する必要があります(つまり、ページ0x00および0x01)。

## アプリケーション情報

表8. 推奨するMFR\_IIN\_OFFSET<sub>n</sub>の設定値とスイッチング周波数の設定値

スイッチング周波数 (kHz)	FREQUENCY_SWITCHレジスタの値 (16進数)	推奨するMFR_IIN_OFFSET <sub>n</sub> の設定値 (mA)	推奨するMFR_IIN_OFFSET <sub>n</sub> の設定値 (16進数)
250	0xF3E8	20.3	0x8A99
350	0xFABC	24.4	0x8B20
425	0xFB52	27.4	0x8B82
500	0xFBE8	30.5	0x8BE7
575	0x023F	33.6	0x9227
650	0x028A	36.7	0x9259
750	0x02EE	40.8	0x929C
1000	0x03E8	51.0	0x9344
外部クロックへの同期、f <sub>SYNC</sub>	0x0000	0.041 • f <sub>SYNC</sub> + 10.037	*

\* LTC3880のデータシートのL11データ形式を参照。

## 最小オン時間に関する検討事項

最小オン時間t<sub>ON(MIN)</sub>は、LTM4676がトップMOSFETをオンすることができる最小時間です。これは内部タイミング遅延とトップMOSFETをオンするのに必要なゲート電荷の量によって決まります。低デューティ・サイクルのアプリケーションでは、この最小オン時間のリミットに接近する可能性があるので、以下の点に注意が必要です。

$$t_{ON(MIN)} < \frac{V_{OUTn}}{V_{INn} \cdot f_{OSC}}$$

デューティ・サイクルが最小オン時間で対応可能な値より低くなると、コントローラはサイクル・スキップを開始します。出力電圧は引き続き安定化されますが、電圧リップルと電流リップルが増加します。

LTM4676の最小オン時間は90ns(公称)で、ガードバンドは130nsまでです。

## 可変遅延時間、ソフトスタート、出力電圧ランプ

ソフトスタートする前に、LTM4676は実行状態に移行しないければなりません。デバイスの初期化が完了し、SV<sub>IN</sub>がVIN\_ONしきい値を超えると、RUN<sub>n</sub>ピンが解放されます。アプリケーションで複数のLTM4676を使用する場合、同じRUN<sub>n</sub>ピンを共用するように構成してください。すべてのデバイスで初期化が完了し、SV<sub>IN</sub>がVIN\_ONしきい値を超えるまで、

いずれのデバイスも、それぞれの対応するRUN<sub>n</sub>ピンを“L”に保持します。SHARE\_CLKピンは、この信号を接続されたデバイスが、すべて同じタイムベースを使用することを保証します。

RUN<sub>n</sub>ピンの解放後、コントローラはユーザが指定するターンオン遅延(TON\_DELAY<sub>n</sub>)の経過を待ってから、出力電圧のランプを開始します。複数のLTM4676および他のLTCデバイスは、可変遅延時間で起動するように構成できます。適切に動作させるには、すべてのデバイスで同じタイミング・クロック(SHARE\_CLK)を使用し、すべてのデバイスがRUN<sub>n</sub>ピンを共用する必要があります。これによって、すべてのデバイスの相対遅延が同期されます。遅延の実際の変化は、SHARE\_CLKピンに接続されたデバイスの最も高速なクロック速度によって決まります(リニアテクノロジーのICは、最高速のSHARE\_CLK信号によって全デバイスのタイミングを制御できるように構成されています)。SHARE\_CLK信号の周波数は±7.5%変動する可能性があるため、実際の時間遅延は、これと同様に変動します。

ソフトスタートは、負荷電圧をアクティブに安定化しながら、目標電圧を0Vから指定された電圧設定値までデジタルにランプ・アップさせることで実現します。電圧ランプの立ち上がり時間はTON\_RISE<sub>n</sub>コマンドによってプログラムできるため、起動時の電圧ランプに伴う突入電流を最小限に抑えることができます。ソフトスタート機能は、TON\_RISE<sub>n</sub>の値を0.250ms未満の任意の値に設定することでディスエーブルできます。LTM4676は、目標とする勾配で電圧をランプ・アップさせるために必要な計算を内部で実行します。ただし、電力段の基本的な制限値よりも急峻な電圧勾配を得ることはできません。ランプのステップ数はTON\_RISE/0.1msに等しくなります。したがって、TON\_RISE<sub>n</sub>の時間を短く設定するほど、ソフトスタート・ランプにより大きなギザギザが現れます。

TON\_RISE<sub>n</sub>の動作中、LTM4676のPWMは常に不連続モードで動作します。不連続モードでは、インダクタで逆電流が検出されると、直ちにボトムMOSFET(MB<sub>n</sub>)がオフされます。この動作により、レギュレータはプリバイアスされた負荷でも起動できるようになります。

LTM4676はアナログ・トラッキング機能を備えていませんが、2つの出力に同じTON\_RISE<sub>n</sub>とTON\_DELAY<sub>n</sub>時間を設定することにより、電源レールの比例トラッキングが実現します。RUN<sub>n</sub>ピンが同時に解放し、両方のユニットが同じタイムベース(SHARE\_CLK)を使用しているので、出力は互いにわずかな差異でトラッキングします。回路がPolyPhase構成の場合、すべてのタイミング・パラメータが同じでなければなりません。

## アプリケーション情報

電源レールの同時トラッキングは、以下のように、2つの出力を同じターンオン/ターンオフ・スルーレート、同じターンオン遅延に設定し、ターンオフ遅延を適切に選択することによって実現できます。

$$\frac{V_{OUT\_COMMAND_{RAIL1}}}{TON\_RISE_{RAIL1}} = \frac{V_{OUT\_COMMAND_{RAIL2}}}{TON\_RISE_{RAIL2}}$$

および

$$\frac{V_{OUT\_COMMAND_{RAIL1}}}{TOFF\_FALL_{RAIL1}} = \frac{V_{OUT\_COMMAND_{RAIL2}}}{TOFF\_FALL_{RAIL2}}$$

および

$$TON\_DELAY_{RAIL1} = TON\_DELAY_{RAIL2}$$

および( $V_{OUT\_COMMAND_{RAIL2}} \geq V_{OUT\_COMMAND_{RAIL1}}$ の場合)

$$\begin{aligned} TOFF\_DELAY_{RAIL1} &= \\ TOFF\_DELAY_{RAIL2} &+ \left( 1 - \frac{V_{OUT\_COMMAND_{RAIL1}}}{V_{OUT\_COMMAND_{RAIL2}}} \right) \\ &\cdot TOFF\_FALL_{RAIL2} \end{aligned}$$

あるいは( $V_{OUT\_COMMAND_{RAIL2}} < V_{OUT\_COMMAND_{RAIL1}}$ の場合)

$$\begin{aligned} TOFF\_DELAY_{RAIL2} &= \\ TOFF\_DELAY_{RAIL1} &+ \left( 1 - \frac{V_{OUT\_COMMAND_{RAIL2}}}{V_{OUT\_COMMAND_{RAIL1}}} \right) \\ &\cdot TOFF\_FALL_{RAIL1} \end{aligned}$$

ここで説明した起動シーケンシングの方法は時間ベースです。連結イベントによる起動では、異なるコントローラの $\overline{GPIO}_n$ ピンを使って、RUNピンを制御できます(図2を参照)。 $\overline{GPIO}_n$ ピンは、コンバータの出力電圧が $V_{OUT\_UV\_FAULT\_LIMIT_n}$ よりも大きくなった時点で解放されるように設定できます。その場合は、フィルタを通してない $V_{OUT}$ のUVフォルト・リミットの使用を推奨します。コンバータがUVしきい値を超えてから $\overline{GPIO}_n$ ピンが解放されるまでに、短いながら無視できない時間遅延が存在するためです。フィルタを通してない出力は、MFR\_GPIO\_PROPAGATE<sub>n</sub>[12]の設定によってイネーブルできます。(LTC3880のデータシートの「PMBusのコマンド」のセクションのMFRを参照してください。)フィルタを通してない信号でも、 $V_{OUT}$ 信号がコンバータのしきい値を超えて遷移する際に、ある程度のグリッチが生じる場合があります。250μsの小さなデジタル・フィルタが $\overline{GPIO}_n$ ピンを内

部でデグリッチします。TON\_RISE時間が100msより長い場合、波形をさらにフィルタするため、 $\overline{GPIO}_n$ とグランドの間にコンデンサを外付けすることにより、デグリッチ・フィルタを補強する必要があります。このフィルタのRC時定数は十分に短くして、検知できるほどの遅延が発生しないようにします。ほとんどのアプリケーションでは、300μs～500μsの値で、トリガ・イベントを著しく遅延させることなく、十分なフィルタリングが行えます。

## デジタル・サーボ・モード

安定化出力電圧に最大限の精度を得るには、MFR\_PWM\_MODE<sub>n</sub>コマンドのビット6をアサートして、デジタル・サーボ・ループをイネーブルします。デジタル・サーボ・モードでは、LTM4676は、ADCによる電圧読み出し値に基づいて安定化出力電圧を調整します。デジタル・サーボ・ループは、出力が正確なADC読み出し値になるまで、100msごとにDACの LSB(電圧レンジ・ビット、MFR\_PWM\_CONFIG[6-n]による公称1.375mVまたは0.6875mV)だけ電圧をステップさせます。電源投入時、このモードはTON\_MAX\_FAULT\_LIMIT<sub>n</sub>の経過後に起動します(値が0(無制限)に設定されていない場合)。TON\_MAX\_FAULT\_LIMIT<sub>n</sub>が0(無制限)に設定されている場合、TON\_RISE<sub>n</sub>が完了し、 $V_{OUT_n}$ が $V_{OUT\_UV\_FAULT\_LIMIT_n}$ を超えた後、IOUT\_OC<sub>n</sub>が存在しないと、サーボ制御が開始されます。これと同じ時点に、出力は不連続モードから、MFR\_PWM\_MODE<sub>n</sub>[1:0]によって指定されたモードに移行します。時間ベースのシーケンシングにおける $V_{OUT_n}$ の波形の詳細は、図3を参照してください。

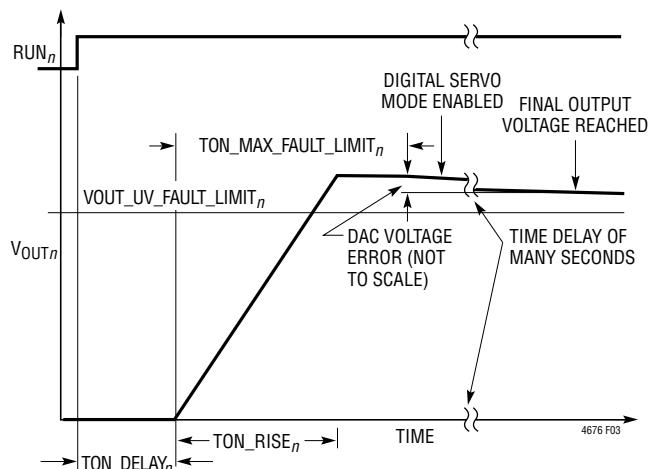


図3. タイミング制御された $V_{OUT}$ の立ち上がり

## アプリケーション情報

$\text{TON\_MAX\_FAULT\_LIMIT}_n$  に 0 より大きい値が設定され、 $\text{TON\_MAX\_FAULT\_RESPONSE}_n$  が「無視」(0x00) に設定されている場合、サーボ制御は次の時点で始まります。

1.  $\text{TON\_RISE}_n$  のシーケンスの完了後
2.  $\text{TON\_MAX\_FAULT\_LIMIT}_n$  の時間の経過後、  
および
3.  $\text{VOUT\_UV\_FAULT\_LIMIT}_n$  を超えるか、 $\text{IOUT\_OC\_FAULT\_LIMIT}_n$  がアクティブでなくなった時点。

$\text{TON\_MAX\_FAULT\_LIMIT}_n$  に 0 より大きい値が設定され、 $\text{TON\_MAX\_FAULT\_RESPONSE}_n$  が「無視」(0x00) に設定されていない場合、サーボ制御は次の時点で始まります。

1.  $\text{TON\_RISE}_n$  のシーケンスの完了後、
2.  $\text{TON\_MAX\_FAULT\_LIMIT}_n$  の時間が経過し、 $\text{VOUT\_UV\_FAULT}_n$  と  $\text{IOUT\_OC\_FAULT}_n$  のいずれも存在しない場合。

立ち上がり時間の最大値は 1.3 秒に制限されています。

PolyPhase構成の場合、制御ループのうち 1 つだけでデジタル・サーボ・モードを有効にすることを推奨します。これによって、リファレンス回路のわずかな違いによって生じる、複数のループ間の競合を防ぐことができます。

## ソフトオフ(シーケンス制御によるオフ)

LTM4676 は、制御された起動に加えて、制御されたターンオフにも対応しています。図 4 に  $\text{TOFF\_DELAY}_n$  と  $\text{TOFF\_FALL}_n$  の機能を示します。 $\text{TOFF\_FALL}_n$  は  $\text{RUN}_n$  ピンが “L” に遷移するか、モジュールがオフするように指示されたときに処理されます。モジュールがフォルトによってオフしたり、

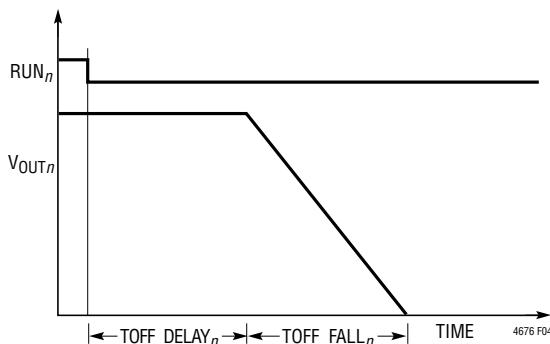


図 4.  $\text{TOFF\_DELAY}_n$  と  $\text{TOFF\_FALL}_n$

$\text{GPIO}_n$  が外部から “L” に引き下げられ、モジュールがこれに応答するようにプログラムされている場合 ( $\text{MFR\_GPIO\_RESPONSE}_n = 0xC0$ )、出力は制御されたランプ動作をする代わりにスリーステート(高インピーダンス)状態になります。したがって、出力は負荷に応じて減衰します。

出力電圧は、デバイスが強制連続モードで動作し、十分に長い  $\text{TOFF\_FALL}_n$  時間が設定されていて電力段が目標とする勾配を実現できる場合は、図 4 に示すように動作します。 $\text{TOFF\_FALL}_n$  時間を満足できるのは、電力段とコントローラが十分な電流をシンクでき、立ち下がり時間が終了するまでに出力を確実に 0V にすることができる場合だけです。 $\text{TOFF\_FALL}_n$  時間が負荷容量の放電に必要な時間よりも短いと、出力は目標とする 0V 状態に到達しません。 $\text{TOFF\_FALL}_n$  時間が経過すると、コントローラは電流のシンクを停止し、 $\text{VOUT}_n$  は負荷インピーダンスで決まる速度で自然に減衰します。コントローラが不連続モードで動作している場合、コントローラは負の電流を流さず、出力は電力段ではなく負荷によって “L” に引き下げられるようになります。立ち下がり時間の最大値は 1.3 秒に制限されています。ランプのステップ数は  $\text{TOFF\_FALL}/0.1\text{ms}$  に等しくなります。したがって、 $\text{TOFF\_FALL}_n$  の設定値を短くするほど、 $\text{TOFF\_FALL}_n$  のランプにより大きなギザギザが現れます。

## 低電圧ロックアウト

LTM4676 は、内部しきい値に基づく UVLO によって初期化されます。その条件は、 $\text{SVIN}$  が約 4V、 $\text{INTVCC}$ 、 $\text{VDD33}$ 、 $\text{VDD25}$  がレギュレーション値の約 20% 以内にあることです。さらに、LTM4676 が  $\text{RUN}_n$  ピンを解放する前に、 $\text{VDD33}$  が目標値の約 7% 以内に入らないなければなりません。デバイス初期化の完了後、別のコンパレータが  $\text{SVIN}$  をモニタします。電源シーケンシングが開始されるには、 $\text{VIN\_ON}$  のしきい値を超える必要があります。 $\text{SVIN}$  が  $\text{VIN\_OFF}$  のしきい値を下回ると、LTM4676 は  $\text{RUN}_n$  ピンを “L” に引き下げます。コントローラが再起動するには、 $\text{SVIN}$  が  $\text{VIN\_ON}$  のしきい値よりも高くなる必要があります。 $\text{VIN\_ON}$  のしきい値を超えると、通常の起動シーケンスが有効になります。

$\text{VDD33}$  電源を外部から駆動している場合、アプリケーション内で NVM の内容をプログラムできます。これにより、高電圧部分を動作させずに、LTM4676 のデジタル部分をアクティブにします。この電源構成では PMBus 通信が有効です。LTM4676 に  $\text{SVIN}$  が印加されていないと、 $\text{MFR\_COMMON}[3]$  が “L” に

## アプリケーション情報

アサートされ、NVMが初期化されていないことが示されます。この状態が検出された場合、デバイスはアドレス0x5Aと0x5Bにしか応答しません。デバイスを初期化するには、次の二連のコマンドを発行します。グローバル・アドレス0x5B、コマンド0xBD、データ0x2Bに続いて、グローバル・アドレス0x5B、コマンド0xBD、およびデータ0xC4です。この操作によって、デバイスは正しいアドレスに応答するようになります。デバイスに必要な構成を設定し、STORE\_USER\_ALLを発行します。SVINを印加したらMFR\_RESETコマンドを発行して、PWMをイネーブルし、有効なADC変換を読み出せるようにする必要があります。

## フォルト状態

LTM4676の $\overline{\text{GPIO}_n}$ ピンは、OV/UV、OC、OT、タイミング、ピーク過電流などの各種フォルトを示すように設定できます。さらに、 $\overline{\text{GPIO}_n}$ ピンを外部ソースによって“L”に引き下げ、システムの他の部分でフォルトが発生したことをLTM4676に知らせることも可能です。フォルトに対する応答は設定可能であり、次のようなオプションを選択できます。

- 無視
- 即時シャットダウン—ラッチ・オフ
- 即時シャットダウン—MFR\_RETRY\_DELAY<sub>n</sub>で指定されたインターバルで無期限のリトライ

詳細は、LTC3880のデータシートのPMBusのセクション、およびPMBusの仕様を参照してください。

OVに対する応答は自動かつ迅速です。OVが検出されると、OV状態が解消されるまで、MT<sub>n</sub>がオフし、BG<sub>n</sub>がオンします。

LTM4676ではフォルト・ログが可能です。フォルト・ログ機能は、デバイスのフォルト・オフを引き起こすフォルトが発生したときにデータを自動的に格納するように設定できます。フォルト・ログ・テーブルのヘッダ部分にはピーク値が格納されます。これらの値は、いつでも読み出すことができます。このデータはフォルトのトラブルシューティングに役立ちます。

LTM4676の内部温度が85°Cを超えている場合、または0°Cを下回っている場合のNVMへの書き込みは推奨できません。そのような場合でも、3.3V電源がUVLOしきい値を下回っていなければデータはRAM内に保持されます。ダイ温度が130°Cを超えると、125°Cを下回るまでNVMとの通信はすべてディスエーブルされます。

## オープン・ドレイン・ピン

LTM4676には、次のオープン・ドレイン・ピンがあります。

- 3.3Vピン
  1. $\overline{\text{GPIO}_n}$
  - 2.SYNC
  - 3.SHARE\_CLK
- 5Vピン(5Vピンは3.3Vに引き下げられても正常に動作します。)
  - 1.RUN<sub>n</sub>
  2. $\overline{\text{ALERT}}$
  - 3.SCL
  - 4.SDA

上記のピンには、いずれも0.4Vで3mAをシンクできる内蔵プルダウン・トランジスタが接続されています。ピンの“L”しきい値は1.4Vであることから電流3mAのデジタル信号に対して十分なマージンが確保されています。3.3Vピンの場合、3mAの電流は1.1k抵抗によって得られます。プルアップ抵抗やグラウンドへの寄生容量のRC時定数に伴うトランジェント速度が問題にならない場合、通常、10k以上の抵抗を推奨します。

SDA、SCL、SYNCなどの高速の信号には、より小さな値の抵抗が必要になる可能性があります。タイミングの問題を避けるために、RC時定数はクロック周期の1/3～1/5に設定する必要があります。100pFの負荷と400kHzのPMBusの通信速度では、立ち上がり時間は300ns未満でなければなりません。立ち上がり時間を1/3に設定すると、SDAピンとSCLピンのプルアップ抵抗は次のようになります。

$$R_{\text{PULLUP}} = \frac{t_{\text{RISE}}}{3 \cdot 100\text{pF}} = 1\text{k}$$

通信の問題を防ぐために、SDAとSCLピンの寄生容量は可能な限り小さくなるように注意してください。負荷容量を見積もるには、対象となる信号をモニタし、目的の信号が出力値の約63%に達するまでにどれくらいの時間がかかるかを測定します。これが時定数の1単位になります。

SYNCピンには、公称500nsの間、出力を“L”に保持する内蔵プルダウン・トランジスタが接続されています。内部発振器が500kHzに設定され、負荷が100pFで、3倍の時定数が必要な場合、抵抗の計算は次のようになります。

## アプリケーション情報

$$R_{PULLUP} = \frac{2\mu s - 500ns}{3 \cdot 100pF} = 5k$$

最も近い1%抵抗は4.99kです。

タイミング誤差が発生する場合、またはSYNC周波数に必要な速度が得られない場合は、波形をモニタし、RC時定数がアプリケーションに対して長すぎないかを判断します。可能ならば、寄生容量を低減します。それが困難な場合は、適切なタイミングが得られるようにプルアップ抵抗を十分に小さくします。

## フェーズロック・ループと周波数同期

LTM4676には内部の電圧制御発振器(VCO)と位相検出器によって構成されるフェーズロック・ループ(PLL)が内蔵されています。PLLはSYNCピンの立ち下がりエッジにロックされます。チャネル0、チャネル1およびSYNCの立ち下がりエッジの間の位相関係は、MFR\_PWM\_CONFIGコマンドの下位3ビットで制御されます。PolyPhaseアプリケーションでは、すべての位相を等間隔に離すことを推奨します。したがって、2フェーズのシステムでは信号間の位相差を180°に、4フェーズのシステムでは90°にします。

位相検出器はエッジに反応するデジタル・タイプで、外部発振器と内部発振器の位相シフトを既知の値に設定します。この種の位相検出器は、外部クロックの高調波に誤ってロックすることはありません。

位相検出器の出力は、内部フィルタ・ネットワークを充放電する、1対の相補型電流源です。PLLロックの範囲は、225kHz～1.1MHzの間で保証されています。

PLLにはロック検出回路があります。動作中にPLLのロックが外れた場合、STATUS\_MFR\_SPECIFICコマンドのビット4がアサートされ、ALERTピンが“L”に引き下げられます。このフォルトは、上記のビットに1を書き込むことでクリアできます。電源投入時に同期クロックを使用できない場合でもPLL\_FAULTを発生させたくない場合は、MFR\_CONFIG\_ALLコマンドのビット3をアサートする必要があります。

アプリケーション内でSYNC信号がクロック動作していない場合、PLLはVCOの最小自走周波数で動作します。これはアプリケーションに求められるPWM周波数を著しく下回ると思われ、コンバータ動作に不具合を招く可能性があります。

PWM(SWn)信号の動作周波数が高すぎると思われる場合は、SYNCピンをモニタします。立ち下がりエッジに余分な遷移が含まれると、PLLは目的とする信号ではなく、ノイズに対してロックしようとします。デジタル制御信号の配線を再確認し、SYNC信号に対するクロストークを最小限に抑えて問題を予防してください。PolyPhase構成では、複数のLTM4676の間でSYNCピンを共用する必要があります。その他の構成の場合には必要に応じて共用します。複数のLTM4676間でSYNCピンを共用する場合、周波数出力に設定できるLTM4676は1つだけです。他のすべてのLTM4676は、外部クロック(FREQUENCY\_SWITCH=0x0000、または表4)に設定する必要があります。

## RCONFIGのピンストラップ(外付け抵抗設定ピン)

LTM4676のNVMのデフォルトは、RCONFIGピンに従うように設定されています。出力電圧、PWMの周波数や位相、およびアドレスを、ユーザによるデバイスのプログラミングなしに設定したい場合、または特別にプログラム済みのデバイスを購入した場合は、MFR\_CONFIG\_ALL[6]=0<sub>b</sub>という条件で、RCONFIGピンによって、これらのパラメータを設定できます。RCONFIGピンに必要なのはLTM4676のSGNDへの終端抵抗だけです。RCONFIGピンがモニタされるのは、初期の電源投入時とリセット(MFR\_RESET)のときだけです。したがって、デバイスへの通電後にたとえばDACなどによってこれらの値を変更しても、何の効果も得られません。適切に動作させるため、LTM4676のピンストラップ・ピンに接続するRCONFIG抵抗の値には、製品の寿命を通して、表2～表5に示されている目標公称値から±3%を超える偏差があつてはなりません。KOA Speer、パナソニック、Vishay、Yageoなどのメーカの許容誤差が1%(以内)、抵抗温度係数が±50ppm/°C-T.C.R.(以内)の薄膜抵抗を推奨します。また、これらのピンの近くにノイズの大きいクロック信号を配線しないでください。

## 電圧の選択

RCONFIGピンのVOUT<sub>n</sub>\_CFGおよびVTRIM<sub>n</sub>\_CFG(MFR\_CONFIG\_ALL[6]=0<sub>b</sub>)を使って出力電圧を設定した場合、以下のパラメータが出力電圧のパーセント値として設定されます。

## アプリケーション情報

VOUT_OV_FAULT_LIMIT	+ 10%
VOUT_OV_WARN	+ 7.5%
VOUT_MAX	+ 7.5%
VOUT_MARGIN_HI	+ 5%
POWER_GOOD_ON	- 7%
POWER_GOOD_OFF	- 8%
VOUT_MARGIN_LO	- 5%
VOUT_UV_WARN	- 6.5%
VOUT_UV_FAULT_LIMIT	- 7%

## USBからI<sup>2</sup>C/SMBus/PMBusへのコントローラをシステム内のLTM4676へ接続

USBとI<sup>2</sup>C/SMBus/PMBusを接続するLTCのコントローラは、プログラミング、テレメトリおよびシステム・デバッグのために、ユーザの基板上のLTM4676とのインターフェースを行うことができます。このコントローラをLTpowerPlayと併用すると、電源システム全体の強力なデバッグ手段になります。テレメトリ、フォルト・ステータス・レジスタおよびフォルト・ログを使って、短時間でフォルトを診断することができます。最終構成を短時間で開発し、LTM4676のEEPROMに格納できます。

システム電源が存在するか否かに関係なく、LTCのI<sup>2</sup>C/SMBus/PMBusコントローラを介して、1個または複数のLTM4676に対する給電、プログラミングおよび通信を行うアプリケーション回路を図5と図6に示します。システム電源が存在しない場合、ドングルがVDD33電源ピンを介してLTM4676に給電します。SVINを印加せず、VDD33ピンが給電されているデバイスを初期化するには、グローバル・アドレス0x5B、コマンド0xBD、データ0x2B、続いてアドレス0x5B、コマンド0xBD、データ0xC4を使用します。これによって、デバイスとの通信が可能になり、プロジェクト・ファイルが更新されます。更新されたプロジェクト・ファイルをNVMに書き込むには、STORE\_USER\_ALLコマンドを発行します。SVINを印加したらMFR\_RESETコマンドを発行して、PWMをイネーブルし、ADCの有効な値を読み出せるようにする必要があります。

コントローラの電流供給能力が制限されているため、OR接続された3.3V/3.4V電源からは、LTM4676、それらに関連したプルアップ抵抗およびI<sup>2</sup>Cのプルアップ抵抗だけに給電します。さらに、I<sup>2</sup>Cバス接続をLTM4676と共有しているどのデバイスも、SDA/SCLピンとそのVDDノードの間にボディ・ダイオードが形成されないようにします。これは、システム電源が存在しない場合にバス通信に干渉するからです。図5で、SVINが印加されている場合、ドングルは基板上のLTM4676に給電しま

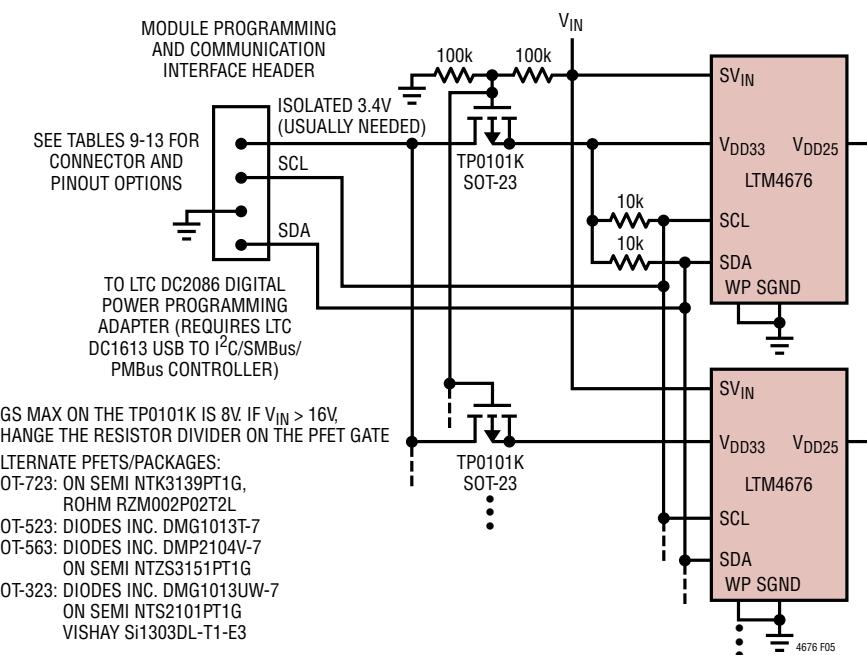


図5.V<sub>IN</sub>電源が供給されてなく、0°C < T<sub>J</sub> ≤ 85°Cのときの、最大16個のLTM4676のNVMを設定するのに適したLTCコントローラの接続

## アプリケーション情報

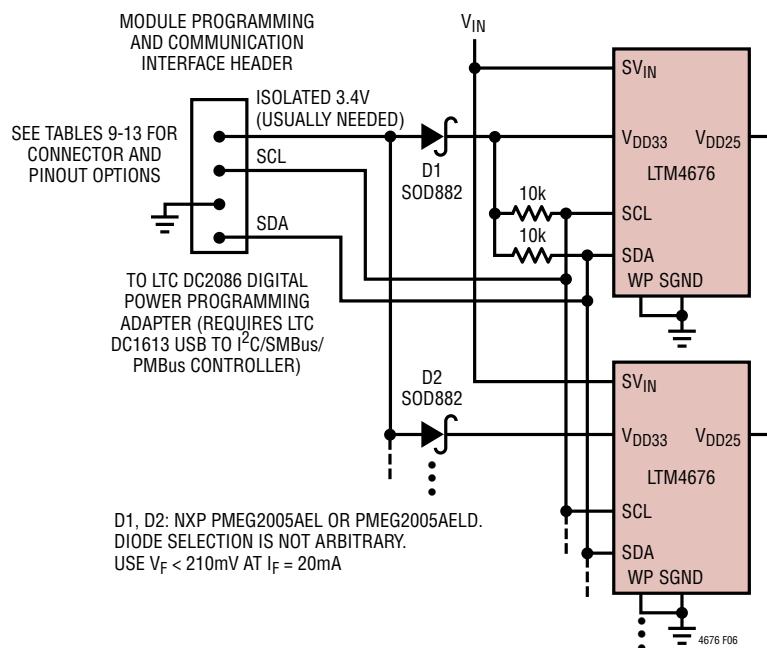


図6.V<sub>IN</sub> 電源が接続されてなく、T<sub>A</sub> > 20°C および T<sub>J</sub> < 85°C のときの、最大16個のLTM4676のNVMを設定するのに適したLTCコントローラの接続

せん。デバイスの設定が完了するまで負荷に電力が供給されないように、RUN<sub>n</sub>ピンを“L”に保持しておくことを推奨します。

LTCのコントローラ/アダプタのI<sup>2</sup>C接続はPCのUSBから光絶縁されています。コントローラ/アダプタからの3.3V/3/4VとLTM4676のV<sub>DD33</sub>ピンは、図5や図6のように、別個のPFETやダイオードを使って各LTM4676を駆動する必要があります。SV<sub>IN</sub>を印加していない場合、INTV<sub>CC</sub>のLDOがオフしているため、V<sub>DD33</sub>ピンは並列にすることができます。DC1613の3.3Vの電流制限は100mAですが、V<sub>DD33</sub>の電流の標準値は15mA未満です。V<sub>DD33</sub>はINTV<sub>CC</sub>ピンを逆ドライブします。通常、SV<sub>IN</sub>が開放であれば、これは問題になりません。DC2086は3.4V/2Aを供給可能です。

図5や図6の4ピン・ヘッダを使用することにより、製品開発や製造サイクルのあらゆる段階でLTM4676のNVMの内容を変更できる最大限の柔軟性が得られます。ユーザのPCB/マザーボードに半田付けされる前に、LTM4676のNVMが予め設定されている、つまり、最終設定値を保存している場合、あるいは、ユーザのシステムでLTM4676のNVMの内容を変更する手段が提供されている場合には、ヘッダの3.3V/3.4Vピンは必要なく、GUI通信を確立するには3ピン・ヘッダで十分です。LTM4676はNVMの内容をカスタマイズして購入することができます。

とができます。詳細については、弊社または弊社代理店にお問い合わせください。あるいは、ICT(インサーキット・テスト)での設計により、またはLTM4676のRUNピンを“L”に保ちながらSV<sub>IN</sub>を印加する手段により、LTM4676のNVMの内容を量産環境で設定することができます。モジュールとの通信は、NVMのあらゆる設定状況で、SCLおよびSDAピン/ネットにより可能にする必要があります。推奨するヘッダを表9と表10に示します。

### LTpowerPlay:デジタル・パワーシステム・マネージメント向けのインタラクティブGUI

LTpowerPlayは、LTM4676をはじめとするリニアテクノロジーのデジタル・パワーICをサポートする、Windowsベースの強力な開発環境です。このソフトウェアは、さまざまな作業を幅広く支援します。LTpowerPlayにデモ・ボードやユーザ・アプリケーションを接続することで、リニアテクノロジーのICを評価できます。LTpowerPlayはオフライン・モード(ハードウェア不要)による使用も可能です。このモードは、保存しておいて後ほど再ロードできる、複数のデバイスの設定ファイルを作成するために使用します。過去に例のない高度な診断とデバッグ機能も装備されました。いまや基板開発時の電源シス

## アプリケーション情報

表9.4 ピン・ヘッダ、ピン間隔:2mm、金フラッシュまたは金メッキ、DC2086ケーブルと互換

実装方式	挿入角度	接合方式	メーカー	製品番号	ピン配置(表11参照)
表面実装	垂直	シュラウド付き、キー入力ヘッダ	ヒロセ	DF3DZ-4P-2V(51) DF3DZ-4P-2V(50) DF3Z-4P-2V(50)	タイプA
		シュラウドなし、キー入力なしヘッダ	3M	951104-2530-AR-PR	タイプAとタイプBあり。リバーシブル/キー入力なし
	直角	シュラウド付き、キー入力ヘッダ	ヒロセ	DF3DZ-4P-2H(51) DF3DZ-4P-2H(50)	タイプA
		シュラウドなしケーブルとヘッダ/PCB間 機構によりキー入力の効果が得られる	FCI	10112684-G03-04ULF	タイプB。PCB表面によってキー入力を実施
スルーホール	垂直	シュラウド付き、キー入力ヘッダ	ヒロセ	DF3-4P-2DSA(01)	タイプA
		シュラウドなし、キー入力なしヘッダ	Harwin	M22-2010405	タイプAとタイプBあり。リバーシブル/キー入力なし
			Samtec	TMM-104-01-LS	
			Sullins	NRPN041PAEN-RC	
	直角	シュラウド付き、キー入力ヘッダ	ヒロセ	DF3-4P-2DS(01)	タイプA
		シュラウドなしケーブルとヘッダ/PCB間 機構によりキー入力の効果が得られる	Norcomp	27630402RP2	タイプB。PCBによる意図的な干渉によってキー入力を実施
		Harwin	M22-2030405		
		Samtec	TMM-104-01-L-S-RA		

表10.3 ピン・ヘッダ、ピン間隔:2mm、金フラッシュまたは金メッキ、DC2086ケーブルと互換

実装方式	挿入角度	接合方式	メーカー	製品番号	ピン配置(表12参照)
表面実装	垂直	シュラウド付き、キー入力ヘッダ	ヒロセ	DF3DZ-3P-2V(51) DF3DZ-3P-2V(50) DF3Z-3P-2V(50)	タイプA
		シュラウドなし、キー入力なしヘッダ	3M	951103-2530-AR-PR	タイプAとタイプBあり。リバーシブル/キー入力なし
	直角	シュラウド付き、キー入力ヘッダ	ヒロセ	DF3DZ-3P-2H(51) DF3DZ-3P-2H(50)	タイプA
		シュラウドなしケーブルとヘッダ/PCB間 機構によりキー入力の効果が得られる	FCI	10112684-G03-03LF	タイプB。PCB表面によってキー入力を実施
スルーホール	垂直	シュラウド付き、キー入力ヘッダ	ヒロセ	DF3-3P-2DSA(01)	タイプA
		シュラウドなし、キー入力なしヘッダ	Harwin	M22-2010305	タイプAとタイプBあり。リバーシブル/キー入力なし
			Samtec	TMM-103-01-LS	
			Sullins	NRPN031PAEN-RC	
	直角	シュラウド付き、キー入力ヘッダ	ヒロセ	DF3-3P-2DS(01)	タイプA
		シュラウドなしケーブルとヘッダ/PCB間 機構によりキー入力の効果が得られる	Norcomp	27630302RP2	タイプB。PCBによる意図的な干渉によってキー入力を実施
		Harwin	M22-2030305		
		Samtec	TMM-103-01-L-S-RA		

表11. 推奨される4ピン・ヘッダのピン配置(ピン番号はヒロセの方式を採用)。DC2086ケーブルにインタフェース

ピン番号	ピン配置タイプA (表9参照)	ピン配置タイプB (表9参照)
1	SDA	絶縁された3.3V/3.4V
2	GND	SCL
3	SCL	GND
4	絶縁された3.3V/3.4V	SDA

表12. 推奨される3ピン・ヘッダのピン配置(ピン番号はヒロセの方式を採用)。DC2086ケーブルにインタフェース

ピン番号	ピン配置タイプA (表10参照)	ピン配置タイプB (表10参照)
1	SDA	SCL
2	GND	GND
3	SCL	SDA

## アプリケーション情報

**表13.4 ピン、オス間、シラウド付き、キー入力付きアダプタ(オプション。推奨されるコネクタ/コネクタ・ピン配置でない場合に、アダプタ・ケーブルの作成を簡素化)。DC2086ケーブルにインターフェース**

メーカー	製品番号	Webサイト
ヒロセ	DF3-4EP-2A	www.hirose.com, www.hirose.co.jp

テムのプログラムや調整、あるいは電源レール開発時の電源に関する問題の診断における、貴重な診断ツールとなりました。LTpowerPlayは、DC1811(1個のLTM4676)デモ・ボード、DC1989(2個、3個、4個のLTM4676)デモ・ボード、顧客ターゲット・システムなど、多くの潜在的ターゲットの1つと、リニアテクノロジーのUSB - I<sup>2</sup>C/SMBus/PMBus間コントローラを使用して通信します。このソフトウェアは、最新のデバイス・ドライバやマニュアルとともにリビジョンを常に最新に保つ自動更新機能も備えています。LTpowerPlayでは、いくつかのチュートリアルのデモを含む、充実したコンテキスト対応のヘルプを利

用することができます。詳細な情報は、<http://www.linear-tech.co.jp/ltpowerplay>より入手可能です。

## PMBusの通信とコマンド処理

LTM4676は、サポートされている各コマンドに対して処理前に書き込まれた最後のデータを保持するため、図8の「書き込みコマンドのデータ処理」に示すように、深さ1のバッファを備えています。デバイスは、バスから新しいコマンドを受信すると、そのデータを書き込みコマンド・データ・バッファにコピーします。次に内部プロセッサに対して、このコマンド・データのフェッチが必要であることを知らせ、さらにコマンドを実行できるように内部形式に変換します。

2つの独立した並列ブロックがコマンドのバッファ入出力とコマンド処理(フェッチ、変換、実行)を管理するため、いかなるコマンドであれ最後に書き込まれたデータは決して失われることが

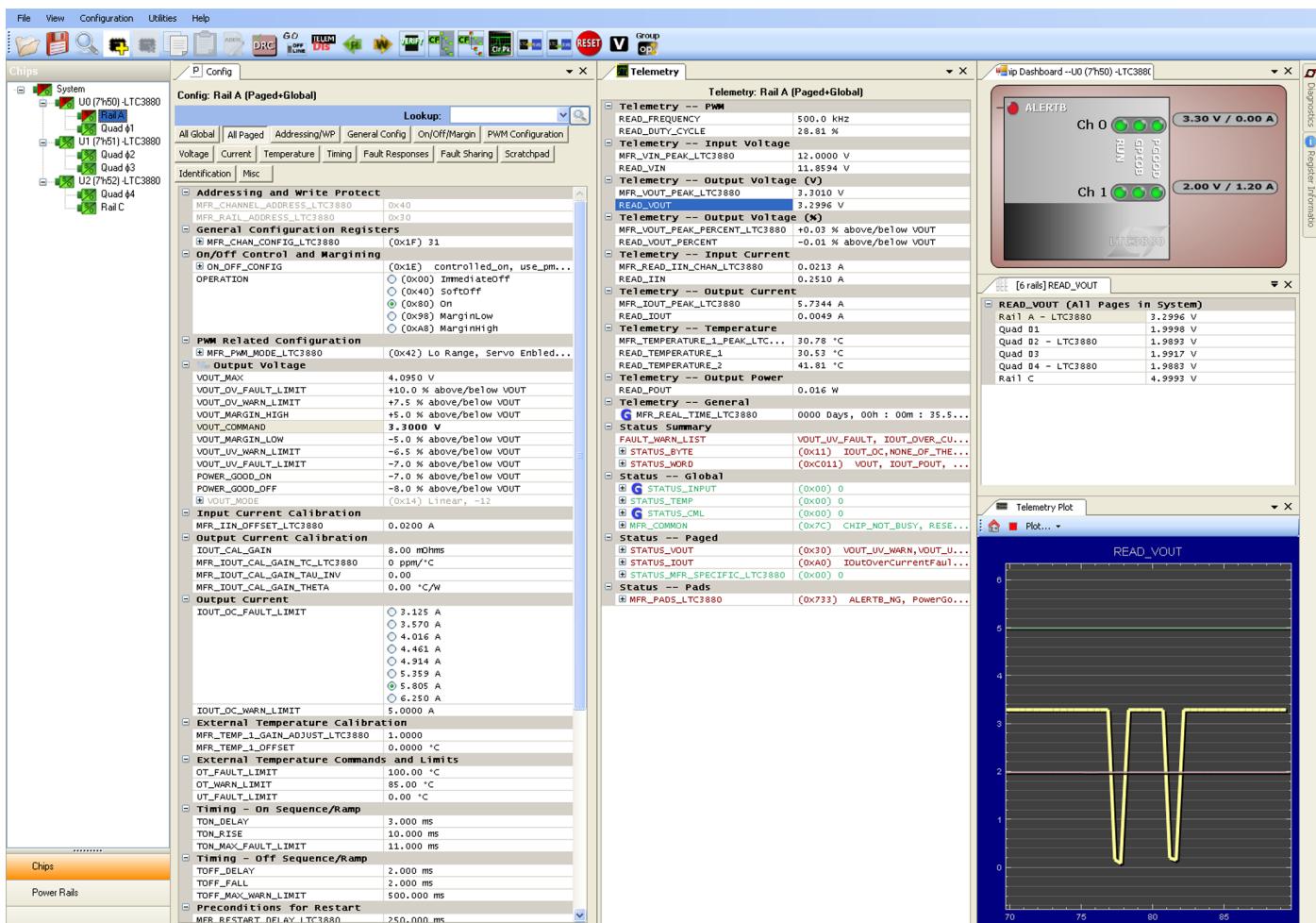


図7

## アプリケーション情報

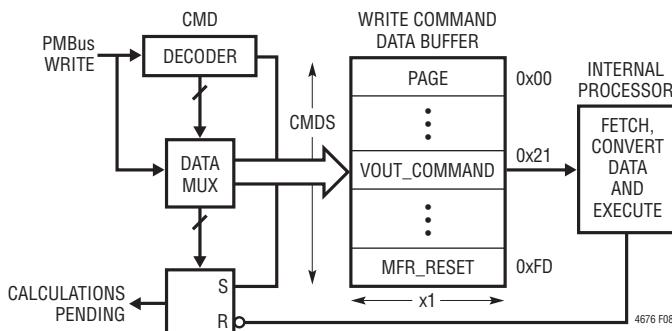


図8. コマンド・データ書き込み処理

ありません。コマンド・データ・バッファリングは、コマンド・データを書き込みコマンド・データ・バッファに格納し、その後の処理に備えてこれらのコマンドをマーキングすることにより、入力PMbus書き込みを処理します。内部プロセッサは並列で動作し、コマンドのフェッチ、変換、実行といった場合によっては速度の遅いタスクを取り扱って、これらを処理します。

計算集約的ないくつかのコマンド(タイミング・パラメータ、温度、電圧、電流など)では、内部プロセッサの実行時間がPMbusのタイミングに比べて長くなることがあります。デバイスがコマンドの処理でビジー状態になっているときに新しいコマンドが受信されると、その実行が遅れたり、受信の順番とは異なる順番で実行されたりすることになります。デバイスは、内部で計算処理中であることを、MFR\_COMMONのビット5(「計算は保留中ではない」)によって知らせます。デバイスが計算のためにビジーである間、ビット5はクリアされます。このビットがセットされた時点で、デバイスは新たなコマンドを実行できるようになります。図8にポーリング・ループの例を示します。コマンドが確実に順序どおり処理されるようにするとともに、エラー処理ルーチンを簡素化するループです。

デバイスはビジー中に新しいコマンドを受信すると、ビジー状態であることを標準PMbusプロトコルによって知らせます。デバイスの構成に応じて、コマンドに対してNACKを返すか、読み出しのためにすべて1(0xFF)を返します。BUSY フォルトの生成とALERT通知、またはSCLクロック“L”的ストレッチも行うことができます。詳細については、「PMbus Specification v1.1, Part II, Section 10.8.7」と「SMBus v2.0 section 4.3.3」を参照してください。クロック・ストレッチは、MFR\_CONFIG\_ALLのビット1をアサートすることによってイネーブルできます。クロック・ストレッチが行われるのは、この機能がイネーブルされ、かつバス通信速度が100kHzを超えている場合だけです。

PMbusのビジー・プロトコルは広く受け入れられた規格ですが、書き込みのシステム・レベル・ソフトウェアがある程度複雑

化する可能性があります。このデバイスには3つの「ハンドシェイク」ステータス・ビットがあり、これによって信頼性の高いシステム・レベルの通信が可能になる一方で、複雑さが軽減されます。

これら3つのハンドシェイク・ステータス・ビットはMFR\_COMMONレジスタ内にあります。内部動作の実行によってビジーの間、デバイスはMFR\_COMMONのビット6(「チップはビジーではない」)をクリアします。特にVOUTが遷移状態(マージン・ハイ/ロー切り換え、電源オフ/オン、新しい出力電圧セットポイントへの移行など)にあることでビジーな場合、MFR\_COMMONのビット4(「出力は遷移中でない」)がクリアされます。内部計算が進行中の時は、MFR\_COMMONのビット5(「計算は保留されていない」)がクリアされます。これら3つのステータス・ビットは、3つのビットすべてが設定されるまで、MFR\_COMMONレジスタのPMbus読み出しバイトによってポーリングすることができます。ステータス・ビットがセットされた直後のコマンドは、NACK応答またはBUSY フォルト/ALERT通知を生成することなく、受け入れられます。ただし、PMbus仕様が要求する他の理由によってコマンドにNACK応答が返される可能性はあります(たとえば、無効なコマンドやデータなど)。VOUT\_COMMANDnレジスタ用の信頼性の高いコマンド書き込みアルゴリズムの例を図9に示します。

```
// wait until bits 6, 5, and 4 of MFR_COMMON are all set
do
{
    mfrCommonValue = PMBUS_READ_BYTE(0xEF);
    partReady = (mfrCommonValue & 0x68) == 0x68;
}while(!partReady)

// now the part is ready to receive the next command
PMBUS_WRITE_WORD(0x21, 0x2000); //write VOUT_COMMAND to 2V
```

図9.VOUT\_COMMANDのコマンド書き込みの例

すべてのコマンド書き込み(バイト書き込み、ワード書き込みなど)の前には、ビジー動作や不要なALERT通知を扱うことによって処理がより複雑になるのを避けるために、ポーリング・ループを使用することを推奨します。これを簡単に実現するには、SAFE\_WRITE\_BYTE()およびSAFE\_WRITE\_WORD()サブルーチンを作成します。上記のポーリング・メカニズムにより、ソフトウェアをクリーンかつシンプルに保ちながら、デバイスとの信頼性の高い通信を実現することができます。これらのトピックやその他の個々のケースに関する詳細な検討については、www.linear-tech.co.jp/design-tools/app\_notesのアプリケーションノートのセクションを参照してください。

## アプリケーション情報

100kHz以下のバス・スピードで通信する場合、ここに示したポーリング・メカニズムは、クロック・ストレッチなしで信頼性の高い通信を確保する、簡単な解決策となります。バス・スピードが100kHzを超える場合は、デバイスをクロック・ストレッチ可能に構成することを強く推奨します。これには、クロック・ストレッチをサポートするPMBusマスタが必要です。100kHzを超える速度でクロック・ストレッチなしの通信を行うには、「PMBus Specification v1.1, Part II, Section 10.8.7」に記載された方法で標準のPMBus NACK/BUSYフォルトを検出し、適切に復帰できるシステム・ソフトウェアが必要です。クロック・ストレッチによりPMBus速度が規定された400kHzを超えることはありません。

## 熱に関する検討事項と出力電流のディレーティング

このデータシートの「ピン配置」のセクションに記載されている熱抵抗はJESD51-12で定義されているパラメータと整合しており、有限要素解析(FEA)ソフトウェア・モデリング・ツールを併用することを意図しています。このツールは、熱モデリング、シミュレーションの他に、JESD51-9(“Test Boards for Area Array Surface Mount Package Thermal Measurements”)で定義されているハードウェア・テスト基板に実装したμModuleパッケージで実行したハードウェア評価に対する補正の結果を活用します。これらの熱係数を示す意図は、JESD51-12(“Guidelines for Reporting and Using Electronic Package Thermal Information”)に記載されています。

多くの設計者は、さまざまな電気的および環境的動作条件での実際のアプリケーションにおけるμModuleレギュレータの熱性能を予測するのに、実験室の装置やテスト手段(デモ用基板など)の使用を選択して、FEAの作業を補足することができます。FEAソフトウェアを使用しない場合、「ピン配置」のセクションに記載されている熱抵抗自体では熱性能の目安を示すことになります。代わりに、このデータシートで後出のディレーティング曲線を各ユーザのアプリケーション/使用法に関する見通しと参考情報が得られるやり方で使用することや、ディレーティング曲線を適合させて熱性能をユーザ独自のアプリケーションと対応付けることができます。

「ピン配置」のセクションには、JESD 51-12に明示的に定義された4つの熱係数が示されています。これらの係数について以下に示します。

- 1  $\theta_{JA}$ (接合部から周囲までの熱抵抗)は、1立方フィートの密閉された筐体内で測定された、接合部から自然対流する周囲の空気までの熱抵抗です。この環境は、自然対流により空気が移動しますが、「自然空冷」と呼ばれることがあります。この値は、JESD 51-9で定義されているテストボードに実装したデバイスを使って決定されます。このテストボードは実際のアプリケーションまたは実現可能な動作条件を反映するものではありません。
- 2  $\theta_{JCbottom}$ (接合部から製品のケースの底面までの熱抵抗)は、パッケージの底面を通じて放散される部品の全電力損失から求められます。標準的なμModuleレギュレータでは、熱の大半がパッケージの底面から流出しますが、周囲の環境への熱の流出が必ず発生します。その結果、この熱抵抗値はパッケージの比較には役立ちますが、このテスト条件は一般にユーザのアプリケーションに合致しません。
- 3  $\theta_{JCtop}$ (接合部から製品のケースの上面までの熱抵抗)は、パッケージの上面を通じて放散される部品のほぼすべての電力損失から求められます。標準的なμModuleレギュレータの電気的接続はパッケージの底面なので、接合部からデバイスの上面に熱の大半が流れるようにアプリケーションが動作することは稀です。 $\theta_{JCbottom}$ の場合のように、この値はパッケージの比較には役立ちますが、このテスト条件は一般にユーザのアプリケーションに合致しません。
- 4  $\theta_{JB}$ (接合部からプリント回路基板までの熱抵抗)は、熱の大部分がμModuleレギュレータの底面を通じて基板に流れ出すときの接合部から基板までの熱抵抗であり、実際には、 $\theta_{JCbottom}$ と、デバイスの底面から半田接合部を通り、基板の一部までの熱抵抗の和です。基板の温度は、両面の2層基板を使って、パッケージからの規定された距離で測定されます。この基板はJESD 51-9に記載されています。

## アプリケーション情報

上記の熱抵抗の図を図10に示します。青の抵抗はμModuleレギュレータに内蔵されますが、緑の抵抗はμModuleパッケージの外部にあります。

実際には、JESD51-12または「ピン配置」のセクションで定義されている4種類の熱抵抗パラメータの個々のものまたはサブグループは、μModuleレギュレータの通常の動作条件を再現または表現するものではないことに注意してください。例えば、通常の基板実装アプリケーションでは、デバイスの全電力損失(熱)が100%パッケージのμModuleパッケージの上面のみを通るか底面のみを通って熱的に伝達されることはありません。これは、 $\theta_{JCtop}$ および $\theta_{JCbottom}$ を標準規格で個々に定義しているのと同様です。実際には、電力損失はパッケージの両面から熱的に放散されます。ヒートシンクとエアフローがない場合には、当然、熱流の大部分は基板へと流れます。

LTM4676の内部では、電力損失を生じるパワー・デバイスや部品が複数存在するので、結果として、部品やダイの様々な接合部を基準にした熱抵抗は、パッケージの全電力損失に対して正確に線形にはなっていないことに注意してください。この複雑さを(モデリングの簡単さを犠牲にすることなく、しかも実用的な現実性を無視せずに)調和させるため、制御された環境室でのラボ・テストとともにFEAソフトウェア・モデリングを使うアプローチが取られ、このデータシートで与えられている熱抵抗値の定義と相関が得されました。(1)最初に、FEAソフトウェアを使用し、正しい材料係数に加えて正確な電力損失源の定義を使用することにより、LTM4676と指定のPCBの機械的形状モデルを高精度で作成します。(2)このモデルにより、JSED 51-9およびJESD 51-12に適合するソフトウェア定義のJEDEC環境のシミュレーションを行い、さまざまな界面での電力損失熱流と温度測定値を予測します。これにより、

JEDEC定義の熱抵抗値を計算できます。(3)モデルとFEAソフトウェアを使用してヒートシンクとエアフローがある場合のLTM4676の熱性能を評価します。(4)これらの熱抵抗値を計算して分析し、ソフトウェア・モデル内でさまざまな動作条件によるシミュレーションを行った上で、徹底した実験室評価を実施してシミュレーションで得た状態を再現します。具体的には、制御環境室内で、シミュレーションと同じ電力損失でデバイスを動作させながら、熱電対を使用して温度を測定します。この作業をした上で適切な評価を行うと、このデータシートの後のセクションに示すディレーティング曲線一式に加えて、このデータシートの「ピン配置」のセクションに示す、十分に相関のとれたJESD51-12定義のθの値が得られます。

図11、図12、図13の1V、1.8V、3.3Vの電力損失曲線を図14～図31の負荷電流ディレーティング曲線とそれぞれ組み合わせて使用することにより、LTM4676の熱抵抗 $\theta_{JA}$ を様々なヒートシンク条件やエアフロー条件で概算することができます。これらの熱抵抗は、LTM4676の実証済みの性能をDC1543ハードウェア上で表しています。寸法が99mm×113mm×1.6mmの4層FR4 PCBの重量は、銅箔を外側と内側に使用した場合、それぞれ2オンスと1オンスです。電力損失曲線は室温で測定されますが、周囲温度に応じた係数で増加します。これらの近似係数を表14に示します。(中間の温度については、補間法によって係数を計算します。)ディレーティング曲線は、当初最大26AをソースするLTM4676の並列接続された出力と30°Cの周囲温度からプロットされます。出力電圧は1V、1.8V、および3.3Vです。これらの電圧は熱抵抗との相関を取るために、低い方と高い方の出力電圧範囲を含むように選択されています。サーマルモデルは、恒温室での数回の温度計測とサーマルモデル解析から得られます。接合部

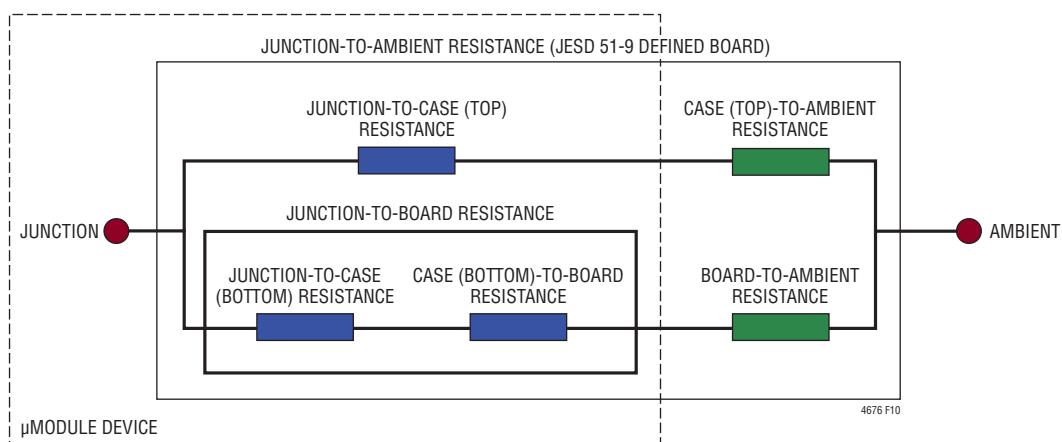


図10. JESD51-12の熱係数の図解

## アプリケーション情報

温度は、エアフローの有無、熱伝導性接着テープによるヒートシンクの取り付けの有無を条件として、周囲温度が高くなる間にモニタされます。表18で評価され(表19に示す熱伝導性接着テープでLTM4676に取り付けられ)ているBGAヒートシンクは、構造およびフォームファクタの点で明らかに異なりますが、空気の層流に十分匹敵する性能が得られます。周囲温度の変化による電力損失の増加はディレーティング曲線に加味されています。周囲温度の上昇中に出力電流または出力電力を減少させる間、接合部は最大120°Cに維持されます。周囲温度を上げながら出力電流を減らすと、内部モジュールの損失が減少します。モニタされた120°Cの接合部温度から周囲動作温度を差し引いた値は、どれだけのモジュール温度の上昇を許容できるかを規定します。図15の例では、周囲温度が約80°Cで400LFMのエアフローもヒートシンクもない場合、負荷電流は約19Aにディレーティングされ、入力12V、出力1V(19A)というこの条件での室温(25°C)の電力損失は約4Wになります。入力12V、出力1V(19A)の電力損失曲線(図11)から得られる室温での損失の約4Wと、周囲温度80°Cでの係数の1.2(表14)を掛け合わせることにより、4.8Wという損失が算出されます。120°Cの接合部温度から80°Cの周囲温度を差し引き、その差の40°Cを4.8Wで割ると、8.3°C/Wと

いう熱抵抗 $\theta_{JA}$ が得られます。この値は表15とよく一致しています。表15～表17は、エアフローとヒートシンクの有無を条件とした、1V出力、1.8V出力、および3.3V出力の等価熱抵抗を示しています。表15～表17で得られる様々な条件での熱抵抗を、周囲温度の関数として算出した電力損失で乗算すると、周囲温度からの温度上昇値が得られ、したがって最高接合部温度が得られます。室温での電力損失を「標準的性能特性」のセクションの効率曲線から求めて、表14の周囲温度係数で調整することができます。

表14. 電力損失の係数と周囲温度

周囲温度	電力損失の係数
40°Cまで	1.00
50°C	1.05
60°C	1.10
70°C	1.15
80°C	1.20
90°C	1.25
100°C	1.30
110°C	1.35
120°C	1.40

## アプリケーション情報

**表15. 1.0V出力**

ディレーティング曲線	V <sub>IN</sub> (V)	電力損失曲線	エアーフロー (LFM)	ヒートシンク	θ <sub>JA</sub> (°C/W)
図14、15、16	5、12、24	図11	0	なし	10.6
図14、15、16	5、12、24	図11	200	なし	9.5
図14、15、16	5、12、24	図11	400	なし	8.5
図17、18、19	5、12、24	図11	0	BGAヒートシンク	9.8
図17、18、19	5、12、24	図11	200	BGAヒートシンク	8.2
図17、18、19	5、12、24	図11	400	BGAヒートシンク	7.1

**表16. 1.8V出力**

ディレーティング曲線	V <sub>IN</sub> (V)	電力損失曲線	エアーフロー (LFM)	ヒートシンク	θ <sub>JA</sub> (°C/W)
図20、21、22	5、12、24	図12	0	なし	10.7
図20、21、22	5、12、24	図12	200	なし	9.4
図20、21、22	5、12、24	図12	400	なし	8.4
図23、24、25	5、12、24	図12	0	BGAヒートシンク	9.9
図23、24、25	5、12、24	図12	200	BGAヒートシンク	8.3
図23、24、25	5、12、24	図12	400	BGAヒートシンク	7.1

**表17. 3.3V出力**

ディレーティング曲線	V <sub>IN</sub> (V)	電力損失曲線	エアーフロー (LFM)	ヒートシンク	θ <sub>JA</sub> (°C/W)
図26、27、28	5、12、24	図13	0	なし	10.6
図26、27、28	5、12、24	図13	200	なし	9.3
図26、27、28	5、12、24	図13	400	なし	8.4
図29、30、31	5、12、24	図13	0	BGAヒートシンク	10.0
図29、30、31	5、12、24	図13	200	BGAヒートシンク	8.4
図29、30、31	5、12、24	図13	400	BGAヒートシンク	7.3

**表18. ヒートシンクのメーカー(熱伝導性接着テープを事前に装着済み)**

ヒートシンク・メーカー	製品番号	Web サイト
Aavid Thermalloy	375424B00034G	<a href="http://www.aavid.com">www.aavid.com</a>
Cool Innovations	4-050503PT411	<a href="http://www.coolinnovations.com">www.coolinnovations.com</a>
Wakefield Engineering	LTN20069	<a href="http://www.wakefield.com">www.wakefield.com</a>

**表19. 热伝導性接着テープのメーカー**

热伝導性接着テープ・メーカー	製品番号	Web サイト
Chomerics	T411	<a href="http://www.chomerics.com">www.chomerics.com</a>

## アプリケーション情報

表20.LTM4676のチャネル出力電圧応答と部品のマトリックス。負荷ステップ 6.5A(6.5A/μs)標準測定値

C <sub>OUTH</sub> のメーカー	製品番号	C <sub>OUTL</sub> のメーカー	製品番号
AVX	12106D107MAT2A(100μF、6.3V、ケース・サイズ:1210)	三洋 POSCAP	6TPF330M9L(330μF、6.3V、ESR:9mΩ、ケース・サイズ:D3L)
村田製作所	GRM32ER60J107ME20L(100μF、6.3V、ケース・サイズ:1210)	三洋 POSCAP	6TPD470M(470μF、6.3V、ESR:10mΩ、ケース・サイズ:D4D)
太陽誘電	JMK325BJ107MM-T(100μF、6.3V、ケース・サイズ:1210)	三洋 POSCAP	2R5TPE470M9(470μF、2.5V、ESR:9mΩ、ケース・サイズ:D2E)
TDK	C3225X5R0J107MT(100μF、6.3V、ケース・サイズ:1210)		

V <sub>OUTn</sub> (V)	V <sub>INn</sub> (V)	リファレンス回路*	C <sub>OUTHn</sub> (セラミック出力コンデンサ)	C <sub>OUTLn</sub> (パルク出力コンデンサ)	COMP <sub>na</sub> をCOMP <sub>nb</sub> に接続?(内部ループ補償)	R <sub>THn</sub> (外部ループ補償)(kΩ)	C <sub>THn</sub> (外部ループ補償)(nF)	f <sub>SW</sub> (kHz)	F <sub>SWPHCFG</sub> からSGNDへのピン・ストラップ抵抗(表4)(kΩ)	V <sub>OUTnCFG</sub> からSGNDへのピン・ストラップ抵抗(表2)(kΩ)	V <sub>TRIMnCFG</sub> からSGNDへのピン・ストラップ抵抗(表3)(kΩ)	トランジエント時低下電圧(0A~6.5A)(mV)	ピーク・トゥ・ピーク偏差(0A~6.5A~0A)(mV)	回復時間(μs)
0.9	5	テスト回路2	100μF×7	なし	はい。図44参照	N/A	N/A	350	22.6	1.65	なし	42	79	45
0.9	5	テスト回路2	100μF×3	330μF	いいえ。R <sub>TH</sub> 、C <sub>TH</sub> を使用	4.12	2.2	350	22.6	1.65	なし	91	162	40
0.9	12	テスト回路1	100μF×7	なし	はい。図44参照	N/A	N/A	350	22.6	1.65	なし	42	79	45
0.9	12	テスト回路1	100μF×3	330μF	いいえ。R <sub>TH</sub> 、C <sub>TH</sub> を使用	4.12	2.2	350	22.6	1.65	なし	91	162	40
0.9	24	テスト回路1	100μF×7	なし	はい。図44参照	N/A	N/A	250	32.4	1.65	なし	45	85	45
0.9	24	テスト回路1	100μF×3	330μF	いいえ。R <sub>TH</sub> 、C <sub>TH</sub> を使用	4.12	2.2	350	22.6	1.65	なし	94	165	40
1	5	テスト回路2	100μF×7	なし	はい。図44参照	N/A	N/A	350	22.6	2.43	0	44	85	45
1	5	テスト回路2	100μF×3	330μF	いいえ。R <sub>TH</sub> 、C <sub>TH</sub> を使用	4.22	2.2	350	22.6	2.43	0	90	160	40
1	12	テスト回路1	100μF×7	なし	はい。図44参照	N/A	N/A	350	22.6	2.43	0	44	85	45
1	12	テスト回路1	100μF×3	330μF	いいえ。R <sub>TH</sub> 、C <sub>TH</sub> を使用	4.22	2.2	350	22.6	2.43	0	90	160	40
1	24	テスト回路1	100μF×7	なし	はい。図44参照	N/A	N/A	250	32.4	2.43	0	47	90	45
1	24	テスト回路1	100μF×3	330μF	いいえ。R <sub>TH</sub> 、C <sub>TH</sub> を使用	4.22	2.2	350	22.6	2.43	0	93	164	40
1.2	5	テスト回路2	100μF×7	なし	はい。図44参照	N/A	N/A	350	22.6	3.24	0	45	85	45
1.2	5	テスト回路2	100μF×3	330μF	いいえ。R <sub>TH</sub> 、C <sub>TH</sub> を使用	4.42	2.2	350	22.6	3.24	0	89	149	40
1.2	12	テスト回路1	100μF×7	なし	はい。図44参照	N/A	N/A	350	22.6	3.24	0	45	85	45
1.2	12	テスト回路1	100μF×3	330μF	いいえ。R <sub>TH</sub> 、C <sub>TH</sub> を使用	4.42	2.2	350	22.6	3.24	0	89	149	40
1.2	24	テスト回路1	100μF×7	なし	はい。図44参照	N/A	N/A	350	22.6	3.24	0	48	81	45
1.2	24	テスト回路1	100μF×3	330μF	いいえ。R <sub>TH</sub> 、C <sub>TH</sub> を使用	4.42	2.2	350	22.6	3.24	0	92	154	40
1.5	5	テスト回路2	100μF×7	なし	はい。図44参照	N/A	N/A	350	22.6	4.22	なし	45	85	45
1.5	5	テスト回路2	100μF×3	330μF	いいえ。R <sub>TH</sub> 、C <sub>TH</sub> を使用	4.75	2.2	350	22.6	4.22	なし	89	149	40
1.5	12	テスト回路1	100μF×7	なし	はい。図44参照	N/A	N/A	350	22.6	4.22	なし	45	85	45
1.5	12	テスト回路1	100μF×3	330μF	いいえ。R <sub>TH</sub> 、C <sub>TH</sub> を使用	4.75	2.2	350	22.6	4.22	なし	89	149	40
1.5	24	テスト回路1	100μF×7	なし	はい。図44参照	N/A	N/A	425	18.0	4.22	なし	48	91	45
1.5	24	テスト回路1	100μF×3	330μF	いいえ。R <sub>TH</sub> 、C <sub>TH</sub> を使用	4.75	2.2	350	22.6	4.22	なし	93	156	40
1.8	5	テスト回路2	100μF×7	なし	はい。図44参照	N/A	N/A	425	18.0	6.34	0	45	85	45
1.8	5	テスト回路2	100μF×3	330μF	いいえ。R <sub>TH</sub> 、C <sub>TH</sub> を使用	4.99	2.2	500	なし	6.34	0	88	144	40
1.8	12	テスト回路1	100μF×7	なし	はい。図44参照	N/A	N/A	500	なし	6.34	0	45	85	45
1.8	12	テスト回路1	100μF×3	330μF	いいえ。R <sub>TH</sub> 、C <sub>TH</sub> を使用	4.99	2.2	500	なし	6.34	0	88	144	40
1.8	24	テスト回路1	100μF×7	なし	はい。図44参照	N/A	N/A	500	なし	6.34	0	48	92	45
1.8	24	テスト回路1	100μF×3	330μF	いいえ。R <sub>TH</sub> 、C <sub>TH</sub> を使用	4.99	2.2	500	なし	6.34	0	94	158	40

4676fc

## アプリケーション情報

表20.LTM4676のチャネル出力電圧応答と部品のマトリックス。負荷ステップ6.5A(6.5A/μs)標準測定値

$V_{OUTn}$ (V)	$V_{INn}$ (V)	リファレンス回路*	$C_{OUTn}$ (セラミック 出力 コンデンサ)	$C_{OUTn}$ (バルク 出力 コンデンサ)	COMP <sub>na</sub> を COMP <sub>nb</sub> に接続? (内部ループ補償)	$R_{THn}$ (外部 ループ 補償)(kΩ)	$C_{THn}$ (外部 ループ 補償)(nF)	$f_{SW}$ (kHz)	$f_{SWPHFCG}$ から SGNDへの ピン・ストラップ抵抗 (表4)(kΩ)	$V_{OUTnCFG}$ から SGNDへの ピン・ストラップ抵抗 (表2)(kΩ)	$V_{TRIMCFG}$ から SGNDへの ピン・ストラップ抵抗 (表3)(kΩ)	トランジエント 時低下電圧 (0A~6.5A) (mV)	ピーク・トゥ ピーク偏差 (0A~6.5A~0A) (mV)	回復 時間 (μs)
2.5	5	テスト回路2	100μF×7	なし	はい。図44参照	N/A	N/A	425	18.0	10.7	なし	46	86	45
2.5	5	テスト回路2	100μF×3	330μF	いいえ。 $R_{TH}$ 、 $C_{TH}$ を使用	5.62	2.2	575	15.4	10.7	なし	89	148	40
2.5	12	テスト回路1	100μF×7	なし	はい。図44参照	N/A	N/A	575	15.4	10.7	なし	46	86	45
2.5	12	テスト回路1	100μF×3	330μF	いいえ。 $R_{TH}$ 、 $C_{TH}$ を使用	5.62	2.2	575	15.4	10.7	なし	90	150	40
2.5	24	テスト回路1	100μF×7	なし	はい。図44参照	N/A	N/A	650	12.7	10.7	なし	48	94	45
2.5	24	テスト回路1	100μF×3	330μF	いいえ。 $R_{TH}$ 、 $C_{TH}$ を使用	5.62	2.2	650	12.7	10.7	なし	92	154	40
3.3	5	テスト回路2	100μF×5	なし	はい。図44参照	N/A	N/A	425	18.0	22.6	なし	56	110	45
3.3	12	テスト回路1	100μF×5	なし	はい。図44参照	N/A	N/A	650	12.7	22.6	なし	60	112	45
3.3	24	テスト回路1	100μF×5	なし	はい。図44参照	N/A	N/A	750	10.7	22.6	なし	62	115	45
5**	12	テスト回路1	100μF×5	なし	はい。図44参照	N/A	N/A	750	10.7	32.4	7.68	62	125	50
5**	24	テスト回路1	100μF×5	なし	はい。図44参照	N/A	N/A	1000	9.09	32.4	7.68	65	130	50

\*あらゆる条件において $C_{INH}$ 入力容量はチャネル( $V_{IN0}$ 、 $V_{IN1}$ )あたり10μF×3。 $V_{IN}$ の入力インピーダンスが非常に低い場合は、150μFの $C_{INL}$ バルク容量は、オプション。

\*\*5V出力は $V_{OUT1}$ チャネル出力のみで可能。 $V_{OUT0}$ チャネルの出力電圧レギュレーションの範囲は最大4Vに制限される。フェーズ・シングル出力動作の例外は、図42に示します。

## アプリケーション情報—ディレーティング曲線

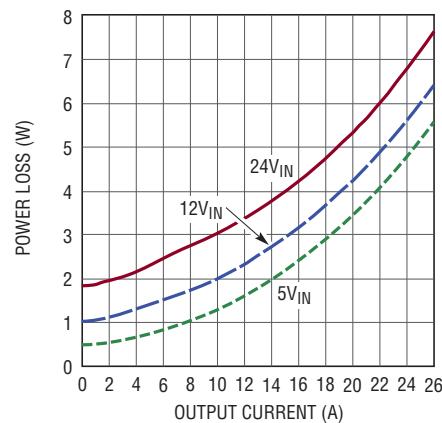


図11. 1V出力の電力損失曲線

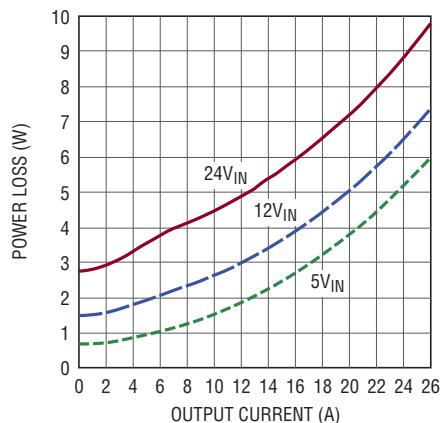


図12. 1.8V出力の電力損失曲線

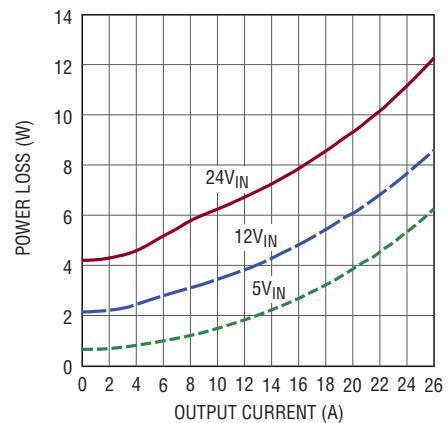


図13. 3.3V出力の電力損失曲線

## アプリケーション情報—ディレーティング曲線

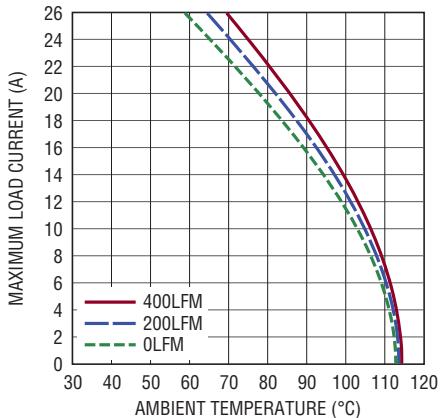


図14. 5V入力、1V出力の  
ディレーティング曲線、ヒートシンクなし

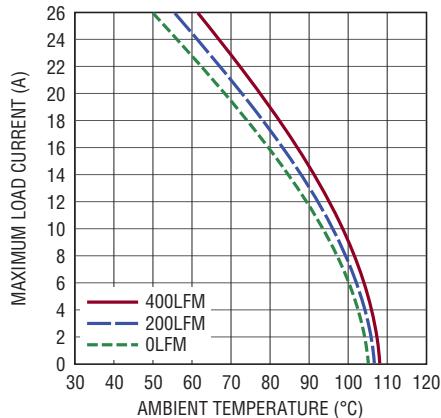


図15. 12V入力、1V出力の  
ディレーティング曲線、ヒートシンクなし

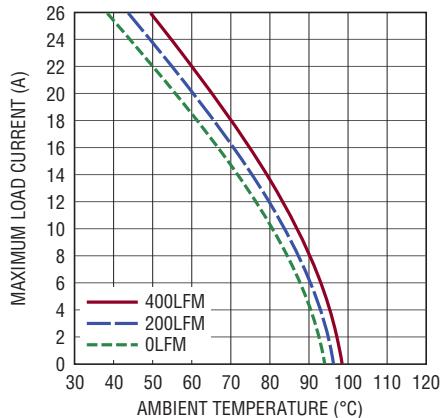


図16. 24V入力、1V出力の  
ディレーティング曲線、ヒートシンクなし

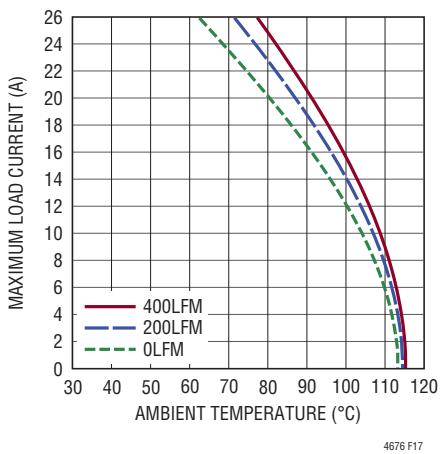


図17. 5V入力、1V出力の  
ディレーティング曲線、BGAヒートシンク

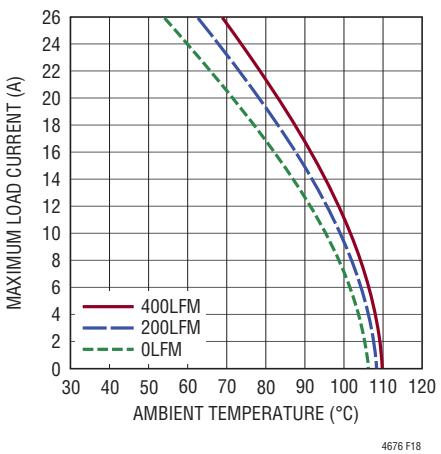


図18. 12V入力、1V出力の  
ディレーティング曲線、BGAヒートシンク

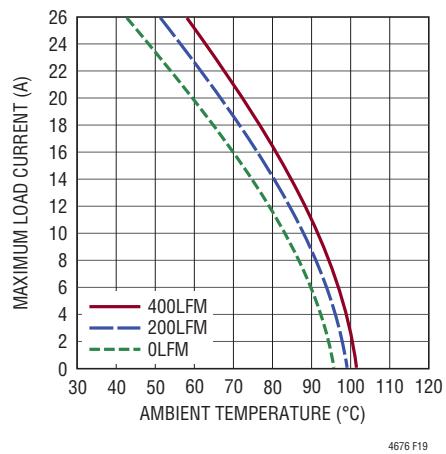


図19. 24V入力、1V出力の  
ディレーティング曲線、BGAヒートシンク

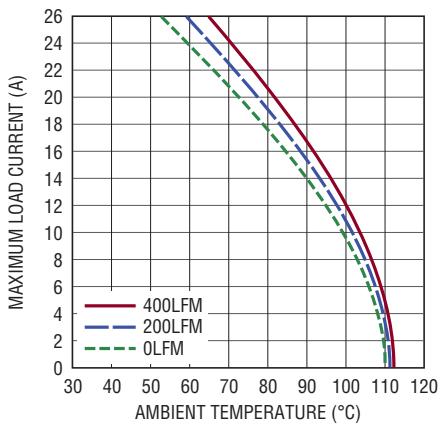


図20. 5V入力、1.8V出力の  
ディレーティング曲線、ヒートシンクなし

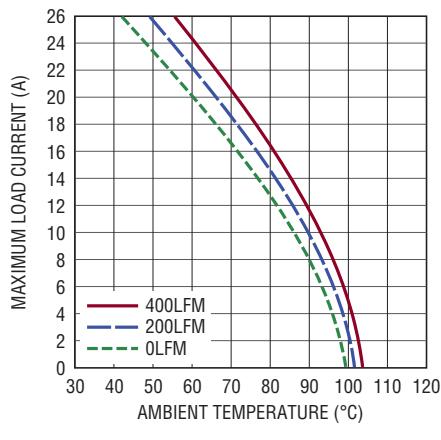


図21. 12V入力、1.8V出力の  
ディレーティング曲線、ヒートシンクなし

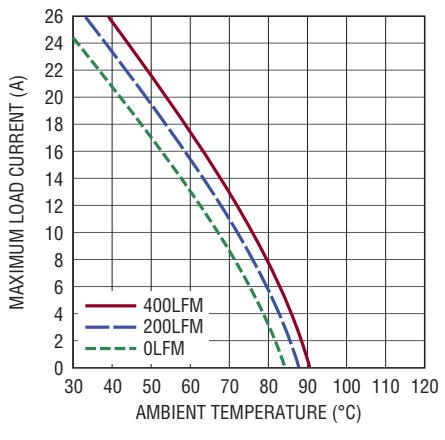


図22. 24V入力、1.8V出力の  
ディレーティング曲線、ヒートシンクなし

4676fc

## アプリケーション情報—ディレーティング曲線

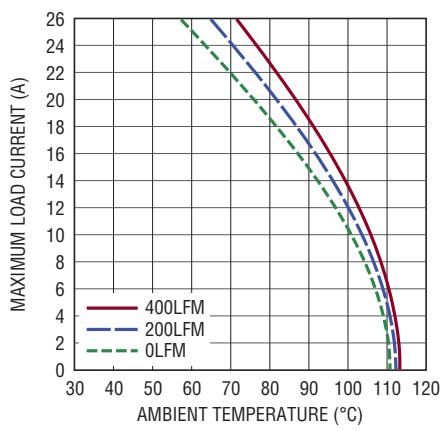


図23. 5V入力、1.8V出力の  
ディレーティング曲線、ヒートシンクあり

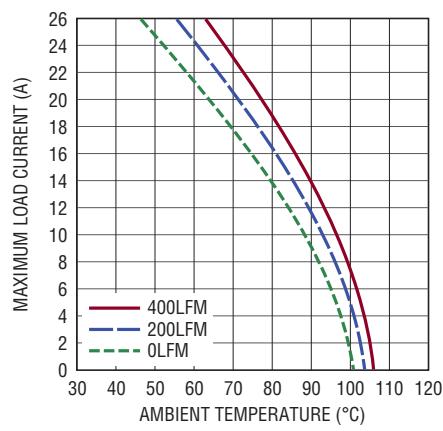


図24. 12V入力、1.8V出力の  
ディレーティング曲線、ヒートシンクあり

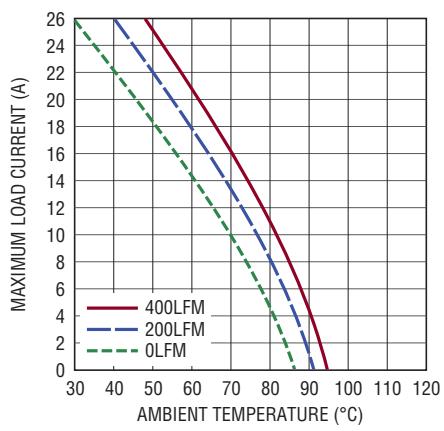


図25. 24V入力、1.8V出力の  
ディレーティング曲線、ヒートシンクあり

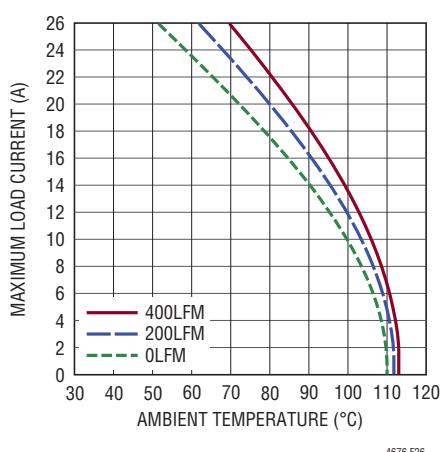


図26. 5V入力、3.3V出力の  
ディレーティング曲線、ヒートシンクなし

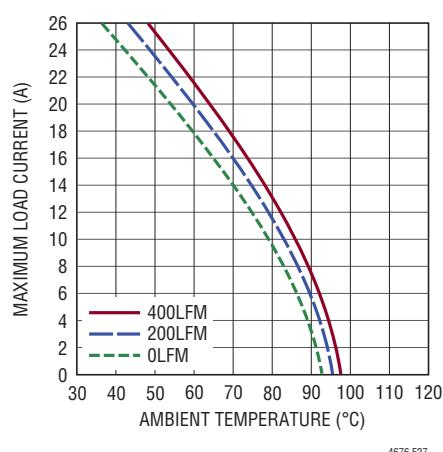


図27. 12V入力、3.3V出力の  
ディレーティング曲線、ヒートシンクなし

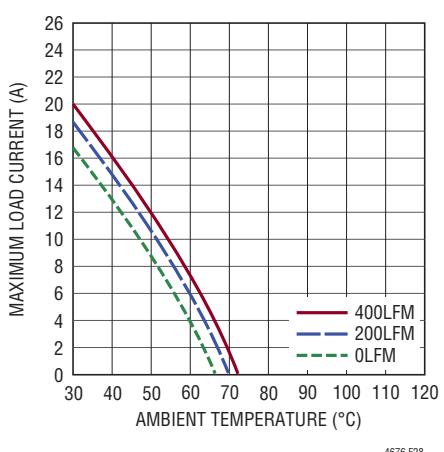


図28. 24V入力、3.3V出力の  
ディレーティング曲線、ヒートシンクあり

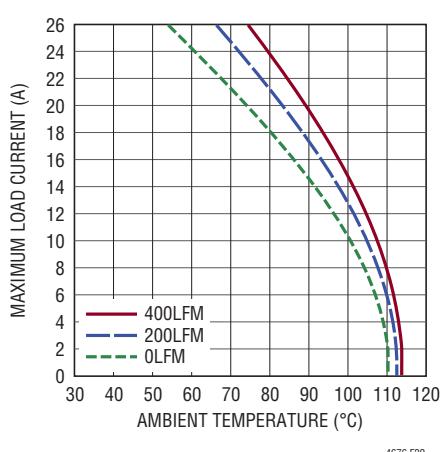


図29. 5V入力、3.3V出力の  
ディレーティング曲線、ヒートシンクあり

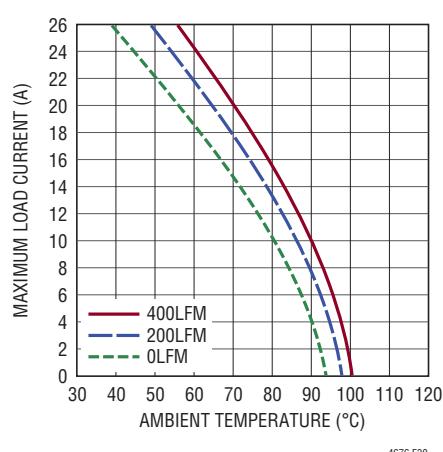


図30. 12V入力、3.3V出力の  
ディレーティング曲線、ヒートシンクあり

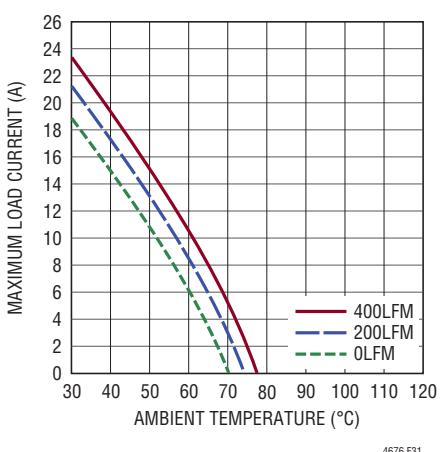


図31. 24V入力、3.3V出力の  
ディレーティング曲線、ヒートシンクあり

4676fc

## アプリケーション情報

### EMI性能

$SW_n$ ピンは、LTM4676の電力段にあるパワーMOSFETの中間に接続されています。

$SW_n$ ピンとGNDピンの間にオプションの直列RC回路網を接続すると、切り替え電流経路内の寄生インダクタンスおよび寄生容量によって発生する高周波(約30MHz以上)のスイッチ・ノード・リングングを減衰させることができます。このRC回路網は、寄生成分による共振を減衰(抑制)するのでスナバ(抑制)回路と呼ばれますが、代償として電力損失が大きくなります。

スナバ回路を使用するには、まず、この課題に割り当てる電力と、スナバ回路を実装するために使用できるPCBの面積を決めます。たとえば、PCBのスペースからは、低インダクタンスの1W抵抗を使用できる場合、600mW( $P_{SNUB}$ )まで控えめにディレーティングすると、スナバ回路網のコンデンサ( $C_{SW}$ )は次式で計算されます。

$$C_{SW} = \frac{P_{SNUB}}{V_{INn(MAX)}^2 \cdot f_{SW}}$$

ここで、 $V_{INn}(MAX)$ はこのアプリケーションで電力段の入力( $V_{INn}$ )に供給される最大入力電圧であり、 $f_{SW}$ はDC/DCコンバータの動作時のスイッチング周波数です。 $C_{SW}$ は、NPO、C0G、またはX7R型(以上)の材質にする必要があります。

この結果、スナバ抵抗( $R_{SW}$ )の値は次式により求められます。

$$R_{SW} = \sqrt{\frac{5nH}{C_{SW}}}$$

スナバ抵抗は低ESLで、スナバ回路に生じるパルス電流に耐えられるものにする必要があります。0.7Ω～4.2Ωの範囲の値が通常です。

スナバの実装を容易にするため、2.2nFの内蔵スナバ・コンデンサが、低インダクタンス経路を介して、LTM4676のチャネルのスイッチ・ノードのそれぞれに接続されています。これらのスナバ・コンデンサの電気的にフロート状態の側は、LTM4676の $SNUB_n$ ピンに接続されています。スナバの選択に関する上記の説明から、 $SNUB_n$ とGNDの間に適切なサイズのスナバ抵抗を簡単に直接接続することができます。

(DC1811での) LTM4676のEMI性能をスナバ回路がある場合とない場合で比較し、対照させた結果を図32と図33に示します。 $SNUB_n$ ピンに接続されたスナバ抵抗は、EMI信号の振幅を数dB $\mu$ V/m低減します。

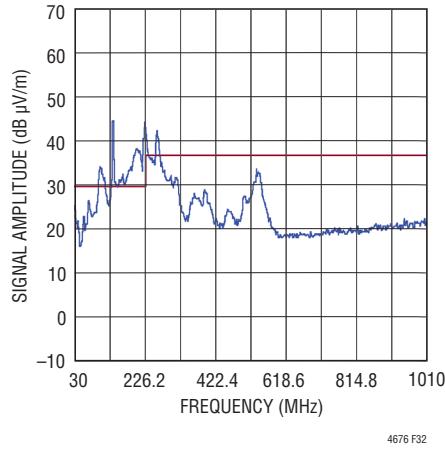


図32.  $V_{IN} = 12V$ で  $V_{OUT} = 1V/26A$ を出力するLTM4676の放射妨害波のスキャン。出力が並列接続されたDC1811ハードウェア。スナバは取り付けない。 $f_{SW} = 350kHz$ 。10mの電波暗室で測定。ピーク検波法

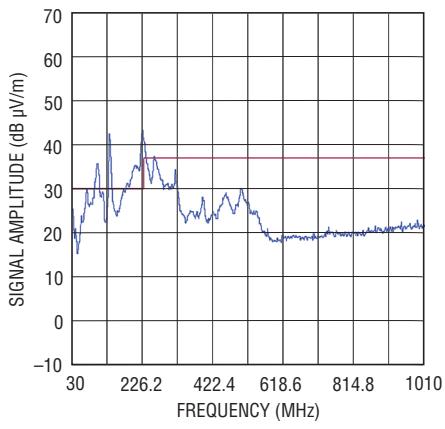


図33.  $V_{IN} = 12V$ で  $V_{OUT} = 1V/26A$ を出力するLTM4676の放射妨害波のスキャン。出力が並列接続されたDC1811ハードウェア。1Ω(1/4W定格)のスナバ抵抗を $SNUB_n$ からGNDに接続。 $f_{SW} = 350kHz$ 。10mの電波暗室で測定。ピーク検波法

## アプリケーション情報

### 安全性に関する検討事項

LTM4676モジュールでは $V_{IN}$ と $V_{OUT}$ が電気的に絶縁されていません。内部にヒューズはありません。必要に応じて、最大入力電流の2倍の定格の低速溶断ヒューズを使って各ユニットを致命的損傷から保護してください。

内部トップMOSFETの障害による過電圧状態の間、レギュレータへの電流を制限するために、ヒューズまたは回路ブレーカを選択する必要があります。内部トップMOSFETに障害が発生した場合、これをオフするだけでは過電圧は解消されません。このため、内部ボトムMOSFETがオンしつづけて負荷の保護を試みます。このようなフォルト状態では、障害が発生した内部トップMOSFETとイネーブルされた内部ボトムMOSFETを通して、入力電圧源からグランドに非常に大きな電流が流れます。この電流によって、入力電圧源がこのシステムに供給できる電力量に応じて、過度の熱が発生したり、基板に損傷を与えることがあります。このような状況に対する2次的なフォルト保護として、ヒューズまたは回路ブレーカを使用できます。このデバイスは、過電流保護および過熱保護の機能を備えています。

### レイアウトのチェックリスト/例

LTM4676は高集積化されているため、PCBレイアウトが非常にシンプルで容易です。ただし、電気的性能と熱的性能を最適化するにはいくつかのレイアウト上の配慮が必要です。

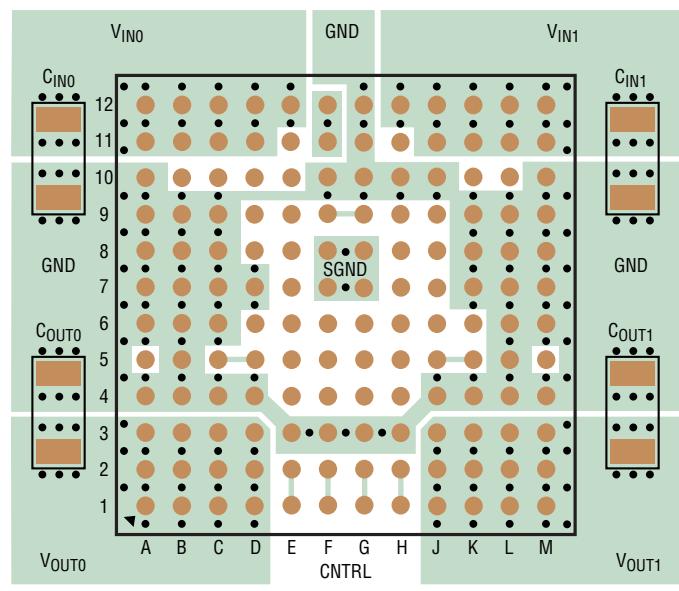
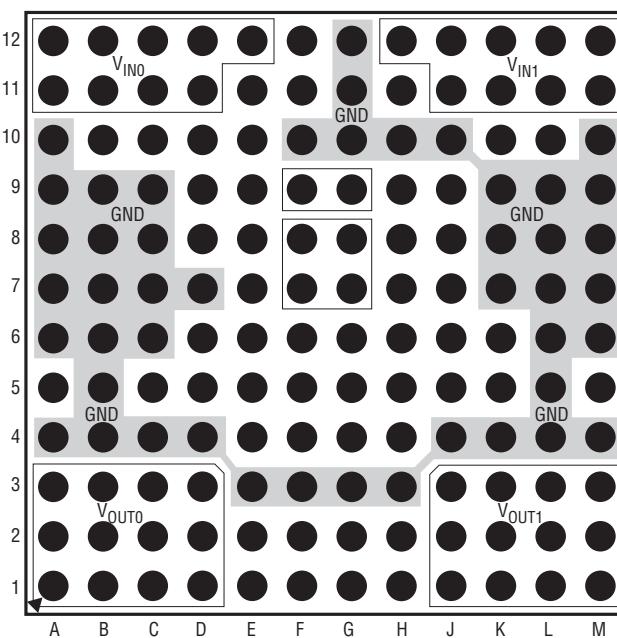


図34. PCBの推奨レイアウト。パッケージ上面から見た図

- $V_{INn}$ 、GNDおよび $V_{OUTn}$ を含む大電流経路には大きなPCBの銅箔面積を使用します。PCBの導通損失と熱ストレスを最小限に抑えるのに役立ちます。
- 入力と出力の高周波用セラミック・コンデンサを $V_{INn}$ 、GNDおよび $V_{OUTn}$ の各ピンに隣接させて配置し、高周波ノイズを最小限に抑えます。
- モジュールの下に専用の電源グランド層を配置します。
- ビアの導通損失を最小限に抑え、モジュールの熱ストレスを減らすため、トップ層と他の電源層の間の相互接続に複数のビアを使用します。
- 充填ビアまたはメッキビアでない限り、パッドの上に直接ビアを置かないでください。
- 信号ピンに接続された部品には、別のSGND銅箔プレーンを使用します。チャネル1の負荷GNDの検出点では、SGNDをGNDに接続します。
- 並列モジュールの場合は、図39に示すように、 $V_{OUTn}$ 、 $V_{OSNS0^+}/V_{OSNS^-}$ や $V_{OSNS1}/SGND$ の電圧検出用差動ペア入力、 $RUN_n$ 、 $\overline{GPIO}_n$ 、 $COMP_{na}$ 、 $SYNC$ 、 $SHARE\_CLK$ の各ピンを互いに接続します。
- 信号ピンからは、モニタリング用にテスト・ポイントを引き出してください。

推奨レイアウトの良い例を図34に示します。



## 標準的応用例

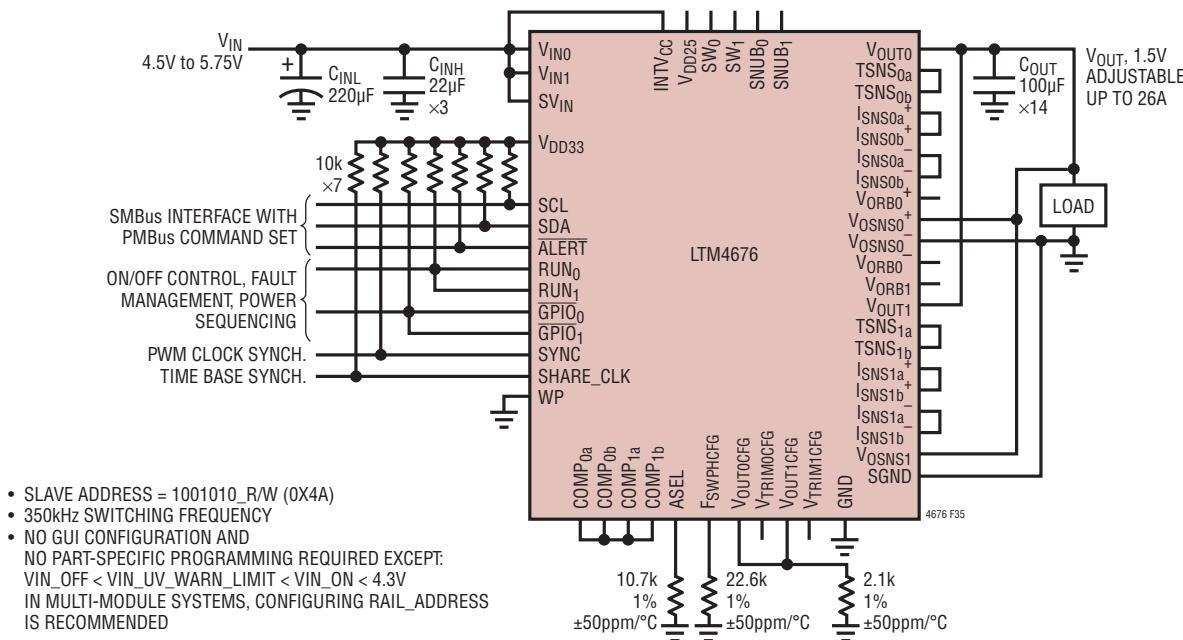
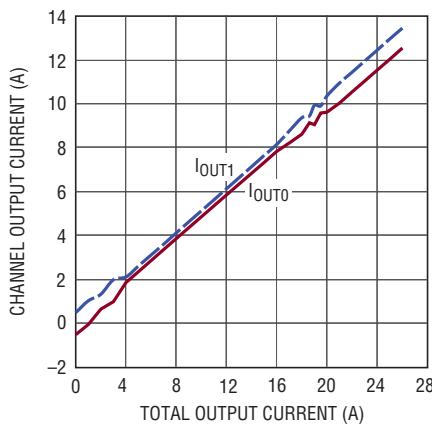
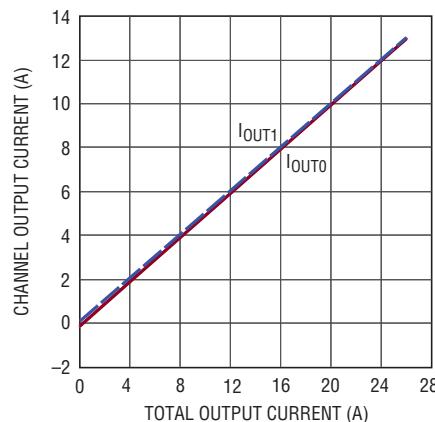


図35. I<sup>2</sup>C/SMBus/PMBus シリアル・インターフェースを備えた26A、1.5V 出力の DC/DC μModule レギュレータ



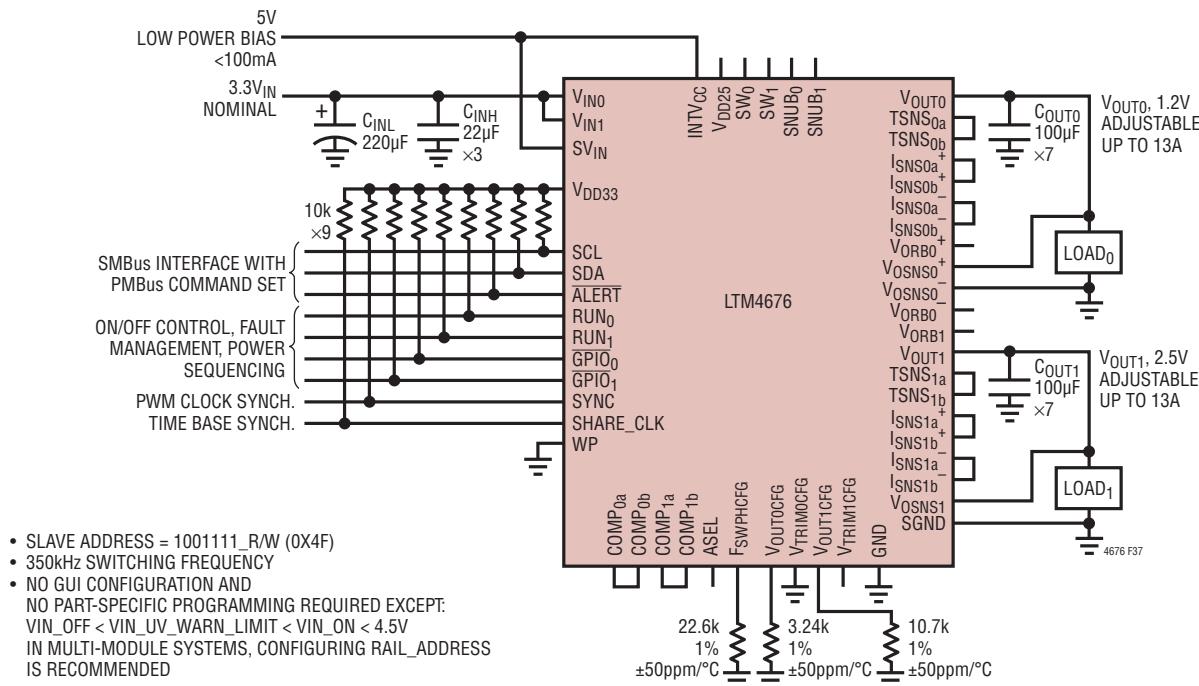
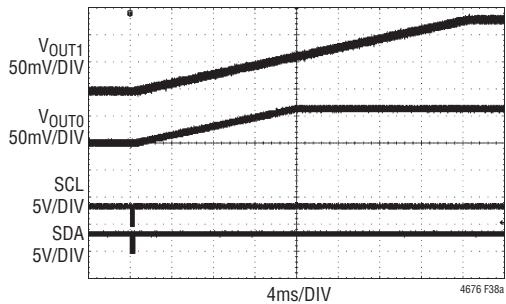
(36a) 5V 入力、図35の回路



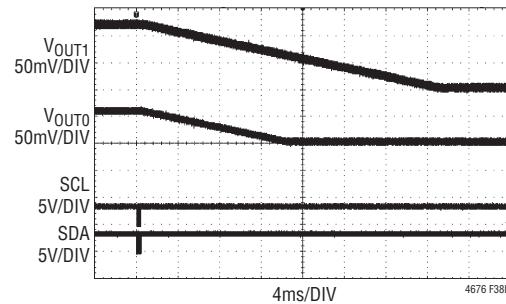
(36b) 12V 入力、図35の回路の INTV<sub>CC</sub> を開放、  
 $V_{OUT}$  を 1V にした場合

図36. LTM4676 のチャネルの電流分担性能

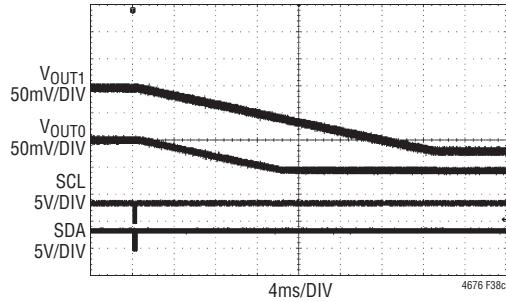
## 標準的応用例

図37. 3.3V電源入力から13A、1.2Vおよび2.5V出力を生成し、I<sup>2</sup>C/SMBus/PMBusシリアル・インターフェースを提供

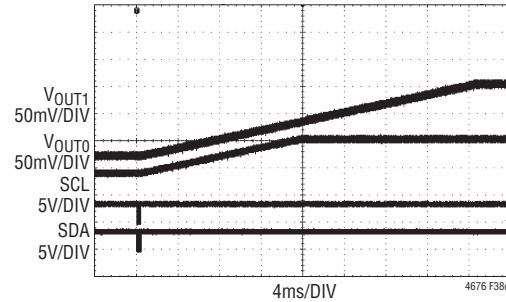
(38a) PMBus動作(レジスタ 0x01):0xA8 → 0x80(マージン“H”)



(38b) PMBus動作(レジスタ 0x01):0x80 → 0xA8(マージン・オフ)



(38c) PMBus動作(レジスタ 0x01):0x80 → 0x98(マージン“L”)



(38d) PMBus動作(レジスタ 0x01):0x98 → 0x80(マージン・オフ)

図38. 出力電圧マージニング、図37の回路

## 標準的応用例

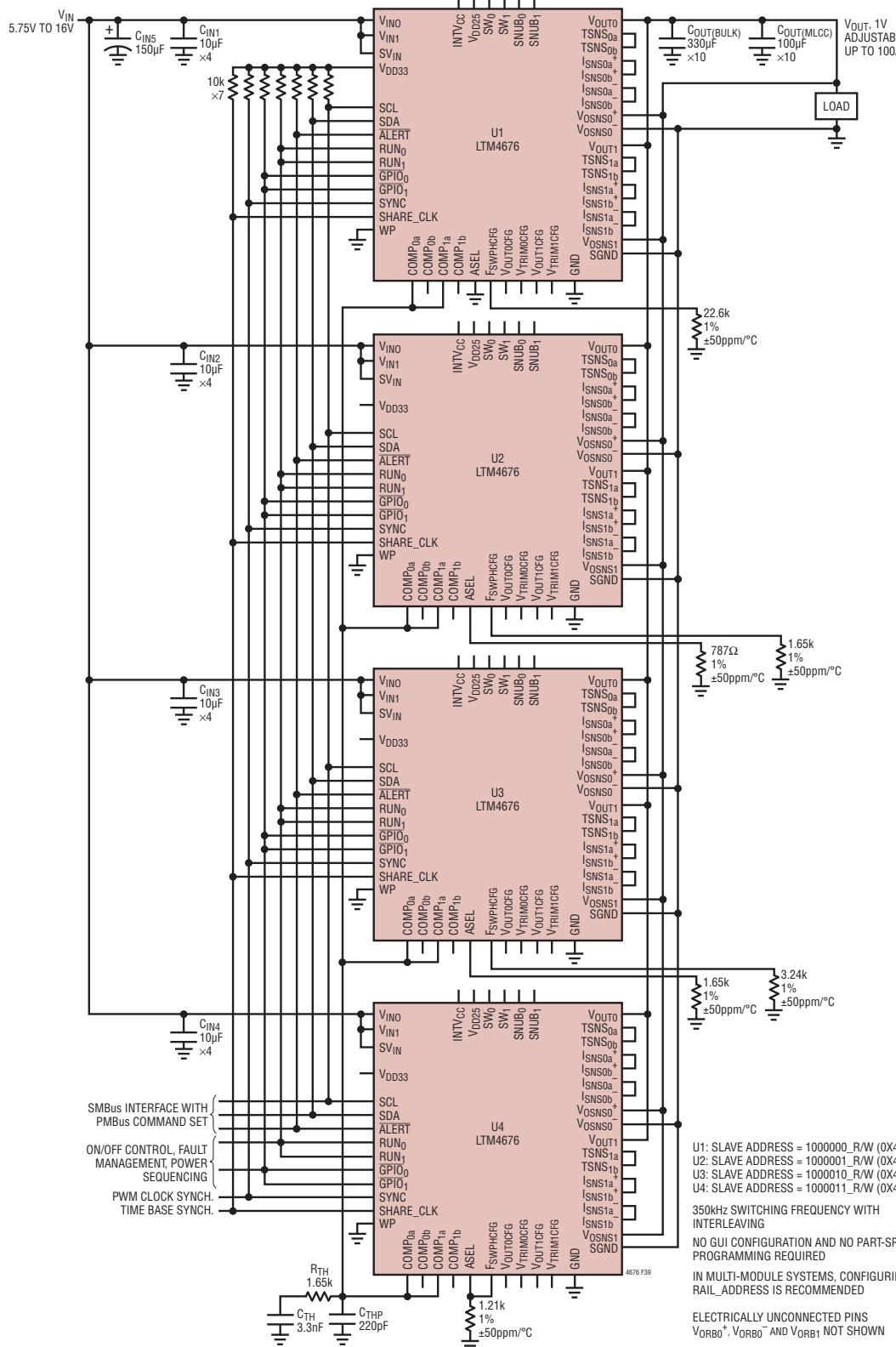


図39.並列接続された4個のLTM4676が最大100Aで1V出力を生成。2線I<sup>2</sup>C/SMBus/PMBusシリアル・インターフェースでアクセス可能なパワー・システム・マネジメント機能を搭載。評価や詳細情報については、デモボードDC1989、DC1989A-Cを参照

4676f39

## 標準的応用例

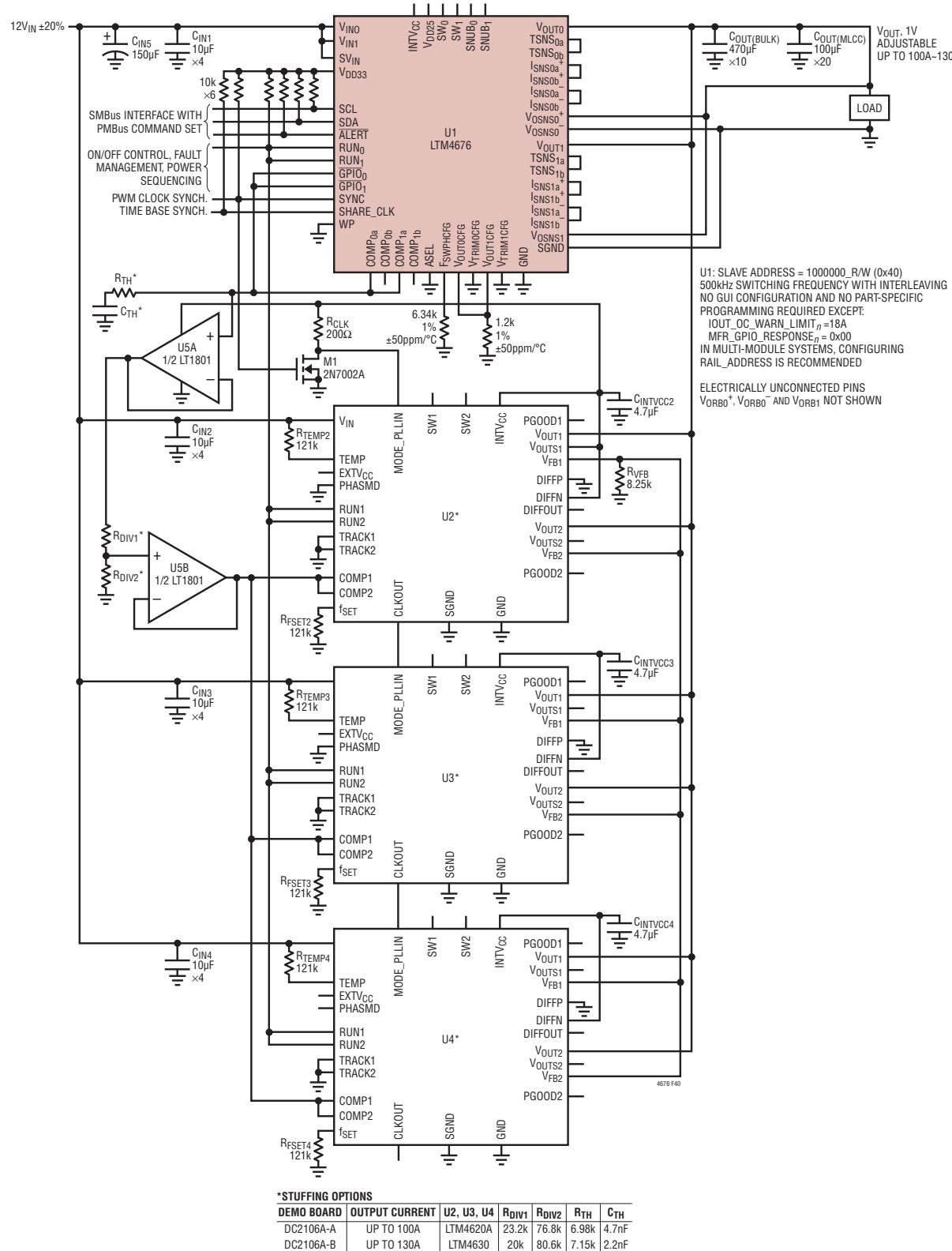


図40. 1個のLTM4676と3個のLTM4620AまたはLTM4630(デモボードDC2106A-A、DC2106A-Bを参照)を並列接続して、最大100A～130Aで1V出力を生成。LTM4676を介してアクセス可能なパワー・システム・マネージメント機能。図41参照。

4676fc

## 標準的応用例

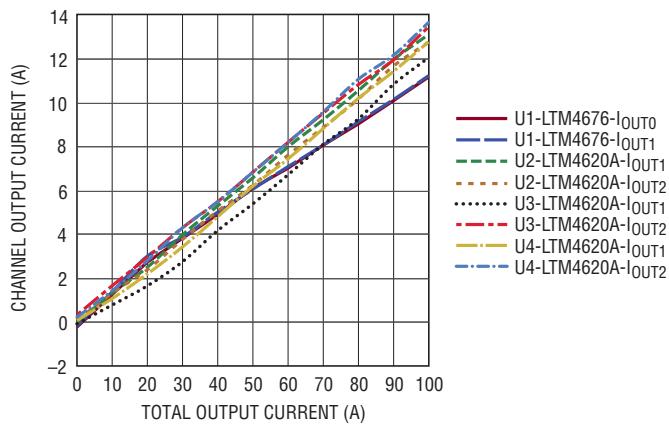


図41a. LTM4676を3個のLTM4620Aと並列接続(出力は最大100A)

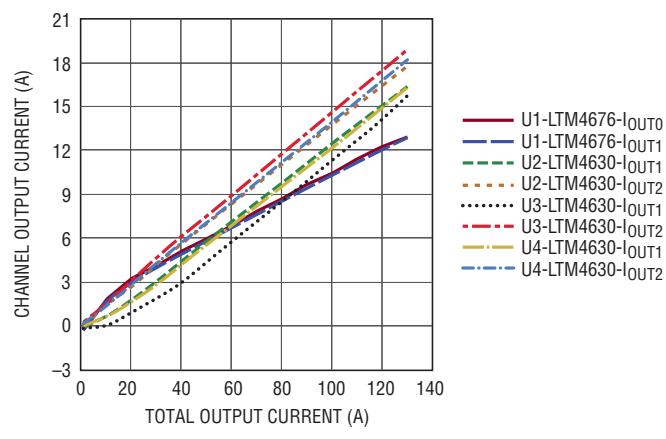
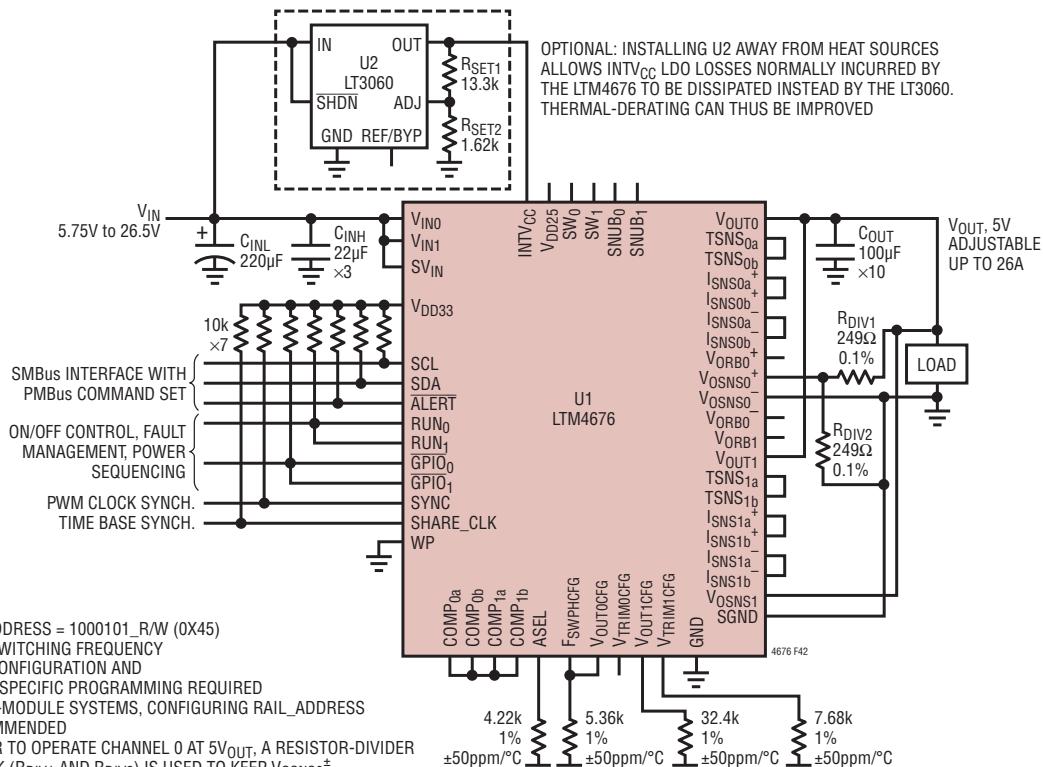


図41b. LTM4676を3個のLTM4630と並列接続(出力は最大130A)

図41. 12V入力での図40の電流分担性能

## 標準的応用例



- SLAVE ADDRESS = 1000101\_R/W (0X45)
- 750kHz SWITCHING FREQUENCY
- NO GUI CONFIGURATION AND NO PART-SPECIFIC PROGRAMMING REQUIRED. IN MULTI-MODULE SYSTEMS, CONFIGURING RAIL\_ADDRESS IS RECOMMENDED
- IN ORDER TO OPERATE CHANNEL 0 AT  $V_{OUT}$ , A RESISTOR-DIVIDER NETWORK ( $R_{DIV1}$  AND  $R_{DIV2}$ ) IS USED TO KEEP  $V_{OSNS0}^{\pm}$  WITHIN ITS VALID COMMON MODE RANGE
- AS A RESULT OF THE 2:1 FEEDBACK RESISTOR-DIVIDER NETWORK ( $R_{DIV1}$  AND  $R_{DIV2}$ ), ALL LTM4676 CHANNEL 0  $V_{OUT}$ -RELATED PARAMETERS, THRESHOLDS, AND  $V_{OUT}$  TELEMETRY ARE COMMANDED AND READBACK AS ONE-HALF OF WHAT IS DESIRED OR PRESENT AT THE LOAD (EXPLICITLY: 5VOUT AT THE LOAD CORRESPONDS TO A VOUT\_COMMAND0 SETTING OF 2.5V AND A READ\_VOUT0 RESULT OF 2.5V)
- IN THIS CONFIGURATION, THE OUTPUT CURRENT READING OF CHANNEL 0 READS LOWER THAN NORMAL AND IS INVALID (AND SIMILARLY, FOR RELATED TELEMETRY: CHANNEL 0 OUTPUT POWER AND INPUT CURRENT READBACK). ALL CHANNEL 1 TELEMETRY, HOWEVER, REMAINS VALID

図42. シリアル・インターフェースを備えた26A、5V出力DC/DC μModule レギュレータ

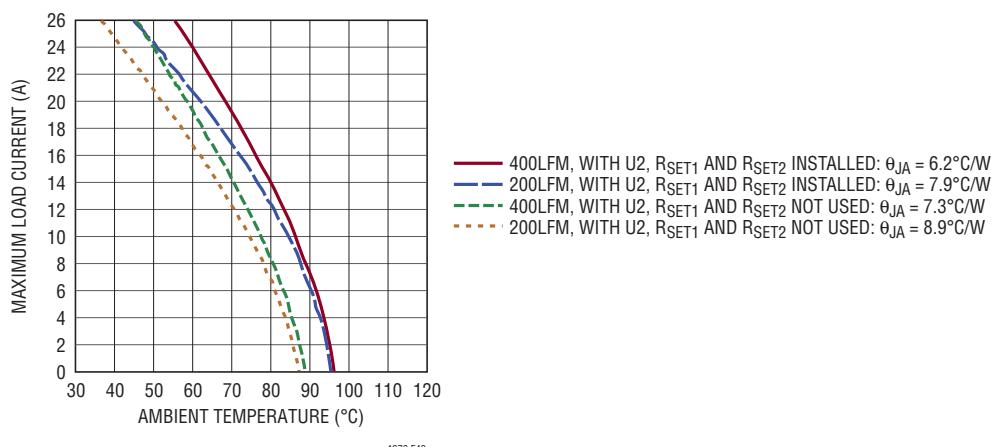


図43. 図42の回路の出力ディレーティング曲線(DC1811Aでテスト、12V入力、ヒートシンクなし)

## パッケージ



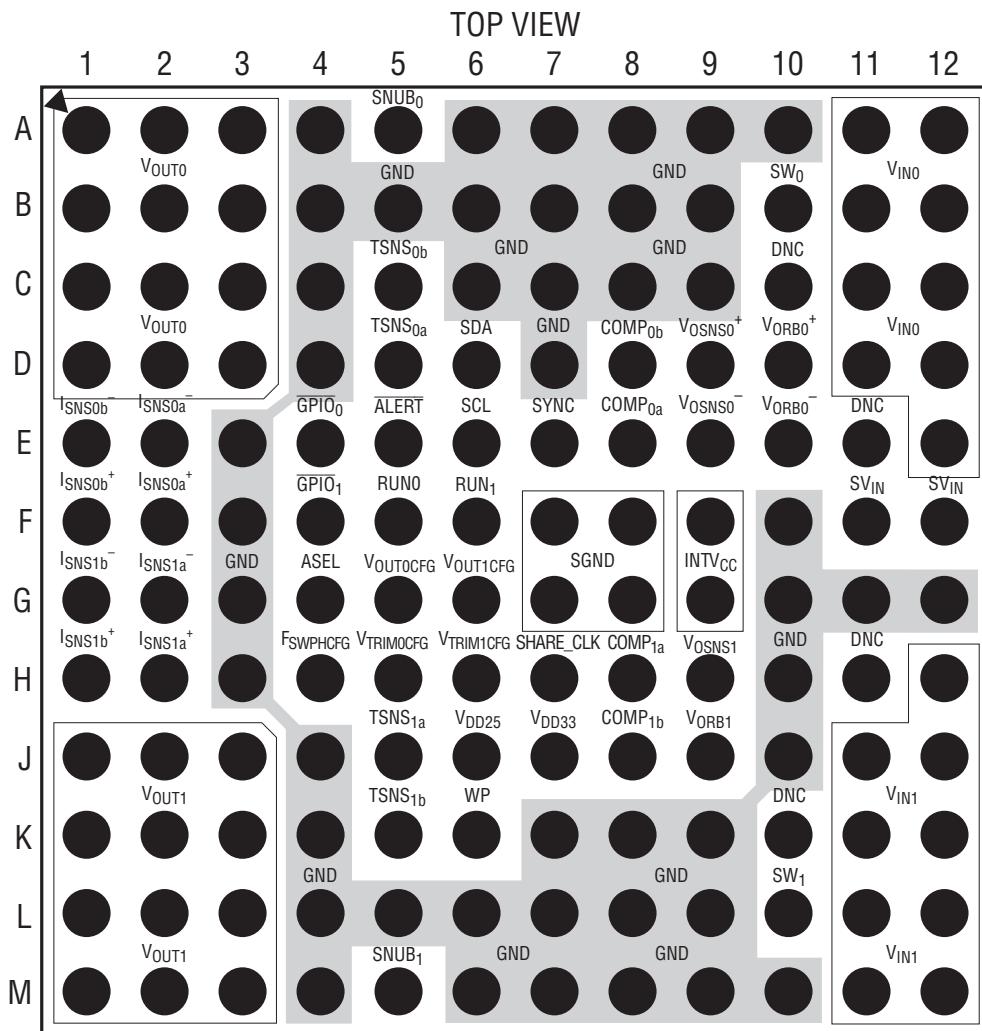
パッケージの行と列のラベルはμModule製品間で  
異なります。各パッケージのレイアウトを確認して  
ください。

表21.LTM4676のBGAパッケージのピン配置

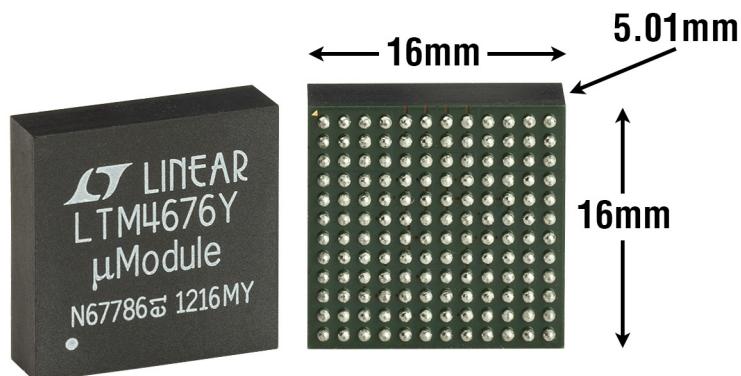
ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能
A1	V <sub>OUT0</sub>	B1	V <sub>OUT0</sub>	C1	V <sub>OUT0</sub>	D1	V <sub>OUT0</sub>	E1	I <sub>SNS0b</sub> <sup>-</sup>	F1	I <sub>SNS0b</sub> <sup>+</sup>
A2	V <sub>OUT0</sub>	B2	V <sub>OUT0</sub>	C2	V <sub>OUT0</sub>	D2	V <sub>OUT0</sub>	E2	I <sub>SNS0a</sub> <sup>-</sup>	F2	I <sub>SNS0a</sub> <sup>+</sup>
A3	V <sub>OUT0</sub>	B3	V <sub>OUT0</sub>	C3	V <sub>OUT0</sub>	D3	V <sub>OUT0</sub>	E3	GND	F3	GND
A4	GND	B4	GND	C4	GND	D4	GND	E4	GPIO <sub>0</sub>	F4	GPIO <sub>1</sub>
A5	SNUB <sub>0</sub>	B5	GND	C5	TSNS <sub>0b</sub>	D5	TSNS <sub>0a</sub>	E5	ALERT	F5	RUN <sub>0</sub>
A6	GND	B6	GND	C6	GND	D6	SDA	E6	SCL	F6	RUN <sub>1</sub>
A7	GND	B7	GND	C7	GND	D7	GND	E7	SYNC	F7	SGND
A8	GND	B8	GND	C8	GND	D8	COMP <sub>0b</sub>	E8	COMP <sub>0a</sub>	F8	SGND
A9	GND	B9	GND	C9	GND	D9	V <sub>OSNS0</sub> <sup>+</sup>	E9	V <sub>OSNS0</sub> <sup>-</sup>	F9	INTVCC
A10	GND	B10	SW <sub>0</sub>	C10	DNC	D10	V <sub>ORBO</sub> <sup>+</sup>	E10	V <sub>ORBO</sub> <sup>-</sup>	F10	GND
A11	V <sub>IN0</sub>	B11	V <sub>IN0</sub>	C11	V <sub>IN0</sub>	D11	V <sub>IN0</sub>	E11	DNC	F11	SV <sub>IN</sub>
A12	V <sub>IN0</sub>	B12	V <sub>IN0</sub>	C12	V <sub>IN0</sub>	D12	V <sub>IN0</sub>	E12	V <sub>IN0</sub>	F12	SV <sub>IN</sub>

ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能
G1	I <sub>SNS1b</sub> <sup>-</sup>	H1	I <sub>SNS1b</sub> <sup>+</sup>	J1	V <sub>OUT1</sub>	K1	V <sub>OUT1</sub>	L1	V <sub>OUT1</sub>	M1	V <sub>OUT1</sub>
G2	I <sub>SNS1a</sub> <sup>-</sup>	H2	I <sub>SNS1a</sub> <sup>+</sup>	J2	V <sub>OUT1</sub>	K2	V <sub>OUT1</sub>	L2	V <sub>OUT1</sub>	M2	V <sub>OUT1</sub>
G3	GND	H3	GND	J3	V <sub>OUT1</sub>	K3	V <sub>OUT1</sub>	L3	V <sub>OUT1</sub>	M3	V <sub>OUT1</sub>
G4	ASEL	H4	F <sub>SWPHCFG</sub>	J4	GND	K4	GND	L4	GND	M4	GND
G5	V <sub>OUTOCFG</sub>	H5	V <sub>TRIMOCFG</sub>	J5	TSNS <sub>1a</sub>	K5	TSNS <sub>1b</sub>	L5	GND	M5	SNUB <sub>1</sub>
G6	V <sub>OUT1CFG</sub>	H6	V <sub>TRIM1CFG</sub>	J6	V <sub>DD25</sub>	K6	WP	L6	GND	M6	GND
G7	SGND	H7	SHARE_CLK	J7	V <sub>DD33</sub>	K7	GND	L7	GND	M7	GND
G8	SGND	H8	COMP <sub>1a</sub>	J8	COMP <sub>1b</sub>	K8	GND	L8	GND	M8	GND
G9	INTVCC	H9	V <sub>OSNS1</sub>	J9	V <sub>ORB1</sub>	K9	GND	L9	GND	M9	GND
G10	GND	H10	GND	J10	GND	K10	DNC	L10	SW1	M10	GND
G11	GND	H11	DNC	J11	V <sub>IN1</sub>	K11	V <sub>IN1</sub>	L11	V <sub>IN1</sub>	M11	V <sub>IN1</sub>
G12	GND	H12	V <sub>IN1</sub>	J12	V <sub>IN1</sub>	K12	V <sub>IN1</sub>	L12	V <sub>IN1</sub>	M12	V <sub>IN1</sub>

## パッケージ



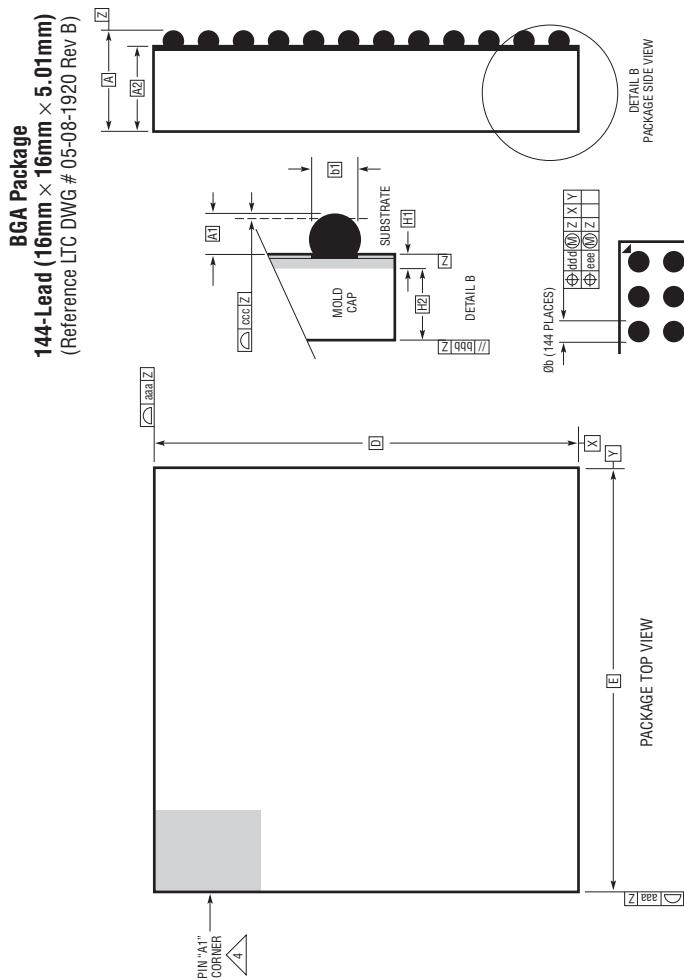
## パッケージの写真



## パッケージ

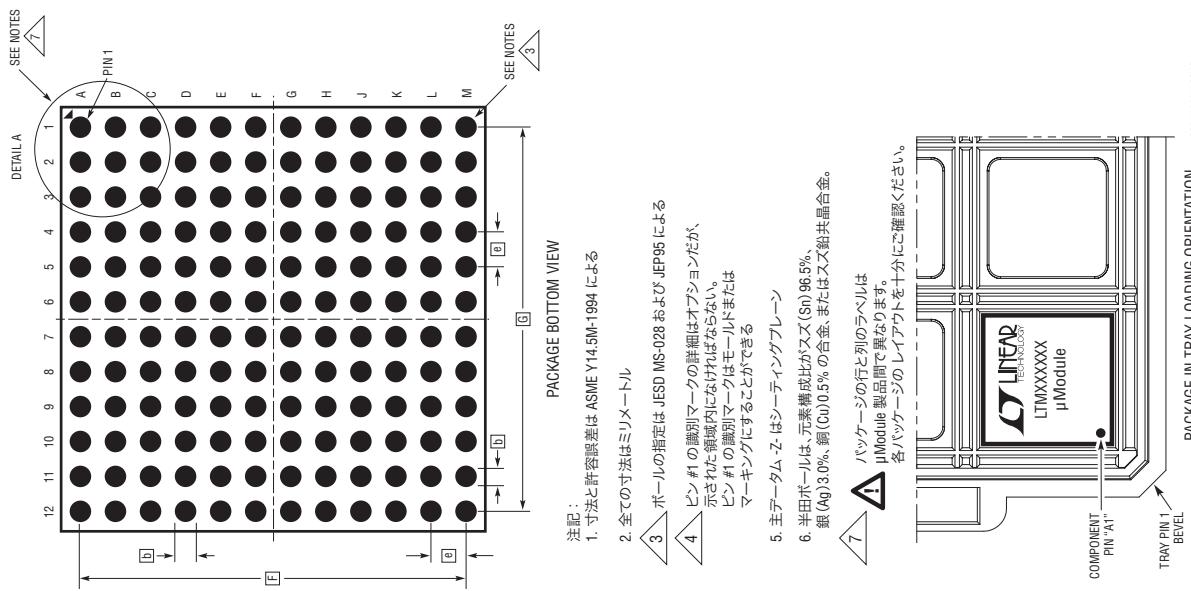
最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/> を参照してください。

**BGA Package**  
(Reference LTC DWG # 05-08-1920 Rev B)



DIMENSIONS				NOTES
SYMBOL	MIN	NOM	MAX	
A	4.81	5.01	5.21	
A1	0.50	0.60	0.70	
A2	4.31	4.41	4.51	
b	0.60	0.75	0.90	
b1	0.60	0.63	0.66	
D	16.00			
E	16.00			
e	1.27			
F	13.97			
G	13.97			
H1	0.36	0.41	0.46	
H2	3.95	4.00	4.05	
aaa			0.15	
bbb			0.10	
ccc			0.20	
ddd			0.30	
eee			0.15	
TOTAL NUMBER OF BALLS: 144				

SUGGESTED PCB LAYOUT  
TOP VIEW



## 改訂履歴

REV	日付	概要	ページ番号
A	12/13	Video Tech Clip リンクを追加。 表15、16、17の図の番号を修正。	1 61
B	2/14	SnPb BGAオプションを追加。 図40の製品番号を更新。	1、3 71
C	8/14	Note 13を更新。 ロック図を更新。 機能図を更新。 テスト回路を更新。 I <sup>2</sup> Cコマンドを更新。 メーカー製品IDコードを更新。 "RESTORE_USER_ALL"の属性を更新。 表4の位相情報を修正。 図35、37、44を更新。	10 19 20 21 27 28、40 35 43 68、69、78

## 標準的応用例

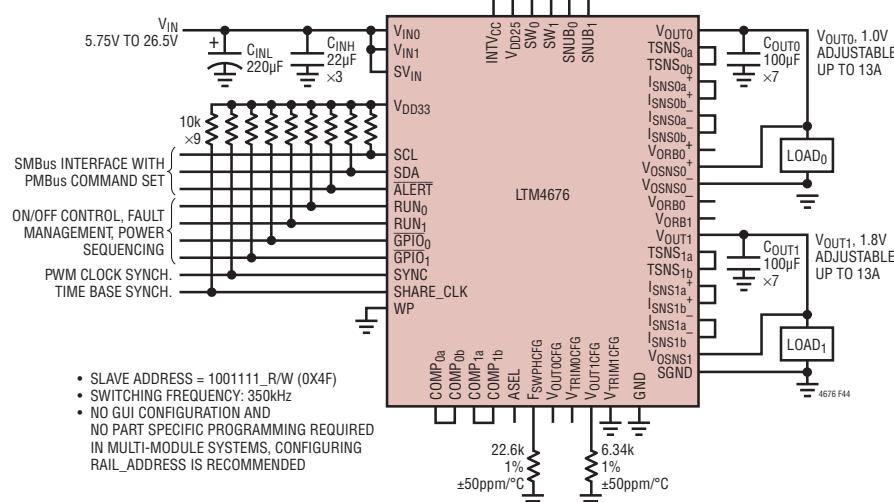


図44. シリアル・インターフェースを備えた13A/1Vおよび13A/1.8V出力DC/DC µModule レギュレータ

## デザイン・リソース

主題	説明
µModuleのデザイン/製造リソース	デザイン: <ul style="list-style-type: none"> <li>選択ガイド</li> <li>デモボードおよびGerberファイル</li> <li>無料シミュレーション・ツール</li> </ul> 製造: <ul style="list-style-type: none"> <li>クイック・スタート・ガイド</li> <li>PCBのデザイン、組立、および製造ガイドライン</li> <li>パッケージおよびボード・レベルの信頼性</li> </ul>
µModuleレギュレータ製品の検索	1. 製品の表をパラメータによって並べ替え、結果をスプレッドシートとしてダウンロードする 2. Quick Power Searchパラメトリック・テーブルを使って検索を実行する
TechClipビデオ	µModule製品の電気的特性と熱特性のベンチマーク・テストの方法を詳しく説明した短いビデオ
デジタル・パワー・システム管理	リニアテクノロジーのデジタル電源管理デバイス・ファミリは、電源の監視、管理、マージン制御およびシーケンス制御などの基本機能を提供する高度に集積されたソリューションであり、ユーザの構成とフォルト・ログを保存するEEPROMを搭載しています。

## 関連製品

製品番号	説明	注釈
LTM4620A	デュアル13A、シングル26A降圧µModuleレギュレータ	$4.5V \leq V_{IN} \leq 16V$ 、 $0.6V \leq V_{OUT} \leq 5.3V$ 、 $15mm \times 15mm \times 4.41mm$ LGAパッケージ
LTM4630	デュアル18A、シングル36A降圧µModuleレギュレータ	$4.5V \leq V_{IN} \leq 15V$ 、 $0.6V \leq V_{OUT} \leq 1.8V$ 、 $16mm \times 16mm \times 4.41mm$ LGAパッケージ
LTM4641	先進の入力および負荷保護機能を備えた10A µModuleレギュレータ	$4.5V \leq V_{IN} \leq 38V$ 、 $0.6V \leq V_{OUT} \leq 6V$ 、 $15mm \times 15mm \times 5.01mm$ BGAパッケージ
LTC3880/LTC3883	パワー・システム・マネージメント搭載、デュアルおよびシングル出力DC/DCコントローラ	0.5% TUE 16ビットADC、電圧/電流/温度モニタおよび監視
LTC2977/LTC2974	8チャネルおよび4チャネルPMBusパワー・システム・マネージャ	0.25% TUE 16ビットADC、電圧/温度の監視および管理

米国特許7000125および他の関連する国際特許の使用権を許諾されています。

4676fc