

超薄型のデュアル2.5Aまたは シングル5A 降圧 DC/DC μ Module レギュレータ

特長

- 面積が1cm²以内の完全なソリューション
- 広い入力電圧範囲: 3.6V ~ 20V
- V_{IN} をINTV_{CC}に接続した場合に互換の3.3V入力
- 出力電圧範囲: 0.6V ~ 5.5V
- 出力電流: デュアル2.5A(ピーク値は3A)またはシングル5A
- 負荷、入力、および温度の全範囲にわたる全出力電圧レギュレーション誤差: 最大 $\pm 1.5\%$
- 電流モード制御、高速トランジェント応答
- 外部の周波数に同期
- 電流分担によりマルチフェーズ並列化可能
- 出力電圧トラッキング機能とソフトスタート機能
- 選択可能なBurst Mode[®]動作
- 過電圧入力保護と過熱保護
- パワーグッド・インジケータ
- 6.25mm \times 6.25mm \times 1.82mm LGAパッケージ

アプリケーション

- 汎用のポイントオブロード変換
- 通信機器、ネットワーク機器、および産業用機器
- 医療診断機器
- テスト・システムおよびデバッグ・システム

概要

LTM[®]4622は、小型で超薄型の6.25mm \times 6.25mm \times 1.82mm LGAパッケージに収容された完全なデュアル2.5A降圧スイッチング・モード μ Module[®](マイクロモジュール)レギュレータです。スイッチング・コントローラ、パワーFET、インダクタ、および支持部品がパッケージに搭載されています。LTM4622は、3.6V ~ 20Vの入力電圧範囲で動作し、0.6V ~ 5.5Vの出力電圧範囲をサポートしており、出力電圧は1本の外付け抵抗で設定されます。高効率設計により、デュアル2.5Aの連続出力電流(3Aのピーク出力電流)を供給します。必要なのは入力と出力のセラミック・コンデンサわずか数個です。

LTM4622は、選択可能なBurst Mode動作と、出力電圧トラッキングによる電源レールのシーケンシングをサポートしています。高いスイッチング周波数と電流モード制御により、安定性を損なうことなく入力および負荷の変動に対するきわめて高速なトランジェント応答が可能です。

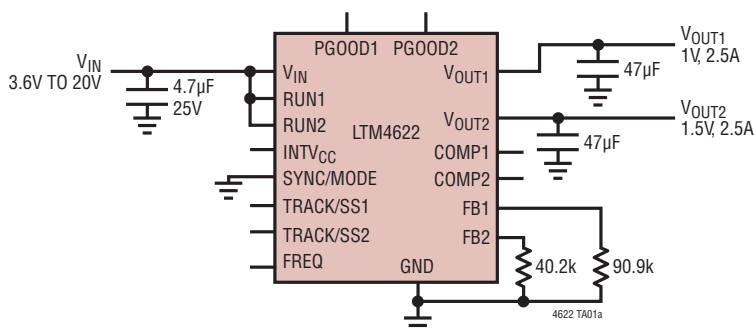
フォルト保護機能には、入力過電圧保護、出力過電流保護、過熱保護が含まれます。

LTM4622は無鉛仕上げでRoHSに準拠しています。

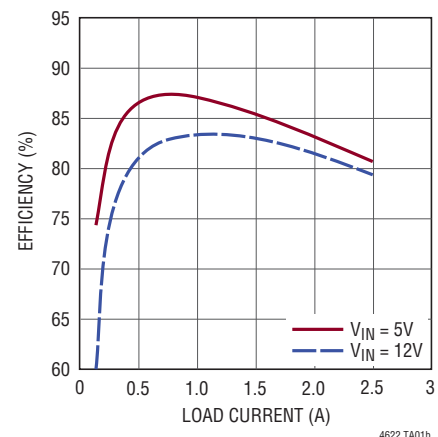
、LT、LTC、LTM、 μ Module、Burst Mode、PolyPhase、Linear Technologyおよびリニアのロゴはリニアテクノロジー社の登録商標です。LTpowerCADはリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

標準的応用例

1.5Vおよび1Vのデュアル出力 DC/DC μ Module 降圧レギュレータ



1.5V出力の効率と負荷電流



4622 TA01b

4622fa

LTM4622

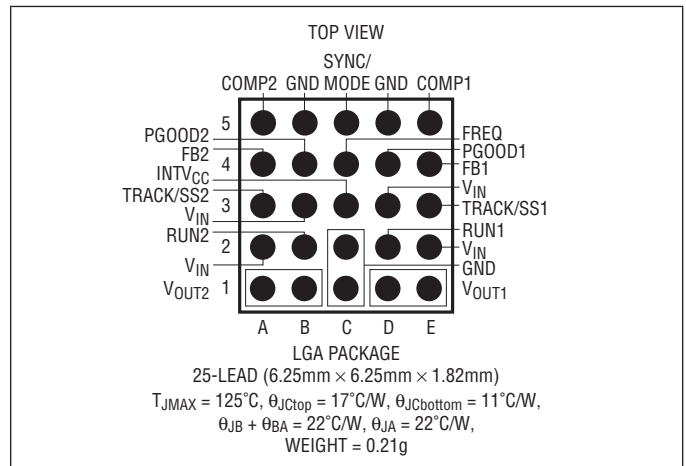
絶対最大定格

(Note 1)

V_{IN}	$-0.3V \sim 22V$
V_{OUT}	$-0.3V \sim 6V$
PGOOD1、PGOOD2	$-0.3V \sim 18V$
RUN1、RUN2	$-0.3V \sim V_{IN} + 0.3V$
INTV _{CC} 、TRACK/SS1、TRACK/SS2	$-0.3V \sim 3.6V$
SYNC/MODE、COMP1、COMP2、 FB1、FB2	$-0.3V \sim INTV_{CC}$
内部動作温度範囲 (Note 2)	$-40^{\circ}C \sim 125^{\circ}C$
保存温度範囲	$-55^{\circ}C \sim 125^{\circ}C$
半田リフローのピーク・ボディ温度	$245^{\circ}C$

ピン配置

(ピン機能、ピン配置の表を参照)



発注情報

製品番号	パッド/ボール仕上げ	製品マーキング*		パッケージ ・タイプ	MSL レーティング	温度範囲 (Note 2)
		デバイス	仕上げコード			
LTM4622EV#PBF	Au (RoHS)	LTM4622V	e4	LGA	3	-40°C to 125°C
LTM4622IV#PBF	Au (RoHS)	LTM4622V	e4	LGA	3	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* デバイスの温度グレードは出荷時のコンテナのラベルで示してあります。パッドまたはボールの仕上げコードはIPC/JEDEC J-STD-609に準拠しています。

• 無鉛仕上げおよび無鉛仕上げ以外の製品マーキング:
www.linear-tech.co.jp/leadfree

• LGA/BGAの推奨のPCBアセンブリ手順および製造手順の参照先:
www.linear-tech.co.jp/umodule/pcbassembly

• LGA/BGAパッケージおよびトレイの図面の参照先:
www.linear-tech.co.jp/packaging

電気的特性

●は全内部動作温度範囲での規格値を意味する (Note 2)。各出力チャネルの1つに対する規格値。注記がない限り、T_A = 25°C、V_{IN} = 12V。図24の「標準的応用例」に基づく。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
スイッチング・レギュレータ部:チャンネル当たり							
V _{IN}	Input DC Voltage		●	3.6		20	V
V _{IN_3.3}	3.3V Input DC Voltage	V _{IN} = INTV _{CC} = 3.3V	●	3.1	3.3	3.5	V
V _{OUT(RANGE)}	Output Voltage Range	V _{IN} = 3.6V to 20V	●	0.6		5.5	V
V _{OUT(DC)}	Output Voltage, Total Variation with Line and Load	C _{IN} = 22μF, C _{OUT} = 100μF Ceramic, R _{FB} = 40.2k, MODE = INTV _{CC} , V _{IN} = 3.6V to 20V, I _{OUT} = 0A to 2.5A	●	1.477	1.50	1.523	V
V _{RUN}	RUN Pin On Threshold	RUN Threshold Rising RUN Threshold Falling		1.20 0.97	1.27 1.00	1.35 1.03	V V
I _{Q(VIN)}	Input Supply Bias Current	V _{IN} = 12V, V _{OUT} = 1.5V, MODE = GND V _{IN} = 12V, V _{OUT} = 1.5V, MODE = INTV _{CC} Shutdown, RUN1 = RUN2 = 0			11 500 45		mA μA μA
I _{S(VIN)}	Input Supply Current	V _{IN} = 12V, V _{OUT} = 1.5V, I _{OUT} = 2.5A			0.35		A
I _{OUT(DC)}	Output Continuous Current Range	V _{IN} = 12V, V _{OUT} = 1.5V (Note 3)	●	0		2.5	A
ΔV _{OUT} (Line)/V _{OUT}	Line Regulation Accuracy	V _{OUT} = 1.5V, V _{IN} = 3.6V to 20V, I _{OUT} = 0A	●		0.01	0.1	%/V

4622fa

電気的特性

●は全内部動作温度範囲での規格値を意味する (Note 2)。各出力チャネルの1つに対する規格値。注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ 。図 24 の「標準的応用例」に基づく。

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
$\Delta V_{OUT}(\text{Load})/V_{OUT}$	Load Regulation Accuracy	$V_{OUT} = 1.5\text{V}$, $I_{OUT} = 0\text{A}$ to 2.5A	●		0.2	1.0	%
$V_{OUT(AC)}$	Output Ripple Voltage	$I_{OUT} = 0\text{A}$, $C_{OUT} = 100\mu\text{F}$ Ceramic, $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$			5		mV
$\Delta V_{OUT}(\text{START})$	Turn-On Overshoot	$I_{OUT} = 0\text{A}$, $C_{OUT} = 100\mu\text{F}$ Ceramic, $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$			30		mV
t_{START}	Turn-On Time	$C_{OUT} = 100\mu\text{F}$ Ceramic, No Load, $\text{TRACK/SS} = 0.01\mu\text{F}$, $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$			2.5		ms
ΔV_{OUTLS}	Peak Deviation for Dynamic Load	Load:0% to 50% to 0% of Full Load, $C_{OUT} = 100\mu\text{F}$ Ceramic, $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$			100		mV
t_{SETTLE}	Settling Time for Dynamic Load Step	Load:0% to 50% to 0% of Full Load, $C_{OUT} = 100\mu\text{F}$ Ceramic, $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$			20		μs
I_{OUTPK}	Output Current Limit	$V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$		3	4		A
V_{FB}	Voltage at FB Pin	$I_{OUT} = 0\text{A}$, $V_{OUT} = 1.5\text{V}$	●	0.592	0.60	0.608	V
I_{FB}	Current at FB Pin	(Note 4)				± 30	nA
R_{FBHI}	Resistor Between V_{OUT} and FB Pins			60.00	60.40	60.80	k Ω
$I_{\text{TRACK/SS}}$	Track Pin Soft-Start Pull-Up Current	$\text{TRACK/SS} = 0\text{V}$			1.4		μA
t_{SS}	Internal Soft-Start Time	10% to 90% Rise Time (Note 4)			400	700	μs
$t_{\text{ON(MIN)}}$	Minimum On-Time	(Note 4)			20		ns
$t_{\text{OFF(MIN)}}$	Minimum Off-Time	(Note 4)			45		ns
V_{PGOOD}	PGOOD Trip Level	V_{FB} With Respect to Set Output V_{FB} Ramping Negative V_{FB} Ramping Positive			-8 8	-14 14	% %
R_{PGOOD}	PGOOD Pull-Down Resistance	1mA Load			20		Ω
V_{INTVCC}	Internal V_{CC} Voltage	$V_{IN} = 3.6\text{V}$ to 20V		3.1	3.3	3.5	V
$V_{\text{INTVCC Load Reg}}$	INTVCC Load Regulation	$I_{CC} = 0\text{mA}$ to 50mA			1.3		%
f_{OSC}	Oscillator Frequency				1		MHz
f_{SYNC}	SYNC Capture Range	With Respect to Set Frequency			± 30		%
I_{MODE}	MODE Input Current	MODE = INTVCC			-1.5		μA

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与えるおそれがある。

Note 2: LTM4622 は T_J が T_A にほぼ等しいパルス負荷条件でテストされる。LTM4622E は、 0°C ~ 125°C の内部動作温度範囲で性能仕様に適合することが保証されている。 -40°C ~ 125°C の全内部動作温度範囲での仕様は設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTM4622I は -40°C ~ 125°C の全内部動作温度範囲で仕様に適合することが保証されている。これらの仕様を満たす最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の環境要因と関連した特定の動作条件によって決まることに注意。

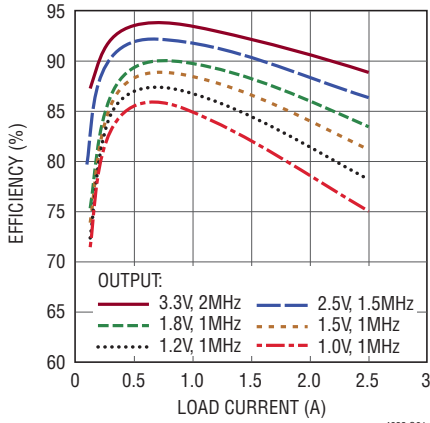
Note 3: 異なる V_{IN} 、 V_{OUT} 、および T_A については出力電流のディレーティング曲線を参照。

Note 4: ウェハ・レベルで全数テストされる。

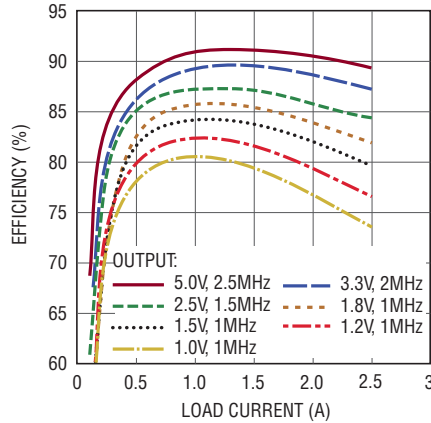
Note 5: このデバイスは短時間の過負荷状態の間デバイスを保護するための過熱保護機能を備えている。過熱保護機能がアクティブなとき接合部温度は 125°C を超える。規定された最大動作接合部温度を超えた状態で動作が継続すると、デバイスの信頼性を損なう恐れがある。

標準的性能特性

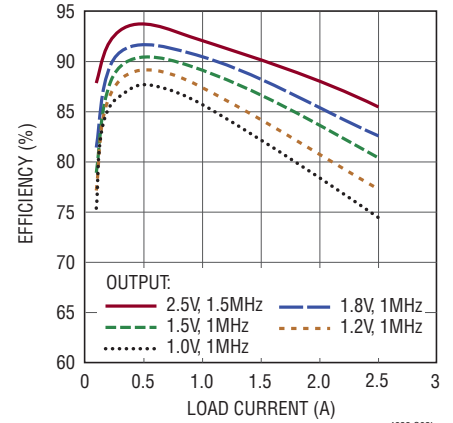
効率と負荷電流 (5V入力時)



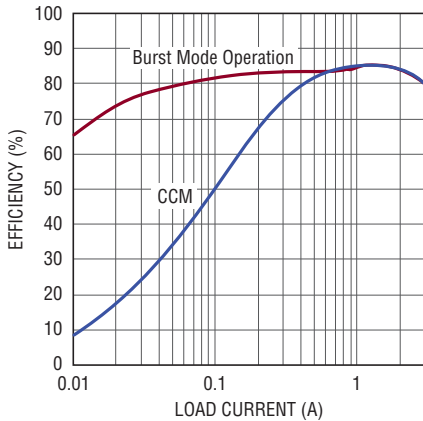
効率と負荷電流 (12V入力時)



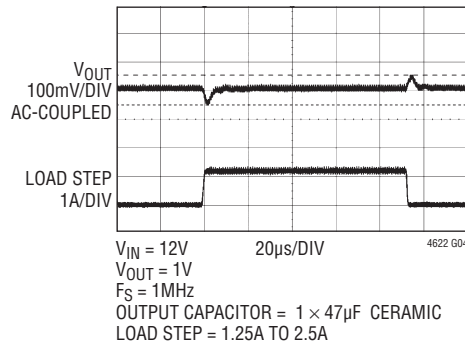
効率と負荷電流 (3.3V入力時)



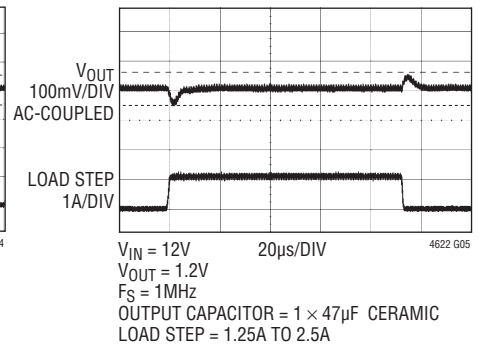
12V入力、1.5V出力での
Burst Modeの効率



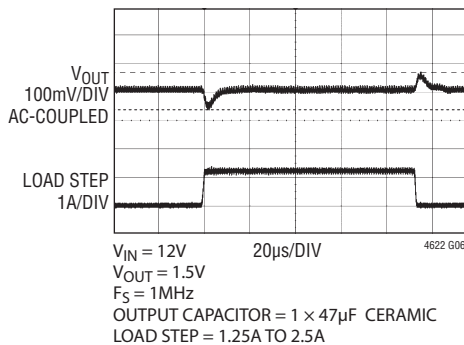
1Vの出カトランジェント応答



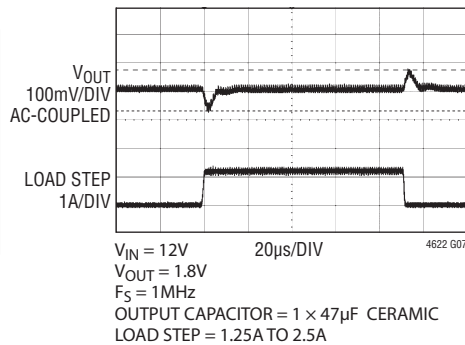
1.2Vの出カトランジェント応答



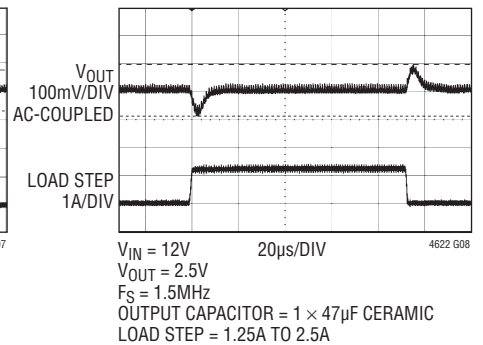
1.5Vの出カトランジェント応答



1.8Vの出カトランジェント応答

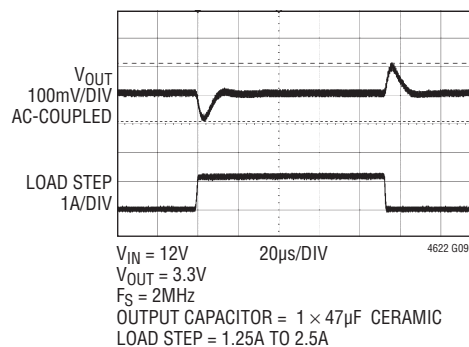


2.5Vの出カトランジェント応答

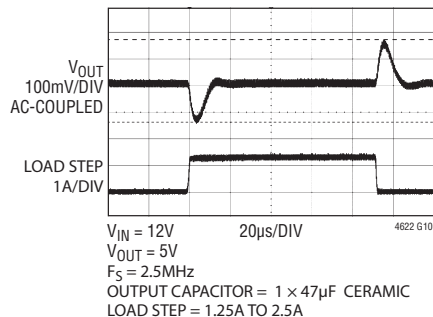
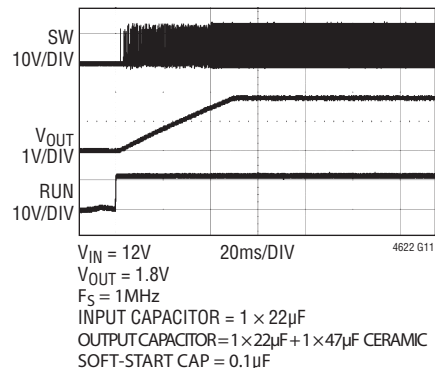
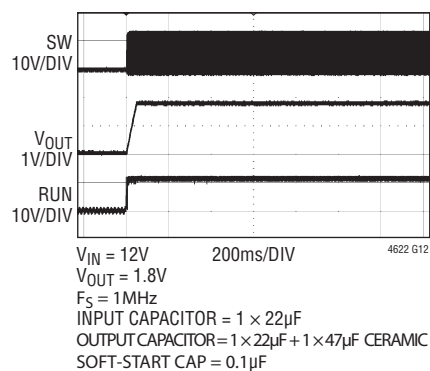
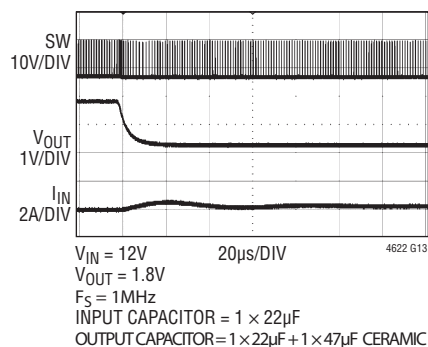
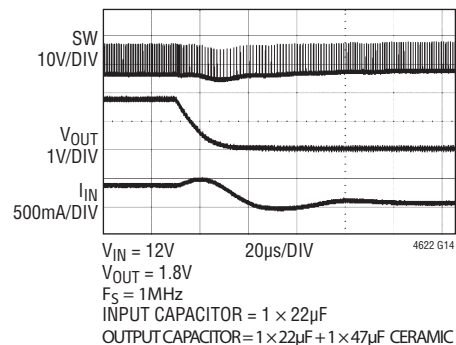
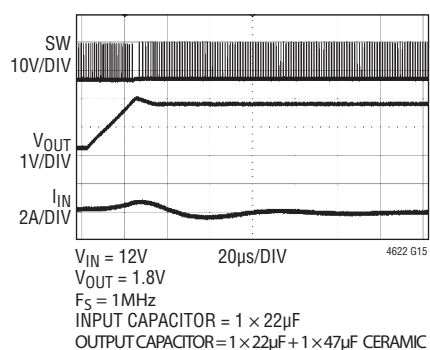


標準的性能特性

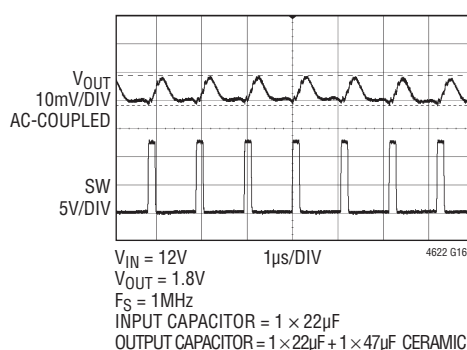
3.3Vの出力トランジェント応答



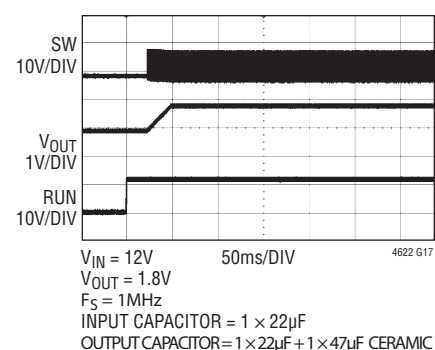
5Vの出力トランジェント応答

負荷電流を
与えない状態での起動2.5Aの負荷電流を
与えた状態での起動負荷電流を
与えない状態での短絡2.5Aの負荷電流を
与えた状態での短絡負荷電流を与えない状態での
短絡からの回復

定常状態での出力電圧リップル



プリバイアス出力到達までの起動



ピン機能



パッケージの行と列のラベルは μ Module 製品間で異なります。各パッケージのレイアウトをよく確認してください。

V_{IN} (A2, B3, D3, E2) : 電源入力ピン。これらのピンと GND ピンの間に入力電圧を印加します。入力デカップリング・コンデンサは V_{IN} ピンと GND ピンの間に直接配置することを推奨します。

GND (C1 ~ C2, B5, D5) : 入力帰路と出力帰路の両方の電源グランド・ピン。

INTV_{CC} (C3) : 内蔵の 3.3V レギュレータの出力。内部パワー・ドライバおよび制御回路はこの電圧から電力を供給されます。このピンは低 ESR の 2.2 μ F セラミック・コンデンサにより、内部で GND にデカップリングされています。外付けのデカップリング・コンデンサを追加する必要はありません。

SYNC/MODE (C5) : モード選択入力および外部同期入力。すべての出力負荷で連続同期動作を強制するには、このピンをグランドに接続します。このピンをフロート状態にするか、INTV_{CC} ピンに接続すると、軽負荷時に効率の高い Burst Mode 動作がイネーブルされます。LTM4622 のスイッチング周波数を同期させるには、このピンをクロックでドライブします。内部のフェーズロック・ループにより、下側の N チャンネル・パワー MOSFET のターンオン信号は、クロック信号の立ち上がりエッジと強制的に同期されます。このピンをクロックで駆動すると、強制連続モードが自動的に選択されます。

V_{OUT1} (D1, E1)、V_{OUT2} (A1, B1) : 各スイッチング・モード・レギュレータの電源出力ピン。これらのピンと GND ピンの間に出力負荷を接続します。出力デカップリング・コンデンサはこれらのピンと GND ピンの間に直接配置することを推奨します。

FREQ (C4) : 周波数は内部で 1MHz に設定されます。外付け抵抗をこのピンと SGND ピンの間に接続して周波数を高くするか、またはこのピンと INTV_{CC} の間に接続して周波数を低くすることができます。周波数の調整については「アプリケーション情報」のセクションを参照してください。

RUN1 (D2)、RUN2 (B2) : スwitching・モード・レギュレータの各チャンネルの動作制御入力。RUN ピンを 1.22V より高い電圧に接続すると、デバイスの動作がイネーブルされます。このピンを 1V より低い電圧に接続すると、特定のレギュレータ・チャネルがシャットダウンします。このピンはフロート状態にしないでください。

PGOOD1 (D4)、PGOOD2 (B4) : スwitching・モード・レギュレータの各チャンネルのオープンドレイン・ロジック付き出力パワーグッド・ピン。FB ピンの電圧が内部 0.6V リファレンスの $\pm 8\%$ (標準) 以内に入らない場合、PGOOD はグランド電位になります。

TRACK/SS1 (E3)、TRACK/SS2 (A3) : スwitching・モード・レギュレータの各チャンネルの出力トラッキング/ソフトスタート・ピン。このピンを使うと、出力電圧の立ち上がり時間を制御することができます。このピンの電圧が 0.6V より低くなると、エラーアンプへの内部リファレンス入力バイパスされ、代わりに FB ピンが TRACK ピンの電圧にサーボ制御されます。0.6V より高くなるとトラッキング機能が停止し、内部リファレンスによるエラーアンプの制御が再開されます。このピンには INTV_{CC} から 1.4 μ A の内部プルアップ電流が流れるので、このピンにコンデンサを接続すると、ソフトスタート機能を実現できます。デフォルトの内部ソフトスタート・ランプにより、最短のソフトスタート時間は強制的に 400ms になります。

FB1 (E4)、FB2 (A4) : スwitching・モード・レギュレータの各チャンネルのエラーアンプの負入力。このピンは内部で 60.4k の高精度抵抗を介して V_{OUT} に接続されています。FB ピンと GND ピンの間に抵抗を追加して、異なる出力電圧を設定することができます。PolyPhase[®] 動作では、FB ピンを相互接続することによって並列動作が可能になります。詳細については「アプリケーション情報」を参照してください。

COMP1 (E5)、COMP2 (A5) : スwitching・モード・レギュレータの各チャンネルの電流制御しきい値およびエラーアンプ補償ポイント。電流コンパレータの作動しきい値は、(通常 0.3V ~ 1.8V の) この電圧に直線的に比例します。並列動作を行うには COMP ピンを相互に接続します。このデバイスは内部補償されています。このピンは駆動しないでください。

ブロック図

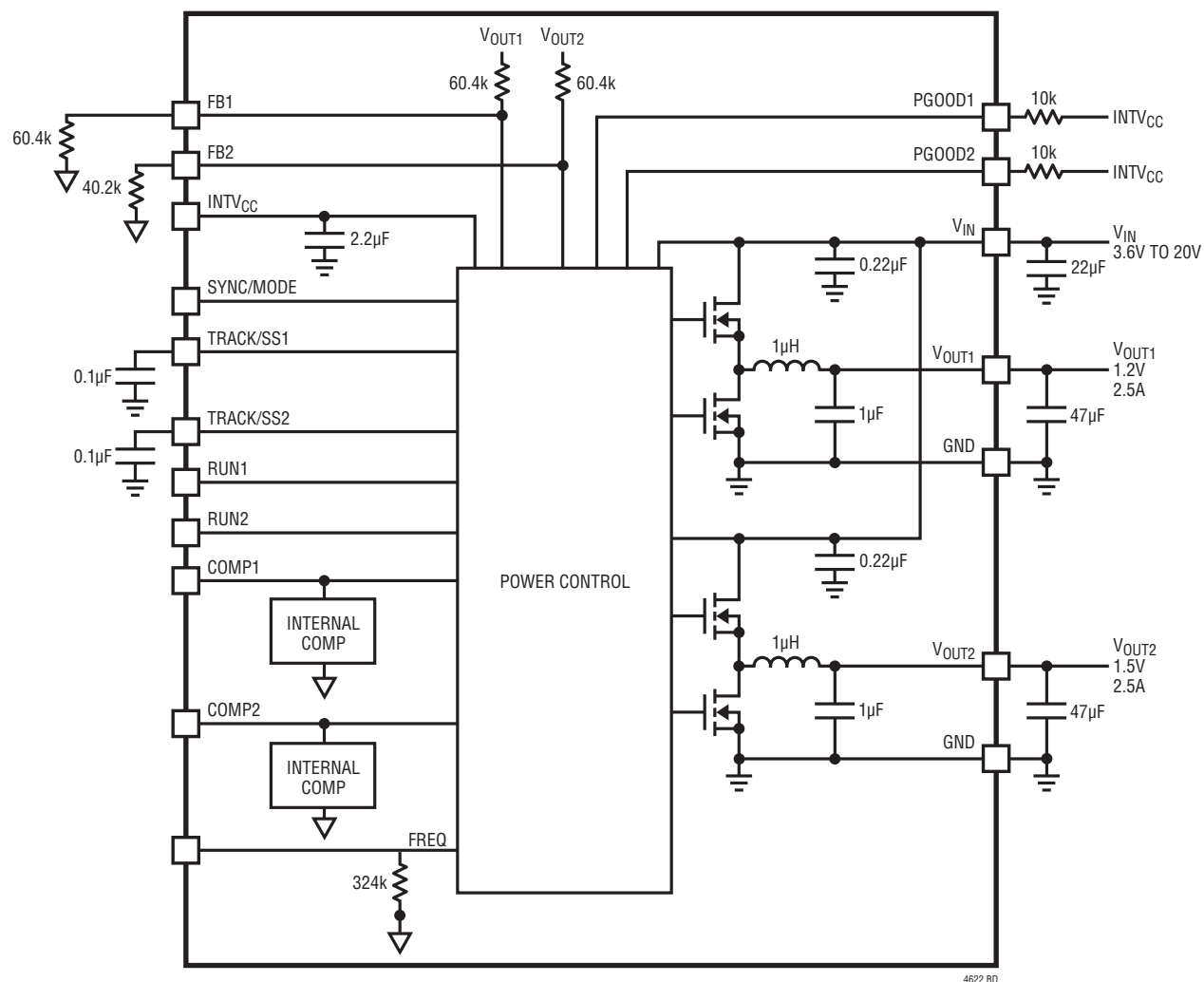


図 1. LTM4622 の簡略ブロック図

デカップリングの要件

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
C _{IN}	External Input Capacitor Requirement (V _{IN} = 3.6V to 20V, V _{OUT} = 1.5V)	I _{OUT} = 2.5A	4.7	10		µF
C _{OUT}	External Output Capacitor Requirement (V _{IN} = 3.6V to 20V, V _{OUT} = 1.5V)	I _{OUT} = 2.5A	22	47		µF

動作

LTM4622はデュアル出力の独立型非絶縁スイッチ・モードDC/DC電源です。入力と出力にいくつかの外付けセラミック・コンデンサを使用するだけで、2系統の2.5AのDC出力電流（ピーク値は3A）を供給することができます。このモジュールは、3.6V～20Vの入力電圧範囲で、2本の外付け抵抗により0.6V～5.5Vに設定可能な2つの高精度に安定化された出力電圧を供給します。INTV_{CC}をV_{IN}に接続すると、このモジュールは3.3Vの入力で動作可能です。標準的応用例の回路図を図24に示します。

LTM4622は、オン時間が制御された谷電流モード・レギュレータ、パワーMOSFET、インダクタ、その他のディスクリート・サポート部品を内蔵しています。デフォルトのスイッチング周波数は1MHzです。出力電圧が2.5V～5.5Vの場合、FREQピンとSGNDピンの間に外付け抵抗を接続して動作周波数を上げ、インダクタ電流のリップルを最適化する必要があります。スイッチング・ノイズの影響を受けやすいアプリケーションでは、スイッチング周波数を外付け抵抗によって調整できます。また、μModuleレギュレータは、設定周波数の±30%以内の範囲で外部からクロックに同期することができます。「アプリケーション情報」のセクションを参照してください。

電流モード制御と内部帰還ループ補償により、LTM4622モジュールは、広範囲の出力コンデンサを使って（すべてセラ

ミック出力コンデンサを使用する場合でも）十分に余裕のある安定性と良好なトランジェント性能を達成します。

電流モード制御により、各サイクルごとに高速電流制限が行われます。内蔵されている過電圧コンパレータと低電圧コンパレータは、出力帰還電圧がレギュレーション・ポイントから±8%の範囲を外れると、オープン・ドレインのPGOOD出力を“L”に引き下げます。さらに、V_{IN}が22.5Vを超えると、内部デバイスを保護するため、両方のパワーMOSFETをシャットダウンする入力過電圧保護機能が働きます。

SYNCピンを外部発振器に接続することにより、マルチフェーズ動作を容易に行うことができます。最多6相を並列接続して同時に動作させることができ、電流モード制御ループにより良好な電流分担が保証されています。

RUNピンの電圧を1Vより低い値まで下げると、コントローラは強制的にシャットダウン状態になり、上下両側のパワーMOSFETおよびほとんどの内部制御回路はオフします。軽負荷電流では、MODEピンの電圧をINTV_{CC}にすることにより、Burst Mode動作をイネーブルして、連続モード（CCM）に比べて高い効率を達成することができます。TRACK/SSピンは電源トラッキングとソフトスタートの設定に使用されます。「アプリケーション情報」のセクションを参照してください。

アプリケーション情報

LTM4622の標準的なアプリケーション回路を図24に示します。外付け部品の選択は主に、入力電圧、出力電圧、および最大負荷電流で決まります。個々のアプリケーションに対する外付けコンデンサの具体的な要件については、表6を参照してください。

V_{IN}からV_{OUT}への降圧比

レギュレータには最小オフ時間と最小オン時間の制限があるので、所定の入力電圧で実現可能なV_{IN}とV_{OUT}との最大降圧比には制約があります。最小オフ時間の制限によって最大デューティ・サイクルが決まり、その値は次のように計算できます。

$$D_{MAX} = 1 - t_{OFF(MIN)} \cdot f_{SW}$$

ここで、t_{OFF(MIN)}は最小オフ時間でLTM4622では標準で45nsであり、f_{SW}はスイッチング周波数です。反対に、最小オン時間の制限によってコンバータの最小デューティ・サイクルが決まり、その値は次のように計算できます。

$$D_{MIN} = t_{ON(MIN)} \cdot f_{SW}$$

ここで、t_{ON(MIN)}は最小オン時間であり、LTM4622では標準で20nsです。最小デューティ・サイクルを超える稀なケースでは、出力電圧はレギュレーション状態に留まりますが、スイッチング周波数は設定値より減少します。これらの制限は、「標準的性能特性」の「V_{IN}からV_{OUT}への降圧比」の曲線に示されています。さらにサーマル・ディレーティングが適用される可能性があることに注意してください。このデータシートの「熱に関する検討事項と出力電流のディレーティング」のセクションを参照してください。

アプリケーション情報

出力電圧の設定

PWM コントローラには0.6Vの内部リファレンス電圧があります。「ブロック図」に示すように、V_{OUT}ピンとFBピンは60.4kの0.5%内部帰還抵抗によって相互に接続されています。FBピンとGNDの間に抵抗R_{FB}を追加すると、出力電圧は次のように設定されます。

$$R_{FB} = \frac{0.6V}{V_{OUT} - 0.6V} \cdot 60.4k$$

表1. 各種出力電圧に対するV_{FB}抵抗

V _{OUT} (V)	0.6	1.0	1.2	1.5	1.8	2.5	3.3	5.0
R _{FB} (k)	OPEN	90.9	60.4	40.2	30.1	19.1	13.3	8.25

2.5V～5V出力では、動作周波数を高くして、インダクタ電流のリップルを最適化することが必要です「動作周波数」のセクションを参照してください。

NチャンネルのLTM4622を並列動作させる場合は、次式を使ってR_{FB}を求めることができます。

$$R_{FB} = \frac{0.6V}{V_{OUT} - 0.6V} \cdot \frac{60.4k}{N}$$

入力デカップリング・コンデンサ

LTM4622モジュールはACインピーダンスの低いDC電圧源に接続する必要があります。各レギュレータ・チャンネルには、RMSリップル電流のデカップリングのために1個の4.7μF入力セラミック・コンデンサが必要です。バルク入力コンデンサは、長い誘導性のリードやトレースまたは電源の容量不足によって入力電源のインピーダンスが損なわれる場合にだけ必要です。バルク・コンデンサは、アルミ電解コンデンサやポリマー・コンデンサでもかまいません。

インダクタの電流リップルを考慮しなければ、入力コンデンサのRMS電流は、各出力に対して次のように概算できます。

$$I_{CIN(RMS)} = \frac{I_{OUT(MAX)}}{\eta\%} \cdot \sqrt{D \cdot (1-D)}$$

ここで、η%は電源モジュールの推定効率です。

出力デカップリング・コンデンサ

LTM4622は高い周波数と広い帯域幅に設計が最適化されているので、低ESRの22μFセラミック・コンデンサを各出力に1個取り付けただけで、低い出力電圧リップルと非常に良好なトランジェント応答を実現できます。出力リップルや動的トランジェント・スパイクを更に低減するために、システム設計者による出力フィルタの追加が必要になる場合があります。1.25A(50%) 負荷ステップ・トランジェント発生時の電圧低下やオーバーシュートを最小限に抑えるための、さまざまな出力電圧と出力コンデンサの一覧を表6に示します。マルチフェーズ動作では、位相数に応じて実効出力リップルが低減されます。このノイズ低減と出力リップル電流の相殺については「アプリケーションノート77」で解説していますが、出力容量は安定性とトランジェント応答によっても変化します。リニアテクノロジのLTpowerCAD™設計ツールをオンラインでダウンロードして、出力リップル、安定性、トランジェント応答を解析し、実装される位相数がN倍に増えるたびに出力リップルがどれだけ低減されるかを計算できます。

Burst Mode動作

中程度の電流での高効率が出力電圧リップルよりも重要なアプリケーションでは、SYNC/MODEピンをINTV_{CC}に接続してBurst Mode動作を使用し、軽負荷時の効率を上げることができます。Burst Mode動作では、電流反転コンパレータ(I_{REV})が負のインダクタ電流を検出して、下側のパワーMOSFETをオフにします。この結果、不連続動作となって効率が高くなります。COMP電圧がゼロ電流レベルを超えて新しいサイクルが開始されるまで、両方のパワーMOSFETがオフ状態に保たれ、出力コンデンサが負荷電流を供給します。

強制連続電流モード(CCM)動作

低電流での効率より周波数固定の動作が重要で、出力リップルを最小限に抑える必要があるアプリケーションでは、強制連続動作を使います。SYNC/MODEピンをGNDに接続すると、強制連続動作をイネーブできます。このモードでは、インダクタ電流が低出力負荷の間反転可能で、COMPの電圧が電流コンパレータのしきい値を常に制御し、上側MOSFETは発振器のパルスごとに必ずオンします。起動時には、LTM4622の出力電圧が安定化されるまで、強制連続モードがディスエーブルされ、インダクタ電流の反転が防止されます。

アプリケーション情報

動作周波数

LTM4622の動作周波数は、小型パッケージ・サイズと最小出力リップル電圧を達成し、なおかつ高い効率を維持するように最適化されています。デフォルトの動作周波数は内部で1MHzに設定されています。ほとんどのアプリケーションでは、追加の周波数調整は必要ありません。

1MHz以外の動作周波数がアプリケーションによって要求される場合は、図26に示すように、FREQピンとSGNDの間に抵抗 R_{FSET} を追加して動作周波数を高くすることができます。動作周波数は次式で計算することができます。

$$f(\text{Hz}) = \frac{3.2e11}{324k \parallel R_{FSET}(\Omega)}$$

スイッチング電流のリップルを低減するため、2.5V～5.5V出力の場合は R_{FSET} をSGNDに接続して、動作周波数を1.5MHz～2.5MHzにすることが必要です。

V _{OUT}	0.6V～1.8V	2.5V	3.3V	5V
f _{SW}	1MHz	1.5MHz	2MHz	2.5MHz
R _{FSET}	Open	649kΩ	324kΩ	215kΩ

FREQピンとINTV_{CC}の間に抵抗を追加すれば、次式で計算されるように動作周波数を低くすることもできます。

$$f(\text{Hz}) = 1\text{MHz} - \frac{5.67e11}{R_{FSET}(\Omega)}$$

設定可能な動作周波数範囲は800kHz～4MHzです。

周波数同期

この電源モジュールには電圧制御発振器と位相検出器で構成されるフェーズロック・ループが内蔵されています。これにより、内部の上側MOSFETのターンオンを外部クロックの立ち上がりエッジにロックすることができます。外部クロックの周波数範囲は、設定動作周波数を中心にして±30%以内にする必要があります。SYNC/MODEピンのクロックを検出してフェーズロック・ループをオンするのにパルス検出回路が使われています。クロックのパルス幅は100ns以上にする必要があります。クロックの“H”レベルは2Vより高くする必要があり、クロックの“L”レベルは0.3Vより低くする必要があります。外部クロックの存在が検出されると、2つのレギュレータ・チャンネルは両方とも強制連続モード動作に移行します。レギュレータの起動時、フェーズロック・ループ機能はディスエーブルされます。

マルチフェーズ動作

出力負荷が2.5Aを超える電流を必要とする場合、LTM4622の2つの出力または複数のLTM4622を並列接続した上で、位相をずらして動作させ、入力と出力の電圧リップルを抑えたまま出力電流を増やすことができます。

マルチフェーズ電源では、入力と出力のどちらのコンデンサのリップル電流の量も大幅に減少します。RMS入力リップル電流は使用する位相数が増えると低減され、実効リップル周波数は位相数倍されます(入力電圧が、使用される位相数×出力電圧より大きいと仮定)。すべての出力を互いに接続した高電流のシングル出力デザインでは、使用する位相数によって出力リップルの振幅を低減することができます。

LTM4622内部の2つのスイッチング・モード・レギュレータ・チャンネルは、位相を180°ずらして動作するように内部設定されています。LTM4622のSYNC/MODEをLTC®6902などの外部マルチフェーズ発振器に同期させることにより、複数のLTM4622を簡単に90°、60°、または45°位相をずらして動作させることができます。これらはそれぞれ4相、6相、または8相の動作に対応します。クロックの位相調整を目的とした4相の設計例を図2に示します。

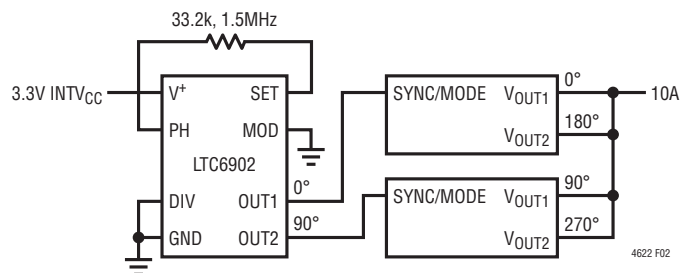


図2. LTC6902を使用した4相動作のクロック位相設定の例

アプリケーション情報

LTM4622は本来、電流モードで制御されるデバイスなので、並列モジュールは優れた電流分担特性を示します。これにより、デザインの発熱バランスがよくなります。並列接続される各チャンネルのRUN、TRACK/SS、FBおよびCOMPピンを相互接続します。図28に、並列動作とピン接続の例を示します。

入力RMSリップル電流の相殺

マルチフェーズ動作は「アプリケーションノート77」で詳細に説明されています。入力RMSリップル電流の相殺を数学的に導出し、RMSリップル電流の減少を、インタリーブされた位相の数の関数として表したグラフを掲載しています。図3に、そのグラフを示します。

ソフトスタートおよび出力電圧トラッキング

TRACK/SSピンによって、レギュレータをソフトスタートさせることも、別の電源をトラッキングさせることもできます。TRACK/SSピンに接続されたコンデンサにより、出力電圧の

上昇率が設定されます。内部の1.4μA電流源が外付けのソフトスタート・コンデンサを充電し、その電圧はINTV_{CC}ピンの電圧に近づきます。TRACK/SSピンの電圧が0.6Vより低くなると、出力電圧の制御は0.6Vの内部リファレンス電圧に引き継がれます。ソフトスタートの合計時間は次のように計算できます。

$$t_{ss} = 0.6 \cdot \frac{C_{ss}}{1.4\mu A}$$

ここで、C_{SS}はTRACK/SSピンに接続されている容量です。電流フォールドバックと強制連続モードはソフトスタートの間ディスエーブルされます。

TRACK/SSピンがフロート状態のとき、LTM4622の内部ソフトスタート時間は400μsです。

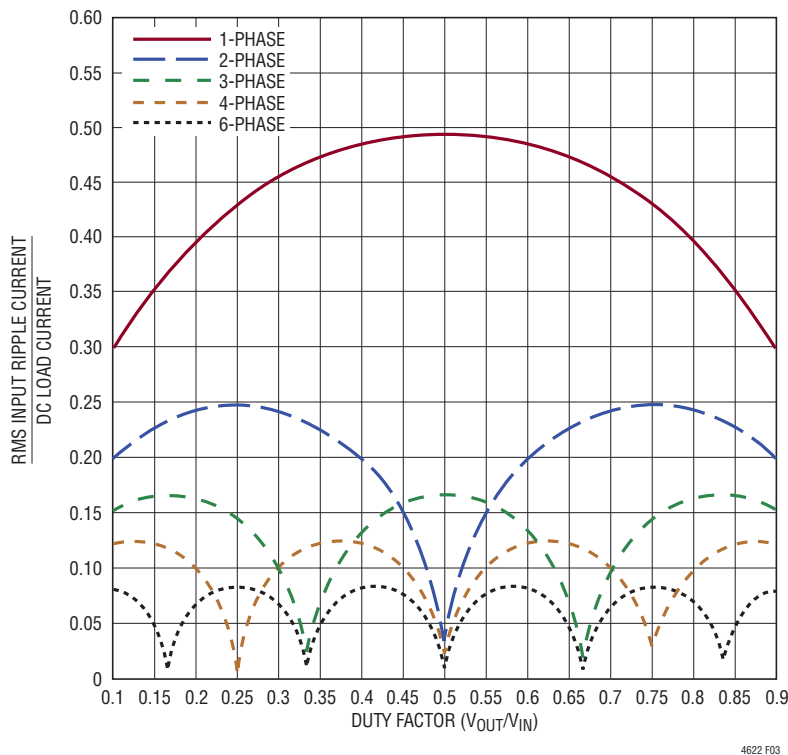


図3.DC負荷電流に対する入力RMS電流の比率のデューティ・サイクル依存性

アプリケーション情報

出力電圧のトラッキングはTRACK/SSピンを使用して外部から設定することもできます。出力を別のレギュレータによってトラッキングアップおよびトラッキングダウンさせることができます。スレーブ・レギュレータの出力スルーレートがマスタのスルーレートに比例する比例トラッキングの波形および回路図の例を図4および図5に示します。

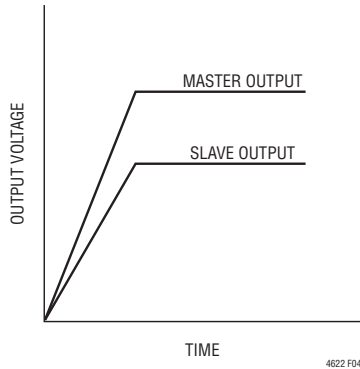


図4. 出力比例トラッキングの波形

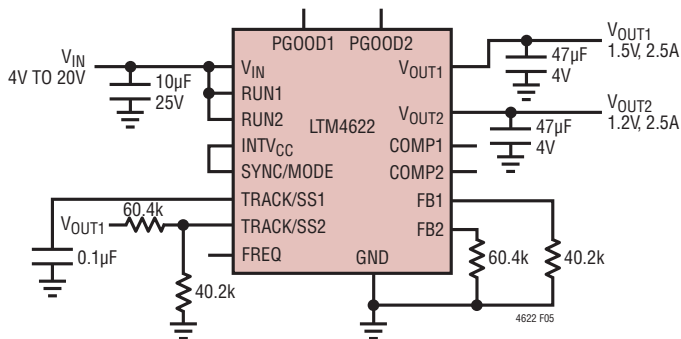


図5. 出力電圧比例トラッキングの回路例

スレーブ・レギュレータのTRACK/SSピンは抵抗分割器 $R_{TR(TOP)}/R_{TR(BOT)}$ を介してマスタの出力に接続されており、その電圧は、TRACK/SSピンの電圧が0.6Vより低いとき、スレーブの出力電圧を安定化するために使用されるので、スレーブの出力電圧とマスタの出力電圧は起動時に次の式を満たす必要があります。

$$V_{OUT(SL)} \cdot \frac{R_{FB(SL)}}{R_{FB(SL)} + 60.4k} = V_{OUT(MA)} \cdot \frac{R_{TR(TOP)}}{R_{TR(TOP)} + R_{TR(BOT)}}$$

図5に示すように、 $R_{FB(SL)}$ は帰還抵抗であり、 $R_{TR(TOP)}/R_{TR(BOT)}$ はスレーブ・レギュレータのTRACK/SSピンに接続されている抵抗分割器です。

上記の式に従うと、ボルト/時間を単位とするマスタの出力スルーレート (MR) とスレーブの出力スルーレート (SR) は次式により求められます。

$$\frac{MR}{SR} = \frac{\frac{R_{FB(SL)}}{R_{FB(SL)} + 60.4k}}{\frac{R_{TR(TOP)}}{R_{TR(TOP)} + R_{TR(BOT)}}}$$

たとえば、 $V_{OUT(MA)} = 1.5V$ 、 $MR = 1.4V/1ms$ および $V_{OUT(SL)} = 1.2V$ 、 $SR = 1.2V/1ms$ とします。前述の式から、 $R_{TR(TOP)} = 60.4k$ および $R_{TR(BOT)} = 40.2k$ が比例トラッキングに適した組み合わせであると解くことができます。

TRACKピンは、その特定のチャネルでトラッキングを行うのに抵抗分割器が使われていると、 $1.5\mu A$ の電流源をオンします。このため、TRACKピン入力にオフセットが生じます。上式で計算した抵抗値と比が同じで、値がもっと小さな抵抗を使うことができます。例えば、 $60.4k$ が使われている場合、 $6.04k$ を使ってTRACKピンのオフセットを無視できる値に下げることができます。

図6の波形に示すように、同時出力トラッキングは、マスタの出力スルーレート (MR) がスレーブの出力スルーレート (SR) と同じである特殊な比例出力トラッキングとして認識することができます。

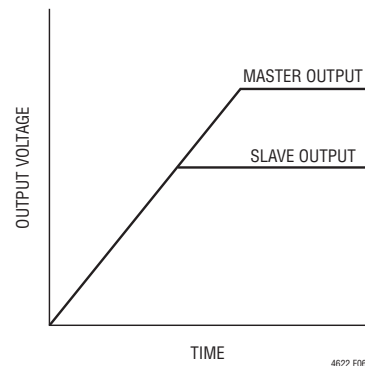


図6. 出力同時トラッキングの波形

アプリケーション情報

式から容易に分かるように、同時トラッキングでは、スレーブ・レギュレータのTRACK/SSピンの抵抗分割器が帰還抵抗分割器と常に同じです。

$$\frac{R_{FB(SL)}}{R_{FB(SL)} + 60.4k} = \frac{R_{TR(TOP)}}{R_{TR(TOP)} + R_{TR(BOT)}}$$

たとえば、 $R_{TR(TOP)} = 60.4k$ および $R_{TR(BOT)} = 60.4k$ は、 $V_{OUT(MA)} = 1.5V$ および $V_{OUT(SL)} = 1.2V$ のアプリケーションの同時トラッキングに適した組み合わせです。

パワーグッド

PGOODピンはオープン・ドレインのピンで、有効な出力電圧レギュレーションをモニタするのに使うことができます。このピンはレギュレーション・ポイントの上下 $\pm 8\%$ の範囲をモニタします。モニタ用の抵抗を特定の電源電圧までブルアップできます。トランジェント時または V_{OUT} の動的变化時に不要なPGOODグリッチを防ぐため、LTM4622のPGOODの立ち下がりエッジには約 $40\mu s$ のブランキング遅延が含まれています。

安定性補償

LTM4622モジュールの内部補償ループは、低ESRのセラミック出力コンデンサのみのアプリケーション向けに設計され、最適化されています。ほとんどのアプリケーションの要件に対して表7が与えられています。制御ループの最適化には、LTpowerCAD設計ツールをダウンロードして利用できます。

RUN イネーブル

RUNピンの電圧をグランド電位まで下げると、LTM4622は強制的にシャットダウン状態になり、上下両側のパワー MOSFET およびほとんどの内部制御回路はオフします。RUNピンの電圧を $1.22V$ より高くすると、デバイス全体がオンします。

低入力電圧アプリケーション

V_{IN} ピンが $INTV_{CC}$ ピンに接続されているとき、LTM4622は $3.3V$ 入力で動作可能です。アプリケーション回路については図27を参照してください。 $INTV_{CC}$ ピンの絶対最大定格電圧が $3.6V$ であることに注意してください。

プリバイアスされた出力の起動

出力コンデンサがプリバイアスされた状態で電源を起動する必要がある状況が生じることがあります。この場合、出力のプリバイアスを放電せずに起動することが必要です。LTM4622は、出力コンデンサを放電せずに、プリバイアスした状態で安全に起動できます。

LTM4622は、TRACK/SSピンの電圧が $0.6V$ のリファレンス電圧に達するまで不連続モード(DCM)の動作を強制することにより、これを実現します。これにより、プリバイアスされた出力での起動中にBGがオンして出力を放電することを防ぎます。 $INTV_{CC}$ ($3.3V$)の電圧より高い電圧でLTM4622をプリバイアスしないようにしてください。

過熱保護

内蔵されている過熱保護機能は、モジュールの接合部温度をモニタします。接合部温度が約 $160^{\circ}C$ に達すると、温度が約 $15^{\circ}C$ 下がるまで両方のパワースイッチがオフします。

入力過電圧保護

内部のパワー MOSFET デバイスをトランジェント電圧スパイクから保護するため、LTM4622では各 V_{IN} ピンを連続してモニタし、過電圧状態の有無を検査します。 V_{IN} が $22.5V$ を超えると、レギュレータは対応するチャネルの2つのパワー MOSFETを両方ともオフして、動作を一時停止します。 V_{IN} が $21.5V$ より低くなると、レギュレータは直ちに通常動作を再開します。過電圧状態が解消されると、レギュレータはソフトスタート機能を実行します。

熱に関する検討事項と出力電流のディレーティング

データシートの「ピン配置」セクションに記載された熱抵抗は、JESD 51-9に定義されたパラメータと整合しています。これらのパラメータは、有限要素解析(FEA)ソフトウェアのモデリング・ツールでの使用を意図したものです。モデリング・ツールでは、JESD 51-9(“Test Boards for Area Array Surface Mount Package Thermal Measurements”)によって定義されたハードウェア・テストボードに μ Moduleパッケージを実装して行われたハードウェア評価で得られた熱的モデリング、シミュレーション、相関の結果を使用します。これらの熱係数を示

アプリケーション情報

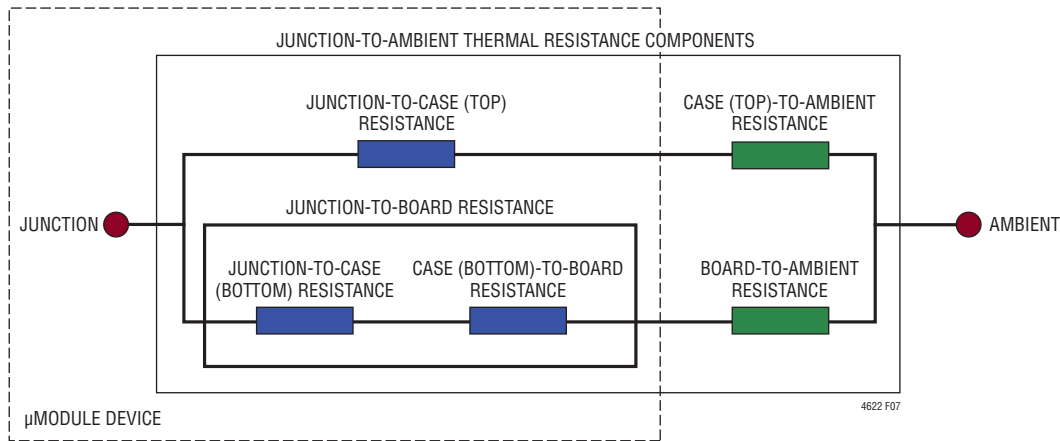


図7.JESD 51-12 熱係数の図解

す意図は、JESD51-12 (“Guidelines for Reporting and Using Electronic Package Thermal Information”) に示されています。

多くの設計者は、さまざまな電気的および環境的動作条件で動作する実際のアプリケーションにおける μ Moduleレギュレータの熱性能を予測するのに、実験室の装置およびデモボードのようなテスト手段の使用を選択して、FEAの作業を補強できます。FEAソフトウェアがないと、「ピン配置」セクションに記載されている熱抵抗自体では熱性能の目安を示すことになりません。代わりに、このデータシートに記載のディレーティング曲線を一定の方法で使用すれば、各ユーザーのアプリケーション/使用法に関する見通しと参考情報が得られますし、熱性能をユーザー独自のアプリケーションと対応付けるようにディレーティング曲線を適合させることもできます。

「ピン配置」には、通常はJESD 51-12に明示的に定義された4つの熱係数が記載されています。以下に、これらの係数の定義の引用または説明を示します。

1. θ_{JA} (接合部から周囲までの熱抵抗) は、1立方フィートの密閉された筐体内で測定された、接合部から自然対流する周囲の空気までの熱抵抗です。この環境は、自然対流により空気が移動しますが、「静止空気」と呼ばれることがあります。この値は、JESD 51-9で定義されているテスト・ボードに実装したデバイスを使って決定されます。このテスト・ボードは実際のアプリケーションまたは実現可能な動作条件を反映するものではありません。
2. $\theta_{JCbottom}$ (接合部から製品のケースの底面までの熱抵抗) は、部品全電力損失がパッケージの底面を流れて出する場合の接合部から基板までの熱抵抗です。この環境は、自然対流により空気が移動しますが、「静止空気」と呼ばれることがあります。この値は、JESD 51-9で定義されているテスト・ボードに実装したデバイスを使って決定されます。このテスト・ボードは実際のアプリケーションまたは実現可能な動作条件を反映するものではありません。
3. θ_{JCtop} (接合部から製品のケースの上面までの熱抵抗) は、部品のほぼ全電力損失がパッケージの上面を流れて出する状態で決定されます。標準的 μ Moduleの電気的接続はパッケージの底部なので、接合部からデバイスの頂部に熱の大半が流れるようにアプリケーションが動作することは稀です。 $\theta_{JCbottom}$ の場合のように、この値はパッケージの比較には役立ちますが、このテスト条件は一般にユーザーのアプリケーションに合致しません。
4. θ_{JB} (接合部からプリント回路基板までの熱抵抗) は、熱の大部分が μ Moduleの底部を流れて基板に流れ出すときの接合部から基板までの熱抵抗であり、実際には、 $\theta_{JCbottom}$ と、デバイスの底部から半田接合部を通り、基板の一部までの熱抵抗の和です。基板の温度は、両面の2層基板を使って、パッケージからの規定された距離で測定されます。この基板はJESD 51-9に記述されています。

アプリケーション情報

前述の熱抵抗を図式化したものが図7です。青色で示された部分は μ Moduleレギュレータ内部の熱抵抗、緑色で示された部分は μ Moduleの外部に存在する熱抵抗です。

実際には、JESD51-12で定義されている「ピン配置」セクションに示されている4種類の熱抵抗パラメータは、その1つ1つでもいくつかの組み合わせでも、 μ Moduleの通常の動作条件を再現することも伝達することもないことを明らかにする必要があります。たとえば、標準規格では θ_{JCtop} および $\theta_{JCbottom}$ を個別に定義していますが、通常の基板実装アプリケーションでは、 μ Moduleの全電力損失(熱)の100%がパッケージの上面だけまたは底面だけを通して熱的に伝達されることはありません。実際には、電力損失はパッケージの両面から熱的に放散されます。ヒートシンクと空気流がない場合には、当然、熱流の大部分は基板に流れます。

SIP (System-In-Package) モジュール内部では、電力損失を生じるパワーデバイスや部品が複数存在するので、その結果、部品やダイのさまざまな接合部を基準にした熱抵抗は、パッケージの全電力損失に対して正確に線形ではないことに注意してください。この複雑さを(モデリングの簡単さを犠牲にすることなく、しかも実用的な現実性を無視せずに)調和させるため、制御された環境室でのラボ・テストとともにFEAソフトウェア・モデリングを使うアプローチが取られ、このデータシートで与えられている熱抵抗値の定義と相関が得られました。(1)はじめに、FEAソフトウェアを使用し、正確な材料係数に加えて正確な電力損失源の定義を使用することにより、 μ Module

と指定のPCBの機械的形状モデルを高い精度で構築します。(2)このモデルによって、JESD 51-9に適合するソフトウェア定義のJEDEC環境のシミュレーションを行い、さまざまな界面における電力損失熱流と温度測定値を予測します。その値からJEDEC定義の熱抵抗値を計算できます。(3)モデルとFEAソフトウェアを使用してヒートシンクと空気流がある場合の μ Moduleの熱性能を評価します。(4)これらの熱抵抗値を計算して分析し、ソフトウェア・モデル内でさまざまな動作条件によるシミュレーションを行った上で、これを再現する徹底した評価実験を実施します。具体的には、制御環境チャンバ内で、シミュレーションと同じ電力損失でデバイスを動作させながら、熱電対を使用して温度を測定します。このプロセスと必要な作業の結果、このデータシートの別のセクションに示されているデレーティング曲線が得られました。これらの実験室評価を実施し、 μ Moduleモデルとの相関をとってから θ_{JB} と θ_{BA} を合計すると、適切な環境のチャンバ内における空気流およびヒートシンクなしの μ Moduleモデルと、きわめてよい相関が得られました。この $\theta_{JB} + \theta_{BA}$ の値は「ピン配置」セクションに示されていますが、空気流がなく上面にヒートシンクを取り付けていない状態では、電力損失のほぼ100%が接合部から基板を通して周囲に流れるので、この値は θ_{JA} の値に正確に等しくなります。

図8～図12の1V、1.5V、2.5V、3.3V、5Vの電力損失曲線を図13～図21の負荷電流デレーティング曲線と組み合わせることで使用することにより、ヒートシンクを使用しないさまざまなエ

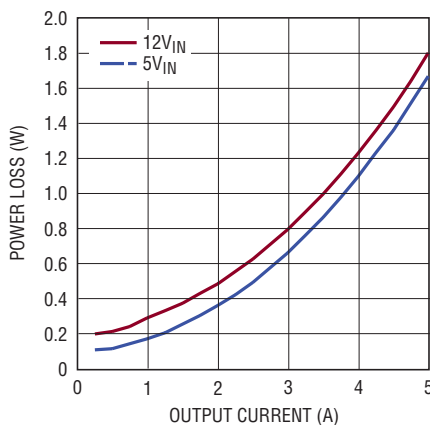


図8. 1V出力での電力損失

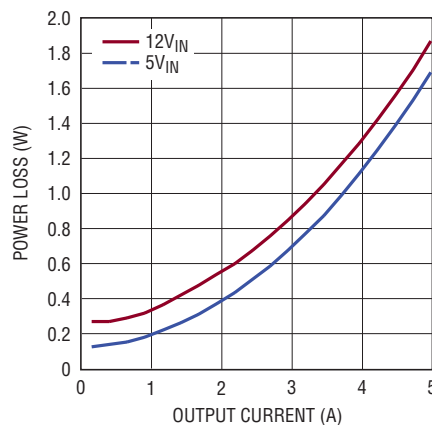


図9. 1.5V出力での電力損失

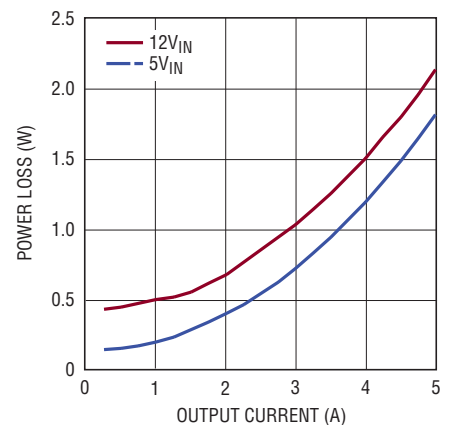


図10. 2.5V出力での電力損失

アプリケーション情報

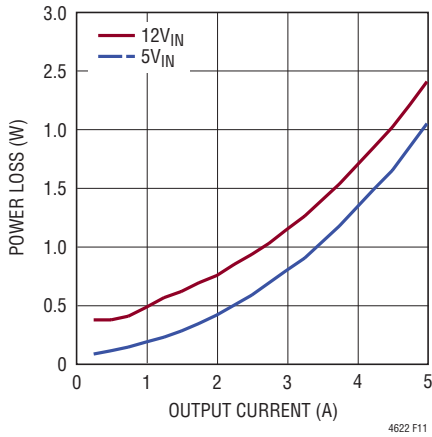


図 11. 3V 出力での電力損失

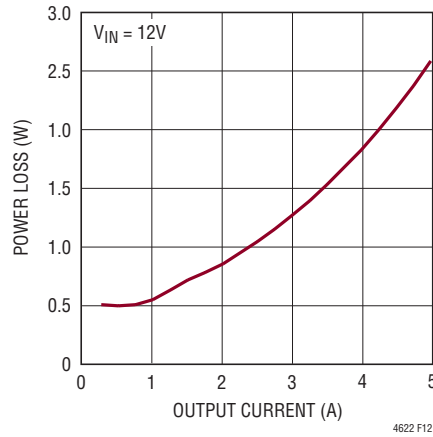


図 12. 5V 出力での電力損失

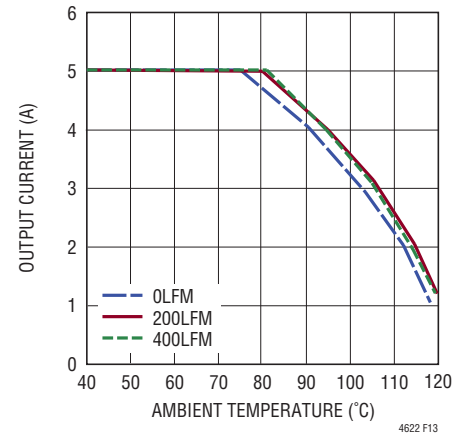


図 13. 5V 入力、1V 出力のディレーティング曲線、ヒートシンクなし

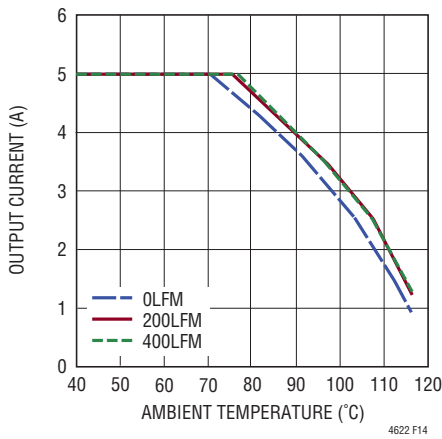


図 14. 12V 入力、1V 出力のディレーティング曲線、ヒートシンクなし

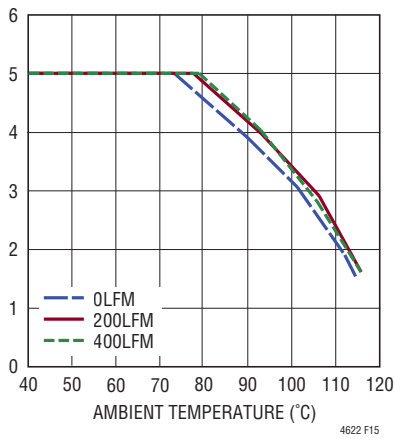


図 15. 5V 入力、1.5V 出力のディレーティング曲線、ヒートシンクなし

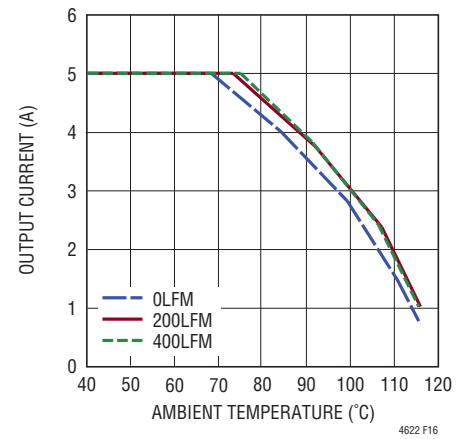


図 16. 12V 入力、1.5V 出力のディレーティング曲線、ヒートシンクなし

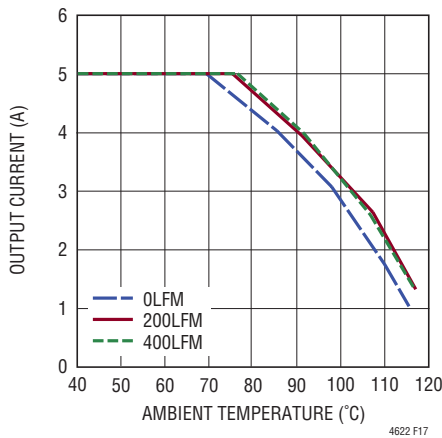


図 17. 5V 入力、2.5V 出力のディレーティング曲線、ヒートシンクなし

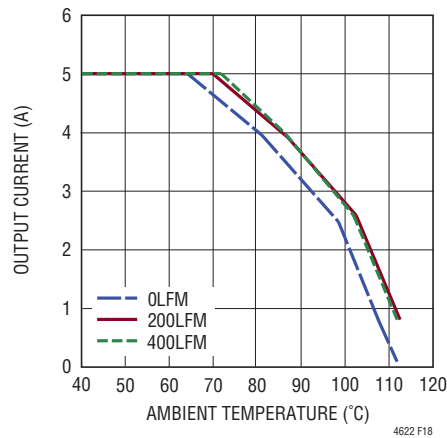


図 18. 12V 入力、2.5V 出力のディレーティング曲線、ヒートシンクなし

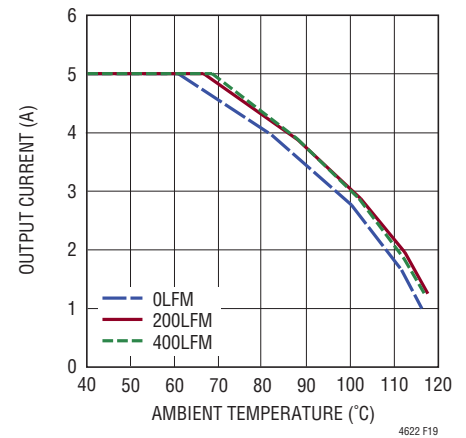


図 19. 5V 入力、3.3V 出力のディレーティング曲線、ヒートシンクなし

4622fa

アプリケーション情報

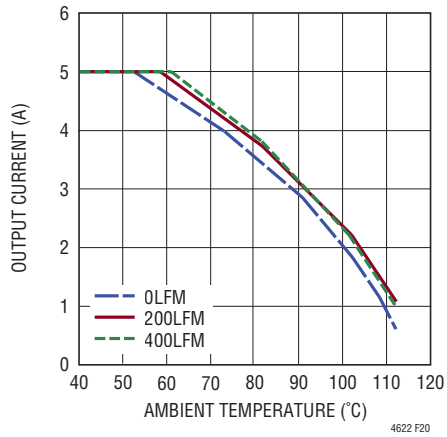


図20.12V入力、3.3V出力のディレーティング曲線、ヒートシンクなし

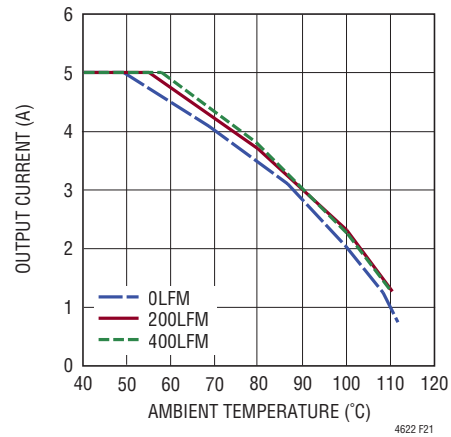


図21.12V入力、5V出力のディレーティング曲線、ヒートシンクなし

表2. 1V出力

ディレーティング曲線	V _{IN} (V)	電力損失曲線	エアフロー (LFM)	ヒートシンク	θ _{JA} (°C/W)
図13、図14	5、12	図8	0	なし	19～20
図13、図14	5、12	図8	200	なし	17～18
図13、図14	5、12	図8	400	なし	17～18

表3. 1.5V出力

ディレーティング曲線	V _{IN} (V)	電力損失曲線	エアフロー (LFM)	ヒートシンク	θ _{JA} (°C/W)
図15、図16	5、12	図9	0	なし	19～20
図15、図16	5、12	図9	200	なし	17～18
図15、図16	5、12	図9	400	なし	17～18

表4. 2.5V出力

ディレーティング曲線	V _{IN} (V)	電力損失曲線	エアフロー (LFM)	ヒートシンク	θ _{JA} (°C/W)
図17、図18	5、12	図10	0	なし	19～20
図17、図18	5、12	図10	200	なし	17～18
図17、図18	5、12	図10	400	なし	17～18

表5. 3.3V出力

ディレーティング曲線	V _{IN} (V)	電力損失曲線	エアフロー (LFM)	ヒートシンク	θ _{JA} (°C/W)
図19、20	5、12	図11	0	なし	19～20
図19、20	5、12	図11	200	なし	17～18
図19、20	5、12	図11	400	なし	17～18

表6. 5V出力

ディレーティング曲線	V _{IN} (V)	電力損失曲線	エアフロー (LFM)	ヒートシンク	θ _{JA} (°C/W)
図21	12	図12	0	なし	19～20
図21	12	図12	200	なし	17～18
図21	12	図12	400	なし	17～18

アプリケーション情報

表 7. 各レギュレータ・チャネルでの出力電圧応答と部品の一覧(図 24 を参照)、1.25A 負荷ステップ時の標準的測定値

C _{IN} (セラミック)	製品番号	値	C _{OUT1} (セラミック)	製品番号	値	C _{OUT2} (バルク)	製品番号	値
村田製作所	GRM188R61E475KE11#	4.7μF、25V、0603、X5R	村田製作所	GRM21R60J476ME15#	47μF、6.3V、0805、X5R	パナソニック	6TPC150M	150μF、6.3V、3.5×2.8×1.4mm
村田製作所	GRM188R61E106MA73#	10μF、25V、0603、X5R	村田製作所	GRM188R60J226MEA0#	22μF、6.3V、0603、X5R	三洋電機		
太陽誘電	TMK212BJ475KG-T	4.7μF、25V、0805、X5R	太陽誘電	JMK212BJ476MG-T	47μF、6.3V、0805、X5R			

V _{OUT} (V)	C _{IN} (CERAMIC) (μF)	C _{IN} (BULK)	C _{OUT1} (CERAMIC) (μF)	C _{OUT2} (BULK) (μF)	C _{FF} (pF)	V _{IN} (V)	電圧 低下量 (mV)	P-P 変動量 (mV)	回復時間 (μS)	負荷ステップ (A)	負荷ステップの スルーレート (A/μS)	R _{FB} (kΩ)
1	10	0	1x47	0	0	5, 12	0	103	4	1.25	10	90.9
1	10	0	1x10	150	0	5, 12	0	52	10	1.25	10	90.9
1.2	10	0	1x47	0	0	5, 12	0	113	4	1.25	10	60.4
1.2	10	0	1x10	150	0	5, 12	0	56	10	1.25	10	60.4
1.5	10	0	1x47	0	0	5, 12	0	131	8	1.25	10	40.2
1.5	10	0	1x10	150	0	5, 12	0	61	14	1.25	10	40.2
1.8	10	0	1x47	0	0	5, 12	0	150	8	1.25	10	30.1
1.8	10	0	1x10	150	0	5, 12	0	67	16	1.25	10	30.1
2.5	10	0	1x47	0	0	5, 12	0	184	8	1.25	10	19.1
2.5	10	0	1x10	150	0	5, 12	0	78	20	1.25	10	19.1
3.3	10	0	1x47	0	0	5, 12	0	200	12	1.25	10	13.3
3.3	10	0	1x10	150	0	5, 12	0	78	35	1.25	10	13.3
5	10	0	1x47	0	0	5, 12	0	309	12	1.25	10	8.25
5	10	0	1x10	150	0	5, 12	0	114	60	1.25	10	8.25

アプリケーション情報

アフロー条件でのLTM4622 (2相シングル出力動作時) のおおよその θ_{JA} 熱抵抗を計算することができます。電力損失曲線は室温で測定されますが、接合部温度が120°Cの場合1.35の倍率で増加します。ディレーティング曲線は、5Aを始点とする出力電流と40°Cを始点とする周囲温度の関数としてプロットされます。これらの出力電圧が選ばれたのは、低めおよび高めの出力電圧範囲を含むようにして、熱抵抗の相関をとるためです。熱モデルは、制御温度室での数回の温度測定と熱モデリング解析から得られます。エアフローありとエアフローなしの条件で周囲温度を上げながら接合部温度をモニタします。周囲温度の変化による電力損失の増加はディレーティング曲線に加味されています。周囲温度の上昇に合わせて出力電流つまり電力が減少するので、接合部温度は最大で約120°Cに維持されます。出力電流が減少することにより、周囲温度が上昇するにつれて内部モジュールの損失は減少します。モニタされている接合部温度である120°Cから周囲動作温度を引くと、許容できるモジュールの温度上昇が規定されます。図15の例では、エアフローとヒートシンクなしで約102°Cのとき、負荷電流は約3Aにディレーティングされ、12V入力から1.5V/3A出

力を得る場合の電力損失は約0.95Wです。0.95Wの損失は、12V入力、1.5V/3A出力での電力損失曲線から得られる約0.7Wの室温での損失、および1.35の倍率を使って計算されます。120°Cの接合部温度から102°Cの周囲温度を差し引き、その差の18°Cを0.95Wで割ると19°C/Wの熱抵抗 θ_{JA} が得られます。表3はこれと非常に近い19~20°C/Wの値を規定しています。エアフローとヒートシンクの有無を条件とした1V、1.5V、2.5V、3.3V、および5V出力の等価熱抵抗を表2~表6に示します。さまざまな条件で得られた表2~表6の熱抵抗に、周囲温度の関数として計算された電力損失を掛けて、周囲温度を超える温度上昇(したがって最大接合部温度)を求めることができます。室温での電力損失を「標準的性能特性」セクションの効率曲線から求めて、前述の周囲温度の倍率で調整することができます。プリント回路基板は1.6mm厚の4層構造で、外側2層には2オンス銅箔、内側2層には1オンス銅箔を使用しています。PCBの寸法は95mm×76mmです。

入力が12V、出力が3.3Vと5Vでそれぞれ2.5A DCを供給している、ヒートシンクとエアフローなしのLTM4622の測定された熱画像を図22に示します。

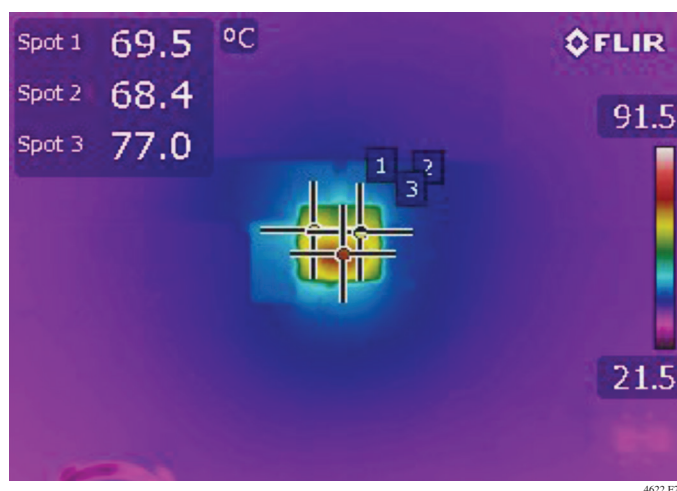


図22. 熱画像、12V入力、3.3Vと5Vの出力、各出力2.5A DC、エアフローなし、ヒートシンクなし

アプリケーション情報

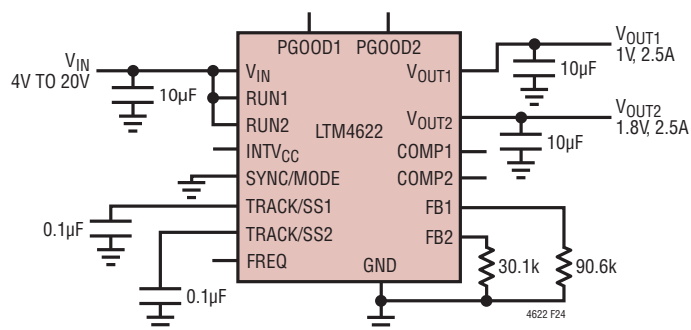


図 24. 4V ~ 20V 入力、1V/2.5A および 1.8V/2.5A 出力の設計

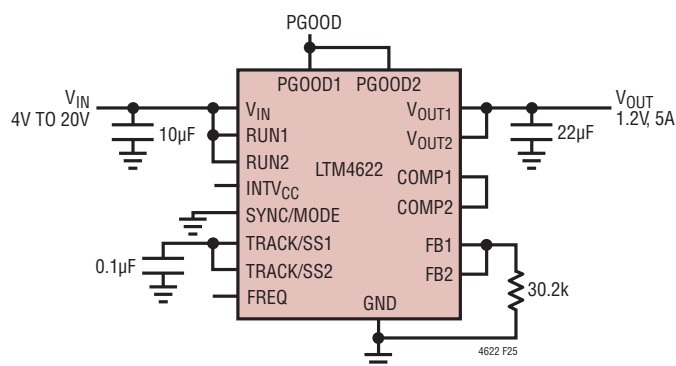


図 25. 4V ~ 20V 入力、並列 2 相、1.2V/5A 出力の設計

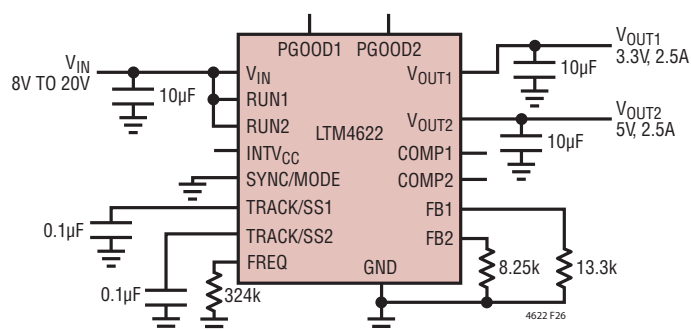


図 26. 8V ~ 20V 入力、3.3V/2.5A および 5V/2.5A 出力 (スイッチング周波数 2MHz) の設計

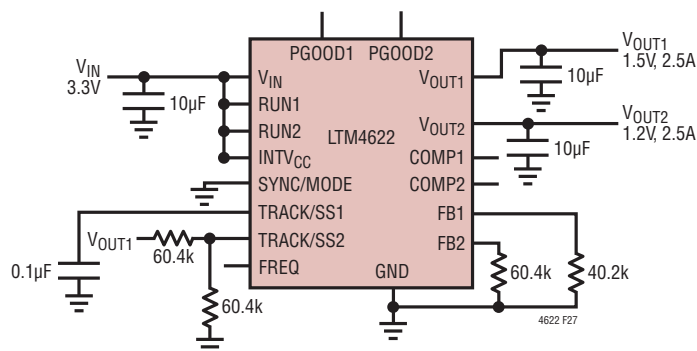


図27.3.3V入力、1.5V/2.5Aおよび1.2V/2.5A出力(出力同時トラッキング)の設計

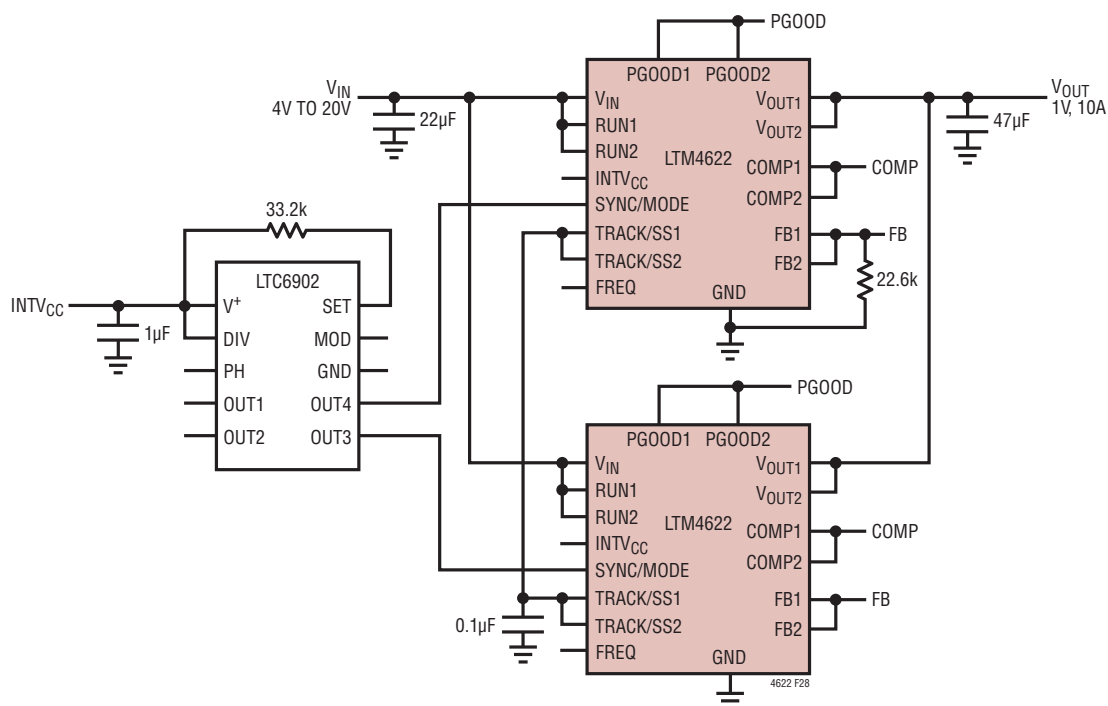


図28.LTC6902を使用した4相、1V/10A出力の設計

パッケージ



パッケージの行と列のラベルは μ Module
製品間で異なります。各パッケージの
レイアウトをよく確認してください。

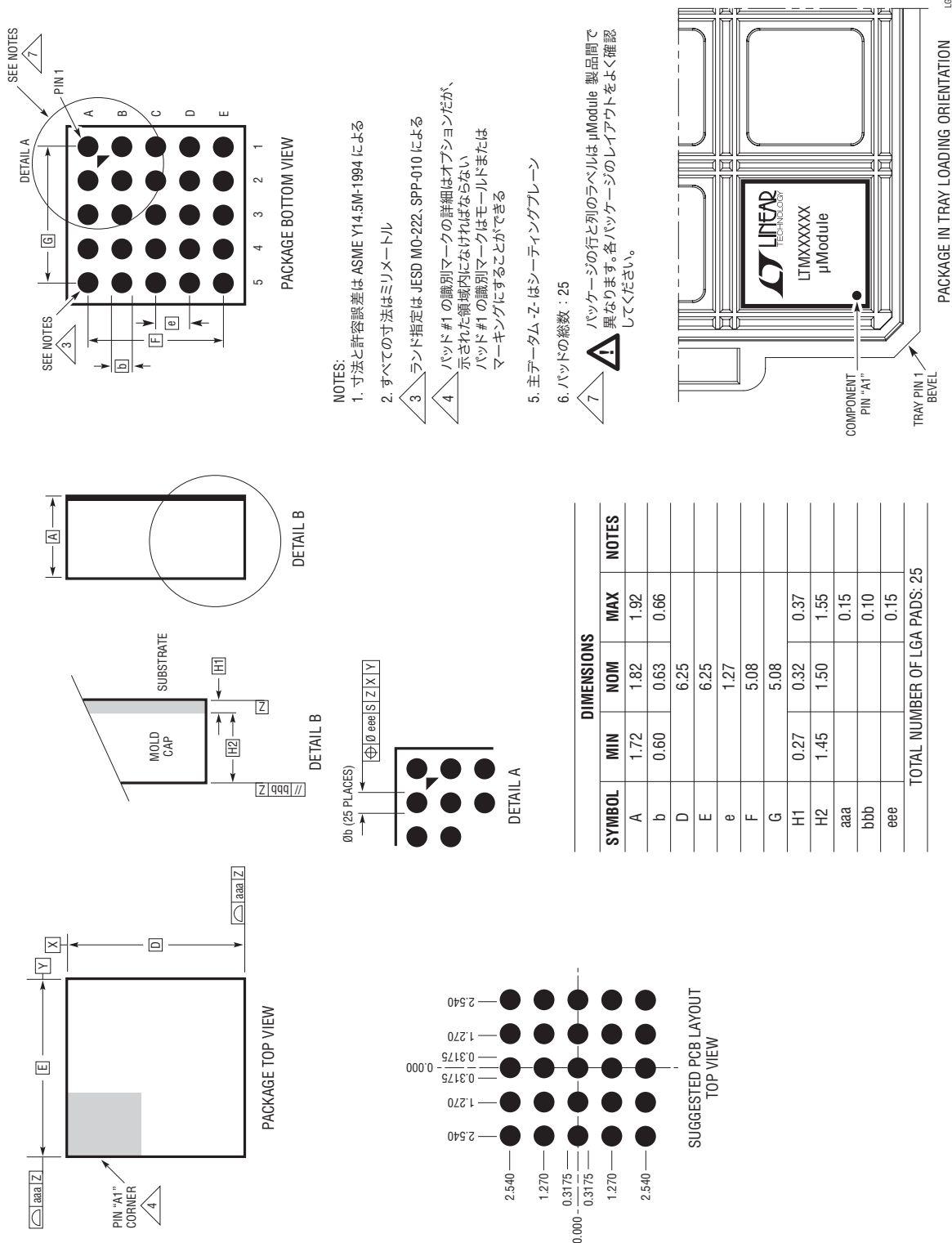
LTM4622 コンポーネント LGA ピン配置

ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能	ピンID	機能
A1	V _{OUT2}	A2	V _{IN}	A3	TRACK/SS2	A4	FB2	A5	COMP2
B1	V _{OUT2}	B2	RUN2	B3	V _{IN}	B4	PGOOD2	B5	GND
C1	GND	C2	GND	C3	INTV _{CC}	C4	FREQ	C5	SYNC/MODE
D1	V _{OUT1}	D2	RUN1	D3	V _{IN}	D4	PGOOD1	D5	GND
E1	V _{OUT1}	E2	V _{IN}	E3	TRACK/SS1	E4	FB1	E5	COMP1

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

LGA Package
25-Lead (6.25mm × 6.25mm × 1.82mm)
(Reference LTC DWG # 05-08-1949 Rev 0)

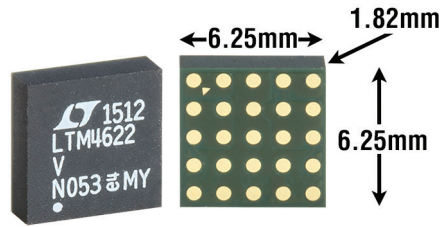


改訂履歴

REV	日付	説明	ページ番号
A	08/15	タイトルと概要に「シングル5A」を追加	1

LTM4622

パッケージの写真



デザイン・リソース

主題	説明
μModule のデザイン/製造リソース	設計: <ul style="list-style-type: none">• 選択ガイド• デモボードおよび Gerber ファイル• 無料シミュレーション・ツール 製造: <ul style="list-style-type: none">• クイック・スタート・ガイド• PCB の設計、組立、および製造ガイドライン• パッケージおよびボード・レベルの信頼性
μModule レギュレータ製品の検索	1. 製品の表をパラメータによって並べ替え、結果をスプレッドシートとしてダウンロードする 2. Quick Power Search パラメトリック・テーブルを使って検索を実行する <div>Quick Power Search Input V_{in} (Min) <input type="text"/> V V_{in} (Max) <input type="text"/> V Output V_{out} <input type="text"/> V I_{out} <input type="text"/> A <input type="button" value="Search"/></div>
TechClip ビデオ	μModule 製品の電気的特性と熱特性のベンチマーク・テストの方法を詳しく説明した短いビデオ
デジタル・パワーシステム・マネージメント	リニアテクノロジーのデジタル電源管理デバイス・ファミリは、電源の監視、管理、マージン制御およびシーケンス制御などの基本機能を提供する高度に集積されたソリューションであり、ユーザーの構成とフォルト・ログを保存する EEPROM を搭載しています。

関連製品

製品番号	説明	注釈
LTM4623	20V 入力、3A 降圧 μModule レギュレータ	$4V \leq V_{IN} \leq 20V$ 、 $0.6V \leq V_{OUT} \leq 5.5V$ 、PLL 入力、CLKOUT、 V_{OUT} のトラッキング、PGOOD、 $6.25mm \times 6.25mm \times 1.82mm$ LGA
LTM4624	14V 入力、4A 降圧 μModule レギュレータ	$4V \leq V_{IN} \leq 14V$ 、 $0.6V \leq V_{OUT} \leq 5.5V$ 、 V_{OUT} のトラッキング、PGOOD、 $6.25mm \times 6.25mm \times 5.01mm$ BGA
LTM4625	20V 入力、5A 降圧 μModule レギュレータ	$4V \leq V_{IN} \leq 20V$ 、 $0.6V \leq V_{OUT} \leq 5.5V$ 、PLL 入力、CLKOUT、 V_{OUT} のトラッキング、PGOOD、 $6.25mm \times 6.25mm \times 5.01mm$ BGA
LTM4619	デュアル 26V、4A 降圧 μModule レギュレータ	$4.5V \leq V_{IN} \leq 26.5V$ 、 $0.8V \leq V_{OUT} \leq 5V$ 、PLL 入力、 V_{OUT} のトラッキング、PGOOD、 $15mm \times 15mm \times 2.82mm$ LGA
LTM4618	$V_{IN} = 26V$ 、6A 降圧 μModule レギュレータ	$4.5V \leq V_{IN} \leq 26.5V$ 、 $0.8V \leq V_{OUT} \leq 5V$ 、PLL 入力、 V_{OUT} のトラッキング、 $9mm \times 15mm \times 4.32mm$ LGA
LTM4614	デュアル 5V、4A μModule レギュレータ	$2.375V \leq V_{IN} \leq 5.5V$ 、 $0.8V \leq V_{OUT} \leq 5V$ 、 $15mm \times 15mm \times 2.82mm$ LGA パッケージ
LTC6902	スペクトラム拡散周波数変調機能を搭載したマルチフェーズ発振器	

4622fa