

PLL、出力トラッキング およびマーージニングを備えた 12A、28V_{IN} DC/DC μ Moduleレギュレータ

特長

- 完全なスイッチモード電源
- 広い入力電圧範囲: 4.5V~28V
- 標準12AのDC出力電流、14Aのピーク出力電流
- 出力電圧: 0.6V~5V
- 出力電圧トラッキングおよびマーージニング
- 複数の μ Module[®]レギュレータを並列接続することにより、電流分担を実現
- 差動リモート・センスによる高精度レギュレーション
- PLL周波数同期
- $\pm 1.5\%$ のレギュレーション
- 電流フォールドバック保護(起動時にディスエーブル)
- 無鉛仕上げRoHS準拠、金仕上げLGA(e4)またはSAC 305 BGA(e1)
- 超高速過渡応答
- 電流モード制御
- 入力電圧5V、出力電圧3.3V時の効率: 最大95%
- プログラム可能なソフトスタート
- 出力過電圧保護
- 実装面積が小さく、高さの低い(15mm×15mm×2.82mm)表面実装LGA/パッケージと(15mm×15mm×3.42mm)BGAパッケージ

アプリケーション

- テレコムおよびネットワーク機器
- サーバ
- 産業用機器
- ポイントオブロード (POL) レギュレーション

概要

LTM[®]4601HVは完全な12A降圧スイッチモードDC/DC電源で、スイッチング・コントローラ、MOSFET、インダクタ、すべてのサポート部品をパッケージに搭載しています。この μ Moduleレギュレータは、小型の表面実装パッケージ(LGAの場合)は15mm×15mm×2.82mm、BGAの場合は15mm×15mm×3.42mm)で供給されます。LTM4601HVは4.5V~28Vの入力電圧範囲で動作し、0.6V~5Vの出力電圧範囲が可能で、出力電圧のトラッキングとマーージニングをサポートしています。高効率設計により、12Aの連続電流(ピーク電流は14A)を供給します。また、入力と出力にバルク・コンデンサを使用するだけで設計を完成させることができます。

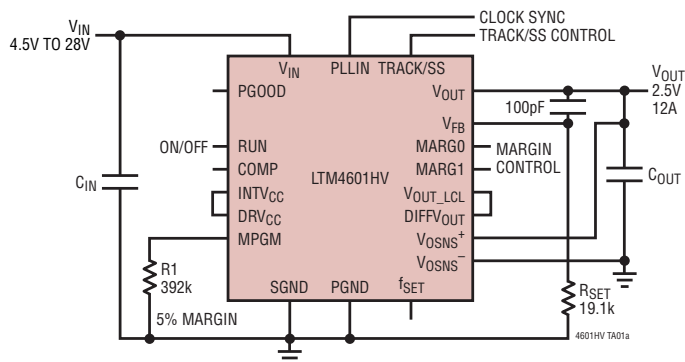
高さの低い軽量パッケージはプリント基板裏面の未使用スペースへの実装が容易なので、高部品密度のポイントオブロード・レギュレーションが可能です。この μ Moduleレギュレータは外部クロックと同期可能なので、望ましくない周波数の高調波成分を低減することができます。また、PolyPhase[®]動作が可能なので、大きな負荷電流を供給できます。

高いスイッチング周波数と適応オン時間電流モード・アーキテクチャにより、安定性を損なうことなく入力および負荷の変動に対するきわめて高速な過渡応答を実現します。内蔵の差動リモート・センス・アンプを使用して、負荷電流と関係なく出力電圧を高精度で安定化することができます。

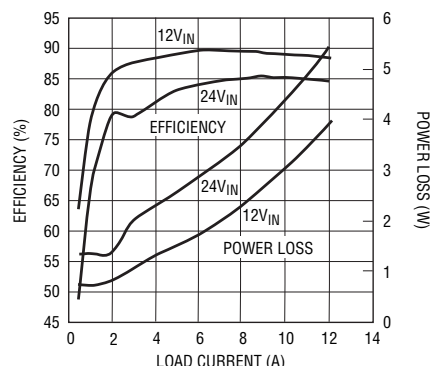
LT、LT、LTC、LTM、Linear Technology、Linearのロゴ、 μ ModuleおよびPolyPhaseはリニアテクノロジー社の登録商標です。LTpowerCADはリニアテクノロジー社の商標です。LTpowerCADはリニアテクノロジー社の商標です。他のすべての商標はそれぞれの所有者に所有権があります。5481178、5847554、6580258、6304066、6476589、6774611、6677210を含む米国特許によって保護されています。

標準的応用例

入力が4.5V~28Vの2.5V/12A電源



効率および電力損失と
負荷電流



LTM4601HV

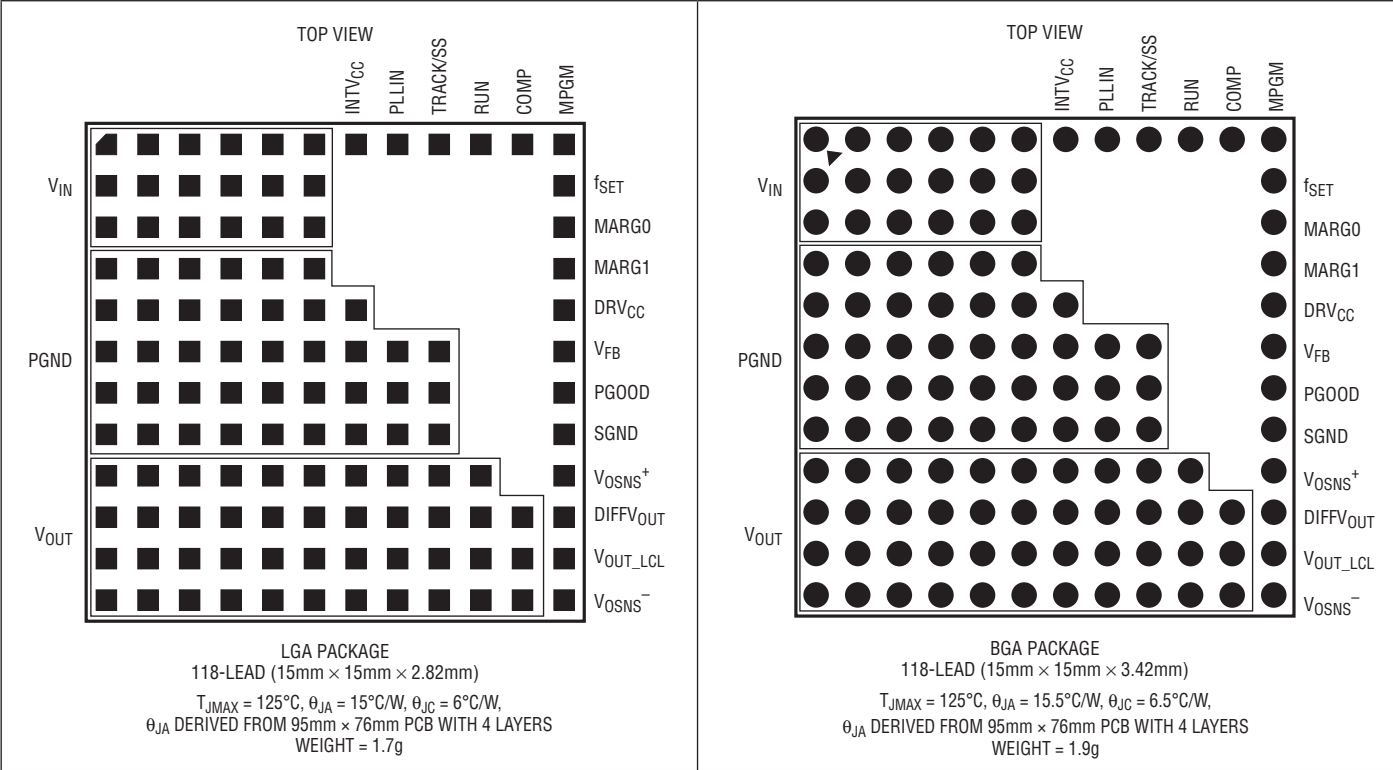
絶対最大定格

(Note 1)

INTV_{CC}、DRV_{CC}、V_{OUT_LCL}、V_{OUT} (リモート・センス・アンプ
使用時、V_{OUT} ≤ 3.3V) -0.3V~6V
PLLIN、TRACK/SS、MPGM、MARG0、MARG1、
PGOOD、f_{SET} -0.3V~INTV_{CC}+0.3V
RUN -0.3V~5V
V_{FB}、COMP -0.3V~2.7V

V_{IN} -0.3V~28V
V_{OSNS}⁺、V_{OSNS}⁻ -0.3V~INTV_{CC}+0.3V
動作温度範囲 (Note 2) -40°C~85°C
接合部温度 125°C
保存温度範囲 -55°C~125°C

ピン配置



発注情報

無鉛仕上げ	トレイ	製品マーキング*	パッケージ	温度範囲
LTM4601HVEV#PBF	LTM4601HVEV#PBF	LTM4601HVV	118-Lead (15mm × 15mm × 2.82mm) LGA	-40°C to 85°C
LTM4601HVIV#PBF	LTM4601HVIV#PBF	LTM4601HVV	118-Lead (15mm × 15mm × 2.82mm) LGA	-40°C to 85°C
LTM4601HVEY#PBF	LTM4601HVEY#PBF	LTM4601HVV	118-Lead (15mm × 15mm × 3.42mm) BGA	-40°C to 85°C
LTM4601HVIY#PBF	LTM4601HVIY#PBF	LTM4601HVV	118-Lead (15mm × 15mm × 3.42mm) BGA	-40°C to 85°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。 *温度グレードは出荷時のコンテナのラベルで識別されます。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
この製品はトレイでのみ供給されます。詳細については、<http://www.linear-tech.co.jp/packaging/> をご覧ください。

電気的特性

●は -40°C ~ 85°C の温度範囲での規格値を意味する (Note 2)。それ以外は $T_A = 25^{\circ}\text{C}$ 、 $V_{IN} = 12\text{V}$ での値。標準的応用例 (表紙) の構成による。
 $R_{SET} = 40.2\text{k}$

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
V _{IN(DC)}	Input DC Voltage		●	4.5		28	V
V _{OUT(DC)}	Output Voltage (With Remote Sense Amp)	C _{IN} = 10μF x3, C _{OUT} = 200μF, R _{SET} = 40.2k V _{IN} = 12V, V _{OUT} = 1.5V, I _{OUT} = 0	●	1.478	1.5	1.522	V

入力仕様

V _{IN(UVLO)}	Undervoltage Lockout Threshold	I _{OUT} = 0A		3.2	4	V	
I _{INRUSH(VIN)}	Input Inrush Current at Startup	I _{OUT} = 0A. V _{OUT} = 1.5V V _{IN} = 5V V _{IN} = 12V		0.6 0.7		A A	
I _{Q(VIN,NO LOAD)}	Input Supply Bias Current	V _{IN} = 12V, No Switching V _{IN} = 12V, V _{OUT} = 1.5V, Switching Continuous V _{IN} = 5V, No Switching V _{IN} = 5V, V _{OUT} = 1.5V, Switching Continuous Shutdown, RUN = 0, V _{IN} = 12V		3.8 38 2.5 42 22		mA mA mA mA μA	
I _{S(VIN)}	Input Supply Current	V _{IN} = 12V, V _{OUT} = 1.5V, I _{OUT} = 12A V _{IN} = 12V, V _{OUT} = 3.3V, I _{OUT} = 12A V _{IN} = 5V, V _{OUT} = 1.5V, I _{OUT} = 12A		1.81 3.63 4.29		A A A	
INTV _{CC}	V _{IN} = 12V, RUN > 2V	No Load		4.7	5	5.3	V

出力仕様

I_{OUTDC}	Output Continuous Current Range	$V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$ (Note 5)		0	12	A
$\frac{\Delta V_{OUT(LINE)}}{V_{OUT}}$	Line Regulation Accuracy	$V_{OUT} = 1.5\text{V}$, $I_{OUT} = 0\text{A}$, V_{IN} from 4.5V to 28V	●		0.3	%
$\frac{\Delta V_{OUT(LOAD)}}{V_{OUT}}$	Load Regulation Accuracy	$V_{OUT} = 1.5\text{V}$, $I_{OUT} = 0\text{A}$ to 12A, with RSA (Note 5) $V_{IN} = 5\text{V}$ $V_{IN} = 12\text{V}$	● ●		0.25 0.25	% %
$V_{OUT(AC)}$	Output Ripple Voltage	$I_{OUT} = 0\text{A}$, $C_{OUT} = 2 \times 100\mu\text{F}$ X5R Ceramic $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$ $V_{IN} = 5\text{V}$, $V_{OUT} = 1.5\text{V}$		20 18		mV _{p-p} mV _{p-p}
f_S	Output Ripple Voltage Frequency	$I_{OUT} = 5\text{A}$, $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$		850		kHz
$\Delta V_{OUT(START)}$	Turn-On Overshoot	$C_{OUT} = 200\mu\text{F}$, $V_{OUT} = 1.5\text{V}$, $I_{OUT} = 0\text{A}$, TRACK/SS = 10nF $V_{IN} = 12\text{V}$ $V_{IN} = 5\text{V}$		20 20		mV mV
t_{START}	Turn-On Time	$C_{OUT} = 200\mu\text{F}$, $V_{OUT} = 1.5\text{V}$, TRACK/SS = Open, $I_{OUT} = 1\text{A}$ Resistive Load $V_{IN} = 12\text{V}$ $V_{IN} = 5\text{V}$		0.5 0.5		ms ms
ΔV_{OUTLS}	Peak Deviation for Dynamic Load	Load: 0% to 50% to 0% of Full Load, $C_{OUT} = 2 \times 22\mu\text{F}$ Ceramic, 470 μF 4V Sanyo POSCAP $V_{IN} = 12\text{V}$ $V_{IN} = 5\text{V}$		35 35		mV mV
t_{SETTLE}	Settling Time for Dynamic Load Step	Load: 0% to 50%, or 50% to 0% of Full Load $V_{IN} = 12\text{V}$		25		μs
I_{OUTPK}	Output Current Limit	$C_{OUT} = 200\mu\text{F}$ Ceramic $V_{IN} = 12\text{V}$, $V_{OUT} = 1.5\text{V}$ $V_{IN} = 5\text{V}$, $V_{OUT} = 1.5\text{V}$		17 17		A A

LTM4601HV

電気的特性

●は-40°C~85°Cの温度範囲での規格値を意味する (Note 2)。それ以外はT_A = 25°C、V_{IN} = 12Vでの値。標準的応用例 (表紙) の構成による。
R_{SET} = 40.2k

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
リモート・センス・アンプ (Note 3)						
V _{OSNS} ⁺ , V _{OSNS} ⁻ CM Range	Common Mode Input Voltage Range	V _{IN} = 12V, RUN > 2V	0		INTV _{CC} - 1	V
DIFFV _{OUT} Range	Output Voltage Range	V _{IN} = 12V, DIFFV _{OUT} Load = 100k	0		INTV _{CC} - 1	V
V _{OS}	Input Offset Voltage Magnitude				1.25	mV
A _V	Differential Gain			1		V/V
GBP	Gain Bandwidth Product			3		MHz
SR	Slew Rate			2		V/μs
R _{IN}	Input Resistance	V _{OSNS} ⁺ to GND		20		kΩ
CMRR	Common Mode Rejection Mode			100		dB

制御段

V _{FB}	Error Amplifier Input Voltage Accuracy	I _{OUT} = 0A, V _{OUT} = 1.5V	●	0.594	0.6	0.606	V
V _{RUN}	RUN Pin On/Off Threshold			1	1.5	1.9	V
I _{TRACK/SS}	Soft-Start Charging Current	V _{TRACK/SS} = 0V		-1.0	-1.5	-2.0	μA
t _{ON(MIN)}	Minimum On Time	(Note 4)			50	100	ns
t _{OFF(MIN)}	Minimum Off Time	(Note 4)			250	400	ns
R _{PLLIN}	PLLIN Input Resistance				50		kΩ
I _{DRVCC}	Current into DRV _{CC} Pin	V _{OUT} = 1.5V, I _{OUT} = 1A, DRV _{CC} = 5V			18	25	mA
R _{FBHI}	Resistor Between V _{OUT_LCL} and V _{FB}			60.098	60.4	60.702	kΩ
V _{MPPGM}	Margin Reference Voltage				1.18		V
V _{MARG0} , V _{MARG1}	MARG0, MARG1 Voltage Thresholds				1.4		V

PGOOD出力

ΔV _{FBH}	PGOOD Upper Threshold	V _{FB} Rising		7	10	13	%
ΔV _{FBL}	PGOOD Lower Threshold	V _{FB} Falling		-7	-10	-13	%
ΔV _{FB(HYS)}	PGOOD Hysteresis	V _{FB} Returning			1.5		%

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

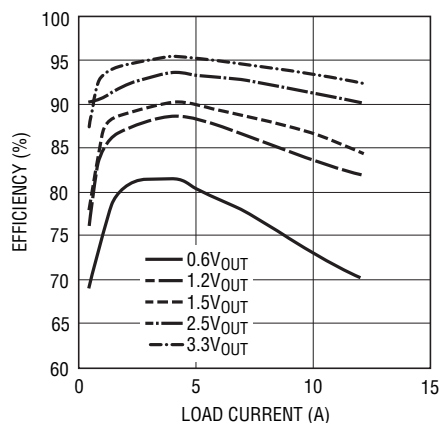
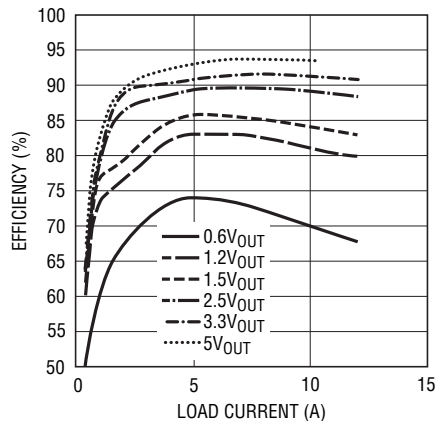
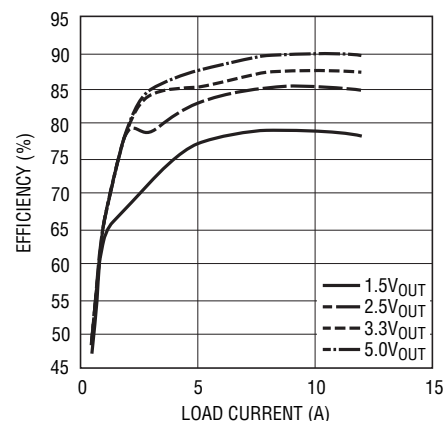
Note 2: LTM4601HVはT_JがT_Aにほぼ等しいパルス負荷条件でテストされている。LTM4601HVEは0°C~85°Cの温度範囲で性能仕様に適合することが保証されている。-40°C~85°Cの動作温度範囲での仕様は設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTM4601HVIは-40°C~85°Cの温度範囲で保証されている。

Note 3: 出力が3.3V以下の場合、リモート・センス・アンプが推奨される。

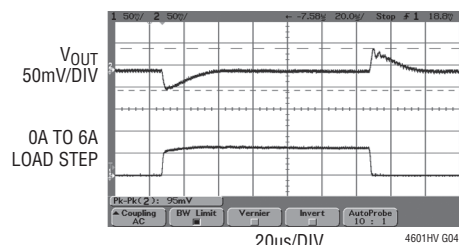
Note 4: ウェハレベルのみで100%テスト済み。

Note 5: 異なるV_{IN}、V_{OUT}およびT_Aの出力電流のデレレーティング曲線を参照。

標準的性能特性 (すべての曲線について図19および図20を参照)

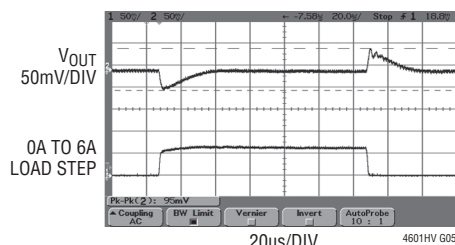
効率と負荷電流 (5V_{IN})効率と負荷電流 (12V_{IN})効率と負荷電流 (24V_{IN})

1.2V過渡応答



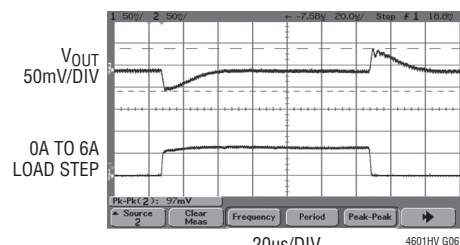
1.2V AT 6A/μs LOAD STEP
C_{OUT} = 3 • 22μF 6.3V CERAMICS
470μF 4V SANYO POSCAP
C₃ = 100pF

1.5V過渡応答



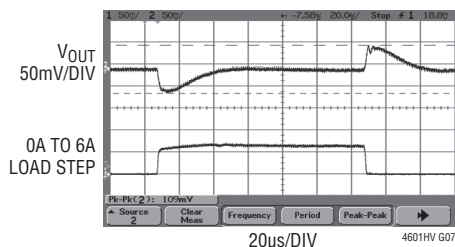
1.5V AT 6A/μs LOAD STEP
C_{OUT} = 3 • 22μF 6.3V CERAMICS
470μF 4V SANYO POSCAP
C₃ = 100pF

1.8V過渡応答



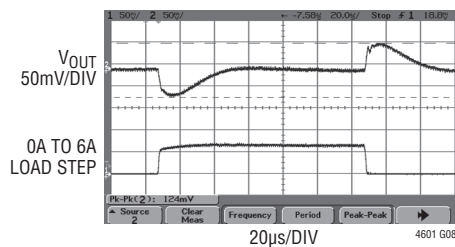
1.8V AT 6A/μs LOAD STEP
C_{OUT} = 3 • 22μF 6.3V CERAMICS
470μF 4V SANYO POSCAP
C₃ = 100pF

2.5V 過渡応答



2.5V AT 6A/μs LOAD STEP
C_{OUT} = 3 • 22μF 6.3V CERAMICS
470μF 4V SANYO POSCAP
C₃ = 100pF

3.3V 過渡応答

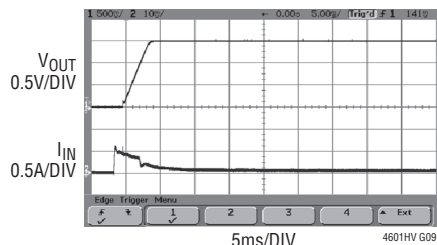


3.3V AT 6A/μs LOAD STEP
C_{OUT} = 3 • 22μF 6.3V CERAMICS
470μF 4V SANYO POSCAP
C₃ = 100pF

LTM4601HV

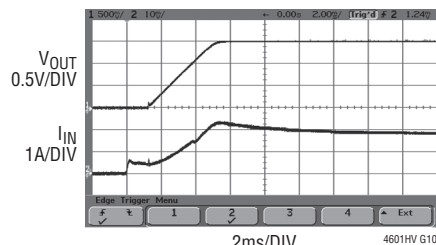
標準的性能特性 (すべての曲線について図19および図20を参照)

起動、 $I_{OUT} = 0A$



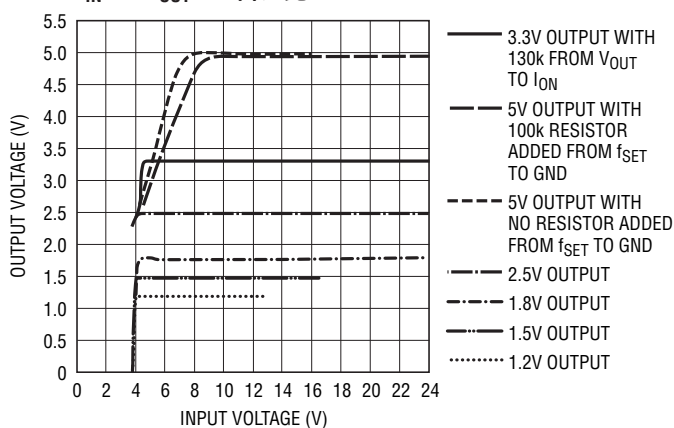
$V_{IN} = 12V$
 $V_{OUT} = 1.5V$
 $C_{OUT} = 470\mu F, 3 \times 22\mu F$
 SOFT-START = 10nF

起動、 $I_{OUT} = 12A$ (抵抗性負荷)



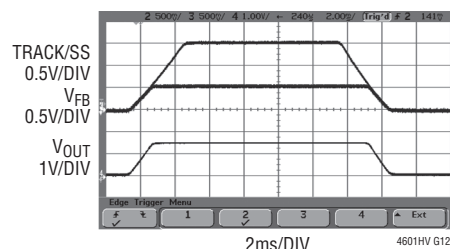
$V_{IN} = 12V$
 $V_{OUT} = 1.5V$
 $C_{OUT} = 470\mu F, 3 \times 22\mu F$
 SOFT-START = 10nF

V_{IN} から V_{OUT} への降圧比



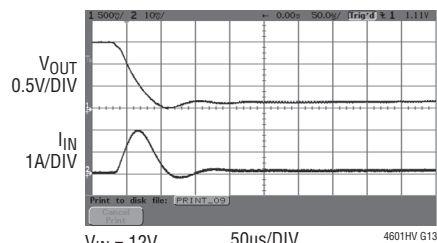
4601HV G11

トラッキング、 $I_{OUT} = 12A$



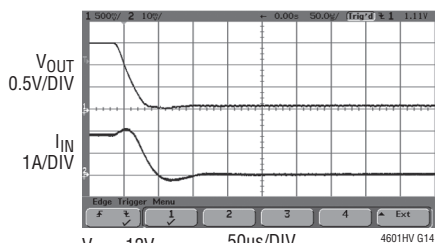
$V_{IN} = 12V$
 $V_{OUT} = 1.5V$
 $C_{OUT} = 470\mu F, 3 \times 22\mu F$
 SOFT-START = 10nF

短絡保護、 $I_{OUT} = 0A$



$V_{IN} = 12V$
 $V_{OUT} = 1.5V$
 $C_{OUT} = 470\mu F, 3 \times 22\mu F$
 SOFT-START = 10nF

短絡保護、 $I_{OUT} = 12A$



$V_{IN} = 12V$
 $V_{OUT} = 1.5V$
 $C_{OUT} = 470\mu F, 3 \times 22\mu F$
 SOFT-START = 10nF

ピン機能 (ピン配置については「パッケージ」を参照)

V_{IN} (ピンK1) : 電源入力ピン。これらのピンとPGNDピンの間に入力電圧を印加します。入力デカップリング・コンデンサはV_{IN}ピンとPGNDピンの間に直接配置することを推奨します。

V_{OUT} (ピンK3) : 電源出力ピン。これらのピンとPGNDピンの間に出力負荷を与えます。出力デカップリング・コンデンサはこれらのピンとPGNDピンの間に直接配置することを推奨します。図17を参照してください。

PGND (ピンK2) : 入力リターンと出力リターンの両方の電源グランド・ピン。

V_{OSNS}⁻ (ピンM12) : リモート・センス・アンプの(-)入力。このピンはグランドのリモート・センス・ポイントに接続します。リモート・センス・アンプは、V_{OUT} ≤ 3.3Vのときに使用されます。使用しない場合は、INTV_{CC}に接続してください。

V_{OSNS}⁺ (ピンJ12) : リモート・センス・アンプの(+)入力。このピンは出力のリモート・センス・ポイントに接続します。リモート・センス・アンプは、V_{OUT} ≤ 3.3Vのときに使用されます。使用しない場合はグランドに接続してください。

DIFFV_{OUT} (ピンK12) : リモート・センス・アンプの出力。このピンはV_{OUT_LCL}ピンに接続します。使用しない場合はフロート状態のままにします。

DRV_{CC} (ピンE12) : このピンは内部MOSFETドライバに電力を供給するために、通常、INTV_{CC}に接続します。このピンには、約50mAが可能な外部電源、または図18に示す外部回路から最大6Vをバイアスすることができます。このため、モジュール内の電力損失が減少することによって高入力電圧での効率が改善されます。

INTV_{CC} (ピンA7) : このピンは5V内部レギュレータの追加デカップリング・コンデンサ用です。

PLLIN (ピンA8) : 位相検出器の外部クロック同期入力。このピンは、内部で50kの抵抗を介してSGNDに終端されています。2Vより上でINTV_{CC}より下のクロックを入力します。「アプリケーション情報」を参照してください。

TRACK/SS (ピンA9) : 出力電圧のトラッキングとソフトスタート・ピン。モジュールをマスタ出力に設定する場合、このピンからグランドにソフトスタート・コンデンサを配置してマスタのランプ・レートを制御します。ソフトスタート・コンデンサは、スタンバイ・レギュレータとしてソフトスタートのターンオン用を使用することができます。マスタの出力からグランドに抵抗分割器を接続し、分割器の中心点をこのピンに接続することによって、スレーブ動作が実行されます。「アプリケーション情報」を参照してください。

MPGM (ピンA12) : プログラム可能なマージニング入力。このピンからグランドに1本の抵抗を接続することによって、1.18V/Rに等しい電流が設定されます。この電流に10kΩを掛けるとミリボルトで表した値になり、これは0.6Vのリファレンス電圧のある割合になります。「アプリケーション情報」を参照してください。LTM4601HVを並列に接続するには、それぞれ個別のMPGM抵抗が必要になります。MPGMピンを一緒に結線しないでください。

f_{SET} (ピンB12) : 周波数が内部で850kHzに設定されます。このピンからグランドに1本の外付け抵抗を接続することによって、周波数を上げることができます。周波数の調整については「アプリケーション情報」を参照してください。

V_{FB} (ピンF12) : エラーアンプの負入力。このピンは、内部で60.4kの高精度抵抗を介してV_{OUT_LCL}ピンに接続されています。V_{FB}ピンとSGNDピンの間に抵抗を追加して、異なる出力電圧を設定することができます。「アプリケーション情報」を参照してください。

ピン機能 (ピン配置については「パッケージ」を参照)

MARG0 (ピンC12) : このピンはマーギニング機能用のLSBロジック入力です。MARG1ピンとともに、上方マージン、下方マージン、マージンなしのいずれの状態を適用するかを決定します。このピンの内部プルダウン抵抗は50kです。「アプリケーション情報」を参照してください。

MARG1 (ピンD12) : このピンはマーギニング機能用のMSBロジック入力です。MARG0ピンとともに、上方マージン、下方マージン、マージンなしのいずれの状態を適用するかを決定します。このピンの内部プルダウン抵抗は50kです。「アプリケーション情報」を参照してください。

SGND (ピンH12) : 信号グランド。このピンは出力コンデンサのポイントでPGNDに接続します。図17を参照してください。

COMP (ピンA11) : 電流制御スレッシュホールドおよびエラーアンプの補償ポイント。電流コンパレータのスレッシュホールドは、この制御電圧に応じて上昇します。電圧範囲は0V～2.4Vで、0.7Vが

ゼロ・センス電圧(ゼロ電流)に対応します。

PGOOD (ピンG12) : 出力電圧パワーグッド・インジケータ。オープンドレインのロジック出力で、25 μ sのパワーバッド・マスク・タイムの終了後に出力電圧がレギュレーション・ポイントから $\pm 10\%$ の範囲を外れると、グランドに引き下げられます。

RUN (ピンA10) : 実行制御ピン。電圧が1.9Vを上回るとモジュールをオンし、1Vを下回るとオフします。グ V_{IN} からグランドに抵抗分割器を接続することによって、プログラム可能なUVLO機能を実現できます。図1を参照してください。このピンにはグランドに接続された5.1Vのツェナーが備わっています。最大ピン電圧は5Vです。RUNピンに流れ込む電流は1mA未満に制限してください。

V_{OUT_LCL} (ピンL12) : リモート・センス・アンプをバイパスするには、V_{OUT}をこのピンに直接接続します。また、リモート・センス・アンプを使用する場合は、DIFFV_{OUT}をこのピンに接続します。

簡略ブロック図

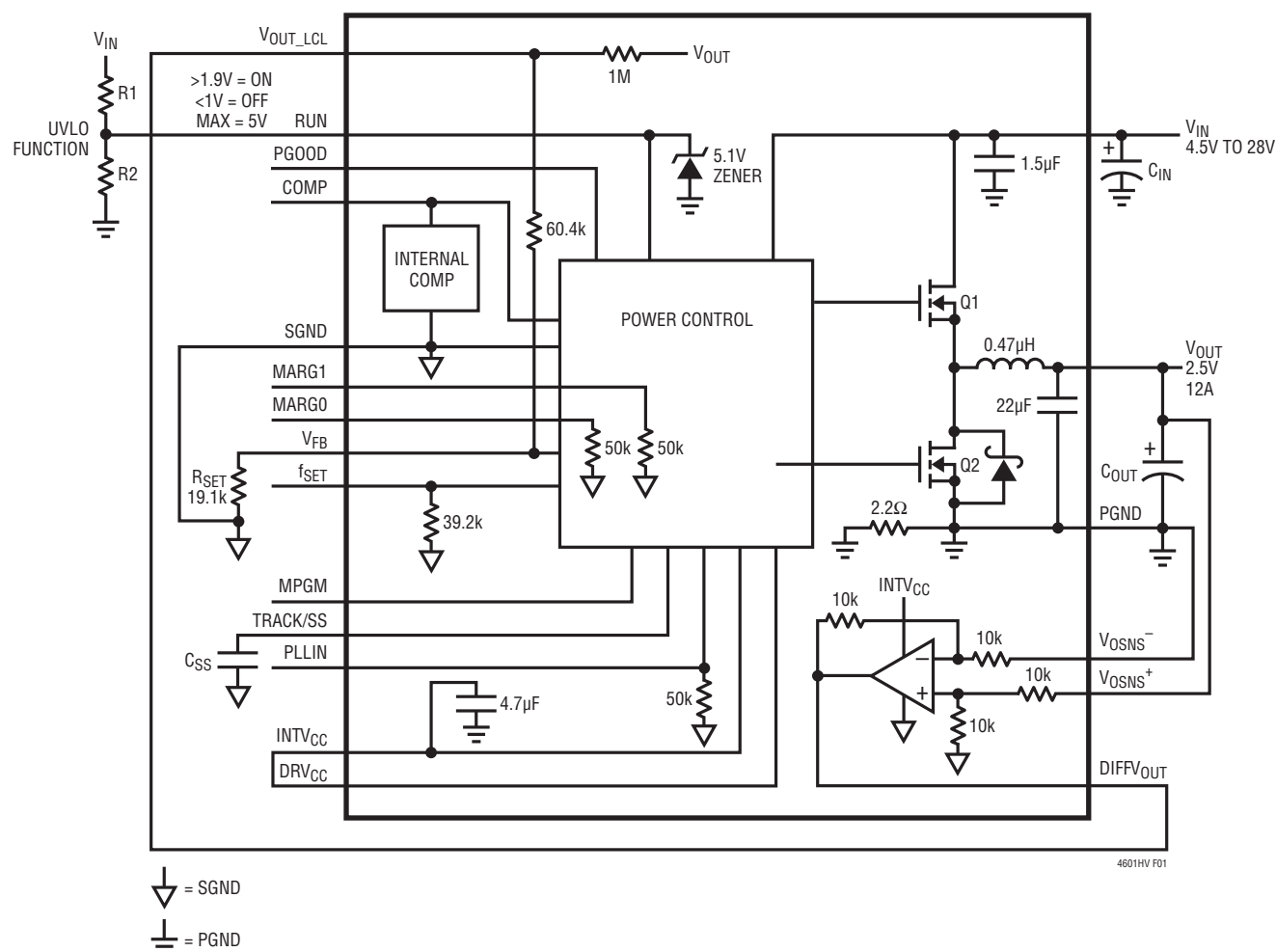


図1. LTM4601HVの簡略ブロック図

デカップリングの要件 $T_A = 25^\circ\text{C}$ 、 $V_{IN} = 12\text{V}$ 。図1の構成を使用。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
C_{IN}	External Input Capacitor Requirement ($V_{IN} = 4.5\text{V to } 28\text{V}$, $V_{OUT} = 2.5\text{V}$)	$I_{OUT} = 12\text{A}$, $3 \times 10\mu\text{F Ceramics}$	20	30		μF
C_{OUT}	External Output Capacitor Requirement ($V_{IN} = 4.5\text{V to } 28\text{V}$, $V_{OUT} = 2.5\text{V}$)	$I_{OUT} = 12\text{A}$	100	200		μF

動作

電源モジュールの概要

LTM4601HVはスタンドアロン非絶縁型スイッチング・モードDC/DC電源です。入力と出力にいくつかの外付けコンデンサを使用するだけで、最大12AのDC出力電流を供給することができます。このモジュールは、4.5V～28Vの広い入力電圧範囲で、1本の外付け抵抗によってプログラム可能な0.6V_{DC}～5.0V_{DC}の高精度で安定化された出力電圧を供給します。標準的应用回路を図19および図20に示します。

LTM4601HVは、固定オン時間電流モード・レギュレータ、高速スイッチングの超低R_{DS(ON)}のFET、ショットキー・ダイオードを内蔵しています。最大負荷での標準的なスイッチング周波数は850kHzです。電流モード制御と内部帰還ループ補償により、LTM4601HVモジュールは、広範囲の動作条件で広範な出力コンデンサを使用して(すべてセラミック出力コンデンサを使用する場合でも)十分に余裕のある安定性と良好な過渡性能を実現します。

電流モード制御によって、サイクルごとに高速電流制限が行われます。さらに、V_{FB}が下がっている間、過電流状態でフォールドバック電流制限が行われます。内蔵されている過電圧コンパレータと低電圧コンパレータは、出力帰還電圧がレギュレーション・ポイントから±10%の範囲を外れると、オープンドレインのPGOOD出力を“L”にします。さらに、過電圧状態では内蔵のトップFET Q1がオフし、ボトムFET Q2がオンして過電圧状態が解消するまでオン状態に保たれます。

RUNピンを1Vよりも低くすると、コントローラは強制的にシャットダウン状態になり、Q1とQ2の両方をオフします。負荷電流が小さいとき、モジュールはデフォルトでは連続電流モードで動作して、出力電圧リップルを最小限に抑えます。

DRV_{CC}ピンをINTV_{CC}に接続すると、内蔵された5Vリニア・レギュレータが内部ゲート・ドライバに電力を供給します。DRV_{CC}ピンに5Vの外部バイアス電源を接続すると、内部リニア・レギュレータの電力損失が減少することによって効率が改善されます。これは、特に入力電圧が高い場合に当てはまります。

LTM4601HVは、オフセットが非常に小さく、非常に高精度な差動リモート・センス・アンプを備えています。これによって、非常に高精度なリモート・センス電圧測定が可能になります。MPGMピン、MARG0ピン、およびMARG1ピンは、電圧のマージニングのサポートに使用されます。MPGMピンによってマージンの割合が設定され、MARG0とMARG1によってマージニングが選択されます。

PLLINピンによって、デバイスの外部クロックへの周波数同期が行われます。TRACK/SSピンは、電源のトラッキングとソフトスタートの設定に使用されます。

アプリケーション情報

LTM4601HVの標準的応用回路を図19および図20に示します。外付け部品の選択は、主に最大負荷電流と出力電圧によって決まります。個別のアプリケーションに必要な特定の外付けコンデンサについては、表2を参照してください。

V_{IN}からV_{OUT}への降圧比

所定の入力電圧で実現可能なV_{IN}からV_{OUT}への降圧比の最大値には制限があります。これらの制限は、「標準的性能特性」の「V_{IN}からV_{OUT}への降圧比」の曲線に示されています。追加のサーマル・ディレーティングが適用される可能性があることに注意してください。このデータシートの「熱に関する検討事項と出力電流のディレーティング」のセクションを参照してください。

出力電圧のプログラミングとマージニング

PWMコントローラには0.6Vの内部リファレンス電圧が備わっています。ブロック図に示すように、1Mと60.4kの0.5%内部帰還抵抗によってV_{OUT}ピンとV_{FB}ピンを接続しています。V_{OUT_LCL}ピンは1Mと60.4kの抵抗の間に接続されています。1Mの抵抗は、V_{OUT_LCL}ピンが出力に接続されていない場合やリモート・センス・アンプの出力がV_{OUT_LCL}に接続されていない場合に、出力過電圧状態から保護するために使用されます。出力電圧はデフォルトで0.6Vになります。V_{FB}ピンからSGNDピンに抵抗R_{SET}を追加することによって、出力電圧が次のように設定されます。

$$V_{OUT} = 0.6V \frac{60.4k + R_{SET}}{R_{SET}}$$

また、以下のようにも表せます。

$$R_{SET} = \frac{60.4k}{\left(\frac{V_{OUT}}{0.6V} - 1\right)}$$

表1. R_{SET}の1%抵抗の標準値とV_{OUT}

R _{SET} (kΩ)	Open	60.4	40.2	30.1	25.5	19.1	13.3	8.25
V _{OUT} (V)	0.6	1.2	1.5	1.8	2	2.5	3.3	5

MPGMピンによって電流が設定され、この電流に内部の10k抵抗を掛けることによって、0.6Vリファレンス±マージニングのオフセットが設定されます。この電流は、1.18VリファレンスをMPGMピンの抵抗R_{PGM}で割ることによって設定されます。V_{OUT(MARGIN)}は次のように計算します。

$$V_{OUT(MARGIN)} = \frac{\%V_{OUT}}{100} \cdot V_{OUT}$$

ここで、%V_{OUT}は希望するV_{OUT}のマージンの割合、またV_{OUT(MARGIN)}はボルトで表したマージンの大きさです。

$$R_{PGM} = \frac{V_{OUT}}{0.6V} \cdot \frac{1.18V}{V_{OUT(MARGIN)}} \cdot 10k$$

ここで、R_{PGM}はMPGMピンからグランドに接続された抵抗の値です。

マージニング電圧V_{OUT(MARGIN)}は、MARG0ピンとMARG1ピンの状態に応じて、公称出力電圧に加えられるか、または公称出力電圧から差し引かれます。下の真理値表を参照してください。

MARG1	MARG0	モード
LOW	LOW	マージンなし
LOW	HIGH	上方マージン
HIGH	LOW	下方マージン
HIGH	HIGH	マージンなし

入力コンデンサ

LTM4601HVモジュールは低ACインピーダンスのDCソースに接続します。入力コンデンサはモジュールに隣接させて配置する必要があります。図20では、コンバータに流れ込む大きなRMS電流を扱う能力により、10μFのセラミック入力コンデンサが選択されています。100μFの入力バルク・コンデンサはオプションです。この100μFのコンデンサは、入力ソース・インピーダンスが長い誘導性のリードやトレースに影響される場合だけ必要になります。

降圧コンバータの場合、スイッチングのデューティ・サイクルは次のように概算することができます。

$$D = \frac{V_{OUT}}{V_{IN}}$$

アプリケーション情報

インダクタの電流リップルを考慮しなければ、入力コンデンサのRMS電流は次のように概算することができます。

$$I_{CIN(RMS)} = \frac{I_{OUT(MAX)}}{\eta\%} \cdot \sqrt{D \cdot (1-D)}$$

上の式で、 $\eta\%$ は電源モジュールの推定効率です。 C_{IN} はスイッチャ定格のアルミ電解コンデンサ、OS-CONコンデンサまたは大容量セラミック・コンデンサにすることができます。多くの場合、コンデンサのリップル電流定格は温度と寿命時間によって規定されていることに注意してください。このため、入力コンデンサを適切にデレーティングする、つまり要件よりも高い温度定格のコンデンサを選択することを推奨します。デレーティングの要件に関しては、必ずコンデンサの製造元にお問い合わせください。

図19と図20では、10 μ Fのセラミック・コンデンサは、高周波用入力デカップリング・コンデンサとして一緒に使用されています。標準的な12A出力のアプリケーションには、3個のESRが非常に小さいX5RまたはX7Rの10 μ Fセラミック・コンデンサを推奨します。これらのデカップリング・コンデンサはPCBレイアウトの際モジュールの入力ピンに直接隣接させて配置して、トレースのインダクタンスと高周波数のACノイズを最小限に抑えます。2A~3AのRMSリップル電流には一般に1個の10 μ Fセラミック・コンデンサで十分です。セラミック・コンデンサのカタログのRMS電流定格値を参照してください。

複数のLTM4601HVデバイスを並列に接続したマルチフェーズ動作では、レギュレータのインターリーブ動作により実効入力RMSリップル電流を低減します。「アプリケーション・ノート77」に詳細な説明があります。位相数の関数としての入力コンデンサのリップル電流要件については、図2を参照してください。この図は、DC負荷電流に対するRMSリップル電流の比率をデューティ・サイクルと並列位相数の関数として表しています。該当するデューティ・サイクルと位相数を選択すると、正確なリップル電流値が得られます。たとえば、2フェーズ並列のLTM4601HVの設計では、12Vの入力から2.5V/24Aの出力

が得られます。デューティ・サイクルは $DC = 2.5V/12V = 0.21$ です。0.21のデューティ・サイクルでは、2フェーズ曲線の比率は約0.25です。24AのDC負荷電流に対するRMSリップル電流のこの0.25の比率は、外付け入力コンデンサの約6Aの入力RMSリップル電流に相当します。

出力コンデンサ

LTM4601HVは低出力電圧リップル用に設計されています。バルク出力コンデンサ C_{OUT} は、等価直列抵抗(ESR)が出力電圧リップルと過渡の要件を満たすのに十分小さいものが選択されます。 C_{OUT} には低ESRのタンタル・コンデンサ、低ESRのポリマー・コンデンサまたはセラミック・コンデンサを使用することができます。出力にすべてセラミック・コンデンサを使用する場合、標準容量は200 μ Fです。出力リップルや動的過渡スパイクをさらに減らす必要がある場合、システム設計者が出力フィルタを追加する必要があるかもしれません。5A/ μ sの過渡の間の電圧の垂下およびオーバーシュートを最小限に抑えるための、様々な出力電圧と出力コンデンサのマトリックスを表2に示します。この表では、過渡性能を最大にするために総等価ESRと総バルク容量が最適化されています。

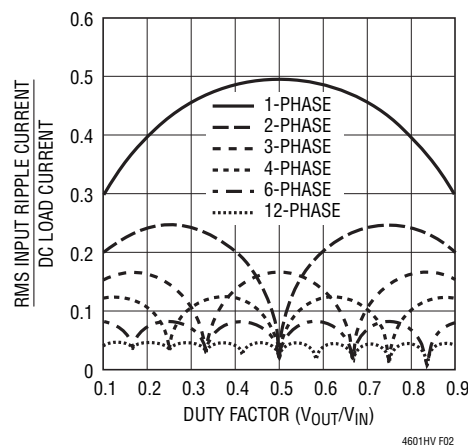


図2. 正規化された入力RMSリップル電流と1~6モジュール(位相)のデューティ・サイクル

アプリケーション情報

複数のLTM4601HVデバイスを並列に接続したマルチフェーズ動作では、レギュレータのインターリーブ動作により実効出力リップル電流を低減します。たとえば、12Vから2.5Vのマルチフェーズ設計における各LTM4601HVのインダクタ電流は、「インダクタ・リップル電流とデューティ・サイクル」のグラフ(図3)から読み取れます。低デューティ・サイクルおよび高出

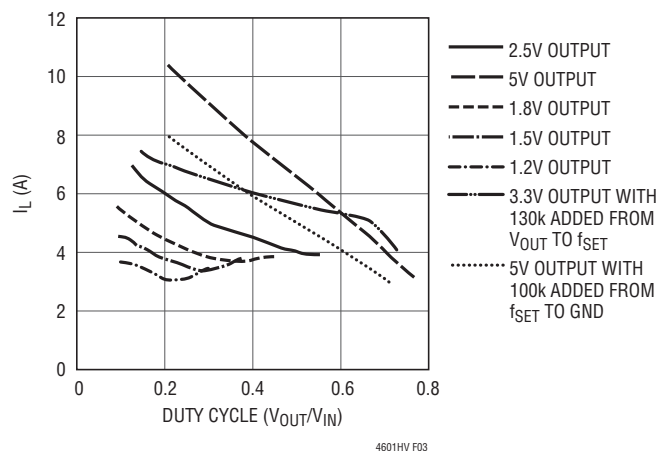
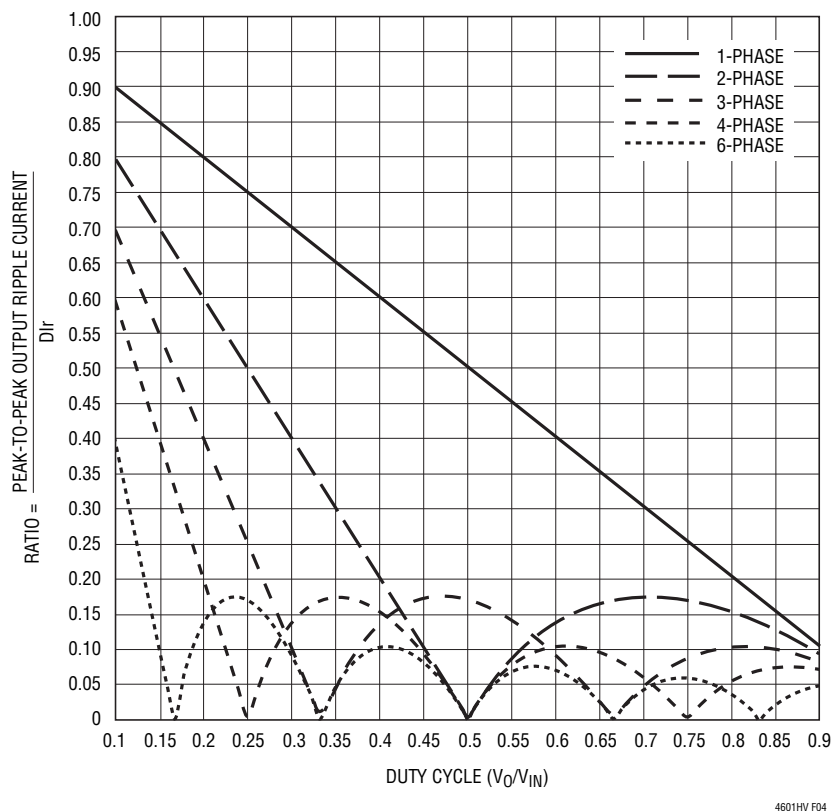


図3. インダクタ・リップル電流とデューティ・サイクル

力電圧での大きなリップル電流は、 f_{SET} からグラウンドに1本の外付け抵抗を追加し、周波数を上げることによって減少させることができます。デューティ・サイクルが $DC = 2.5V/12V = 0.21$ の場合、図3の21%デューティ・サイクルでの2.5V出力のインダクタ・リップル電流は約6Aです。

図4は、インダクタ電流に対するピーク・トゥ・ピーク出力リップル電流の比率をデューティ・サイクルと並列位相数の関数として表しています。該当するデューティ・サイクルと位相数を選択すると正確な出力リップル電流の比率が得られます。21%のデューティ・サイクルでの2フェーズ動作を選択すると、この比率は0.6になります。6Aのインダクタ・リップル電流に対する出力リップル電流のこの0.6の比率は、3.6Aの実効出力リップル電流に相当します。並列位相数に応じた出力リップル電流の低減の詳細については、「アプリケーション・ノート77」を参照してください。

出力電圧リップルには、バルク出力コンデンサの容量と等価直列抵抗(ESR)に関わる2つの成分があります。したがって、出力電圧リップルは、既知の実効出力リップル電流を使用して

図4. 正規化された出力リップル電流とデューティ・サイクル、 $DIr = V_0 T / L_I$ 、 $DIr =$ 各位相のインダクタ電流

アプリケーション情報

算出することができます。式は、 $\Delta V_{OUT(P-P)} \approx (\Delta I_L / (8 \cdot f \cdot m \cdot C_{OUT})) + ESR \cdot \Delta I_L$ となります。ここで、 f は周波数、 m は並列位相数です。この計算プロセスは、LTpowerCAD™を使用することによって容易に実行できます。

フォールト状態:電流制限と過電流フォールドバック

LTM4601HVは電流モード・コントローラを備えており、定常状態の動作時だけでなく過渡においても、本来、サイクルごとにインダクタ電流を制限します。

過負荷状態が発生したとき電流をさらに制限するため、LTM4601HVはフォールドバック電流制限機能を備えています。出力電圧が50%以上低下すると、最大出力電流はその最大電流制限値の約1/6まで徐々に低下します。V_{OUT}とV_{FB}が公称値に戻ると、電流制限は公称値に戻ります。

ソフトスタートとトラッキング

TRACK/SSピンによって、レギュレータをソフトスタートさせることも、別の電源をトラッキングさせることもできます。このピンに接続されたコンデンサにより、出力電圧のランプ・レートが設定されます。1.5 μ Aの電流源は、0.6Vの内部電圧リファレンスの80%に対して何らかのマージン(デルタ)を加算または減算した値まで、外付けのソフトスタート・コンデンサを充電します。これによって、内部リファレンスと出力電圧のランプが制御されます。ソフトスタートの総時間は次のように算出できます。

$$t_{\text{SOFTSTART}} = 0.8 \cdot (0.6V \pm V_{\text{OUT(MARGIN)}}) \cdot \frac{C_{\text{SS}}}{1.5\mu\text{A}}$$

RUNピンが1.5Vを下回ると、レギュレータが再度イネーブルされたときにソフトスタートを適切に制御できるように、TRACK/SSピンピンがリセットされます。ソフトスタート・プロセスの間、電流フォールドバックと強制連続モードはデイスエーブルされます。ソフトスタート機能は出力ランプアップ時間の制御にも使用できるので、別のレギュレータを容易にトラッキングすることができます。

出力電圧のトラッキング

出力電圧のトラッキングは、TRACK/SSピンを使用して外部から設定することができます。この出力は、別のレギュレータによってトラックアップおよびトラックダウンすることができます。マスタ・レギュレータの出力は、スレーブ・レギュレータの帰還分割器と同じ外付け抵抗分割器を使用して分割されます。図5に同時トラッキングの例を示します。比例モードのトラッキングは、異なる抵抗値を選択して出力トラッキングの比率を変更することによって実行できます。トラッキングを実行するためには、マスタ出力がスレーブ出力よりも大きくなければなりません。図6に同時出力トラッキングの特性を示します。

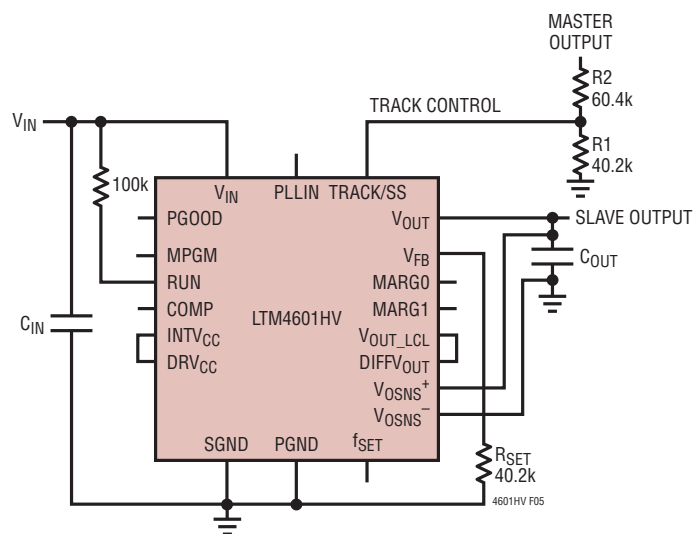


図5. 同時トラッキングの回路図

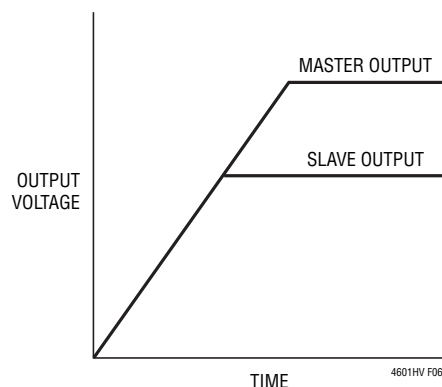


図6. 同時出力トラッキングの特性

アプリケーション情報

実行イネーブル

RUNピンは電源モジュールをイネーブルするために使用されます。このピンは内部で5.1Vのツェナー・ダイオードがグラウンドに接続されています。このピンは5V以下のロジック入力でドライブすることができます。

RUNピンは、入力電源からRUNピンに抵抗分割器を接続することによって、低電圧ロックアウト(UVLO)機能として使用することもできます。

$$V_{UVLO} = \frac{R1+R2}{R2} \cdot 1.5V$$

図1の簡略ブロック図を参照してください。

パワーグッド

PGOODピンはオープンドレインのピンで、出力電圧のレギュレーションが適正であることのモニタに使用することができます。このピンはレギュレーション・ポイントから±10%の範囲をモニタし、マージンをもってトラッキングします。

COMPピン

このピンは外部の補償ピンです。このモジュールは、ほとんどの出力電圧に対してすでに内部で補償されています。表2はほとんどのアプリケーションの要件に対応しています。その他の制御ループの最適化に対しては、LTpowerCADが提供されています。

PLLIN

電源モジュールは、内部電圧制御発振器と位相検出器で構成されるフェーズロック・ループを備えています。これによって、内部トップMOSFETのターンオンを、外部クロックの立ち上がりエッジにロックすることができます。周波数範囲は、850kHzの動作周波数から±30%です。パルス検出回路を使用してPLLINピンのクロックを検出することによって、フェーズロック・ループを作動します。このクロックは、パルス幅が少なくとも400nsで2Vの振幅が必要です。PLLINピンは、このピンの近くに配置されたロジック・ゲートなどの低インピーダンス・ソースからドライブする必要があります。レギュレータの起動時には、フェーズロック・ループ機能はディスエーブルされます。

INTV_{CC}とDRV_{CC}の接続

内蔵の低損失レギュレータは、制御回路と、内部パワーMOSFETをドライブするDRV_{CC}に電力を供給する内部5V電源を生成します。したがって、システムに5V電源レールがない場合には、LTM4601HVにV_{IN}から直接電力を供給することができます。LDOを流れるゲート・ドライバ電流は約20mAです。内部LDOの電力損失は次のように計算することができます。

$$P_{LDO_LOSS} = 20mA \cdot (V_{IN} - 5V)$$

LTM4601HVは外部ゲート・ドライバ電圧ピンDRV_{CC}も備えています。システムに5Vレールがある場合は、DRV_{CC}ピンを外部の5Vレールに接続することを推奨します。これは、特に入力電圧が高い場合に当てはまります。DRV_{CC}ピンには6Vを超える電圧を印加しないでください。図18に示すように、外部回路を使って5V出力をDRV_{CC}ピンへの電力供給に使用することができます。

モジュールの並列動作

LTM4601HVデバイスは、本来、電流モード制御のデバイスです。並列モジュールでは適正な電流分担が行われます。これによって、熱を均衡させた設計ができます。電圧帰還の式は次のように、モジュールを並列に接続するときの変数Nによって変化します。

$$V_{OUT} = 0.6V \cdot \frac{\frac{60.4k}{N} + R_{SET}}{R_{SET}}$$

また、以下のようにも表せます。

$$R_{SET} = \frac{60.4k}{\left(\frac{V_{OUT}}{0.6V} - 1\right)N}$$

Nは並列に接続したモジュールの数です。

図21に並列設計に使用される2つのLTM4601HVモジュールを示します。LTM4601HVデバイスはリモート・センス・アンプなしで使用することができます。

アプリケーション情報

熱に関する検討事項と出力電流のディレーティング

図7と図8の電力損失の曲線を図9～図16の負荷電流のディレーティング曲線と一緒に使って、さまざまなヒートシンク手法を用いたモジュールの θ_{JA} を概算することができます。サーマルモデルは、ベンチテストのいくつかの温度測定とサーマルモデル解析から得られます。サーマルモデルとディレーティング曲線の分析は「アプリケーション・ノート103」で詳細に説明されています。表3と表4に、注記された条件の等価 θ_{JA} がまとめられています。

これらの等価 θ_{JA} パラメータは測定値と相関がとれており、エアフローによって改善されます。ディレーティング曲線ではケース温度が100°C以下に保たれています。100°Cの最大ケース温

度では、接合部からケースまでの熱抵抗 θ_{JC} が6°C/W～9°C/Wの場合、 μ Module内で約13°C～25°Cの温度上昇を許容することになります。これによって、 μ Module内の最大接合部温度が125°C未満に保たれます。

安全性に関する検討事項

LTM4601HVモジュールでは V_{IN} と V_{OUT} が絶縁されていません。内部にヒューズはありません。必要に応じて、最大入力電流の2倍の定格の低速溶断ヒューズを使用して各ユニットを致命的損傷から保護します。

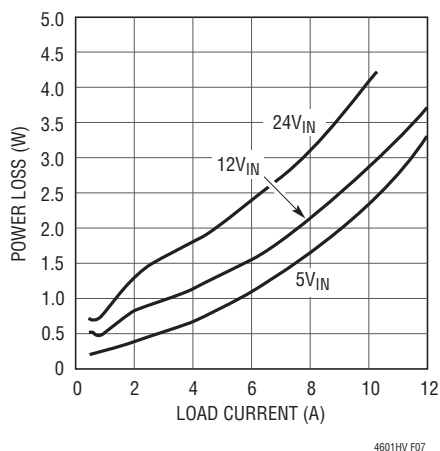


図7. 1.5V_{OUT}での電力損失

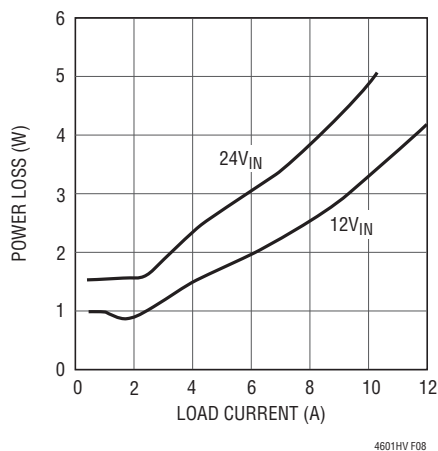


図8. 3.3V_{OUT}での電力損失

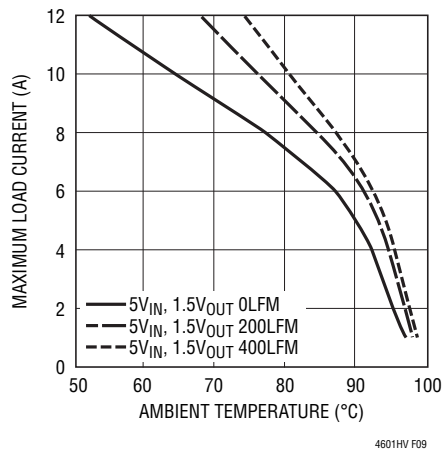


図9. 5V_{IN}、ヒートシンクなし

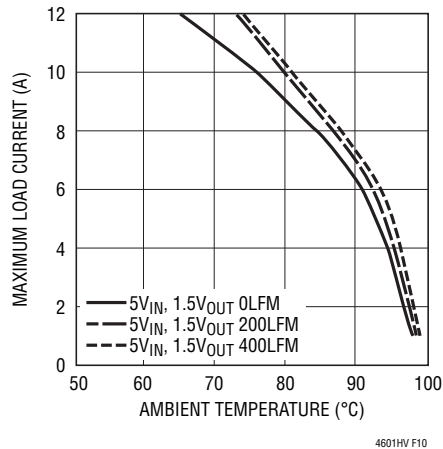
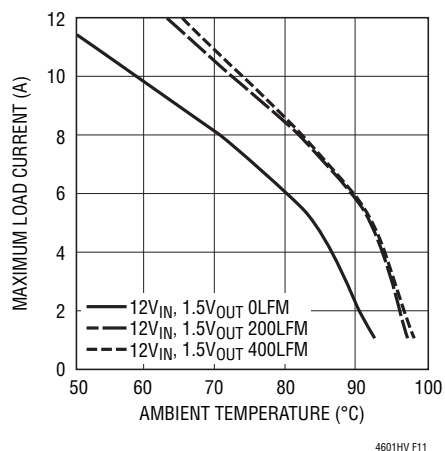
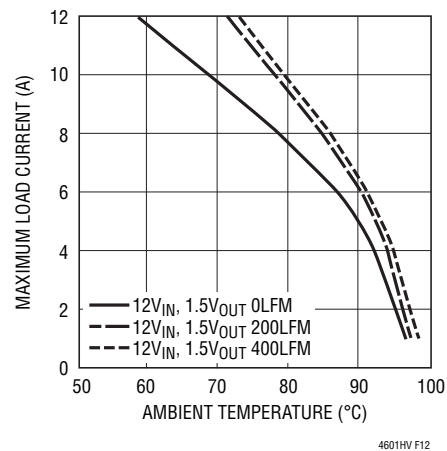
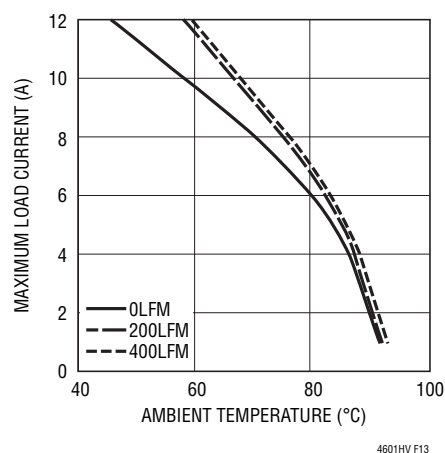
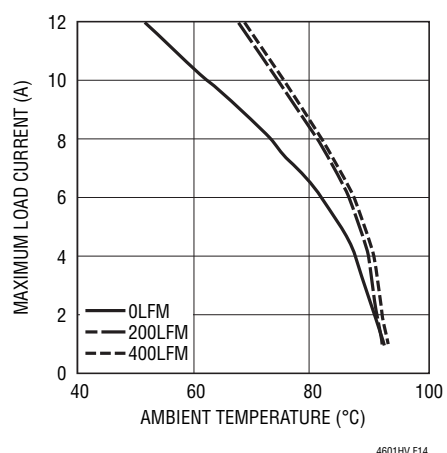
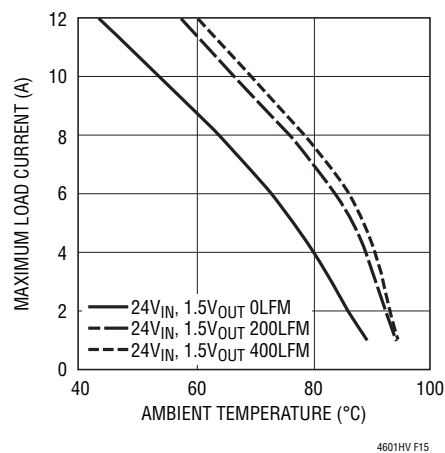
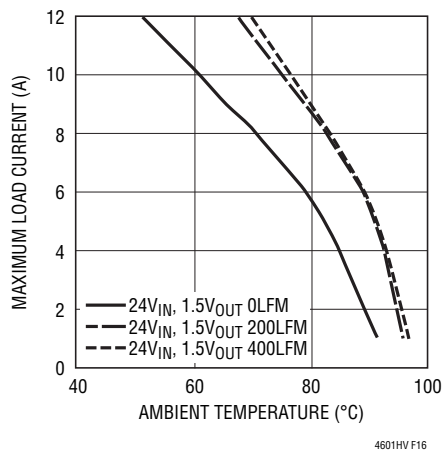


図10. 5V_{IN}、BGA用ヒートシンク

アプリケーション情報

図11. 12V_{IN}、ヒートシンクなし図12. 12V_{IN}、BGA用ヒートシンク図13. 12V_{IN}、3.3V_{OUT}、ヒートシンクなし図14. 12V_{IN}、3.3V_{OUT}、BGA用ヒートシンク図15. 24V_{IN}、1.5V_{OUT}、ヒートシンクなし図16. 24V_{IN}、1.5V_{OUT}、BGA用ヒートシンク

アプリケーション情報

表2. 出力電圧応答と部品のマトリックス* (図19、図20を参照)、0Aから6Aの負荷ステップ

標準測定値												
C _{OUT1} VENDORS		PART NUMBER				C _{OUT2} VENDORS		PART NUMBER				
TDK		C4532X5R0J107MZ (100UF,6.3V)				SANYO POSCAP		6TPE330MIL (330μF, 6.3V)				
TAIYO YUDEN		JMK432BJ107MU-T (100μF, 6.3V)				SANYO POSCAP		2R5TPE470M9 (470μF, 2.5V)				
TAIYO YUDEN		JMK316BJ226ML-T501 (22μF, 6.3V)				SANYO POSCAP		4TPE470MCL (470μF, 4V)				
V _{OUT} (V)	C _{IN} (CERAMIC)	C _{IN} (BULK)	C _{OUT1} (CERAMIC)	C _{OUT2} (BULK)	C _{COMP}	C3	V _{IN} (V)	DROOP (mV)	PEAK TO PEAK (mV)	RECOVERY TIME (μs)	LOAD STEP (A/μs)	R _{SET} (kΩ)
1.2	2 × 10μF 35V	150μF 35V	3 × 22μF 6.3V	470μF 4V	NONE	47pF	5	70	140	30	6	60.4
1.2	2 × 10μF 35V	150μF 35V	1 × 100μF 6.3V	470μF 2.5V	NONE	100pF	5	35	70	20	6	60.4
1.2	2 × 10μF 35V	150μF 35V	2 × 100μF 6.3V	330μF 6.3V	NONE	22pF	5	70	140	20	6	60.4
1.2	2 × 10μF 35V	150μF 35V	4 × 100μF 6.3V	NONE	NONE	100pF	5	40	93	30	6	60.4
1.2	2 × 10μF 35V	150μF 35V	3 × 22μF 6.3V	470μF 4V	NONE	100pF	12	70	140	30	6	60.4
1.2	2 × 10μF 35V	150μF 35V	1 × 100μF 6.3V	470μF 2.5V	NONE	100pF	12	35	70	20	6	60.4
1.2	2 × 10μF 35V	150μF 35V	2 × 100μF 6.3V	330μF 6.3V	NONE	22pF	12	70	140	20	6	60.4
1.2	2 × 10μF 35V	150μF 35V	4 × 100μF 6.3V	NONE	NONE	100pF	12	49	98	20	6	60.4
1.5	2 × 10μF 35V	150μF 35V	3 × 22μF 6.3V	470μF 4V	NONE	100pF	5	48	100	35	6	40.2
1.5	2 × 10μF 35V	150μF 35V	1 × 100μF 6.3V	470μF 2.5V	NONE	33pF	5	54	109	30	6	40.2
1.5	2 × 10μF 35V	150μF 35V	2 × 100μF 6.3V	330μF 6.3V	NONE	100pF	5	44	84	30	6	40.2
1.5	2 × 10μF 35V	150μF 35V	4 × 100μF 6.3V	NONE	NONE	100pF	5	61	118	30	6	40.2
1.5	2 × 10μF 35V	150μF 35V	3 × 22μF 6.3V	470μF 4V	NONE	100pF	12	48	100	35	6	40.2
1.5	2 × 10μF 35V	150μF 35V	1 × 100μF 6.3V	470μF 2.5V	NONE	33pF	12	54	109	30	6	40.2
1.5	2 × 10μF 35V	150μF 35V	2 × 100μF 6.3V	330μF 6.3V	NONE	100pF	12	44	89	25	6	40.2
1.5	2 × 10μF 35V	150μF 35V	4 × 100μF 6.3V	NONE	NONE	100pF	12	54	108	25	6	40.2
1.8	2 × 10μF 35V	150μF 35V	3 × 22μF 6.3V	470μF 4V	NONE	47pF	5	48	100	30	6	30.1
1.8	2 × 10μF 35V	150μF 35V	1 × 100μF 6.3V	470μF 2.5V	NONE	100pF	5	44	90	20	6	30.1
1.8	2 × 10μF 35V	150μF 35V	2 × 100μF 6.3V	330μF 6.3V	NONE	100pF	5	68	140	30	6	30.1
1.8	2 × 10μF 35V	150μF 35V	4 × 100μF 6.3V	NONE	NONE	100pF	5	65	130	30	6	30.1
1.8	2 × 10μF 35V	150μF 35V	3 × 22μF 6.3V	470μF 4V	NONE	100pF	12	60	120	30	6	30.1
1.8	2 × 10μF 35V	150μF 35V	1 × 100μF 6.3V	470μF 2.5V	NONE	100pF	12	60	120	30	6	30.1
1.8	2 × 10μF 35V	150μF 35V	2 × 100μF 6.3V	330μF 6.3V	NONE	100pF	12	68	140	30	6	30.1
1.8	2 × 10μF 35V	150μF 35V	4 × 100μF 6.3V	NONE	NONE	100pF	12	65	130	20	6	30.1
2.5	2 × 10μF 35V	150μF 35V	1 × 100μF 6.3V	470μF 4V	NONE	100pF	5	48	103	30	6	19.1
2.5	2 × 10μF 35V	150μF 35V	2 × 100μF 6.3V	330μF 6.3V	NONE	220pF	5	56	113	30	6	19.1
2.5	2 × 10μF 35V	150μF 35V	3 × 22μF 6.3V	470μF 4V	NONE	NONE	5	57	116	30	6	19.1
2.5	2 × 10μF 35V	150μF 35V	4 × 100μF 6.3V	NONE	NONE	100pF	5	60	115	25	6	19.1
2.5	2 × 10μF 35V	150μF 35V	1 × 100μF 6.3V	470μF 4V	NONE	100pF	12	48	103	30	6	19.1
2.5	2 × 10μF 35V	150μF 35V	3 × 22μF 6.3V	470μF 4V	NONE	NONE	12	51	102	30	6	19.1
2.5	2 × 10μF 35V	150μF 35V	2 × 100μF 6.3V	330μF 6.3V	NONE	220pF	12	56	113	30	6	19.1
2.5	2 × 10μF 35V	150μF 35V	4 × 100μF 6.3V	NONE	NONE	220pF	12	70	140	25	6	19.1
3.3	2 × 10μF 35V	150μF 35V	2 × 100μF 6.3V	330μF 6.3V	NONE	100pF	7	120	240	30	6	13.3
3.3	2 × 10μF 35V	150μF 35V	1 × 100μF 6.3V	470μF 4V	NONE	100pF	7	110	214	30	6	13.3
3.3	2 × 10μF 35V	150μF 35V	3 × 22μF 6.3V	470μF 4V	NONE	100pF	7	110	214	30	6	13.3
3.3	2 × 10μF 35V	150μF 35V	4 × 100μF 6.3V	NONE	NONE	100pF	7	114	230	30	6	13.3
3.3	2 × 10μF 35V	150μF 35V	1 × 100μF 6.3V	470μF 4V	NONE	100pF	12	110	214	30	6	13.3
3.3	2 × 10μF 35V	150μF 35V	3 × 22μF 6.3V	470μF 4V	NONE	150pF	12	110	214	35	6	13.3
3.3	2 × 10μF 35V	150μF 35V	2 × 100μF 6.3V	330μF 6.3V	NONE	100pF	12	110	214	35	6	13.3
3.3	2 × 10μF 35V	150μF 35V	4 × 100μF 6.3V	NONE	NONE	100pF	12	114	230	30	6	13.3
5	2 × 10μF 35V	150μF 35V	4 × 100μF 6.3V	NONE	NONE	22pF	15	188	375	25	6	8.25
5	2 × 10μF 35V	150μF 35V	4 × 100μF 6.3V	NONE	NONE	22pF	20	159	320	25	6	8.25

* 拡張温度バージョンには、X7Rが推奨されます。

アプリケーション情報

表3. 12Aでの1.5V出力

ディレーティング曲線	V _{IN} (V)	電力損失曲線	エアフロー (LFM)	ヒートシンク	θ_{JA} (°C/W) LGA	θ_{JA} (°C/W) BGA
Figures 9, 11, 15	5, 12, 24	Figure 7	0	None	15.2	15.7
Figures 9, 11, 15	5, 12, 24	Figure 7	200	None	14	14.5
Figures 9, 11, 15	5, 12, 24	Figure 7	400	None	12	12.5
Figures 10, 12, 16	5, 12, 24	Figure 7	0	BGA Heat Sink	13.9	14.4
Figures 10, 12, 16	5, 12, 24	Figure 7	200	BGA Heat Sink	11.3	11.8
Figures 10, 12, 16	5, 12, 24	Figure 7	400	BGA Heat Sink	10.25	10.75

表4. 12Aでの3.3V出力

ディレーティング曲線	V _{IN} (V)	電力損失曲線	エアフロー (LFM)	ヒートシンク	θ_{JA} (°C/W) LGA	θ_{JA} (°C/W) BGA
Figure 13	12	Figure 8	0	None	15.2	15.7
Figure 13	12	Figure 8	200	None	14.6	15.0
Figure 13	12	Figure 8	400	None	13.4	13.9
Figure 14	12	Figure 8	0	BGA Heat Sink	13.9	14.4
Figure 14	12	Figure 8	200	BGA Heat Sink	11.1	11.6
Figure 14	12	Figure 8	400	BGA Heat Sink	10.5	11.0

ヒートシンクの製造元

Aavid Thermalloy	Part No: 375424B00034G	Phone: 603-224-9988
------------------	------------------------	---------------------

アプリケーション情報

レイアウトのチェックリスト/例

LTM4601HVは集積度が高いので、PCBボードのレイアウトが非常にシンプルで容易です。ただし、電気的性能と熱的性能を最適化するにはいくつかのレイアウト上の配慮がさらに必要です。

- V_{IN} 、PGNDおよび V_{OUT} を含む高電流経路には大きなPCB銅エリアを使用します。これは、PCBの導通損失と熱ストレスを最小限に抑えるのに役立ちます。
- 入力と出力の高周波用セラミック・コンデンサを V_{IN} 、PGND、 V_{OUT} の各ピンに隣接させて配置し、高周波ノイズを最小限に抑えます。
- ユニットの下に専用の電源グランド層を配置します。周波数同期ソースのグランドはこの電源グランドに接続します。
- ビアの導通損失を最小限に抑え、モジュールの熱ストレスを減らすため、トップ層と他の電源層の間の相互接続に複数のビアを使用します。
- 充填ビアでない限り、パッドの上に直接ビアを配置しないでください。
- 信号ピンに接続された部品には、別のSGNDグランド銅エリアを使用します。SGNDとPGNDをユニットの下で接続します。

推奨レイアウトの良い例を図17に示します。

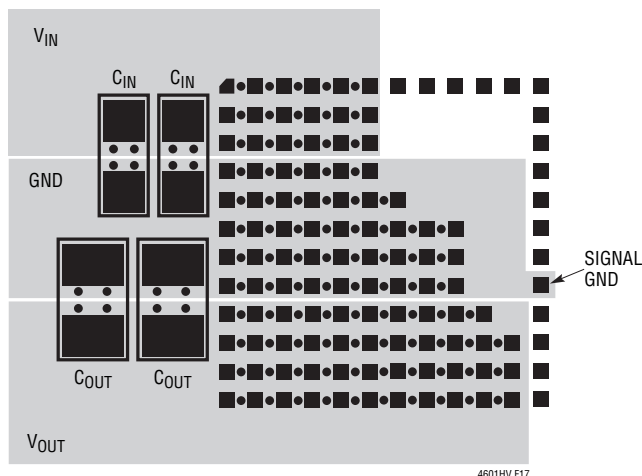


図17. 推奨レイアウト (LGAバージョンとBGAバージョンのPCBレイアウトは、BGAバージョンのパッドが円形であること以外は同じ。)

周波数の調整

LTM4601HVは、ほとんどの入力条件で、一般に850kHzで動作するように設計されています。 f_{SET} ピンは一般にオープン状態にしておきます。スイッチング周波数は、ほとんどの動作範囲で出力リップル・ノイズを一定に保つように最適化されています。850kHzのスイッチング周波数と400nsの最小オフ時間によって5Vから3.3Vのような高いデューティ・サイクルでの動作を制限することができます。また、28Vから5Vのような低いデューティ・サイクルのアプリケーションでは過度のインダクタ・リップル電流を生じます。 f_{SET} ピンに1本の外付け抵抗を追加して5 V_{OUT} と3.3 V_{OUT} の損失曲線を修正することによって、より低い入力電圧やより高い入力電圧の動作が可能になります。

5V出力の例

LTM4601HVの最小オン時間 = 100ns;

$t_{ON} = ((V_{OUT} \cdot 10pF) / I_{fSET})$, for $V_{OUT} > 4.8V$ use 4.8V

LTM4601HVの最小オフ時間 = 400ns;

$t_{OFF} = t - t_{ON}$, ここで $t = 1/\text{周波数}$

デューティ・サイクル = t_{ON}/t または V_{OUT}/V_{IN}

周波数設定の式:

$I_{fSET} = (V_{IN} / (3 \cdot R_{fSET}))$ 、28V動作では、 $I_{fSET} = 238\mu A$ 、 $t_{ON} = ((4.8 \cdot 10pF) / I_{fSET})$ 、 $t_{ON} = 202ns$ 、ここで内部 R_{fSET} は39.2k。周波数 = $(V_{OUT} / (V_{IN} \cdot t_{ON})) = (5V / (28 \cdot 202ns)) = \text{約}884kHz$ 。入力電圧が高くなると、インダクタ両端の電圧が上昇するので、インダクタ・リップル電流が大きくなり始めます。これは「インダクタ・リップル電流とデューティ・サイクル」の標準的なグラフ (図3) に示されています (20%のデューティ・サイクルで $I_L \approx 10A$)。高い入力電圧でのインダクタ・リップル電流は、 f_{SET} からグランドに1本の外付け抵抗を追加し、スイッチング周波数を上げることによって減少させることができます。7Aのリップル電流を選択すると、全ピーク電流は7Aのリップル電流の1/2に出力電流を加算した値に等しくなります。5Vの出力電流は8Aに制限されるので、全ピーク電流は11.5A未満になります。これは14Aの最大規定値を下回ります。 f_{SET} からグランドに100kの抵抗を接続すると、100kと39.2kが並列に組み合わせられて28kに等しくなります。28kと28Vの入力電圧を使用して I_{fSET} を計算すると、333 μA に等しくなります。これは144nsの t_{ON} に相当します。これによって、28Vから5Vへの変換でのスイッチング周波数が約884kHzから約1.24MHzに上昇します。28V入力での最小オン時間は100nsを上回ります。スイッチン

アプリケーション情報

グ周波数はすべての入力条件と出力条件でほぼ一定になるので、1.24MHz動作での低い入力電圧の範囲は400nsの最小オフ時間によって10Vに制限されます。計算式 $t_{ON} = (V_{OUT}/V_{IN}) \cdot (1/\text{周波数})$ は、400nsのオン時間と400nsのオフ時間に等しくなります。「 V_{IN} から V_{OUT} への降圧比」の曲線は、図18に示すように f_{SET} からグランドに100kの抵抗を接続した場合、1.24MHz動作では動作範囲が10V～28V、また f_{SET} をフロートさせた場合は動作範囲が8V～16Vであることを示しています。これらの修正を行うことによって、インダクタ・リップル電流を制限し、400nsの最小オフ時間を維持しながら、5V出力の設計でより広い入力電圧範囲を実現することができます。

3.3V出力の例

LTM4601HVの最小オン時間 = 100ns:

$$t_{ON} = ((V_{OLIT} \cdot 10pF) / I_{fSET})$$

LTM4601HVの最小オフ時間 = 400ns:

$$t_{OFF} = t - t_{ON}, \text{ここで } t = 1/\text{周波数}$$

$$\text{デューティ・サイクル(DC)} = t_{\text{ON}}/t \text{ または } V_{\text{OUT}}/V_{\text{IN}}$$

周波数設定の式:

$I_{fSET} = (V_{IN} / (3 \cdot R_{fSET}))$ 、28V動作では、 $I_{fSET} = 238\mu A$ 、 $t_{ON} = ((3.3 \cdot 10pF) / I_{fSET})$ 、 $t_{ON} = 138.7ns$ 、ここで内部

R_{FSET}は39.2k。周波数 = (V_{OUT}/(V_{IN} • t_{ON})) = (3.3V/(28 • 138.7ns)) = 約850kHz。最小オン時間および最小オフ時間は139nsおよび1037nsの規定内です。4.5Vの最小入力で3.3V出力に変換する場合は、400nsの最小オフ時間の仕様を満たしません。t_{ON} = 868ns、周波数 = 850kHz、t_{OFF} = 315nsとなります。

解決策

低い入力電圧でスイッチング周波数を下げると、デューティ・サイクルが高くなり、4.5Vの入力電圧で400nsの最小オフ時間を満たすことができます。オフ時間は100nsのガードバンドを加えた約500nsを必要とします。(3.3V/4.5V)のデューティ・サイクルは約73%です。周波数 = $(1 - DC)/t_{OFF}$ 、つまり $(1 - 0.73)/500\text{ns} = 540\text{kHz}$ です。スイッチング周波数は4.5V入力で540kHzまで下げる必要があります。 $t_{ON} = DC/\text{周波数}$ 、つまり $1.35\mu\text{s}$ です。 f_{SET} ピン電圧の規格は V_{IN} の1/3、また I_{fSET} 電流は内部の39.2kによって38 μA に等しくなります。540kHz動作の場合は、 I_{fSET} 電流を24 μA にする必要があります。図19に示すように、 V_{OUT} から f_{SET} に1本の抵抗を接続して、 f_{SET} ピンから流れ出す実効 I_{fSET} 電流を24 μA に減らすことができます。 f_{SET} ピンが $4.5\text{V}/3 = 1.5\text{V}$ で $V_{OUT} = 3.3\text{V}$ なので、130kによって f_{SET} ノードに14 μA をソースし、 I_{fSET} 電流を24 μA に減少させます。これによって、3.3V出力への降圧変換に対応する540kHz動作と4.5V～28V入力動作が可能になります。この入力電圧範囲を超えると、周波数は540kHzから1.1 MHzまで変化します。これによって、全入力範囲で8Aの実効出力電流が流れます。

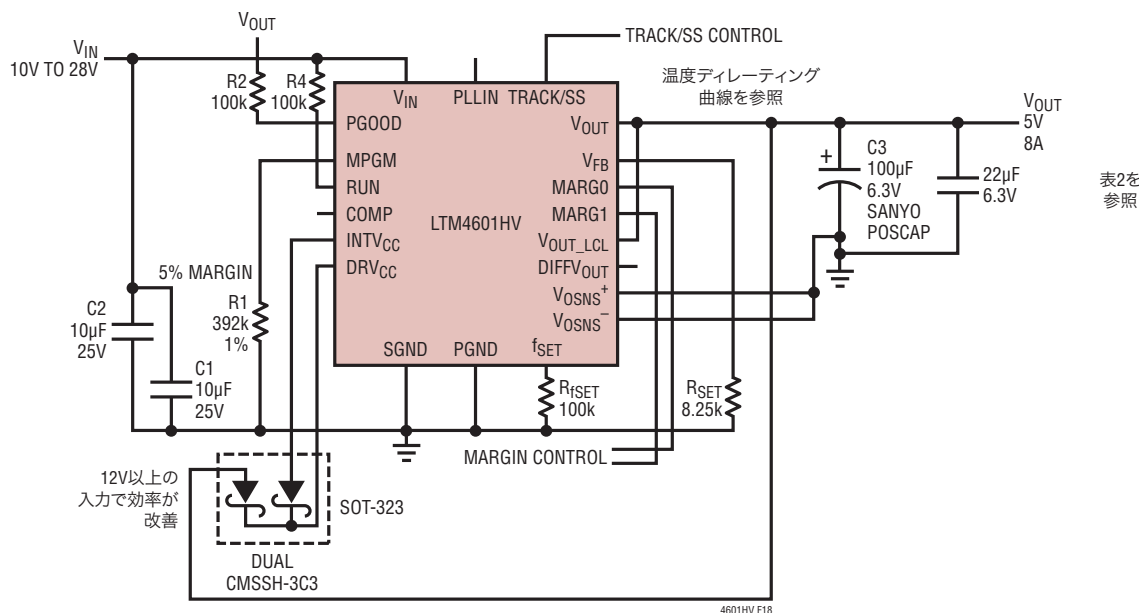
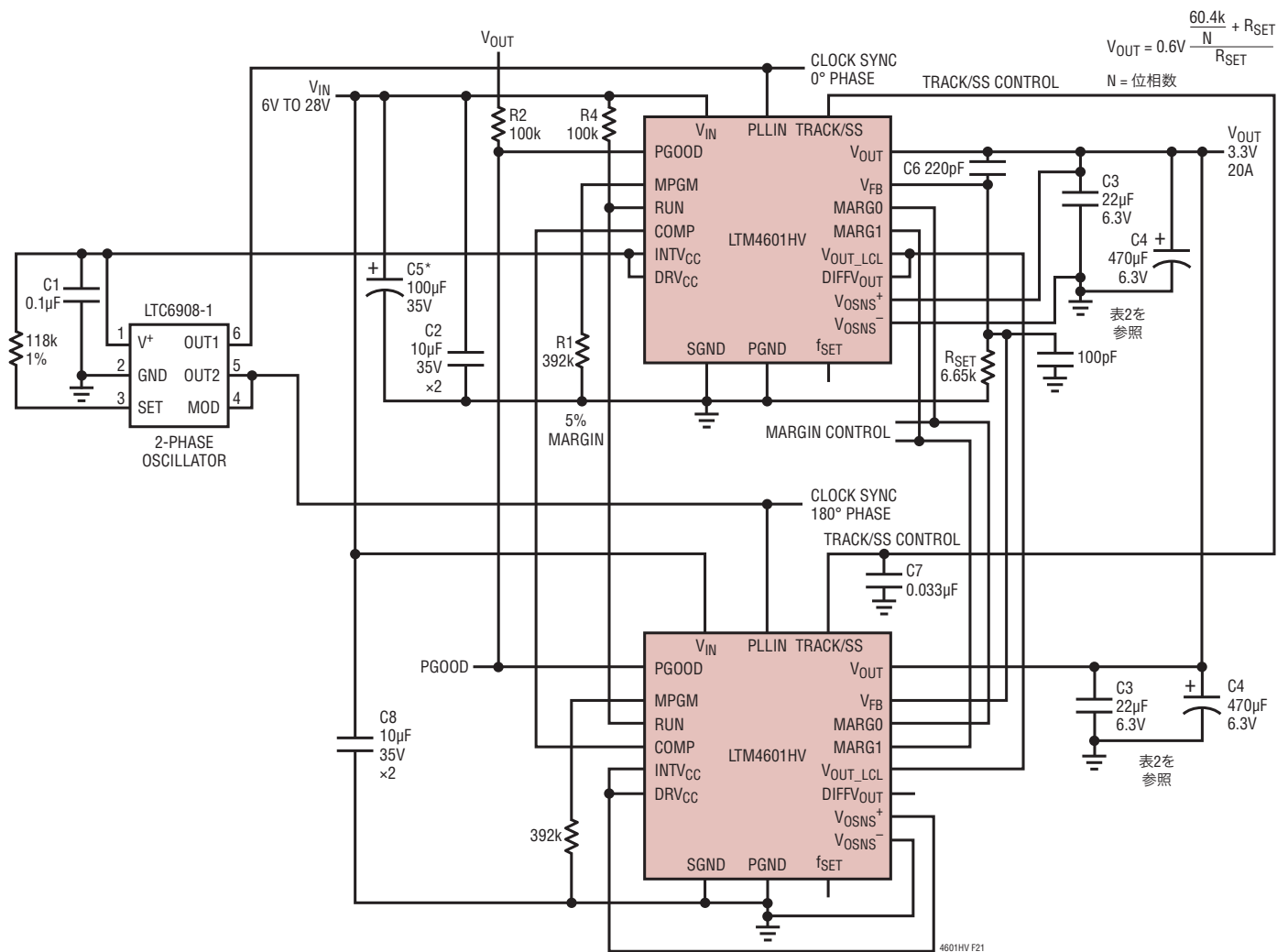


図18. 差動アンプなしの5V/8Aの設計

アプリケーション情報



アプリケーション情報



*C5はLCによるリングングを減らすためのオプション。
インダクタンスの低いプレーン接続には不要

図21. 2フェーズ並列、3.3V/20Aの設計

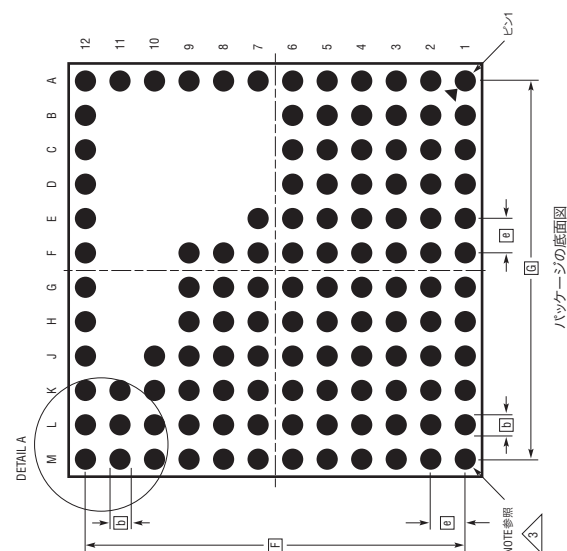
標準的応用例



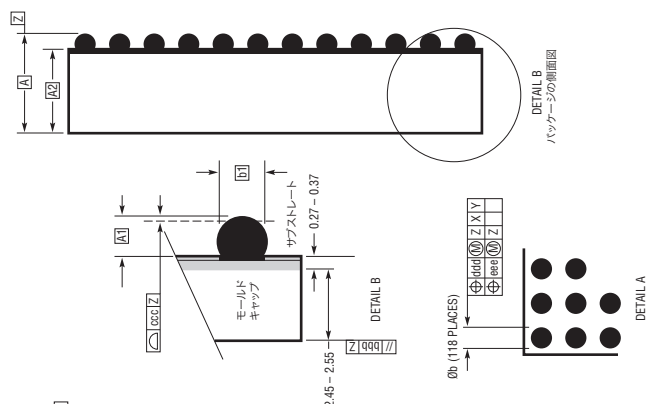
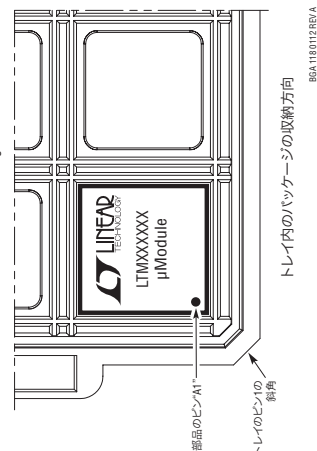
パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>をご覧ください。

BGAパッケージ
118ピン (15mm×15mm×3.42mm)
(Reference LTC DWG# 05-08-1903 RevA)

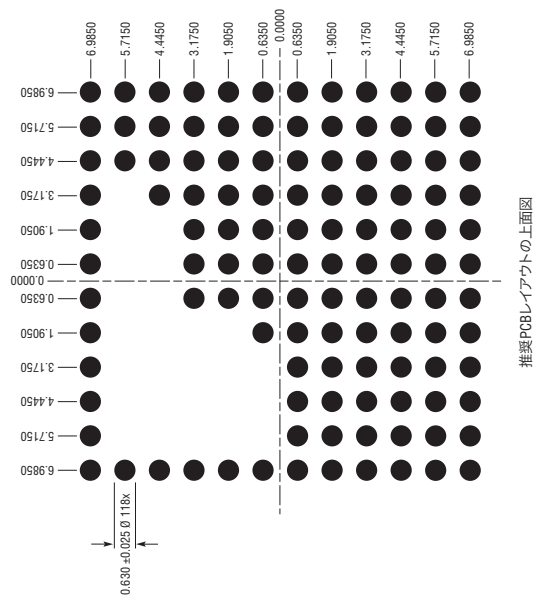


- NOTES:
1. 寸法と許容誤差はASME Y14.5M-1994による
 2. 全ての寸法はミリメートル
 3. ボールの指定はJESD MO-028およびJE95による
 4. ピン#1の識別マークの詳細はオプションだが、示された領域内になければならない
ピン#1の識別マークはモールドまたはマーキングにすることができる
 5. 主データZはシーディング・プレーン
 6. 半田ボールの成分は、96.5% Sn/3.0% Ag/0.5% Cu



SYMBOL	MIN	NOM	MAX	NOTES
A	3.22	3.42	3.62	
A1	0.50	0.60	0.70	
A2	2.72	2.82	2.92	
b	0.60	0.75	0.90	
b1	0.60	0.63	0.66	
D		15.0		
E		15.0		
e		1.27		
F		13.97		
G		13.97		
aaa			0.15	
bbb			0.10	
ccc			0.20	
ddd			0.30	
eee			0.15	

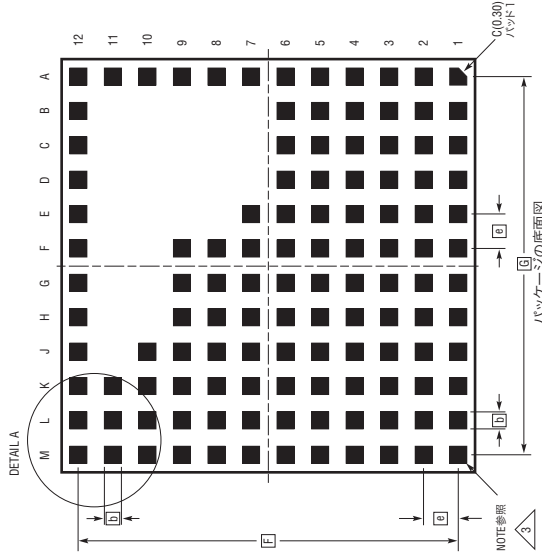
ボールの総数: 118



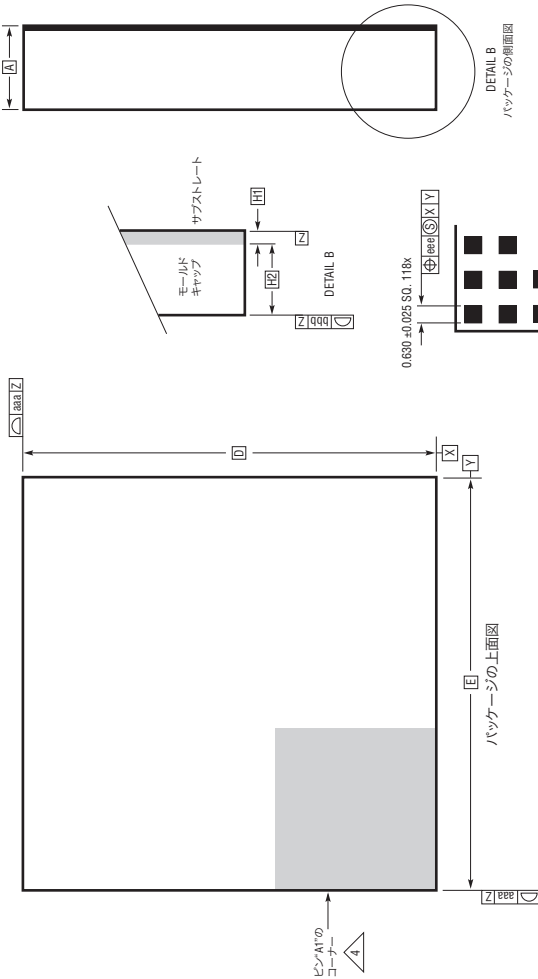
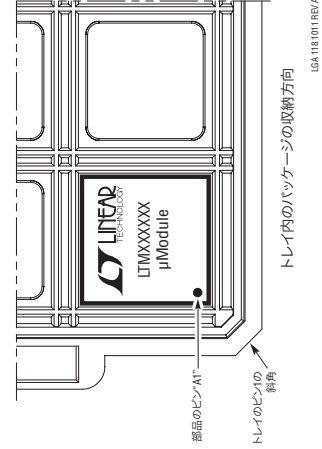
パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>をご覧ください。

LGAパッケージ
118ピン (15mm×15mm×2.82mm)
(Reference LTM DWG # 05-05-1801, Rev A)



- NOTES:
1. 寸法と許容誤差はASME Y14.5M-1994による
 2. 全ての寸法はミリメートル
 3. ボールの指定はJEDEC MS-028およびJE95による
 4. ピン#1の識別マークの詳細はオプションだが、示された領域内になければならない
ピン#1の識別マークはモールドまたはマーキングにすることができる
 5. 主データZはシーティング・プレーン



SYMBOL	MIN	NOM	MAX	NOTES
A	2.72	2.82	2.92	
b	0.60	0.63	0.66	
D		15.00		
E		15.00		
e		1.27		
F		13.97		
G		13.97		
H1	0.27	0.32	0.37	
H2	2.45	2.50	2.55	
aaa			0.15	
bbb			0.10	
eee			0.05	

LGAバットの総数: 118

推奨PCBレイアウトの上面図

パッケージ

表5.ピン配置表
(ピン番号によって整理)

PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION
A1	V_{IN}	B1	V_{IN}	C1	V_{IN}	D1	PGND	E1	PGND	F1	PGND
A2	V_{IN}	B2	V_{IN}	C2	V_{IN}	D2	PGND	E2	PGND	F2	PGND
A3	V_{IN}	B3	V_{IN}	C3	V_{IN}	D3	PGND	E3	PGND	F3	PGND
A4	V_{IN}	B4	V_{IN}	C4	V_{IN}	D4	PGND	E4	PGND	F4	PGND
A5	V_{IN}	B5	V_{IN}	C5	V_{IN}	D5	PGND	E5	PGND	F5	PGND
A6	V_{IN}	B6	V_{IN}	C6	V_{IN}	D6	PGND	E6	PGND	F6	PGND
A7	INTV _{CC}	B7	–	C7	–	D7	–	E7	PGND	F7	PGND
A8	PLLIN	B8	–	C8	–	D8	–	E8	–	F8	PGND
A9	TRACK/SS	B9	–	C9	–	D9	–	E9	–	F9	PGND
A10	RUN	B10	–	C10	–	D10	–	E10	–	F10	–
A11	COMP	B11	–	C11	–	D11	–	E11	–	F11	–
A12	MPGM	B12	f_{SET}	C12	MARG0	D12	MARG1	E12	DRV _{CC}	F12	V _{FB}

PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION	PIN ID	FUNCTION
G1	PGND	H1	PGND	J1	V _{OUT}	K1	V _{OUT}	L1	V _{OUT}	M1	V _{OUT}
G2	PGND	H2	PGND	J2	V _{OUT}	K2	V _{OUT}	L2	V _{OUT}	M2	V _{OUT}
G3	PGND	H3	PGND	J3	V _{OUT}	K3	V _{OUT}	L3	V _{OUT}	M3	V _{OUT}
G4	PGND	H4	PGND	J4	V _{OUT}	K4	V _{OUT}	L4	V _{OUT}	M4	V _{OUT}
G5	PGND	H5	PGND	J5	V _{OUT}	K5	V _{OUT}	L5	V _{OUT}	M5	V _{OUT}
G6	PGND	H6	PGND	J6	V _{OUT}	K6	V _{OUT}	L6	V _{OUT}	M6	V _{OUT}
G7	PGND	H7	PGND	J7	V _{OUT}	K7	V _{OUT}	L7	V _{OUT}	M7	V _{OUT}
G8	PGND	H8	PGND	J8	V _{OUT}	K8	V _{OUT}	L8	V _{OUT}	M8	V _{OUT}
G9	PGND	H9	PGND	J9	V _{OUT}	K9	V _{OUT}	L9	V _{OUT}	M9	V _{OUT}
G10	–	H10	–	J10	V _{OUT}	K10	V _{OUT}	L10	V _{OUT}	M10	V _{OUT}
G11	–	H11	–	J11	–	K11	V _{OUT}	L11	V _{OUT}	M11	V _{OUT}
G12	PGOOD	H12	SGND	J12	V _{OSNS+}	K12	DIFFV _{OUT}	L12	V _{OUT_LCL}	M12	V _{OSNS-}

表6.ピン配置表
(ピン機能によって整理)

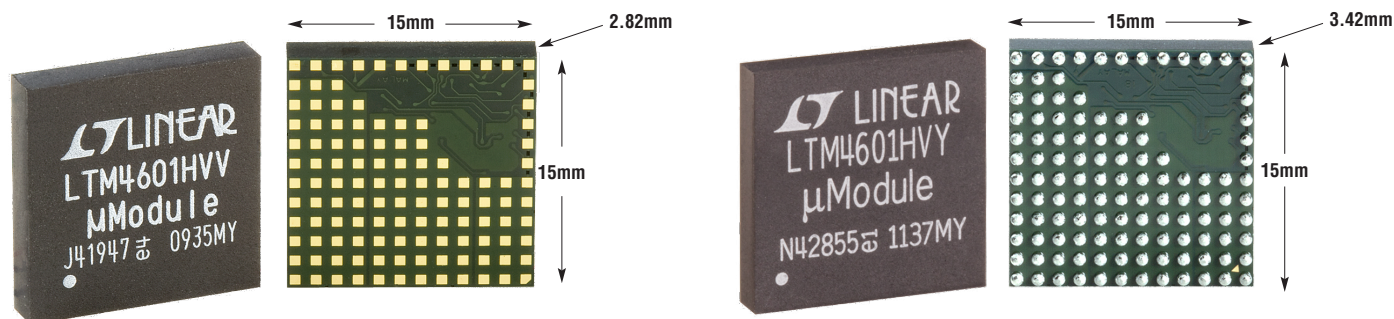
PIN NAME		PIN NAME		PIN NAME		PIN NAME		PIN NAME	
A1	V _{IN}	D1	PGND	J1	V _{OUT}	A7	INTV _{CC}	B7	-
A2	V _{IN}	D2	PGND	J2	V _{OUT}	A8	PLLIN	B8	-
A3	V _{IN}	D3	PGND	J3	V _{OUT}	A9	TRACK/SS	B9	-
A4	V _{IN}	D4	PGND	J4	V _{OUT}	A10	RUN	B10	-
A5	V _{IN}	D5	PGND	J5	V _{OUT}	A11	COMP	B11	-
A6	V _{IN}	D6	PGND	J6	V _{OUT}	A12	MPGM	C7	-
B1	V _{IN}	E1	PGND	J7	V _{OUT}	B12	f _{SET}	C8	-
B2	V _{IN}	E2	PGND	J8	V _{OUT}	C12	MARG0	C9	-
B3	V _{IN}	E3	PGND	J9	V _{OUT}	D12	MARG1	C10	-
B4	V _{IN}	E4	PGND	J10	V _{OUT}	E12	DRV _{CC}	C11	-
B5	V _{IN}	E5	PGND	K1	V _{OUT}	F12	V _{FB}	D7	-
B6	V _{IN}	E6	PGND	K2	V _{OUT}	G12	PGOOD	D8	-
C1	V _{IN}	E7	PGND	K3	V _{OUT}	H12	SGND	D9	-
C2	V _{IN}	F1	PGND	K4	V _{OUT}	J12	V _{OSNS} ⁺	D10	-
C3	V _{IN}	F2	PGND	K5	V _{OUT}	K12	DIFFV _{OUT}	D11	-
C4	V _{IN}	F3	PGND	K6	V _{OUT}	L12	V _{OUT_LCL}	E8	-
C5	V _{IN}	F4	PGND	K7	V _{OUT}	M12	V _{OSNS} ⁻	E9	-
C6	V _{IN}	F5	PGND	K8	V _{OUT}			E10	-
		F6	PGND	K9	V _{OUT}			E11	-
		F7	PGND	K10	V _{OUT}			F10	-
		F8	PGND	K11	V _{OUT}			F11	-
		F9	PGND	L1	V _{OUT}			G10	-
		G1	PGND	L2	V _{OUT}			G11	-
		G2	PGND	L3	V _{OUT}			H10	-
		G3	PGND	L4	V _{OUT}			H11	-
		G4	PGND	L5	V _{OUT}			J11	-
		G5	PGND	L6	V _{OUT}				
		G6	PGND	L7	V _{OUT}				
		G7	PGND	L8	V _{OUT}				
		G8	PGND	L9	V _{OUT}				
		G9	PGND	L10	V _{OUT}				
				L11	V _{OUT}				
		H1	PGND	M1	V _{OUT}				
		H2	PGND	M2	V _{OUT}				
		H3	PGND	M3	V _{OUT}				
		H4	PGND	M4	V _{OUT}				
		H5	PGND	M5	V _{OUT}				
		H6	PGND	M6	V _{OUT}				
		H7	PGND	M7	V _{OUT}				
		H8	PGND	M8	V _{OUT}				
		H9	PGND	M9	V _{OUT}				
				M10	V _{OUT}				
				M11	V _{OUT}				

改訂履歴 （改訂履歴は Rev B から開始）

REV	日付	概要	ページ番号
B	3/12	BGAパッケージ追加のためにデータシート全体を改訂	1-30

LTM4601HV

パッケージの写真



関連製品

製品番号	説明	注釈
LTM4628	26V、デュアル8A、DC/DC降圧μModuleレギュレータ	4.5V ≤ V _{IN} ≤ 26.5V、0.6V ≤ V _{OUT} ≤ 5V、リモートセンス・アンプ、内部温度検出出力、15mm × 15mm × 4.32mm LGA
LTM4627	20V、15A、DC/DC降圧μModuleレギュレータ	4.5V ≤ V _{IN} ≤ 20V、0.6V ≤ V _{OUT} ≤ 5V、PLL入力、V _{OUT} トラッキング、リモートセンス・アンプ、15mm × 15mm × 4.32mm LGA
LTM4611	1.5V _{IN(MIN)} 、15A DC/DC降圧μModuleレギュレータ	1.5V ≤ V _{IN} ≤ 5.5V、0.8V ≤ V _{OUT} ≤ 5V、PLL入力、リモートセンス・アンプ、V _{OUT} トラッキング、15mm × 15mm × 4.32mm LGA
LTM4613	EN55022 クラスB準拠の8A、DC/DC降圧μModuleレギュレータ	5V ≤ V _{IN} ≤ 36V、3.3V ≤ V _{OUT} ≤ 15V、PLL入力、V _{OUT} トラッキングおよびマージニング、15mm × 15mm × 4.32mm LGA
LTM4601AHV	28V、12A DC/DC降圧μModuleレギュレータ	4.5V ≤ V _{IN} ≤ 28V、0.6V ≤ V _{OUT} ≤ 5V、PLL入力、リモートセンス・アンプ、V _{OUT} トラッキングおよびマージニング、15mm × 15mm × 2.82mm LGA または 15mm × 15mm × 3.42mm BGA
LTM4601A	20V、12A DC/DC降圧μModuleレギュレータ	4.5V ≤ V _{IN} ≤ 20V、0.6V ≤ V _{OUT} ≤ 5V、PLL入力、リモートセンス・アンプ、V _{OUT} トラッキングおよびマージニング、15mm × 15mm × 2.82mm LGA または 15mm × 15mm × 3.42mm BGA
LTM8027	60V、4A DC/DC降圧μModuleレギュレータ	4.5V ≤ V _{IN} ≤ 60V、2.5V ≤ V _{OUT} ≤ 24V、CLK入力、15mm × 15mm × 4.32mm LGA
LTM8032	EN55022 クラスB準拠の36V、2A、DC/DC降圧μModuleレギュレータ	3.6V ≤ V _{IN} ≤ 36V、0.8V ≤ V _{OUT} ≤ 10V、同期可能、9mm × 15mm × 2.82mm LGAまたは9mm × 15mm × 3.42mm BGA
LTM8061	プログラム可能な入力電流制限付きの32V、2A降圧μModuleバッテリー・チャージャ	1セルまたは2セルのリチウムイオン/ポリマー・バッテリー・スタック (4.1V、4.2V、8.2Vまたは8.4V)と互換、4.95V ≤ V _{IN} ≤ 32V、C/10または調節可能な内部充電終了タイム、NTC抵抗によるモニタ入力、9mm × 15mm × 4.32mm LGA

This product contains technology licensed from Silicon Semiconductor Corporation.  4601hvf

30

リニアテクノロジー株式会社

〒102-0094 東京都千代田区紀尾井町3-6紀尾井町パークビル8F
TEL 03-5226-7291 • FAX 03-5226-0268 • www.linear-tech.co.jp

LT 0312 REV B • PRINTED IN JAPAN

 LINEAR TECHNOLOGY

© LINEAR TECHNOLOGY CORPORATION 2007