

特長

- **V_{CC}動作電圧:4V~6.5V**
- **最大入力電源電圧:38V**
- **適応型シートスルー保護**
- **レール・トゥ・レール出力ドライバ**
- **ピーク・プルアップ電流:3.2A**
- **ピーク・プルダウン電流:4.5A**
- **3000pF負荷ドライブのTG立ち下がり時間:8ns**
- **3000pF負荷ドライブのTG立ち上がり時間:7ns**
- 個別電源により、PWMコントローラに適合
- デュアルNチャネルMOSFETをドライブ
- 低電圧ロックアウト
- 高さの低い(0.75mm)2mm×3mm DFNパッケージ

アプリケーション

- 配電アーキテクチャ
- 高集積のパワーモジュール

 LT, LTC, LTM, Linear TechnologyおよびLinearのロゴはリニアテクノロジー社の登録商標です。他のすべての商標はそれぞれの所有者に所有権があります。

概要

LTC[®]4449は、同期整流式降圧DC/DCコンバータの2個のNチャネルMOSFETをドライブするように設計された高周波数ゲート・ドライバです。強力なレール・トゥ・レール・ドライバ機能により、高いゲート容量をもつMOSFETのスイッチング損失を低減します。

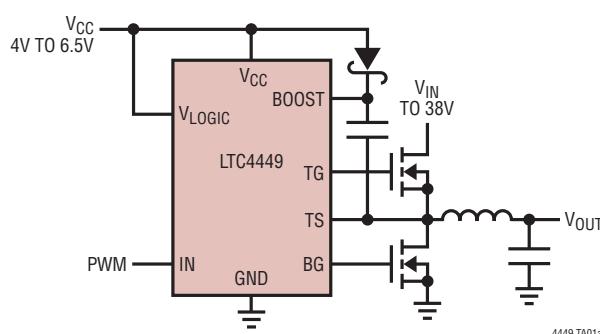
LTC4449は入力ロジック用の電源を個別に備えているので、コントローラICの信号振幅に適合することができます。入力信号がドライブされていない場合は、シャットダウン・モードをアクティベートにして、両方の外付けMOSFETをオフにします。入力ロジック信号は内部でブーストラップされた電源にレベルシフトされ、グランドを最大42V上回る電圧でも動作できます。

LTC4449はドライバ電源とロジック電源の両方に低電圧ロックアウト回路を搭載しています。この回路は低電圧状態が発生すると外付けMOSFETをオフにします。また、適応型シートスルー保護機能を備えているので、MOSFETの交差導通電流による電力損失を防止することができます。

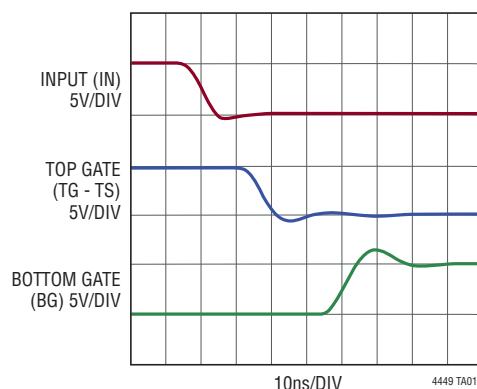
LTC4449は2mm×3mm DFNパッケージで供給されます。

標準的応用例

同期整流式降圧コンバータ・ドライバ



3000pFの容量性負荷をドライブするLTC4449



絶対最大定格

(Note 1)

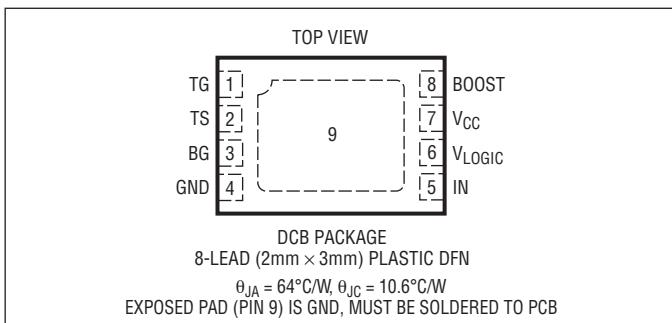
電源電圧

V_{LOGIC}	-0.3V~7V
V_{CC}	-0.3V~7V
BOOST-TS	-0.3V~7V
BOOST電圧	-0.3V~42V
TS	-5V~38V
IN電圧	-0.3V~7V
ドライバ出力TG (TS基準)	-0.3V~7V
ドライバ出力BG	-0.3V~7V

動作接合部温度範囲

(Note 2, 3)	-40°C~125°C
保存温度範囲	-65°C~150°C

ピン配置



発注情報

鉛フリー仕様	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC4449EDCB#PBF	LTC4449EDCB#TRPBF	LFKC	8-Lead (2mm × 3mm) Plastic DFN	-40°C to 125°C
LTC4449IDCB#PBF	LTC4449IDCB#TRPBF	LFKC	8-Lead (2mm × 3mm) Plastic DFN	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。 *温度グレードは出荷時のコンテナのラベルで識別されます。
鉛ベース仕様の製品の詳細については、弊社または弊社代理店にお問い合わせください。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreel/> をご覧ください。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = V_{LOGIC} = V_{BOOST} = 5\text{V}$ 、 $V_{TS} = GND = 0\text{V}$ 。(Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
--------	-----------	------------	-----	-----	-----	-------

ロジック電源(V_{LOGIC})

V_{LOGIC}	Operating Range		3	6.5		V
I_{VLOGIC}	DC Supply Current	IN = Floating	730	900		μA
UVLO	Undervoltage Lockout Threshold	V_{LOGIC} Rising V_{LOGIC} Falling Hysteresis	2.5 2.4	2.75 2.65	3 2.9	V mV

ゲート・ドライバ電源(V_{CC})

V_{CC}	Operating Range		4	6.5		V
I_{VCC}	DC Supply Current	IN = Floating	300	400		μA
UVLO	Undervoltage Lockout Threshold	V_{CC} Rising V_{CC} Falling Hysteresis	2.75 2.60	3.20 3.04	3.65 3.50	V mV
I_{BOOST}	DC Supply Current	IN = Floating	160	300	400	μA

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = V_{LOGIC} = V_{BOOST} = 5\text{V}$ 、 $V_{TS} = GND = 0\text{V}$ 。(Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
入力信号(IN)							
$V_{IH(TG)}$	TG Turn-On Input Threshold	$V_{LOGIC} \geq 5\text{V}$, IN Rising $V_{LOGIC} = 3.3\text{V}$, IN Rising	● ●	3 1.9	3.5 2.2	4 2.6	V V
$V_{IL(TG)}$	TG Turn-Off Input Threshold	$V_{LOGIC} \geq 5\text{V}$, IN Falling $V_{LOGIC} = 3.3\text{V}$, IN Falling	● ●	2.75 1.8	3.25 2.09	3.75 2.5	V V
$V_{IH(BG)}$	BG Turn-On Input Threshold	$V_{LOGIC} \geq 5\text{V}$, IN Falling $V_{LOGIC} = 3.3\text{V}$, IN Falling	● ●	0.8 0.8	1.25 1.1	1.6 1.4	V V
$V_{IL(BG)}$	BG Turn-Off Input Threshold	$V_{LOGIC} \geq 5\text{V}$, IN Rising $V_{LOGIC} = 3.3\text{V}$, IN Rising	● ●	1.05 0.9	1.5 1.21	1.85 1.5	V V
$I_{IN(SD)}$	Maximum Current Into or Out of IN in Shutdown Mode	$V_{LOGIC} \geq 5\text{V}$, IN Floating $V_{LOGIC} = 3.3\text{V}$, IN Floating		150 75	300 150		μA μA
ハイサイド・ゲート・ドライバ出力(TG)							
$V_{OH(TG)}$	TG High Output Voltage	$I_{TG} = -100\text{mA}$, $V_{OH(TG)} = V_{BOOST} - V_{TG}$			140		mV
$V_{OL(TG)}$	TG Low Output Voltage	$I_{TG} = 100\text{mA}$, $V_{OL(TG)} = V_{TG} - V_{TS}$			80		mV
$I_{PU(TG)}$	TG Peak Pull-Up Current		●	2	3.2		A
$I_{PD(TG)}$	TG Peak Pull-Down Current		●	1.5	2.4		A
ローサイド・ゲート・ドライバ出力(BG)							
$V_{OH(BG)}$	BG High Output Voltage	$I_{BG} = -100\text{mA}$, $V_{OH(BG)} = V_{CC} - V_{BG}$			100		mV
$V_{OL(BG)}$	BG Low Output Voltage	$I_{BG} = 100\text{mA}$			100		mV
$I_{PU(BG)}$	BG Peak Pull-Up Current		●	2	3.2		A
$I_{PD(BG)}$	BG Peak Pull-Down Current		●	3	4.5		A
スイッチング時間							
$t_{PLH(TG)}$	BG Low to TG High Propagation Delay				14		ns
$t_{PHL(TG)}$	IN Low to TG Low Propagation Delay				13		ns
$t_{PLH(BG)}$	TG Low to BG High Propagation Delay				13		ns
$t_{PHL(BG)}$	IN High to BG Low Propagation Delay				11		ns
$t_r(TG)$	TG Output Rise Time	10% to 90%, $C_L = 3\text{nF}$			8		ns
$t_f(TG)$	TG Output Fall Time	90% to 10%, $C_L = 3\text{nF}$			7		ns
$t_r(BG)$	BG Output Rise Time	10% to 90%, $C_L = 3\text{nF}$			7		ns
$t_f(BG)$	BG Output Fall Time	90% to 10%, $C_L = 3\text{nF}$			4		ns

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、絶対最大定格状態が長時間続くと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

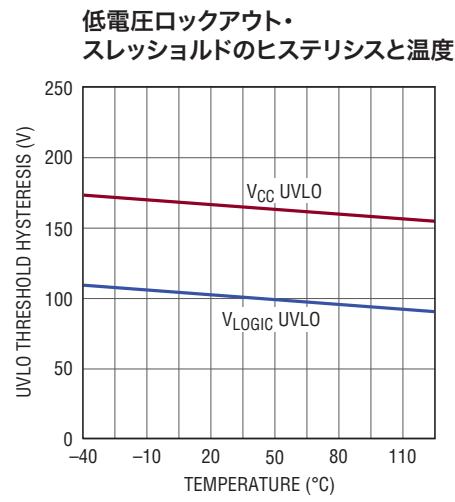
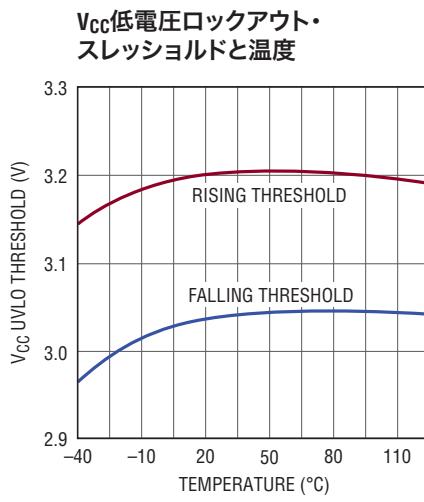
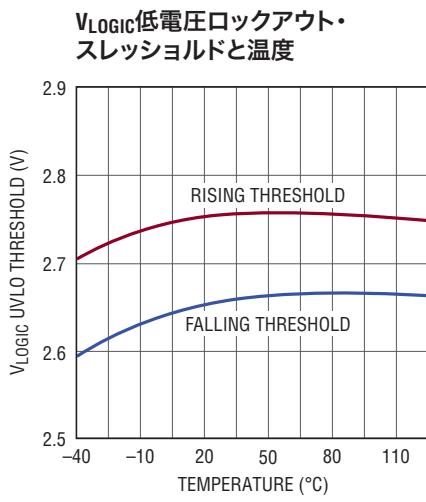
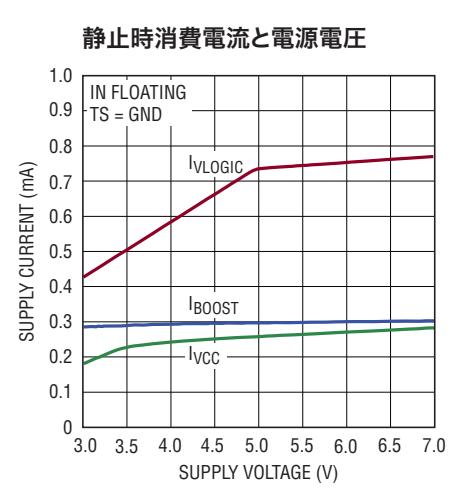
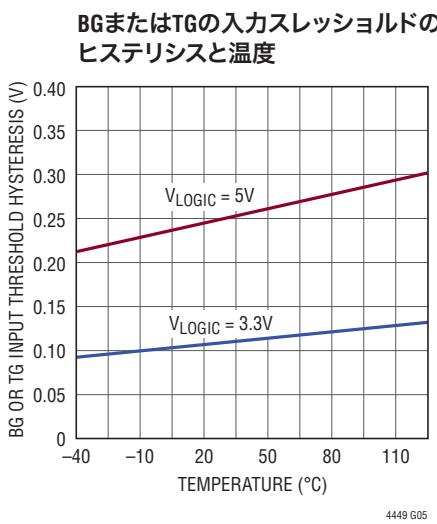
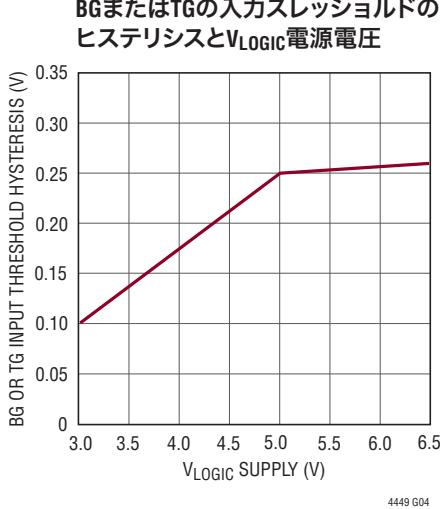
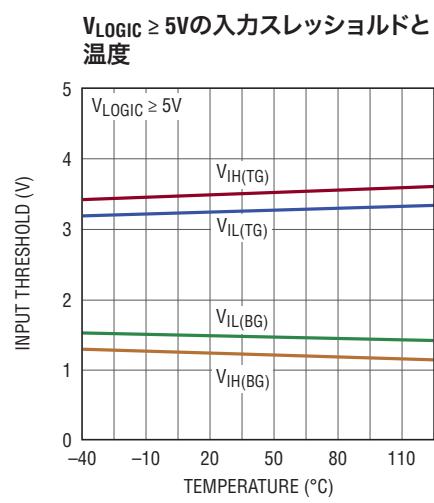
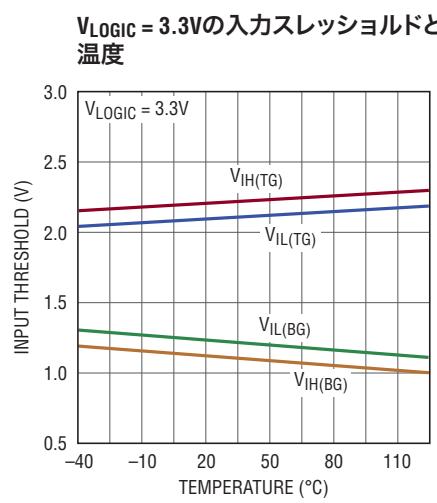
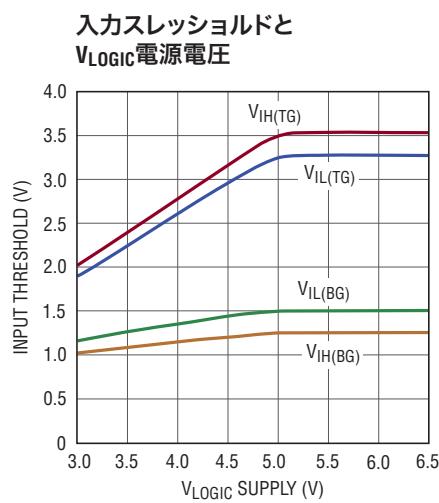
Note 2: LTC4449は T_J が T_A にほぼ等しいパレス負荷条件でテストされている。LTC4449Eは $0^\circ\text{C} \sim 85^\circ\text{C}$ の接合部温度範囲で仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTC4449は $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲で保証されている。これらの仕様と調和する最大周囲温度は、基板レイアウト、パッケージの定格熱抵抗および他の

環境要因と関連した特定の動作条件によって決まるに注意。接合部温度(T_J)は周囲温度(T_A)および電力損失(P_D)から次式に従って計算される。

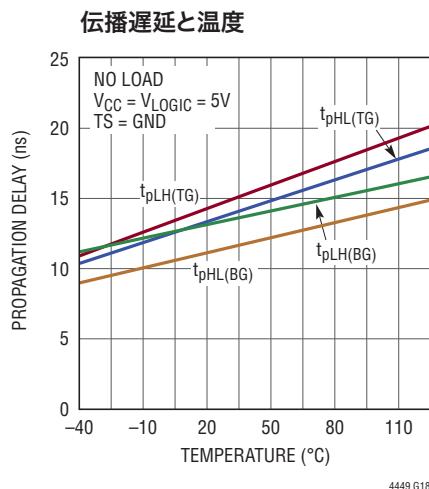
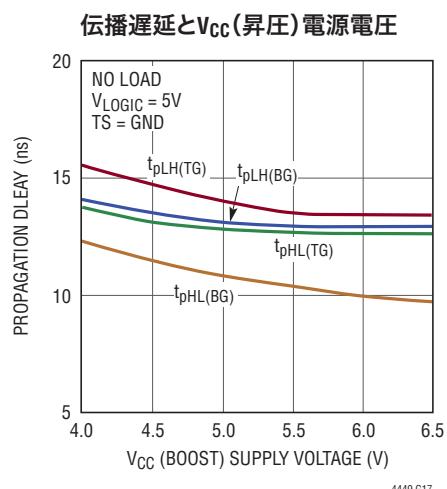
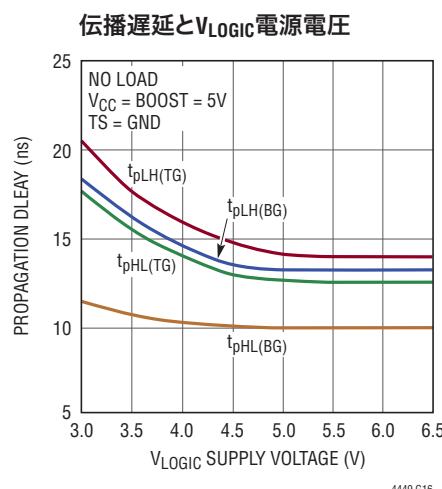
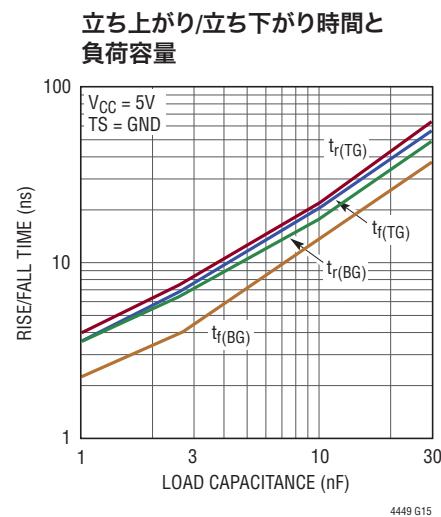
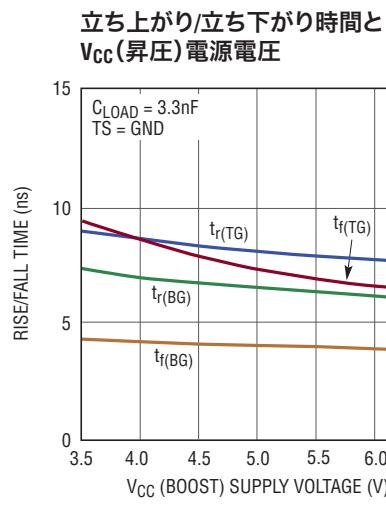
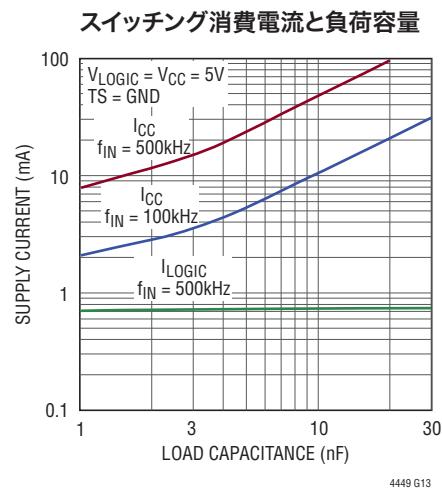
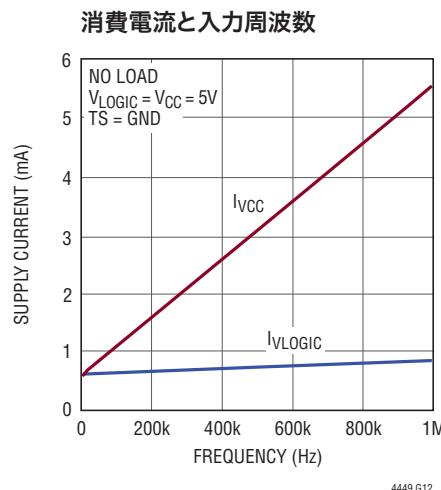
$$T_J = T_A + (P_D \cdot 64^\circ\text{C/W})$$

Note 3: このデバイスには、短時間の過負荷状態の間デバイスを保護するための過温度保護機能が備わっている。過温度保護機能がアクティブなとき、接合部温度は 125°C を超える。規定された最大動作接合部温度を超えた動作が継続すると、デバイスの信頼性を損なう恐れがある。

標準的性能特性



標準的性能特性



LTC4449

ピン機能

TG(ピン1): ハイサイド・ゲート・ドライバの出力(トップ・ゲート)。このピンはTSとBOOSTの間に振幅します。

TS(ピン2): ハイサイドMOSFETのソース接続ピン(トップ・ソース)。

BG(ピン3): ローサイド・ゲート・ドライバの出力(ボトム・ゲート)。このピンはV_{CC}とGNDの間に振幅します。

GND(ピン4、露出パッド・ピン9): デバイスのグランド。最適な電気的性能と熱性能を得るために、露出パッドはPCBのグランドに半田付けする必要があります。

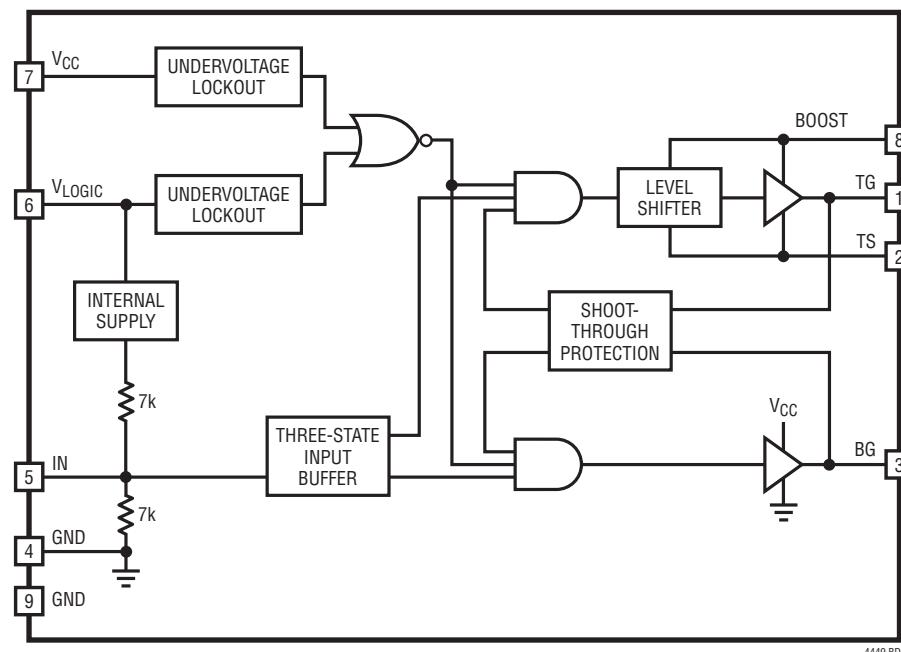
IN(ピン5): 入力信号。V_{LOGIC}(ピン6)とGNDでバイアスされる内部電源を基準にした入力です。このピンがフロート状態の場合、内部の抵抗分割器がシャットダウン・モードをトリガし、BG(ピン3)とTG(ピン1)が両方とも“L”になります。シャットダウン時間が短くなるように、このピンのトレース容量を最小限に抑えます。

V_{LOGIC}(ピン6): ロジック電源。このピンは入力バッファとロジックに電力を供給します。このピンは、IN(ピン5)をドライブしているコントローラの電源に接続して入力スレッシュホールドに一致させるか、またはV_{CC}(ピン7)に接続してPCB配線を簡素化します。

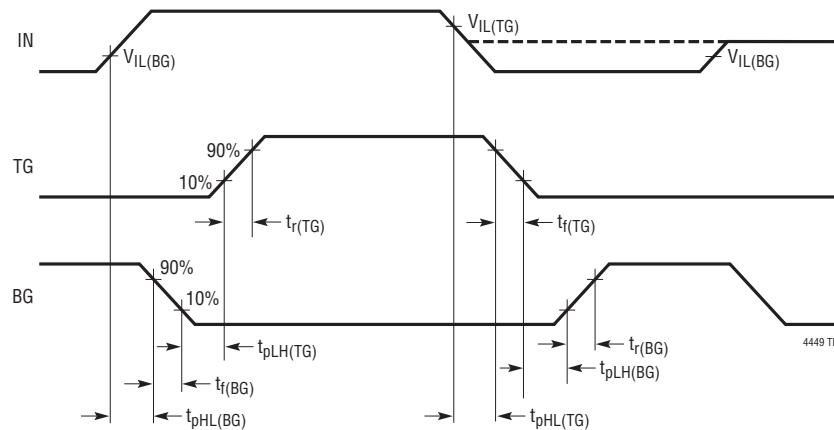
V_{CC}(ピン7): 出力ドライバの電源。ローサイド・ゲート・ドライバの出力にはこのピンから直接電力供給され、ハイサイド・ゲート・ドライバの出力にはこのピンとBOOSTの間に接続された外付けショットキー・ダイオードを介して電力供給されます。このピンとGNDの間に低ESRのセラミック・バイパス・コンデンサを接続します。

BOOST(ピン8): ハイサイドのブートストラップされた電源。このピンとTS(ピン2)の間に外付けコンデンサを接続します。通常、V_{CC}(ピン7)とこのピンの間にショットキー・ダイオードを外付けします。このピンでの電圧振幅はV_{CC}-V_DからV_{IN}+V_{CC}-V_Dまでであり、V_Dはショットキー・ダイオードの順方向電圧降下です。

ブロック図



タイミング図



Operation

概要

LTC4449は、グランド基準の低電圧デジタル入力信号を受けとり、同期整流式電源を構成する2個のNチャネル・パワーMOSFETをドライブします。ローサイドMOSFETのゲートは、入力の状態に従って、 V_{CC} かGNDのいずれかにドライブされます。同様に、ハイサイドMOSFETのゲートは、スイッチ・ノード(TS)のブーストストラップがオフされた電源によって、BOOSTかTSのいずれかにドライブされます。

入力段

LTC4449は、V_{LOGIC}電源に比例する遷移スレッショルドをもつ独自のスリーステート入力段を採用しています。V_{LOGIC}電源は、入力スレッショルドがコントローラの出力信号のレッショルドと一致するように、コントローラICの電源に接続することができます。あるいは、V_{LOGIC}をV_{CC}に接続して配線を簡素化することもできます。LTC4449の内部電圧レギュレータは、V_{LOGIC}電源電圧が5Vを上回ると、入力スレッショルド値を制限します。

LTC4449の遷移スレッショルドとスリーステート入力の関係を図1に示します。INの電圧がスレッショルド $V_{IH(TG)}$ を上回ると、TGはBOOSTまでプルアップされ、ハイサイドMOSFETをオンします。このMOSFETはINが $V_{IL(TG)}$ を下回るまでオン状態を保ちます。同様に、INが $V_{IH(BG)}$ を下回ると、BGはV_{CC}までプルアップされ、ローサイド(同期)MOSFETをオンします。INがスレッショルド $V_{IL(BG)}$ を上回るまでBGは“H”的ままでです。

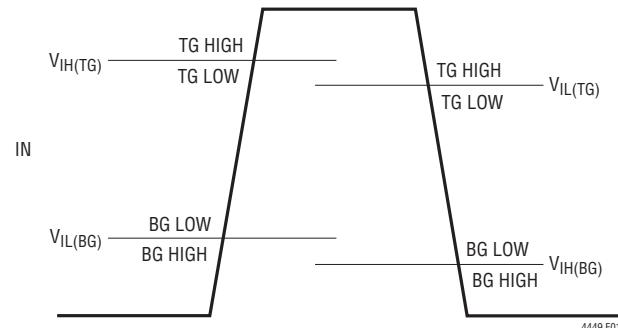


図1. スリーステート入力の動作

スレッショルドはBGとTGの両方が“L”になることが可能な領域に位置します。INピンをドライブする信号が高インピーダンス状態になると、INは内部の抵抗分割器によってこの領域の電位になります。

このスリーステート入力のアプリケーションの1つは、コントローラICの電源に低電圧状態が生じたときに両方のパワーMOSFETをオフに保つことです。これは、イネーブル・ピンのあるロジック・バッファを使用してINピンをドライブすることにより実行できます。コントローラICのパワーグッド・ピンに接続されたバッファのイネーブル・ピンを使用することにより、コントローラが自身の電源が低電圧状態でないことを確認するまで、ロジック・バッファの出力は高インピーダンス状態を保ちます。したがって、LTC4449のスリーステート入力は、コントローラが予想可能な動作をするのに十分な電圧を得るまで、INをTGとBGが“L”である領域の電位にします。

動作

対応するV_{IH}とV_{IL}の電圧レベルの間にはヒステリシスがあるので、スイッチング遷移の間に発生するノイズによる誤ったトリガが回避されます。ただし、特に高周波数、高電圧のアプリケーションでは、INピンがノイズを拾わないように注意する必要があります。

低電圧ロックアウト

LTC4449は、V_{CC}電源とV_{LOGIC}電源の両方をモニタする低電圧ロックアウト検出器を備えています。V_{CC}が3.04Vを下回る、またはV_{LOGIC}が2.65Vを下回ると、出力ピンBGおよびTGはそれぞれGNDおよびTSの電位になります。これにより、両方の外付けMOSFETがオフします。V_{CC}およびV_{LOGIC}が、LTC4449が確実に動作するのに十分な電源電圧を得ると、通常動作が再開されます。

適応型シートスルーパー保護

内蔵の適応型シートスルーパー保護回路は外付けMOSFETの電圧をモニタし、MOSFETが同時に導通しないようにします。LTC4449では、トップMOSFETのゲート-ソース間電圧が十分に低くなるまでボトムMOSFETをオンさせません。またその逆も同様です。これは、スイッチの遷移時にMOSFETを介してV_{IN}電源からグランドに交差導通電流が流れないようにすることによって、効率を改善する機能です。

出力段

LTC4449の出力段の簡易バージョンを図2に示します。BG出力とTG出力の両方のプルアップ・デバイスは、低抵抗のPチャネルMOSFET(P1およびP2)と並列接続されたNPNバイポーラ接合トランジスタ(Q1およびQ2)です。この強力な組み合わせにより、BG出力とTG出力がそれぞれの正電源レール(V_{CC}およびBOOST)に急激にプルアップされます。BGとTGの両方にNチャネルMOSFETのプルダウン・デバイス(N1およびN2)があり、これらはBGとTGをそれぞれの負電源レール(GNDおよびTS)にプルダウンします。プルダウン・ドライブ電流容量を大きくするため、BGにNPNバイポーラ接合トランジスタ(Q3)が追加されています。R_{DSON}がゲート・オーバードライブ電圧(V_{GS}-V_{TH})に反比例する外付けパワーMOSFETをドライブする際には、BG出力ピンとTG出力ピンの電圧振幅がレール・トゥ・レールであることが重要になります。

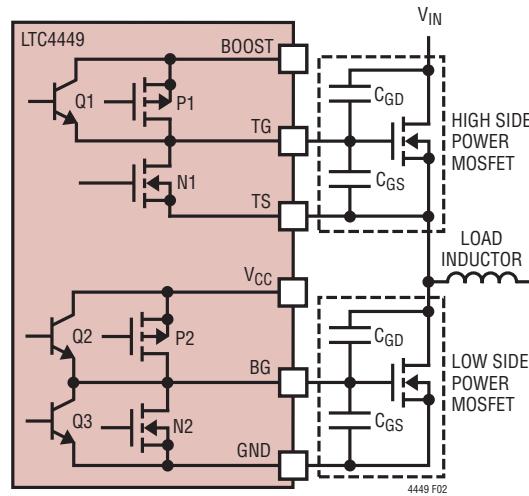


図2. スイッチング時にBGとTGから見た容量

立ち上がり/立ち下がり時間

通常、パワーMOSFETはコンバータでの電力損失の大部分を占めるので、オンやオフを迅速に行なうことが重要です。それにより、遷移時間と電力損失が最小限に抑えられます。LTC4449のBGとTGの両方での3.2Aのピーク・プルアップ電流により、MOSFETで急速なターンオン遷移が生じます。この高電流により、3nFの負荷を8nsの立ち上がり時間でドライブすることができます。

パワーMOSFETを迅速にオフして遷移時間による電力損失を最小限に抑えることも重要です。ただし、ドライバ出力の強いプルダウンの更なる利点は交差導通電流を防止することです。たとえば、BGがローサイド・パワーMOSFETをオフし、TGがハイサイド・パワーMOSFETをオンするとき、TSピンの電圧はV_{IN}まで急上昇します。この高周波数の正電圧過渡は、ローサイド・パワーMOSFETのC_{GD}容量を介してBGピンに結合します。BGピンが十分に低い電圧に保たれていない場合、BGピンの電圧がローサイド・パワーMOSFETのスレッショルド電圧を上回り、一時的にオンに戻します。その結果、ハイサイドMOSFETとローサイドMOSFETの両方が導通状態になり、V_{IN}からグランドにMOSFETを介してかなりの交差導通電流が流れ、相当な電力損失が生じます。ハイサイドMOSFETのC_{GS}容量とC_{GD}容量により、TGに同様の現象が生じます。

動作

LTC4449には、BGのプルダウンにNチャネルMOSFET(N2)とNPN(Q3)の強力な並列接続が備わっており、BGでは3nFの負荷をドライブしながら立ち下がり時間が4nsと驚異的な値になります。同様に、TGでは0.8ΩのプルダウンMOSFET(N1)に

よって、3nFの負荷で立ち下がり時間が7nsと高速になります。これらの強力なプルダウン・デバイスにより、MOSFETのタンオフ時間と交差導通電流に伴う電力損失が最小限に抑えられます。

アプリケーション情報

電力損失

適正な動作と長期の信頼性を確保するため、LTC4449は最大定格を超える温度で動作させてはなりません。パッケージの接合部温度は次のように計算できます。

$$T_J = T_A + (P_D) (\theta_{JA})$$

ここで、

T_J = 接合部温度

T_A = 周囲温度

P_D = 電力損失

θ_{JA} = 接合部・周囲間熱抵抗

電力損失は、次のようにスタンバイ電力損失、スイッチング電力損失、容量性負荷電力損失からなります。

$$P_D = P_{DC} + P_{AC} + P_{QG}$$

ここで、

P_{DC} = 静止電力損失

P_{AC} = 入力周波数 f_{IN} での内部スイッチング損失

P_{QG} = ゲート電荷 Q_G をもつ外付けMOSFETの周波数 f_{IN} でのオン/オフによる損失

LTC4449の静止電流はごくわずかです。 $V_{LOGIC} = 5V$ および $V_{CC} = 5V$ でのDC電力損失は $(730\mu A + 600\mu A)(5V) = 6.65mW$ だけです。

特定のスイッチング周波数では、内部電力損失は、内部ノード容量の充電と放電に必要なAC電流と内部ロジック・ゲートの交差導通電流の両方により増加します。無負荷時の静止電流と内部スイッチング電流の和を、「標準的性能特性」の「スイッチング消費電流と入力周波数」のプロットに示します。

ゲート電荷損失は、主に、スイッチング時の外付けMOSFETの容量の充電と放電に要する大きなAC電流に起因します。スイッチング周波数 f_{IN} でのTGとBGの純粋な容量性負荷 C_{LOAD} が等しい場合、負荷損失は次のようにになります。

$$P_{LOAD} = (C_{LOAD}) (f_{IN}) [(V_{BOOST-TS})^2 + (V_{CC})^2]$$

標準的な同期整流式降圧コンバータの構成では、 $V_{BOOST-TS}$ は $V_{CC}-V_D$ に等しくなります。ここで、 V_D は V_{CC} とBOOSTの間の外付けショットキー・ダイオードの順方向電圧降下です。この電圧降下が V_{CC} と比較して小さい場合、負荷損失は次のように概算することができます。

$$P_{LOAD} \approx 2(C_{LOAD})(f_{IN})(V_{CC})^2$$

純粋な容量性負荷とは異なり、ドライバ出力から見たパワーMOSFETのゲート容量は、スイッチング時の V_{GS} 電圧レベルに従って変動します。MOSFETの容量性負荷の電力損失はゲート電荷 Q_G を使用して算出することができます。MOSFETの V_{GS} の値(この場合は V_{CC})に相当する Q_G の値は、製造元の Q_G と V_{GS} の曲線から容易に求めることができます。TGとBGのMOSFETが等しい場合は次のようになります。

$$P_{QG} \approx 2(V_{CC})(Q_G)(f_{IN})$$

電力損失による接合部温度による損傷を防止するため、LTC4449は、接合部温度が160°Cを上回るとBGとTGを“L”にする温度モニタを備えています。接合部温度が135°Cより低くなると通常動作に戻ります。

アプリケーション情報

接地とバイパス

LTC4449では、高速スイッチング(ナノ秒単位)が行われ、大きなAC電流(アンペア単位)が流れるので、V_{LOGIC}電源、V_{CC}電源、V_{BOOST-TS}電源を適正にバイパスする必要があります。不注意な部品配置やPCBトレース配線を行うと、過度なリングやアンダーシュート/オーバーシュートを生じる可能性があります。

LTC4449から最適な性能を得るには以下のようにします。

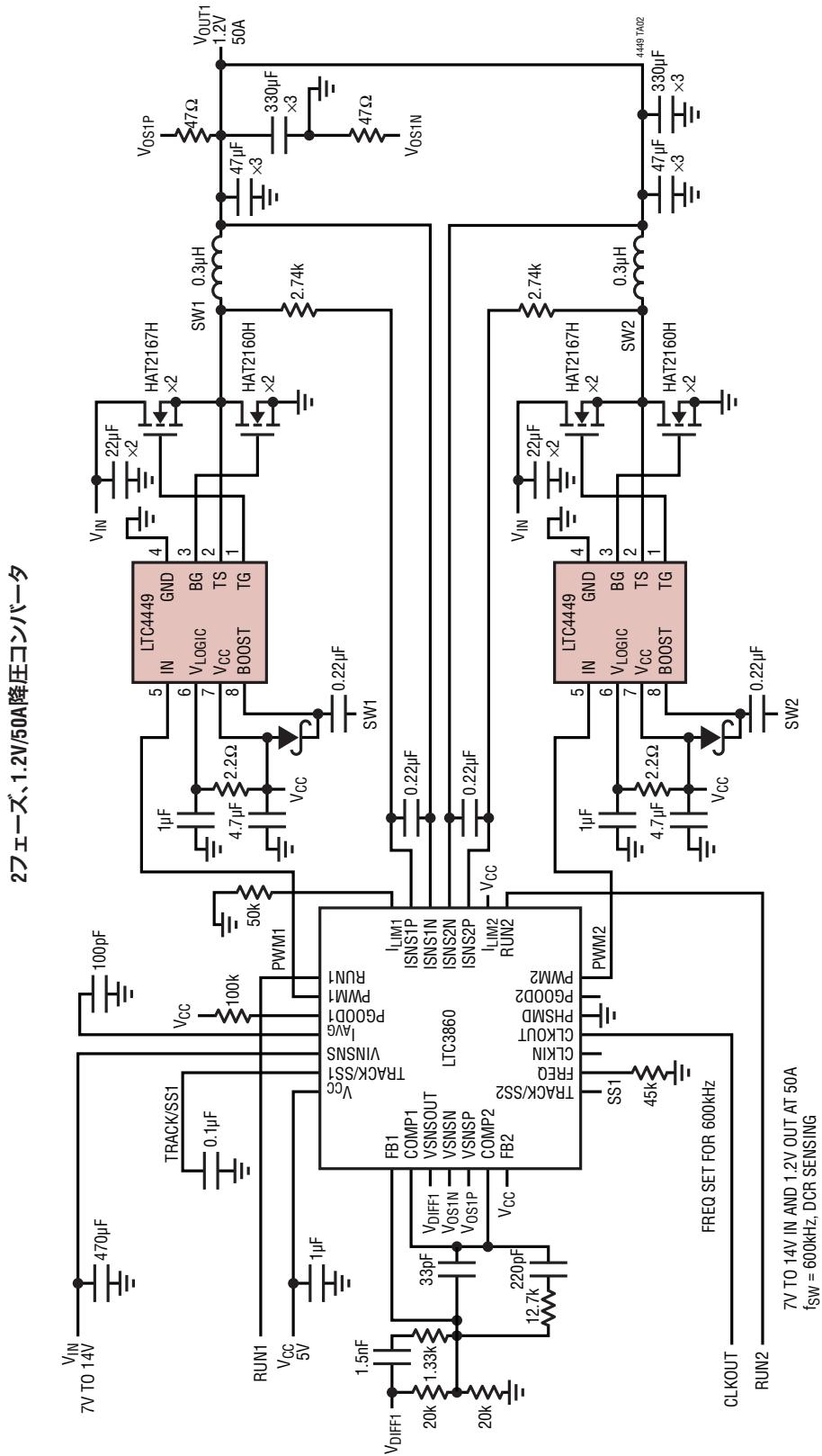
- V_{LOGIC}ピンとGNDピンの間、V_{CC}ピンとGNDピンの間、BOOSTピンとTSピンの間に、バイパス・コンデンサができるだけ近づけて接続します。リードはできるだけ短くしてリード・インダクタンスを低減します。
- 低インダクタンス、低インピーダンスのグランド・プレーンを使用し、あらゆるグランド降下や浮遊容量を低減します。

LTC4449は5Aを上回るピーク電流を切り替えるので、いくら

かのグランド降下が生じると信号品質が劣化する点に注意してください。

- 電源/グランド配線を注意深く設計します。大きな負荷のスイッチング電流の入力箇所および出力箇所を把握します。入力ピンと出力電力段のグランド・リターン・パスは分離させておきます。
- ドライバの出力ピンと負荷の間の銅トレースは、短く幅を広げます。
- LTC4449パッケージの裏面の露出パッドは必ず基板に半田付けします。両面銅基板に正しく半田付けすると、LTC4449の熱抵抗は約64°C/Wになります。パッケージ裏面の露出パッドと銅基板間の熱接触が良好でないと、熱抵抗はそれよりはるかに大きな値になります。

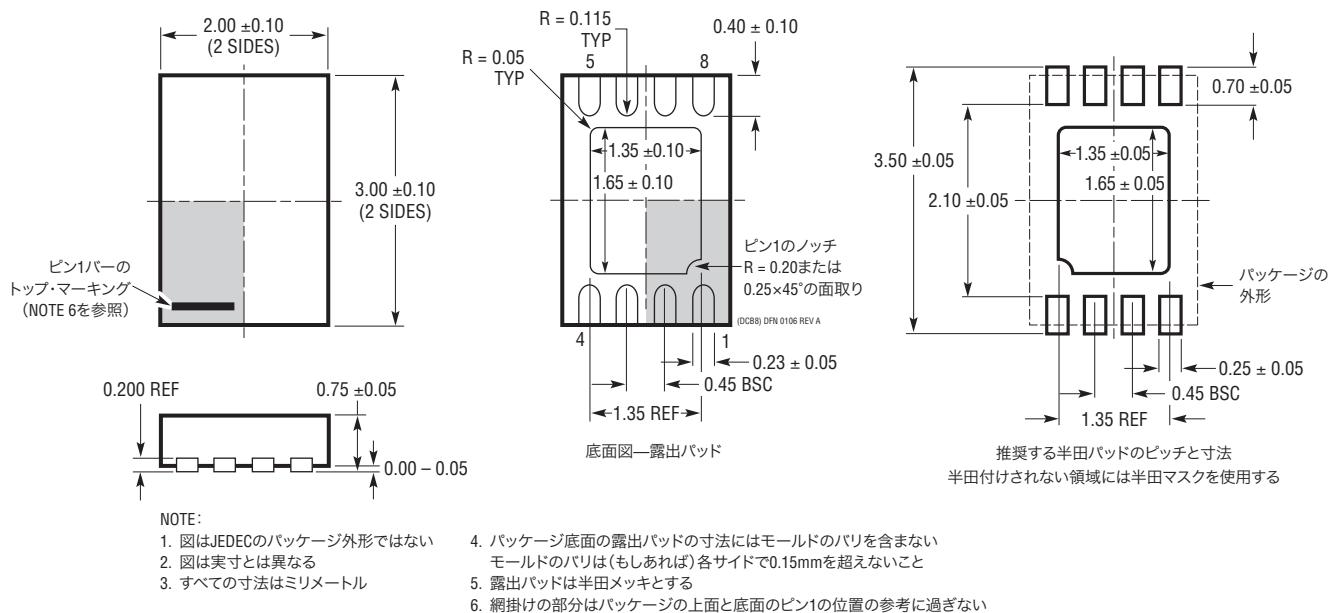
標準的應用例



7V TO 14V IN AND 1.2V OUT AT 50A
 $f_{SW} = 600\text{kHz}$, DCR SENSING

パッケージ

**DCBパッケージ
8ピン・プラスチックDFN(2mm×3mm)**
(Reference LTC DWG # 05-08-1718 Rev A)



改訂履歴 (Rev A よりスタート)

Rev	日付	概要	ページ番号
A	6/10	「発注情報」セクションの温度範囲の更新 「電気的特性」セクションの更新 「ピン機能」の更新 「標準的応用例」の追加と「関連製品」の更新	2 2,3 6 14

4449fa

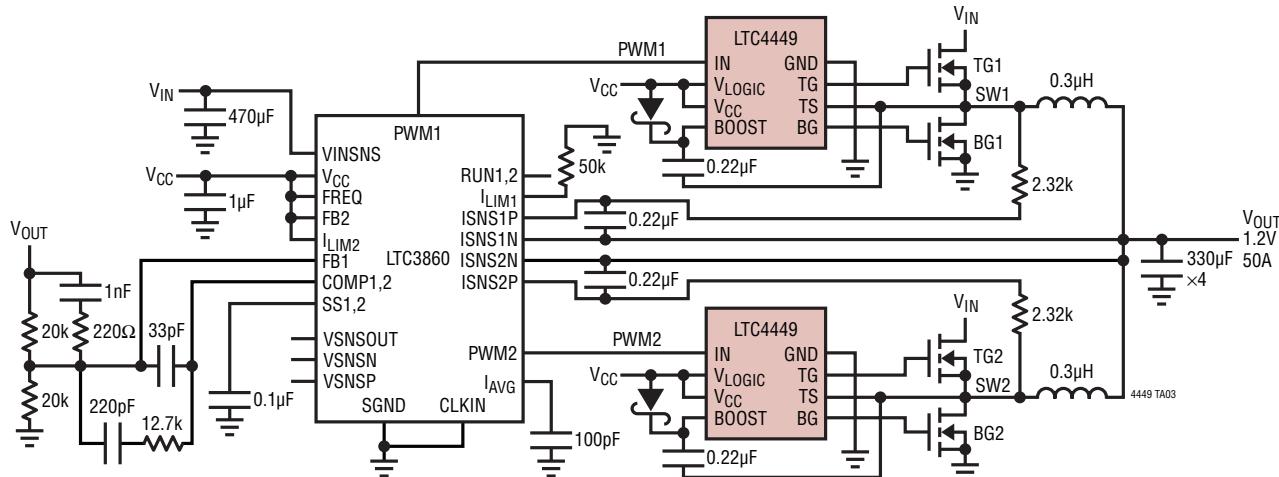


リニアテクノロジー・コーポレーションがここで提供する情報は正確かつ信頼できるものと考えておりますが、その使用に関する責務は一切負いません。また、ここに記載された回路結線と既存特許とのいかなる関連についても一切関知いたしません。なお、日本語の資料はあくまでも参考資料です。訂正、変更、改版に追従していない場合があります。最終的な確認は必ず最新の英語版データシートでお願いいたします。

13

LTC4449

標準的応用例



関連製品

製品番号	説明	注釈
LTC4442/LTC4442-1	高速同期NチャネルMOSFETドライバ	電源電圧:最大38V、6V ≤ V _{CC} ≤ 9.5V、 2.4Aのピーク・プルアップ電流、5Aのピーク・プルダウン電流
LTC4444/LTC4444-5	シートスルー保護機能付きの 高電圧同期NチャネルMOSFETドライバ	電源電圧:最大100V、4.5V/7.2V ≤ V _{CC} ≤ 13.5V、 3Aのピーク・プルアップ電流、0.55Ωのピーク・プルダウン
LTC4446	シートスルー保護機能を持たない 高電圧同期NチャネルMOSFETドライバ	電源電圧:最大100V、7.2V ≤ V _{CC} ≤ 13.5V、 3Aのピーク・プルアップ電流、0.55Ωのピーク・プルダウン
LTC4440/LTC4440-5	高速、高電圧、ハイサイド・ゲートドライバ	電源電圧:最大80V、8V ≤ V _{CC} ≤ 15V、 2.4Aのピーク・プルアップ電流、1.5Ωのピーク・プルダウン
LTC4441/LTC4441-1	NチャネルMOSFETゲートドライバ	電源電圧:最大25V、5V ≤ V _{CC} ≤ 25V、6Aのピーク出力電流

4449fa