

# 低電圧、過電圧および 逆電源保護コントローラ

## 特長

- 広い動作電圧範囲: 2.5V~34V
- 60Vまでの過電圧保護
- -40Vまでの逆電源保護
- LTC4365: 50Hzおよび60HzのAC電源を遮断
- LTC4365-1: フォルトからの迅速な (1ms) 回復
- ほとんどのアプリケーションで入力コンデンサやTVSが不要
- 調整可能な低電圧および過電圧保護範囲
- チャージポンプで外付けNチャネルMOSFETを導通
- 低動作電流: 125μA
- 低シャットダウン電流: 10μA
- 小型8ピン3mm×2mm DFNパッケージおよびTSOT-23 (ThinSOT™) パッケージ

## アプリケーション

- ポータブル機器
- 産業用自動制御
- ラップトップ
- 自動車のサージ保護

## 概要

LTC®4365は、電源入力電圧が高すぎたり、低すぎたり、場合によっては負電圧になるアプリケーションを保護します。このデバイスは一對の外付けNチャネルMOSFETのゲート電圧を制御することにより、出力電圧を安全動作領域内に確実に保持します。LTC4365は-40V~60Vの電圧に耐えることが可能で、動作電圧範囲は2.5V~34Vと広い上に、通常動作時の消費電流はわずか125μAです。

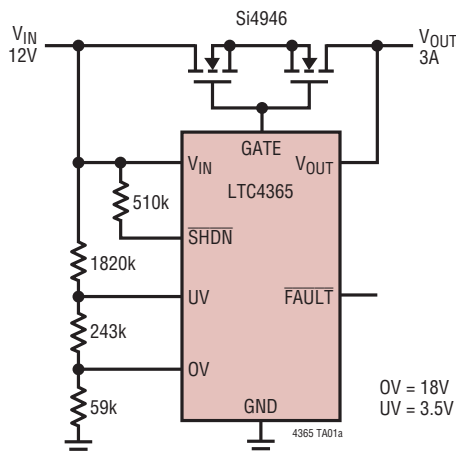
2つのコンパレータ入力により、外付けの抵抗分割器を使用して、過電圧 (OV) と低電圧 (UV) の設定を行うことができます。シャットダウン・ピンにより、MOSFETのイネーブル/ディスエーブルを外部制御できるだけでなく、デバイスを低電流のシャットダウン状態にすることもできます。フォルト出力は、ゲート・ピンの状態が“L”になることを示します。デバイスがシャットダウン状態になるか、入力電圧がUVおよびOVの設定範囲から外れると、フォルトが通知されます。

LTC4356には、活線接続のデバウンスを行って50Hz~60HzのAC電源を遮断する36msのターンオン遅延時間があります。フォルト後の迅速な回復が要求される場合に備え、LTC4356-1のターンオン遅延時間は1msに短縮されています。

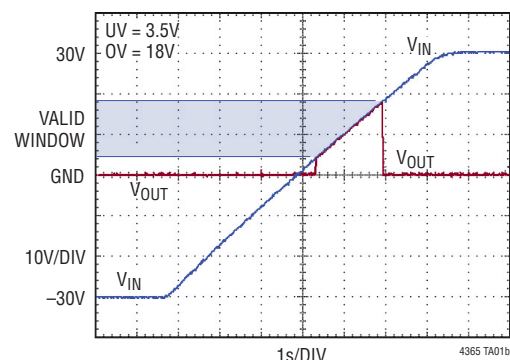
LT、LT、LTC、LTM、Linear Technology、および Linear のロゴはリニアテクノロジー社の登録商標です。ThinSOT、No RSENSE および Hot Swap はリニアテクノロジー社の商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

## 標準的応用例

12Vの車載アプリケーション



VINの逆電圧および過電圧から保護される負荷



# LTC4365

## 絶対最大定格

電源電圧 (Note 1)		入力電流	
$V_{IN}$ .....	-40V~60V	UV、OV、 $\overline{SHDN}$ .....	-1mA
入力電圧 (Note 3)		動作周囲温度範囲	
UV、 $\overline{SHDN}$ .....	-0.3V~60V	LTC4365C .....	0°C~70°C
OV .....	-0.3V~6V	LTC4365I .....	-40°C~85°C
$V_{OUT}$ .....	-0.3V~40V	LTC4365H .....	-40°C~125°C
出力電圧 (Note 4)		保存温度範囲 .....	-65°C~150°C
$\overline{FAULT}$ .....	-0.3V~60V	リード温度 (半田付け、10秒)	
GATE .....	-40V~45V	TSOTのみ .....	300°C

## ピン配置

TOP VIEW

DDB PACKAGE  
8-LEAD (3mm × 2mm) PLASTIC DFN

$T_{JMAX} = 150^{\circ}\text{C}$ ,  $\theta_{JA} = 76^{\circ}\text{C/W}$   
EXPOSED PAD (PIN 9) PCB GROUND CONNECTION OPTIONAL

TOP VIEW

TS8 PACKAGE  
8-LEAD PLASTIC TSOT-23

$T_{JMAX} = 150^{\circ}\text{C}$ ,  $\theta_{JA} = 195^{\circ}\text{C/W}$

## 発注情報

## 鉛フリー仕様

テープアンドリール(ミニ)	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC4365CDDDB#TRMPBF	LTC4365CDDDB#TRPBF	LFKS	8-Lead (3mm × 2mm) Plastic DFN	0°C to 70°C
LTC4365CDDDB-1#TRMPBF	LTC4365CDDDB-1#TRPBF	LGMB	8-Lead (3mm × 2mm) Plastic DFN	0°C to 70°C
LTC4365IDDB#TRMPBF	LTC4365IDDB#TRPBF	LFKS	8-Lead (3mm × 2mm) Plastic DFN	-40°C to 85°C
LTC4365IDDB-1#TRMPBF	LTC4365IDDB-1#TRPBF	LGMB	8-Lead (3mm × 2mm) Plastic DFN	-40°C to 85°C
LTC4365HDDDB#TRMPBF	LTC4365HDDDB#TRPBF	LFKS	8-Lead (3mm × 2mm) Plastic DFN	-40°C to 125°C
LTC4365HDDDB-1#TRMPBF	LTC4365HDDDB-1#TRPBF	LGMB	8-Lead (3mm × 2mm) Plastic DFN	-40°C to 125°C
LTC4365CTS8#TRMPBF	LTC4365CTS8#TRPBF	LTFKT	8-Lead Plastic TSOT-23	0°C to 70°C
LTC4365CTS8-1#TRMPBF	LTC4365CTS8-1#TRPBF	LTGKZ	8-Lead Plastic TSOT-23	0°C to 70°C
LTC4365ITS8#TRMPBF	LTC4365ITS8#TRPBF	LTFKT	8-Lead Plastic TSOT-23	-40°C to 85°C
LTC4365ITS8-1#TRMPBF	LTC4365ITS8-1#TRPBF	LTGKZ	8-Lead Plastic TSOT-23	-40°C to 85°C
LTC4365HTS8#TRMPBF	LTC4365HTS8#TRPBF	LTFKT	8-Lead Plastic TSOT-23	-40°C to 125°C
LTC4365HTS8-1#TRMPBF	LTC4365HTS8-1#TRPBF	LTGKZ	8-Lead Plastic TSOT-23	-40°C to 125°C

TRM = 500 個。\* 温度グレードは出荷時のコンテナのラベルで識別されます。

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。

鉛仕上の製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上の製品のマーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。

テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

## 電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は  $T_A = 25^\circ\text{C}$  での値。注記がない限り、 $V_{IN} = 2.5\text{V} \sim 34\text{V}$ 。(Note 2)

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
V <sub>IN</sub> , V <sub>OUT</sub>							
V <sub>IN</sub>	Input Voltage Range	Operating Range Protection Range	● ●	2.5 −40		34 60	V V
I <sub>VIN</sub>	Input Supply Current	SHDN = 0V, V <sub>IN</sub> = V <sub>OUT</sub> , −40°C to 85°C SHDN = 0V, V <sub>IN</sub> = V <sub>OUT</sub> , −40°C to 125°C SHDN = 2.5V	● ● ●	10 10 25		50 100 150	μA μA μA
I <sub>VIN(R)</sub>	Reverse Input Supply Current	V <sub>IN</sub> = −40V, V <sub>OUT</sub> = 0V	●	−1.2		−1.8	mA
V <sub>IN(UVLO)</sub>	Input Supply Undervoltage Lockout	V <sub>IN</sub> Rising	●	1.8	2.2	2.4	V
I <sub>VOUT</sub>	V <sub>OUT</sub> Input Current	SHDN = 0V, V <sub>IN</sub> = V <sub>OUT</sub> SHDN = 2.5V, V <sub>IN</sub> = V <sub>OUT</sub> V <sub>IN</sub> = −40V, V <sub>OUT</sub> = 0V	● ● ●	6 100 20		30 250 50	μA μA μA
GATE							
ΔV <sub>GATE</sub>	N-Channel Gate Drive (GATE−V <sub>OUT</sub> )	V <sub>IN</sub> = V <sub>OUT</sub> = 5.0V, I <sub>GATE</sub> = −1μA V <sub>IN</sub> = V <sub>OUT</sub> = 12V to 34V, I <sub>GATE</sub> = −1μA	● ●	3 7.4	3.6 8.4	4.2 9.8	V V
I <sub>GATE(UP)</sub>	N-Channel Gate Pull Up Current	GATE = V <sub>IN</sub> = V <sub>OUT</sub> = 12V	●	−12	−20	−30	μA
I <sub>GATE(FAST)</sub>	N-Channel Gate Fast Pull Down Current	Fast Shutdown, GATE = 20V, V <sub>IN</sub> = V <sub>OUT</sub> = 12V	●	31	50	72	mA
I <sub>GATE(SLOW)</sub>	N-Channel Gate Gentle Pull Down Current	Gentle Shutdown, GATE = 20V, V <sub>IN</sub> = V <sub>OUT</sub> = 12V	●	50	90	150	μA
t <sub>GATE(FAST)</sub>	N-Channel Gate Fast Turn Off Delay	C <sub>GATE</sub> = 2.2nF, UV or OV Fault	●		2	4	μs
t <sub>GATE(SLOW)</sub>	N-Channel Gentle Turn Off Delay	C <sub>GATE</sub> = 2.2nF, SHDN Falling, V <sub>IN</sub> = V <sub>OUT</sub> = 12V	●	150	250	350	μs

# LTC4365

## 電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 2.5\text{V} \sim 34\text{V}$ 。(Note 2)

SYMBOL	PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
$t_{\text{RECOVERY}}$	GATE Recovery Delay Time	$V_{IN} = 12\text{V}$ , Power Good to $\Delta V_{\text{GATE}} > 0\text{V}$ LTC4365, $C_{\text{GATE}} = 2.2\text{nF}$ LTC4365-1, $C_{\text{GATE}} = 2.2\text{nF}$	● ●	26 0.6	36 1	49 1.5	ms ms

### UV, OV

$V_{\text{UV}}$	UV Input Threshold Voltage	UV Falling $\rightarrow \Delta V_{\text{GATE}} = 0\text{V}$	●	492.5	500	507.5	mV
$V_{\text{OV}}$	OV Input Threshold Voltage	OV Rising $\rightarrow \Delta V_{\text{GATE}} = 0\text{V}$	●	492.5	500	507.5	mV
$V_{\text{UVHYST}}$	UV Input Hysteresis		●	20	25	32	mV
$V_{\text{OVHYST}}$	OV Input Hysteresis		●	20	25	32	mV
$I_{\text{LEAK}}$	UV, OV Leakage Current	$V = 0.5\text{V}$ , $V_{IN} = 34\text{V}$	●			$\pm 10$	nA
$t_{\text{FAULT}}$	UV, OV Fault Propagation Delay	Overdrive = 50mV $V_{IN} = V_{\text{OUT}} = 12\text{V}$	●		1	2	$\mu\text{s}$

### SHDN

$V_{\text{SHDN}}$	SHDN Input Threshold	SHDN Falling to $\Delta V_{\text{GATE}} = 0\text{V}$	●	0.4	0.75	1.2	V
$I_{\text{SHDN}}$	SHDN Input Current	SHDN = 0.75V, $V_{IN} = 34\text{V}$	●			$\pm 10$	nA
$t_{\text{START}}$	Delay Coming Out of Shutdown Mode	SHDN Rising to $\Delta V_{\text{GATE}} > 0\text{V}$ , $V_{IN} = V_{\text{OUT}} = 12\text{V}$	●	400	800	1200	$\mu\text{s}$
$t_{\text{SHDN(F)}}$	SHDN to FAULT Asserted	$V_{IN} = V_{\text{OUT}} = 12\text{V}$	●		1.5	3	$\mu\text{s}$
$t_{\text{LOWPWR}}$	Delay from Turn Off to Low Power Operation	$V_{IN} = V_{\text{OUT}} = 12\text{V}$ LTC4365 LTC4365-1	● ●	26 0.3	36 0.7	55 2	ms ms

### FAULT

$V_{\text{OL}}$	FAULT Output Voltage Low	$I_{\text{FAULT}} = 500\mu\text{A}$	●		0.15	0.4	V
$I_{\text{FAULT}}$	FAULT Leakage Current	FAULT = 5V, $V_{IN} = 34\text{V}$	●			$\pm 20$	nA

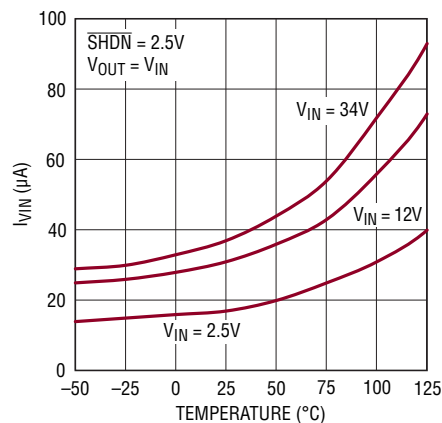
**Note 1:** 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

**Note 2:** 注記がない限り、ピンに流れ込む電流は全てプラスで、全ての電圧は GND を基準にしている。

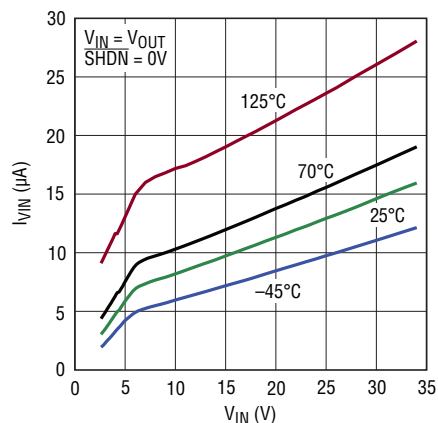
**Note 3:** これらのピンは電流を 1mA 未満に制限する抵抗を介して -0.3V より下の電圧に接続することができる。

**Note 4:** GATE ピンは  $V_{\text{OUT}}$  を基準にしており、全動作範囲で 44V を超えない。

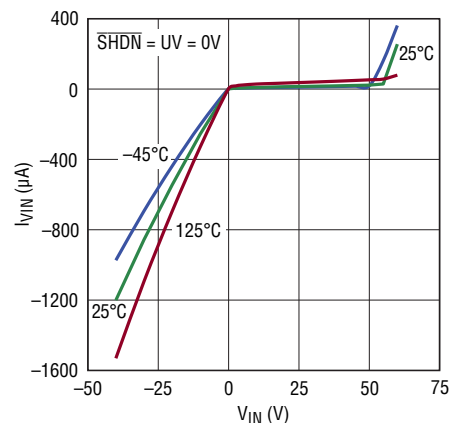
## 標準的性能特性

 $V_{IN}$ の動作電流と温度

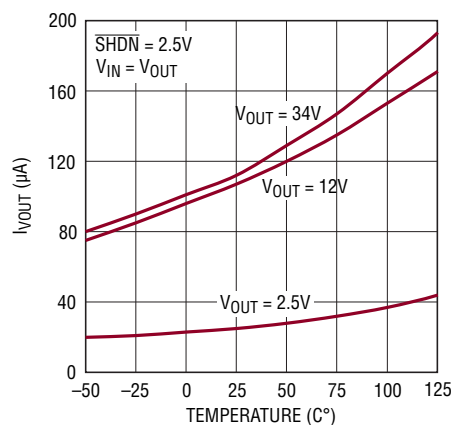
4365 G01

 $V_{IN}$ のシャットダウン電流と $V_{IN}$ 

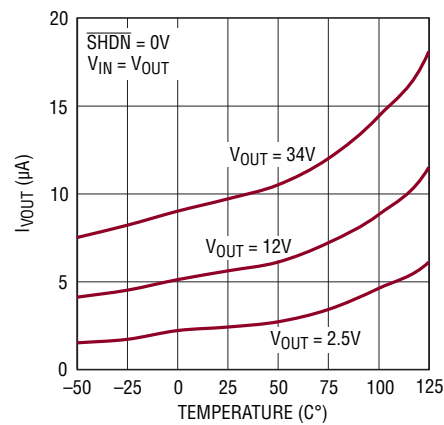
4365 G02

 $V_{IN}$ の電流と $V_{IN}$  (-40~60V)

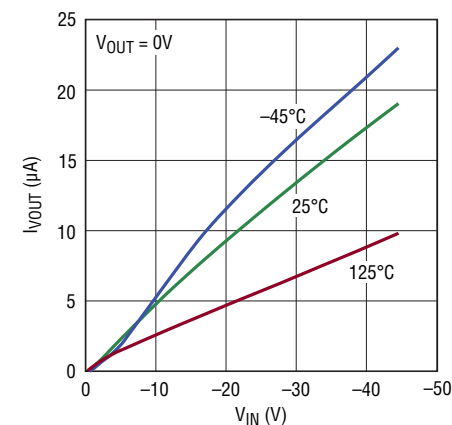
4365 G03

 $V_{OUT}$ の動作電流と温度

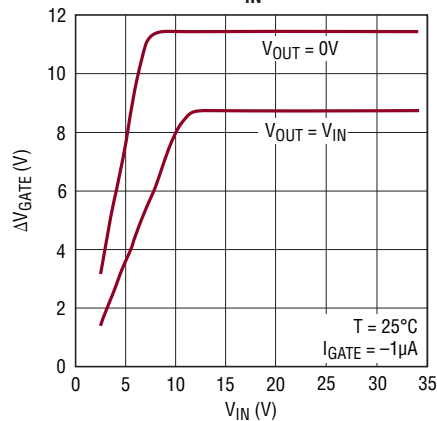
4365 G04

 $V_{OUT}$ のシャットダウン電流と温度

4365 G05

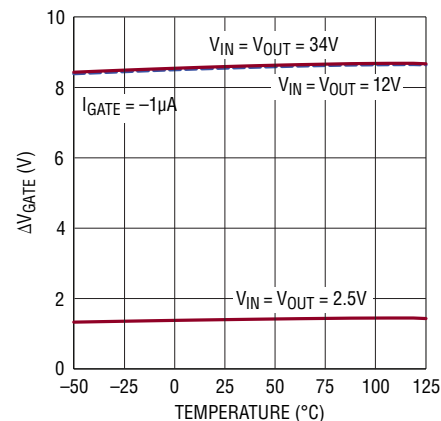
 $V_{OUT}$ の電流と逆 $V_{IN}$ 

4365 G06

GATEドライブと $V_{IN}$ 

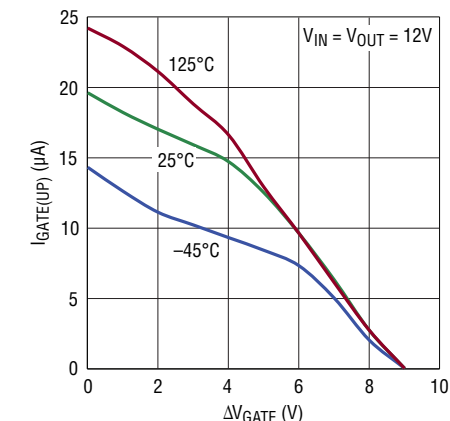
4365 G07

GATEドライブと温度



4365 G08

GATE電流とGATEドライブ

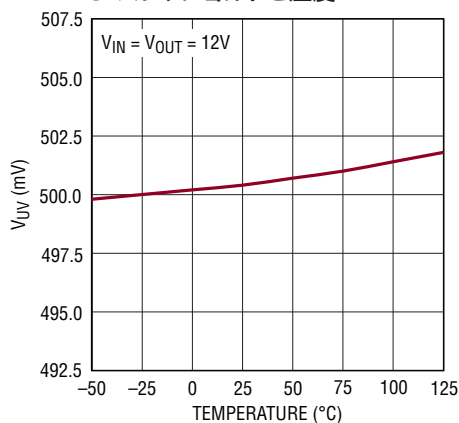


4365 G09

# LTC4365

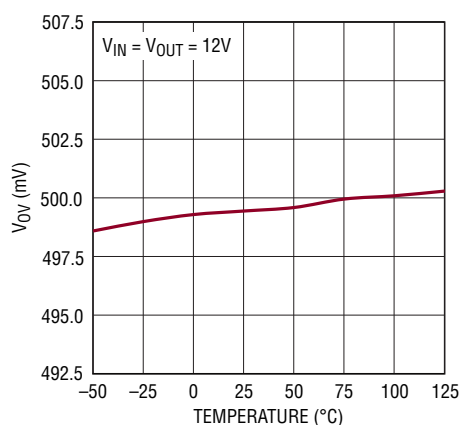
## 標準的性能特性

UVスレッシュホールドと温度



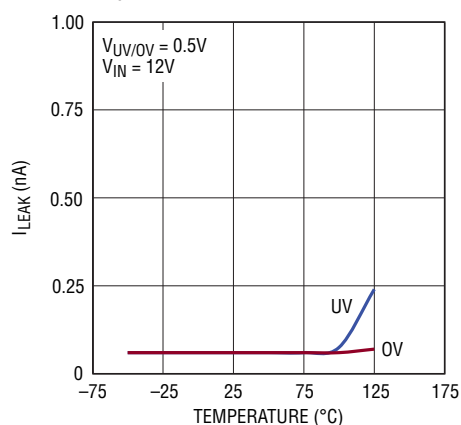
4365 G10

OVスレッシュホールドと温度



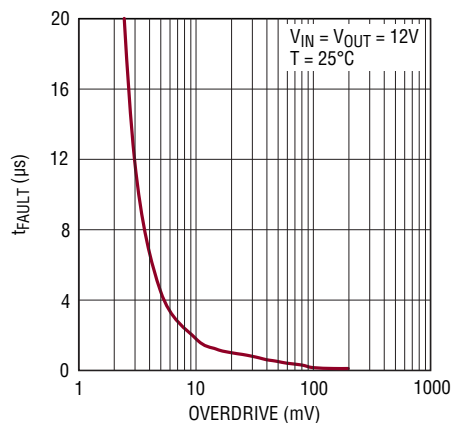
4365 G11

UV/OVのリーク電流と温度



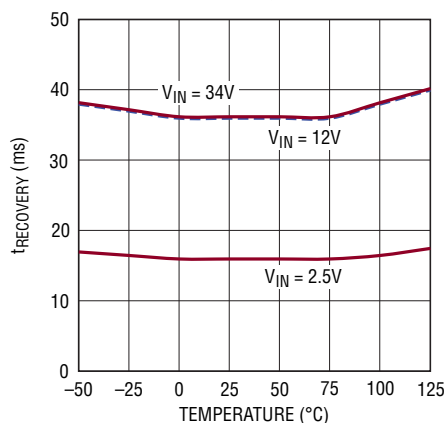
4365 G12

UV/OVの伝播遅延と  
オーバードライブ



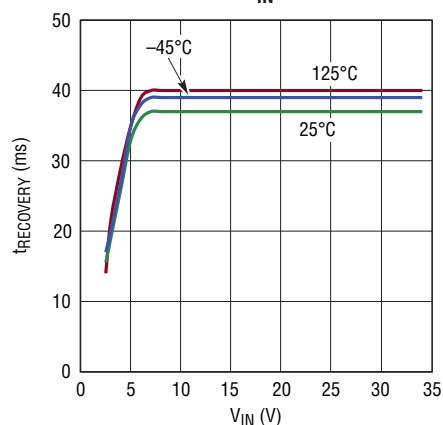
4365 G13

回復遅延時間と温度



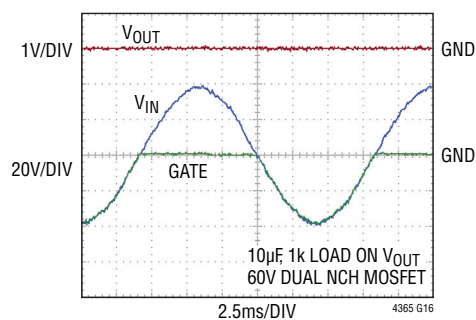
4365 G14

LTC4365:  
回復遅延時間とV\_IN



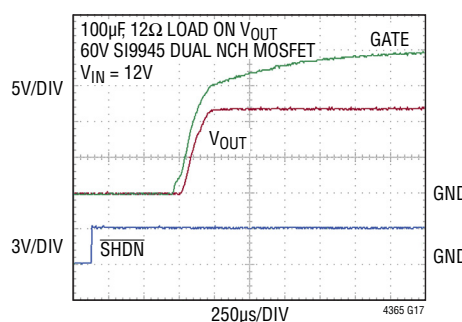
4365 G15

LTC4365:  
ACブロッキング



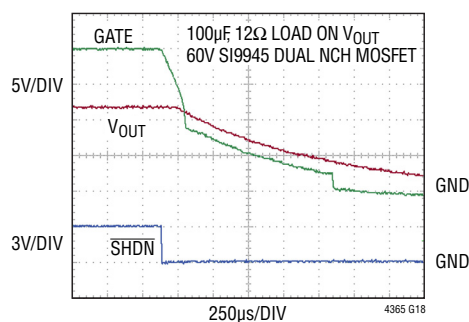
4365 G16

ターンオン時間



4365 G17

ターンオフ時間



4365 G18

4365fa

## ピン機能

**露出パッド:** デバイスのグラウンドに接続します。

**FAULT:** フォルト表示出力。この高電圧オープン・ドレイン出力は、UVがそのモニタ・スレッショルドより下になるか、OVがそのモニタ・スレッショルドより上になるか、 $\overline{\text{SHDN}}$ が“L”になるか、あるいは $V_{\text{IN}}$ が $V_{\text{IN(UVLO)}}$ より上に上昇していないと“L”になります。

**GATE:** 外部NチャネルMOSFETのゲート・ドライブ出力。内部チャージポンプにより、20 $\mu\text{A}$ のプルアップ電流と最大9.8Vのエンハスメント電圧が外部NチャネルMOSFETのゲートに与えられます。

オフすると、GATEは $V_{\text{IN}}$ または $V_{\text{OUT}}$ の低い方のちょうど下になります。 $V_{\text{IN}}$ が負になると、GATEは自動的に $V_{\text{IN}}$ に接続されます。

**GND:** デバイスのグラウンド。

**OV:** 過電圧コンパレータの入力。このピンを外部抵抗分割器に接続して、 $V_{\text{IN}}$ の望みの過電圧フォルト・スレッショルドを設定します。上昇方向のスレッショルドが0.5Vで、25mVのヒステリシスがある、精度の良い高速 (1 $\mu\text{s}$ ) コンパレータへの入力。OVがそのスレッショルドを超えると、50mAの電流シンクがGATE出力をプルダウンします。OVが0.475Vより下に戻ると、36msの回復遅延待機時間 (LTC4365-1では1ms) 後に、GATEのチャージポンプがイネーブルされます。OV入力のリーク電流は低いので、外部抵抗分割器に大きな値の抵抗を使用することができます。使用しない場合、GNDに接続します。

**$\overline{\text{SHDN}}$ :** シャットダウン制御入力。 $\overline{\text{SHDN}}$ を“H”にするとGATEのチャージポンプがイネーブルされて、外部NチャネルMOSFETのゲートをエンハンスします。 $\overline{\text{SHDN}}$ を“L”にすると、GATE出力が90 $\mu\text{A}$ の電流シンクでプルダウンされ、LTC4365は低電流モード (10 $\mu\text{A}$ ) になります。使用しない場合、 $V_{\text{IN}}$ に接続します。 $V_{\text{IN}}$ がグラウンドより下になるか、または $V_{\text{IN}}$ に60Vに達するリングングが生じる場合、少なくとも100kの電流制限抵抗を使用します。

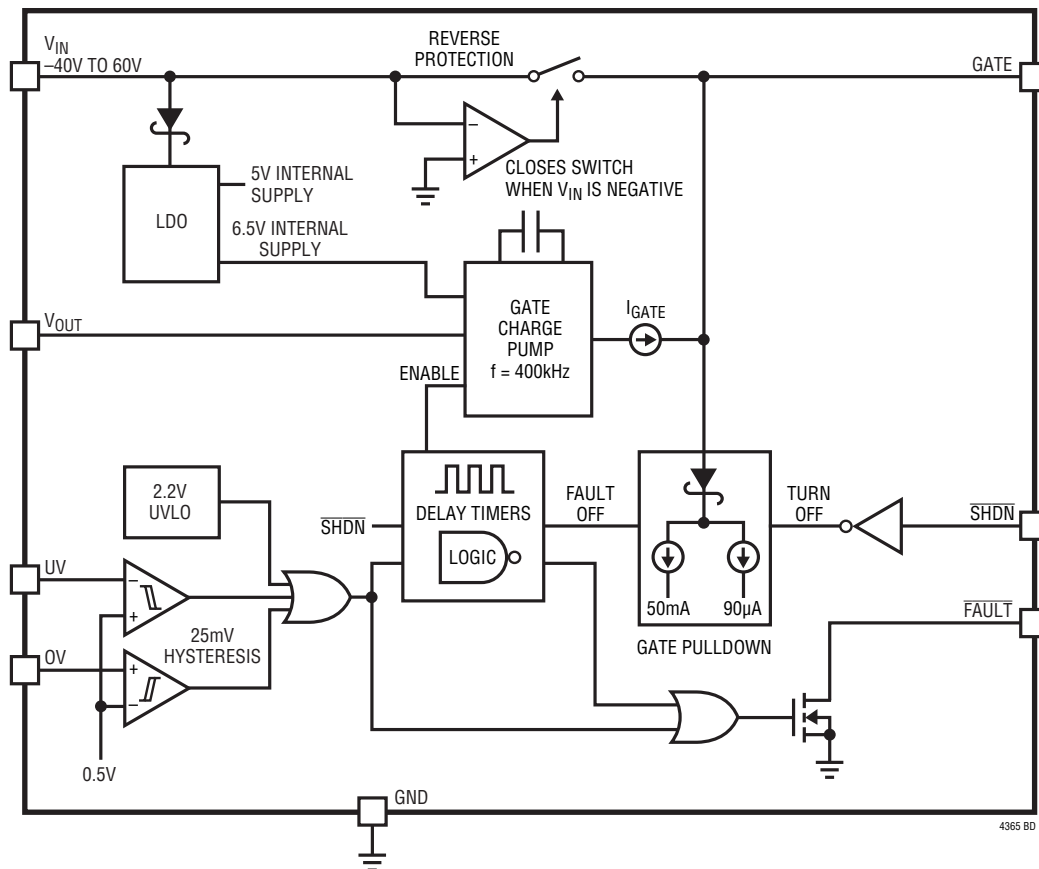
**UV:** 低電圧コンパレータの入力。このピンを外部抵抗分割器に接続して、 $V_{\text{IN}}$ の望みの低電圧フォルト・スレッショルドを設定します。下降方向のスレッショルドが0.5Vで、25mVのヒステリシスがある、精度の良い高速 (1 $\mu\text{s}$ ) コンパレータへの入力。UVがそのスレッショルドを下回ると、50mAの電流シンクがGATE出力をプルダウンします。UVが0.525Vより上に戻ると、36msの回復遅延待機時間 (LTC4365-1では1ms) 後に、GATEのチャージポンプがイネーブルされます。UV入力のリーク電流は低いので、外部抵抗分割器に大きな値の抵抗を使用することができます。使用しない場合、 $V_{\text{IN}}$ に接続します。 $V_{\text{IN}}$ に接続されている間、 $V_{\text{IN}}$ がグラウンドより下になるか、または $V_{\text{IN}}$ に60Vに達するリングングが生じる場合、少なくとも100kの電流制限抵抗を使用します。

**$V_{\text{IN}}$ :** 電源入力。最大保護範囲: -40V~60V。動作範囲: 2.5V~34V。

**$V_{\text{OUT}}$ :** 出力電圧検出入力。このピンは外部NチャネルMOSFETの出力側の電圧を検出します。GATEチャージポンプの電圧は $V_{\text{OUT}}$ を基準にしています。 $V_{\text{OUT}}$ は約6.5Vより大きいときチャージポンプの入力として使用されます。



## ブロック図



## 動作

今日の電子機器の多くは、ACアダプタ、バッテリー、カスタム電源などの外部電源から電力を得ています。携帯型製品の標準的な電源構成を図1の動作回路図で示します。電力は、ACアダプタ、もしくは、プラグを抜いているときは取り外し可能なバッテリーから供給されます。次のいずれかが発生すると、不具合が生じます。

- バッテリーを逆向きに装着する
- 極性が逆のACアダプタを取り付ける
- 電圧が高すぎるACアダプタを取り付ける
- バッテリーを安全レベル以下まで放電する

これにより、電源電圧が高すぎたり、低すぎたり、あるいは負電圧になることさえあります。このような電源を電子システムに直接接続すると、システムが損傷を受ける恐れがありま

す。LTC4365は、入力電圧フォルト保護を備えたNチャネルMOSFETコントローラです。このデバイスは、入力電源を負荷から絶縁し、適格な電源には低損失経路を提供する一方で、負荷を予期せぬ電源電圧状態から保護します。

不適切に接続された電源から電子システムを保護するため、システム設計者は多くの場合ディスクリートのダイオード、トランジスタおよび高電圧コンパレータを追加します。高電圧コンパレータは、入力電源が所期の電圧ウィンドウに収まる場合のみシステム電源をイネーブルします。一般に電源に直列に追加されるショットキー・ダイオードまたはPチャネルMOSFETは、電源の逆接続に対して保護します。

LTC4365は精確な過電圧および低電圧コンパレータを備えており、ユーザーが選択可能な電圧ウィンドウ内に入力電源が収まっている場合にだけ電源をシステムに接続します。逆電



## 動作

源保護回路は負荷を負入力電圧から自動的に絶縁します。通常動作時、高電圧チャージポンプが外部Nチャネル・パワーMOSFETのゲートをエンハンスします。消費電力はシャッ

トダウン時は10 $\mu$ A、動作時は125 $\mu$ Aです。LTC4365はこれらの機能を全て小型TSOT-23および3mm $\times$ 2mm DFNパッケージに内蔵しています。

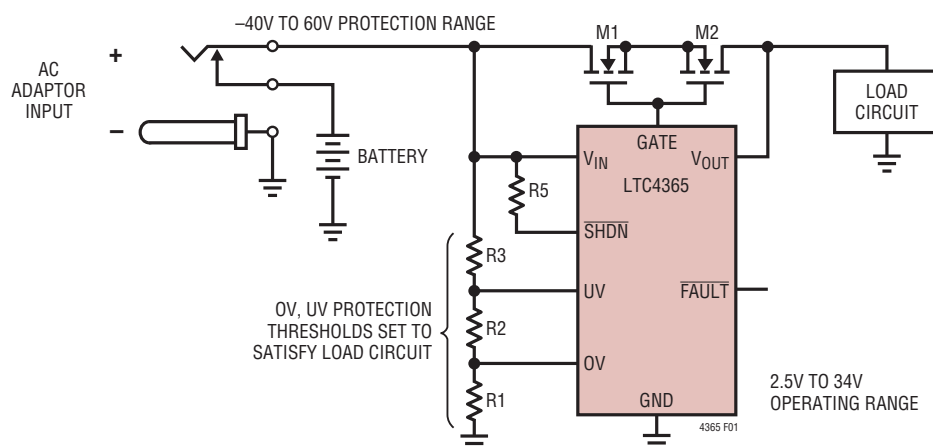


図1. 多数の携帯型製品に共通する動作回路図

## アプリケーション情報

LTC4365は欠陥のある電源接続から負荷を保護するNチャネルMOSFETコントローラです。LTC4365を使用した基本的応用回路を図2に示します。この回路は、 $V_{IN}$ が3.5V~18Vである限り、 $V_{IN}$ を $V_{OUT}$ へ低損失で接続します。

3.5V~18Vの範囲から外れた $V_{IN}$ 電圧は負荷に達することが妨げられ、最高60V、最低-40Vになることができます。図2に示されている回路は、図示されているように、 $V_{IN}$ の負電圧に対して保護します。他の外付け部品は不要です。

通常動作時、LTC4365は外部のバック・トゥ・バックNチャネルMOSFETのゲートを最大9.8Vまでエンハンスします。これによりMOSFETがオンして、 $V_{OUT}$ の負荷が $V_{IN}$ の電源に接続されます。

### ゲート・ドライブ

LTC4365はGATEピンを $V_{OUT}$ より上にドライブして外部NチャネルMOSFETをオンします。GATEピンと $V_{OUT}$ ピンの間の電圧差（ゲート・ドライブ）は $V_{IN}$ と $V_{OUT}$ の関数です。

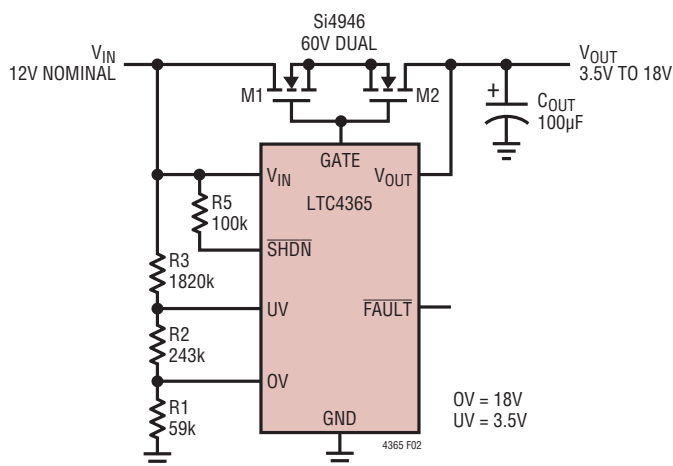


図2. -40V~60Vの $V_{IN}$ のフォルトから負荷を保護するLTC4365

## アプリケーション情報

$V_{IN}$ と $V_{OUT}$ に対するゲート・ドライブの依存性を図3に示します。システムの電源を最初にオンするとき (SHDNを“L”から“H”、 $V_{OUT} = 0V$ )、ゲート・ドライブは $V_{IN}$ の全ての値で最大になります。これは、負荷をサポートするのに十分なゲート・ドライブを確保することにより、重負荷でのスタートアップの問題を防ぐのに役立ちます。

$V_{OUT}$ が0Vからランプアップする間、GATE電圧の絶対値は、 $V_{OUT}$ が ( $V_{IN} - 1V$ ) または6Vの小さい方より大きくなるまでは固定されたままです。 $V_{OUT}$ がこのスレッショルドを通過すると、ゲート・ドライブは ( $V_{IN} \geq 12V$ では) 9.8Vの最大値まで増加し始めます。図3の曲線は  $-1\mu A$ のGATE負荷で得られました。GATEに負荷がないと仮定すれば、各 $V_{IN}$ でのゲート・ドライブはわずかに高くなるでしょう。

$V_{IN}$ が動作範囲の下端にあるとき、それに応じてスレッショルド電圧の低い外部NチャネルMOSFETを選択する必要があることに注意してください。

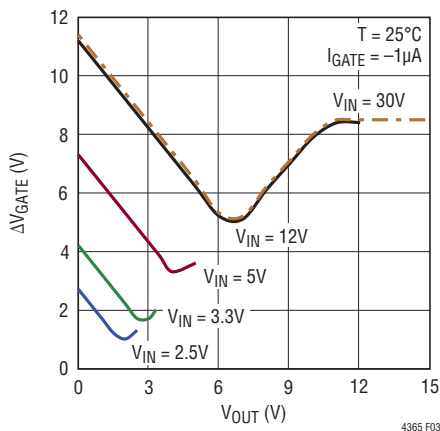


図3. ゲート・ドライブ (GATE –  $V_{OUT}$ ) と  $V_{OUT}$

異なる $V_{IN}$ 電源電圧に適合するいくつかの外部MOSFETを表1に掲げます。

表1. 様々な電源範囲に対応するデュアルMOSFET

$V_{IN}$	MOSFET	$V_{TH(MAX)}$	$V_{GS(MAX)}$	$V_{DS(MAX)}$
2.5V	SiB914	0.8V	5V	8V
3.3V	Si5920	1.0V	5V	8V
5V	Si7940	1.5V	8V	12V
$\leq 30V$	Si4214	3.0V	20V	30V
$\leq 60V$	Si9945	3.0V	20V	60V

## 過電圧保護と低電圧保護

LTC4365は、 $V_{IN}$ の過電圧 (OV) および低電圧 (UV) 状態をモニタする2個の精密なコンパレータを備えています。入力電源がユーザーによって調整可能なOVスレッショルドを超えると、外部MOSFETのゲートを直ちにオフして、負荷を入力から切断します。同様に、入力電源がユーザーが調整可能なUVスレッショルドを下回ると、外部MOSFETのゲートを直ちにオフします。12Vの入力電源のUV/OVアプリケーションを図4に示します。

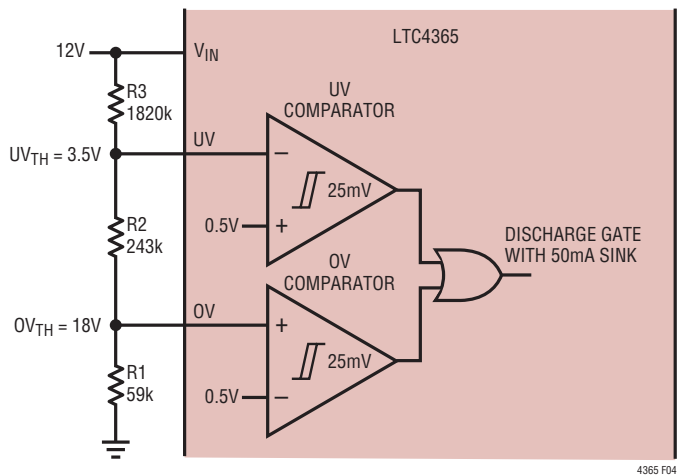


図4. 12V電源をモニタするUVコンパレータとOVコンパレータ

外部の抵抗分割器により、ユーザーは $V_{OUT}$ の負荷に適した入力電源範囲を選択することができます。さらに、UV入力とOV入力のリーク電流は非常に低いので (100°Cで標準1nA未満)、外部の抵抗分割器に大きな値を使うことができます。図4のアプリケーションでは、 $V_{IN}$ が3.5V~18Vのときだけ負荷は電源に接続されます。 $V_{IN}$ が18Vより上または3.5Vより下に外れると、外部NチャネルMOSFETのゲートが50mA電流シンクによって直ちに放電して、負荷を電源から絶縁します。

## アプリケーション情報

UVピンに関連したタイミングを図5に示します。UVフォルトがUVコンパレータを通じて伝わると ( $t_{\text{FAULT}}$ )、FAULT出力が“L”にアサートされ、50mAの電流シンクがGATEピンを放電します。V<sub>OUT</sub>が低下するにつれ、GATEピンはV<sub>OUT</sub>をトラッキングします。

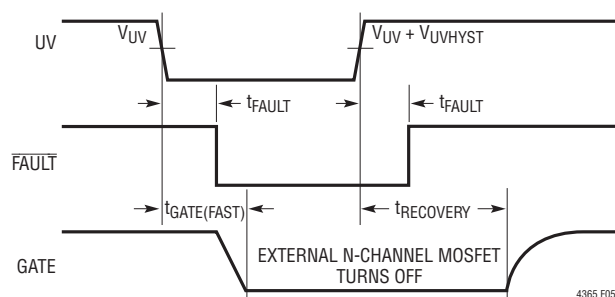


図5. UVのタイミング ( $OV < (V_{OV} - V_{OVHYST})$ ,  $\overline{\text{SHDN}} > 1.2V$ )

OVピンに関連したタイミングを図6に示します。OVフォルトがOVコンパレータを通じて伝わると ( $t_{\text{FAULT}}$ )、FAULT出力が“L”にアサートされ、50mAの電流シンクがGATEピンを放電します。V<sub>OUT</sub>が低下するにつれ、GATEピンはV<sub>OUT</sub>をトラッキングします。

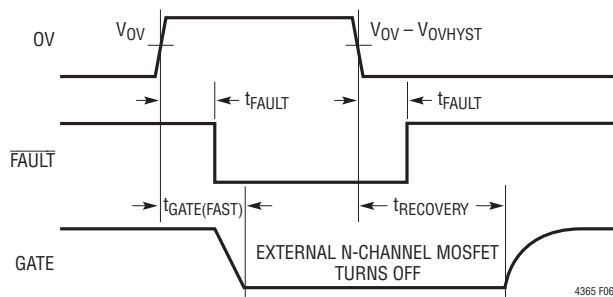


図6. OVのタイミング ( $UV > (V_{UV} + V_{UVHYST})$ ,  $\overline{\text{SHDN}} > 1.2V$ )

UVとOVの両方のフォルトが解消しても、外部のMOSFETは直ちにはオンされません。入力電源は、負荷が電源に再度接続される前に、ユーザーが選択したパワーグッド・ウィンドウ内に少なくとも36ms ( $t_{\text{RECOVERY}}$ ) 留まる必要があります。この回復タイムアウト時間は、(ラインノイズを含む) 入力電源のノイズをフィルタして、負荷での電源のチャタリングを防ぎます。フォルト後に素早くオンする必要があるアプリケーションに対応して、LTC4365-1の回復タイムアウト時間は1msです。

## UV/OV 外部抵抗値の選択手順

以下の3ステップの手順は図4の抵抗分割器の抵抗値の選択に役立ちます。この手順により、UVピンとOVピンのリーク電流によって生じるUVおよびOVのオフセット誤差が最小に抑えられます。

1. UVピンの最大許容オフセット ( $V_{\text{OS(UV)}}$ ) を選択します。UVピンのワーストケースのリーク電流 ( $I_{\text{UV}}$  (10nA)) で割ります。R1+R2の和を  $V_{\text{OS(UV)}}/10\text{nA}$  に等しいと置きます。R3が存在するため、UVの実際のオフセットがわずかに低くなることに注意してください。

$$R1 + R2 = \frac{V_{\text{OS(UV)}}}{I_{\text{UV}}}$$

2. V<sub>IN</sub>の望みのUVトリップ・スレッショルド ( $UV_{\text{TH}}$ ) を選択します。R3の値を次のように求めます。

$$R3 = \frac{V_{\text{OS(UV)}}}{I_{\text{UV}}} \cdot \left( \frac{UV_{\text{TH}} - 0.5V}{0.5V} \right)$$

3. V<sub>IN</sub>の望みのOVトリップ・スレッショルド ( $OV_{\text{TH}}$ ) を選択します。R1とR2の値を以下のように求めます。

$$R1 = \left( \frac{V_{\text{OS(UV)}}}{I_{\text{UV}}} + R3 \right) \cdot \frac{0.5V}{OV_{\text{TH}}}$$

$$R2 = \frac{V_{\text{OS(UV)}}}{I_{\text{UV}}} - R1$$

図4の例では、標準1%抵抗値が使われています。以下のパラメータが選択されました。

$$V_{\text{OS(UV)}} = 3\text{mV}$$

$$I_{\text{UV}} = 10\text{nA}$$

$$UV_{\text{TH}} = 3.5V$$

$$OV_{\text{TH}} = 18V$$

## アプリケーション情報

次いで、抵抗値を求めることができます。

$$1. R1 + R2 = \frac{3mV}{10nA} = 300k$$

$$2. R3 = 2 \cdot \frac{3\text{mV}}{10\text{nA}} \cdot (3.5\text{V} - 0.5\text{V}) = 1.8\text{M}$$

最も近い1%値は次のようになります。  $R3 = 1.82M$ :

$$3. R1 = \frac{300k + 1.82M}{2 \cdot 18V} = 58.9k$$

最も近い1%値は次のようになります。 R1 = 59k:

$$R2 = 300k - 59k = 241k$$

最も近い1%値は次のようになります。  $R2 = 243k$

したがって、次のようになります。  $OV = 17.93V$ ,  $UV = 3.51V$ 。

### 逆 $V_{IN}$ 保護

LTC4365の堅牢でホットスワップ可能な $V_{IN}$ 入力は、出力負荷のもとと敏感な回路の保護に役立ちます。入力電源が逆方向に接続されるか、または負電源が誤って接続された場合、LTC4365はこの負電圧が出力負荷に達するのを防ぎます。

LTC4365は革新的な高速逆電源電圧モニタを採用しています。負の $V_{IN}$ 電圧が検出されると、内部スイッチが外部バック・トゥ・バックNチャネルMOSFETのゲートを負入力電源に接続します。

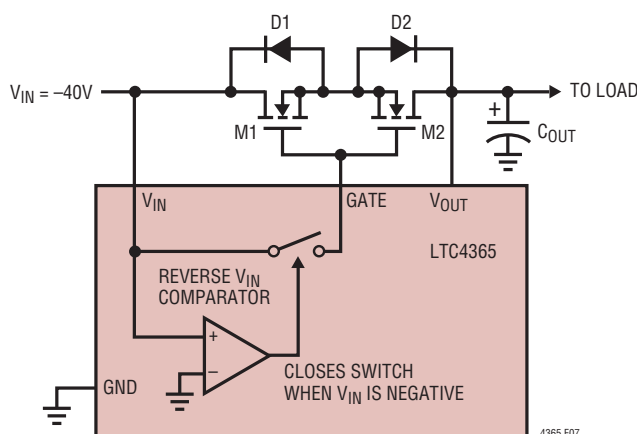


圖7. 逆 $V_{IN}$ 保護回路

図7に示されているように、外部のバック・トゥ・バックNチャネルMOSFETが逆電源保護のために必要です。 $V_{IN}$ が負になると、逆 $V_{IN}$ コンパレータが内部スイッチを閉じ、このスイッチが外部MOSFETのゲートを負の $V_{IN}$ 電圧に接続します。M1のボディ・ダイオード(D1)がオンしますが、M2のボディ・ダイオード(D2)は逆ブロッキング・モードのままです。つまり、M1とM2の共通ソース接続は約ダイオードの電圧降下分だけ $V_{IN}$ より上に留まります。M2のゲート電圧は $V_{IN}$ に短絡されるので、M2はオフし、 $V_{IN}$ から $V_{OUT}$ の負荷に電流が流れることはできません。M2の電圧定格は $V_{IN}$ の逆電圧の大きさに耐える必要があることに注意してください。

図8は、 $V_{IN}$ が $-20V$ にホットプラグされたときに生じる波形を示しています。 $V_{IN}$ 、 $GATE$ および $V_{OUT}$ は接続される直前にグラウンドからスタートします。 $V_{IN}$ と $GATE$ の接続の寄生インダクタンスにより、 $V_{IN}$ ピンと $GATE$ ピンの電圧には $-20V$ より下に達する大きなリングングを生じます。したがって、オーバーシュートに耐え抜くため、 $40V$ のNチャネルMOSFETが選択されました。

LTC4365の逆保護回路の速度は、負の過渡時にGATEピンが  
いかに接近して $V_{IN}$ を追尾するかによって明かです。2つの  
波形は示されているスケールではほとんど区別できません。

他方、 $V_{OUT}$ のトレースは $V_{IN}$ の負電圧には応答せず、望みの逆電圧保護を実証しています。図8の波形は、40VデュアルNチャネルMOSFETと10 $\mu$ Fセラミック出力コンデンサを使い、 $V_{OUT}$ に負荷電流なしで観察されました。

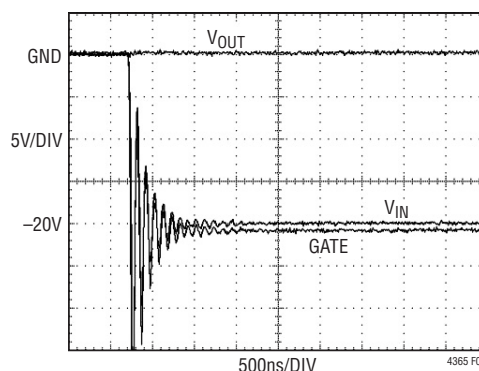


図8.  $V_{IN}$ の-20Vへのホットスワップ

## アプリケーション情報

## 回復タイマ

LTC4365は回復遅延タイマを備えており、 $V_{IN}$ のノイズをフィルタして、 $V_{OUT}$ のチャタリングの防止に役立ちます。図5と図6に示されているように、OVフォルトまたはUVフォルトの発生後、外部MOSFETを再度オンするには、入力電源が望みの動作電圧ウィンドウ内に少なくとも36ms ( $t_{RECOVERY}$ ) 戻る必要があります。フォルト後に素早くオンする必要があるアプリケーションに対応して、LTC4365-1の回復タイムアウト時間は1msです。

フォルト状態から出て $t_{RECOVERY}$ を経過せずにフォルト状態に戻ると、MOSFETは連続してオフに保たれます。同様に、シャットダウン状態から出ると ( $\overline{SHDN}$ が“L”から“H”)、800 $\mu$ sのスタートアップ遅延タイマがトリガされます (図11を参照)。

回復タイマはLTC4365がパワーアップしている間もアクティブです。 $V_{IN}$ が $V_{IN(UVLO)}$ より上になって、 $V_{IN}$ がユーザーが選択可能なUV/OVパワーグッド・ウィンドウ内に留まると、回復タイマがスタートします。図9を参照してください。

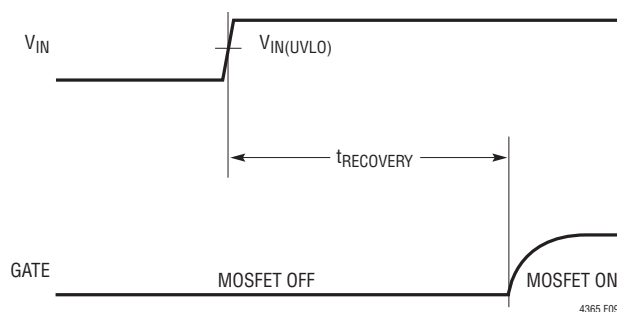


図9. パワーオン時の回復タイミング  
(OV = GND、UV =  $\overline{SHDN}$  =  $V_{IN}$ )

## 穏やかなシャットダウン

$\overline{SHDN}$ 入力は外部MOSFETを穏やかに制御しながらオフします。 $\overline{SHDN}$ が“L”にアサートされると、90 $\mu$ Aの電流シンクが外部MOSFETをゆっくりオフし始めます。

GATEピンの電圧が $V_{OUT}$ ピンの電圧より下になると、電流シンクが絞られ、帰還ループが引き継ぎます。このループはGATE電圧が $V_{OUT}$ をトラッキングするように強制し、 $V_{OUT}$ が減衰する間外部MOSFETをオフに保ちます。 $V_{OUT} < 4.5V$ のとき、GATEピンがグラウンドから400mV以内に引き下げられることに注意してください。

ゲートを穏やかにオフすると負荷電流のスルーレートを下げ、寄生インダクタンスによる電圧スパイクを和らげます。GATEピンのスルーレートをさらに下げるには、外部MOSFETのゲート端子とソース端子の間にコンデンサを接続します。図10の波形は、Si4214デュアルNチャンネルMOSFETと100 $\mu$ Fの出力コンデンサ付きの2A負荷を使って観察されました。

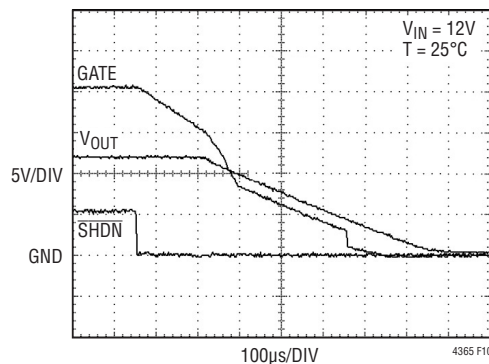


図10. 穏やかなシャットダウン:  $V_{OUT}$ の減衰に伴ってGATEは $V_{OUT}$ をトラッキングする

## FAULT 状態

FAULTの“H”電圧のオープン・ドレイン出力は、 $\overline{SHDN}$ が“L”にアサートされるか、 $V_{IN}$ が望みのUV/OV電圧ウィンドウから外れるか、あるいは $V_{IN}$ が $V_{IN(UVLO)}$ より上になっていないと“L”にドライブされます。FAULT出力のタイミングを図5、図6および図11に示します。

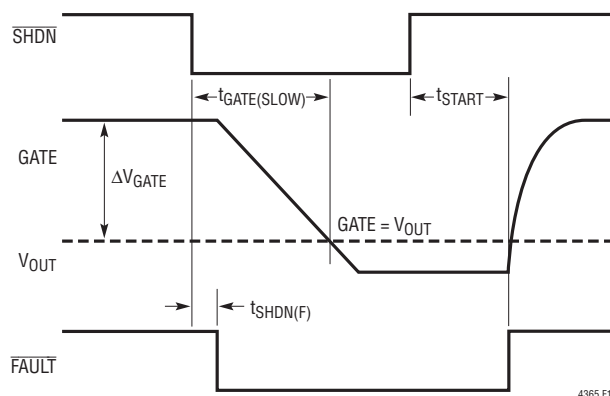


図11. 穏やかなシャットダウンのタイミング



## アプリケーション情報

### 2つの入力電源の間の選択

デバイスがシャットダウン状態のとき、 $V_{IN}$ ピンと $V_{OUT}$ ピンをそれぞれ別の電源でドライブすることができます。LTC4365は2つの電源の低い方のちょうど下にGATEピンを自動的にドライブして、外部のバック・トゥ・バックMOSFETをオフします。図12のアプリケーションでは、2つの電源のどちらかを選択するのに2個のLTC4365が使われています。どんなときも必ず2個のLTC4365の片方だけがイネーブルされるように注意します。

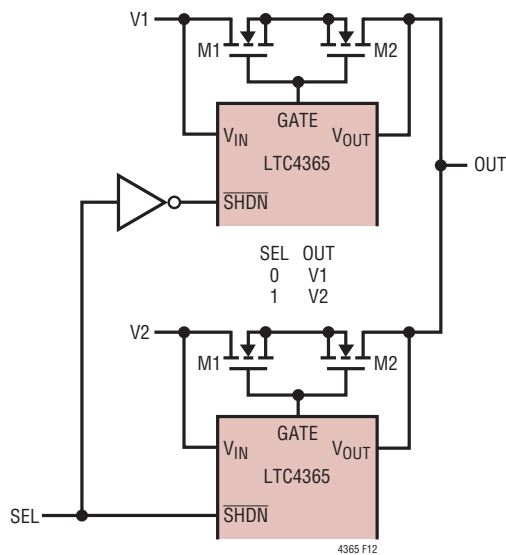


図12. 2個の電源の片方の選択

### シングル MOSFET のアプリケーション

逆 $V_{IN}$ 保護が不要な場合、外部NチャネルMOSFETは1個だけが必要です。図13の応用回路は $V_{IN}$ が30V未満のとき負荷を $V_{IN}$ に接続し、使用する外部部品はわずかです。

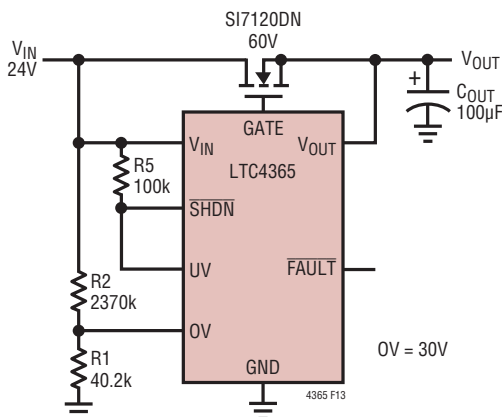


図13. 60Vに対して保護する、フットプリントが小さなシングルMOSFETのアプリケーション

### ターンオン時の突入電流制限

LTC4365は20µAの電流源を使って外部NチャネルMOSFETをオンします。GATEピンの最大スルーレートはGATEピンにコンデンサを追加して下げることができます。

$$\text{スルーレート} = \frac{20\mu\text{A}}{C_{\text{GATE}}}$$

MOSFETはソース・フォロワのように動作するので、 $V_{OUT}$ のスルーレートはGATEのスルーレートに等しくなります。

したがって、突入電流は次式で与えられます。

$$I_{\text{INRUSH}} = \frac{C_{\text{OUT}}}{C_{\text{GATE}}} \cdot 20\mu\text{A}$$

たとえば、330µFの出力容量に流れる1Aの突入電流は次のGATE容量を必要とします。

$$C_{\text{GATE}} = \frac{20\mu\text{A} \cdot C_{\text{OUT}}}{I_{\text{INRUSH}}}$$

$$C_{\text{GATE}} = \frac{20\mu\text{A} \cdot 330\mu\text{F}}{1\text{A}} = 6.6\text{nF}$$

図14の応用回路の6.8nFの $C_{\text{GATE}}$ コンデンサは突入電流を約1Aに制限します。 $R_{\text{GATE}}$ は、UV/OVフォルトの間、または逆 $V_{IN}$ 接続の間、 $C_{\text{GATE}}$ が高速GATEターンオフ特性に影響を与えないようにします。 $R_{4A}$ と $R_{4B}$ は、外部NチャネルMOSFETおよび関連した基板の寄生要素による高周波発振を防ぐのに役立ちます。

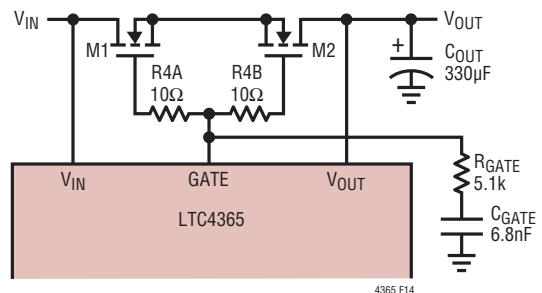


図14.  $C_{\text{GATE}}$ による突入電流の制限

## アプリケーション情報

## 0V フォルトの間の過渡現象

図15の回路は過電圧状態の間の過渡現象を示すために使われました。公称入力電源は24Vで、その過電圧スレッショルドは30Vです。寄生インダクタンスは1フィートのワイヤのものです（約300nH）。 $V_{IN}$ の過電圧状態の間の波形を図16に示します。これらの過渡現象は、 $V_{IN}$ ノードの容量とともにワイヤの寄生インダクタンスと抵抗に依存します。D1はオプションのパ

ワークランプ（TVS、トランゾーブ）で、DC入力電圧が24Vを超える可能性があり、 $V_{IN}$ に大きな寄生インダクタンスがあるアプリケーションに推奨します。図16の波形を捕捉するのにクランプは使用されていません。逆電源保護を維持するため、D1はピーク・パルス電力損失の定格が少なくとも225Wの双方向クランプにする必要があります。

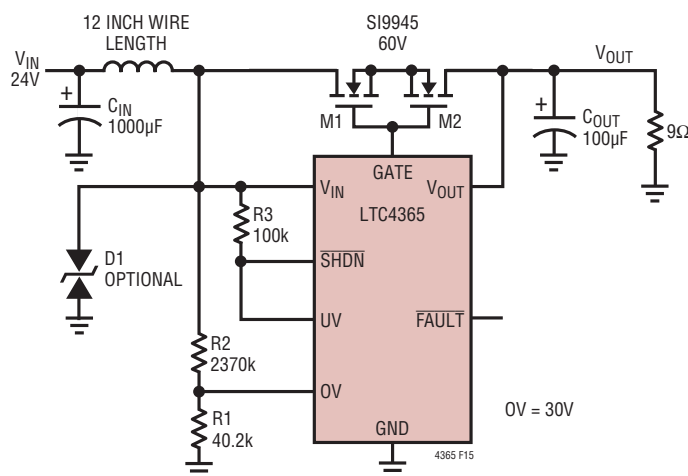


図15.  $V_{IN}$ のインダクタンスが大きいときの0Vフォルト

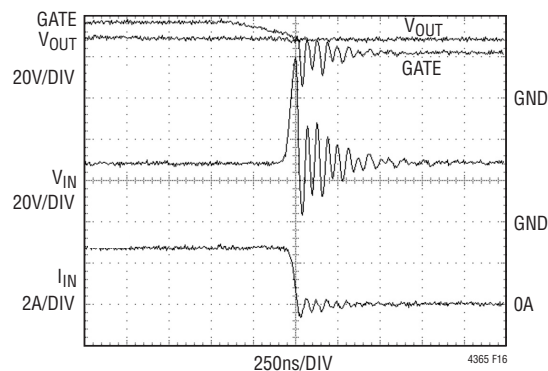


図16. トランゾーブ (TVS) を使用しないときの0Vフォルト時の過渡現象



## アプリケーション情報

### レギュレータ・アプリケーション

#### ヒステリシス・レギュレータ

組み込みヒステリシスと有効な反転/非反転制御入力（過電圧および低電圧）を使用すると、ヒステリシス・レギュレータの設計が容易になります。LTC4365-1が、出力電圧をユーザーが定義したレベルに制御しながら負荷を過電圧過渡から保護する方法を、図17に示します。出力電圧が過電圧制限値に達すると、LTC4365-1は外部MOSFETをオフします。これにより、過電圧がヒステリシス電圧以下に低下するまで負荷電流が出力容量を放電します。1msの遅延後、外部MOSFETが再度オンします。図17の回路の波形を図18に示します。 $V_{IN}$  グリッチの持続時間、大きさ、デューティサイクルが外部MOSFETの安

全動作領域 (SOA) の定格を超えてはならないことに注意してください。

#### ソーラー・チャージャ

ソーラー・チャージャとしての直列レギュレータを図19に示します。バッテリーの電圧が（1msの遅延後に）13.9V以下に低下すると、LTC4365-1はソーラー・チャージャをバッテリーに接続します。反対に、バッテリーの電圧が14.6Vに達すると、LTC4365-1は直ちに（2 $\mu$ s）充電経路を開きます。

バッテリーと正確な過電圧コンパレータ入力（5%のヒステリシス付き）の間に抵抗分割器を接続して、バッテリー電圧を制御します。過電圧コンパレータは昇圧時高速に応答することにより、バッテリー電圧がユーザーの選択したスレッシュホルドを超えて上昇しないようにします。

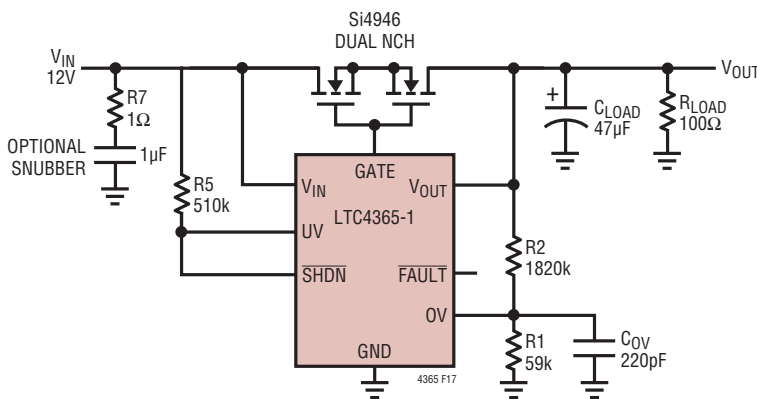


図17.OV過渡時の $V_{OUT}$ のヒステリシス・レギュレーション

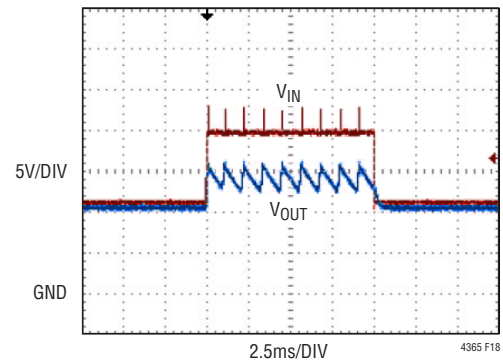


図18. $V_{IN}$ グリッチが所望のレベルを超えると $V_{OUT}$ を16Vに制御

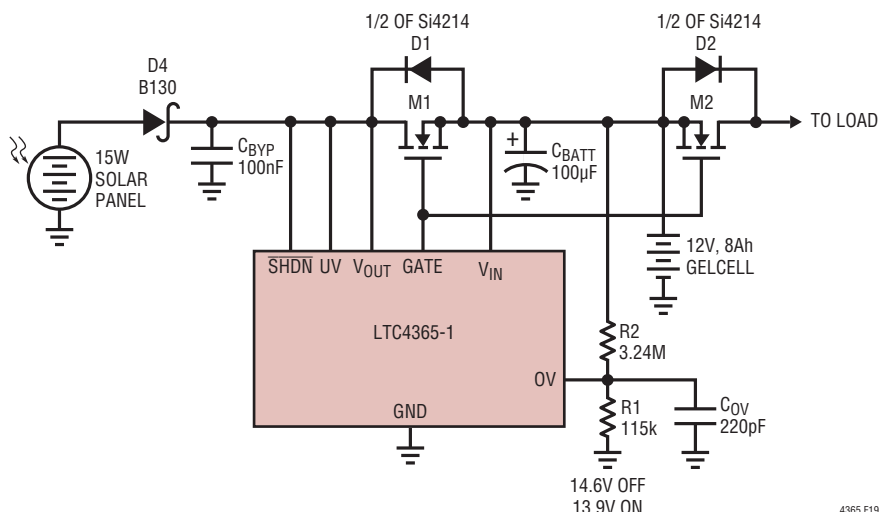


図19.逆バッテリー保護とソーラーパネル保護を備えたヒステリシス付き直列ソーラー・チャージャ

## アプリケーション情報

LTC4365-1は初期起動時、バッテリーが $V_{IN}$ ピンに最初に接続されるまで外部MOSFETをオンしないことに注意してください。動作を開始するには、入力電圧が最初にUVLOロックアウト電圧である2.2Vを超えて上昇する必要があります。バッテリーを接続すれば、LTC4365-1は確実にUVLO状態を脱します。

### 150Vの過渡保護機能を備えた12Vアプリケーション

最大150Vの過渡入力電圧に耐える12Vアプリケーションを図20に示します。入力電圧が17.9Vを超えると、OVピンの抵抗分割器が外部MOSFETをオフします。入力電圧が150Vまで上昇すると、トランジスタM1のゲートはオフ状態を保つので、 $V_{IN}$ から $V_{OUT}$ には電流が流れません。M1は150Vを超える耐圧を動作範囲とする必要があることに注意してください。

抵抗R6とダイオードD3により、LTC4365の電源電圧は50Vにクランプされます。R6が逆動作を妨げないようにするために、1k以下の値を推奨します。過渡時の過熱を避けるためには、R6の電力処理能力を考慮する必要があることに注意してください。 $V_{IN}$ での逆極性保護のために、D3は双方向クランプとして表示されています。 $V_{IN}$ の負電圧から $V_{OUT}$ を保護するにはM2も必要であり、M2はD3の降伏電圧を超える耐圧を動作範囲とする必要があります。逆保護機能が不要な場合は、M2を取り除いてM1のソースを $V_{OUT}$ に直接接続してください。

### MOSFETの選択

$V_{IN}$ の負電圧に対して保護するには、外部NチャネルMOSFETをバック・トゥ・バックに構成する必要があります。したがって、デュアルNチャネル・パッケージが最良の選択肢です。MOSFETは電力処理能力、ドレインとゲートのブレイクダウン電圧、およびスレッシュホールド電圧に基づいて選択します。

ドレイン-ソース間のブレイクダウン電圧は、 $V_{IN}$ と $V_{OUT}$ の間に予想される最大電圧より高くなければなりません。アプリケーションが通常動作時またはHot Swap™を行う間に高エネルギーの過渡を生じる場合、外部MOSFETはこの過渡電圧に耐えることができないと注意してください。

GATEピンをドライブするチャージポンプは高インピーダンスなので、GATEピンの総リーク電流を低く抑える必要があります。図3のゲート・ドライブ曲線はGATEピンの $I_{\mu A}$ の負荷で測定されています。したがって、図3の曲線に合致するには、GATEピンのリーク電流は1 $\mu A$ を超えてはなりません。リーク電流が高いほどゲート・ドライブが低くなります。表1に示されているデュアルNチャネルMOSFETはどれも最大GATEリーク電流が100nAです。さらに、表1には $V_{IN}$ の異なる値で動作する代表的MOSFETが示されています。

### レイアウトに関する検討事項

$V_{IN}$ ピンと外部MOSFETのドレインの間のトレース長、およびLTC4365のGATEピンと外部MOSFETのゲートの間のトレース長を最小にします。

$V_{OUT}$ のバイパス・コンデンサはできるだけ外部MOSFETに近づけて配置します。ホットスワップ時のリングングを和らげるため、バルク・コンデンサに加えて高周波セラミック・コンデンサを使用します。この高周波コンデンサはMOSFETに近づけて配置します。バルク・コンデンサはそれらのESRの効果でリングングを和らげることに注意してください。セラミック・コンデンサはESRが低いので、それらの共振周波数の近くでリングングを生じることがあります。

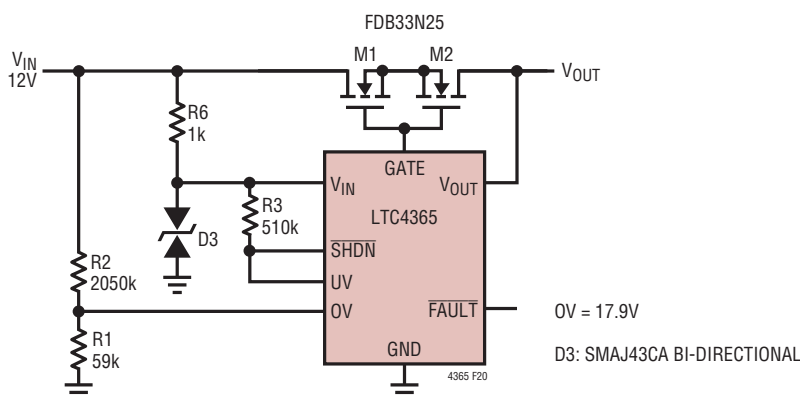


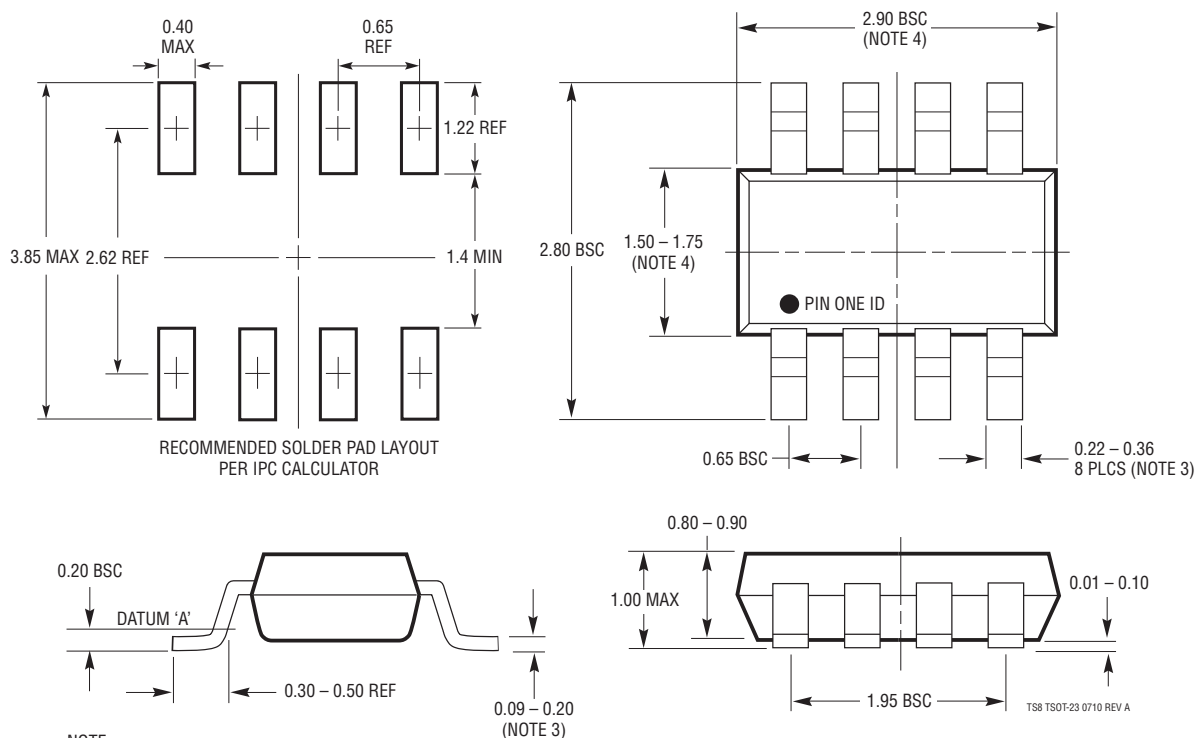
図20. 150Vの過渡電圧から保護される12Vアプリケーション

4365fa

## パッケージ

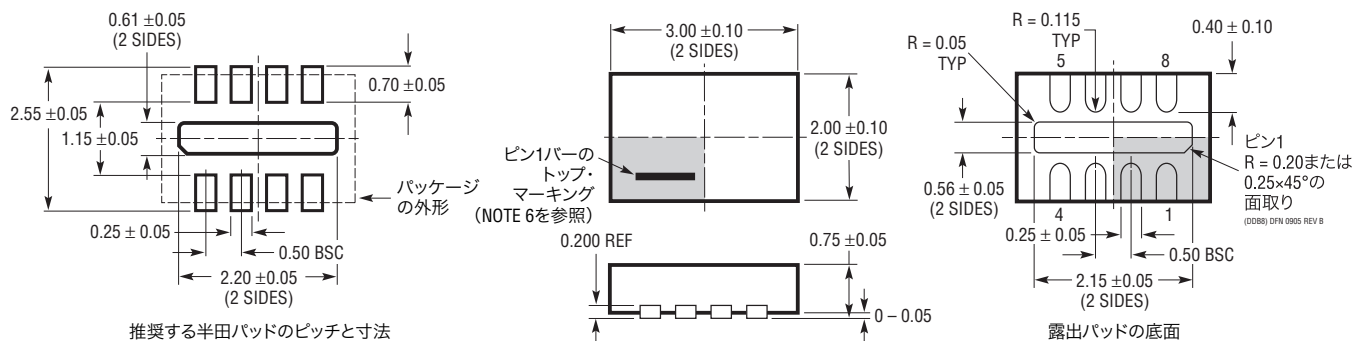
最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>をご覧ください。

### TS8 Package 8-Lead Plastic TSOT-23 (Reference LTC DWG # 05-08-1637 Rev A)



NOTE:  
 1. 寸法はミリメートル  
 2. 図は実寸とは異なる  
 3. 寸法には半田を含む  
 4. 寸法にはモールドのバリやメタルのバリを含まない  
 5. モールドのバリは0.254mmを超えてはならない  
 6. JEDECパッケージ参照番号はMO-193

### DDB Package 8-Lead Plastic DFN (3mm × 2mm) (Reference LTC DWG # 05-08-1702 Rev B)



NOTE:  
 1. 図面はJEDECのパッケージ外形MO-229のバージョン(WECD-1)に適合  
 2. 図は実寸とは異なる  
 3. 全ての寸法はミリメートル  
 4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。  
 モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと  
 5. 露出パッドは半田メッキとする  
 6. 網掛けの部分はパッケージの上面と底面のピン1の位置の参考に過ぎない

## 改訂履歴

REV	日付	概要	ページ番号
A	9/13	LTC4365-1の情報を追加。 動作セクション: 書き換え、図1新規追加。 表1: $\leq 30V$ のMOSFETをSi4230からSi4214に変更。 図13: SHDNピンにR5、100Kの抵抗を挿入。 3つのサブセクションと図17～図20を含むレギュレータアプリケーションを追加。 標準的応用例を更新。	多数 8、9 10 14 16、17 20

