

**理想ダイオードを備えた
サージ・ストッパー**
特長

- 広い動作電圧範囲: 4V ~ 80V
- V_{CC} クランプにより、80Vを超えるサージ耐圧
- 調整可能な出力クランプ電圧
- 入力電圧低下時に理想ダイオード・コントローラが
出力電圧を保持
- -40Vまでの逆入力保護
- -20Vまでの逆出力保護
- 過電流保護
- 12Vでのシャットダウン時電流が低い: 10µA
- 調整可能なフォルト・タイマ
- フォルト時の再試行デューティ・サイクル: 0.1% (LTC4364-2)
- 4mm×3mmの14ピンDFNパッケージ、16ピンMSOP
パッケージ、および16ピンSOパッケージで供給可能

アプリケーション

- 自動車/航空電子機器のサージ保護
- ホット・スワップ/活線挿入
- 冗長電源のOR接続
- 出力ポートの保護

LT、LT、LTC、LTM、Linear TechnologyおよびLinearのロゴはリニアテクノロジー社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。

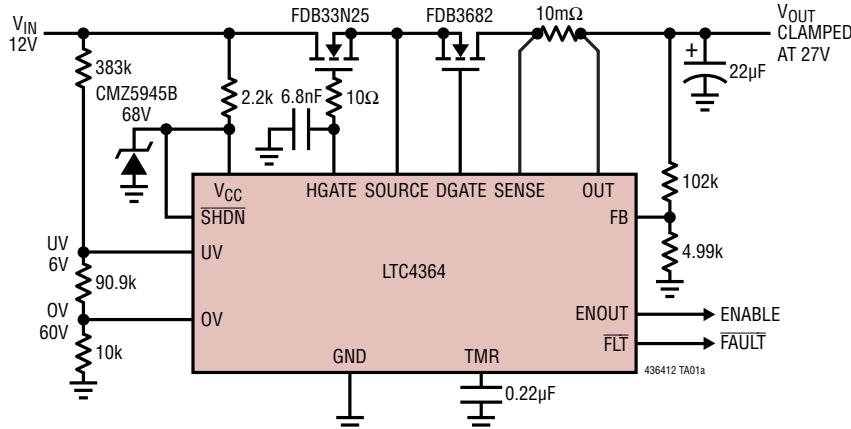
概要

理想ダイオード・コントローラを備えたLTC[®]4364サージ・ストッパーは、高い電圧トランジエントから負荷を保護します。このデバイスは、外付けのNチャネルMOSFETパス・デバイス両端で生じる電圧降下を制御することにより、自動車での負荷遮断など、過電圧事象の発生時に出力を制限して安定化します。LTC4364には、タイミングが設定され、電流が制限された回路遮断器も内蔵されています。フォルト状態では、パス・デバイスがオフする前に、調整可能なフォルト・タイマの期限が切れるようにする必要があります。LTC4364-1はパス・デバイスをラッチ・オフしますが、LTC4364-2は遅延後、自動的に再起動します。LTC4364は、入力電源を正確にモニタして、過電圧(OV)状態および低電圧(UV)状態の有無を検査します。低電圧状態では外付けのMOSFETがオフに保たれ、過電圧状態では自動再試行がディスエーブルされます。

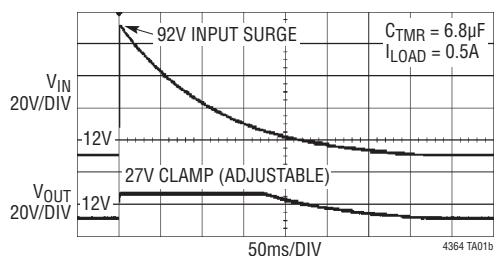
内蔵の理想ダイオード・コントローラは、逆入力保護および出力電圧保持のため、第2のMOSFETを駆動してショットキ・ダイオードを置き換えます。LTC4364は、MOSFET両端の順方向電圧降下を制御して、電源の故障時、電圧の低下時、または入力短絡時に発生する逆電流トランジエントを最小限に抑えます。

標準的応用例

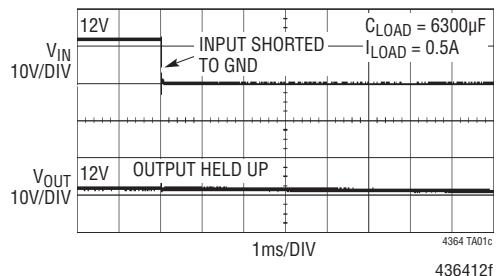
理想ダイオードを備えた4A、12V過電圧出力レギュレータ
 V_{IN} での200V 1msのトランジエントに耐久



過電圧保護回路が入力
トランジエント時に27Vで出力を安定化



理想ダイオードが入力短絡時に
出力を保持

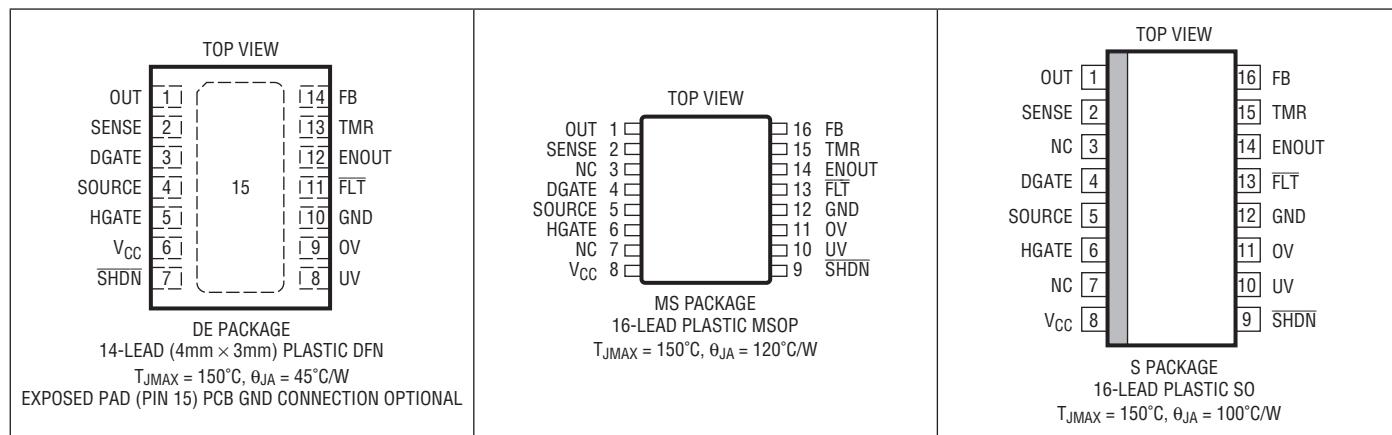


LTC4364-1/LTC4364-2

絶対最大定格 (Note 1、2)

電源電圧:V _{CC}	-40V～100V	FB、TMRの電圧	-0.3V～5.5V
SOURCE、OV、UV、SHDNの電圧	-40V～100V	動作周囲温度範囲	
DGATE、HGATEの電圧		LTC4364C	0°C～70°C
(Note 3)	SOURCE -0.3V～SOURCE + 10V	LTC4364I	-40°C～85°C
ENOUT、FLTの電圧	-0.3V～100V	LTC4364H	-40°C～125°C
OUT、SENSEの電圧	-20V～100V	保存温度範囲	-65°C～150°C
電圧差(SENSE - OUT間)	-30V～30V	リード温度(半田付け、10秒)	
電圧差(OUT - V _{CC} 間)	-100V～100V	MS、SOパッケージ	300°C
電圧差(SENSE - SOURCE間)	-100V～100V		

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC4364CDE-1#PBF	LTC4364CDE-1#TRPBF	43641	14-Lead (4mm × 3mm) Plastic DFN	0°C to 70°C
LTC4364IDE-1#PBF	LTC4364IDE-1#TRPBF	43641	14-Lead (4mm × 3mm) Plastic DFN	-40°C to 85°C
LTC4364HDE-1#PBF	LTC4364HDE-1#TRPBF	43641	14-Lead (4mm × 3mm) Plastic DFN	-40°C to 125°C
LTC4364CDE-2#PBF	LTC4364CDE-2#TRPBF	43642	14-Lead (4mm × 3mm) Plastic DFN	0°C to 70°C
LTC4364IDE-2#PBF	LTC4364IDE-2#TRPBF	43642	14-Lead (4mm × 3mm) Plastic DFN	-40°C to 85°C
LTC4364HDE-2#PBF	LTC4364HDE-2#TRPBF	43642	14-Lead (4mm × 3mm) Plastic DFN	-40°C to 125°C
LTC4364CMS-1#PBF	LTC4364CMS-1#TRPBF	43641	16-Lead Plastic MSOP	0°C to 70°C
LTC4364IMS-1#PBF	LTC4364IMS-1#TRPBF	43641	16-Lead Plastic MSOP	-40°C to 85°C
LTC4364HMS-1#PBF	LTC4364HMS-1#TRPBF	43641	16-Lead Plastic MSOP	-40°C to 125°C
LTC4364CMS-2#PBF	LTC4364CMS-2#TRPBF	43642	16-Lead Plastic MSOP	0°C to 70°C
LTC4364IMS-2#PBF	LTC4364IMS-2#TRPBF	43642	16-Lead Plastic MSOP	-40°C to 85°C
LTC4364HMS-2#PBF	LTC4364HMS-2#TRPBF	43642	16-Lead Plastic MSOP	-40°C to 125°C

発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC4364CS-1#PBF	LTC4364CS-1#TRPBF	LTC4364S-1	16-Lead Plastic SO	0°C to 70°C
LTC4364IS-1#PBF	LTC4364IS-1#TRPBF	LTC4364S-1	16-Lead Plastic SO	-40°C to 85°C
LTC4364HS-1#PBF	LTC4364HS-1#TRPBF	LTC4364S-1	16-Lead Plastic SO	-40°C to 125°C
LTC4364CS-2#PBF	LTC4364CS-2#TRPBF	LTC4364S-2	16-Lead Plastic SO	0°C to 70°C
LTC4364IS-2#PBF	LTC4364IS-2#TRPBF	LTC4364S-2	16-Lead Plastic SO	-40°C to 85°C
LTC4364HS-2#PBF	LTC4364HS-2#TRPBF	LTC4364S-2	16-Lead Plastic SO	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。* 温度グレードは出荷時のコンテナのラベルで識別されます。
非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreel/> をご覧ください。

電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 12\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{CC}	Operating Supply Range		● 4	80		V
I_{CC}	Supply Current	$V_{CC} = \text{SOURCE} = \text{SENSE} = \text{OUT} = 12\text{V}$, No Fault	● 370	750		μA
$I_{CC(\text{SHDN})}$	Supply Current in Shutdown	Shutdown	● 10	50		μA
$I_{CC(\text{REV})}$	Reverse Input Current	$V_{CC} = -30\text{V}$	● 0	-10		μA
サーボ・ストッパー						
ΔV_{HGATE}	HGATE Gate Drive, ($V_{HGATE} - V_{\text{SOURCE}}$)	$V_{CC} = 4\text{V}$, DGATE Low, $I_{HGATE} = 0\mu\text{A}, -1\mu\text{A}$ $V_{CC} = 8\text{V}$ to 80V , DGATE Low, $I_{HGATE} = 0\mu\text{A}, -1\mu\text{A}$	● 5 ● 10	7 12	9 16	V
$I_{HGATE(\text{UP})}$	HGATE Pull-Up Current	$V_{CC} = HGATE = DGATE = \text{SOURCE} = 12\text{V}$	● -10	-20	-30	μA
$I_{HGATE(\text{DN})}$	HGATE Pull-Down Current	Overvoltage:FB = 1.5V , $\Delta V_{HGATE} = 5\text{V}$	● 60	130		mA
		Overcurrent: $\Delta V_{SNS} = 100\text{mV}$, $\Delta V_{HGATE} = 5\text{V}$	● 60	130		mA
		Shutdown/Fault Turn-Off: $\Delta V_{HGATE} = 5\text{V}$	● 0.4	1		mA
I_{SRC}	SOURCE Input Current	$V_{CC} = \text{SOURCE} = \text{SENSE} = \text{OUT} = 12\text{V}$	● 18	40		μA
		$V_{CC} = \text{SOURCE} = 12\text{V}$, Shutdown	● 32	90		μA
		$V_{\text{SOURCE}} = -30\text{V}$	● -2.0	-3.5		mA
V_{FB}	FB Servo Voltage	$V_{CC} = 12\text{V}$ to 80V	● 1.22	1.25	1.28	V
I_{FB}	FB Input Current	FB = 1.25V	● 0	1		μA
ΔV_{SNS}	Overcurrent Fault Threshold, ($V_{\text{SENSE}} - V_{\text{OUT}}$)	$V_{CC} = 4\text{V}$ to 80V , OUT = 2.5V to V_{CC} , 0°C to 125°C	● 45	50	55	mV
		$V_{CC} = 4\text{V}$ to 80V , OUT = 2.5V to V_{CC} , -40°C to 125°C	● 43	50	57	mV
		$V_{CC} = 4\text{V}$ to 80V , OUT = 0V to 1.5V	● 18	25	32	mV
I_{SNS}	SENSE Input Current	$\text{SENSE} = V_{CC} = \text{SOURCE} = \text{OUT} = 12\text{V}$	● 55	110		μA
		$\text{SENSE} = -15\text{V}$	● -2	-4		mA
$I_{TMR(\text{UP})}$	TMR Pull-Up Current, Overvoltage	$TMR = 1\text{V}$, FB = 1.5V , $V_{CC} - \text{OUT} = 0.5\text{V}$	● -1.3	-2.2	-3	μA
		$TMR = 1\text{V}$, FB = 1.5V , $V_{CC} - \text{OUT} = 75\text{V}$	● -40	-50	-60	μA
	TMR Pull-Up Current, Overcurrent	$TMR = 1\text{V}$, $\Delta V_{SNS} = 60\text{mV}$, $V_{CC} - \text{OUT} = 0.5\text{V}$	● -6	-10	-14	μA
		$TMR = 1\text{V}$, $\Delta V_{SNS} = 60\text{mV}$, $V_{CC} - \text{OUT} = 75\text{V}$	● -210	-260	-310	μA
$I_{TMR(\text{DN})}$	TMR Pull-Up Current, Warning	$TMR = 1.3\text{V}$, FB = 1.5V , $V_{CC} - \text{OUT} = 0.5\text{V}$	● -3	-5	-7	μA
		$TMR = 1\text{V}$, FB = 1.5V	● -1.3	-2	-3	μA
$V_{TMR(\text{F})}$	TMR Fault Threshold	FLT Falling, $V_{CC} = 4\text{V}$ to 80V	● 1.22	1.25	1.28	V
			● 0.3	0.75	1.5	mA
$V_{TMR(\text{G})}$	TMR Gate Off Threshold	HGATE Falling, $V_{CC} = 4\text{V}$ to 80V	● 1.32	1.35	1.38	V
			● 0.3	0.75	1.5	mA

436412f

LTC4364-1/LTC4364-2

電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{CC} = 12\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{TMR(R)}$	TMR Retry Threshold	HGATE Rising (After 32 Cycles), $V_{CC} = 4\text{V}$ to 80V	● 0.125	0.15	0.175	V
ΔV_{TMR}	Early Warning Timer Window	$V_{TMR(G)} - V_{TMR(F)}$, $V_{CC} = 4\text{V}$ to 80V	● 75	100	125	mV
V_{UV}	UV Input Threshold	UV Falling, $V_{CC} = 4\text{V}$ to 80V	● 1.22	1.25	1.28	V
$V_{UV(HYST)}$	UV Input Hysteresis		● 25	50	80	mV
$V_{UV(RST)}$	UV Reset Threshold	UV Falling, $V_{CC} = 4\text{V}$ to 80V , LTC4364-1 Only	● 0.5	0.6	0.7	V
V_{OV}	OV Input Threshold	OV Rising, $V_{CC} = 4\text{V}$ to 80V	● 1.22	1.25	1.28	V
$V_{OV(HYST)}$	OV Input Hysteresis			12		mV
I_{IN}	UV, OV Input Current	UV, OV = 1.25V UV, OV = -30V	● 0 ● -0.3	1 -0.6		μA mA
V_{OL}	ENOUT, $\overline{\text{FLT}}$ Output Low	$I_{SINK} = 0.25\text{mA}$ $I_{SINK} = 2\text{mA}$	● 0.1 ● 0.5	0.3 1.3		V
I_{LEAK}	ENOUT, $\overline{\text{FLT}}$ Leakage Current	ENOUT, $\overline{\text{FLT}} = 80\text{V}$	● 0	2.5		μA
$\Delta V_{OUT(TH)}$	Out High Threshold ($V_{CC} - V_{OUT}$)	ENOUT from Low to High	● 0.4	0.7	1	V
$V_{OUT(RST)}$	Out Reset Threshold	ENOUT from High to Low	● 1.4	2.2	3	V
I_{OUT}	OUT Input Current	$V_{CC} = \text{OUT} = 12\text{V}$, SHDN Open $\text{OUT} = -15\text{V}$	● 40 ● -4	80 -8		μA mA
	Output Current in Shutdown, $I_{SNS} + I_{OUT}$	$V_{CC} = \text{SOURCE} = \text{SENSE} = \text{OUT} = 12\text{V}$, Shutdown	● 12	40		μA
V_{SHDN}	SHDN Input Threshold	$V_{CC} = 4\text{V}$ to 80V	● 0.5	1.6	2.2	V
$V_{SHDN(FLT)}$	SHDN Pin Float Voltage	$V_{CC} = 12\text{V}$ to 80V	● 2.3	4	6.5	V
I_{SHDN}	SHDN Input Current	SHDN = 0.5V Maximum Allowable Leakage, $V_{CC} = 4\text{V}$ SHDN = -30V	● -1 ● -120	-3.3 -1.5 -300		μA μA μA
D	Retry Duty Cycle, Overvoltage Retry Duty Cycle, Output Short	FB = 1.5V, $V_{CC} = 80\text{V}$, OUT = 16V $\Delta V_{SNS} = 60\text{mV}$, $V_{CC} - \text{OUT} = 12\text{V}$	● 0.125 ● 0.075	0.2 0.12		% %
$t_{OFF,HGATE(UV)}$	Undervoltage to HGATE Low Propagation Delay	UV Steps from 1.5V to 1V	● 1.3	4		μs
$t_{OFF,HGATE(OV)}$	Overvoltage to HGATE Low Propagation Delay	FB Steps from 1V to 1.5V	● 0.25	1		μs
$t_{OFF,HGATE(OC)}$	Overcurrent to HGATE Low Propagation Delay	ΔV_{SNS} Steps from 0mV to 150mV, OUT = 0V	● 0.5	2		μs

理想ダイオード

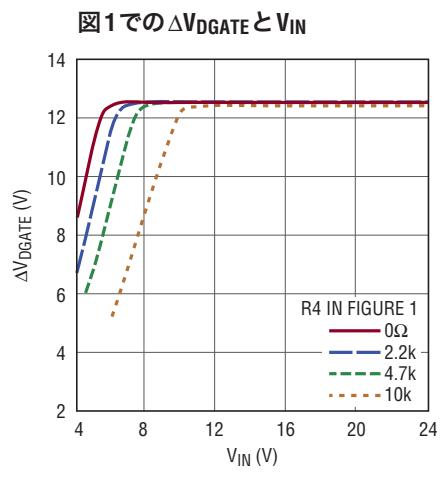
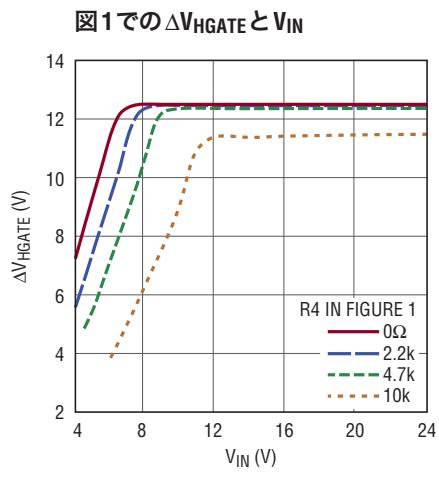
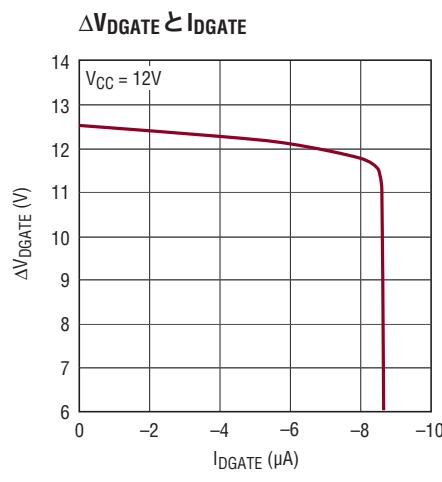
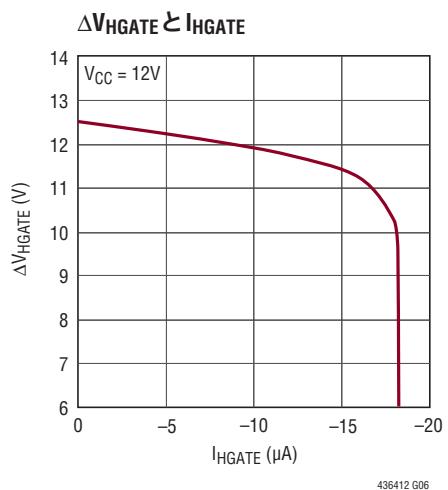
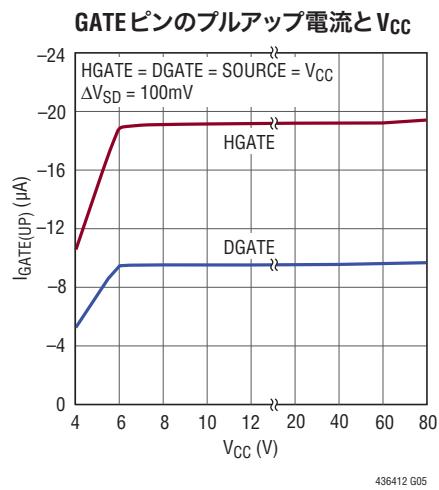
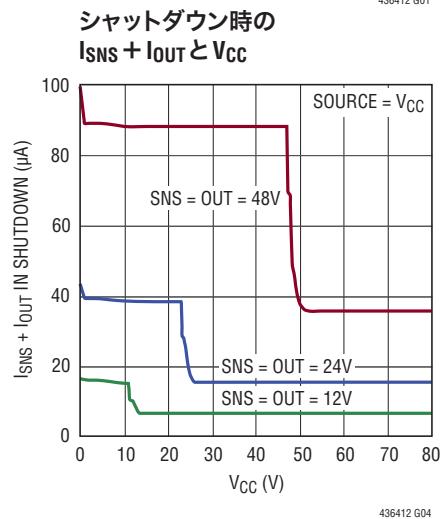
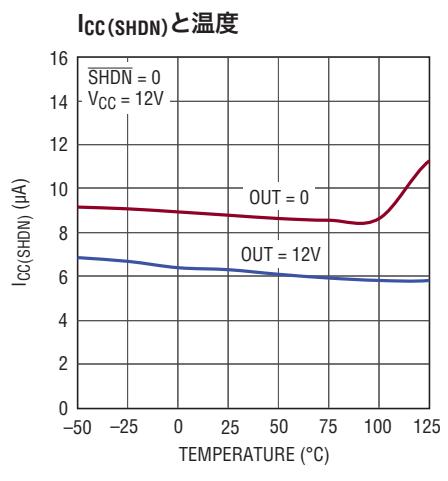
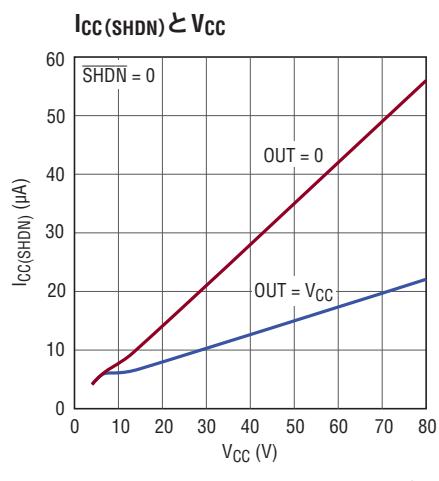
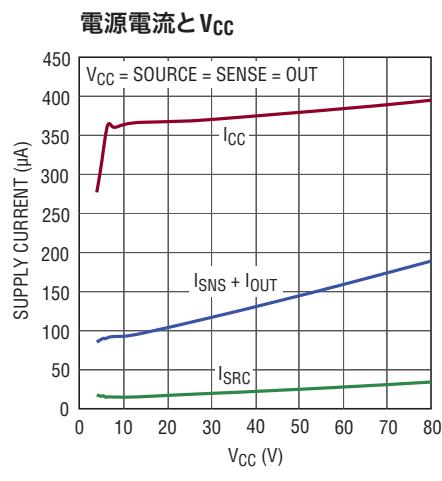
ΔV_{DGATE}	DGATE Gate Drive, ($V_{DGATE} - V_{SOURCE}$)	$V_{CC} = 4\text{V}$, No Fault, $I_{DGATE} = 0\mu\text{A}, -1\mu\text{A}$ $V_{CC} = 8\text{V}$ to 80V , No Fault, $I_{DGATE} = 0\mu\text{A}, -1\mu\text{A}$	● 5 ● 10	8.5 12	12 16	V V
$I_{DGATE(UP)}$	DGATE Pin Pull-Up Current	$DGATE = \text{SOURCE} = V_{CC} = 12\text{V}$, $\Delta V_{SD} = 0.1\text{V}$	● -5	-10	-15	μA
$I_{DGATE(DN)}$	DGATE Pin Pull-Down Current	$\Delta V_{DGATE} = 5\text{V}$, $\Delta V_{SD} = -0.2\text{V}$ $\Delta V_{DGATE} = 5\text{V}$, Shutdown/Fault Turn-Off	● 60 ● 0.4	130 1		mA mA
ΔV_{SD}	Ideal Diode Regulation Voltage, ($V_{SOURCE} - V_{SENSE}$)	$\Delta V_{DGATE} = 2.5\text{V}$, $V_{CC} = \text{SOURCE} = 12\text{V}$ $\Delta V_{DGATE} = 2.5\text{V}$, $V_{CC} = \text{SOURCE} = 4\text{V}$	● 10 ● 24	30 48	45 72	mV mV
$t_{OFF(DGATE)}$	DGATE Turn-Off Propagation Delay	ΔV_{SD} Steps from 0.1V to -1V	● 0.35	1.5		μs

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: デバイスのピンに流れ込む電流はすべて正とし、デバイスのピンから流れ出す電流はすべて負とする。注記がない限り、すべての電圧はグランドを基準にしている。

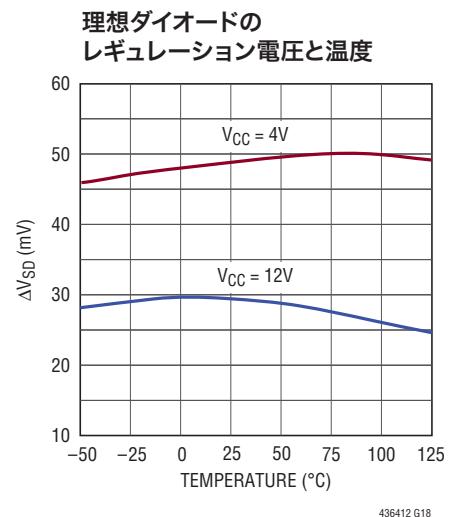
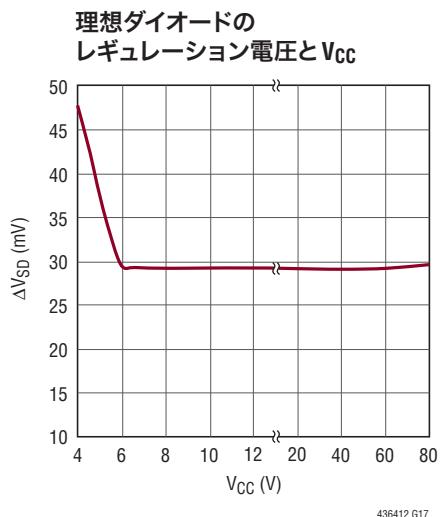
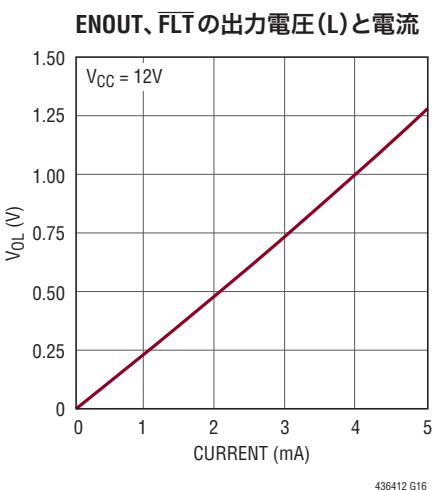
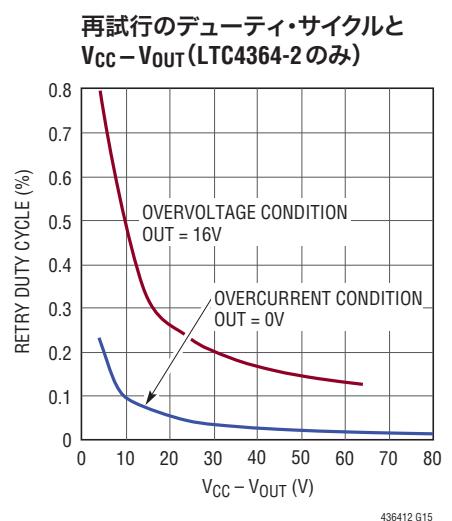
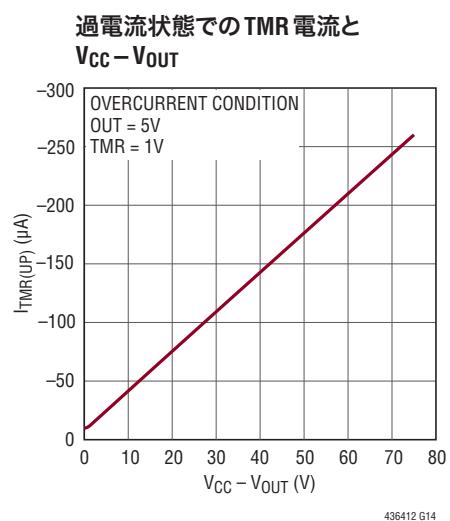
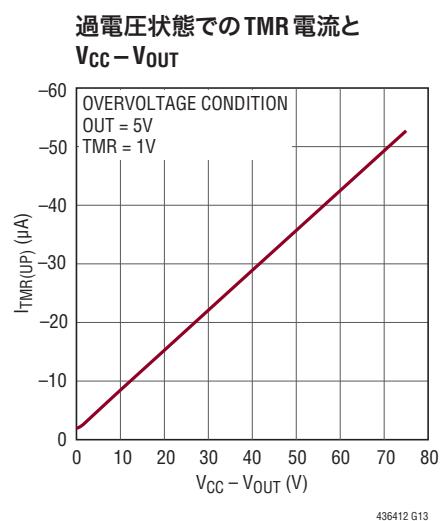
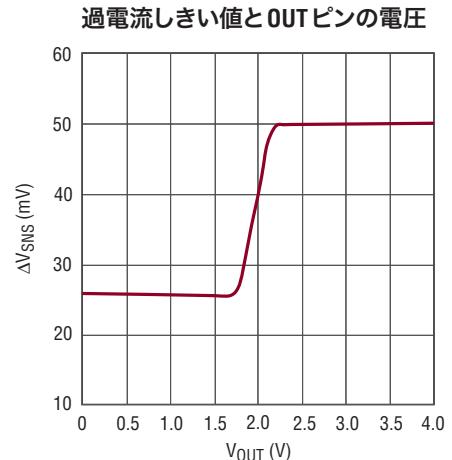
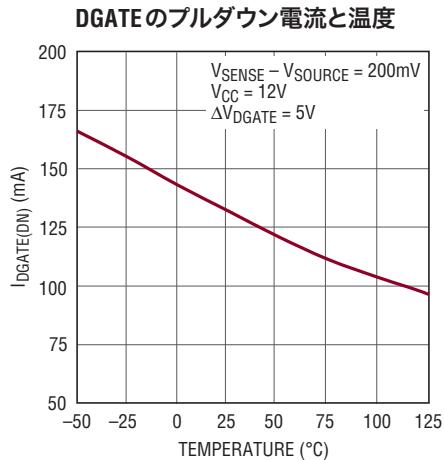
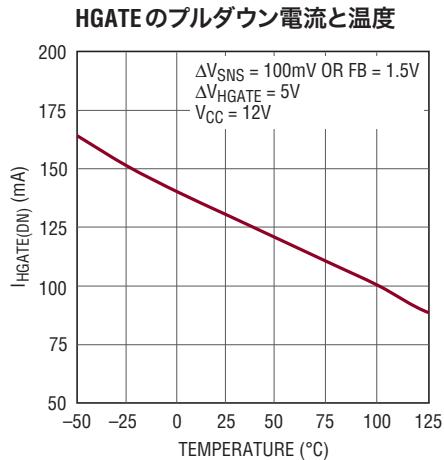
Note 3: 内部のクランプにより、HGATEピンとDGATEピンの電圧は、最小で SOURCEピンの電圧より10V高い電圧に制限される。これらのピンをクランプより高い電圧に駆動するとデバイスを損傷するおそれがある。

標準的性能特性



LTC4364-1/LTC4364-2

標準的性能特性



ピン機能

DGATE: ダイオード・コントローラのゲート駆動出力。負荷電流によって生じるMOSFET両端(ドレイン-ソース間)の電圧降下が30mVより大きくなると、内部チャージポンプ電流源によってDGATEピンの電圧が“H”になり、SOURCEピンの電圧より12V高い電圧にクランプされます。負荷電流が小さい場合、DGATEピンは能動的に駆動され、MOSFET両端の30mVが維持されます。逆電流が発生すると、130mAの高速プルダウン回路により、DGATEピンがSOURCEピンに急速に接続されるので、MOSFETはオフになります。このピンを使用しない場合は、SOURCEピンに接続するか開放状態のままでしてください。

ENOUT: イネーブル出力。OUTピンの電圧が($V_{CC} - 0.7V$)より高いと高インピーダンスになり、外付けのMOSFETが完全にオンしていることを示す、オープンドレイン出力です。このピンの状態はラッチされ、OUTピンの電圧が2.2Vより低くなるとリセットされます。内部FETのシンク電流能力は最大2mAであり、最大80Vに耐えることができます。このピンを使用しない場合は、GNDに接続してください。

露出パッド(DEパッケージのみ): 露出パッドは開放のままで、デバイスのグランド(GND)に接続してもかまいません。

FB: 電圧レギュレータの帰還入力。このピンは、OUTピンとグランドの間に接続された抵抗分割器に接続します。過電圧状態の間、HGATEピンは、FBピンが1.25Vを維持するように制御されます。過電圧クランプをディスエーブルするには、このピンをGNDに接続してください。

FLT: フォルト出力。TMRピンの電圧が警告しきい値である1.25Vに達すると“L”になるオープンドレイン出力です。この出力は、電源電圧が長い時間高いレベルに留まっている(過電圧フォルト)か、またはデバイスが過電流状態にある(過電流フォルト)ために、HGATEピンで制御されるパス・デバイスがオフしようとしていることを示しています。内部FETのシンク電流能力は最大2mAであり、最大80Vに耐えることができます。このピンを使用しない場合は、GNDに接続してください。

GND: デバイスのグランド。

HGATE: サージ・ストッパーのゲート駆動出力。HGATEピンの電圧は内部チャージポンプ電流源によって高くなり、SOURCEピンより12V高い電圧にクランプされます。電圧アンプと電流アンプの両方がHGATEピンを制御して出力電圧を安定化し、MOSFETを流れる電流を制限します。

OUT: 出力電圧検出入力。このピンは、DGATEピンに接続された外付けNチャネルMOSFETのドレインの電圧を検出します。 V_{CC} とOUT間の電圧差によりフォルト・タイマ電流が設定されます。この電圧差が0.7Vより小さくなると、ENOUTピンが高インピーダンスになります。

OV: 過電圧コンパレータの入力。OVピンの電圧がそのしきい値である1.25Vより高くなると、フォルト再試行機能が抑制されます。OVピンの電圧がしきい値より低くなると、HGATEピンは、フォルト状態が解消されたときにオンに戻ることができます。電源投入時に、OVピンの電圧がそのしきい値より高いと、HGATEピンで制御される外付けのNチャネルMOSFETはオンできなくなります(「アプリケーション情報」を参照)。このピンを使用しない場合は、GNDに接続してください。

SENSE: 電流検出入力。このピンは電流検出抵抗の入力側に接続します。OUTピンの電圧が2.5Vより高い場合は、電流制限回路がHGATEピンを制御して、SENSEピンとOUTピンの間の検出電圧を50mVに制限します。OUTピンの電圧が1.5Vより低い場合は、出力短絡時の保護を追加するために、検出電圧は25mVに減少します。検出アンプは、TMRピンを充電する電流源も起動します。SENSEピンとOUTピンとの電圧差は、30V未満に制限する必要があります。このピンを使用しない場合は、OUTピンに接続してください。

SHDN: シャットダウン制御入力。 \overline{SHDN} ピンの電圧を0.5Vより低くすると、LTC4364はシャットダウンし、 V_{CC} ピンの電流は10 μ Aに減少します。このピンを2.2Vより高い電圧に引き上げるか、または切り離すと、内部電流源がデバイスを再度オンすることができます。このピンを開放状態のままにしておくと、 \overline{SHDN} ピンの電圧は内部で4Vにクランプされます。このデバイスをオンにするのにプルアップ・デバイスを使用しない場合は、このピンからグランドへの漏れ電流を制限して、1 μ Aを超えないようにしてください。 \overline{SHDN} ピンは、損傷することなく、100Vまで引き上げるか、またはGNDより40V低い電圧まで引き下げることができます。

SOURCE: 共通のソース入力およびゲート駆動の帰線。このピンは、逆並列接続の外付けNチャネルMOSFETのソースに直接接続します。SOURCEピンは理想ダイオードのアノードであり、このピンとSENSEピンの間で検出された電圧を使用して、NチャネルMOSFETのソース-ドレイン間電圧(理想ダイオードの順方向電圧)を制御します。

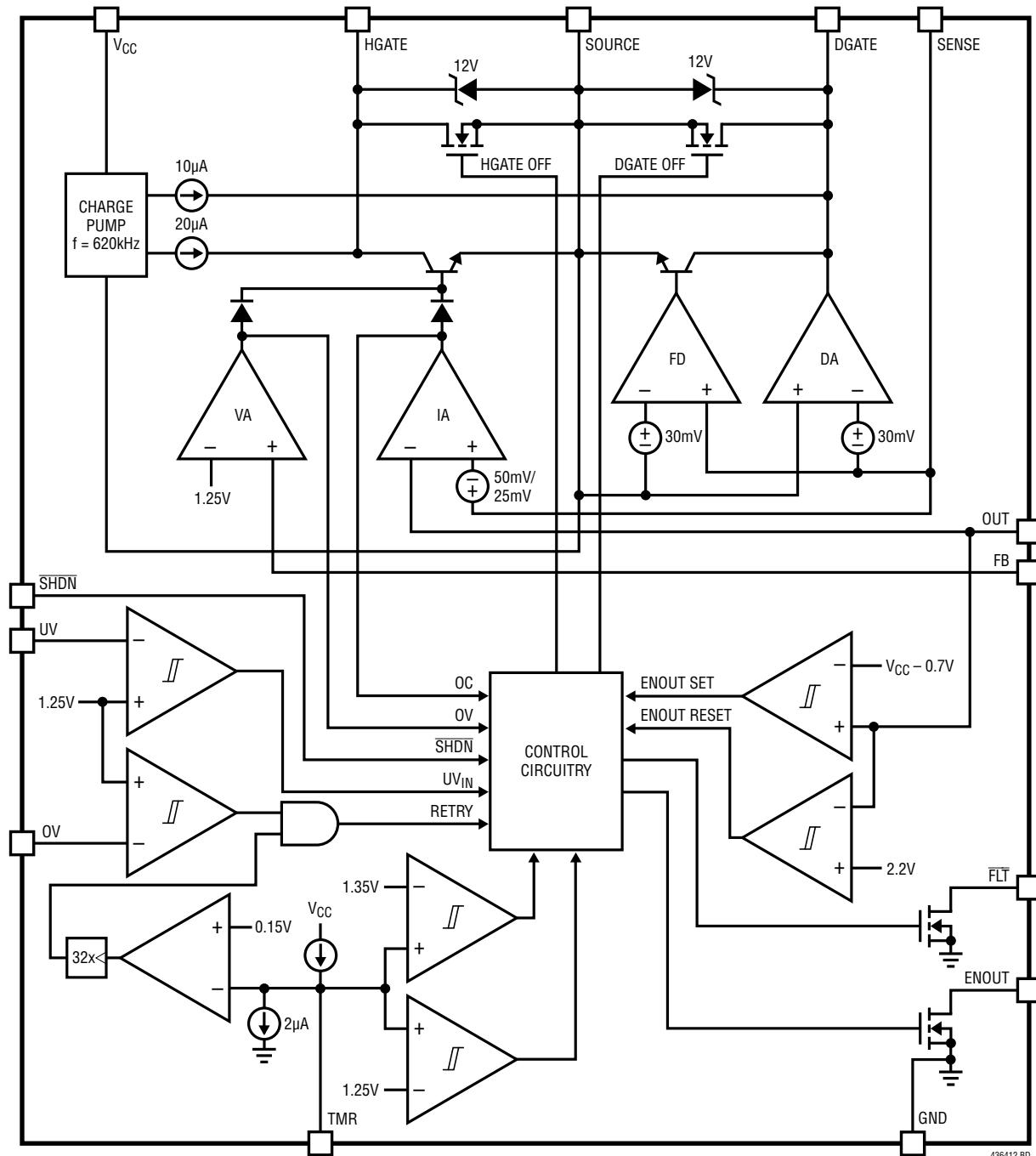
ピン機能

TMR：フォルト・タイマ入力。このピンとグランドの間にコンデンサを接続して、フォルト警告期間、フォルトによるターンオフ期間、冷却期間の各時間を設定します。電圧レギュレーションまたは電流レギュレーションのいずれでも、TMRピンの電圧は上昇し始めます。フォルト状態の間、このピンの充電電流は、V_{CC}ピンとOUTピンの間の電圧差に応じて増加します（「アプリケーション情報」を参照）。TMRピンの電圧が1.25Vに達すると、FLTピンは“L”になり、フォルト状態を検出したことを示します。この状態が持続する場合、TMRピンの電圧が1.35Vのしきい値に達すると、HGATEピンで制御されるパス・デバイスはオフになります。フォルト状態が解消されるとすぐに、冷却期間が始まります。その間、TMRピンの電圧は、2μAの充電電流と放電電流によって、0.15Vと1.35Vの間を32回往復します。OVピンの電圧がLTC4364-2バージョンでのしきい値より低い場合は、TMRピンの電圧が0.15Vを超えるのが32回目に達すると、HGATEピンは“H”になり、パス・デバイスをオンに戻すことができます。LTC4364-1では、HGATEピンはフォルトのタイムアウト後に“L”にラッッチされます。

UV：低電圧コンパレータの入力。UVピンの電圧がその1.25Vのしきい値より低くなると、HGATEピンの電圧は1mAの電流によって低下します。UVピンの電圧が1.25Vにヒステリシスを加えた電圧より高くなると、内部チャージポンプによってHGATEピンの電圧が上昇します。LTC4364-1では、HGATEピンがオフにラッチされた後、UVピンの電圧を0.6Vより低くすると、ラッチはリセットされ、HGATEピンは再試行が可能になります。このピンを使用しない場合は、SHDNピンに接続してください。

V_{CC}：正の電源電圧入力。通常動作では、正電源の入力範囲は4V～80Vです。逆バッテリ状態では、デバイスに損傷を与えることなく、グランドより40V低い電位まで引き下げることができます。SHDNピンの電圧をグランド電位まで引き下げてLTC4364をシャットダウンすると、V_{CC}の電流は10μAまで減少します。

ブロック図



LTC4364-1/LTC4364-2

動作

LTC4364は、高電圧のサージを抑圧し、出力電圧を制限して負荷回路を保護し、高可用性の電源システムで通常動作を保証する目的で設計されています。このデバイスは、パス・デバイスとして外付けのNチャネルMOSFET（M1）を駆動する過電圧保護レギュレータと、逆入力保護および出力電圧保持のために第2の外付けNチャネルMOSFET（M2）を駆動する理想ダイオード・コントローラを備えています。

LTC4364は、4V～80Vという広範囲の電源電圧で動作します。V_{CC}電源を制限するクランプ回路を備えているので、入力電圧が80Vを超えることが可能です。LTC4364に損傷を発生させることなく、入力電源の電位をグランド電位より最大で40V低くすることもできます。低い方の電源要件は4Vなので、自動車用アプリケーションでのコールドクランク状態時でも動作可能です。

通常、パス・デバイスM1は完全にオンしているので、負荷に電流を供給するとき、非常に小さい電力損失で済みます。入力電圧のサージが高すぎる場合は、電圧アンプ（VA）がM1のゲートを制御して、OUTピンの電圧を、OUTピンとグランドの間に接続された外付け抵抗分割器と内部の1.25Vリファレンスで設定されたレベルに制御します。LTC4364はSENSEピンとOUTピンの間に置かれた外付けの検出抵抗両端の電圧をモニタして、過電流状態も検出します。OUTピンの電位が2.5Vより高くなると、アクティブ電流制限回路（IA）がM1のゲートを制御して、検出電圧を50mVに制限します。OUTピンの電圧が1.5Vより低い重複の出力短絡の場合は、M1へのストレスを減らすために検出電圧が25mVに減少します。

過電圧事象または過電流事象の発生時に、TMRピンとグランドの間に接続されたコンデンサを電流源が充電し始めます。過電流状態でのフルアップ電流源は、過電圧状態でのフルアップ電流源と比較して、オフまでの時間が5分の1で済みます。TMRピンの電圧が1.25Vに達すると、FLTピンは“L”になり、オフ状態が差し迫っていることを警告します。TMRピンの電圧が1.35Vに達するまでは、パス・デバイスM1はオンのまま推移し、TMRピンはさらに充電されます。ここで、1.35Vという電圧は、HGATEピンが“L”になり、M1がオフになる電圧です。フォルト・タイマにより、負荷は、短時間のトランジエント事象の間は引き継ぎ機能できる一方で、車載品のロード・ダンプなど、長時間の入力過電圧による損傷からMOSFETを保護できます。フォルト・タイマの期間は、MOSFETをその安全動作領域（SOA）内に維持できるように、MOSFET両端に

かかる電圧に応じて短くなります。LTC4364-1は、フォルト・タイマアウト後、M1をオフにラッチして、FLTを“L”に維持します。LTC4364-2は、OVピンの電圧がそのしきい値より低いとすると、M1をオン状態に戻し、冷却タイマのサイクル終了後にFLTを高インピーダンスにすることができます。

フォルトが発生してHGATEピンが“L”にラッチされた後、SHDNピンの電圧を瞬間に0.5Vより低くすると、フォルトはリセットされ、LTC4364-1とLTC4364-2の両方でHGATEピンを“H”することができます。さらに、UVピンの電圧を瞬間に0.6Vより低くすると、LTC4364-1の場合は冷却タイマの遅延時間後にHGATEピンを“H”することができますが、LTC4364-2の場合は何の影響もありません。

MOSFET M2のソースとドレインは、理想ダイオードのアノードとカソードとして機能します。LTC4364はDGATEピンの電圧を制御して、M2のドレイン端子とソース端子間の30mVの順方向電圧を維持します。この方法は、個別のブロッキング（逆流防止）ダイオードを使用する場合と比較して、電力損失が減少し、負荷に対して使用可能な電源電圧が増加します。M2が完全なオン状態まで駆動され、負荷電流によって順方向電圧が30mVより大きくなると、順方向電圧はR_{DS(ON)}・I_{LOAD}に等しくなります。

入力短絡または電源の故障が発生した場合は、オン状態のMOSFET M2に逆電流が一時的に流れます。逆電圧が-30mVを超えると、LTC4364はDGATEピンを確実に“L”にしてM2をオフし、出力での外乱を最小限に抑えます。

入力電源電圧がGNDピンの電圧より低くなると、DGATEピンの電圧はSOURCEピンの電圧まで低下し、M2はオフのまま維持されます。HGATEピンがいずれかのフォルト状態で“L”になると、DGATEピンも“L”になるので、両方のパス・デバイスがオフになります。

出力（およびM2のボディ・ダイオードを介してSOURCEピン）の電圧がGNDより低くなると、HGATEピンの電圧はSOURCEピンの電圧まで低下し、M1がオフになって、順方向の電流経路が遮断されます。

入力の低電圧状態は、UVピンを使用して正確に検出されます。UVピンの電圧がその1.25Vのしきい値より低い場合、HGATEピンおよびDGATEピンは“L”的ままで、SHDNピンはパス・デバイスをオフにするだけでなく、内部回路をシャットダウンして、電源電流を10μAに低減する役割も果たします。

アプリケーション情報

自動車用電源システムなど、電源システムによっては短時間の高電圧サージに対処する必要があります。負荷回路はこのようなトランジエントから保護する必要がありますが、きわめて重要なシステムではこれらの事象の間も継続した動作が必要な場合があります。

LTC4364は、HGATEピンでNチャネルMOSFET(M1)を駆動して、電源トランジエントまたは過電流事象の間、負荷回路に対する電圧および電流を制限します。このアプリケーションでは、M1の選択が非常に重要です。M1は通常動作時にはオン状態を維持し、入力電源から負荷への低インピーダンス経路を確保して、過電圧状態または過電流状態時には電力を消費する必要があります。また、LTC4364は、DGATEピンで第2のNチャネルMOSFET(M2)を理想ダイオードとして駆動して、逆極性の入力状態の間に負荷が損傷しないよう保護し、入力電圧が低下する事象で逆電流の発生を防止します。入力にサージが印加されている間、出力を27Vで安定化する、LTC4364を使用した標準の応用回路と逆入力保護回路との組み合わせを図1に示します。

過電圧フォルト

LTC4364は、過電圧状態の間OUTピンの電圧を制限します。内部の電圧アンプがHGATEピンの電圧を制御して、FBピンで1.25Vを維持します。この間、NチャネルMOSFETであるM1はオンのまま推移し、負荷に電流を供給し続けます。これにより、短時間の過電圧トランジエント事象が発生しても、中断しない動作が可能です。

電圧制御ループが動作する時間が、タイマ・コンデンサによって設定されるタイムアウト期間より長いと、過電圧フォルトが検出されます。HGATEピンの電圧は、130mAの電流によってSOURCEピンの電圧まで低下するので、M1はオフになります。これにより、自動車での負荷遮断など、長時間の過電圧状態時にM1が損傷するのを防ぎます。フォルト状態が解消され、冷却期間に入ると、HGATEピンは再び“H”に向かいます(LTC4364-2)。LTC4364-1は、過電圧フォルトのタイムアウト後にHGATEピンを“L”にラッチし、SHDNピンまたはUVピンを使用してリセットできます(「フォルトのリセット」を参照)。

過電流フォルト

LTC4364は、短絡や過大な負荷電流から保護する調整可能な電流制限回路を備えています。OUTピンの電圧が2.5Vより高い場合は、過電流事象の間HGATEピンが制御され、SENSEピンとOUTピン間の電流検出電圧(ΔV_{SNS})が50mVに制限されます。OUTピンの電圧が1.5Vより低い場合は、出力短絡時の保護を追加するために、電流制限検出電圧は25mVに減少します。

電流検出抵抗はSENSEピンとOUTピンの間に配置し、その値(R_{SNS})は次式で求められます。

$$R_{SNS} = \frac{\Delta V_{SNS}}{I_{LIM}}$$

ここで、 I_{LIM} は任意の電流制限値です。

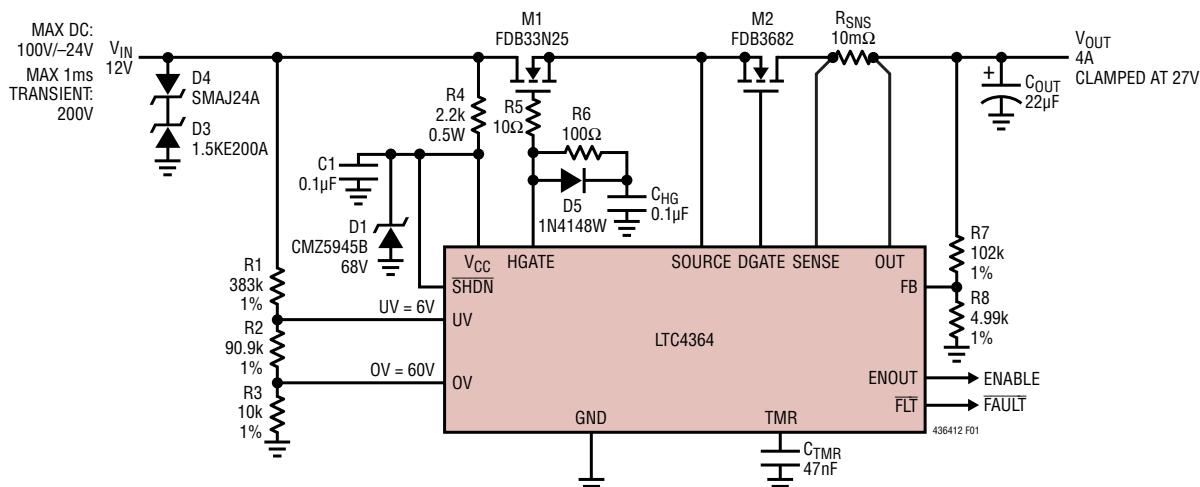


図1. 逆電流保護を備えた4A、12V過電圧出力レギュレータ

LTC4364-1/LTC4364-2

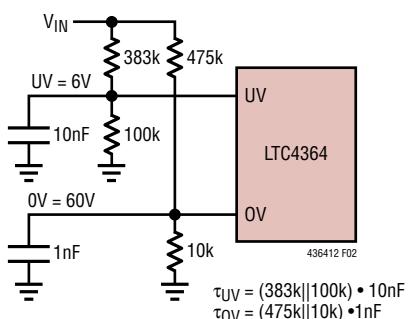
アプリケーション情報

タイマ・コンデンサによって設定されるタイムアウト遅延時間より長く電流制限回路が動作すると、過電流フォルトが発生します。その後、HGATEピンは、SOURCEピンに流れる130mAの電流によって直ちに“L”になるので、MOSFET M1はオフになります。フォルト状態が解消され、冷却期間に入ると、HGATEピンの電圧は再び上昇して、パス・デバイスをオンすることができます(LTC4364-2)。LTC4364-1は、過電流フォルトのタイムアウト後にHGATEピンを“L”にラッチし、SHDNピンまたはUVピンを使用してリセットできます(「フォルトのリセット」を参照)。

入力過電圧コンパレータ

入力の過電圧は、OVピンと、入力に接続された外付けの抵抗分割器を使用して検出します(図1)。電源投入時、100μsの内部パワーオンリセット期限に達する前か、UVピンでの入力低電圧状態が解消される前に、OVピンの電圧がそのしきい値(1.25V)より高い場合は、OVピンの電圧がそのしきい値より低くなるまで、HGATEピンは“L”に保持されます。起動時に基板を過電圧電源に活線挿入するのを防ぐため、OVピンとUVピンには、フィルタ・コンデンサの付いた別々の抵抗分割器を使用できます(図2)。 $\tau_{UV}/\tau_{OV} > 50$ になるように、RC時定数は非対称にしてください。図2では、60Vより高い電圧の電源に基板を差し込んだ場合、電源電圧が60Vより低くなるまで、LTC4364はパス・デバイスをオンすることができません。

HGATEピンが“H”になると、OVピンによって検出された入力過電圧状態のためにパス・デバイスがオフになることはなくなります。その代わりに、OVピンの動作により、LTC4364はフォルト後に再起動することができません(「冷却期間と再起動」を参照)。これにより、入力電圧が長時間にわたって高いレベルのままになった場合にパス・デバイスのオン状態とオフ状態が交互に繰り返されるのが防止され、MOSFETにかかるストレスが軽減されます。



$$\tau_{UV} = (383k \parallel 100k) \cdot 10nF$$
$$\tau_{OV} = (475k \parallel 10k) \cdot 1nF$$

図2. UVピンとOVピンでの外付け回路構成による起動から過電圧状態への移行の防止

入力低電圧コンパレータ

LTC4364は、低電圧バッテリなどの入力低電圧状態をUVピンを使用して検出します。UVピンの電圧がそのしきい値である1.25Vより低くなると、HGATEピンは“L”になり、パス・デバイスをオフに保ちます。UVピンの電圧が上昇してUVしきい値とUVヒステリシス(標準50mV)の和より高くなると、HGATEピンの電圧は、タイマ・サイクルを経過することなく上昇することができます。図1および図2では、入力のUVしきい値は、抵抗分割器によって6Vに設定されます。低電圧状態では、FLTピンに出力は発生しません。

フォルト・タイマ

LTC4364には、調節可能なフォルト・タイマが組み込まれています。TMRピンとグランドの間にコンデンサを接続すると、過電圧フォルト状態または過電流フォルト状態時にMOSFET M1がオフになるまでの遅延時間が設定されます。フォルト状態が解消された後にM1を再度オンにできるようにするための冷却期間も、同じコンデンサによって設定されます。フォルト状態が検出されると、電流源がTMRピンを充電します。電流レベルは、MOSFETのV_{DS}に対応する、V_{CC}ピンとOUTピンの間の電圧降下に応じて変化します。オン時間はMOSFET両端間の電圧降下に反比例します。そのためこの方式は、固定されたタイマ電流の場合に比べて、MOSFETの使用可能な安全動作領域(SOA)をより有効に活用しています。

タイマ電流は、過電圧フォルト状態の間、V_{CC} - V_{OUT}が0.5V以下の場合の約2μAで始まり、V_{CC} - V_{OUT}が75Vの場合の50μAまで直線的に増加します(図3a)。

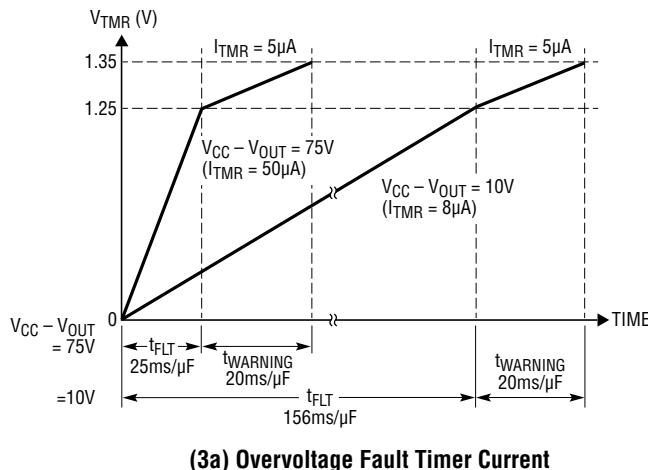
$$I_{TMR(UP)OV} = 2\mu A + 0.644[\mu A/V] \cdot (V_{CC} - V_{OUT} - 0.5V)$$

過電流フォルト状態の間は、タイマ電流はV_{CC} - V_{OUT}が0.5V以下の場合の10μAで始まり、V_{CC} - V_{OUT}が75Vの場合の260μAまで増加します(図3b)。

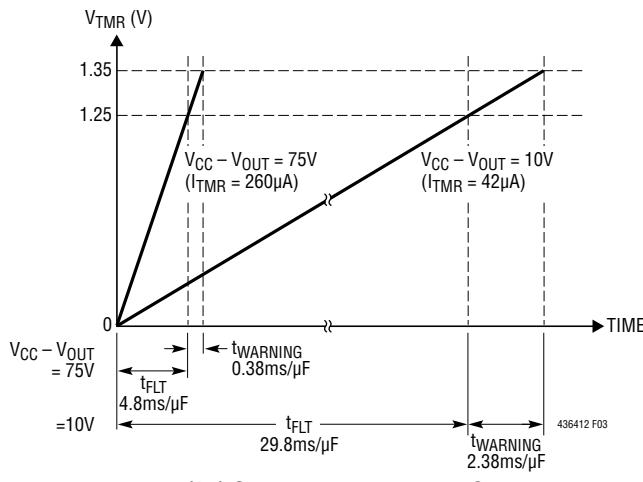
$$I_{TMR(UP)OC} = 10\mu A + 3.36[\mu A/V] \cdot (V_{CC} - V_{OUT} - 0.5V)$$

この仕組みにより、パス・デバイスは過電流事象のときに急速にオフすることができます。この状態では消費電力が大きくなるからです。過電圧と過電流の両方の事象でのさまざまなV_{CC} - V_{OUT}でのタイマ電流については、「標準的性能特性」のセクションを参照してください。

アプリケーション情報



(3a) Overvoltage Fault Timer Current



(3b) Overcurrent Fault Timer Current

図3. LTC4364のフォルト・タイマ電流

TMRピンの電圧(V_{TMR})が1.25Vに達すると、 \overline{FLT} ピンが“L”になってフォルト状態の検出を示し、電力供給の停止が差し迫っていることを警告します。過電圧フォルトの場合は、タイマ電流が固定の5μAに切り替わります。 \overline{FLT} が“L”をアサートしてからMOSFET M1がオフするまでの間隔は、次式で与えられます。

$$t_{WARNING} = \frac{C_{TMR} \cdot 100mV}{5\mu A}$$

この一定の早期警告時間により、負荷は、電源が切斷される前に必要なバックアップやハウスキーピングを実行することができます。 V_{TMR} が1.35Vのしきい値を超えると、パス・デバイスM1は直ちにオフします。過電流事象の間、 V_{TMR} が1.25Vのしきい値に達した後、タイマ電流は5μAまで減少しません。

これは、過電流事象により、フォルト・タイマ期間全体が長くなり、過電流事象の間にパワー・トランジスタに加わるストレスが増したためです。

$V_{CC} - V_{OUT}$ が一定に維持されると仮定すると、過電圧フォルト時のHGATEのオン時間は次のようにになります。

$$t_{OV} = \frac{C_{TMR} \cdot 1.25V + C_{TMR} \cdot 100mV}{I_{TMR(UP)OV}} \quad 5\mu V$$

また、過電流フォルト時の場合は次のとおりです。

$$t_{OC} = \frac{C_{TMR} \cdot 1.35V}{I_{TMR(UP)OC}}$$

TMRピンの電圧が1.25Vに達したが、1.35Vよりは低いうちにフォルト状態が解消した場合、TMRピンは2μAの電流で放電します。TMRピンの電圧が0.15Vまで低下すると、 \overline{FLT} ピンは高インピーダンス状態にリセットされます。

冷却期間と再起動

フォルト状態でTMRピンの電圧が1.35Vに達し、HGATEピンが“L”になると、TMRピンは直ちに2μAの電流で放電を開始します。TMRピンの電圧が0.15Vまで低下すると、TMRピンは2μAの電流で充電されます。TMRピンの電圧が1.35Vに達すると、TMRピンは再び2μAの電流で放電を開始します。このパターンは32回繰り返され、再試行までの長い冷却タイマ期間が形成されます(図4)。冷却期間の最後(TMRピンの電圧が0.15Vに低下するのが32回に達したとき)に、OVピンの電圧が検査されます。OVピンの電圧がその1.25Vのしきい値より高い場合、再試行は抑制され、HGATEピンは“L”的ままで保持されます。OVピンの電圧が、1.25VからOVピンのヒステリシスを減じた電圧より低い場合、LTC4364-2は再試行を行い、HGATEピンの電圧を上昇させてパス・デバイスM1をオンします。その後、 \overline{FLT} ピンは高インピーダンス状態に移行します。全冷却タイマ期間は次式で与えられます。

$$t_{COOL} = \frac{63 \cdot C_{TMR} \cdot 1.2V}{2\mu A}$$

ラッチオフ・バージョンであるLTC4364-1は、フォルト・タイムアウト後にHGATEピンおよび \overline{FLT} ピンを“L”にラッチします。LTC4364-1では、図4に示すようにTMRピンで冷却用パルスが生成されますが、冷却期間後の再試行は行われません。デバイスを再起動する方法は2通りあります。第1の方法は、冷却タイマ期間後にUVピンの電圧を瞬間的に(>10μs)0.6Vよ

アプリケーション情報

り低くする方法です。冷却期間中にUVピンにリセット・パルスがアサートされた場合、TMRピンのパルスは影響されず、デバイスは冷却期間の終了後に再起動します。UVピンにリセット・パルスが印加されているときにOVピンの電圧が1.25Vより高くなると、冷却期間が終了した場合でも、OVピンの電圧が1.25Vより低くなるまでデバイスは再起動しません。

LTC4364-1を再起動する第2の方法は、SHDNピンにパルスを入力して、200μsより長い時間“L”にする方法です。冷却期間中にパルスを入力すると、TMRピンを急速に放電する1mAの電流によって冷却タイマがリセットされ、デバイスはTMRピンの電圧が0.15Vより低くなると再起動します。冷却期間後にSHDNピンにリセット・パルスを入力した場合、デバイスは直ちに再起動します。SHDNピンのH/Lを切り替える前に十分な冷却期間を与えて、パス・デバイスに過剰なストレスが加わらないようにする必要があります。

UVピンにリセット・パルスを入力しても、LTC4364-2の動作には何の影響もありません。ただし、前述したように、冷却期間の中頃にSHDNピンにリセット・パルスがアサートされると、TMRピンは1mAの電流によって急速に放電され、TMRピンの電圧が0.15Vより低くなるとLTC4364-2は起動できるようになります。OVピンは、SHDNピンへのリセット・パルスによるLTC4364-1またはLTC4364-2の再起動をゲート制御します。デバイスは、OVピンの電圧が1.25Vより低くなるまで再起動しません。

逆入力保護

LTC4364は、損傷することなく逆電圧に耐えることができます。V_{CC}、SHDN、UV、OV、HGATE、SOURCE、DGATEのすべてのピンは、GNDを基準にして-40Vまでの電圧に耐えることができます。

LTC4364は、2番目のNチャネルMOSFET(M2)を理想ダイオードとして制御し、通常動作時の電圧降下を最小に抑えることにより、逆入力保護用のインライン・ブロッキング・ダイオードを置き換えます。入力短絡または電源電圧の低下が発生した場合は、逆電流が一時的にM2に流れることがあります。LTC4364はこの逆電流を検出し、DGATEピンの電圧をSOURCEピンの電圧まで即座に低下させて、M2をオフにします。これにより、出力平滑コンデンサの放電が最小限に抑えられ、出力電圧が保持されます。入力電源電圧がグランド電位より低くなると、SOURCEピンの電圧はM1のボディ・ダイオードを介してグランドより低くなります。LTC4364は、DGATEピンをSOURCEピンに短絡してM2をオフに維持することにより、この状態に対応します。

MOSFETの選択

LTC4364は、2つのNチャネルMOSFET(M1およびM2)をパス・デバイスとして駆動して、負荷電流を導通させます(図1)。重要な特性は、オン抵抗($R_{DS(ON)}$)、最大ドレイン・ソース間電圧($V_{(BR)DSS}$)、しきい値電圧、および安全動作領域(SOA)です。

ドレイン-ソース間電圧の最大定格は、最大入力電圧より高い必要があります。出力がグランドに短絡するか、過電圧状態が発生した場合は、全電源電圧がM1の両端に加わります。入力がグランドに短絡した場合は、出力に保持されている電圧によってM2はストレスを受けます。

V_{CC}が8Vより高いアプリケーションでは、2つのMOSFETのゲート駆動電圧は10Vより高く、16Vより低いことが保証されます。このため、標準的なしきい値電圧のNチャネルMOSFETを使用することができます。V_{CC}が8Vより低いシステムでは、ゲート駆動電圧が5V程度まで低下することがある

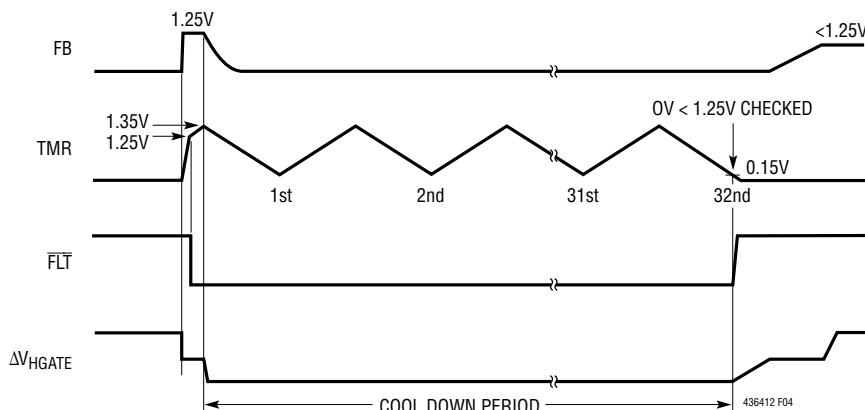


図4. 過電圧フォルト後の自動再試行冷却タイマ・サイクル(LTC4364-2のみ)

436412f

アプリケーション情報

ので、ロジック・レベルのMOSFETが必要です。24V以上の電源の場合は、保護を強化するために各MOSFETのゲートとソースの間に15Vのツエナー・ダイオードを接続することを推奨します(図8~10)。

MOSFET内のトランジェント・ストレス

MOSFETのSOAはすべてのフォルト状態を包含する必要があります。通常動作では、パス・デバイスは完全にオン状態であり、損失する電力はごくわずかです。ただし、過電圧フォルトまたは過電流フォルトの間は、MOSFET M1を介して出力電圧または出力電流を安定化するために、HGATEピンが制御されます。これらの場合には、大きい電流と大きい電圧降下がM1の両端に同時に発生します。フォルト・タイマ・コンデンサの選択とともに、MOSFETのSOA曲線を注意深く検討する必要があります。

過電圧事象の発生時、LTC4364はパスMOSFET M1を駆動して、出力電圧を許容可能なレベルに安定化します。負荷回路はこの期間を通して動作を継続することができますが、唯一の代償としてMOSFETパス・デバイス内に電力損失を生じます。MOSFETの電力損失(つまりストレス)は入力電圧波形、安定化電圧および負荷電流と相関関係があります。MOSFETにはこのストレスに耐えるサイズが必要です。

トランジェント事象の大半の規定では、図5に示すモデルを使用します。理想化された波形は、立ち上がり時間 t_r で線形に上昇し、ピーク電圧 V_{PK} に達した後、時定数 τ で指数関数的に減衰して V_{IN} に戻る波形になっています。自動車用トランジェント規格の定数の標準値は、 $t_r = 10\mu s$ 、 $V_{PK} = 80V$ および $\tau = 1ms$ です。「負荷遮断」と呼ばれるサージ状態の定数は、 $t_r = 5ms$ 、 $V_{PK} = 60V$ および $\tau = 200ms$ です。

MOSFETのストレスはデバイス内部で消費される電力に起因します。100ms以上の長時間のサージでは、ストレスはますます

熱伝達に左右されます。つまり、これはデバイスのパッケージングと実装、およびヒートシンクの熱質量の問題になります。この解析は、MOSFETの熱モデルを使用して、シミュレーションによって行います。

100ms未満の短時間のトランジェントの場合、MOSFETの耐久性については、MOSFET固有の特性であるSOAの比重が高くなります。SOAにより、与えられた任意の V_{DS} と I_D の条件下MOSFETの接合部温度を最大定格まで上昇させるのに必要な時間が定量化されます。MOSFETのSOAは、ワットの二乗×秒(P^2t)の単位で表されます。これは $P(t)^2 dt$ をトランジェントの期間で積分したものです。この数値はどんな種類のデバイスでも100ms未満の時間では本質的に一定で、DC動作条件では無限に上昇します。バルク・ダイ温度以外の破壊メカニズムがSOAのグラフの正確に描かれた線を歪めるので、 I_D と V_{DS} のすべての組み合わせに対して P^2t が同じというわけではありません。特に、 V_{DS} が最大定格に近づくと P^2t が劣化する傾向があり、一定の電圧を超えるとデバイスによってはエネルギー吸収の役にたたなくなります。

トランジェント・ストレスの計算

与えられた任意のアプリケーションに適したMOSFETを選択するには、動作を中断することのない入力トランジェントごとにM1のSOAストレスを計算する必要があります。そうすれば、計算された最大ストレスに耐える適切なSOAをもったデバイスを選択できます。基本的なトランジェント波形の P^2t は以下のように計算されます(図6)。

以下の式を仮定します。

$$a = V_{REG} - V_{IN}$$

$$b = V_{PK} - V_{IN}$$

ここで、 V_{IN} は公称入力電圧です。

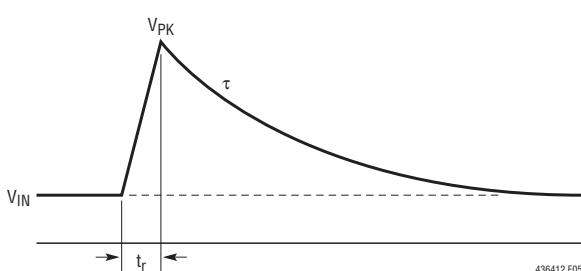


図5. 基本的なトランジェント波形

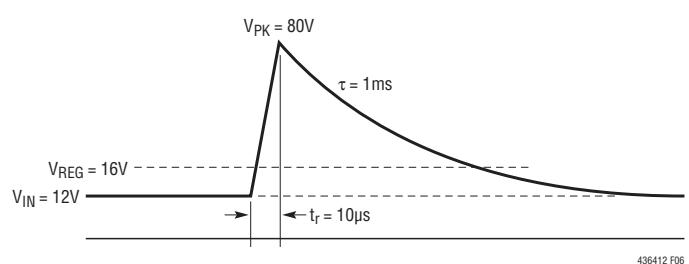


図6. 基本的なトランジェント波形に耐えるのに必要な安全動作領域

LTC4364-1/LTC4364-2

アプリケーション情報

これらから、以下の式が得られます。

$$P^2t = I_{LOAD}^2 \left[\frac{1}{3} t_r \frac{(b-a)^3}{b} + \frac{1}{2} \tau \left(2a^2 \ln \frac{b}{a} + 3a^2 + b^2 - 4ab \right) \right]$$

一般に $V_{REG} \approx V_{IN}$ および $\tau \gg t_r$ ので、上の式は次のように簡略化されます。

$$P^2t = \frac{1}{2} I_{LOAD}^2 (V_{PK} - V_{REG})^2 \tau$$

トランジエントの条件が $V_{PK} = 80V$ 、 $V_{IN} = 12V$ 、 $V_{REG} = 16V$ 、 $t_r = 10\mu s$ および $\tau = 1ms$ で、負荷電流が 3A の場合、 P^2t は $18.4W^2s$ です。これは DPAK パッケージの MOSFET で容易に対応できます。他のトランジエント波形の P^2t は、MOSFET の電力の二乗を時間で積分して求めます。LTSpice™ を使用すると、より複雑なトランジエントの場合や過電圧フォルトと過電流フォルトが同時に存在する場合にタイマ動作のシミュレーションを行うことができます。

短絡のストレス

M1 の SOA ストレスは出力短絡状態の場合も計算する必要があります。短絡の P^2t は次式で与えられます。

$$P^2t = \left(V_{IN} \cdot \frac{\Delta V_{SNS}}{R_{SNS}} \right)^2 \cdot t_{OC}$$

ここで、 ΔV_{SNS} は過電流フォルトのしきい値であり、 t_{OC} は過電流タイマの間隔です。

$V_{IN} = 15V$ 、 $OUT = 0V$ 、 $\Delta V_{SNS} = 25mV$ 、 $R_{SNS} = 12m\Omega$ および $C_{TMR} = 100nF$ の場合、 P^2t は $2.2W^2s$ で、前の例で計算したトランジエント SOA より小さくなります。それでも、回路の許容度を見込んで、この数値を 2 倍にして $4.4W^2s$ にします。

突入電流の制限と HGATE ピンの補償

LTC4364 では、HGATE ピンの電圧のスルーレートを制御することにより、負荷容量への突入電流を制限します。HGATE とグランドの間に外付けコンデンサ C_{HG} を接続して突入電流をさらに低減することができますが、代償としてターンオフ時間が長くなります。ゲート・コンデンサは次のように設定します。

$$C_{HG} = \frac{|I_{HGATE(UP)}|}{|I_{INRUSH}|} \cdot C_L$$

ここで、 $I_{HGATE(UP)}$ は HGATE ピンのプルアップ電流、 I_{INRUSH} は目的の突入電流、 C_L は出力での全負荷容量です。標準的なアプリケーションでは、過電圧事象および過電流事象でのループ補償の場合は、6.8nF の C_{HG} を推奨します。入力電圧に $5V/\mu s$ より高速の段差がある場合は、ゲート・コンデンサを大きくすると、N チャネル MOSFET の自己エンハンスメントを防ぐのに役立ちます。

ゲート・コンデンサを追加すると、フォルト状態のときにターンオフ時間が長くなり、出力短絡時に流れるピーク電流が大きくなります。これが心配な場合は、追加の抵抗 R_6 を C_{HG} と直列に接続すると、ターンオフ時間を元に戻すことができます。図 1 に示すように、カソードを C_{HG} に接続したダイオード (D5) を R_6 と並列に接続します。トランジエント入力段差が高速の場合は、D5 が C_{HG} へのバイパス経路になりますが、これには HGATE ピンを “L” に維持して、自己エンハンスメントを防止する利点があります。

シャットダウン

LTC4364 は、 \overline{SHDN} ピンの電圧を $0.5V$ より低くすることにより、低電流モードにシャットダウンすることができます。 V_{CC} の静止電流は、LTC4364-1 と LTC4364-2 のいずれの場合も $10\mu A$ まで減少します。

\overline{SHDN} ピンの電圧は、損傷することなく、 $100V$ まで高くするか、または GND より最大 $40V$ 低い電圧まで低くすることができます。このピンを開放状態のままにすると、内部の電流源によってこのピンの電圧は約 $4V$ に上昇し、デバイスをオンすることができます。このデバイスをオンしやすくするプルアップ・デバイスを使用しない場合は、このピンの漏れ電流が $1\mu A$ を超えないように制限してください。

電源トランジエント保護

LTC4364 は $80V$ までの電圧で動作することがテストされ、 $100V \sim -40V$ の範囲の電圧で損傷を受けないことが保証されています。電圧トランジエントが $100V$ より高いか、 $-40V$ より低いと、永続的な損傷が生じことがあります。短絡状態時に、電源トレースを流れる電流が大幅に変化し、付随する配線で生じた寄生インダクタンスと結合すると、 V_{CC} 、 $SOURCE$ 、 OUT の各ピンに正負両方向の破壊的な電圧トランジエントが発生する可能性があります。電圧トランジエントを減らすには、短く幅の広いトレースを使用することにより、電源トレースの寄生インダクタンスを最小に抑えます。 V_{CC} ピンに小さい RC フィルタ (図 1 の R_4 および C_1) を接続すると、パルス幅の短い高電圧スパイクを除去できます。

アプリケーション情報

V_{CC}ピンに100Vを超える電源トランジエントが加わるのを制限するもう一つの方法は、図1に示すように、ツェナー・ダイオードD1と抵抗R4を使用する方法です。D1はV_{CC}ピンでの電圧スパイクをクランプします。一方、R4はサージを受けている間D1を流れる電流を安全なレベルに制限します。負の方向では、D1の他にR4もV_{CC}ピンの電圧をGND付近にクランプします。R4をV_{CC}ピンと直列に組み込むと、R4の両端に生じる電圧降下により、必要な最小電源電圧が大きくなります。この電圧は、LTC4364の電源電流とD1の漏れ電流によって決まります。R4を2.2kにすると、最小動作電圧は約1V大きくなります。

持続的な高い電源電圧の場合は、R4の電力損失が許容できなくなります。これを解決するには、外付けのNPNトランジスタ(図7のQ1)をバッファとして使用します。電源の反転からQ1を保護するには、ダイオードを直列に接続してQ1のコレクタ電流を遮断するか、図1のD3とD4のカソードにQ1のコレクタを接続します。

図1のトランジエント・サプレッサD3は、200Vより高い電圧トランジエントの場合、入力電圧を200VにクランプしてM1のブレーカダウンを防ぎます。D3はD4の順方向の導通も遮断します。D4は、入力電圧が負になると、SOURCEピンの電圧をGND電位より24V低い電圧に制限します。C_{OUT}は、急激な入力短絡が発生した場合に、出力に生じる誘導性エネルギーを吸収して、OUTピンとSENSEピンを保護するのに役立ちます。

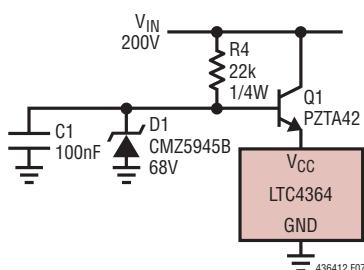


図7. 入力電源範囲を広げるためのV_{CC}のバッファ

出力のバイパス

OUTピンとSENSEピンは、GNDより最大100V高い電圧とGNDより最大20V低い電圧に耐えることができます。すべてのアプリケーションで、出力を22μF以上の低ESR電解コンデンサ(図1のC_{OUT})でバイパスして、電圧と電流の制限ループを安定化し、入力トランジエントによる容量性の貫通を最小限に抑える必要があります。バイパス・コンデンサとして使用するセラミック・コンデンサの全容量を電解コンデンサの全容量の1/10以下にすれば、性能に支障をきたすことはありません。

出力ポートの保護

図14に示すように、出力がコネクタ上に存在するアプリケーションでは、入力より電圧が高い電源に出力が差し込まれると、理想ダイオードであるMOSFET(M2)がオフして、逆給電経路が開放状態になります。GNDより電位が低い電源に出力ポートが差し込まれた場合、SOURCEピンの電圧はM2のボディ・ダイオードを介してGNDより低くなります。LTC4364は、HGATEピンをSOURCEピンに短絡し、M1をオフにして、V_{IN}からV_{OUT}への電流経路を遮断することにより、この状態に対応します。

設計例

設計例として、以下の仕様のアプリケーションを考えます。V_{IN}=8V～14V DC (トランジエントのピーク値: 200V、減衰時定数τ: 1ms)、V_{OUT}≤27V、最小電流制限値I_{LIM}(MIN): 4A、バッテリ低下検出電圧: 6V、入力過電圧レベル: 60V、過電圧早期警告時間: 1ms(図1)。

D1としてCMZ5945Bを選択すると、200Vのサージが印加されているとき、V_{CC}ピンの電圧は71V未満に制限されます。V_{IN}が6Vのとき、V_{CC}ピンの必要最小電圧は4Vです。また、LTC4364の最大電源電流は750μAです。正常な動作を確保するためのR4の最大値は次のとおりです。

$$R4 = \frac{6V - 4V}{0.75mA} = 2.7k$$

あらゆる条件に適合するように、R4には2.2kΩを選択します。

ツェナー電圧の最小値は64Vなので、R4からD1に流れるピーク電流は次式で計算されます。

$$I_{D1(PK)} = \frac{200V - 64V}{2.2k} = 62mA$$

10/1000μsでのCMZ5945Bのピーク電力の定格は200Wなので、このピーク電流はCMZ5945Bで処理できます。

パルス幅が20μs未満で最大250Vの高電圧トランジエントは、0.1μFのバイパス・コンデンサ(C1)と2.2kのR4を使用して、V_{CC}ピンで除去されます。

次に、過電圧発生時にV_{OUT}を27Vに制限する抵抗分割器の値を計算します。

$$V_{REG} = \frac{1.25V \cdot (R7 + R8)}{R8} = 27V$$

LTC4364-1/LTC4364-2

アプリケーション情報

抵抗分割器を流れる電流を250μAとします。

$$R8 = \frac{1.25V}{250\mu A} = 5k$$

R8には4.99kを選択します。

$$R7 = \frac{(27V - 1.25V) \cdot R8}{1.25V} = 102.8k$$

R7の最も近い標準値は、102kΩです。

ここで、検出抵抗(R_{SNS})の値を以下のように計算します。

$$R_{SNS} = \frac{\Delta V_{SNS(MIN)}}{I_{LIM}} = \frac{45mV}{4A} = 11m\Omega$$

R_{SNS} には10mΩを選択します。

次に、早期警告時間が1msになるように C_{TMR} を選択します。

$$C_{TMR} = \frac{1ms \cdot 5\mu A}{100mV} = 50nF$$

C_{TMR} の最も近い標準値は47nFです。

最後に、6Vのバッテリ低下検出電圧と60Vの入力過電圧レベルに合わせて、R1、R2、およびR3を計算します。

$$\frac{6V}{R1+R2+R3} = \frac{1.25V}{R2+R3}$$

$$\frac{60V}{R1+R2+R3} = \frac{1.25V}{R3}$$

式を整理し、R3には10kを選択して、以下のように計算します。

$$R2 = \left(\frac{60V}{6V} - 1 \right) \cdot R3 = 9 \cdot R3 = 90k$$

$$R1 = \left(\frac{6V}{1.25V} - 1 \right) \cdot (R2 + R3) = 3.8 \cdot (R1 + R2) = 380k$$

R2には90.9kΩ、R1には383kΩを選択します。

$V_{CC} = 14V$ での出力短絡状態に耐えるように、パス・デバイス(M1)を選択します。 $V_{OUT} = 0V$ の重度な出力短絡の場合、 $I_{TMR(UP)} = 55\mu A$ であり、過電流フォルトの合計時間は次のようにになります。

$$t_{OC} = \frac{C_{TMR} \cdot V_{TMR(G)}}{I_{TMR(UP)}} = \frac{47nF \cdot 1.35V}{55\mu A} = 1.15ms$$

M1での最大電力損失は次のとおりです。

$$P = \frac{\Delta V_{DS(M1)} \cdot \Delta V_{SNS(MAX)}}{R_{SNS}} = \frac{14V \cdot 32mV}{10m\Omega} = 45W$$

対応する P^2t は2.3W²sです。

出力の過負荷またはソフト短絡の間、OUTピンの電圧は2V以上に維持できます。 $V_{OUT} = 2V$ のとき、過電流フォルトの合計時間は次のようにになります。

$$t_{OC} = \frac{47nF \cdot 1.35V}{49\mu A} = 1.3ms$$

M1での最大電力損失は次のとおりです。

$$P = \frac{(14V - 2V) \cdot 55mV}{10m\Omega} = 66W$$

対応する P^2t は5.7W²sです。これらの2つの状態は、どちらもFDB33N25の安全動作領域に十分に入ります。

パス・デバイスM2を選択するには、まず最大負荷電流(5.5A)で目的の順方向電圧降下 V_{FW} を達成するよう $R_{DS(ON)}$ を計算します。 $V_{FW} = 0.25V$ の場合は、次のようにになります。

$$R_{DS(ON)} \leq \frac{V_{FW}}{I_{LOAD(MAX)}} = \frac{0.25V}{5.5A} = 45.5m\Omega$$

FDB3682は、 $V_{GS} = 10V$ での $R_{DS(ON)}$ の最大値が36mΩなので、適しています。 BV_{DSS} の最小値である100Vも、入力短絡時に最大100Vの V_{OUT} トランジエントに対応するのに十分な値です。

レイアウトに関する検討事項

高精度な電流検出を達成するため、電流検出抵抗(R_{SNS})に対してはケルビン接続を使用してください。SOURCEピンからMOSFETのソースまでの抵抗は10Ω未満に制限します。トレースが適切な温度を保つようにするための1オンスの銅箔の最小トレース幅はアンプ1個当たり0.02インチです。1オンスの銅には約530μΩ/平方のシート抵抗があることに注意してください。高電流アプリケーションでは小さな抵抗が大きな誤差を生じることがあります。 V_{CC} トレースとGNDトレースを短くして抵抗分割器をピンの近くに配置すると、ノイズ耐性が大幅に改善されます。

標準的応用例

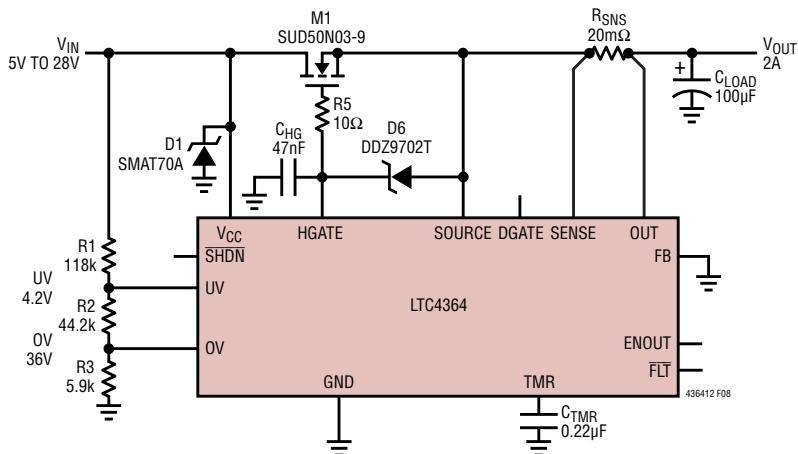


図8. 回路ブレーカを備えた2Aの広範囲ホットスワップ・コントローラ

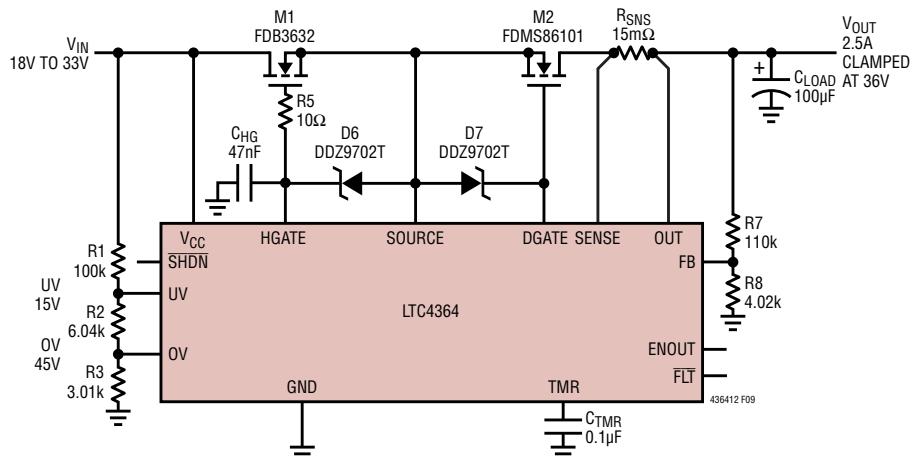


図9. 27Vでの過電圧出力レギュレーション、回路ブレーカ、および逆電流保護回路を備えた28Vホットスワップ・コントローラ

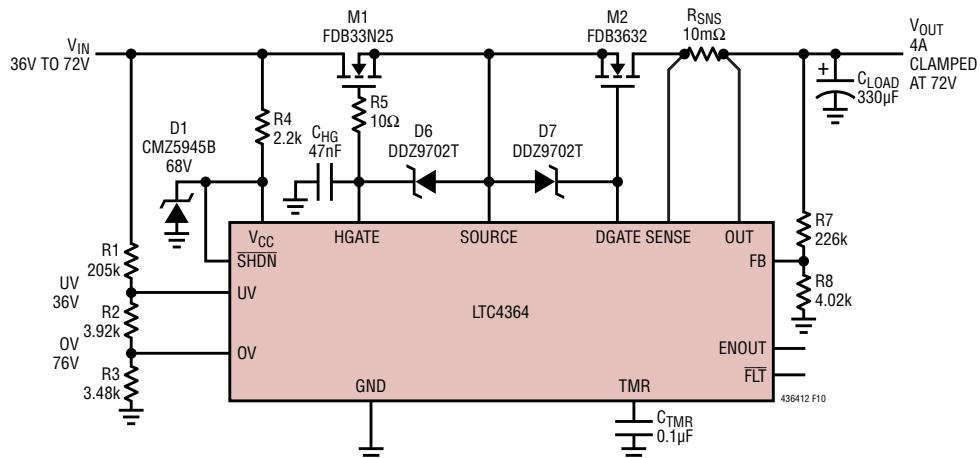


図10. 72Vでの過電圧出力レギュレーション、回路ブレーカ、および逆電流保護回路を備えた48Vホットスワップ・コントローラ

436412f

LTC4364-1/LTC4364-2

標準的応用例

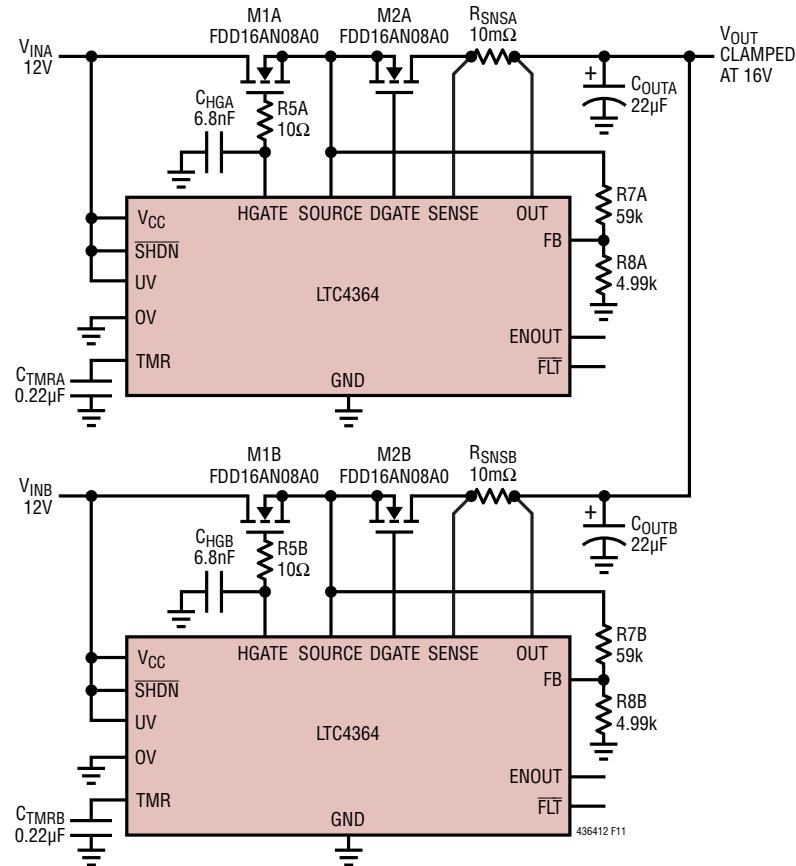


図11. 過電圧サージ保護機能を備えた冗長電源ダイオードOR接続

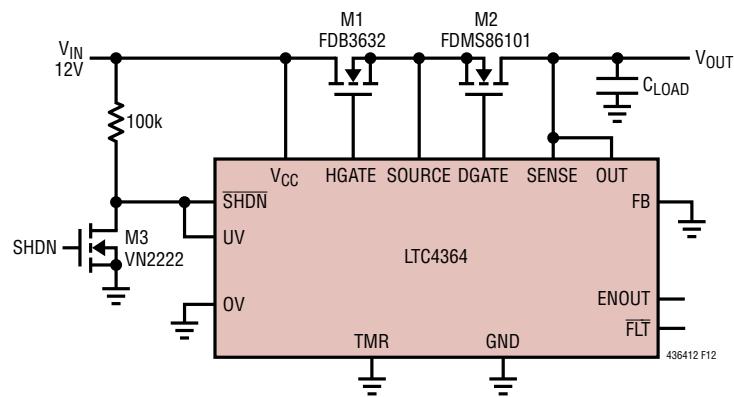


図12. 負荷保護用の理想ダイオードを備えたハイサイド・スイッチ

標準的應用例

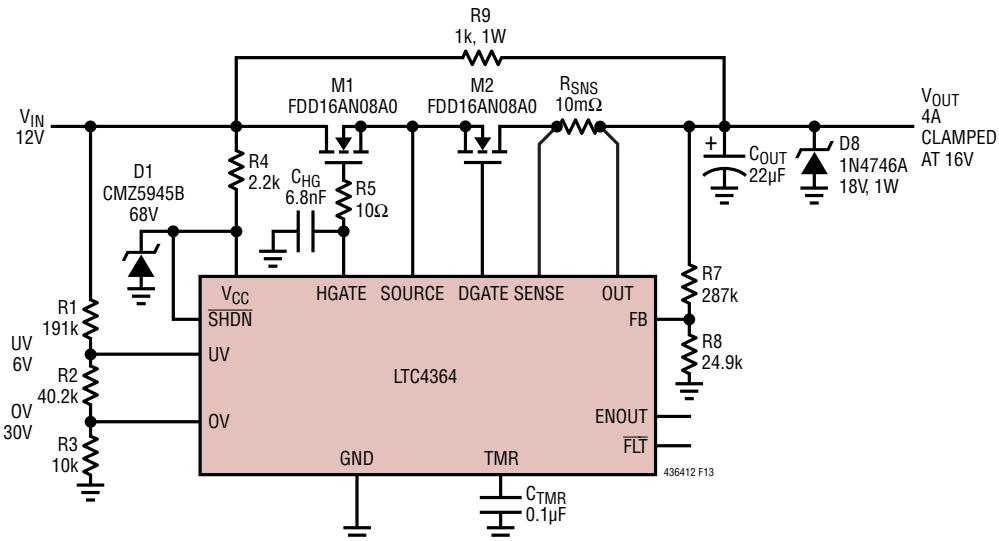
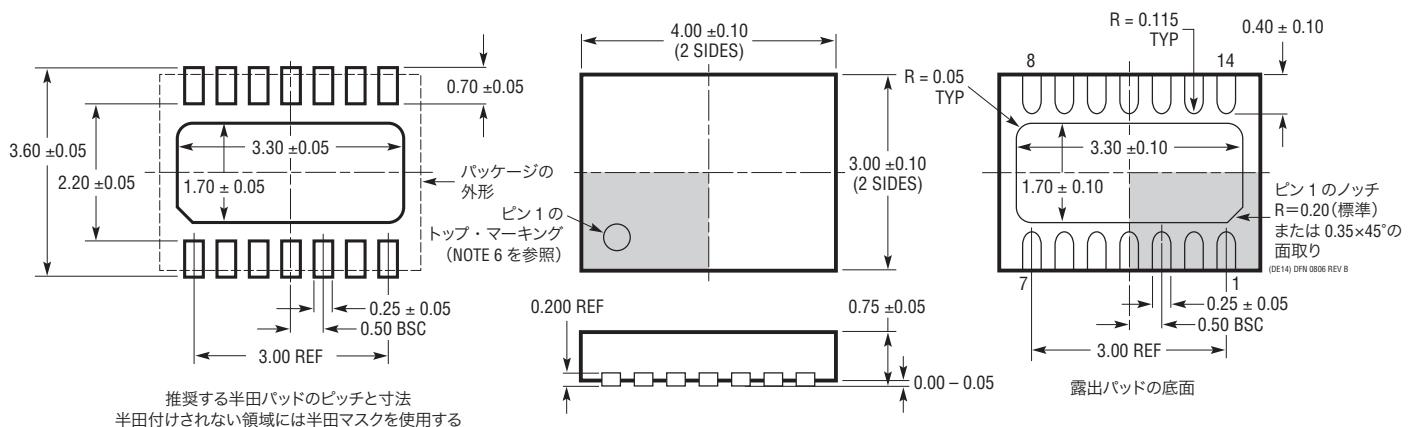


図13. シャットダウン時出力キープアライブ機能付きの過電圧レギュレータ

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

**DEパッケージ
14ピン・プラスチックDFN(4mm×3mm)
(Reference LTC DWG # 05-08-1708 Rev B)**



- 注記 :

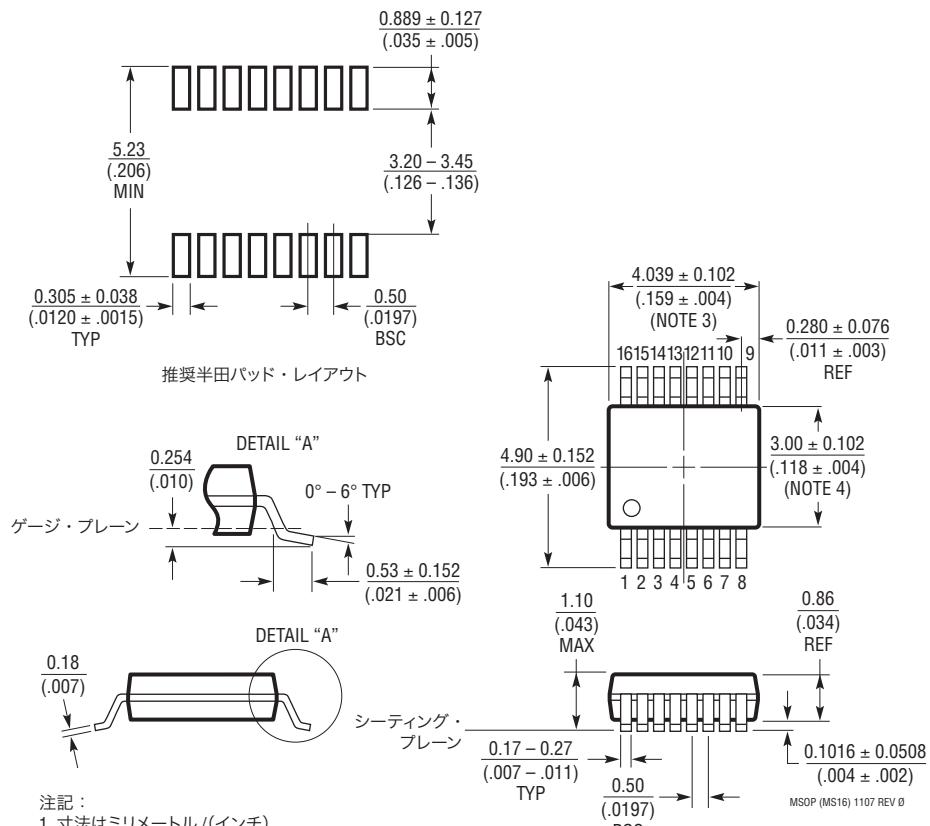
 1. 図は JEDEC パッケージ・アウトライン MO-229 のバージョンの
バリエーション(WGED-3)として提案。
 2. 図は実寸とは異なる
 3. 全ての寸法はミリメートル
 4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。
モールドのバリは(もしあれば)各サイドで 0.15mm を超えないこと
 5. 露出パッドは半田メッキとする
 6. 灰色の部分はパッケージのトップとボトムのピン 1 の位置の参考に過ぎない

LTC4364-1/LTC4364-2

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/design-tools/packaging/> を参照してください。

MSパッケージ
16ピン・プラスチック MSOP
(Reference LTC DWG # 05-08-1669 Rev Ø)



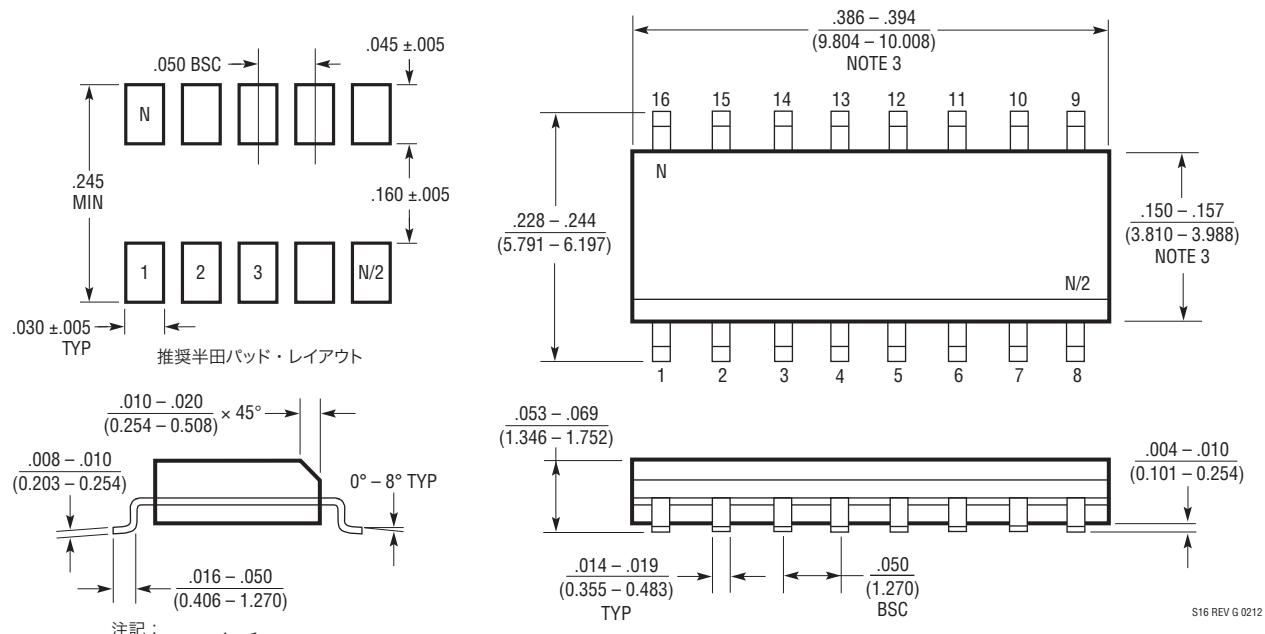
注記：

1. 尺寸はミリメートル / (インチ)
2. 図は実寸とは異なる
3. 尺寸にはモールドのバリ、突出部、またはゲートのバリを含まない
モールドのバリ、突出部、またはゲートのバリは、各サイドで 0.152mm(0.006")を超えないこと
4. 尺寸にはリード間のバリまたは突出部を含まない
リード間のバリまたは突出部は各サイドで 0.152mm(0.006")を超えないこと
5. リードの平坦度(成形後のリードの底面)は最大 0.102mm(0.004")であること

パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

**Sパッケージ
16ピン・プラスチック・スマール・アウトライン(細型0.150インチ)**
(Reference LTC DWG # 05-08-1610 Rev G)



注記：
1.寸法は $\frac{\text{インチ}}{\text{(ミリメートル)}}$

2.図は実寸とは異なる

3.これらの寸法にはモールドのバリまたは突出部を含まない
モールドのバリまたは突出部は0.006インチ(0.15mm)を超えないこと

4.PIN 1はエッジを傾斜させたり、くぼみにしたりできます

S16 REV G 0212

436412f

LTC4364-1/LTC4364-2

標準的応用例

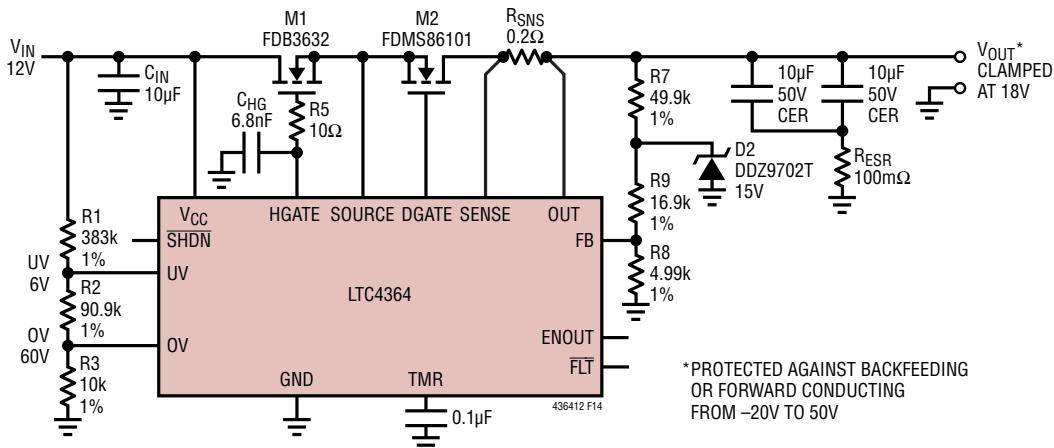


図14. 出力ポート保護回路を備えた0.25A、12V サージ・ストッパー

関連製品

製品番号	説明	注釈
LT [®] 4356-1/LT4356-2 LT4356-3	サージ・ストッパー	LT4356-1:7A シャットダウン・モード LT4356-2:シャットダウン・モードで補助アンプが動作状態 LT4356-3:フォルト・ラッチオフ
LTC4363	高電圧サージ・ストッパー	4V～80V、V _{CC} クランプ、調整可能な出力電圧クランプ、60V 逆入力保護、過電流保護
LTC4366	フローティング・サージ・ストッパー	動作電圧:9V～500V 超、調整可能な出力電圧クランプ
LTC4357	正の高電圧理想ダイオード・コントローラ	ターンオフ時間:0.5μs、9V～80V
LTC4359	逆入力保護回路を備えた理想ダイオード・コントローラ	動作電圧:4V～80V、-40V 逆入力保護、低シャットダウン電流:13μA
LTC4352	理想 MOSFET OR 接続ダイオード	OR 接続ダイオードに代わる外付けNチャネルMOSFET、0V～18V
LTC4354	負電圧ダイオード OR コントローラ	2個のNチャネルMOSFETを制御、1μsのターンオフ時間、80V動作
LTC4355	正電圧ダイオード OR コントローラ	2個のNチャネルMOSFETを制御、0.5μsのターンオフ時間、80V動作
LTC4365	ウインドウ制御デバイス-過電圧、低電圧および逆電源保護コントローラ	動作電圧:2.5V～34V、60V～-40V の電圧から保護

436412f