

## 特長

- 入力電圧範囲: 3.6V ~ 20V
- 出力電流: 3A/チャネル
- 効率: 最大 95%
- 低デューティ・サイクル動作: 5% (2.25MHz)
- チャネル間の位相偏移を選択可能: 0°/180°
- 調整可能なスイッチング周波数: 500kHz ~ 4MHz
- 外部の周波数に同期
- 電流モード動作により、優れた入力および負荷トランジェント応答を実現
- 0.6Vのリファレンスにより、低出力電圧が可能
- Burst Mode® 動作または強制連続動作をユーザーが選択可能
- 出力電圧トラッキング機能とソフトスタート機能
- 短絡保護
- 過電圧入力保護と過熱保護
- パワーグッド状態出力
- (4mm×5mm) QFN-28 および 28ピン TSSOP パッケージで供給可能

## アプリケーション

- 分散給電システム
- バッテリ駆動計測器
- ポイントオブロード電源

LT, LT, LTC, LTM, Burst Mode, Linear Technology および Linear のロゴはリニアテクノロジ社の登録商標です。その他すべての商標の所有権は、それぞれの所有者に帰属します。5481178, 5847554, 6580258, 6304066, 6476589, 6774611 を含む米国特許によって保護されています。

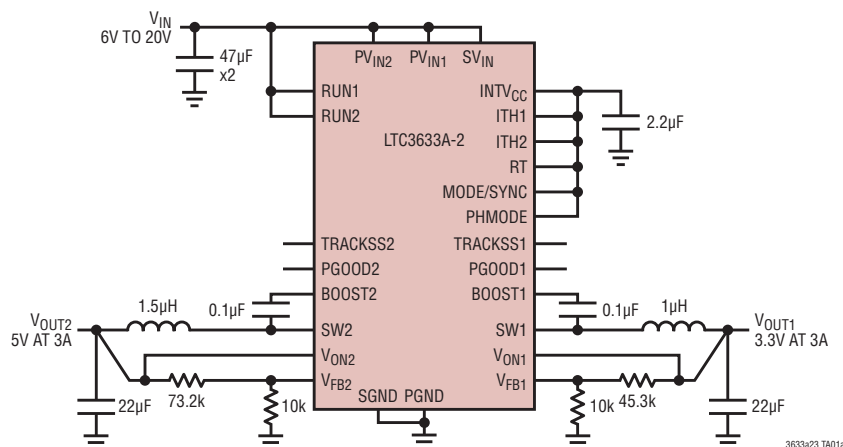
## 概要

**LTC®3633A-2** は、デュアル・チャネルの高効率モノリシック同期整流式降圧レギュレータで、オン時間制御の電流モード・アーキテクチャを採用しており、スイッチング周波数の位相同期が可能です。2つのチャネルは位相を 180°ずらして動作できるので、入力容量と出力容量の要件が緩和されます。動作電源電圧範囲は 3.6V ~ 20V なので、リチウムイオン・バッテリー・スタックや 12V または 5V 電源を使用するポイントオブロード電源アプリケーションに最適です。

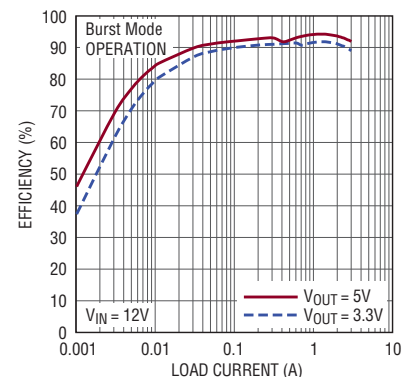
動作周波数は外付け抵抗を使用して 500kHz ~ 4MHz の範囲で設定可能で、外部クロック信号に同期させることもできます。動作周波数が高いので、小型の表面実装インダクタおよびコンデンサを使用できます。独自の固定周波数/オン時間制御アーキテクチャは、高周波で動作しながら高速トランジェント応答を必要とする高降圧比アプリケーションに最適です。内部の位相同期ループにより、内部ワンショット・タイマのオン時間をサーボ制御して、内部クロックまたは印加された外部クロックの周波数に合わせます。

LTC3633A-2 では、強制連続モードと高効率の Burst Mode 動作のいずれかを選択できます。LTC3633A-2 と LTC3633A-3 の違いは、出力電圧の検出範囲です (LTC3633A 製品ファミリー全体の説明については、「動作」セクションの表 1 を参照してください)。

## 標準的応用例



効率と負荷電流



3633a23fa

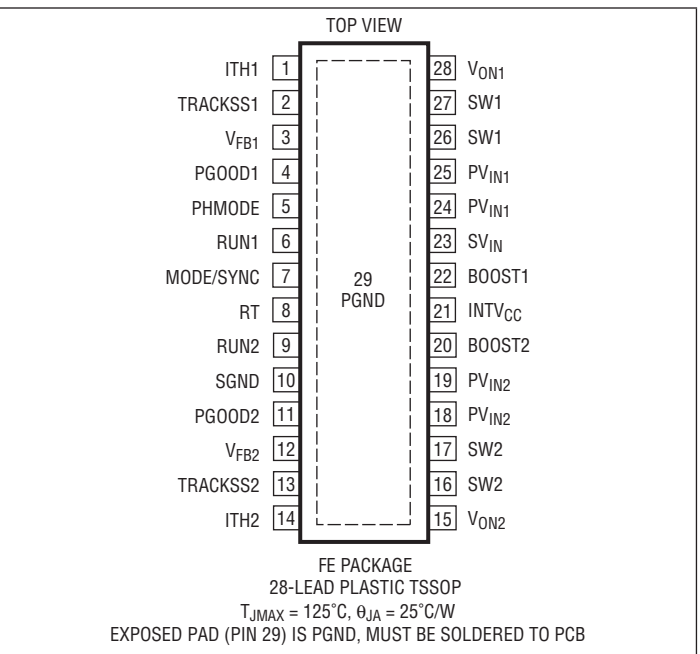
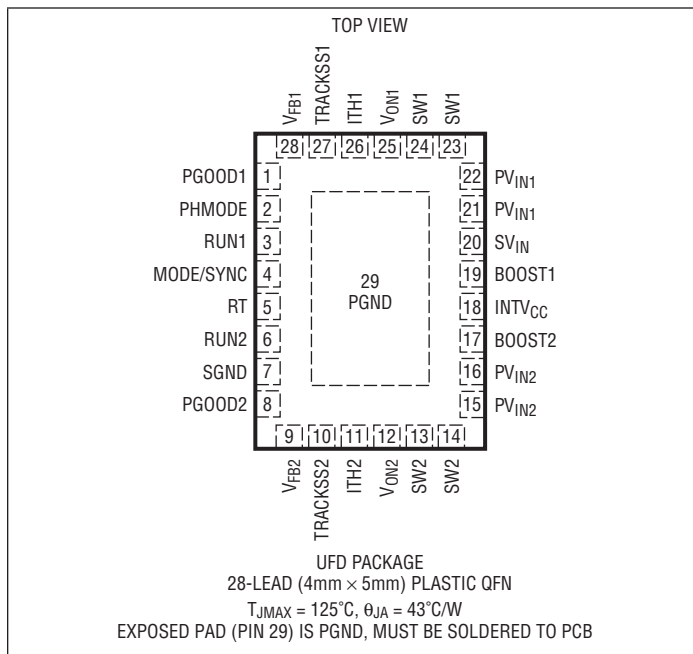
# LTC3633A-2/LTC3633A-3

## 絶対最大定格 (Note 1)

PV<sub>IN1</sub>、PV<sub>IN2</sub>、SV<sub>IN</sub> ..... -0.3V ~ 20V  
PGOOD1、PGOOD2、V<sub>ON1</sub>、V<sub>ON2</sub> ..... -0.3V ~ 18V  
BOOST1、BOOST2 ..... -0.3V ~ 23V  
BOOST1-SW1、BOOST2-SW2 ..... -0.3V ~ 3.6V  
INTV<sub>CC</sub>、TRACKSS1、TRACKSS2 ..... -0.3V ~ 3.6V  
ITH1、ITH2、RT、MODE/SYNC ..... -0.3V ~ INTV<sub>CC</sub> + 0.3V  
V<sub>FB1</sub>、V<sub>FB2</sub>、PHMODE ..... -0.3V ~ INTV<sub>CC</sub> + 0.3V

RUN1 ..... -0.3V ~ SV<sub>IN</sub> + 0.3V  
RUN2 ..... -0.3V ~ 20V  
動作接合部温度範囲 (Note 3, 4) ..... -40°C ~ 125°C  
保存温度範囲 ..... -65°C ~ 150°C

## ピン配置



## 発注情報

無鉛仕上げ	テープアンドリール	製品マーキング*	パッケージ	温度範囲
LTC3633AEUFD-2#PBF	LTC3633AEUFD-2#TRPBF	633A2	28-Lead (4mm × 5mm) Plastic QFN	-40°C to 125°C
LTC3633AIUFD-2#PBF	LTC3633AIUFD-2#TRPBF	633A2	28-Lead (4mm × 5mm) Plastic QFN	-40°C to 125°C
LTC3633AEFE-2#PBF	LTC3633AEFE-2#TRPBF	LTC3633AFE-2	28-Lead Plastic TSSOP	-40°C to 125°C
LTC3633AIFE-2#PBF	LTC3633AIFE-2#TRPBF	LTC3633AFE-2	28-Lead Plastic TSSOP	-40°C to 125°C
LTC3633AEUFD-3#PBF	LTC3633AEUFD-3#TRPBF	633A3	28-Lead (4mm × 5mm) Plastic QFN	-40°C to 125°C
LTC3633AIUFD-3#PBF	LTC3633AIUFD-3#TRPBF	633A3	28-Lead (4mm × 5mm) Plastic QFN	-40°C to 125°C
LTC3633AEFE-3#PBF	LTC3633AEFE-3#TRPBF	LTC3633AFE-3	28-Lead Plastic TSSOP	-40°C to 125°C
LTC3633AIFE-3#PBF	LTC3633AIFE-3#TRPBF	LTC3633AFE-3	28-Lead Plastic TSSOP	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。\* 温度グレードは出荷時のコンテナのラベルで識別されます。非標準の鉛仕上げの製品の詳細については、弊社または弊社代理店にお問い合わせください。

無鉛仕上げの製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

## 電氣的特性

●は全動作接合部温度範囲の規格値を意味する。それ以外は  $T_J = 25^\circ\text{C}$  での値 (Note 2)。注記がない限り、 $PV_{IN1} = PV_{IN2} = SV_{IN} = 12\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$SV_{IN}$	Supply Range		● 3.6		20	V
	$PV_{IN1}$ Supply Range		● 1.5		20	V
	$PV_{IN2}$ Supply Range	$3.6\text{V} < SV_{IN} < 20\text{V}$	● 1.5		20	V
	Output Voltage Range (Note 4)	LTC3633A-2, $V_{ON} = V_{OUT}$ LTC3633A-3, $V_{ON} = V_{OUT}$	0.6 1.5		6 12	V V
$I_Q$	Input DC Supply Current ( $PV_{IN1} + PV_{IN2} + SV_{IN}$ ) Both Channels Active (Note 5) Sleep Current Shutdown	MODE = 0V MODE = INTV <sub>CC</sub> , $V_{FB1}, V_{FB2} > 0.6$ RUN1 = RUN2 = 0V		1.3 500 13		mA μA μA
$V_{FB}$	Feedback Reference Voltage		● 0.594	0.6	0.606	V
$\Delta V_{LINE\_REG}$	Reference Voltage Line Regulation	$PV_{IN} = 3.6\text{V}$ to $20\text{V}$		0.002		%/V
$\Delta V_{LOAD\_REG}$	Output Voltage Load Regulation	ITH = 0.8V to 1.6V		0.05		%
$I_{FB}$	Feedback Pin Input Current				±30	nA
$g_{m(EA)}$	Error Amplifier Transconductance	ITH = 1.2V		1.8		mS
$t_{ON}$	Minimum On Time	$V_{ON} = 0.6\text{V}$ , $PV_{IN} = 4\text{V}$		20		ns
$t_{OFF}$	Minimum Off Time	$PV_{IN} = 6\text{V}$		45		ns
$f_{OSC}$	Oscillator Frequency	$V_{RT} = \text{INTV}_{CC}$ RT = 162k RT = 80.6k	1.4 1.7 3.4	2 2 4	2.6 2.3 4.6	MHz MHz MHz
$I_{LIM}$	Valley Switch Current Limit		2.6	3.5	4.5	A
$R_{DS(ON)}$	Top Switch On-Resistance Bottom Switch On-Resistance			130 65		mΩ mΩ
$I_{SW(LKG)}$	Switch Leakage Current	$PV_{IN} = 20\text{V}$ , $V_{RUN} = 0\text{V}$		0.01	±1	μA
$V_{VIN-OV}$	$V_{IN}$ Overvoltage Lockout Threshold	$PV_{IN}$ Rising $PV_{IN}$ Falling		22.5 21.5		V V
	INTV <sub>CC</sub> Voltage	$3.6\text{V} < SV_{IN} < 20\text{V}$ , 0mA Load	3.1	3.3	3.5	V
	INTV <sub>CC</sub> Load Regulation	0mA to 50mA Load, $SV_{IN} = 4\text{V}$ to $20\text{V}$		1.3		%
	RUN Threshold Rising RUN Threshold Falling		● 1.18 ● 0.98	1.22 1.01	1.26 1.04	V V
	RUN Leakage Current			0	±3	μA
	PGOOD Good-to-Bad Threshold	$V_{FB}$ Rising $V_{FB}$ Falling		8 -8	10 -10	% %
	PGOOD Bad-to-Good Threshold	$V_{FB}$ Rising $V_{FB}$ Falling	-3 3	-5 5		% %
$R_{PGOOD}$	PGOOD Pull-Down Resistance	10mA Load		20		Ω
$t_{PGOOD}$	Power Good Filter Time		20	40		μs
$t_{SS}$	Internal Soft-Start Time	10% to 90% Rise Time		400	700	μs
	$V_{FB}$ During Tracking	TRACKSS = 0.3V	0.28	0.3	0.315	V
$I_{TRACKSS}$	TRACKSS Pull-Up Current			1.4		μA

# LTC3633A-2/LTC3633A-3

## 電気的特性

●は全動作接合部温度範囲の規格値を意味する。それ以外は  $T_J = 25^{\circ}\text{C}$  での値 (Note 2)。注記がない限り、 $PV_{IN1} = PV_{IN2} = SV_{IN} = 12\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{PHMODE}$	PHMODE Threshold Voltage	PHMODE $V_{IH}$ PHMODE $V_{IL}$	1		0.3	V V
$V_{MODE/SYNC}$	MODE/SYNC Threshold Voltage	MODE $V_{IH}$ MODE $V_{IL}$	1		0.4	V V
	SYNC Threshold Voltage	SYNC $V_{IH}$	0.95			V
$I_{MODE}$	MODE/SYNC Input Current	MODE = 0V MODE = INTV <sub>CC</sub>		1.5 -1.5		$\mu\text{A}$ $\mu\text{A}$

**Note 1:** 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

**Note 2:** LTC3633A-2/LTC3633A-3 は、 $T_J$  が  $T_A$  にほぼ等しくなるようなパルス負荷条件でテストされる。LTC3633AE-2/LTC3633AE-3 は  $0^{\circ}\text{C} \sim 85^{\circ}\text{C}$  の接合部温度範囲で仕様に適合することが保証されている。 $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$  の動作接合部温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTC3633AI-2/ LTC3633AI-3 は  $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$  の動作接合部温度範囲で動作することが保証されている。これらの仕様と合致する最大周囲温度は、基板レイアウト、パッケージの定格熱インピーダンスおよび他の環

境要因と関連した特定の動作条件によって決まることに注意。接合部温度 ( $T_J (^{\circ}\text{C})$ ) は周囲温度 ( $T_A (^{\circ}\text{C})$ ) および電力損失 ( $P_D (\text{W})$ ) から次式に従って計算される。

$$T_J = T_A + (P_D \cdot \theta_{JA}), \text{ ここで、} \theta_{JA} \text{ (単位: } ^{\circ}\text{C/W) はパッケージの熱インピーダンス。}$$

**Note 3:** このデバイスには短時間の過負荷状態の間デバイスを保護するための過熱保護機能が備わっている。過熱保護機能がアクティブなとき接合部温度は  $125^{\circ}\text{C}$  を超える。規定された最大動作接合部温度を超えた状態で動作が継続すると、デバイスの信頼性を損なう恐れがある。

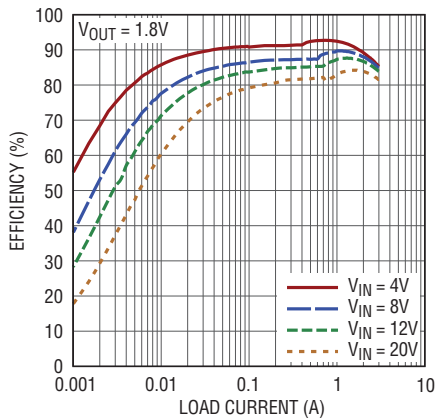
**Note 4:** 規定範囲外の出力電圧はオン時間制御動作に合わせて最適化されていない。出力電圧範囲に関連した詳細な説明については、「アプリケーション情報」のセクションを参照。

**Note 5:** スイッチング周波数で供給される内部ゲート電荷により動的電源電流は大きくなる。

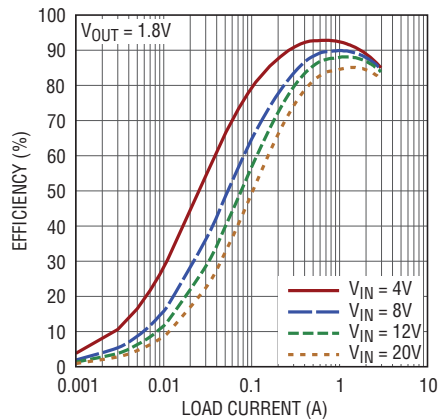
## 標準的性能特性

注記がない限り、 $T_J = 25^\circ\text{C}$ 、 $PV_{IN1} = PV_{IN2} = SV_{IN} = 12\text{V}$ 、 $f_{SW} = 1\text{MHz}$ 、 $L = 1\mu\text{H}$ 。

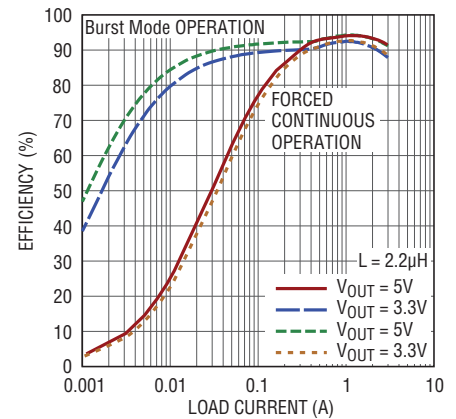
効率と負荷電流  
(Burst Mode 動作)



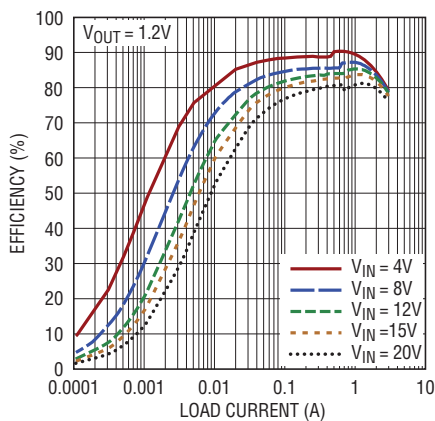
効率と負荷電流  
(強制連続モード動作)



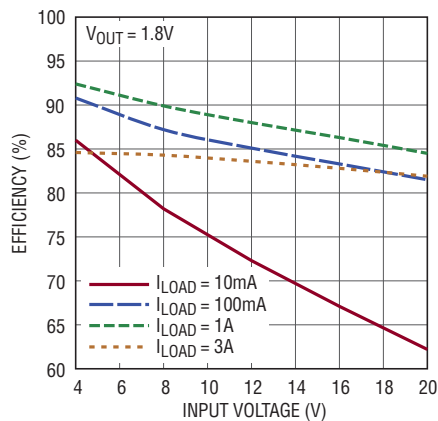
効率と負荷電流



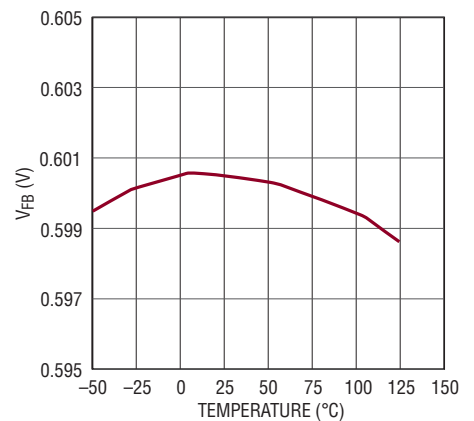
効率と負荷電流  
Burst Mode 動作



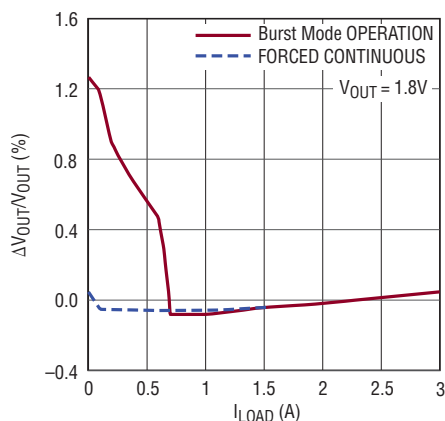
効率と入力電圧  
(Burst Mode 動作)



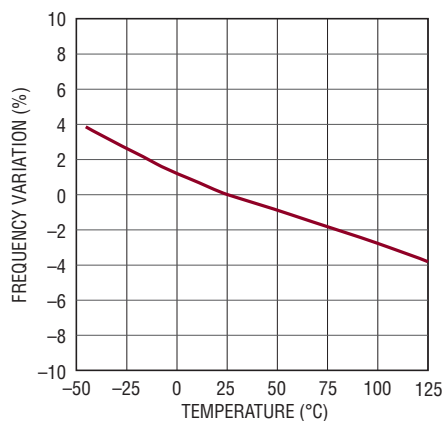
リファレンス電圧と温度



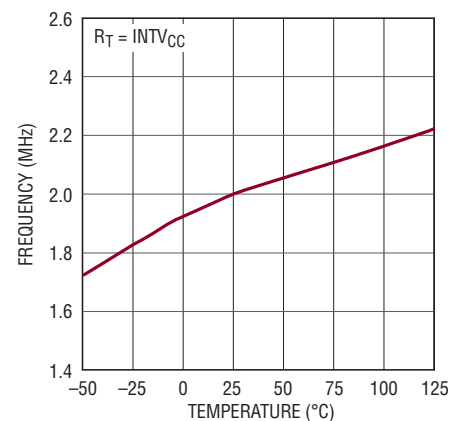
負荷レギュレーション



発振器周波数と温度



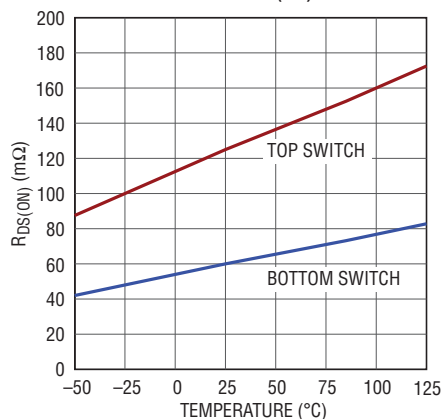
発振器の内部設定周波数と温度



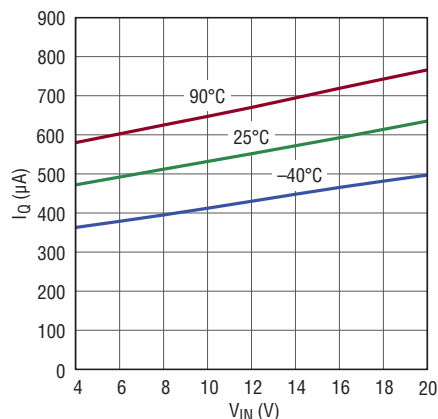
# LTC3633A-2/LTC3633A-3

標準的性能特性 注記がない限り、 $T_J = 25^\circ\text{C}$ 、 $PV_{IN1} = PV_{IN2} = SV_{IN} = 12\text{V}$ 、 $f_{SW} = 1\text{MHz}$ 、 $L = 1\mu\text{H}$ 。

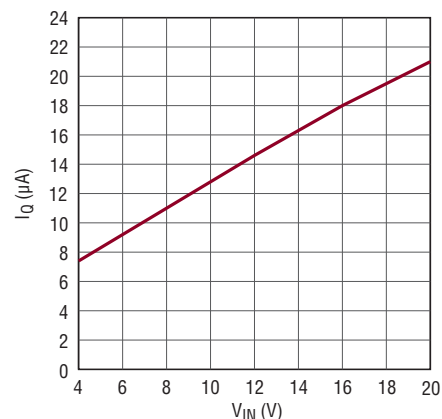
内部 MOSFET の  $R_{DS(ON)}$  と温度



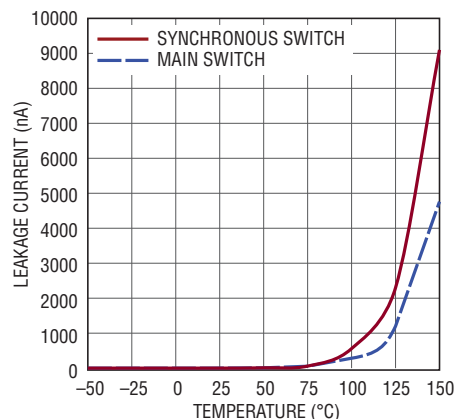
静止電流と  $V_{IN}$   
(Burst Mode 動作)



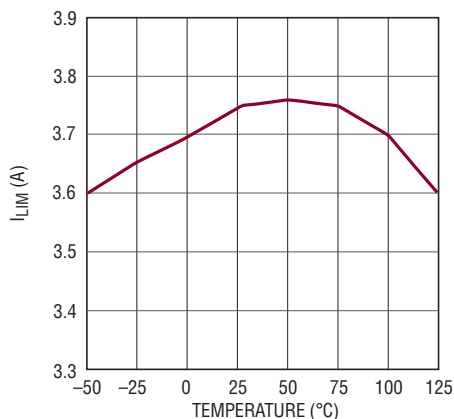
シャットダウン電流と  $V_{IN}$



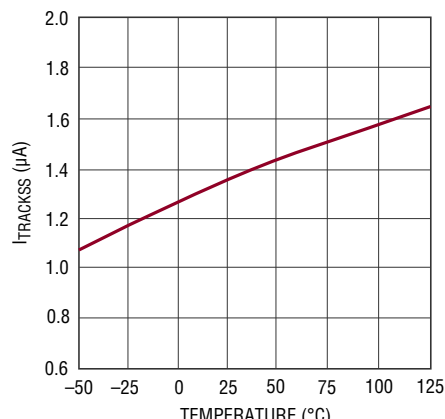
スイッチの漏れ電流と温度



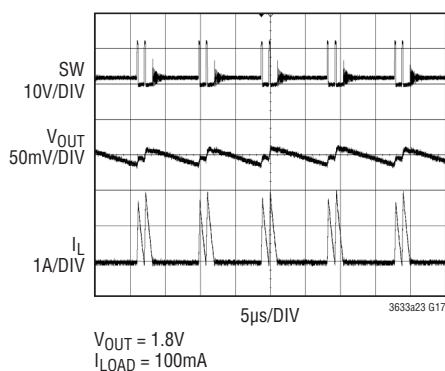
谷電流の制限値と温度



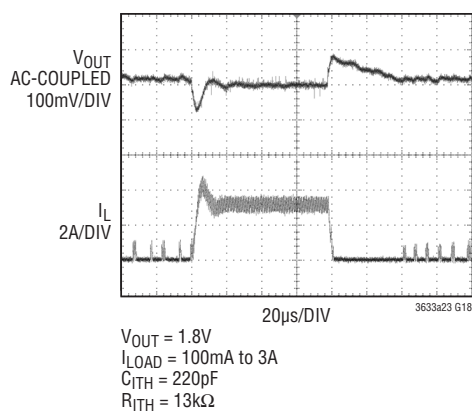
TRACKSS ピンのプルアップ電流と温度



Burst Mode 動作



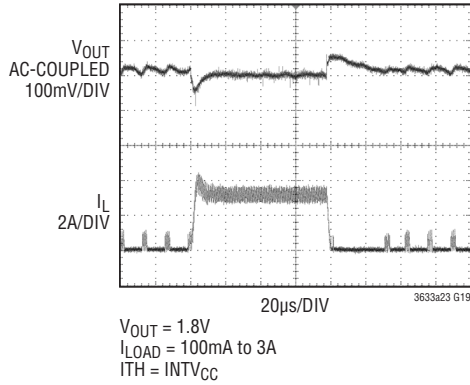
負荷ステップ



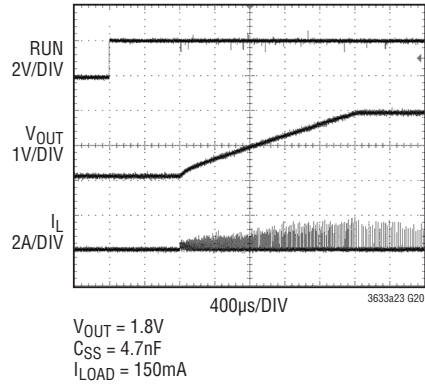
3633a23fa

**標準的性能特性** 注記がない限り、 $T_J = 25^\circ\text{C}$ 、 $PV_{IN1} = PV_{IN2} = SV_{IN} = 12\text{V}$ 、 $f_{SW} = 1\text{MHz}$ 、 $L = 1\mu\text{H}$ 。

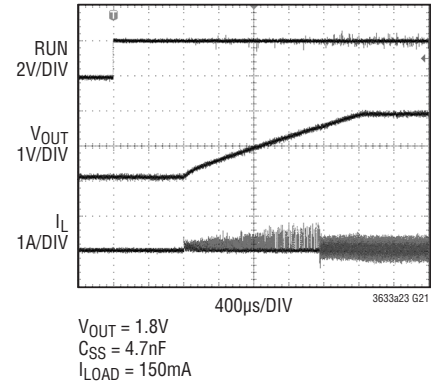
**負荷ステップ(内部補償)**



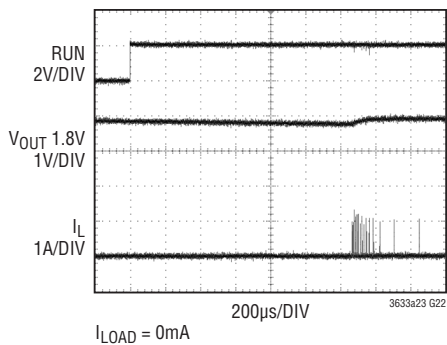
**起動(Burst Mode 動作)**



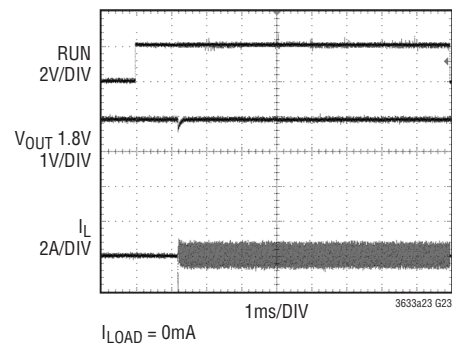
**起動(強制連続モード)**



**プリバイアスされた出力までの起動  
(Burst Mode 動作)**



**プリバイアスされた出力までの起動  
(強制連続モード)**





# LTC3633A-2/LTC3633A-3

## ピン機能 (QFN/TSSOP)

**PGOOD1 (ピン1/ピン4) :** チャンネル1のオープンドレイン・パワーグッド出力ピン。V<sub>FB1</sub>ピンの電圧が内部の0.6Vリファレンスの±8% (標準) 以内に入っていない場合、PGOOD1ピンはグラウンド電位に低下します。V<sub>FB1</sub>ピンの電圧が内部リファレンスの±5% (標準) 以内に戻ると、PGOOD1ピンは高インピーダンスになります。

**PHMODE (ピン2/ピン5) :** 位相選択入力。両方のチャンネルの位相を揃えてスイッチングさせるには、このピンをグラウンドに接続します。両方のチャンネルの位相を180°ずらしてスイッチングさせるには、このピンをINTV<sub>CC</sub>に接続します。このピンはフロート状態にしないでください。

**RUN1 (ピン3/ピン6) :** チャンネル1のレギュレータ・イネーブル・ピン。RUN1を1.22Vより高い電圧に接続することにより、チャンネル1の動作をイネーブルします。1Vより低い電圧に接続すると、チャンネル1はシャットダウンします。このピンはフロート状態にしないでください。

**MODE/SYNC (ピン4/ピン7) :** モード選択入力および外部同期入力。すべての出力負荷で連続同期動作を強制するには、このピンをグラウンドに接続します。このピンをフロート状態にするか、INTV<sub>CC</sub>ピンに接続すると、軽負荷時に効率の高いBurst Mode動作がイネーブルされます。LTC3633A-2のスイッチングを同期させるには、このピンをクロックで駆動します。内部の位相同期ループにより、下側のNチャンネル・パワーMOSFETのターンオン信号は、CLKIN信号の立ち上がりエッジと強制的に同期されます。このピンをクロックで駆動すると、強制連続モードが自動的に選択されます。

**RT (ピン5/ピン8) :** 発振器周波数の設定ピン。周波数を500kHz～4MHzに設定するには、外付け抵抗(80kΩ～640kΩ)をこのピンからSGNDに接続します。RTピンをINTV<sub>CC</sub>ピンに接続すると、スイッチング周波数はデフォルトの2MHzになります。

**RUN2 (ピン6/ピン9) :** チャンネル2のレギュレータ・イネーブル・ピン。RUN2ピンを1.22Vより高い電圧に接続することにより、チャンネル2の動作をイネーブルします。1Vより低い電圧に接続すると、チャンネル2はシャットダウンします。このピンはフロート状態にしないでください。

**SGND (ピン7/ピン10) :** 信号グラウンド・ピン。このピンはリファレンス・グラウンドへの低ノイズ接続が必要です。帰還抵抗回路網、外部補償回路網、およびRT抵抗をこのグラウンドに接続してください。

**PGOOD2 (ピン8/ピン11) :** チャンネル2のオープンドレイン・パワーグッド出力ピン。V<sub>FB2</sub>ピンの電圧が内部の0.6Vリファレンスの±8% (標準) 以内に入っていない場合、PGOOD2ピンはグラウンド電位に低下します。V<sub>FB2</sub>ピンの電圧が内部リファレンスの±5% (標準) 以内に戻ると、PGOOD2ピンは高インピーダンスになります。

**VFB2 (ピン9/ピン12) :** チャンネル2出力の帰還電圧ピン。帰還電圧を0.6Vの内部リファレンス電圧と比較するエラーアンプの入力。目的の出力電圧を設定するには、このピンを抵抗分割器回路網に接続します。

**TRACKSS2 (ピン10/ピン13) :** チャンネル2の出力トラッキングおよびソフトスタート入力ピン。このピンの電圧を強制的に0.6Vより低くすると、エラーアンプへの内部リファレンス入力バイパスされます。LTC3633A-2は、この状態でFBピンの電圧をTRACKSS2ピンの電圧にサーボ制御します。0.6Vより高くなるとトラッキング機能が停止し、内部リファレンスによってエラーアンプの制御が再開されます。INTV<sub>CC</sub>ピンから流れる1.4μAの内部プルアップ電流を使うと、このピンとSGNDとの間にコンデンサを接続することにより、ソフトスタート機能を実現できます。

**ITH2 (ピン11/ピン14) :** チャンネル2のエラーアンプ出力およびスイッチング・レギュレータの補償ピン。レギュレータのループの周波数応答を補償するには、このピンに適切な外付け部品を接続します。デフォルトの内部補償を使用するには、このピンをINTV<sub>CC</sub>ピンに接続します。

**VON2 (ピン12/ピン15) :** チャンネル2のオン時間電圧入力。このピンは、オン時間コンパレータの作動電圧点を設定します。このピンを出力電圧に接続すると、V<sub>OUT2</sub>がV<sub>ON2</sub>ピンの検出範囲(LTC3633A-2の場合は0.6V～6V、LTC3633A-3の場合は1.5V～12V)内のとき、オン時間はV<sub>OUT2</sub>に比例します。V<sub>OUT2</sub>がV<sub>ON2</sub>ピンの検出範囲の外側にあるときは、スイッチング周波数が設定周波数からずれることがあります。このピンのインピーダンスは公称140kΩです。

**SW2 (ピン13、14/ピン16、17) :** チャンネル2スイッチ・ノードの外付けインダクタへの接続箇所。SWの電圧振幅の範囲は、グラウンドよりダイオードの電圧降下分だけ低い電位からPV<sub>IN</sub>までです。

**PVIN2 (ピン15、16/ピン18、19) :** チャンネル2の電源入力。チャンネル2の内蔵パワーMOSFETへの入力電圧。この入力は、PV<sub>IN1</sub>とは異なる電源電圧から動作できます。



## ピン機能 (QFN/TSSOP)

**BOOST2 (ピン 17/ピン 20) :** チャンネル 2 の昇圧されたフロート・ドライバ電源。ブートストラップ・コンデンサの (+) 端子をこのピンに接続し、(-) 端子を SW ピンに接続します。このピンの通常の動作電圧振幅の範囲は、INTV<sub>CC</sub> よりダイオードの電圧降下分だけ低い電圧から PV<sub>IN</sub> + INTV<sub>CC</sub> までです。

**INTVCC (ピン 18/ピン 21) :** 内部の 3.3V レギュレータ出力。内部パワー・ドライバおよび制御回路はこの電圧から電力を供給されます。RUN1/RUN2 ピンの入力によってチャンネル 1 とチャンネル 2 の両方がデイスエーブルされると、内部レギュレータはデイスエーブルされます。このピンは、1μF 以上の低 ESR セラミック・コンデンサで電源グラウンドから分離してください。

**BOOST1 (ピン 19/ピン 22) :** チャンネル 1 の昇圧されたフロート・ドライバ電源。ブートストラップ・コンデンサの (+) 端子をこのピンに接続し、(-) 端子を SW ピンに接続します。このピンの通常の動作電圧振幅の範囲は、INTV<sub>CC</sub> よりダイオードの電圧降下分だけ低い電圧から PV<sub>IN</sub> + INTV<sub>CC</sub> までです。

**SVIN (ピン 20/ピン 23) :** 信号用入力電源。このピンは内部制御回路に電力を供給します。INTV<sub>CC</sub> の内部 LDO の電力はこのピンから供給されます。

**PVIN1 (ピン 21、22/ピン 24、25) :** チャンネル 1 の電源入力。チャンネル 1 の内蔵パワー MOSFET への入力電圧。

**SW1 (ピン 23、24/ピン 26、27) :** チャンネル 1 スイッチ・ノードの外付けインダクタへの接続箇所。SW の電圧振幅の範囲は、グラウンドよりダイオードの電圧降下分だけ低い電位から PV<sub>IN</sub> までです。

**VON1 (ピン 25/ピン 28) :** チャンネル 1 のオン時間電圧入力。このピンは、オン時間コンパレータの作動電圧点を設定します。このピンを安定化出力電圧に接続すると、V<sub>OUT1</sub> が V<sub>ON1</sub> ピンの検出範囲 (LTC3633A-2 の場合は 0.6V ~ 6V、

LTC3633A-3 の場合は 1.5V ~ 12V) 内のとき、オン時間は V<sub>OUT1</sub> に比例します。V<sub>OUT1</sub> が V<sub>ON1</sub> ピンの検出範囲の外側にあるときは、スイッチング周波数が設定周波数からずれることがあります。このピンのインピーダンスは公称 140kΩ です。

**ITH1 (ピン 26/ピン 1) :** チャンネル 1 のエラーアンプ出力およびスイッチング・レギュレータの補償ピン。レギュレータのループの周波数応答を補償するには、このピンに適切な外付け部品を接続します。デフォルトの内部補償を使用するには、このピンを INTV<sub>CC</sub> ピンに接続します。

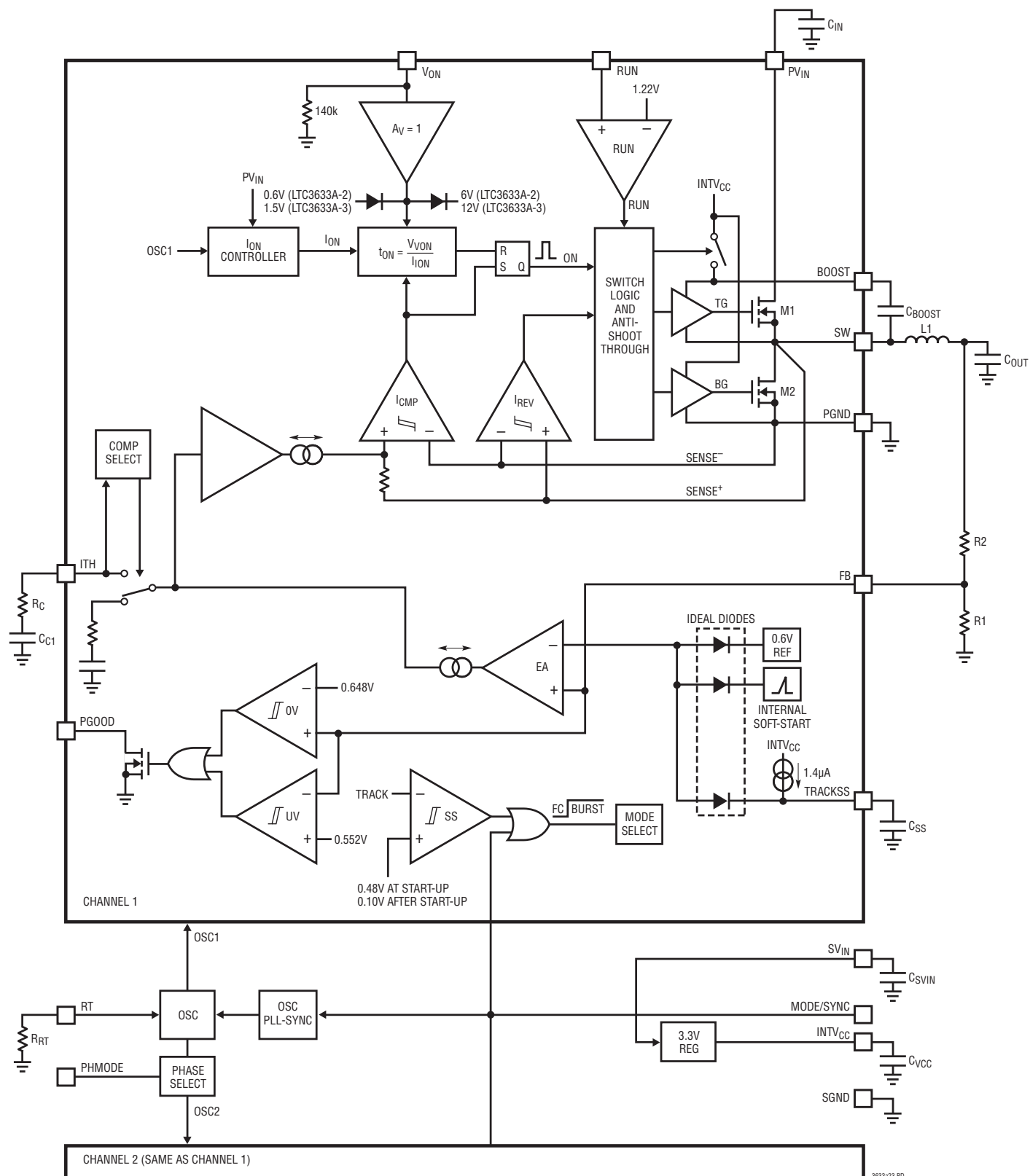
**TRACKSS1 (ピン 27/ピン 2) :** チャンネル 1 の出力トラッキングおよびソフトスタート入力ピン。このピンの電圧を強制的に 0.6V より低くすると、エラーアンプへの内部リファレンス入力が高バイパスされます。LTC3633A-2 は、FB ピンの電圧を TRACKSS1 ピンの電圧にサーボ制御します。0.6V より高くなるとトラッキング機能が停止し、内部リファレンスによってエラーアンプの制御が再開されます。INTV<sub>CC</sub> ピンから流れる 1.4μA の内部プルアップ電流を使うと、このピンと SGND との間にコンデンサを接続することにより、ソフトスタート機能を実現できます。

**VFB1 (ピン 28/ピン 3) :** チャンネル 1 出力の帰還電圧ピン。帰還電圧を 0.6V の内部リファレンス電圧と比較するエラーアンプの入力。目的の出力電圧を設定するには、このピンを抵抗分割器回路網に接続します。

**PGND (露出パッド・ピン 29/露出パッド・ピン 29) :** 電源グラウンド・ピン。入力バイパス・コンデンサ C<sub>IN</sub> の (-) 端子と出力コンデンサ C<sub>OUT</sub> の (-) 端子を低インピーダンス接続でこのピンに接続します。電源グラウンドへの低インピーダンスの電氣的接続とプリント回路基板 (PCB) への十分な熱接触の両方を実現するため、このピンは PCB に半田付けする必要があります。

# LTC3633A-2/LTC3633A-3

## ブロック図



3633a23fa

## 動作

LTC3633A-2は、各チャネルから3Aの出力電流を供給可能なデュアル・チャネル、電流モードのモノリシック降圧レギュレータです。その独自のオン時間制御アーキテクチャにより、きわめて低い降圧比が得られると同時に、一定のスイッチング周波数を維持できます。各チャネルはRUNピンの電圧を公称で1.22Vより高くするとイネーブルされます。

LTC3633A-2の $V_{ON}$ 検出範囲は0.6V～6Vですが、LTC3633A-3の $V_{ON}$ 検出範囲は1.5V～12Vです。次の表では、3633Aファミリの各デバイス間の違いを強調しています。これらの製品の具体的な特性の詳細については、LTC3633A/LTC3633A-1のデータシートを参照してください。

表1. LTC3633Aファミリの特長

製品番号	出力電圧の検出範囲	$SV_{IN}$ 入力	V2P5 出力	LTC3633とピン互換
LTC3633A	0.6V～6V	なし	あり	該当
LTC3633A-1	1.5V～12V	なし	あり	該当
LTC3633A-2	0.6V～6V	あり	なし	非該当
LTC3633A-3	1.5V～12V	あり	なし	非該当

## メイン制御ルーブ

通常動作では、内蔵の上側パワーMOSFETは固定ワンショット・タイマ(「ブロック図」の“ON”信号)によって決まる一定の時間オンします。上側パワーMOSFETがオフすると、下側パワーMOSFETがオンします。このオン状態は、電流コンパレータ $I_{CMP}$ が作動し、それによってワンショット・タイマが再始動して次のサイクルが開始されるまで持続します。インダクタ電流は、下側のパワーMOSFETのSWノードとPGNDノードの間の電圧降下を検出することによって測定されます。ITHピンの電圧により、インダクタの谷電流に対応したコンパレータのしきい値が設定されます。エラーアンプEAは、出力電圧から得られる $V_{FB}$ と内部の0.6Vリファレンスを比較することによってこのITHピンの電圧を調整します。負荷電流が増加すると、内部リファレンスに比べて帰還電圧が低下します。そのため、ITHピンの電圧は、平均インダクタ電流が負荷電流に釣り合うまで上昇します。

動作周波数は、内部発振器の電流を設定するRTピン接続抵抗の値によって決まります。内部位相同期ルーブがスイッチング・レギュレータのオン時間をサーボ制御して内部発振器の信号波形エッジを追跡し、強制的に一定のスイッチング周波数にします。MODE/SYNCピンにクロック信号を入力すると、スイッチング周波数を外部信号源と同期させることができます。

ます。いったんクロック信号が入力されると、レギュレータはデフォルトで強制連続動作になります。

軽負荷電流では、インダクタ電流が0に低下し、負になることがあります。Burst Mode動作では、電流反転コンパレータ( $I_{REV}$ )が負のインダクタ電流を検出して、下側のパワーMOSFETをオフにします。この結果、不連続動作となって効率が高くなります。2つのパワーMOSFETは、ITHピンの電圧が上昇して、電流が0になるレベルより高くなり、別のサイクルを開始するまで両方ともオフのままとなります。この時間中は出力コンデンサが負荷電流を供給し、デバイスは低電流のスリープ・モードに入ります。不連続動作モードは、MODE/SYNCピンをグラウンドに接続するとディスエーブルされます。こうすると、出力負荷電流に関係なく強制的に連続同期動作になります。

## 「パワーグッド」状態出力

レギュレータの出力がレギュレーション点の前後 $\pm 8\%$ の範囲から外れると、PGOODオープンドレイン出力は“L”になります。この状態は、レギュレーションが $\pm 5\%$ の範囲内に入れば解除されます。トランジェントの発生時や $V_{OUT}$ の動的な変動時にPGOODの不要な誤動作を防止するため、LTC3633A-2のPGOOD立ち下がりがエッジには、約40 $\mu s$ のフィルタ時間が含まれています。

## PV<sub>IN</sub>過電圧保護

内部のパワーMOSFETデバイスをトランジェント入力電圧スパイクから保護するため、LTC3633A-2では各PV<sub>IN</sub>ピンの電圧を常時モニタし、過電圧状態の有無を検査します。PV<sub>IN</sub>が22.5Vを超えると、レギュレータは対応するチャネルの2つのパワーMOSFETを両方ともオフして、動作を一時停止します。PV<sub>IN</sub>が21.5Vより低くなると、レギュレータは直ちに通常動作を再開します。過電圧状態が解消されると、レギュレータはソフトスタート機能を実行します。

## 位相のずれた動作

PHMODEピンを“H”に接続すると、SW2の立ち下がりがエッジはSW1の立ち下がりがエッジと180°位相がずれた状態に設定されます。2つのチャネルを位相がずれた状態で動作させることには、大きな利点があります。2つのチャネルが同位相で動作している場合、上側のMOSFETは同時にオンするので、大電流パルスが入力コンデンサと電源から同時に流れ出します。

## 動作

LTC3633A-2の2つのチャンネルを位相がずれた状態で動作させると、大電流パルスは交互に流れ、パルスが重なり合う時間が実質的に短くなります。したがって全RMS入力電流が減少し、それによって入力バイパス・コンデンサの容量要件が緩和され、電源ラインでの電圧ノイズが減少します。

この構成の不利な点が生じる可能性があるのは、一方のチャンネルを50%のデューティ・サイクルで動作している場合です。この状況では、スイッチング・ノイズが一方のチャンネルからもう一方のチャンネルに結合して、片方または両方のチャンネルに周波数のジッタが生じる可能性があります。この影響は優れた設計の基板レイアウトを使うことで軽減できます。

## アプリケーション情報

LTC3633A-2の一般的なアプリケーション回路は、このデータシートの最初のページに記載されています。外付け部品の選択の主な条件は、負荷要件とスイッチング周波数です。部品の選択は、通常はインダクタLと抵抗R<sub>T</sub>の選択から始めます。インダクタを選択したら、入力コンデンサC<sub>IN</sub>および出力コンデンサC<sub>OUT</sub>を選択できます。次に帰還抵抗を選択して、目的の出力電圧を設定します。最後に、外部ループ補償、トラッキング/ソフトスタート、入力のUVLO、PGOODなどの機能について、残りのオプションの外付け部品を選択できます。

### スイッチング周波数の設定

スイッチング周波数の選択には効率と部品サイズとの兼ね合いがあります。高周波動作では、値の小さいインダクタとコンデンサを使用できます。低い周波数で動作させると内部ゲート電荷による損失が減り、効率が改善されますが、出力リップル電圧を低く抑えるには、インダクタンスや容量の値を大きくする必要があります。

抵抗をRTピンとSGNDの間に接続すると、スイッチング周波数(f)は次式に従って500kHz～4MHzに設定されます。

$$R_{RT} = \frac{3.2E11}{f}$$

ここで、R<sub>RT</sub>の単位はΩ、fの単位はHzです。

RTピンをINTV<sub>CC</sub>ピンに接続すると、スイッチング周波数は内部抵抗によって約2MHzのデフォルト値に設定されます。この内部抵抗は、プロセスのばらつきと温度の変動に対して外付け抵抗よりも影響を受けやすい(「標準的性能特性」を参照)ので、スイッチング周波数の精度があまり重要ではないアプリケーションに使用するのが最適です。

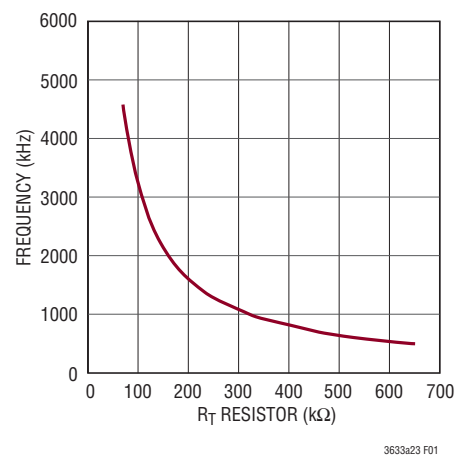


図1. スwitchング周波数とR<sub>T</sub>

### インダクタの選択

入力電圧と出力電圧が与えられている場合は、インダクタの値と動作周波数によってインダクタのリップル電流が決まります。より具体的には、インダクタのリップル電流は、インダクタ値が高くなるか動作周波数が高くなると次式に従って減少します。

$$\Delta I_L = \left( \frac{V_{OUT}}{f \cdot L} \right) \left( 1 - \frac{V_{OUT}}{V_{IN}} \right)$$

ここで、ΔI<sub>L</sub> = インダクタのリップル電流、f = 動作周波数、L = インダクタ値であり、V<sub>IN</sub>はPV<sub>IN</sub>入力に加えられる入力電源電圧です。この式から、部品サイズ、効率、および動作周波数間の交換条件を確認できます。値の大きいΔI<sub>L</sub>を許容すると、値の小さいインダクタを使用できますが、インダクタのコア損失と出力コンデンサのESR損失が大きくなって、出力電圧リップルが大きくなります。一般に、動作周波数が低くリップル電流が小さいと、効率が最高の動作が得られます。



## アプリケーション情報

妥当な出発点として、 $I_{OUT(MAX)}$  の約40%のリップル電流を選択します。 $PV_{IN}$  が最大のときに最大リップル電流が生じることに注意してください。 $I_{OUT(MAX)}$  の60%を超えることは推奨しません。リップル電流が規定された最大値を超えないことを保証するには、次式に従ってインダクタンスを選択します。

$$L = \left( \frac{V_{OUT}}{f \cdot \Delta I_{L(MAX)}} \right) \left( 1 - \frac{V_{OUT}}{V_{IN(MAX)}} \right)$$

Lの値が分かったら、インダクタの種類を選択する必要があります。インダクタ値が固定の場合、実際のコア損失はコア・サイズに無関係ですが、選択したインダクタンスに大きく依存します。インダクタンスが大きいほどコア損失は減少します。残念ながら、インダクタンスを大きくするにはワイヤの巻数を増やす必要があるためDCRと銅損失の増加を招きます。

フェライトを使用した設計が示すコア損失はきわめて小さく、高いスイッチング周波数に適しているため、銅損失と飽和を防ぐことに設計目標を集中することができます。フェライト・コアの材質は「急激に」飽和します。つまり、設計ピーク電流を超えると、インダクタンスは突然低下します。この結果、インダクタのリップル電流が突然増加するため、コアが飽和しないよう確認することが重要です。

コアの材質と形状が異なると、インダクタのサイズ/電流の関係および価格/電流の関係が変化します。フェライトやパーマロイを素材とするトロイド・コアやシールドされたポット型コアは小型で、エネルギー放射は大きくありませんが、同等の特性を有する鉄粉コアのインダクタより通常は高価です。使用するインダクタの種類をどう選択するかは、主に価格とサイズの要件や放射フィールド/EMIの要件に依存します。入手可能な表面実装型インダクタのサンプルを表1に示します。

表1. インダクタの選択表

インダクタンス (μH)	DCR (mΩ)	最大電流 (A)	寸法 (mm)	高さ (mm)
Würth Elektronik WE-HC 744312 Series				
0.25	2.5	18	7×7.7	3.8
0.47	3.4	16		
0.72	7.5	12		
1.0	9.5	11		
1.5	10.5	9		
Vishay IHLP-2020BZ-01 Series				
0.22	5.2	15	5.2×5.5	2
0.33	8.2	12		
0.47	8.8	11.5		
0.68	12.4	10		
1	20	7		
Toko FDV0620 Series				
0.20	4.5	12.4	7×7.7	2.0
0.47	8.3	9.0		
1.0	18.3	5.7		
Coilcraft D01813H Series				
0.33	4	10	6×8.9	5.0
0.56	10	7.7		
1.2	17	5.3		
TDK RLF7030 Series				
1.0	8.8	6.4	6.9×7.3	3.2
1.5	9.6	6.1		

### $C_{IN}$ と $C_{OUT}$ の選択

入力容量  $C_{IN}$  が必要なのは、上側パワー MOSFET のドレインで台形波電流を除去するためです。大きな電圧トランジェントが発生しないようにするには、最大RMS電流に合わせたサイズの低ESR入力コンデンサを推奨します。最大RMS電流は次式で与えられます。

$$I_{RMS} = I_{OUT(MAX)} \frac{\sqrt{V_{OUT}(V_{IN} - V_{OUT})}}{V_{IN}}$$

この式は  $V_{IN} = 2V_{OUT}$  のときに最大値になります。ここで、 $I_{RMS} \cong I_{OUT}/2$  です。設計ではこの単純なワーストケース条件がよく使用されます。条件を大きく振っても値は改善されないからです。コンデンサ・メーカーの規定するリップル電流定格は多くの場合2000時間の寿命試験のみに基づいているので、コンデンサをさらにデレーティングする、つまり必要とされるより高い温度定格のコンデンサを選択することを推奨します。

## アプリケーション情報

設計のサイズまたは高さの要件を満たすため、数個のコンデンサを並列に接続することもできます。入力電圧が低いアプリケーションでは、出力負荷の変化時にトランジェントの影響を最小限に抑えるのに十分なバルク入力容量が必要です。LTC3633A-2には過電圧保護回路が組み込まれていますが、入力の電圧トランジェントがデバイスに対する過電圧の危険を生じないよう、常に注意する必要があります。

C<sub>OUT</sub>の選択は、電圧リップルと負荷ステップによるトランジェントを最小に抑えるのに必要な等価直列抵抗(ESR)、および制御ループの安定性を確保するのに必要なバルク容量の大きさによって決まります。ループの安定性は、負荷トランジェント応答を観察することによってチェックすることができます。出力リップルΔV<sub>OUT</sub>は次式で近似されます。

$$\Delta V_{OUT} < \Delta L \left( ESR + \frac{1}{8 \cdot f \cdot C_{OUT}} \right)$$

低ESRのセラミック・コンデンサを使用する場合は、電荷蓄積要件を満たすように出力コンデンサの値を選択する方が実用的です。負荷ステップ発生時には、帰還ループがスイッチ電流を十分増加させて負荷を支えるまで、出力コンデンサが即座に電流を供給して負荷を支える必要があります。帰還ループが応答するのに要する時間は補償と出力コンデンサのサイズに依存します。負荷ステップに応答するには標準で3~4サイクルを要しますが、最初のサイクルだけ出力が直線的に低下します。出力の低下量V<sub>DROOP</sub>は、通常最初のサイクルの直線的な低下の約3倍です。したがって、およそ以下の出力コンデンサのサイズを出発点に検討を開始することを推奨します。

$$C_{OUT} \approx \frac{3 \cdot \Delta I_{OUT}}{f \cdot V_{DROOP}}$$

この式からは良好な近似結果が得られますが、デューティ・サイクルと負荷ステップの要件によっては、より大きな容量が必要なことがあります。実際のV<sub>DROOP</sub>については、出力に負荷ステップを加えて検証することが必要です。

### セラミックの入力コンデンサおよび出力コンデンサの使用

値の大きい低価格のセラミック・コンデンサを小さなケース・サイズで入手できます。これらはリップル電流と電圧定格が大きく、ESRが小さいので、スイッチング・レギュレータのアプリケーションに最適です。ただし、セラミック・コンデンサの種類によっては、その自己共振特性や高いQ特性が原因で、入力

に使用する場合には注意する必要があります。入力にセラミック・コンデンサを使用し、コードの長いACアダプタで電力を供給すると、出力の負荷ステップによってPV<sub>IN</sub>入力にリングングが誘起されることがあります。最善の場合でも、このリングングが出力に結合して、ループの不安定性と誤認されることがあります。最悪の場合、長いコードを通して電流が急に突入すると、PV<sub>IN</sub>に電圧スパイクが生じてデバイスを損傷するのに十分な大きさになる恐れがあります。詳細な説明については、「アプリケーションノート88」を参照してください。

入力と出力にセラミック・コンデンサを選択する場合は、X5RやX7Rの誘電体を使ったものを選択します。これらの誘電体は、ある特定の値とサイズについてすべてのセラミックの中で温度特性と電圧特性が最も優れています。

### INTV<sub>CC</sub>レギュレータのバイパス・コンデンサ

内部の低損失(LDO)レギュレータは、SV<sub>IN</sub>入力を電源として3.3V電源を形成します。この3.3V電源は、内部バイパス回路に電力を供給し、内部MOSFETスイッチのゲートを駆動します。INTV<sub>CC</sub>ピンはこのレギュレータの出力に接続されており、グラウンドとの間に1μF以上のデカップリング用セラミック・コンデンサを接続する必要があります。このデカップリング・コンデンサは、LTC3633A-2が必要とするトランジェント電流を供給するため、INTV<sub>CC</sub>ピンとPGNDピン間の電氣的接続が低インピーダンスになるようにしてください。この電源は追加のDC負荷電流を必要に応じて供給することのみを目的にしており、大きなトランジェントやAC動作を安定化する目的はありません。その状況ではLTC3633A-2の動作に影響を及ぼす可能性があります。

INTV<sub>CC</sub>レールの電力がSV<sub>IN</sub>ピンから供給される限り、レギュレータの制御回路は、PV<sub>IN</sub>ピンの電圧に関係なく動作します。したがって、SV<sub>IN</sub>入力には、PV<sub>IN1</sub>およびPV<sub>IN2</sub>とは異なる電源電圧から電力を供給できます。この特性によってLTC3633A-2/LTC3633A-3は柔軟性が非常に高くなり、複数の電源を持つシステムで使いやすくなります。

### 複数の電源による動作

チャネル1およびチャネル2は、異なる入力電源で動作できます。SV<sub>IN</sub>の電力供給が維持されているとすると、一方の電源が切断された場合でも、他方のレギュレータは引き続き動作できます。このためには、図2に示すように、簡単なダイオードOR回路を使用します。



## アプリケーション情報

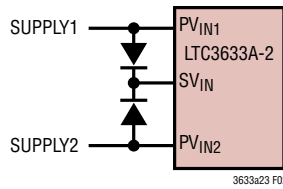


図2. ダイオード OR 回路

さらに、LTC3633A-2/LTC3633A-3は、SV<sub>IN</sub>ピンに電力が供給される限り(最小オフ時間の制約条件を前提として)、PV<sub>IN</sub>ピンの電圧が1.5V以上の降圧レギュレータとして動作します。ただし、PV<sub>IN</sub>ピンの電圧が3V未満では、内部でのオン時間計算誤差が増加するので、オン時間制御動作は保証されません。この状況が生じた場合、出力電圧のレギュレーションは維持されますが、こうした状態では各チャネルのスイッチング周波数が設定周波数からずれる場合があります、2つのチャネル間の位相同期が失われる可能性があります。

### 昇圧コンデンサ

LTC3633A-2では、印加される入力電圧PV<sub>IN</sub>より高い電圧レールを生成するために、「ブートストラップ」回路を採用しています。具体的には、昇圧コンデンサC<sub>BOOST</sub>は、下側のパワーMOSFETがオンするたびに、INTV<sub>CC</sub>とほぼ等しい電圧まで充電されます。このコンデンサの電荷は、必要なトランジェント電流を残りのスイッチング・サイクルの間に供給するために使用されます。上側のMOSFETがオンすると、BOOSTピンの電圧はPV<sub>IN</sub>+3.3Vにほぼ等しくなります。大半のアプリケーションでは、0.1μFのセラミック・コンデンサをBOOSTピンとSWピンの間に近づけて接続することにより、十分な性能が得られます。

### 出力電圧の設定

各レギュレータの出力電圧は、外付けの抵抗分割器で次式に従って設定されます。

$$V_{OUT} = 0.6V \left( 1 + \frac{R2}{R1} \right)$$

目的の出力電圧は、図3に示すように抵抗R1およびR2を適切に選択して設定します。R1とR2に大きい値を選択すると、負荷が0のときの効率が向上する結果が得られますが、V<sub>FB</sub>ノードでの浮遊容量により、好ましくないノイズ結合や位相余

裕の低下を招く恐れがあります。V<sub>FB</sub>ピンのトレースは、SWピンのトレースなどのノイズ発生源から離して配線するよう注意が必要です。メイン制御ループの周波数応答を改善するため、図3に示すように、フィードフォワード・コンデンサC<sub>F</sub>を使用することができます。

V<sub>ON</sub>ピンを出力電圧に接続すると、オン時間が出力電圧に比例するようになり、内部のオン時間サーボ・ループにより、コンバータのスイッチング周波数を設定値に固定することができます。出力電圧がV<sub>ON</sub>の検出範囲(LTC3633A-2の場合は0.6V~6V、LTC3633A-3の場合は1.5V~12V)を外れると、出力電圧はレギュレーション状態に留まりますが、スイッチング周波数は設定周波数からずれることがあります。

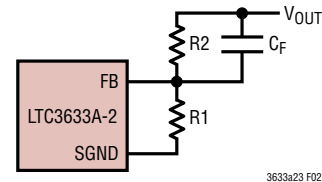


図3. 出力電圧の設定

### 最小オフ時間/オン時間に関する検討事項

最小オフ時間は、LTC3633A-2が下側のパワーMOSFETをオンし、電流コンパレータを動作させて、このパワーMOSFETをオフに戻すことができるまでの最小時間です。この時間は標準45nsです。オン時間制御アーキテクチャでは、最小オフ時間の制限により、最大デューティ・サイクルは次のようになります。

$$DC_{(MAX)} = 1 - f \cdot (t_{OFF(MIN)} + 2 \cdot t_{DEAD})$$

ここで、fはスイッチング周波数、t<sub>DEAD</sub>は非重複時間つまり「デッドタイム」(標準10ns)、t<sub>OFF(MIN)</sub>は最小オフ時間です。たとえば、入力電圧が低下したために最大デューティ・サイクルを超えると、出力はレギュレーション状態から外れてしまいます。このドロップアウト状態を回避するための最小入力電圧は次のとおりです。

$$V_{IN(MIN)} = \frac{V_{OUT}}{1 - f \cdot (t_{OFF(MIN)} + 2 \cdot t_{DEAD})}$$

## アプリケーション情報

逆に、最小オン時間は、上側のパワー MOSFET がその「オン」状態を持続できる最小時間です。この時間は標準 20ns です。連続モード動作では、最小オン時間の制限により、最小デューティ・サイクルは次のようになります。

$$DC_{(MIN)} = (f \cdot t_{ON(MIN)})$$

ここで、 $t_{ON(MIN)}$  は最小オン時間です。この式が示すように、動作周波数を下げると、最小デューティ・サイクルの制約が緩和されます。

最小デューティ・サイクルを超える稀なケースでは、出力電圧はレギュレーション状態に留まりますが、スイッチング周波数は設定値より減少します。この制約は、ほとんどの場合にはきわめて重要なことにならないので、厳しい結果になることを恐れる必要なく、高いスイッチング周波数を採用できます。インダクタの選択とコンデンサの選択のセクションで示すように、スイッチング周波数が高いと小型の基板部品を使用することができるので、アプリケーション回路の占有面積が減少します。

### 内部/外部のループ補償

LTC3633A-2 には、固定の内部ループ補償回路網を使用して、必要な外付け部品点数と設計時間を両方とも削減するためのオプションがあります。この内部ループ補償回路網は、ITH ピンを  $INTV_{CC}$  ピンに接続することによって選択できます。安定性を確保するため、内部補償を使用するのは  $f_{SW} > 1\text{MHz}$  のアプリケーションの場合に限定することを推奨します。あるいは、特定の外部ループ補償部品を選択して、メイン制御ループのトランジェント応答を必要に応じて最適化してもかまいません。外部ループ補償は、目的の回路網を ITH ピンに接続するだけで選択されます。

補償部品の推奨値を図 4 に示します。2MHz のアプリケーションでは、220pF と 13k $\Omega$  の R-C 回路網が妥当な出発点になります。ループの帯域幅は C が小さくなるにつれて大きくなります。R の増加率を C の減少率と同じにするとゼロの周波数が同じ値に保たれるので、帰還ループの最も重要な周波数範囲では位相が同じ状態に保たれます。基板の浮遊容量による高周波の結合を除去するため、ITH ピンに 10pF のバイパス・コンデンサを接続することを推奨します。さらに、フィードフォワード・コンデンサ  $C_F$  を追加すると、前に図 3 で示したように、高周波応答を改善することができます。コンデンサ  $C_F$  は、 $R_2$

との組み合わせで高周波のゼロを発生することにより位相進みを得ることができるので、位相余裕が改善されます。

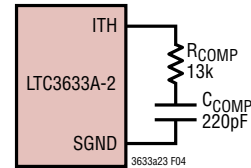


図 4. 補償部品

### トランジェント応答のチェック

レギュレータのループ応答は負荷ステップに対するシステムの応答を観察すればチェックできます。外部補償に合わせて構成する場合は、ITH ピンを使用して制御ループの動作を最適化できるだけでなく、DC 結合および AC フィルタ適用後の閉ループ応答のテスト・ポイントとして ITH ピンを使用できます。このテスト・ポイントでの DC ステップ、立ち上がり時間、およびセトリング動作は、閉ループ応答を反映します。2次特性が支配的なシステムを想定すれば、位相余裕や減衰係数は、このピンで見られるオーバーシュートのパーセンテージを使用して概算することができます。

図 4 の回路に示す ITH ピンの外付け部品は、ほとんどのアプリケーションにおいて妥当な出発点となります。直列 R-C フィルタにより、支配的なポール-ゼロのループ補償が設定されます。これらの値は、プリント基板のレイアウトを完了し、特定の出力コンデンサの種類と容量値を決定したら、トランジェント応答を最適化するために多少は(推奨値の 0.5 倍～2 倍)変更することができます。出力コンデンサのさまざまな種類と値によってループの利得と位相が決まるので、出力コンデンサを選択する必要があります。立ち上がり時間が 1 $\mu$ s 程度の、全負荷電流の 20%～100% の出力電流パルスによって、帰還ループを開くことなく全体的なループの安定性を判断することができる出力電圧波形と ITH ピンの波形が発生します。

スイッチング・レギュレータは負荷電流のステップに応答するのに数サイクルを要します。負荷ステップが発生すると、 $V_{OUT}$  は  $\Delta I_{LOAD} \cdot ESR$  に等しい大きさだけ即座にシフトします。ここで、ESR は  $C_{OUT}$  の等価直列抵抗です。さらに、 $\Delta I_{LOAD}$  により

## アプリケーション情報

C<sub>OUT</sub>の充電または放電が開始され、レギュレータがV<sub>OUT</sub>をその定常値に戻すために使う帰還誤差信号が発生します。この回復期間にV<sub>OUT</sub>をモニタして、安定性に問題があることを示すオーバーシュートやリングングがないかチェックすることができます。

負荷ステップに対するV<sub>OUT</sub>の応答を観察するときには、最初の出力電圧ステップが帰還ループの帯域幅内に入らない場合があるため、標準的な2次オーバーシュート/DC比を使用して位相余裕を決定することはできません。出力電圧のセトリング動作は閉ループ・システムの安定性に関係し、電源全体の実際の性能を表します。制御ループ理論の要点を含む補償部品の最適化の詳細については、弊社の「アプリケーションノート76」を参照してください。

アプリケーションによっては、(10μFを超える)大容量の入力コンデンサが接続されている負荷でスイッチングが行われるとさらに大きなトランジェントが発生することがあります。放電した入力コンデンサが実質的にC<sub>OUT</sub>と並列接続された状態になるため、V<sub>OUT</sub>の急激な低下を引き起こします。負荷に接続しているスイッチの抵抗が低く、急速に駆動された場合、この問題を防止するのに十分な電流を供給できるレギュレータはありません。解決策は負荷スイッチのドライバのターンオン速度を制限することです。ホットスワップ・コントローラはこの目的の専用に設計され、通常は電流制限機能、短絡保護、ソフトスタート機能が組み込まれています。

### MODE/SYNC動作

MODE/SYNCピンは、モード選択と動作周波数同期の両方が可能な多目的ピンです。このピンをフロート状態にするかINTV<sub>CC</sub>に接続すると、チャンネル1でのBurst Mode動作がイネーブルされます。これにより、負荷電流が少ないときの効率が向上しますが、その代償として出力電圧リップルが高くなります。MODE/SYNCピンをグラウンドに接続すると、強制連続モード動作が選択され、発生する固定出力リップルは最小になりますが、軽負荷時の効率が代償となります。

LTC3633A-2はMODE/SYNCピンで外部クロック信号の存在を検出し、入力クロックの位相および周波数に内部発振器を同期させます。外部クロックの存在が検出されると、2つのレギュレータは両方とも強制連続モード動作に移行します。

### 出力電圧トラッキングとソフトスタート

LTC3633A-2では、ユーザーがTRACKSSピンによってその出力電圧の上昇率を制御することができます。0V～0.6Vでは、エラーアンプに入力される0.6Vの内部リファレンスがTRACKSSピンの電圧によって無効になり、帰還電圧はTRACKSSピンの電圧に安定化されます。TRACKSSピンの電圧が0.6Vを超えると、トラッキングはデイスエーブルされ、帰還電圧は内部リファレンス電圧に安定化されます。

TRACKSSピンの電圧は外部電源で駆動できます。あるいは、内部の1.4μAプルアップ電流源を活用し、TRACKSSピンとグラウンドとの間に外付けコンデンサ(C<sub>SS</sub>)を接続することにより、ソフトスタート機能を実装することもできます。出力の立ち上がり時間とTRACKSSピンの容量との関係は次式により求められます。

$$t_{ss} = 430000\Omega \cdot C_{SS}$$

デフォルトの内部ソフトスタート・ランプでは、400μsという最小ソフトスタート時間中にTRACKSSピン入力を無効にすることにより、このソフトスタート時間が強制されます。この理由から、容量値が約1000pFより小さいと、容量がソフトスタート動作に大きく影響することはありません。

図5に示すように、TRACKSSピンを別の電源で駆動する場合は、各チャンネルの出力を設定して、別の電源の出力を同時に、または比例してトラッキングすることができます。以下の説明では、V<sub>OUT1</sub>はマスタ・チャンネルとしてのLTC3633A-2の出力1を指し、V<sub>OUT2</sub>はスレーブ・チャンネルとしての出力2を指します。実際には、どちらのチャンネルをマスタとして使用してもかまいません。

図5aの同時トラッキングを実現するには、追加の抵抗分割器をV<sub>OUT1</sub>に接続し、その中点をスレーブ・チャンネルのTRACKSSピンに接続します。この分割器の比は、図6aに示すスレーブ・チャンネルの帰還分割器の比と同じ値にしてください。このトラッキング・モードでは、V<sub>OUT1</sub>をV<sub>OUT2</sub>より高く設定する必要があります。比例トラッキングを実現するには、(図6bに示すように)マスタ・チャンネルの帰還ピンをスレーブ・チャンネルのTRACKSSピンに接続します。LTC3633A-2では、さまざまな抵抗を選択することにより、図5に示す2つを含むさまざまなトラッキング・モードを実現できます。

## アプリケーション情報

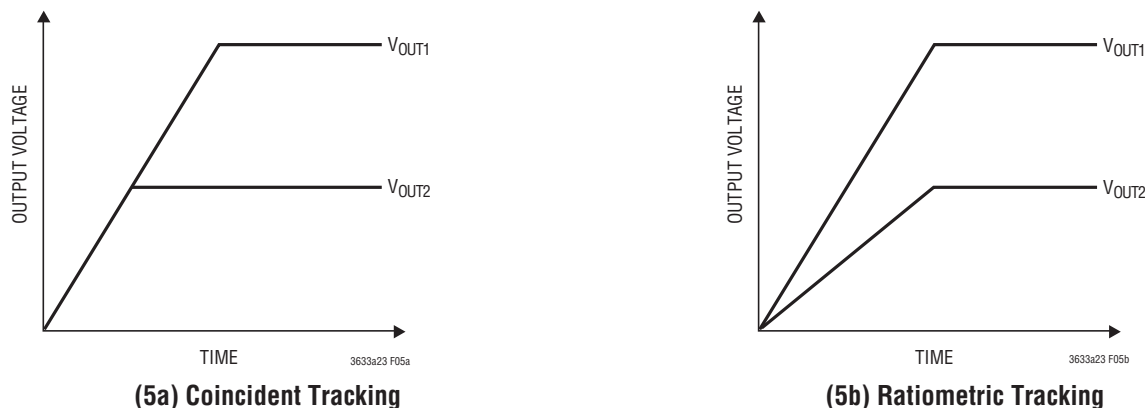


図5. 出力電圧トラッキングの2つの異なるモード

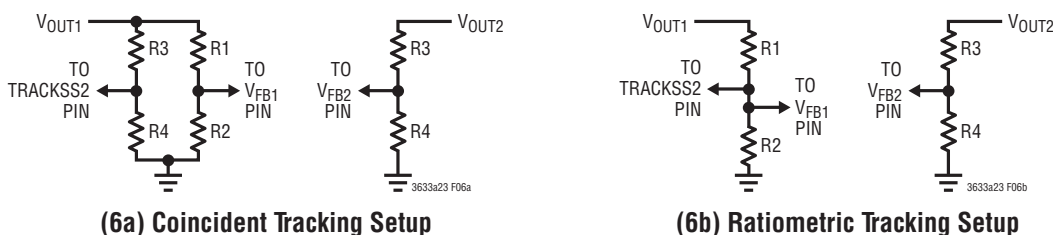


図6. 同時トラッキングおよび比例トラッキングの設定

起動すると、レギュレータはデフォルトでBurst Mode動作になり、出力がその最終値の80%を超える( $V_{FB} > 0.48V$ )まで継続します。出力がこの電圧に達すると、レギュレータの動作モードは、前述したようにMODE/SYNCピンで選択したモードに切り替わります。通常動作時は、(たとえば、追跡時に低下する場合など)出力がその最終値の10%を下回るまで低下すると、レギュレータはBurst Mode動作に自動的に切り替わり、インダクタの飽和を防いでTRACKSSピンの精度を改善します。

### 出力パワーグッド

LTC3633A-2のPGOOD出力は、 $20\Omega$  (標準)のオープンドレイン・プルダウン・デバイスによって駆動されます。このデバイスは、出力電圧が目標のレギュレーション点の5% (標準)以内になるとオフするので、外付けのプルアップ抵抗を介してPGOODピンの電圧を上昇させることができます。出力電圧が目標のレギュレーション点の前後8% (標準)のレギュレーション範囲から外れると、オープンドレイン出力は $20\Omega$ の出力抵抗値でグランド電位になり、PGOODピンの電圧が低下します。この動作を図7で示します。

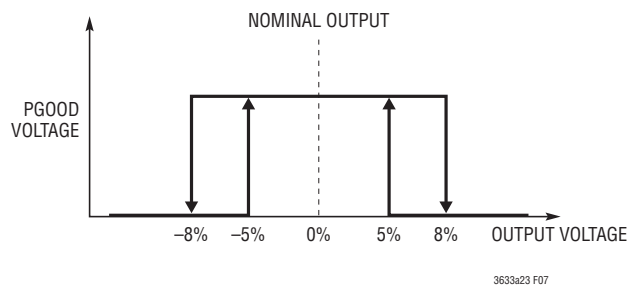


図7. PGOOD ピンの動作

$40\mu s$  (標準)のフィルタ時間は、 $V_{OUT}$ のトランジェント事象の間にPGOOD出力が不必要に変化するのを防止する役割を果たします。このため、出力電圧はPGOODピンが“H”になる前に $40\mu s$ の間5%の目標のレギュレーション範囲内に入っている必要があります。逆に、出力電圧はPGOODピンがグランド電位に低下する前に $40\mu s$ の間8%のレギュレーション範囲から外れる必要があります。



## アプリケーション情報

### 効率に関する検討事項

スイッチング・レギュレータのパーセント表示の効率は、出力電力を入力電力で割って100%を掛けたものに等しくなります。多くの場合、個々の損失を分析して、効率を制限する要素が何であり、また何が変化すれば最も効率が改善されるかを判断することが有益です。パーセント表示での効率は、次式で表すことができます。

$$\% \text{ 効率} = 100\% - (L1 + L2 + L3 + \dots)$$

ここで、L1、L2などは入力電力に対するパーセント値で表した個々の損失です。

回路内の電力を消費するすべての素子で損失が生じますが、LTC3633A-2の回路での損失の大部分は、通常、主に次の3つの要因によって生じます。それは、1)  $I^2R$  損失、2) スwitchング損失と静止電力損失、3) 遷移損失とその他の損失です。

1.  $I^2R$  損失は内部スイッチのDC抵抗  $R_{SW}$  と外付けインダクタのDC抵抗  $R_L$  から計算されます。連続モードでは、平均出力電流はインダクタ  $L$  を流れますが、内蔵の上側パワーMOSFETと下側パワーMOSFETとの間で分かれます。したがって、SWピンを見たときの直列抵抗は、次式のように、上側MOSFETおよび下側MOSFETの両方の  $R_{DS(ON)}$  とデューティ・サイクル(DC)の関数になります。

$$R_{SW} = (R_{DS(ON)TOP})(DC) + (R_{DS(ON)BOT})(1 - DC)$$

上側MOSFETと下側MOSFETの  $R_{DS(ON)}$  は、両方とも「標準的性能特性」の曲線から求めることができます。したがって、 $I^2R$  損失は次式で求められます。

$$I^2R \text{ 損失} = I_{OUT}^2(R_{SW} + R_L)$$

2. 内部のLDOは、 $SV_{IN}$  入力からの電源供給を受けて  $INTV_{CC}$  レールを安定化します。ここでの全電力損失は、スイッチング損失と、制御回路の静止電流損失の合計です。

パワーMOSFETのゲートが“L”から“H”、さらに再び“L”に切り替わるたびに、 $V_{IN}$  からグラウンドに一定量の電荷  $dQ$  が移動します。結果として得られる  $dQ/dt$  は  $INTV_{CC}$  から流出する電流であり、通常はDC制御バイアス電流よりはるかに大きくなります。連続モードでは、 $I_{GATECHG} = f(Q_T + Q_B)$  です。ここで、 $Q_T$  および  $Q_B$  は内蔵の上側および下側パワーMOSFETのゲート電荷であり、 $f$  はスイッチング周波数です。概算を目的とした場合、LTC3633A-2レギュレータの各チャネルでの  $(Q_T + Q_B)$  は、約2.3nCです。

LDO負荷による全電力損失を計算するには、次式に示すように、ゲート充電電流と静止電流を単純に加え、それに  $SV_{IN}$  ピンへの印加電圧を掛けます。

$$P_{LDO} = (I_{GATECHG} + I_Q) \cdot SV_{IN}$$

3. 遷移損失、銅トレース抵抗、内部負荷電流など、その他の「隠れた」損失は、電源システム全体でさらなる効率低下の原因となる可能性があります。遷移損失は、スイッチ・ノードの遷移中に上側パワーMOSFETが短時間飽和領域に留まることから生じます。LTC3633A-2の内部パワー・デバイスは十分速く切り替わるので、これらの損失は他の要因に比べると大きくはありません。

デッドタイムのダイオードの導通損失やインダクタのコア損失など、その他の損失が占める割合は、一般に全追加損失の2%未満です。

### 熱に関する検討事項

LTC3633A-2では、露出したパッケージ裏面の金属板(PGND)をプリント回路基板に十分半田付けして、良好な熱接触を得ることが必要です。こうすると、QFNおよびTSSOPパッケージは非常に優れた熱特性を示します。この熱特性はデバイスが通常動作時に過剰に自己発熱しないようにするために必要です。

大半のアプリケーションでは、LTC3633A-2は効率が高く、その底面が露出したQFNパッケージの熱抵抗は低いので、熱はあまり放散されません。ただし、高い周囲温度、高い入力電源電圧、高いスイッチング周波数、最大出力電流負荷でLTC3633A-2が動作するアプリケーションでは、放散される熱によってデバイスの最大接合部温度を超えることがあります。接合部温度が約150°Cに達すると、2つのパワー・スイッチは両方ともオフし、温度が140°Cに戻るまでオフしたままです。

LTC3633A-2が最大接合部温度の125°Cを超えないようにするには、何らかの熱解析を行う必要があります。熱解析の目的は、電力損失によりデバイスが最大接合部温度を超えるかどうかを判断することです。温度上昇は次式で与えられます。

$$T_{RISE} = P_D \cdot \theta_{JA}$$

# LTC3633A-2/LTC3633A-3

## アプリケーション情報

一例として、 $V_{IN} = SV_{IN} = 12V$ 、 $I_{OUT} = 2A$ 、周波数 = 2MHz、 $V_{OUT} = 1.8V$ のアプリケーションで片方のレギュレータを使用する場合を検討します。「標準的性能特性」のセクションの $R_{DS(ON)}$ のグラフから、周囲温度70°Cでは上側スイッチのオン抵抗は公称145mΩであり、下側スイッチのオン抵抗は公称70mΩであることが分かります。パワー MOSFETの等価抵抗 $R_{SW}$ は次のようになります。

$$R_{DS(ON)TOP} \cdot \frac{1.8V}{12V} + R_{DS(ON)BOT} \cdot \frac{10.2V}{12V} = 81.3m\Omega$$

ゲート駆動に関する前のセクションの説明から、LDOを流れるゲート駆動電流の合計は2MHz・2.3nC = 4.6mAであり、1チャンネルの $I_Q$ は0.65mAであると推定されます(「電気的特性」を参照)。したがって、1つのレギュレータによる全電力損失は次のとおりです。

$$P_D = I_{OUT}^2 \cdot R_{SW} + SV_{IN} \cdot (I_{GATECHG} + I_Q)$$

$$P_D = (2A)^2 \cdot (0.0813\Omega) + (12V) \cdot (4.6mA + 0.65mA) = 0.388W$$

同じ条件で2つのレギュレータを動作させると、電力損失は0.776Wになります。5mm × 4mmのQFNパッケージの接合部-周囲雰囲気間熱抵抗 $\theta_{JA}$ は43°C/W前後です。したがって、周囲温度70°Cで動作するレギュレータの接合部温度は、およそ次の値になります。

$$T_J = 0.776W \cdot 43^\circ C/W + 70^\circ C = 103^\circ C$$

これは最大接合部温度である125°Cより低い値です。周囲温度がさらに高い場合は、接合部-周囲雰囲気間熱抵抗を下げるため、ヒートシンクや冷却ファンを検討してください。あるいは、消費電力の大きいアプリケーションではTSSOPパッケージを選択した方が良い場合があります。TSSOPパッケージの方がQFNパッケージより熱特性が優れているからです。

前記の接合部温度は70°Cでの $R_{DS(ON)}$ から得られたことに留意すると、 $R_{DS(ON)}$ は温度に依存して増加するので、より大きな $R_{DS(ON)}$ に基づいて接合部温度を再計算することが考えられます。103°Cで $R_{SW}$ が12%大きくなると仮定して再計算すると、新しい接合部温度は107°Cになります。より高い周囲温度または大きい負荷電流あるいはその両方がアプリケーションで要求される場合は、ヒートシンクまたは空気流を使用してデバイスの温度上昇を減らすよう注意が必要です。

図8はDC1347デモ用ボード(QFNパッケージ)をベースにした温度ディレーティング曲線です。この曲線を使用すると、最大接合部温度である125°Cを超えないように、与えられたDC負荷電流での許容最大周囲温度を推定することができます。

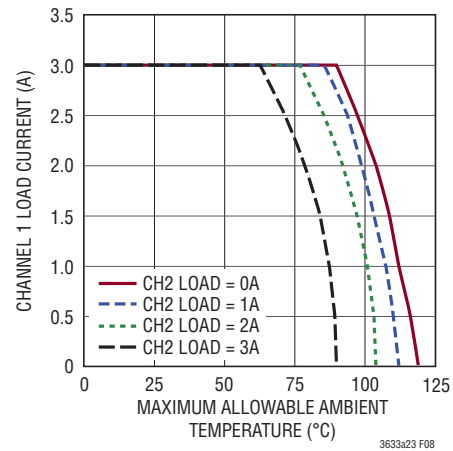


図8. DC1347デモ用回路の温度ディレーティング曲線

### 接合部温度の測定

接合部-周囲雰囲気間熱抵抗は、デバイスが実装されているプリント回路基板上の放熱用銅領域の面積と量、さらにデバイスに対する空気流の量に応じて変化します。この熱抵抗を正しく評価するため、接合部温度を測定する必要があります。接合部温度を直接測定する賢明な方法は、いずれかのピン(PGOOD)にある内部接合ダイオードを使用し、周囲温度の変化に基づいてそのダイオード電圧の変化を測定する方法です。

まず、外付けの受動部品をPGOODピンからすべて取り外し、次にPGOODピンから100μAを引き出してその内部接合ダイオードを導通させ、PGOODピンに負電圧のバイアスをかけます。出力電流負荷なしで、25°C、75°Cおよび125°Cの周囲温度でPGOODの電圧を測定して、PGOODの電圧差と周囲温度差の関係の勾配を確定します。この勾配を確定したら、接合部温度の上昇を、パッケージ内の電力損失と対応する出力負荷電流の関数として測定することができます。この方法でこの測定を行うと、PGOODピンでの絶対最大電圧定格に違反しますが、印加される電力はきわめて小さいため、デバイスを損傷するほどの危険性はありません。



## アプリケーション情報

### 基板レイアウトに関する検討事項

プリント回路基板をレイアウトするときは、以下のチェックリストを使用して、LTC3633A-2が正しく動作するようにしてください。レイアウトでは、以下の項目をチェックしてください。

- 1) 入力コンデンサはPV<sub>IN</sub>ピンとPGNDピンにできるだけ近づけて接続しましたか。このコンデンサは内蔵のパワーMOSFETとそれらのドライバにAC電流を供給します。
- 2) 損失を最小限に抑えるため、出力コンデンサC<sub>OUT</sub>とインダクタLは近づけて接続します。C<sub>OUT</sub>の(-)電極はPGNDとC<sub>IN</sub>の(-)電極の両方に近づけて接続します。
- 3) 抵抗分割器(たとえば、図9のR1～R4)は、C<sub>OUT</sub>の(+)電極とSGNDの近くに終端しているグラウンド・ラインとの間に接続する必要があります。帰還信号V<sub>FB</sub>は、SWラインのようなノイズの多い部品やトレースから離して配線し、帰還信号のトレースはできるだけ短くします。さらに、R<sub>T</sub>抵抗とループ補償部品はSGNDに終端します。
- 4) 影響を受けやすい部品はSWピンから遠ざけます。R<sub>T</sub>抵抗、補償部品、帰還抵抗、およびINTV<sub>CC</sub>バイパス・コンデンサは、SWのトレースおよびインダクタLからすべて離して配線します。
- 5) グラウンド・プレーンがあることが望まれますが、設けられない場合は、信号グラウンドと電源グラウンドを分離して、その両方を低ノイズの共通基準点に接続します。PGNDピンへの接続は、基準点からのトレースの抵抗が最小になるように行います。
- 6) 電力部品の温度上昇を低減するため、すべての層の未使用領域は銅で覆います。これらの銅領域は、パッケージの金属が露出した裏面(PGND)に接続します。

基板レイアウトの例については、図10および11を参照してください。

### 設計例

設計例として、以下の仕様のアプリケーションにLTC3633A-2を使用する場合を考えます。V<sub>IN(MAX)</sub> = 13.2V、V<sub>OUT1</sub> = 1.8V、V<sub>OUT2</sub> = 3.3V、I<sub>OUT(MAX)</sub> = 3A、I<sub>OUT(MIN)</sub> = 10mA、f = 2MHz、V<sub>DROOP</sub> = 約(5%・V<sub>OUT</sub>)。以下の説明では、前のセクションの式を使います。

負荷電流の多少にかかわらず効率が重要なので、Burst Mode動作を利用します。

まず、2MHzのスイッチング周波数に合わせて正しいR<sub>T</sub>抵抗値を選択する必要があります。前述の式に基づいて、R<sub>T</sub>は160kになります。最も近い標準値は162kです。スイッチング周波数の精度が重要でない場合は、RTピンをINTV<sub>CC</sub>ピンに接続してかまいません。

次に、最大のV<sub>IN</sub>で約40%のリプル電流になるようにチャンネル1のインダクタ値を決定します。

$$L1 = \left( \frac{1.8V}{2MHz \cdot 1.2A} \right) \left( 1 - \frac{1.8V}{13.2V} \right) = 0.64\mu H$$

ここでは、0.68μHの標準値で正常に機能します。チャンネル2について同じ式を解くと、インダクタは1μHになります。

C<sub>OUT</sub>は電荷蓄積要件に基づいて選択します。V<sub>DROOP</sub>が90mVで負荷ステップが3Aの場合は、次のようになります。

$$C_{OUT1} \approx \frac{3 \cdot \Delta I_{OUT}}{f \cdot V_{DROOP}} = \frac{3 \cdot (3A)}{(2MHz)(90mV)} = 50\mu F$$

チャンネル1では47μFのセラミック・コンデンサで十分です。(V<sub>DROOP</sub>にはV<sub>OUT</sub>の5%を使用して)チャンネル2について同じ式を解くと、容量は27μFになります(22μFが最も近い標準値です)。

C<sub>IN</sub>は次の最大電流定格を満たすサイズのものにします。

$$I_{RMS} = 3A \sqrt{\frac{1.8V(13.2V - 1.8V)}{13.2V}} = 1A$$

チャンネル2についてこの式を解くと、RMS入力電流は1.3Aになります。ほとんどのアプリケーションでは、各PV<sub>IN</sub>入力を47μFのセラミック・コンデンサでデカップリングすれば十分です。

最後に、帰還抵抗を選択する必要があります。R1およびR3に対して12.1kを選択すると、R2およびR4は次のように計算されます。

$$R2 = (12.1k) \cdot \left( \frac{1.8V}{0.6V} - 1 \right) = 24.2k$$

$$R4 = (12.1k) \cdot \left( \frac{3.3V}{0.6V} - 1 \right) = 54.5k$$

最終的な回路を図9に示します。

# LTC3633A-2/LTC3633A-3

## アプリケーション情報

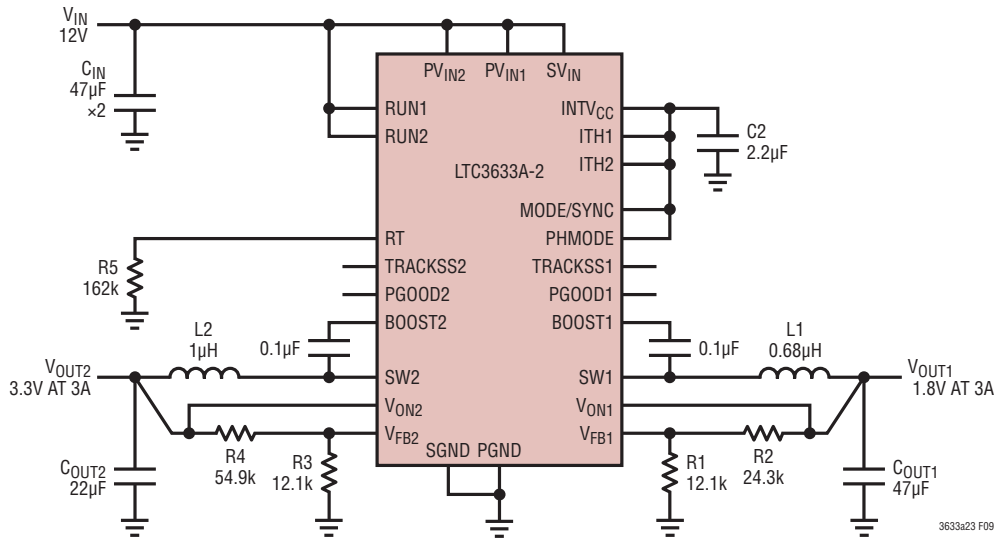


図9. 設計例の回路

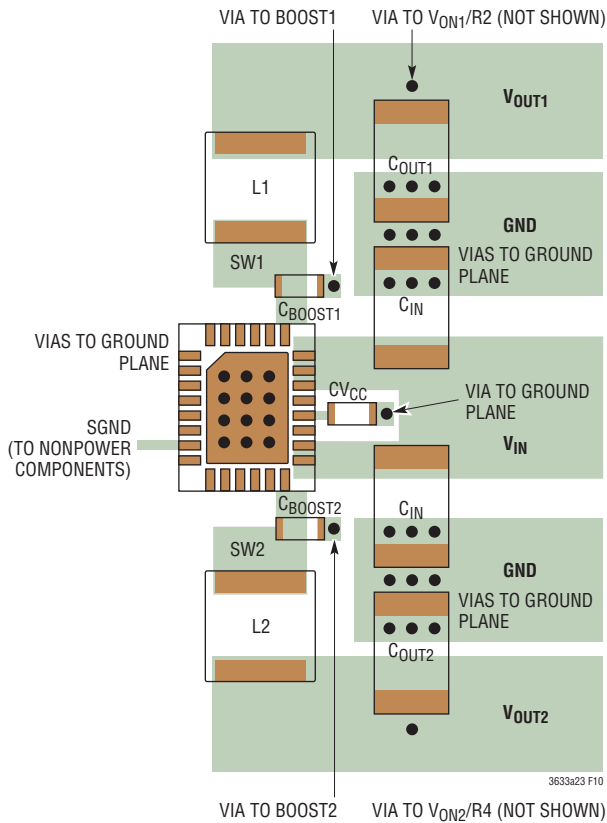


図10. QFNパッケージのパワー部品レイアウトの例

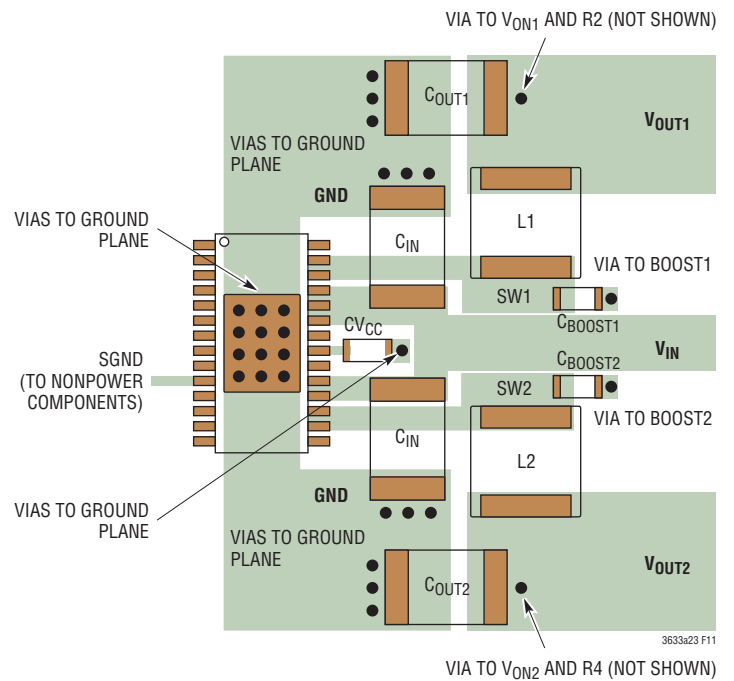
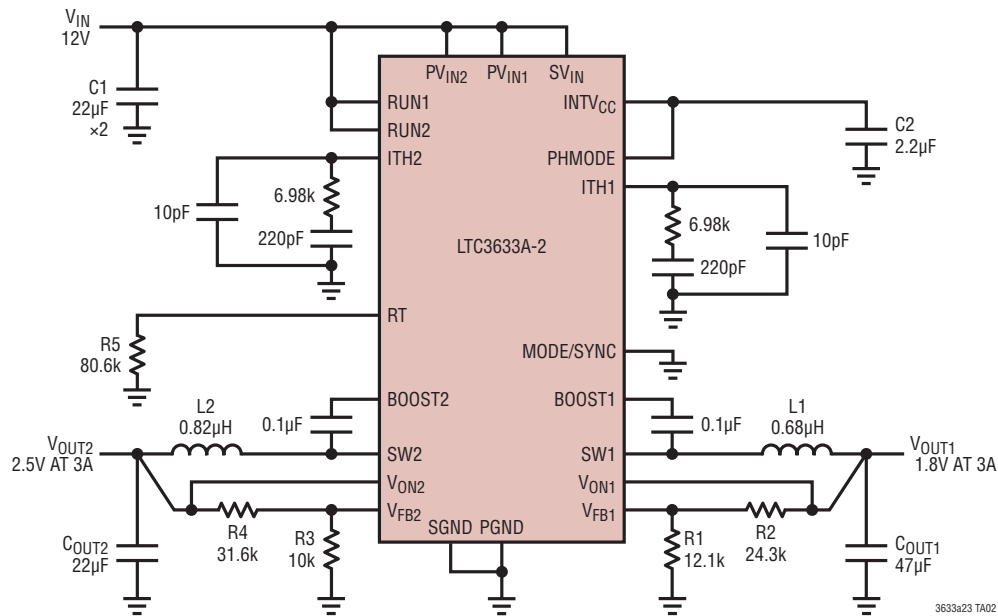


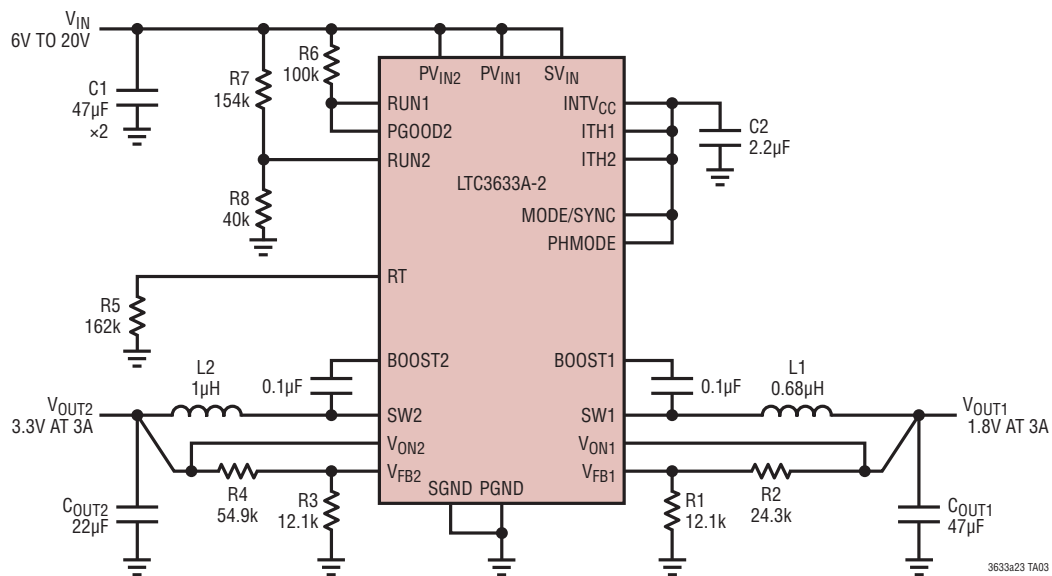
図11. TSSOPパッケージのパワー部品レイアウトの例

## 標準的応用例

### 1.8V/2.5V、4MHz降圧レギュレータ



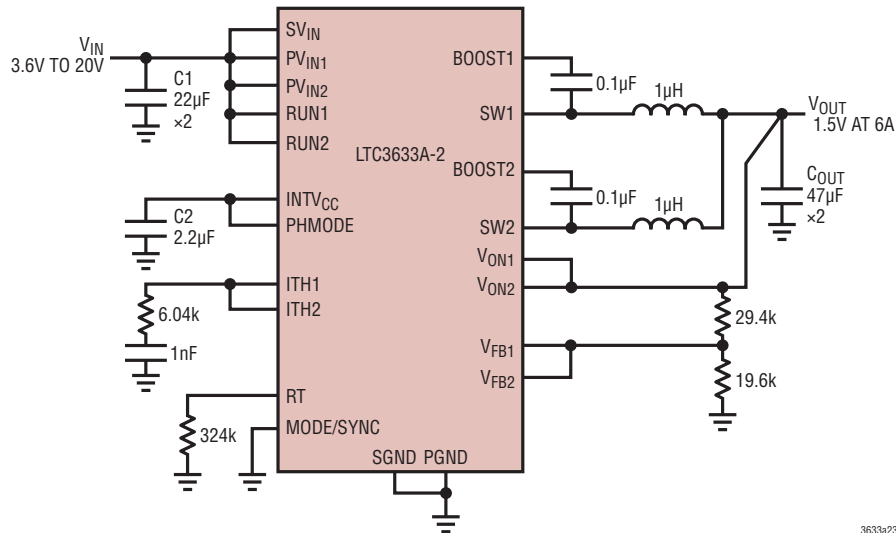
### 6V入力のUVLO機能を備えた3.3V/1.8V順序制御レギュレータ (V\_OUT2の後にV\_OUT1をイネーブル)





## 標準的応用例

### 6A、1MHzの2相降圧レギュレータ

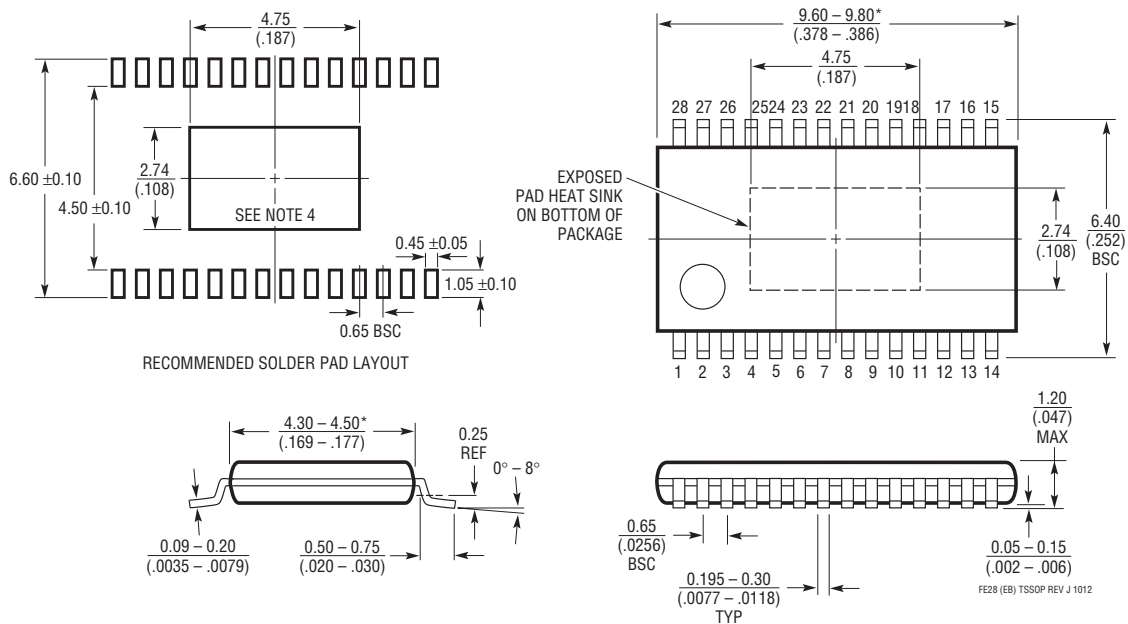


3633a23 TA07

## パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

### FE Package 28-Lead Plastic TSSOP (4.4mm) (Reference LTC DWG # 05-08-1663 Rev J) Exposed Pad Variation EB



#### NOTE:

- 標準寸法：ミリメートル
- 寸法はミリメートル / (インチ)
- 図は実寸とは異なる

- 露出パッド接着のための推奨最小 PCB メタルサイズ

\* 寸法にはモールドのバリを含まない。

モールドのバリは各サイドで 0.150mm (0.006") を超えないこと

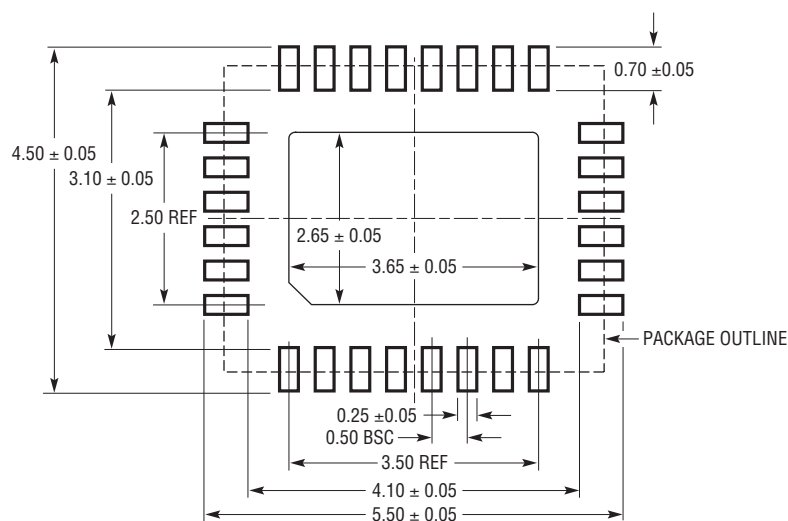
3633a23fa

# LTC3633A-2/LTC3633A-3

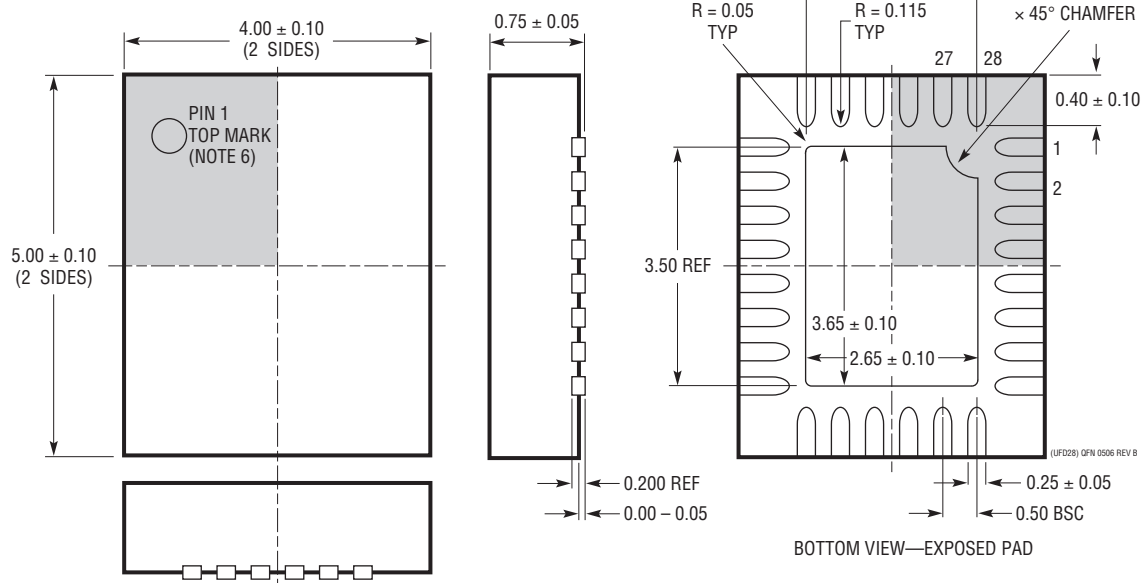
## パッケージ

最新のパッケージ図面については、<http://www.linear-tech.co.jp/designtools/packaging/>を参照してください。

**UFD Package**  
**28-Lead Plastic QFN (4mm × 5mm)**  
(Reference LTC DWG # 05-08-1712 Rev B)



RECOMMENDED SOLDER PAD PITCH AND DIMENSIONS  
APPLY SOLDER MASK TO AREAS THAT ARE NOT SOLDERED



### NOTE:

- 図はJEDECパッケージ外形M0-220のバリエーション(WXXX-X)にするよう提案されている
- 図は実寸とは異なる
- 全ての寸法はミリメートル
- パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。  
モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
- 露出パッドは半田メッキとする
- 網掛けの部分はパッケージの上面と底面のピン1の位置の参考に過ぎない



## 改訂履歴

REV	日付	概要	ページ番号
A	12/13	「絶対最大定格」を明確化。	2

