

特長

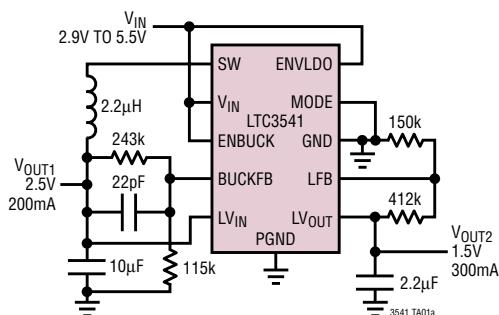
- 高効率の500mA降圧コンバータ+300mA VLDOTMレギュレータ
自動起動によって、VLDO/リニア・レギュレータ出力より前に降圧出力に電力を供給
- 独立した高効率500mA降圧コンバータ(V_{IN} :2.7V~5.5V)
- 30mAスタンダードアローン・モードを備えた300mA VLDOレギュレータ
- 外付けショットキー・ダイオードが不要
- 降圧出力電圧範囲:0.8V~5V
- VLDO入力電圧範囲(LV_{IN}):0.9V~5.5V
- VLDO出力電圧範囲:0.4V~4.1V
- 固定周波数パルス・スキップ動作またはBurst Mode[®]動作を選択可能
- 短絡保護機能
- 電流モード動作により、優れた入力および負荷過渡応答を実現
- 固定周波数動作:2.25MHz
- 低ドロップアウトの降圧動作:100%デューティ・サイクル
- 熱特性が改善された小型(3mm×3mm)10ピンDFNパッケージ

アプリケーション

- PDA/パームトップPC
- デジタルカメラ
- 携帯電話
- PCカード
- ワイヤレス・モ뎀およびDSLモ뎀
- 他の携帯電源システム

標準的応用例

LTC3541の標準的応用例



概要

LTC[®]3541は同期整流式降圧DC/DCコンバータとVLDO (very low dropout) リニア・レギュレータを組み合わせることにより、最小限の外付け部品で1つの入力電圧から2つの出力電圧を供給することができます。デュアル出力動作に設定した場合は、自動起動機能により、外部pin制御なしで、VLDOレギュレータ出力をイネーブルする前に降圧出力を制御しながら安定化します。また、外部pin制御によって、降圧出力より前にVLDO/リニア・レギュレータ出力をイネーブルするシーケンスも可能です。入力電圧範囲はリチウムイオン・バッテリ駆動アプリケーションに最適なだけでなく、5Vまたは3.3Vレールからサブ3.3Vロジックに電力供給するのにも最適です。

同期整流式降圧コンバータは標準90%という高い効率で出力を供給し、2.25MHzでスイッチングを行ないながら最大500mAの出力電流を連続供給できるので、小型の表面実装インダクタやコンデンサを使用可能です。モード選択pinにより、Burst Mode動作をイネーブルして軽負荷電流で高効率を達成するか、ディスエーブルして低ノイズの固定周波数動作を行うかを選択できます。

VLDOレギュレータは、わずか2.2μFのセラミック・コンデンサを使用して最大300mAの出力電流を連続供給可能な低ノイズ、低電圧出力を供給します。VLDOレギュレータの入力供給電圧(LV_{IN})は降圧レギュレータまたは別の電源から供給できます。

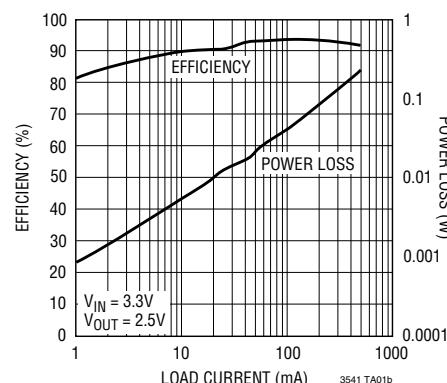
LT、**LT**、**LTC**および**LTM**はリニアテクノロジー社の登録商標です。

VLDOはリニアテクノロジー社の商標です。

他の全ての商標はそれぞれの所有者に所有権があります。

5481178, 6611131, 6304066, 6498466, 6580258を含む米国特許によって保護されています。

降圧(バースト)効率および電力損失と負荷電流



絶対最大定格

(Note 1)

電源電圧:

V_{IN} 、 LV_{IN} $-0.3V \sim 6V$

$LV_{IN} - V_{IN}$ $<0.3V$

ピン電圧:

ENVLDO、ENBUCK、MODE、SW、

LFB、BUCKFB $-0.3V \sim (V_{IN} + 0.3V)$

リニア・レギュレータの $I_{OUT(MAX)}$ (100ms) (Note 9) 100mA

動作周囲温度範囲

(Note 2) $-40^{\circ}C \sim 85^{\circ}C$

接合部温度 (Note 5) $125^{\circ}C$

保存温度範囲 $-65^{\circ}C \sim 125^{\circ}C$

パッケージ/発注情報

TOP VIEW	
V_{IN}	[1]
ENBUCK	[2]
BUCKFB	[3]
LFB	[4]
LV_{OUT}	[5]
11	
SW	[10]
ENVLDO	[9]
MODE	[8]
GND	[7]
LV_{IN}	[6]
DD PACKAGE 10-LEAD (3mm × 3mm) PLASTIC DFN $T_{JMAX} = 125^{\circ}C$, $\theta_{JA} = 43^{\circ}C/W$ EXPOSED PAD (PIN 11) IS GND, MUST BE SOLDERED TO PCB	
ORDER PART NUMBER	DD PART MARKING
LTC3541EDD	LCBS
Order Options Tape and Reel: Add #TR Lead Free: Add #PBF Lead Free Tape and Reel: Add #TRPBF Lead Free Part Marking: http://www.linear-tech.co.jp/leadfree/	

より広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^{\circ}C$ での値。注記がない限り $V_{IN} = 3.6V$ 。(Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
I_{PK}	Peak Inductor Current	$V_{IN} = 4.2V$ (Note 8)		0.8	0.95	1.25
I_{BUCKFB}	BUCKFB Pin Input Current	$V_{BUCKFB} = 0.9V$	●		± 50	nA
I_{LFB}	LFB Pin Input Current	$V_{LFB} = 0.45V$	●	-200	-40	nA
V_{IN}	Input Voltage Range	(Note 4)	●	2.7	5.5	V
$V_{IN(LINEREG)}$	Buck V_{IN} Line Regulation	$V_{IN} = 2.7V$ to $5.5V$, ENBUCK = V_{IN} , ENVLDO = 0V, MODE = V_{IN} (Note 6)	●	0.04	0.4	%/V
	VLDO V_{IN} Line Regulation (Referred to LFB)	$V_{IN} = 2.7V$ to $5.5V$, $LV_{OUT} = 1.2V$, ENBUCK = V_{IN} , ENVLDO = V_{IN} , $I_{OUT(VLDO)} = 100mA$, $LV_{IN} = 1.5V$		0.6		mV/V
	Linear Regulator V_{IN} Line Regulation (Referred to LFB)	$V_{IN} = 2.7V$ to $5.5V$, $LV_{OUT} = 1.2V$, ENBUCK = 0V, ENVLDO = V_{IN} , $I_{OUT(LREG)} = 10mA$		0.6		mV/V
$LV_{IN(LINEREG)}$	LV_{IN} Line Regulation (Referred to LFB)	$LV_{IN} = 0.9V$ to $5.5V$, $V_{IN} = 5.5V$, $LV_{OUT} = 0.4V$, ENBUCK = V_{IN} , ENVLDO = V_{IN} , MODE = V_{IN} , $I_{OUT(VLDO)} = 100mA$		0.3		mV/V
$VLDO_{DO}$	$LV_{IN} - LV_{OUT}$ Dropout Voltage (Note 9)	$LV_{IN} = 1.5V$, ENBUCK = V_{IN} , ENVLDO = V_{IN} , MODE = V_{IN} , $I_{OUT(VLDO)} = 50mA$, $V_{LFB} = 0.3V$		28	60	mV
$V_{LOADREG}$	Buck Output Load Regulation	ENBUCK = V_{IN} , ENVLDO = 0V, MODE = V_{IN} (Note 6)		0.5		%
	VLDO Output Load Regulation	$I_{OUT(VLDO)} = 1mA$ – $300mA$, $LV_{IN} = 1.5V$, $LV_{OUT} = 1.2V$, ENBUCK = V_{IN} , ENVLDO = V_{IN} , MODE = V_{IN}	●	0.25	0.5	%
	Linear Regulator Output Load	$I_{OUT(LREG)} = 1mA$ – $30mA$, $LV_{OUT} = 1.2V$, ENBUCK = 0V, ENVLDO = V_{IN}	●	0.25	0.5	%
V_{BUCKFB}	Reference Regulation Voltage (Note 6)	ENBUCK = V_{IN} , ENVLDO = 0V, $T_A = 25^{\circ}C$		0.784	0.8	0.816
		ENBUCK = V_{IN} , ENVLDO = 0V, $0^{\circ}C \leq T_A \leq 85^{\circ}C$		0.782	0.8	0.818
		ENBUCK = V_{IN} , ENVLDO = 0V, $-40^{\circ}C \leq T_A \leq 85^{\circ}C$	●	0.78	0.8	0.82
V_{LFB}	Reference Regulation Voltage (Note 7)	ENBUCK = 0V, ENVLDO = V_{IN} , $T_A = 25^{\circ}C$		0.392	0.4	0.408
		ENBUCK = 0V, ENVLDO = V_{IN} , $0^{\circ}C \leq T_A \leq 85^{\circ}C$		0.391	0.4	0.409
		ENBUCK = 0V, ENVLDO = V_{IN} , $-40^{\circ}C \leq T_A \leq 85^{\circ}C$	●	0.390	0.4	0.410

3541fa

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り $V_{IN} = 3.6\text{V}$ 。(Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
I_S	Buck + VLDO Burst Mode Sleep V_{IN} Quiescent Current	$LV_{IN} = 1.5\text{V}$, $LV_{OUT} = 1.2\text{V}$, $\text{ENBUCK} = V_{IN}$, $\text{ENVLDO} = V_{IN}$, $\text{MODE} = 0\text{V}$, $I_{OUT(VLDO)} = 10\mu\text{A}$, $V_{BUCKFB} = 0.9\text{V}$		85		μA	
	Buck + VLDO Burst Mode Active V_{IN} Quiescent Current	$LV_{IN} = 1.5\text{V}$, $LV_{OUT} = 1.2\text{V}$, $\text{ENBUCK} = V_{IN}$, $\text{ENVLDO} = V_{IN}$, $\text{MODE} = 0\text{V}$, $I_{OUT(VLDO)} = 10\mu\text{A}$, $V_{BUCKFB} = 0.7\text{V}$		315		μA	
	Buck + VLDO Pulse-Skip Mode Active V_{IN} Quiescent Current	$LV_{IN} = 1.5\text{V}$, $LV_{OUT} = 1.2\text{V}$, $\text{ENBUCK} = V_{IN}$, $\text{ENVLDO} = V_{IN}$, $\text{MODE} = V_{IN}$, $I_{OUT(VLDO)} = 10\mu\text{A}$, $V_{BUCKFB} = 0.7\text{V}$		300		μA	
	Buck Burst Mode Sleep V_{IN} Quiescent Current	$V_{BUCKFB} = 0.9\text{V}$, $I_{OUT(BUCK)} = 0\text{A}$, $\text{ENBUCK} = V_{IN}$, $\text{ENVLDO} = 0\text{V}$, $\text{MODE} = 0\text{V}$		55		μA	
	Buck Burst Mode Active V_{IN} Quiescent Current	$V_{BUCKFB} = 0.7\text{V}$, $I_{OUT(BUCK)} = 0\text{A}$, $\text{ENBUCK} = V_{IN}$, $\text{ENVLDO} = 0\text{V}$, $\text{MODE} = 0\text{V}$		300		μA	
	Buck Pulse-Skip Mode Active V_{IN} Quiescent Current	$V_{BUCKFB} = 0.7\text{V}$, $I_{OUT(BUCK)} = 0\text{A}$, $\text{ENBUCK} = V_{IN}$, $\text{ENVLDO} = 0\text{V}$, $\text{MODE} = V_{IN}$		285		μA	
	Linear Regulator V_{IN} Quiescent Current	$LV_{OUT} = 1.2\text{V}$, $\text{ENBUCK} = 0\text{V}$, $\text{ENVLDO} = V_{IN}$, $I_{OUT(LREG)} = 10\mu\text{A}$		50		μA	
	V_{IN} Shutdown Quiescent Current	$\text{ENBUCK} = 0\text{V}$, $\text{ENVLDO} = 0\text{V}$		2.5		μA	
	LV_{IN} Shutdown Quiescent Current	$LV_{IN} = 3.6\text{V}$, $\text{ENBUCK} = 0\text{V}$, $\text{ENVLDO} = 0\text{V}$		0.1		μA	
f_{OSC}	Oscillator Frequency		●	1.8	2.25	2.7	MHz
R_{PFET}	$R_{DS(ON)}$ of P-Channel MOSFET	$I_{SW} = 100\text{mA}$			0.25		Ω
R_{NFET}	$R_{DS(ON)}$ of N-Channel MOSFET	$I_{SW} = 100\text{mA}$			0.35		Ω
I_{LSW}	SW Leakage	Enable = 0V, $V_{SW} = 0\text{V}$ or 6V, $V_{IN} = 6\text{V}$			± 0.01	± 1	μA
V_{IH}	Input Pin High Threshold	MODE, ENBUCK, ENVLDO	●	0.9			V
V_{IL}	Input Pin Low Threshold	MODE, ENBUCK, ENVLDO	●		0.3		V
I_{MODE} , I_{ENBUCK} , I_{ENVLDO}	Input Pin Current		●		± 0.01	± 1	μA

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: LTC3541は、0°C～85°Cの温度範囲で性能仕様に適合することが保証されている。VLDO/リニア・レギュレータの出力は $T_J \approx T_A$ になるようパルス負荷条件でテストされ、仕様が規定されており、製造時に25°Cで全数テストされる。 $-40^\circ\text{C} \sim 85^\circ\text{C}$ の動作温度範囲での仕様は設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。

Note 3: VLDOレギュレータの安定化に必要な最小動作 V_{IN} 電圧は次のとおりである。

$$V_{IN} \geq LV_{OUT} + V_{DROPOUT} \text{ および } V_{IN} \geq 0.9\text{V}$$

Note 4: VLDOレギュレータおよびリニア・レギュレータの安定化に必要な最小動作 V_{IN} 電圧は次のとおりである。

$$V_{IN} \geq LV_{OUT} + 1.4\text{V} \text{ および } V_{IN} \geq 2.7\text{V}$$

Note 5: T_J は周囲温度(T_A)および消費電力(P_D)から次式に従って計算される。

$$T_J = T_A + (P_D \cdot 43^\circ\text{C/W})$$

Note 6: LTC3541は V_{BUCKFB} を誤差アンプの出力に接続する独自のテスト・モードでテストされる。リファレンス・レギュレーションとライン・レギュレーションのテストでは、誤差アンプの出力はミッドポイントに設定される。ロード・レギュレーションのテストでは、誤差アンプの出力は信号範囲の最小と最大にドライブされる。

Note 7: 閉ループ・リニア・レギュレータの構成で、 $LV_{OUT} = 1.2\text{V}$ 、 $I_{LOAD} = 10\mu\text{A}$ で測定される。

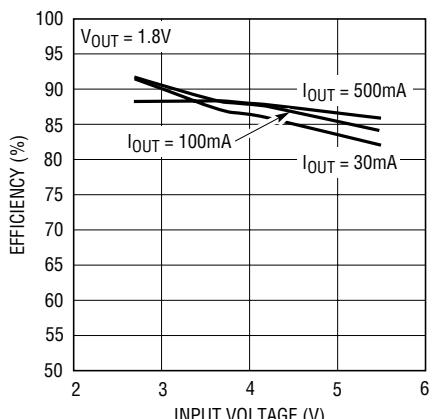
Note 8: スロープ補償をディスエーブルした状態で、独自のテスト・モードで測定される。

Note 9: 測定は、設計、特性評価および統計学的なプロセス・コントロールで確認されている。

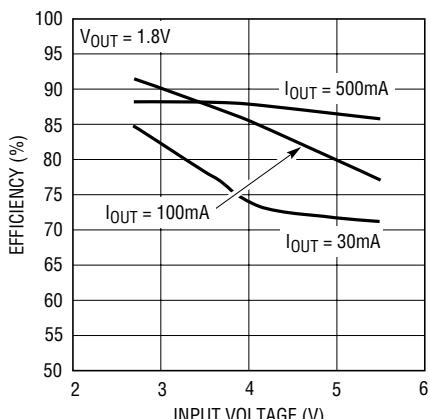
Note 10: このデバイスには短時間の過負荷状態の間デバイスを保護するための過熱保護機能が備わっている。過熱保護機能がアクティブなとき接合部温度は125°Cを超える。規定された最高動作接合部温度を超えた動作が継続すると、デバイスの信頼性を損なうおそれがある。

標準的性能特性

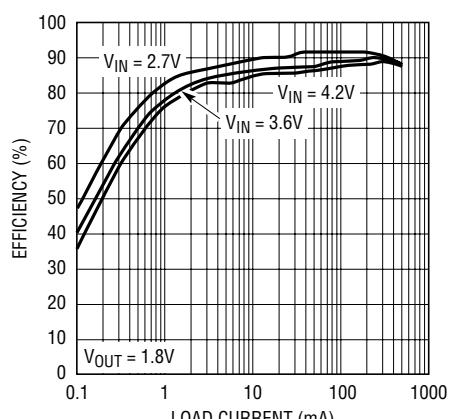
降圧コンバータの効率と
入力電圧(バースト)



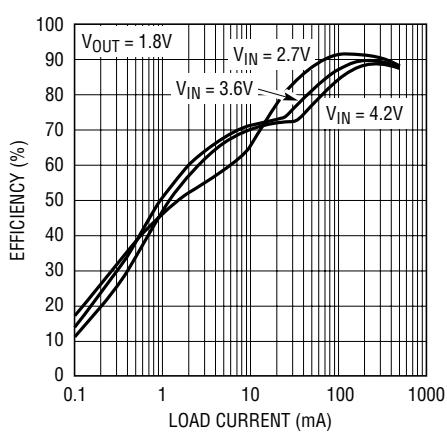
降圧コンバータの効率と
入力電圧(パルス・スキップ)



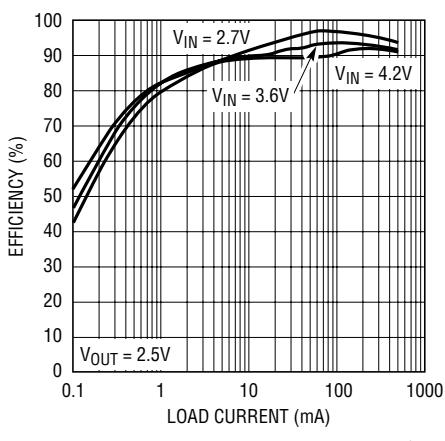
降圧コンバータの効率と
負荷電流(バースト)



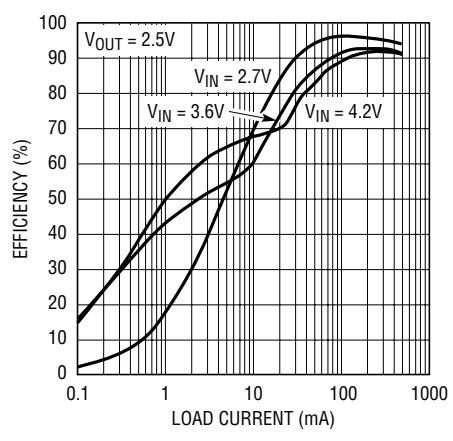
降圧コンバータの効率と
負荷電流(パルス・スキップ)



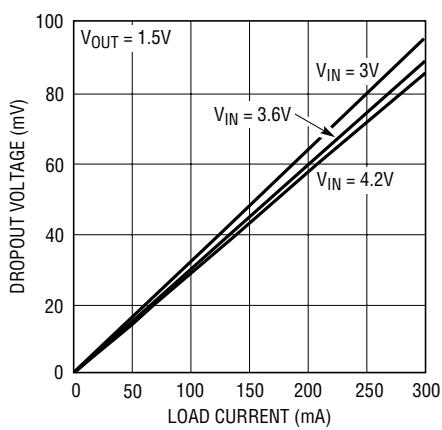
降圧コンバータの効率と
負荷電流(バースト)



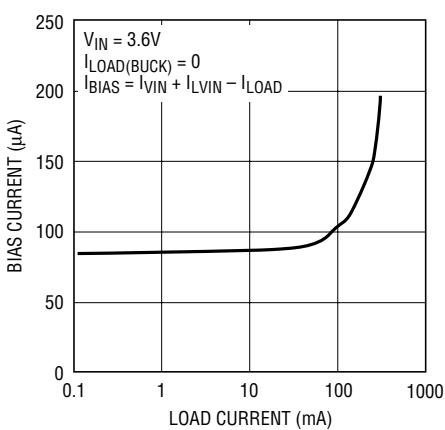
降圧コンバータの効率と
負荷電流(パルス・スキップ)



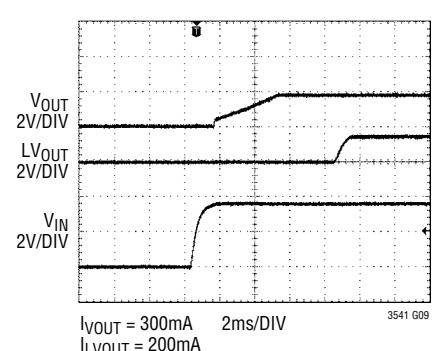
VLD0のドロップアウト電圧と
負荷電流



降圧コンバータ(バースト)および
VLD0のバイアス電流とVLD0の
負荷電流



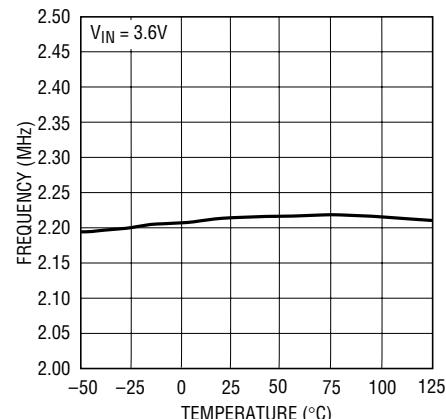
出力(自動起動シーケンス、パル
ス・スキップの降圧コンバータ)
と時間



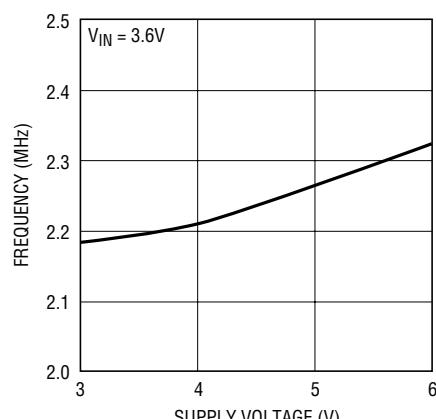
3541fa

標準的性能特性

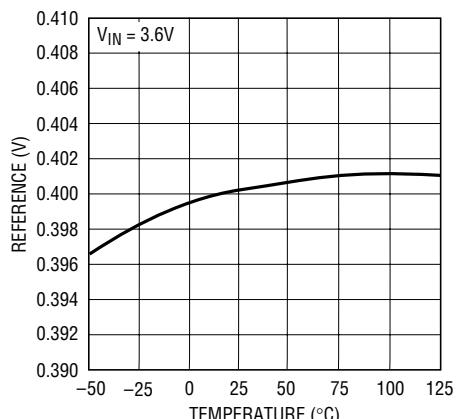
発振器周波数と温度



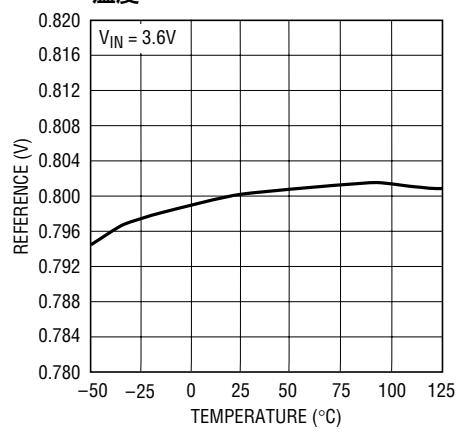
発振器周波数と電源電圧



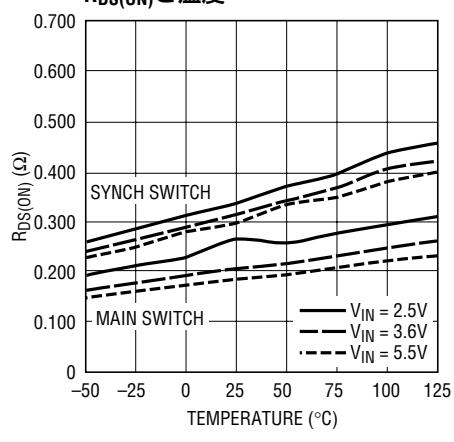
VLD0/リニア・レギュレータの
リファレンスと温度



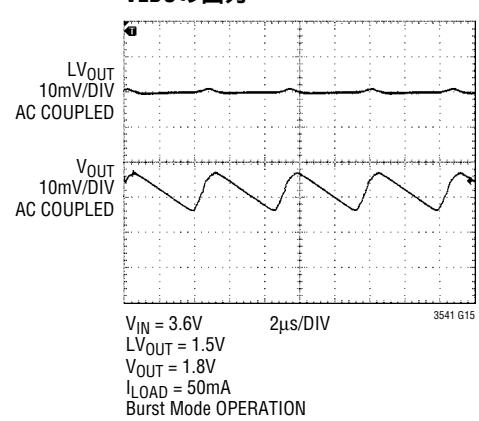
降圧コンバータのリファレンスと
温度



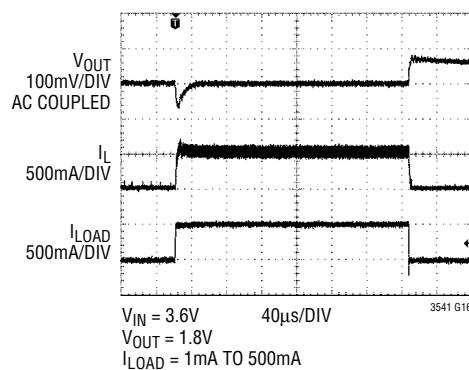
R_{DSON}(ON)と温度



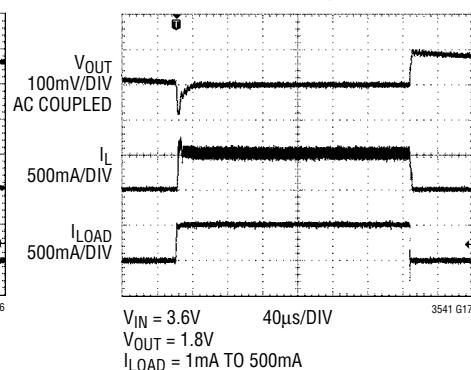
降圧コンバータ(バースト)と
VLD0の出力



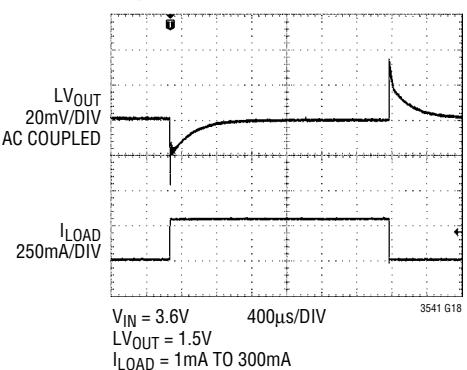
降圧コンバータ(パルス・スキップ)
の1mAから500mAの負荷ステップ



降圧コンバータ(バースト)の
1mAから500mAの負荷ステップ

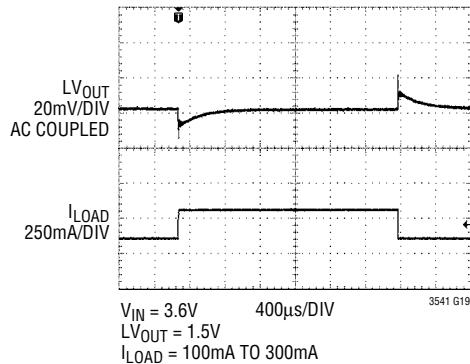


VLD0の1mAから500mAの
負荷ステップ

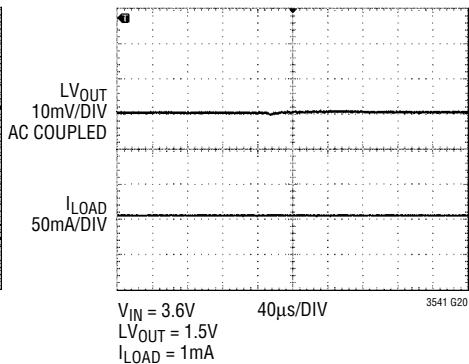


標準的性能特性

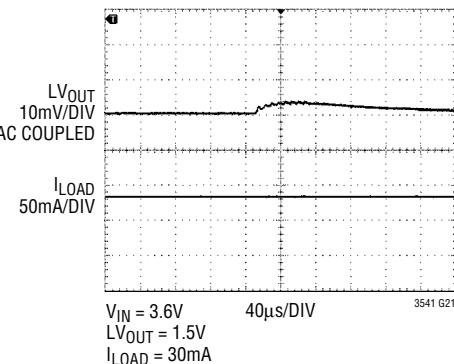
VLD0の100mAから300mAの負荷ステップ



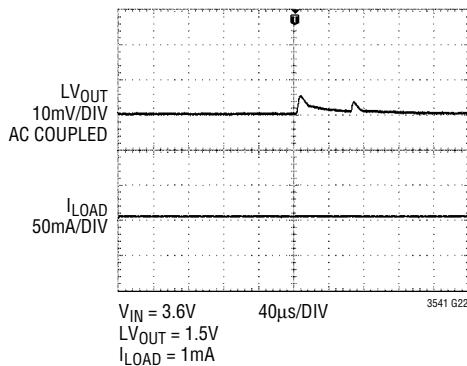
リニア・レギュレータからVLD0への過渡ステップ、負荷 = 1mA



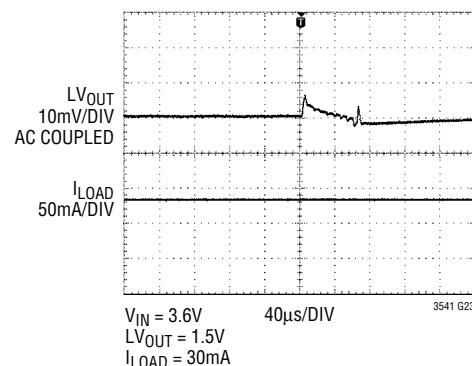
リニア・レギュレータからVLD0への過渡ステップ、負荷 = 30mA



VLD0からリニア・レギュレータへの過渡ステップ、負荷 = 1mA



VLD0からリニア・レギュレータへの過渡ステップ、負荷 = 30mA



ピン機能

V_{IN}(ピン1):主電源ピン。このピンは近くで10μF以上のコンデンサを使ってGNDにデカップリングする必要があります。

ENBUCK(ピン2):降圧コンバータのイネーブル・ピン。このピンをロジック“H”にドライブすると降圧レギュレータをイネーブルします。

BUCKFB(ピン3):降圧レギュレータの帰還ピン。このピンは外部抵抗分割器から降圧レギュレータの帰還電圧を受け取ります。

LFB(ピン4):VLDO/リニア・レギュレータの帰還ピン。このピンは外部抵抗分割器からVLDOまたはリニア・レギュレータの帰還電圧を受け取ります。

LV_{OUT}(ピン5):VLDO/リニア・レギュレータの出力ピン。このピンはVLDOまたはリニア・レギュレータからの安定化された出力電圧を供給します。

LV_{IN}(ピン6):VLDO/リニア・レギュレータの入力電源ピン。このピンはVLDOのパワーFETの入力電源電圧を供給します。

GND(ピン7):アナログ・グランド・ピン。

MODE(ピン8):降圧モード選択ピン。このピンをロジック“H”にドライブすると降圧レギュレータのパルス・スキップ動作をイネーブルし、ロジック“L”にドライブすると降圧レギュレータのBurst Mode動作をイネーブルします。

ENVLD0(ピン9):VLDO/リニア・レギュレータのイネーブル・ピン。このピンをロジック“H”にドライブすると、ENBUCK ピンがロジック“L”にドライブされているときはリニア・レギュレータをイネーブルし、ENBUCK ピンがロジック“H”にドライブされているときはVLDOをイネーブルします。

SW(ピン10):スイッチ・ノード・ピン。このピンは内部のメイン・パワーMOSFETスイッチと同期パワーMOSFETスイッチを降圧レギュレータの外部インダクタに接続します。

露出パッド(ピン11):グランド・ピン。グランドへの電気的接続とPCBへの十分な熱接触の両方を与えるため、このピンをPCBに半田付けする必要があります。

注記:LTC3541の制御ピンの真理値表を表1に示します。

表1. LTC3541の制御ピンの真理値表

ピン名			動作の説明
ENBUCK	ENVLD0	MODE	
0	0	X	LTC3541をパワーダウン
0	1	X	降圧をパワーダウン、VLDOレギュレータをパワーダウン、リニア・レギュレータをイネーブル
1	0	0	降圧をイネーブル、VLDOレギュレータをパワーダウン、リニア・レギュレータをパワーダウン、Burst Mode動作
1	0	1	降圧をイネーブル、VLDOレギュレータをパワーダウン、リニア・レギュレータをパワーダウン、パルス・スキップ・モード動作
1	1	0	降圧をイネーブル、VLDOレギュレータをイネーブル、リニア・レギュレータをパワーダウン、Burst Mode動作
1	1	1	降圧をイネーブル、VLDOレギュレータをイネーブル、リニア・レギュレータをパワーダウン、パルス・スキップ・モード動作

機能ブロック図

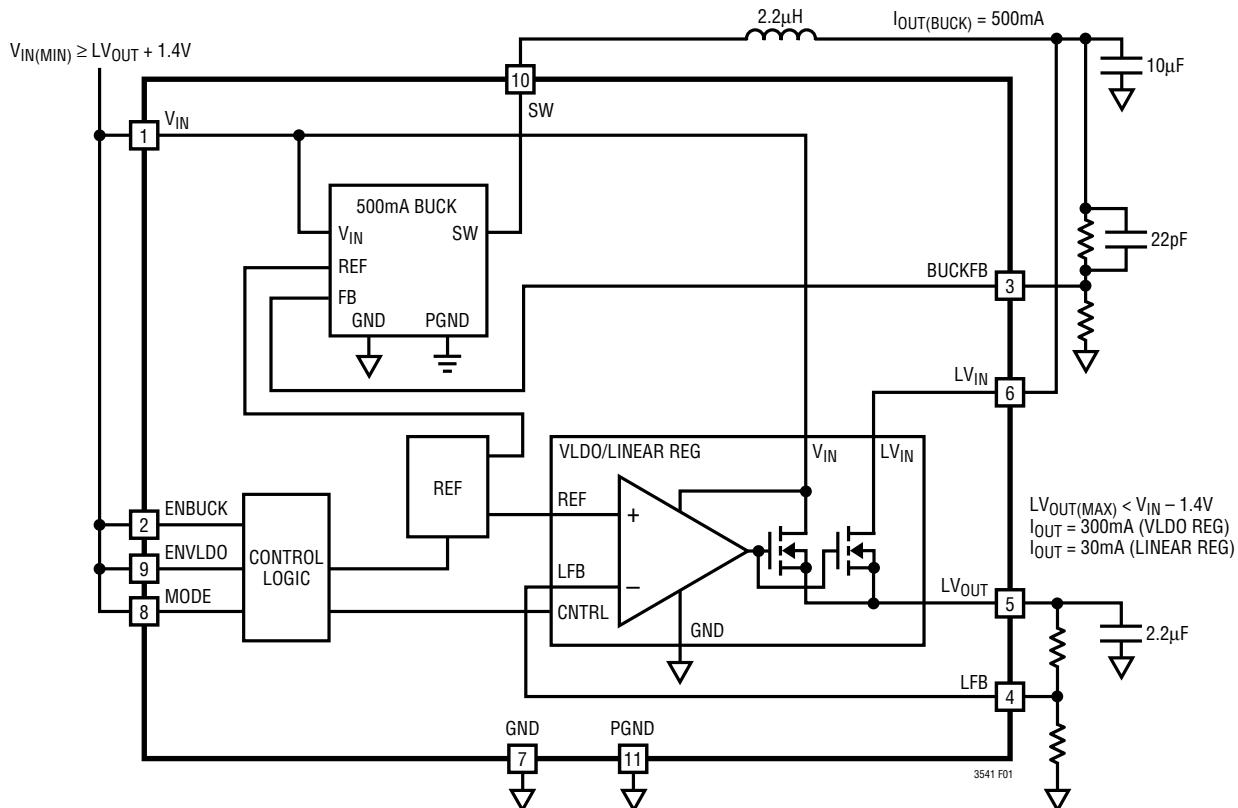


図1. LTC3541の機能ブロック図

動作

LTC3541には高効率同期整流式降圧コンバータ、非常に低いドロップアウトのレギュレータ(VLDO)およびリニア・レギュレータが含まれています。これを使って単一の入力電圧から2つの出力電圧を供給できるので、LTC3541はボードのスペースが制限されているアプリケーションに最適です。LTC3541内部のこれら的主要プロックの組合せと構成は、表1に定められているようにENBUCKとENVLDの制御ピンによって決定されます。

ENBUCKピンがロジック“H”にドライブされ、ENVLDピンがロジック“L”にドライブされると、LTC3541は降圧コンバータをイネーブルし、V_{IN}入力ピンに与えられている電圧を効率よく外部帰還抵抗ネットワークによって設定される出力電圧に降圧します。降圧レギュレータは、MODEピンをロジック“H”またはロジック“L”にドライブすることにより、それぞれパルス・スキップ動作またはBurst Mode動作に構成することができます。降圧レギュレータは最大500mAの出力電流を供給することができますが、降圧レギュレータを使ってVLDOと外部負荷の両

方に電力を供給するときはこのことを考慮に入れる必要があります。

ENBUCKピンをロジック“L”にドライブし、ENVLDピンをロジック“H”にドライブすると、LTC3541はリニア・レギュレータをイネーブルし、LV_{OUT}ピンに低ノイズの安定化された出力電圧を供給し、V_{IN}入力ピンからの消費電流はわずかしか流れません。この機能により、出力電圧LV_{OUT}はLV_{IN}電圧が与えられていなくても安定化することができます。

ENBUCKピンとENVLDピンが両方ロジック“H”にドライブされると、LTC3541は高効率降圧コンバータとVLDOレギュレータをイネーブルし、单一入力電圧から2つの出力動作をおこないます。このように構成すると、LTC3541の自動起動シーケンシング機能が、VLDOレギュレータをイネーブルする前に降圧出力を制御して安定化しますので、外部ピンで制御する必要はありません。

動作

VLDOとリニア・レギュレータの間の移行に関しては、「VLDO/リニア・レギュレータのループ」のセクションで詳しく説明します。

降圧レギュレータの制御ループ

LTC3541の内部降圧レギュレータは固定周波数の電流モード降圧アーキテクチャを使用しています。メイン(トップ、PチャネルMOSFET)スイッチと同期(ボトム、NチャネルMOSFET)スイッチの両方が内蔵されています。通常動作時、降圧コンバータへの内部帰還電圧がリファレンス電圧より低いと、内部のメイン・スイッチが各クロック・サイクルの始点でオンします。電流リミットに達するまで、インダクタに流れ込み負荷に与えられる電流が増加します。電流リミットに達するとメイン・スイッチがオフし、インダクタに蓄えられたエネルギーがボトム同期スイッチを通って次のクロック・サイクルまで負荷に流れます。

ピーク・インダクタ電流は降圧帰還信号を内部の0.8Vリファレンスと比較して決定されます。負荷電流が増加すると、降圧レギュレータの出力、したがって降圧帰還信号が減少します。この減少により、平均インダクタ電流が負荷電流に合致するまでピーク・インダクタ電流が増加します。メイン・スイッチがオフしている間、同期スイッチは、インダクタ電流が方向を反転し始めるまで、または次のクロック・サイクルが始まるまでオンします。

MODEピンがロジック“L”にドライブされると、LTC3541の降圧レギュレータは高効率のBurst Modeで動作します。このモードでは、メイン・スイッチは負荷需要に基づいて動作します。Burst Mode動作では、ピーク・インダクタ電流は固定値に設定され、各バーストの発生は軽負荷では数クロックの間継続し、中負荷では連続サイクリングに近いくらい継続します。バーストとバーストの間では、メイン・スイッチと不要の回路が全てオフし、消費電流が減少します。このスリープ状態では、負荷は唯一出力コンデンサから供給されます。出力電圧が垂下するにつれ、内部誤差アンプの出力が覚醒スレッショルドに達するまで上昇して、メイン・スイッチが再度オンします。この過程が要求される負荷電流に依存した頻度で繰り返されます。

MODEピンがロジック“H”にドライブされると、LTC3541は低出力電圧リップルのパルス・スキップ・モードで動作します。このモードでは、LTC3541は非常に低い電流まで固定周波数でスイッチングを継続しますが、非常に低い電流では、適切な平均インダクタ電流を維持するため、メイン(トップ)スイッチを制御するのに使われるパルスをスキップし始めます。

入力電源電圧が出力電圧に近づくまで低下すると、降圧コンバータのデューティ・サイクルが最大オン時間および100%デューティ・サイクルに向かって増加します。このときの出力電圧は、入力電圧からメイン・スイッチとインダクタの電圧降下を差し引いた電圧になります。

VLDO/リニア・レギュレータのループ

LTC3541の内部では、VLDOのループとリニア・レギュレータのループはアンプおよびNチャネルMOSFETの出力段で構成されており、適切な外部部品に接続されると、出力をサーボ制御してレギュレータの出力電圧(LV_{OUT})を維持します。アンプに与えられる内部リファレンス電圧は0.4Vなので、広い範囲の出力電圧が可能です。VLDOまたはリニア・レギュレータを実現しているループ構成は、下は $2.2\mu F$ まで、上は $100\mu F$ までの出力容量で安定しています。VLDOとリニア・レギュレータは両方ともわずか2.7Vの入力電圧(V_{IN})で動作可能ですが、 V_{IN} は $LV_{OUT} + 1.4V$ より大きくなければならないという制約を受けます。

VLDOは、非常に低い LV_{IN} から LV_{OUT} の電圧差で、最大300mAの出力電流を供給するように設計されています。これにより、最小の効率低下で、クリーンな補助アナログ電源電圧を供給することができます。VLDOには出力パス・トランジスタの接合部温度が約160°Cに達するとVLDOの機能をディスエーブルするように設計されている熱保護が備わっています。熱保護に加えて、短絡検出が備わっており、短絡状態が検出されるとVLDO機能をディスエーブルします。この回路はこの回路がトリガされる前に約1Aの出力電流を供給できるように設計されています。「電気的特性」に詳述されているように、この事象が発生するとVLDOレギュレータは安定化状態から外れます。熱フォールトと短絡フォールトは、検出されると両方とも破壊的フォールト状態として扱われます。

動作

LTC3541はどちらの事象が検出されてもリセットされます。VLDOに組み込まれているNチャネルMOSFETのドレインは、図1に示されているように、LV_{IN}ピンに接続されています。安定した動作を保証するため、VLDOがイネーブルされる前にLV_{IN}電圧が安定していかなければなりません。LV_{IN}ピンの電圧が降圧レギュレータから供給される場合、内部の電源シーケンシング・ロジックが、電圧が適切な仕方で加えられるように保証します。外部電源を使ってLV_{IN}ピンに給電する場合、ENVLDOピンが“L”から“H”に引き上げられる前にLV_{IN}ピンの電圧が安定にならなければなりません。さらに、V_{IN}が“L”に引き下げられるか、または取り去られるとき、V_{IN}と関連させて外部LV_{IN}の電圧を下げる必要があります。

リニア・レギュレータはVLDOから得られるよりも少ない出力電流(30mA)を供給するように設計されています。リニア・レギュレータの出力バス・トランジスタのドレインはV_{IN}レールに接続されています。これにより、リニア・レギュレータは、通常VLDOをドライブする降圧レギュレータよりも前に、それから独立にオンすることができます。リニア・レギュレータには出力バス・トランジスタの接合部温度が約160°Cに達するとリニア・レギュレータの機能をディスエーブルするように設計されている熱保護が備わっています。熱保護に加えて、短絡検出が備わっており、短絡状態が検出されるとリニア・レギュレータ機能をディスエーブルします。この回路はこの回路がトリガされる前に約120mAの出力電流を供給できるように設計されています。「電気的特性」に詳述されているように、この事象が発生するとリニア・レギュレータは安定化状態から外れます。熱フォールトと短絡フォールトは両方とも、破壊的フォールト状態として扱われます。LTC3541はどちらの事象が検出されてもリセットされます。

リニア・レギュレータに組み込まれているNチャネルMOSFETのドレインは、図1に示されているように、V_{IN}ピンに接続されています。このMOSFETのサイズとそれに関連した電力バスは30mAのDC電流を扱えるように設計されています。これを超える電流は、「絶対最大定格」のセクションで規定されている短絡時間の間サポートすることができます。

ENVLDOがロジック“H”的状態でENBUCKをロジック“L”からロジック“H”に切り替えることによって実現される、リニア・レギュレータ・モードからVLDOモードへの移行は、できるだけシームレスに、過渡現象なしに行われるよう設計されています。この移行によるLV_{OUT}の精密な過渡応答はC_{OUT}と負荷電流の関数です。最小2.2μFのC_{OUT}と、それぞれ1mAと30mAの負荷電流を使ったときの標準的過渡応答の波形が「標準的性能特性」に示されています。現れるどんなトランジエントの振幅も、一般にC_{OUT}を大きくすると減少します。信頼性の高い動作を保証し、「電気的特性」の表に示されている負荷レギュレーション・リミットを守るため、負荷電流は、ENBUCKがロジック“H”に遷移した後20ms以内はリニア・レギュレータのI_{OUT}リミットの30mAを超えてはいけません。VLDOの300mAのI_{OUT}リミットはその後に適用されます。さらに、VLDOの入力電圧(LV_{IN})の供給にLTC3541の降圧レギュレータを使わない構成の場合、ENBUCKがロジック“H”に遷移する前に1ms以上安定したLV_{IN}が与えられるようにユーザーは保証する必要があります。

同様に、ENVLDOがロジック“H”的状態でENBUCKをロジック“H”からロジック“L”に切り替えることによって実現される、VLDOモードからリニア・レギュレータ・モードへの移行は、できるだけシームレスに、過渡現象なしに行われるよう設計されています。この場合も、この移行によるLV_{OUT}の精密な過渡応答はC_{OUT}と負荷電流の関数です。最小2.2μFのC_{OUT}と、それぞれ1mAと30mAの負荷電流を使ったときの標準的過渡応答の波形が「標準的性能特性」に示されています。現れるどんなトランジエントの振幅も、一般にC_{OUT}を大きくすると減少します。信頼性の高い動作を保証し、「電気的特性」の表に示されている負荷レギュレーション・リミットを守るため、負荷電流は、ENBUCKがロジック“L”に遷移する1ms前からそれ以降はリニア・レギュレータのI_{OUT}リミットの30mAを超えてはいけません。さらに、VLDOの入力電圧(LV_{IN})の供給にLTC3541の降圧レギュレータを使わない構成の場合、ENBUCKがロジック“L”に遷移した後、ユーザーは1ms以上安定したLV_{IN}を引き続き保証する必要があります。

アプリケーション情報

LTC3541の基本的なアプリケーション回路がこのデータシートの最初のページに示されています。外部部品の選択は負荷要件に基づいてなされ、降圧コンバータのLの選択、続いてC_{IN}、C_{OUT}、および帰還抵抗の値の選択、さらにVLDOとリニア・レギュレータの出力コンデンサおよび帰還部品の値の選択が必要です。

降圧レギュレータ

インダクタの選択

ほとんどのアプリケーションで、適切なインダクタの値は1.5μH～3.3μHであり、2.2μHが一般によく使われています。正確なインダクタの値は、多くの場合望みのリップル電流およびバースト・リップル性能に基づいて選択されます。一般に、インダクタの値が大きいとリップル電流が小さくなり、逆に、インダクタの値が小さいとリップル電流が大きくなります。式1に示されているように、高いV_{IN}またはV_{OUT}もリップル電流を増やす可能性があります。リップル電流を設定するための妥当な出発点はΔI_L=200mA(500mAの40%)です。

$$\Delta I_L = \frac{1}{(f)(L)} V_{OUT} \left(1 - \frac{V_{OUT}}{V_{IN}} \right) \quad (1)$$

インダクタのDC電流定格は、少なくとも最大負荷電流にリップル電流の半分を加算したものに等しくして、コアの飽和を防ぎます。したがって、定格600mA(500mA+100mA)のインダクタはほとんどのアプリケーションで十分です。効率をよくするため、DC抵抗の低いインダクタを選択します。

インダクタのコアの選択

コアの材質と形状が異なると、インダクタのサイズ/電流の関係および価格/電流の関係が変化します。フェライトやパーマロイを素材とするトロイド・コアやシールドされた壺型コアは小型で、エネルギー放射は大きくありませんが、類似の電気特性を有する鉄粉コアのインダクタより一般に高価です。使用するインダクタの種類の選択は、LTC3541の動作条件に依存するよりも、価格とサイズの条件や放射フィールド/EMIの条件に多くの場合依存します。LTC3541のアプリケーションで適切に動作する標準的表面実装インダクタをいくつか表2に示します。

表2. 標準的表面実装インダクタ

PART NUMBER	VALUE (μH)	DCR (Ω MAX)	MAX DC CURRENT (A)	SIZE W × L × H (mm ³)
Sumida CDRH3D23	1.0	0.025	2.0	3.9 × 3.9 × 2.4
	1.5	0.029	1.5	
	2.2	0.038	1.3	
	3.3	0.048	1.1	
Sumida CMD4D06	2.2	0.116	0.950	3.5 × 4.3 × 0.8
	3.3	0.174	0.770	
Coilcraft ME3220	1.0	0.058	2.7	2.5 × 3.2 × 2.0
	1.5	0.068	2.2	
	2.2	0.104	1.0	
	3.3	0.138	1.3	
Murata LQH3C	1.0	0.060	1.00	2.5 × 3.2 × 2.0
	2.2	0.097	0.79	
Sumida CDRH2D11/HP	1.5	0.06	1.00	3.2 × 3.2 × 1.2
	2.2	0.10	0.72	

C_{IN}とC_{OUT}の選択

連続モードでは、トップMOSFETのソース電流は、デュエティ・サイクルがV_{OUT}/V_{IN}の方形波になります。大きな過渡電圧を防止するには、最大RMS電流に対応できるサイズの低ESR入力コンデンサを使用する必要があります。コンデンサの最大RMS電流は次式で与えられます。

$$C_{IN} \text{に要求される } I_{RMS} \equiv I_{OMAX} \frac{\left[V_{OUT} (V_{IN} - V_{OUT}) \right]^{1/2}}{V_{IN}}$$

この式はV_{IN}=2V_{OUT}で最大値をとります。ここで、I_{RMS}=I_{OUT}/2です。この単純なワーストケース条件が一般に設計に使用されます。コンデンサのメーカーの定めるリップル電流定格は、多くの場合2000時間の寿命時間に基づいて規定されています。このため、コンデンサをさらにディレーティングする、つまり要求条件よりも高い温度定格のコンデンサを選択することを推奨します。適切なコンデンサの選択に関する疑問点は、メーカーに問い合わせてください。

降圧レギュレータのC_{OUT}は、降圧ループの望みの過渡応答、必要な等価直列抵抗(ESR)およびバースト・リップル性能に基づいて選択します。

LTC3541は降圧レギュレータ・ループの内部ループ補償を与えることにより、外部部品の必要数を最小に抑えます。ループの安定性、過渡応答およびバースト性能は出力容量の選択によって調節することができます。多くのアプリケーションでは、望みの安定性、過渡応答およびリップル性能は10μF～22μFの出力コンデンサの値を選択することによって得ることができます。

3541fa

アプリケーション情報

C_{OUT}のESRの条件を満たしあえすれば、一般にRMS電流定格はI_{RIPPLE(P-P)}の条件をはるかに上回ります。出力リップルΔV_{OUT}は次式で決定されます。

$$\Delta V_{\text{OUT}} \cong \Delta I_L \left(\text{ESR} + \frac{1}{8fC_{\text{OUT}}} \right)$$

ここで、f=動作周波数、C_{OUT}=出力容量、ΔI_L=インダクタのリップル電流です。ある固定された出力電圧に対して、ΔI_Lは入力電圧に応じて増加するので、出力リップルは入力電圧が最大のときに最大になります。

アルミ電解コンデンサと乾式タンタル・コンデンサの両方とも表面実装タイプが提供されています。タンタル・コンデンサの場合、スイッチング電源に使用するためのサージテストが実施されていることが不可欠です。表面実装型のAVX TPSシリーズは最適です。これらは低ESR用に特に製造され、テストされているので、一定の体積に対してESRが最小になります。他のコンデンサ・タイプとしては、三洋電機のPOSCAP、KemetのT510とT495のシリーズ、およびSpragueの593Dと595Dのシリーズがあります。その他の特長についてはメーカーにお問い合わせください。

セラミックの入力コンデンサおよび出力コンデンサの使用

値の大きな低価格セラミック・コンデンサが今では小さなケース・サイズで入手できるようになりました。これらはリップル電流定格と電圧定格が大きく、ESRが小さいので、スイッチング・レギュレータのアプリケーションに最適です。LTC3541の制御ループの安定動作は出力コンデンサのESRに依存しないので、セラミック・コンデンサを自由に使用して出力リップルを非常に低くし、回路サイズを小さくすることができます。

ただし、入力と出力にセラミック・コンデンサを使うときは注意が必要です。セラミック・コンデンサを入力に使い、長いコード付きACアダプタで電力を供給すると、出力の負荷ステップによって入力V_{IN}にリンギングが誘起されることがあります。よくても、このリンギングが出力に結合して、ループの不安定性と誤認されることがあります。最悪の場合、長いコードを通して急に電流が突入すると、V_{IN}に電圧スパイクが生じ、デバイスを損傷するおそれがあります。

入力と出力にセラミック・コンデンサを選択する場合は、X5RまたはX7Rの誘電体のものを選択します。これらの誘電体はある特定の値とサイズに対してすべてのセラミックの中で温度特性と電圧特性が最も優れています。

出力電圧のプログラミング

出力電圧は次式に従ってBUCKFBを抵抗分割器に接続することによって設定されます。

$$V_{\text{OUT}} = 0.8V \left(1 + \frac{R_2}{R_1} \right)$$

BUCKFBピンのインピーダンスは使用される抵抗分割器ネットワークに依存し、このインピーダンスによる位相シフトは降圧コンバータの過渡応答に直接影響を与えるので、R1は<125kとなるように選択します。さらに、このピンの浮遊容量を最小にして(<5pF)、過度の位相シフトを防ぎます。最後に、外部信号をBUCKFBピンに結合して望ましくない出力リップルを生じさせるおそれのある浮遊容量に特に注意を払います。最適性能を得るには、短いPCBトレースを使ってBUCKFBピンをR1とR2に接続し、BUCKFBピンへの他の全ての浮遊容量を最小に抑えます。

図6に示されているように、外部抵抗分割器が出力に接続されているので、電圧のリモート・センスが可能です。

過渡応答のチェック

レギュレータのループ応答は負荷過渡応答を見てチェックすることができます。スイッチング・レギュレータは負荷電流ステップに対して応答するのに数サイクルを要します。負荷ステップが生じると、V_{OUT}は(ΔI_{LOAD}•ESR)に等しい量だけ直ちにシフトします。ここで、ESRはC_{OUT}の等価直列抵抗です。

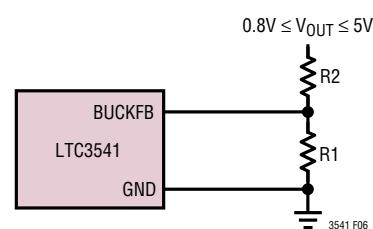


図6. LTC3541の出力電圧の設定

アプリケーション情報

ΔI_{LOAD} はC_{OUT}の充電または放電も開始するので、帰還誤差信号を発生します。すると、レギュレータ・ループが働いてV_{OUT}を定常値に戻します。この回復期間にV_{OUT}をモニタして、安定性に問題があることを示すオーバーシュートやリンクギングがないかチェックすることができます。スイッチング制御ループ理論の詳細については、アプリケーションノート76を参照してください。

次に、大容量(1μF以上)の電源バイパス・コンデンサが接続されている負荷を切り替えて接続すると、さらに厳しい過渡が発生します。放電しきったバイパス・コンデンサが実質的にC_{OUT}と並列接続状態になるため、V_{OUT}が急速に降下します。負荷スイッチの抵抗が低く、しかもそのスイッチが高速でドライブされると、どんなレギュレータでもこの問題を防止するのに十分な電流を供給することはできません。唯一の解決策は、スイッチ・ドライブの立上り時間を制御して、負荷の立上り時間を約25•C_{LOAD}に制限することです。したがって、3.3Vに充電する10μFのコンデンサでは250μsの立上り時間が必要となり、充電電流は約130mAに制限されます。

VLDO/リニア・レギュレータ

調節可能な出力電圧

LTC3541のLV_{OUT}出力電圧は、図7に示されているように、2個の外部抵抗の比によって設定されます。デバイスはLV_{OUT}をサーボ制御して、(グランドを基準にした)LFBピンの電圧を0.4Vに維持します。したがって、R1の電流は0.4V/R1に等しくなります。良好な過渡応答、安定性および精度を得るためにR1の電流は少なくとも2μA必要なので、R1は200kを超えないようにします。R2の電流はR1の電流にLFBピンのバイアス電流を加えたものです。LFBピンのバイアス電流は標準で10nAより小さいので、出力電圧の計算では無視することができます。出力電圧は図8の式を使って計算することができます。シャットダウン時には出力がオフし、C_{OUT}が放電してしまうと抵抗分割器の電流はゼロになることに注意してください。

LTC3541のVLDOのループとリニア・レギュレータのループは、LFB入力を基準にして、それぞれ-3.5μV/mAと-3.4μV/mAの比較的高い利得で動作します。したがって、VLDOでは負荷電流が1mAから300mAに変化するとLFB入力に1.05mVの電圧降下が生じ、リニア・レギュレータでは負荷電流が1mAから30mAに変化するとLFB入力に0.1mVの電圧降下が生じます。

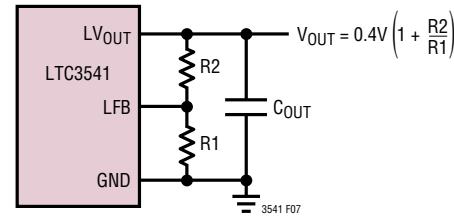


図7. LTC3541のプログラミング

出力を基準にした変化を計算するには、単純に帰還ネットワークの利得(つまり、 $1+R2/R1$)を掛けます。たとえば、1.2Vの出力をプログラムするには、 $R2/R1 = 2$ を選択します。この例では、出力電流の1mAから300mAの変化により、出力に $1.05\text{mV} \cdot (1+2) = 3.15\text{mV}$ の電圧降下が生じます。

LFBピンは(使用される抵抗分割器に依存して)比較的高インピーダンスなので、このピンの浮遊容量を小さく抑え(<10pF)、誤差アンプ・ループの位相シフトを防ぎます。さらに、外部信号をLFBピンに結合して望ましくない出力リップルを生じさせるおそれのある浮遊容量に特に注意を払います。最適性能を得るには、短いPCBトレースを使ってLFBピンをR1とR2に接続し、LFBピンへの他の全ての浮遊容量を最小に抑えます。

出力容量と過渡応答

LTC3541は広い範囲のセラミック出力コンデンサで安定するように設計されています。出力コンデンサのESRが(特に小さなコンデンサの場合)安定性に影響を与えます。確実に安定させるため、ESRが0.05Ω以下の最小2.2μFの出力コンデンサを推奨します。LTC3541のVLDOはマイクロパワー・デバイスで、出力過渡応答は出力コンデンサの関数になります。出力容量の値を大きくすると、負荷電流の大きな変化に対してピーク変動が減り、過渡応答が改善されます。LTC3541によって電流を供給される個々の部品をデカップリングするのに使われるバイパス・コンデンサにより、出力コンデンサの実効値が増加することに注意してください。出力にESRの大きなタンタル・コンデンサや電解コンデンサを使うことができますが、ESRの小さなセラミック・コンデンサを並列に追加する必要があります。最小ESRやコンデンサの最大サイズに関する要件はありません。

アプリケーション情報

セラミック・コンデンサを使用するには特に配慮が必要です。セラミック・コンデンサは様々な誘電体を使って製造されており、それぞれ温度や加えられる電圧によって動作が異なります。最も広く使われている誘電体はZ5U、Y5V、X5R、X7Rなどです。Z5UとY5Vの誘電体は小型のパッケージで高い容量を実現するには適していますが、図8と図9に示されているように、大きな電圧係数と温度係数を示します。2Vのレギュレータに使用する場合、 $1\mu\text{F}$ のY5Vコンデンサは動作温度範囲でその初期容量の最大75%を失う可能性があります。X5RとX7Rの誘電体を使うともっと特性が安定し、出力コンデンサとして使うのに通常適しています。X7Rタイプは全温度範囲にわたって安定性が優れています。X5Rタイプは安価で、大きな値のものが入手可能です。

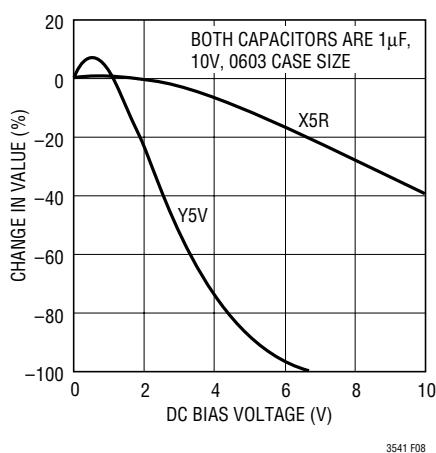


図8. 容量の変化とバイアス電圧

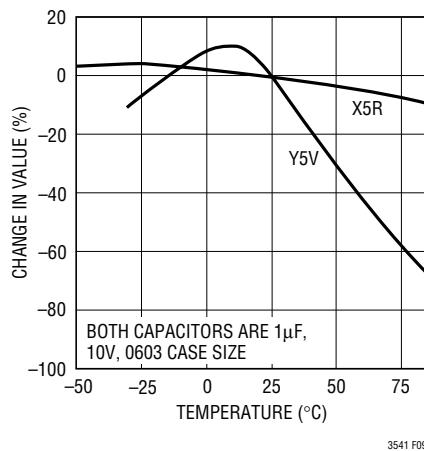


図9. 容量の変化と温度

どんな場合でも出力容量は $1\mu\text{F}$ 以下に減少してはならず、そうでないと不安定になったり、性能が低下することがあります。

効率に関する検討事項

レギュレータのパーセント効率は一般に出力電力を入力電力で割って100%を掛けたものに等しくなります。個々の損失要因を解析して、どの要素が効率を制限しており、また何が変化すれば最も効率が改善されるかを判断すると役立つことがあります。効率は次式で表すことができます。

$$\text{効率} = 100\% - (L_1 + L_2 + L_3 + \dots)$$

ここで、 L_1 、 L_2 などは入力電力に対するパーセンテージで表した個々の損失要因です。

回路内の電力を消費する全ての要素で損失が生じますが、LTC3541のアプリケーション回路の損失の大部分は3つの主な損失要因によって占められます。 V_{IN} の消費電流、 I^2R 損失およびVLDO出力デバイス両端の損失です。降圧コンバータとVLDOの両方がアクティブな状態で動作しているとき(ENBUCKとENVLDOがロジック“H”)、低負荷電流では V_{IN} の静止電流による損失とVLDOの出力デバイス両端の損失が効率の損失を支配します。中程度の負荷電流および高負荷電流では I^2R 損失とVLDOの出力デバイス両端の損失が効率の損失を支配します。デバイスがリニア・レギュレータで動作しているとき(ENBUCKはロジック“L”、ENVLDOはロジック“H”)、低負荷電流では、効率は一般にリニア・レギュレータの出力デバイス両端の損失および V_{IN} の静止電流によって支配されます。標準的な効率曲線では、非常に低い負荷電流での効率曲線は誤解を与えかねません。というのは、実際の電力損失はほとんど問題にならないからです。

1. 降圧コンバータの V_{IN} の静止電流による損失は2つの要素からなります。「電気的特性」で与えられているDCバイアス電流および内部のメイン・スイッチと同期スイッチのゲート充電電流です。内部パワー・スイッチのゲート容量をスイッチングすると、ゲート充電電流が流れます。ゲートが“H”から“L”、そして再び“H”に切り替わるたびに、 V_{IN} からグランドに微小電荷 dQ が移動します。したがって、 dQ/dt は V_{IN} から流出する電流であり、一般にDCバイアス電流より大きくなり、周波数に比例します。

アプリケーション情報

DCバイアス損失とゲート充電損失は両方とも V_{IN} に比例するので、それらの影響は電源電圧が高くなると顕著になります。

2. I^2R 損失は内部スイッチの抵抗 R_{SW} と外部インダクタの抵抗 R_L から計算されます。連続モードでは、インダクタ L を流れる平均出力電流は、メイン・スイッチと同期スイッチの間で「こま切れ」になります。したがって、SWピンを見たときの直列抵抗は、次式のとおり、トップMOSFETとボトムMOSFETの両方の $R_{DS(ON)}$ およびデューティ・サイクル(DC)の関数になります。

$$R_{SW} = (R_{DS(ON)TOP}(DC) + (R_{DS(ON)BOT})(1 - DC))$$

トップMOSFETとボトムMOSFETの両方の $R_{DS(ON)}$ を、「標準的性能特性」の曲線から求めることができます。したがって、 I^2R 損失を求めるには、単に R_{SW} を R_L に加え、その結果に平均出力電流の2乗を掛けます。

3. VLDO/リニア・レギュレータの損失は「電気的特性」で与えられているDCバイアス電流と、内部出力デバイスのトランジスタ両端の($V_{IN} - V_{OUT}$)電圧降下に起因します。

C_{IN} や C_{OUT} のESR消費損失やインダクタのコア損失など、降圧コンバータやVLDOが動作しているときの(ENBUCKとENVLDOがロジック“H”)その他の損失は、一般に全追加損失の2%以下に過ぎません。

熱に関する検討事項

LTC3541はパッケージのバックプレーン・メタル(GNDピン)をPCボードに十分半田付けする必要があります。これにより、DFNパッケージに並外れた熱特性が与えられます。デバイスの電力処理能力は125°Cの最大定格接合部温度によって制限されます。LTC3541は短時間の過負荷状態でデバイスを保護するように設計された熱制限機能を備えています。継続する通常状態では、125°Cの最大定格接合部温度を超えてはいけません。接合部から周囲までの全ての熱抵抗源について注意深く検討することが重要です。近くに実装される他の熱源についても検討する必要があります。

表面実装デバイスの場合、PCボードとその銅トレースの熱拡散能力を使ってヒートシンクを実現します。パワー・デバイスの発生する熱を拡散するのに、銅ボード硬化材とメッキ・スルーホールを使うこともできます。

LTC3541が最大接合部温度を超えるのを防ぐには、熱解析が必要です。熱解析の目的は、消費電力によりデバイスが接合部温度を超えるかどうかを判断することです。温度上昇は次式で与えられます。

$$T_R = P_D \cdot \theta_{JA}$$

ここで、 P_D はレギュレータによって消費される電力、 θ_{JA} はダイの接合部から周囲温度への熱抵抗です。

接合部温度 T_J は次式で与えられます。

$$T_J = T_A + T_R$$

ここで、 T_A は周囲温度です。

一例として、入力電圧 V_{IN} が2.9V、 LV_{IN} 電圧が1.8V、 LV_{OUT} 電圧が1.5V、降圧コンバータの負荷電流が200mA、VLDOの負荷電流が300mAおよび周囲温度が85°CのLTC3541について考えます。「標準的性能特性」のスイッチ抵抗のグラフから、Pチャネル・スイッチの $R_{DS(ON)}$ は85°Cで約0.25Ωです。Nチャネル・スイッチの $R_{DS(ON)}$ は約0.4Ωです。したがって、デバイスによる電力消費はおよそ次のとおりです。

$$P_D = (I_{LOADBUCK})^2 \cdot R_{SW} + (I_{LOADVLDO}) \cdot (LV_{IN} - LV_{OUT}) = 167mW$$

3mm×3mm DFNパッケージの θ_{JA} は43°C/Wです。

したがって、このレギュレータの接合部温度は次のとおりです。

$$T_J = 85^\circ\text{C} + (0.167)(43) = 92^\circ\text{C}$$

これは最大接合部温度の125°Cより十分低い値です。

もっと高い電源電圧ではスイッチ抵抗 $R_{DS(ON)}$ が減少するので、接合部温度はさらに低くなることに注意してください。

アプリケーション情報

PCボードのレイアウトに関するチェックリスト

PCボードをレイアウトするときには、以下のチェックリストを使用してLTC3541が正しく動作するようにします。レイアウトでは、以下の項目をチェックしてください。

1. GNDトレース、SWトレース、およびV_{IN}トレースで構成される電源トレースは、短く、真っ直ぐに、幅広くします。
2. LFBピンは帰還抵抗に直接接続されていますか。抵抗分割器R1/R2は、C_{OUT}の(+)プレートとグランドの間に接続しなければなりません。
3. C_{IN}の(+)プレートはV_{IN}にできるだけ近づけて接続されていますか。このコンデンサは内部パワーMOSFETにAC電流を供給します。
4. スイッチング・ノードSWは敏感なLFBノードから離します。
5. C_{IN}の(-)プレートとC_{OUT}の(-)プレートはできるだけ近づけて接続します。

設計例

設計例として、LTC3541をリチウムイオン・バッテリ1個で駆動する携帯電話アプリケーションに使用すると仮定します。V_{IN}は最大4.2Vから約3Vの範囲で動作します。降圧コンバータの負荷電流要件は最大0.5Aですが、ほとんどの時間はスタンバイ・モードになっており、2mAしか必要としません。低負荷電流時と高負荷電流時の両方の効率が重要です。降圧コンバータの出力電圧は1.8Vです。

VLDOの出力電圧の要件は1.5Vで、最大0.3Aの電流を供給します。この情報を使って、式2からLを計算することができます。

$$L = \frac{1}{(f)(\Delta I_L)} V_{OUT} \left(1 - \frac{V_{OUT}}{V_{IN}} \right) \quad (2)$$

V_{OUT} = 1.8V、V_{IN} = 3.6V(標準)、ΔI_L = 0.2Aおよびf = 2.25MHzを式(3)に代入すると、次の値が得られます。

$$L = \frac{1.8V}{2.25MHz(200mA)} \left(1 - \frac{1.8V}{3.6V} \right) = 2\mu H \quad (3)$$

このアプリケーションでは、2.2μHのインダクタで十分動作します。最適効率を得るには、直列抵抗が0.2Ω以下の600mA以上のインダクタを選択します。

C_{IN}にはRMS電流定格が全温度範囲で少なくとも0.25A = I_{LOAD(MAX)/2}のものが必要です。降圧コンバータのC_{OUT}はESRが0.2Ω以下の22μFを選択します。ほとんどの場合、セラミック・コンデンサはこの条件を満たします。

降圧コンバータの帰還抵抗には、R1 = 80kを選択します。次に、式(4)からR2を次のように計算することができます。

$$R2 = \left(\frac{V_{OUT}}{0.8} - 1 \right) R1 = 100k \quad (4)$$

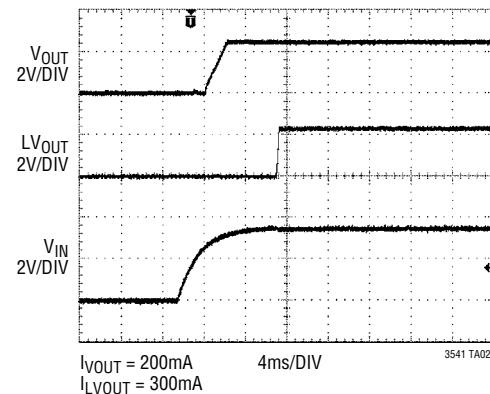
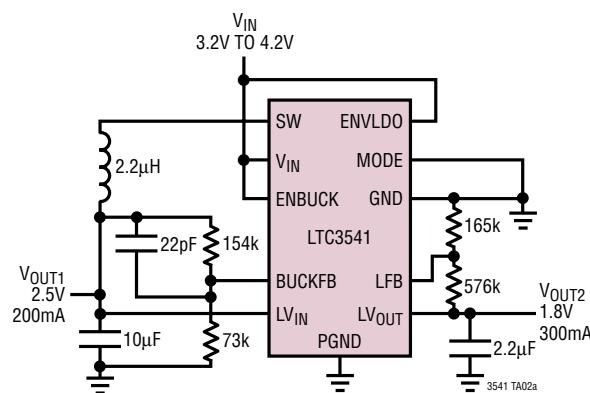
VLDOの帰還抵抗には、R1 = 200kを選択します。次に、式(5)からR2を次のように計算することができます。

$$R2 = \left(\frac{V_{OUT}}{0.4} - 1 \right) R1 = 550k$$

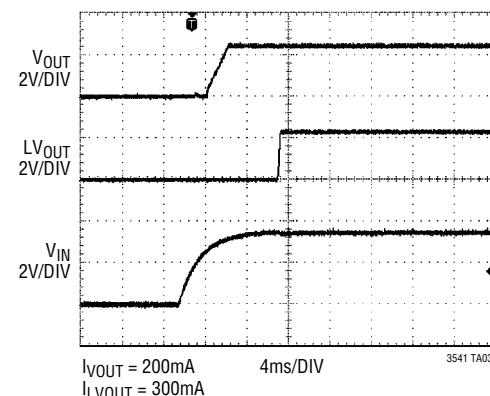
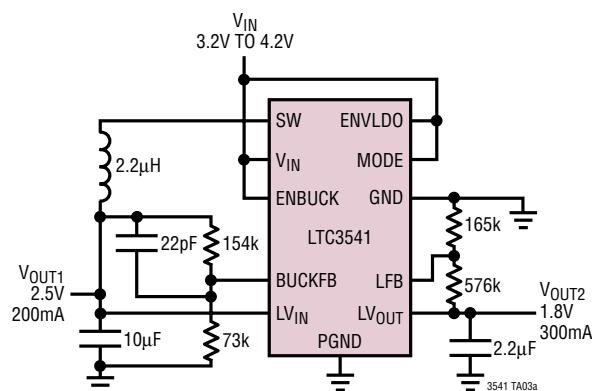
VLDOのC_{OUT}には2.2μFを選択します。

標準的応用例

最少外部部品のデュアル出力、自動起動シーケンスを使用、
降圧コンバータは低負荷電流まで高効率を保つためBurst Mode動作



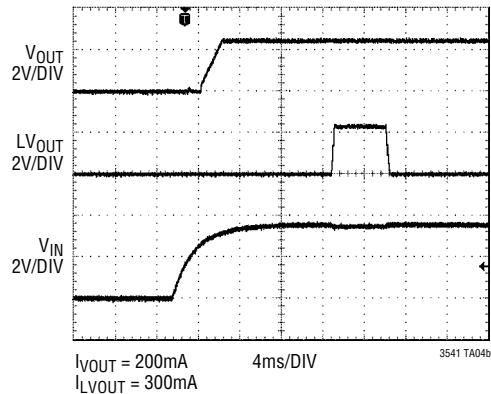
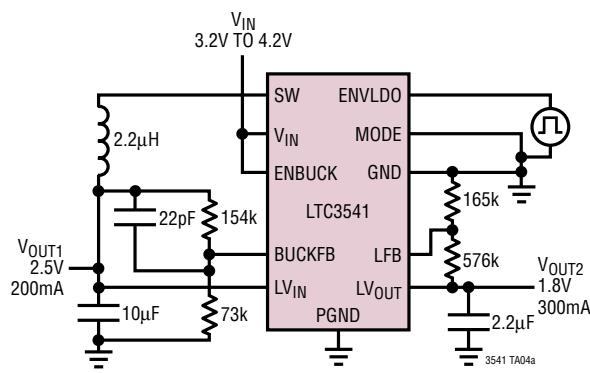
最少外部部品のデュアル出力、自動起動シーケンスを使用、
降圧コンバータは低ノイズのためパルス・スキップ・モード



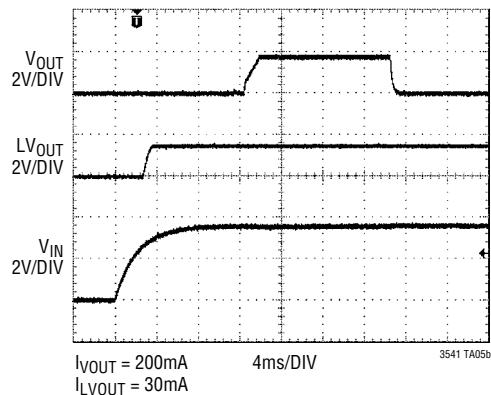
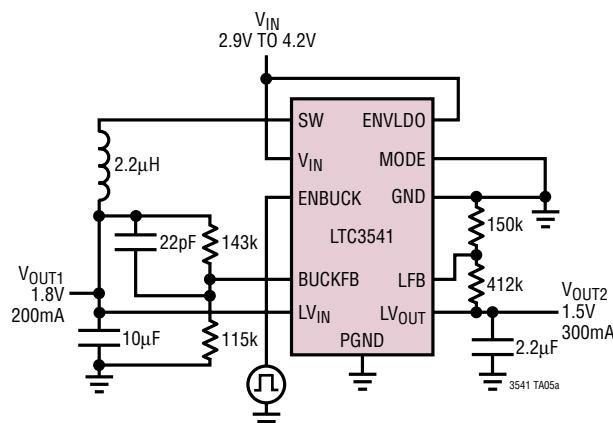
LTC3541

標準的応用例

最少外部部品を使ったデュアル出力、 V_{OUT2} は外部のロジック信号によって制御、
降圧コンバータは低負荷電流まで高効率を保つためBurst Mode動作



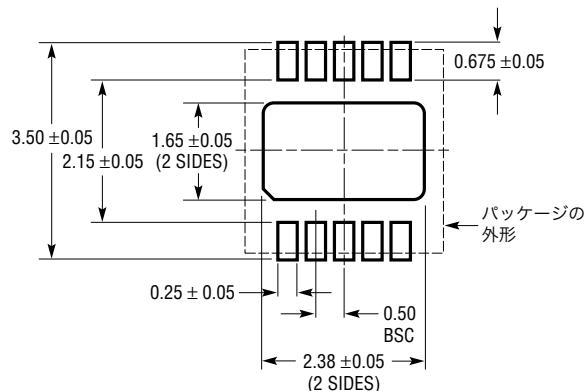
最少外部部品を使ったデュアル出力、 V_{OUT1} は外部のロジック信号によって制御、
降圧コンバータは低負荷電流まで高効率を保つためBurst Mode動作



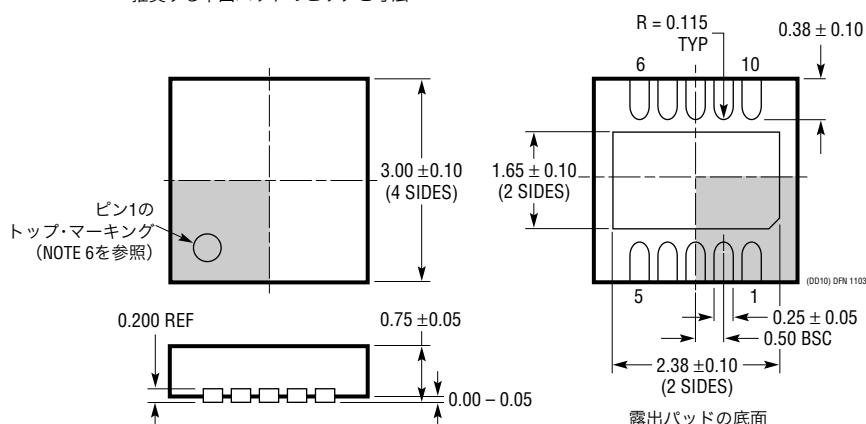
3541fa

パッケージ寸法

**DDパッケージ
10ピン・プラスチックDFN (3mm×3mm)**
(Reference LTC DWG # 05-08-1699)



推奨する半田パッドのピッチと寸法



注記:

1. 図はJEDECパッケージ・アウトラインMO-229のバリエーション(WEED-2)になる予定。
バリエーションの指定の現状についてはLTCのWebサイトのデータシートを参照
2. 図は実寸とは異なる
3. すべての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。
モールドのバリは(もしあれば)各サイドで0.15mmを超えないこと
5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージのトップとボトムのピン1の位置の参考に過ぎない

LTC3541

関連製品

製品番号	説明	注釈
LT [®] 3023	デュアル、2×100mA、低ノイズ、マイクロパワーLDO	V _{IN} :1.8V~20V、V _{OUT(MIN)} = 1.22V、V _{DO} = 0.30V、I _Q = 40μA、I _{SD} < 1μA、V _{OUT} = ADJ、DFNとMSパッケージ、低ノイズ < 20μVRMS(P-P)、1μFのセラミック・コンデンサで安定動作
LT3024	デュアル100mA/500mA、低ノイズ、マイクロパワーLDO	V _{IN} :1.8V~20V、V _{OUT(MIN)} = 1.22V、V _{DO} = 0.30V、I _Q = 60μA、I _{SD} < 1μA、V _{OUT} = ADJ、DFNとTSSOPパッケージ、低ノイズ < 20μVRMS(P-P)、1μFのセラミック・コンデンサで安定動作
LTC3025	300mA、マイクロパワー、VLDOリニア・レギュレータ	V _{IN} :0.9V~5.5V、V _{OUT(MIN)} = 0.4V、必要なバイアス電圧: 2.7V~5.5V、V _{DO} = 45mV、I _Q = 50μA、I _{SD} < 1μA、V _{OUT} = ADJ、DFNパッケージ、1μFのセラミック・コンデンサで安定動作
LTC3407	デュアル600mA同期整流式降圧DC/DCレギュレータ	1.5MHz固定周波数電流モード動作、V _{IN} :2.5V~5.5V、V _{OUT} :最小0.6V、DFNとMSパッケージ
LTC3407-2	デュアル800mA同期整流式降圧DC/DCレギュレータ、2.25MHz	2.25MHz固定周波数電流モード動作、V _{IN} :2.5V~5.5V、V _{OUT} :最小0.6V、DFNとMSパッケージ
LTC3445	I ² Cで制御可能な降圧レギュレータ、2個のLDOおよびバックアップ・バッテリ入力付き	600mA、1.5MHz電流モード降圧レギュレータ、I ² Cでプログラム可能なV _{OUT} :0.85V~1.55V、2個の50mA LDO、PowerPath制御付きバックアップ・バッテリ入力、QFNパッケージ
LTC3446	トリプル出力降圧コンバータ、1A出力の降圧、それぞれ300mAの2個のVDLO	V _{IN} :2.7V~5.5V、V _{OUT(MIN)} Buck = 0.8V、V _{OUT(MIN)} VLDO = 0.4V、V _{OUT(MIN)} 、14ピンDFNパッケージ
LTC3448	600mA (I _{OUT})、高効率、1.5MHz/2.25MHz同期整流式降圧レギュレータ、LDOモード付き	V _{IN} :2.7V~5.5V、V _{OUT(MIN)} = 0.6V、3A以下でLDOモードに切り替わる、DD8とMS8/Eパッケージ
LTC3541-2	高効率降圧コンバータとVLDOレギュレータ	V _{IN} :2.9V~5.5V、V _{OUT(BUCK)} = 1.875V、V _{OUT(VLDO)} = 1.5V、3mm×3mm 10ピンDFNパッケージ
LTC3541-3	高効率降圧コンバータとVLDOレギュレータ	V _{IN} :3V~5.5V、V _{OUT(BUCK)} = 1.8V、V _{OUT(VLDO)} = 1.575V、3mm×3mm 10ピンDFNパッケージ
LTC3547	デュアル300mA (I _{OUT})、2.25MHz、同期整流式降圧DC/DCコンバータ	95%の効率、V _{IN} :2.5V~5.5V、V _{OUT(MIN)} = 0.6V、I _Q = 40μA、I _{SD} < 1μA、8ピンDFNパッケージ
LTC3548/LTC3548-1	デュアル800mA/400mA (I _{OUT})、2.25MHz、同期整流式降圧DC/DCコンバータ	95%の効率、V _{IN} :2.5V~5.5V、V _{OUT(MIN)} = 0.6V、I _Q = 40μA、I _{SD} < 1μA、DFNと10ピンMSパッケージ
LTC3548-2		
LTC3700	LDOレギュレータ付き降圧DC/DCコントローラ	V _{IN} :2.65V~9.8V、550kHz固定周波数動作

PowerPathはリニアテクノロジー社の商標です。