

デュアル同期整流式 1.4A/800mA 4MHz 降圧DC/DCレギュレータ

特長

- 高効率: 最大95%
- 保証最小出力電流: 1.4A/800mA
- ショットキー・ダイオード不要
- プログラム可能な周波数で動作: 1.5MHzまたは0.6MHz
〜4MHzで可変
- 低 $R_{DS(ON)}$ スイッチ内蔵
- 短絡保護機能
- V_{IN} : 2.25V〜5.5V
- 電流モード動作による優れた入力および負荷過渡応答
- スリープ・モードの消費電流: 125 μ A
- 非常に低いシャットダウン電流: $I_Q < 1\mu$ A
- 低ドロップアウト動作: 100%デューティ・サイクル
- パワーグッド出力
- フェーズ・ピンにより第1チャンネルを基準にした第2
チャンネルの位相関係を選択
- 個別の実行ピンで制御される内部ソフトスタート
- 熱特性が改善された小型 (5mm \times 3mm) DFNパッケージ
と20ピンTSSOPパッケージ

アプリケーション

- PDA/パームトップPC
- デジタルカメラ
- 携帯電話
- PCカード
- ワイヤレス・モデムおよびDSLモデム

概要

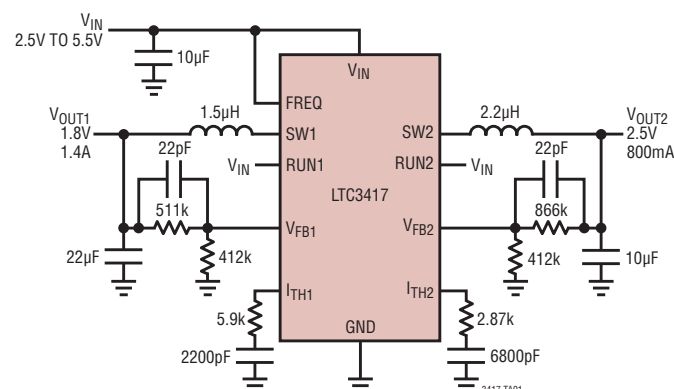
LTC[®]3417は固定周波数のデュアル同期整流式降圧DC/DCコンバータです。このデバイスは中程度の電力のアプリケーション向けで、2.25V〜5.5Vの入力電圧範囲で動作し、プログラム可能な固定スイッチング周波数を用いますので、高さ2mm以下の小型で低コストのコンデンサやインダクタを使用できます。各出力電圧は0.8V〜5Vの範囲で設定可能です。低 $R_{DS(ON)}$ の内部同期パワー・スイッチによって高い効率が得られ、外付けのショットキー・ダイオードは不要です。

ユーザーが選択可能なモード入力により、リップル電圧と軽負荷での効率のトレードオフが可能です。Burst Mode[®]動作では軽負荷時に高効率が維持されますが、パルス・スキップ・モードでは軽負荷時にリップル・ノイズが低減されます。フェーズ・モード・ピンにより、2番目のチャンネルをチャンネル1に対して同相で、または180°位相をずらして動作させることができます。位相をずらした動作では、 V_{IN} のRMS電流が減少しますので、入力コンデンサのRMSディレーティングを減らすことができます。

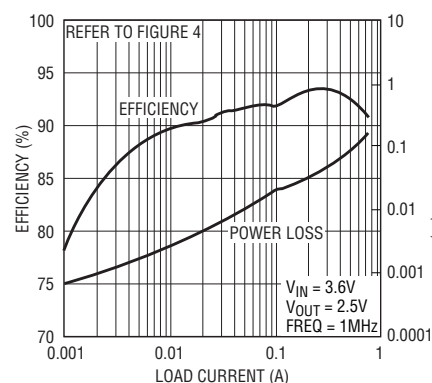
バッテリー寿命をさらに延ばすため、ドロップアウト時にはPチャンネルMOSFETが連続的にオンしますので(100%デューティ・サイクル)、両チャンネルの合計消費電流はわずかに100 μ Aになります。シャットダウン時、デバイスに流れる電流は1 μ A未満です。

LT、LT、LTC、LTMおよびBurst Modeはリニアテクノロジー社の登録商標です。他の全ての商標はそれぞれの所有者に所有権があります。5481178、6580258、6304066、6127815、6498466、6611131、6144194を含む米国特許により保護されています。

標準的応用例



OUT2の効率
(Burst Mode動作)



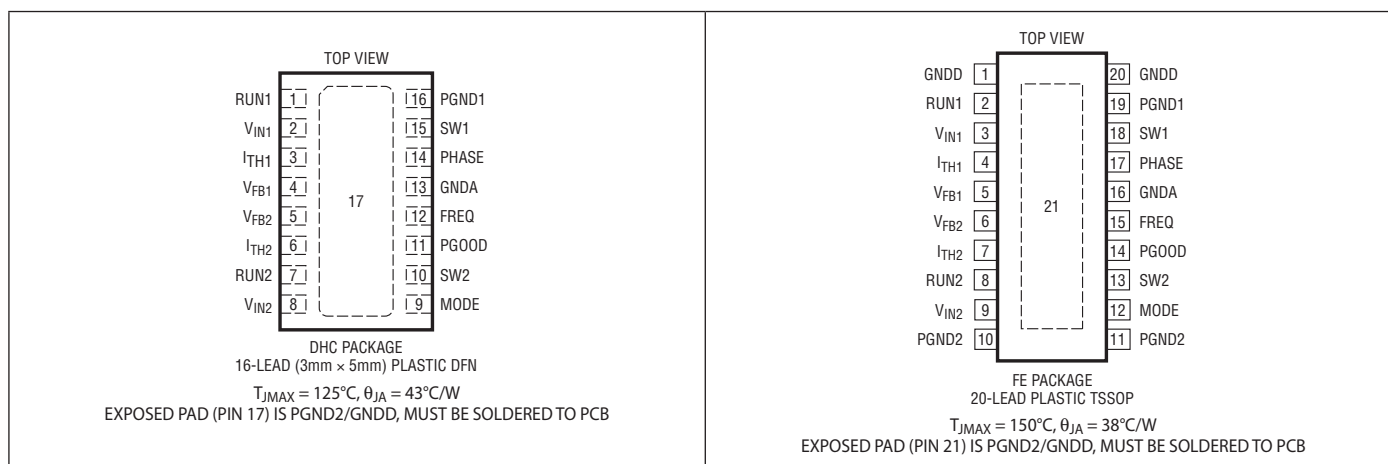
LTC3417

絶対最大定格 (Note 1)

V_{IN1} , V_{IN2} の電圧 $-0.3V \sim 6V$
 $MODE$, $SW1$, $SW2$, $RUN1$,
 $RUN2$, V_{FB1} , V_{FB2} , $PHASE$, $FREQ$,
 I_{TH1} , I_{TH2} の電圧 $-0.3V \sim (V_{IN1}/V_{IN2} + 0.3V)$
 $V_{IN1} - V_{IN2}$, $V_{IN2} - V_{IN1}$ $0.3V$
 $PGOOD$ 電圧 $-0.3V \sim 6V$

動作周囲温度範囲
 (Note 2) $-40^{\circ}C \sim 85^{\circ}C$
 接合部温度 (Note 7, 8) $125^{\circ}C$
 保存温度範囲
 DFN パッケージ $-65^{\circ}C \sim 125^{\circ}C$
 TSSOP パッケージ $-65^{\circ}C \sim 150^{\circ}C$

ピン配置



発注情報

鉛フリー仕上げ	テープアンドリール	デバイス・マーキング	パッケージ寸法	温度範囲
LTC3417EDHC#PBF	LTC3417EDHC#TRPBF	3417	16-Lead (3mm × 3mm) Plastic DFN	$-40^{\circ}C$ to $85^{\circ}C$
LTC3417EFE#PBF	LTC3417EFE#TRPBF	LTC3417EFE	20-Lead Plastic TSSOP	$-40^{\circ}C$ to $85^{\circ}C$
鉛ベースの仕上げ	テープアンドリール	デバイス・マーキング	パッケージ寸法	温度範囲
LTC3417EDHC	LTC3417EDHC#TR	3417	16-Lead (3mm × 3mm) Plastic DFN	$-40^{\circ}C$ to $85^{\circ}C$
LTC3417EFE	LTC3417EFE#TR	LTC3417EFE	20-Lead Plastic TSSOP	$-40^{\circ}C$ to $85^{\circ}C$

より広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。

鉛フリー製品のマーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
 テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandree/> をご覧ください。

電気的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^{\circ}C$ での値。注記がない限り、 $V_{IN} = 3.6V$ 。(Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
V_{IN1} , V_{IN2}	Operating Voltage Range	$V_{IN1} = V_{IN2}$	● 2.25		5.5	V
I_{FB1} , I_{FB2}	Feedback Pin Input Current	(Note 3)			±0.1	μA
V_{FB1} , V_{FB2}	Feedback Voltage	(Note 3)	● 0.784	0.8	0.816	V
$\Delta V_{LINEREG}$	Reference Voltage Line Regulation. %/V is the Percentage Change in V_{OUT} with a Change in V_{IN}	$V_{IN} = 2.25V$ to $5V$ (Note 3)		0.04	0.2	%/V
$V_{LOADREG}$	Output Voltage Load Regulation	I_{TH1} , $I_{TH2} = 0.36V$ (Note 3) I_{TH1} , $I_{TH2} = 0.84V$ (Note 3)		0.02 -0.02	0.2 -0.2	% %

3417fc

電氣的特性

●は全動作温度範囲の規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 3.6\text{V}$ 。(Note 2)

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
$g_m(\text{EA})$	Error Amplifier Transconductance	$I_{TH1}, I_{TH2}(\text{PINLOAD}) = \pm 5\mu\text{A}$ (Note 3)		1400		μS
I_S	Input DC Supply Current (Note 4) Active Mode	$V_{FB1} = V_{FB2} = 0.75\text{V}$, $V_{MODE} = V_{IN}$, $V_{RUN1} = V_{RUN2} = V_{IN}$		400	600	μA
	Half Active Mode ($V_{RUN2} = 0\text{V}$, 1.4A Only)	$V_{FB1} = 0.75\text{V}$, $V_{MODE} = V_{IN}$, $V_{RUN1} = V_{IN}$		260	400	μA
	Half Active Mode ($V_{RUN1} = 0\text{V}$, 800mA Only)	$V_{FB2} = 0.75\text{V}$, $V_{MODE} = V_{IN}$, $V_{RUN2} = V_{IN}$		260	400	μA
	Both Channels in Sleep Mode	$V_{FB1} = V_{FB2} = 1\text{V}$, $V_{MODE} = V_{IN}$, $V_{RUN1} = V_{RUN2} = V_{IN}$		125	250	μA
	Shutdown	$V_{RUN1} = V_{RUN2} = 0\text{V}$		0.1	1	μA
f_{OSC}	Oscillator Frequency	$V_{\text{FREQ}} = V_{IN}$ $V_{\text{FREQ}}: R_T = 143\text{k}$ $V_{\text{FREQ}}: \text{Resistor}$ (Note 6)	1.2 0.85	1.5 1	1.8 1.25 4	MHz MHz MHz
I_{LIM1}	Peak Switch Current Limit on SW1 (1.4A)		1.8	2.25		A
I_{LIM2}	Peak Switch Current Limit on SW2 (800mA)		1	1.2		A
$R_{\text{DS(ON)1}}$	SW1 Top Switch On-Resistance (1.4A) SW1 Bottom Switch On-Resistance	$V_{IN1} = 3.6\text{V}$ (Note 5) $V_{IN1} = 3.6\text{V}$ (Note 5)		0.088 0.084		Ω Ω
$R_{\text{DS(ON)2}}$	SW2 Top Switch On-Resistance (800mA) SW2 Bottom Switch On-Resistance	$V_{IN2} = 3.6\text{V}$ (Note 5) $V_{IN2} = 3.6\text{V}$ (Note 5)		0.16 0.15		Ω Ω
$I_{\text{SW1(LKG)}}$	Switch Leakage Current SW1 (1.4A)	$V_{IN1} = 6\text{V}$, $V_{\text{ITH1}} = 0\text{V}$, $V_{\text{RUN1}} = 0\text{V}$		0.01	1	μA
$I_{\text{SW2(LKG)}}$	Switch Leakage Current SW2 (800mA)	$V_{IN2} = 6\text{V}$, $V_{\text{ITH2}} = 0\text{V}$, $V_{\text{RUN2}} = 0\text{V}$		0.01	1	μA
V_{UVLO}	Undervoltage Lockout Threshold	V_{IN1}, V_{IN2} Ramping Down V_{IN1}, V_{IN2} Ramping Up	1.9 1.95	2.07 2.12	2.2 2.25	V V
T_{PGOOD}	Threshold for Power Good. Percentage Deviation from V_{FB} Steady State (Typically 0.8V)	V_{FB1} or V_{FB2} Ramping Up V_{FB1} or V_{FB2} Ramping Down		-6 -6		% %
R_{PGOOD}	Power Good Pull-Down On-Resistance			160	300	Ω
$V_{\text{RUN1}}, V_{\text{RUN2}}$	RUN1, RUN2 Threshold		0.3	0.85	1.5	V
V_{PHASE}	PHASE Threshold High-CMOS Levels		$V_{IN} - 0.5$			V
	PHASE Threshold Low-CMOS Levels				0.5	V
$I_{\text{RUN1}}, I_{\text{RUN2}}, I_{\text{PHASE}}, I_{\text{MODE}}$	RUN1, RUN2, PHASE and MODE Leakage Current	$V_{IN} = 6\text{V}$, $V_{\text{PIN}} = 3\text{V}$		0.01	1	μA
V_{TLMODE}	MODE Threshold Voltage Low				0.5	V
V_{THMODE}	MODE Threshold Voltage High		$V_{IN} - 0.5$			V
V_{THFREQ}	FREQ Threshold Voltage High		$V_{IN} - 0.5$			V

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える可能性がある。

Note 2: LTC3417は $0^\circ\text{C} \sim 85^\circ\text{C}$ の温度範囲で規定性能に適合することが保証されている。 $-40^\circ\text{C} \sim 85^\circ\text{C}$ の動作周囲温度範囲での仕様は設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。

Note 3: LTC3417は V_{FB1} を誤差アンプの中心($V_{\text{ITH1}} = 0.6\text{V}$)にサーボ制御し、 V_{FB2} を誤差アンプの中心($V_{\text{ITH2}} = 0.6\text{V}$)にサーボ制御する帰還ループでテストされている。

Note 4: スイッチング周波数で供給される内部ゲート電荷により合計消費電流が増加する。

Note 5: スイッチのオン抵抗は、DHCパッケージの場合は設計とテストの相関によって、FEパッケージの場合は最終テストの相関によって保証される。

Note 6: 抵抗を使った可変周波数動作は設計によって保証されているが製造時にはテストされず、デューティ・サイクルによって制約を受ける。

Note 7: このデバイスには短時間の過負荷状態の間デバイスを保護するための過熱保護機能が備わっている。過熱保護機能がアクティブなとき接合部温度は 125°C を超える。規定された最大動作接合部温度を超えた動作が継続すると、デバイスの信頼性を損なうおそれがある。

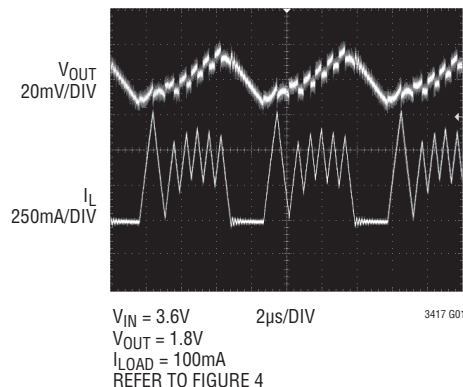
Note 8: T_J は周囲温度(T_A)および電力損失(P_D)から次式に従って計算される。

$$\text{LTC3417EDHC: } T_J = T_A + (P_D \cdot 43^\circ\text{C/W})$$

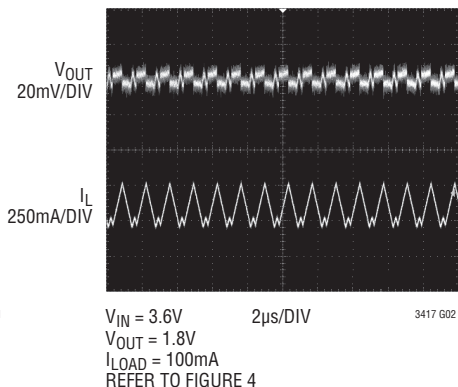
$$\text{LTC3417EFE: } T_J = T_A + (P_D \cdot 38^\circ\text{C/W})$$

標準的性能特性

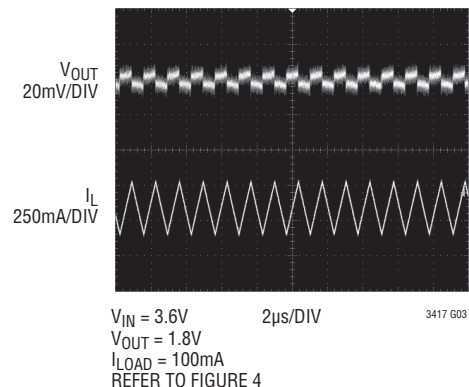
OUT1のBurst Mode動作



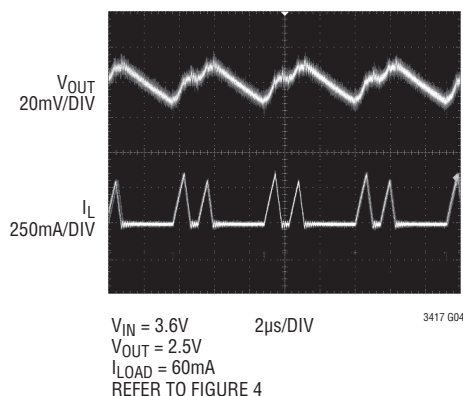
OUT1のパルス・スキップ・モード動作



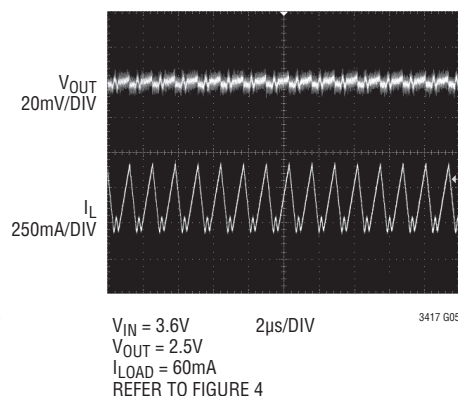
OUT1の強制連続モード動作



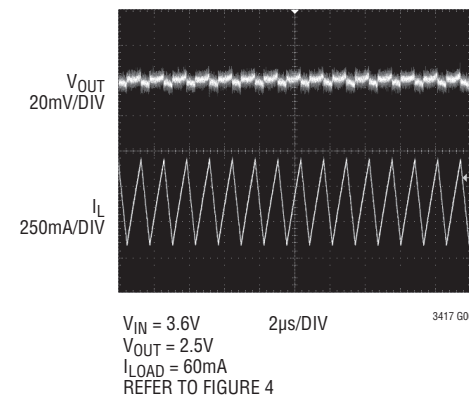
OUT2のBurst Mode動作



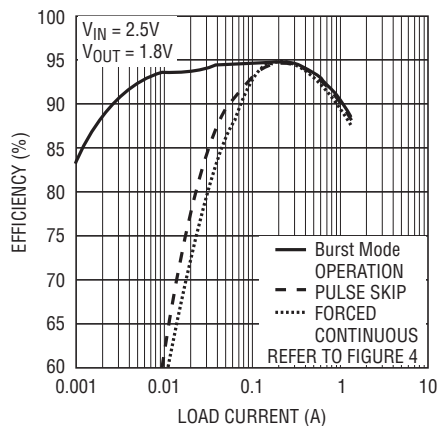
OUT2のパルス・スキップ・モード動作



OUT2の強制連続モード動作

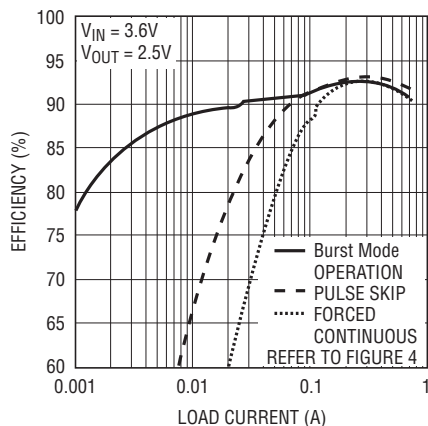


OUT1の効率と負荷電流



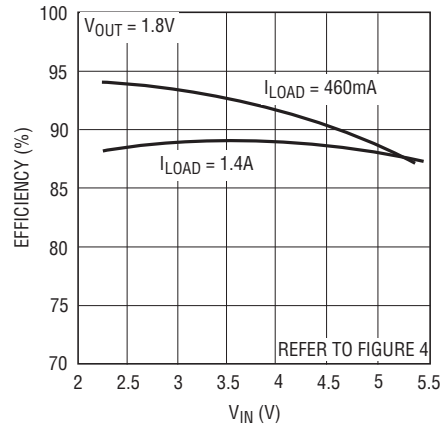
3417 G07

OUT2の効率と負荷電流



3417 G08

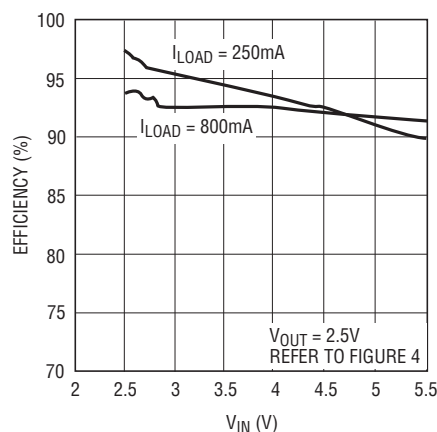
OUT1の効率とVIN
(Burst Mode動作)



3417 G09

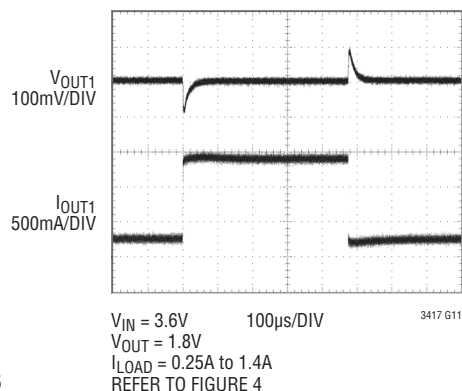
3417fc

標準的性能特性

OUT2の効率と V_{IN}
(パルス・スキップ・モード)

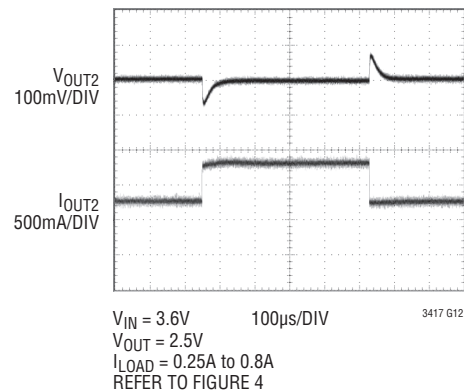
3417 G10

OUT1の負荷ステップ



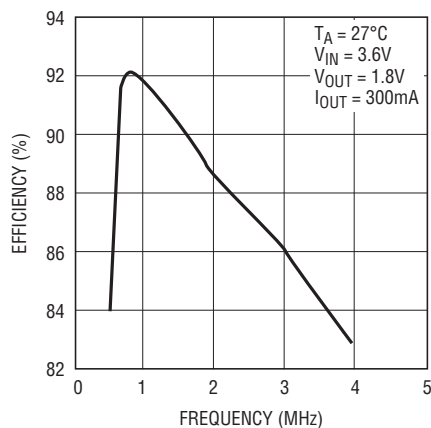
3417 G11

OUT2の負荷ステップ



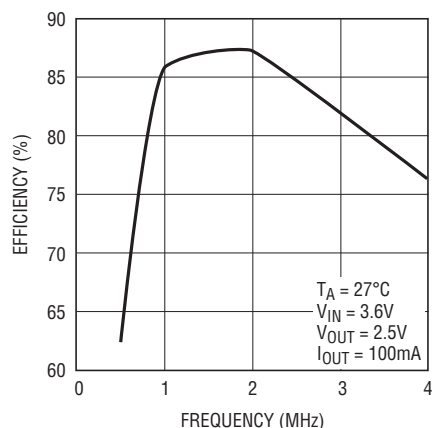
3417 G12

OUT1の効率と周波数

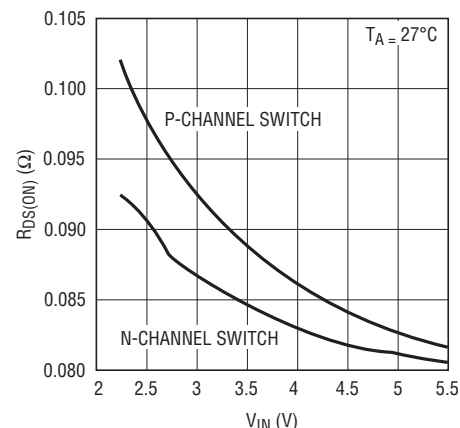


3417 G13

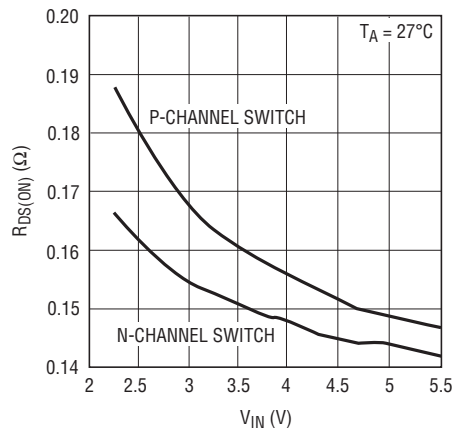
OUT2の効率と周波数



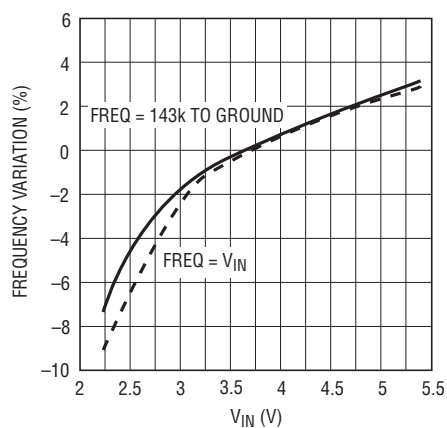
3417 G14

OUT1の $R_{DS(ON)}$ と V_{IN} 

3417 G15

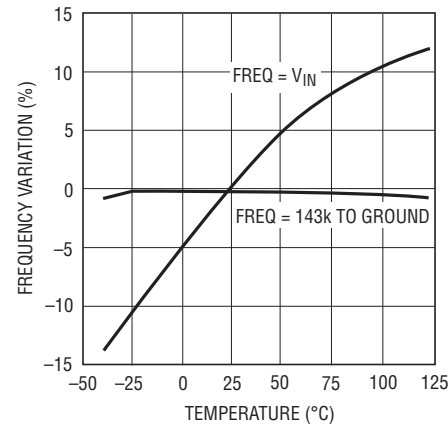
OUT2の $R_{DS(ON)}$ と V_{IN} 

3417 G16

周波数と V_{IN} 

3417 G17

周波数と温度



3417 G18

3417fc

ピン機能 (DFN/TSOP)

RUN1(ピン1/ピン2):1.4Aレギュレータのイネーブル。ロジック1のとき、1.4Aレギュレータが動作します。ロジック0Vのとき、1.4Aレギュレータがオフします。RUN1とRUN2が両方0Vのとき、デバイスはシャットダウンします。

V_{IN1}(ピン2/ピン3):1.4AレギュレータのPチャネル・スイッチの電源ピン。

I_{TH1}(ピン3/ピン4):1.4Aレギュレータの誤差アンプの補償点。電流コンパレータのスレッシュホールドはこの制御電圧に応じて増加します。このピンの公称電圧範囲は0V～1.5Vです。

V_{FB1}(ピン4/ピン5):1.4Aレギュレータの出力に接続された外部抵抗分割器からの帰還電圧を受け取ります。このピンの公称電圧は0.8Vです。

V_{FB2}(ピン5/ピン6):800mAレギュレータの出力に接続された外部抵抗分割器からの帰還電圧を受け取ります。このピンの公称電圧は0.8Vです。

I_{TH2}(ピン6/ピン7):800mAレギュレータの誤差アンプの補償点。電流コンパレータのスレッシュホールドはこの制御電圧に応じて増加します。このピンの公称電圧範囲は0V～1.5Vです。

RUN2(ピン7/ピン8):800mAレギュレータのイネーブル。ロジック1のとき、800mAレギュレータが動作します。ロジック0Vのとき、800mAレギュレータがオフします。RUN1とRUN2が両方0Vのとき、デバイスはシャットダウンします。

V_{IN2}(ピン8/ピン9):800mAレギュレータのPチャネル・スイッチの電源ピンおよびアナログ回路の電源。

MODE(ピン9/ピン12):モード選択ピン。このピンはデバイスの動作を制御します。MODEピンの電圧が $>(V_{IN} - 0.5V)$ のとき、Burst Mode動作が選択されます。MODEピンの電圧が $<0.5V$ のとき、パルス・スキップ・モードが選択されます。MODEピンが $V_{IN}/2$ に保たれると、強制連続モードが選択されます。

SW2(ピン10/ピン13):800mAレギュレータのインダクタへのスイッチ・ノードの接続。このピンはV_{IN2}からPGND2まで振幅します。

PGOOD(ピン11/ピン14):パワーグッド・ピン。このコモン・ドレインのロジック出力は、どちらかのレギュレータの出力電圧がレギュレーション電圧より6%低くなるとGNDに引き下げられます。RUN1またはRUN2のどちらかが“L”だと(対応するレギュレータがスリープ・モードであり、したがってその出力が下がっている)、PGOODは動作中のレギュレータの安定化状態を反映します。

FREQ(ピン12/ピン15):周波数設定ピン。FREQがV_{IN}のとき、内部発振器は1.5MHzで発振します。このピンからグラウンドに抵抗を接続して、内部発振器の周波数を0.6MHz～4MHzの範囲で変化させることができます。

GNDA(ピン13/ピン16):内部アナログ回路のアナログ・グラウンド・ピン。

PHASE(ピン14/ピン17):1.4Aレギュレータのスイッチングを基準にした800mAレギュレータのスイッチングの位相を選択します。V_{IN}に設定すると、1.4Aレギュレータと800mAレギュレータは同相になります。PHASEを0Vに設定すると、1.4Aレギュレータと800mAレギュレータは180°位相がずれてスイッチングします。

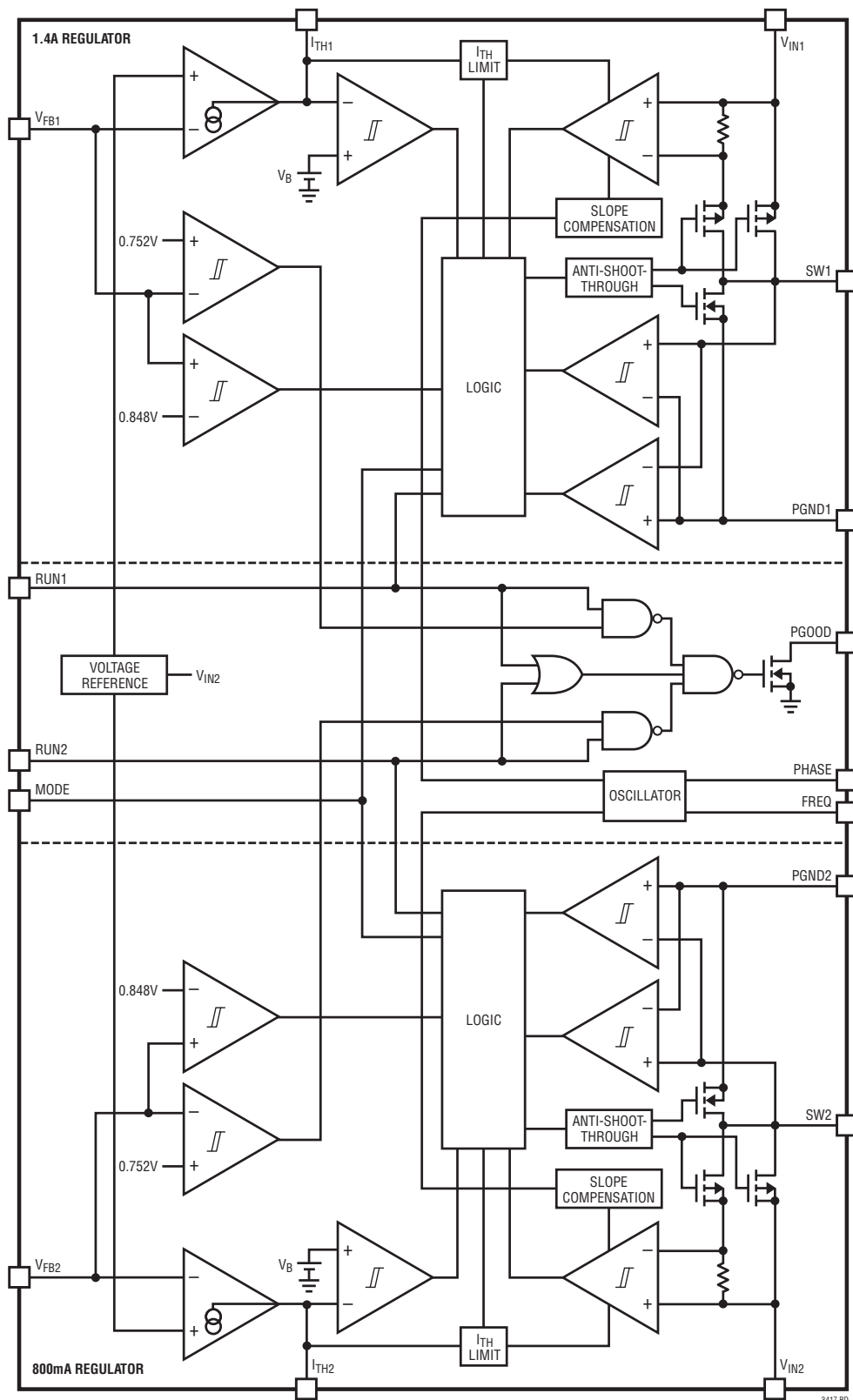
SW1(ピン15/ピン18):1.4Aレギュレータのインダクタへのスイッチ・ノードの接続。このピンはV_{IN1}からPGND1まで振幅します。

PGND1(ピン16/ピン19):SW1のNチャネル・ドライバのグラウンド。

PGND2、GNDD(ピン1、10、11、20):TSSOPパッケージのみ。SW2のNチャネル・ドライバのグラウンドおよび回路のデジタル・グラウンド。

露出パッド(ピン17/ピン21):PGND2、GNDD。SW2のNチャネル・ドライバのグラウンドおよび回路のデジタル・グラウンド。露出パッドはPCBのグラウンドに半田付けする必要があります。

機能図



3417 BD

動作

LTC3417は固定周波数の電流モード・アーキテクチャを採用しています。両方のチャンネルは同じクロック周波数を共有します。PHASEピンは、チャンネルを同相で動作させるか、それとも位相をずらして動作させるかを設定します。動作周波数は、1.5MHzの場合はFREQピンを V_{IN} に接続して設定し、0.6MHz~4MHzの周波数の場合は抵抗をFREQからグランドに接続して設定します。多様なアプリケーションに適合させるため、ユーザーはMODEピンを使ってノイズと効率のトレードオフを図ることができます。

出力電圧は V_{FB1} ピンと V_{FB2} ピンに戻される外部分圧器によって設定されます。誤差アンプは分圧された出力電圧を0.8Vのリファレンス電圧と比較し、それに従ってピーク・インダクタ電流を調節します。低電圧コンパレータは、どちらかの出力電圧がその目標値より6%低くなると、PGOOD出力を“L”に引き下げます。

メイン制御ループ

各レギュレータで、通常動作時、 V_{FB} 電圧がリファレンス電圧より低いと、PチャンネルMOSFETのパワー・スイッチがクロック・サイクルの始点でオンします。電流リミットに達するまで、インダクタと負荷に流れる電流が増加します。スイッチがオフし、インダクタに蓄えられたエネルギーがボトムNチャンネルMOSFETスイッチを通過して次のクロック・サイクルまで負荷に流れます。

ピーク・インダクタ電流は I_{TH} ピンの電圧によって制御されます。この電圧は誤差アンプEAの出力です。このアンプは V_{FB} ピンを0.8Vリファレンスと比較します。負荷電流が増加すると、 V_{FB} 電圧が減少し、リファレンスより下にわずかに下がります。この減少により、誤差アンプは平均インダクタ電流が新しい負荷電流に合致するまで I_{TH} の電圧を上昇させます。

RUNピンをグランドに引き下げると、メイン制御ループがシャットダウンします。シャットダウン後、デジタル・ソフトスタートがイネーブルされ、1024クロック・サイクルにわたってピーク・インダクタ電流がゆっくり立ち上がります。

低電流動作

低電流でLTC3417の動作を制御するのに3つのモードを利用することができます。3つのモードのそれぞれで、低負荷電流時に、連続モードから、選択されたモードに自動的に切り替わります。

効率を最適化するにはBurst Mode動作を選択することができます。負荷が比較的軽いとき、LTC3417は自動的にBurst Mode動作に切り替わります。この場合、PMOSスイッチは負荷需要に応じて間欠的に動作します。サイクルを断続的に実行することにより、パワーMOSFETのゲート電荷損失によって支配されるスイッチング損失が最小に抑えられます。出力電圧が望みの安定化された値に達したらメイン制御ループが中断します。 I_{TH} が0.24Vより低くなるとヒステリシスをもった電圧コンパレータがトリップし、スイッチをシャットオフして電力を減少させます。 I_{TH} が0.31Vを超えて、スイッチとメイン制御ループをオンし、新たなサイクルを開始するまで、出力コンデンサとインダクタが負荷に電力を供給します。

低電流で出力電圧リップルを下げるには、パルス・スキップ・モードを使うことができます。このモードでは、LTC3417は非常に低い電流まで固定周波数でスイッチングを継続します。非常に低い電流では、パワーMOSFETを制御するのに使用されるパルスをスキップし始めます。

最後に、強制連続モードでは、インダクタ電流は一定のサイクルで流れ、すべての出力電流レベルで固定された出力電圧リップルを生じます。この機能は長距離通信に適しています。なぜなら、ノイズが一定の周波数になるのでフィルタで除去するのが容易だからです。このモードの別の利点は、レギュレータが負荷へ電流をソースするだけでなく、出力からいくらかの電流をシンクすることもできることです。

LTC3417のモードはMODEピンを使って選択します。MODEピンは800mAと1.4Aの両方の降圧コンバータのモードを設定します。

ドロップアウト動作

入力電源電圧が出力電圧に向かって低下すると、デューティ・サイクルが100%に増加します。このドロップアウト状態では、PMOSスイッチが連続的にオンし、このときの出力電圧は、入力電圧から内部PチャンネルMOSFETとインダクタの電圧降下を差し引いた電圧に等しくなります。

低電源電圧動作

LTC3417は低電圧ロックアウト回路を内蔵しており、この回路は入力電圧が約2.07Vより下に下がるとデバイスをシャットダウンして不安定動作を防ぎます。

アプリケーション情報

一般的なLTC3417の応用回路を図4に示します。外付け部品の選択は負荷要件に基づいておこない、インダクタのL1とL2の選択から始めます。L1とL2が選択されると、C_{IN}、C_{OUT1}およびC_{OUT2}を選択することができます。

動作周波数

動作周波数の選択には効率と部品サイズの間のトレードオフが必要です。動作周波数を高くすると、小さい値のインダクタとコンデンサを使うことができます。低い周波数で動作させると内部ゲート電荷による損失が減り、効率が改善されますが、出力リップル電圧を低く抑えるには、インダクタンスや容量の値を大きくする必要があります。

LTC3417の動作周波数(f_0)は、FREQピンをV_{IN}に引き上げて1.5MHz動作に設定するか、または外付け抵抗をFREQからグランドに接続して設定します。この抵抗の値により、発振器内の内部タイミング・コンデンサを充放電するのに使われるランプ電流が設定されます。この抵抗の値は次式を使って計算することができます。

$$R_T = \frac{1.61 \cdot 10^{11}}{f_0} (\Omega) - 16.586 \text{ k}\Omega$$

0.6MHz ≤ f_0 ≤ 4MHzの場合、代わりに図1を使ってR_Tの値を選択します。

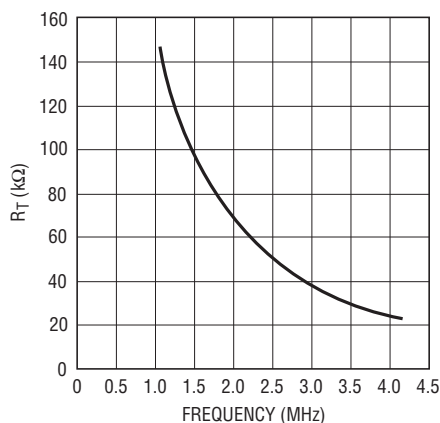


図1. 周波数とR_T

最大動作周波数は最小オン時間とデューティ・サイクルによっても制限されます。これは次のように計算されます。

$$f_{0(\text{MAX})} \approx 6.67 \left(\frac{V_{\text{OUT}}}{V_{\text{IN}(\text{MAX})}} \right) (\text{MHz})$$

最小周波数はR_Tの抵抗値が大きいため、リークとノイズ・カップリングによって制限されます。

インダクタの選択

インダクタは動作周波数には影響しませんが、インダクタの値はリップル電流に直接影響します。インダクタ・リップル電流 ΔI_L は次式で示すようにインダクタンスが高いほど減少し、V_{IN}またはV_{OUT}が高いほど増加します。

$$\Delta I_L = \frac{V_{\text{OUT}}}{f_0 \cdot L} \left(1 - \frac{V_{\text{OUT}}}{V_{\text{IN}}} \right)$$

大きな ΔI_L の値を許容すれば低インダクタンスを使用できますが、出力電圧リップルが高くなり、コア損失が大きくなり、出力電流能力が低下します。

リップル電流を設定するための妥当な出発点は、 $\Delta I_L = 0.35 I_{\text{LOAD}(\text{MAX})}$ です。ここで、I_{LOAD(MAX)}は最大電流出力です。最大入力電圧で最大リップル(ΔI_L)が発生します。リップル電流が規定された最大値を超えないようにするには、次式に従ってインダクタンスを選択します。

$$L = \frac{V_{\text{OUT}}}{f_0 \cdot \Delta I_L} \left(1 - \frac{V_{\text{OUT}}}{V_{\text{IN}(\text{MAX})}} \right)$$

インダクタンス値はBurst Mode動作にも影響を与えます。ピーク・インダクタ電流がバースト・クランプによって設定されたレベルより下に下がると、低電流動作からの移行が開始されます。インダクタンス値が小さいとリップル電流が大きくなるので、この移行がより低い負荷電流で起きようになります。このため、低電流動作範囲の上の部分での効率が低下します。Burst Mode動作では、インダクタの値が小さくなるとバースト周波数が上がります。

アプリケーション情報

インダクタのコアの選択

コアの材質と形状が異なると、インダクタのサイズ/電流の関係が変化します。フェライトやパーマロイを素材とするトロイド・コアやシールドされた壺型コアは小型で、エネルギー放射は大きくありませんが、類似の電気特性を有する鉄粉コアのインダクタより一般に高価です。使用するインダクタの種類の選択は、LTC3417の動作条件に依存するよりも、価格とサイズの要件や放射フィールド/EMIの要件に多くの場合依存します。LTC3417のアプリケーションに適した標準的表面実装インダクタをいくつか表1に示します。

入力コンデンサ(C_{IN})の選択

連続モードでは、コンバータの入力電流は、デューティ・サイクルがほぼV_{OUT1}/V_{IN}およびV_{OUT2}/V_{IN}の2つの方形波の和によって近似することができます。大きな過渡電圧を防止するには、最大RMS電流に対応できる大きさの低等価直列抵抗(ESR)の入力コンデンサを使用する必要があります。コンデンサによっては、最大RMS電流に対す

るディレーティング仕様が規定されています。使用されるコンデンサにこの規定があれば、最大RMS電流を計算する必要があります。デバイスが「同相で」使用されるか「位相をずらして」使用されるかによって、RMS電流の計算が異なります。

「同相」の場合、2つの異なった式があります。

V_{OUT1} > V_{OUT2}:

$$I_{RMS} = \sqrt{2 \cdot I_1 \cdot I_2 \cdot D2(1-D1) + I_2^2(D2-D2^2) + I_1^2(D1-D1^2)}$$

V_{OUT2} > V_{OUT1}:

$$I_{RMS} = \sqrt{2 \cdot I_1 \cdot I_2 \cdot D1(1-D2) + I_2^2(D2-D2^2) + I_1^2(D1-D1^2)}$$

ここで、

$$D1 = \frac{V_{OUT1}}{V_{IN}} \quad \text{および} \quad D2 = \frac{V_{OUT2}}{V_{IN}}$$

表1

メーカー	製品番号	値(μH)	最大DC電流(A)	DCR	寸法 L × W × H (mm)
OUT1のL1					
Toko	A920CY-1R5M-D62CB	1.5	2.8	0.014	6 × 6 × 2.5
	A918CY-1R5M-D62LCB	1.5	2.9	0.018	6 × 6 × 2
Coilcraft	DO1608C-152ML	1.5	2.6	0.06	6.6 × 4.5 × 2.9
Sumida	CDRH4D22/HP 1R5	1.5	3.9	0.031	5 × 5 × 2.4
	CDRH2D18/HP 1R7	1.7	1.8	0.035	3.2 × 3.2 × 2
Midcom	DUP-1813-1R4R	1.4	5.5	0.033	4.3 × 4.8 × 3.5
OUT2のL2					
Toko	A915AY-2R0M-D53LC	2.0	3.9	0.027	5 × 5 × 3
Coilcraft	DO1608C-222ML	2.2	2.3	0.07	6.6 × 4.5 × 2.9
Sumida	CDRH3D16/HP 2R2	2.2	1.75	0.047	4 × 4 × 1.8
	CDRH2D18/HP 2R2	2.2	1.6	0.035	3.2 × 3.2 × 2
Midcom	DUP-1813-2R2R	2.2	3.9	0.047	4.3 × 4.8 × 3.5

アプリケーション情報

D1 = D2の場合、式は次のように簡単になります。

$$I_{\text{RMS}} = (I_1 + I_2) \sqrt{D(1-D)}$$

または

$$I_{\text{RMS}} = (I_1 + I_2) \frac{\sqrt{V_{\text{OUT}}(V_{\text{IN}} - V_{\text{OUT}})}}{V_{\text{IN}}}$$

ここで、最大平均出力電流 I_1 と I_2 はそれぞれのピーク電流からピーク・トゥ・ピーク・リップル電流の半分を差し引いたものに等しくなります。

$$I_1 = I_{\text{LIM1}} - \frac{\Delta I_{\text{L1}}}{2}$$

$$I_2 = I_{\text{LIM2}} - \frac{\Delta I_{\text{L2}}}{2}$$

これらの式は $V_{\text{IN}} = 2V_{\text{OUT}}$ のとき最大値をとります。ここで、 $I_{\text{RMS}} = (I_1 + I_2)/2$ です。この単純なワーストケース条件が最大 I_{RMS} を求めるのに一般に使用されます。

「位相をずらした」動作では、リップル電流を「同相」の電流よりも下げることができます。

「位相をずらした」場合、 I_{RMS} は $V_{\text{OUT1}} = V_{\text{OUT2}}$ のとき最大になりません。一般に、 $V_{\text{OUT1}} - V_{\text{IN}}/2 = V_{\text{OUT2}}$ または $V_{\text{OUT2}} - V_{\text{IN}}/2 = V_{\text{OUT1}}$ のとき最大になります。およそのところ、ワーストケースのリップルの大きさは「同相」モードのワーストケースのリップルの約75%です。 $V_{\text{OUT1}} = V_{\text{OUT2}} = V_{\text{IN}}/2$ および $I_1 = I_2$ のとき、リップルはゼロであることにも注意してください。

コンデンサ・メーカーのリップル電流定格は多くの場合わずかに2000時間の寿命時間によって規定されていることに注意してください。このため、コンデンサをさらにデレーティングする、つまり要求条件よりも高い温度定格のコンデンサを選択することを推奨します。サイズまたは高さの設計条件に適合させるため、複数のコンデンサを並列に接続することもできます。全てセラミック・コンデンサを使うソリューションを採用しない場合は、高周波のデカップリングのために、0.1 μF ～1 μF のセラミック・コンデンサを V_{IN} に追加することも推奨します。

出力コンデンサ (C_{OUT1} と C_{OUT2}) の選択

C_{OUT1} と C_{OUT2} の選択は、電圧リップルおよび負荷ステップに対する過渡を小さくするために必要なESRによって決まります。一般に、ESRの要件が満たされると、その容量はフィルタ機能にとって十分です。出力リップル(ΔV_{OUT})は次式で決まります。

$$\Delta V_{\text{OUT}} \approx \Delta I_{\text{L}} \left(\text{ESR}_{\text{COUT}} + \frac{1}{8 \cdot f_0 \cdot C_{\text{OUT}}} \right)$$

ここで、 f_0 =動作周波数、 C_{OUT} =出力容量、 ΔI_{L} =インダクタのリップル電流です。 ΔI_{L} は入力電圧に応じて増加するので、出力リップルは入力電圧が最大のとき最大になります。 $\Delta I_{\text{L}} = 0.35 I_{\text{LOAD(MAX)}}$ のとき、出力リップルは最大 V_{IN} および $f_0 = 1\text{MHz}$ で100mV未満になり、次のようになります。

$$\text{ESR}_{\text{COUT}} < 150\text{m}\Omega$$

C_{OUT} のESRの条件が満たされれば、全てセラミックを使ったソリューションの場合を除いて、一般に実効電流定格は $I_{\text{RIPPLE(P-P)}}$ の条件をはるかに上回ります。

表面実装のアプリケーションでは、アプリケーションの要求する容量、ESRまたは実効電流の条件を満たすため、複数のコンデンサの並列接続が必要になることがあります。アルミ電解、特殊ポリマー、セラミック、および乾式タンタルの各コンデンサはすべて表面実装パッケージで入手できます。三洋製のOS-CON半導体誘電体コンデンサは、アルミ電解コンデンサの中で(ESR・サイズ)の積が最も小さいものですが、やや高価です。三洋製のPOSCAPなど特殊ポリマー・コンデンサはESRが非常に小さいのですが、他のタイプに比べて容量密度が低くなります。タンタル・コンデンサは最高の容量密度をもっていますが、ESRが大きく、スイッチング電源に使うためにサージテストされていることが必須条件です。ケースの高さが2mm～4mmの表面実装タンタル・コンデンサのAVX TPSシリーズが最適です。アルミ電解コンデンサははるかに高いESRをもっていますが、リップル電流定格および長期信頼性に対して配慮すれば、コスト要求の非常に厳しいアプリケーションでよく使用されます。

アプリケーション情報

セラミック・コンデンサは最もESRが小さく廉価ですが、容量密度が低く、電圧係数と温度係数が高くて、可聴圧電効果を示します。さらに、寄生インダクタンスをともなったセラミック・コンデンサはQが高く、大きなリングングを引き起こすことがあります。他のコンデンサのタイプにはパナソニックの特殊ポリマー (SP) コンデンサがあります。

ほとんどの場合、高周波デカップリングのために0.1μF～1μFのセラミック・コンデンサもメイン・コンデンサと並列にLTC3417の近くに配置します。

入力と出力のセラミック・コンデンサ

値の大きな低価格セラミック・コンデンサが今では小さなケース・サイズで入手できるようになりました。これらのコンデンサのESRは非常に小さいのでスイッチング・レギュレータに使いたくなります。ただし、ESRが小さすぎてループの安定性の問題を引き起こすことがあります。固体タンタル・コンデンサのESRは5kHz～50kHzにループの「ゼロ」を生じます。これは許容できるループ位相マージンを与えるのに役立ちます。セラミック・コンデンサは300kHzを超えても容量を保ち、通常、ESRが効果を発揮する前に自己のESLと共振します。また、セラミック・コンデンサは温度の影響を受けやすいので、設計者は全動作温度範囲でループの安定性を確認する必要があります。大きな温度係数と電圧係数の影響を最小に抑えるため、X5RまたはX7Rのセラミック・コンデンサだけを使ってください。太陽誘電、TDK、および村田製作所から最適のセラミック・コンデンサを入手することができます。

入力と出力にセラミック・コンデンサだけを使う場合、十分注意する必要があります。セラミック・コンデンサを入力に使い、ACアダプタなど長いコードを通して電源を供給すると、出力の負荷ステップによってV_{IN}ピンにリングングが誘起されることがあります。よくても、このリングングが出力に結合して、ループの不安定性と誤認されることがあります。最悪の場合、この入力のリングングがデバイスに損傷を与えるほど大きくなる可能性があります。

セラミック・コンデンサのESRは非常に小さいので、入力コンデンサと出力コンデンサは電荷保存の要件を満たす必要があります。負荷ステップ発生時には、帰還ループがスイッチ電流を十分増加させて負荷を支えるまで、出力コンデンサが即座に電流を供給して負荷を支える必要があります。帰還ループが応答するのに要する時間は補償部品と出力コンデンサのサイズに依存します。負荷ステップに応答するには標準で3～4サイクルを要しますが、最初のサイクルだけ出力が直線的に低下します。出力の垂下V_{DRDROOP}は通常最初のサイクルの直線的な垂下の約2～3倍です。したがって、およそ以下の出力コンデンサのサイズから開始するのが良いでしょう。

$$C_{OUT} \approx 2.5 \frac{\Delta I_{OUT}}{f_0 \cdot V_{DRDROOP}}$$

デューティ・サイクルと負荷ステップの要件に依存して、さらに大きな容量が必要になることがあります。

ほとんどのアプリケーションでは、電源のインピーダンスは非常に小さいので、入力コンデンサは単に高周波をバイパスするのに必要です。これらの条件では、通常10μFセラミック・コンデンサで十分です。

出力電圧の設定

図4に示されているように、LTC3417は帰還ピンV_{FB1}およびV_{FB2}と信号グラウンドの間に0.8Vのリファレンス電圧を発生します。出力電圧は、以下の式に従って2つの抵抗分割器によって設定されます。

$$V_{OUT1} \approx 0.8V \left(1 + \frac{R1}{R2} \right)$$

$$V_{OUT2} \approx 0.8V \left(1 + \frac{R3}{R4} \right)$$

これらの抵抗を流れる電流を小さく (<5μA) 抑えると効率が向上しますが、この電流を小さくしすぎると、寄生容量がノイズの問題を発生させ、誤差アンプのループの位相マージンが減少するおそれがあります。

周波数応答を改善するには、フィードフォワード・コンデンサ (C_F) を使うこともできます。V_{FB} ノードはインダクタやSWラインなどのノイズ源から離して配線するように十分注意してください。

アプリケーション情報

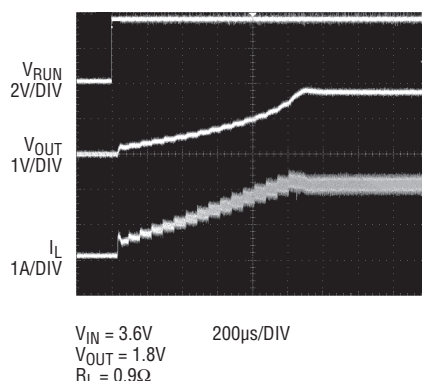


図2. Out1のデジタル・ソフトスタート

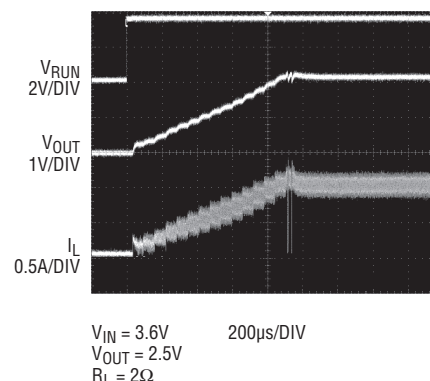


図3. Out2のデジタル・ソフトスタート

ソフトスタート

ソフトスタートは、ピーク・インダクタ電流を徐々に上げることにより、 V_{IN} からのサージ電流を抑えます。 I_{TH} ピンを制御して電源シーケンシングも実行できます。LTC3417には各レギュレータ出力の内部ソフトスタート機能が備わっており、図2と図3を見ると分かるように、1024クロック・サイクルにわたって I_{TH} のクランプ電圧をステップアップします。 I_{TH} の電圧がその動作範囲を通過してランプアップするにつれ、内部ピーク電流リミットもそれに比例した率で直線的にランプアップします。

モード選択

MODEピンによりモードが選択されます。このピンを V_{IN} に接続すると両方のレギュレータにBurst Mode動作がイネーブルされ、出力電圧リップルが大きくなる代償に低電流での最高の効率が得られます。MODEをグランドに接続すると両方のレギュレータにパルス・スキップ動作が選択され、低電流での効率を代償にして出力の電圧と電流のリップルが最小になります。どちらかの電源から1Vを超える電圧を加えると、両方のレギュレータとも強制連続モードになり、出力リップルが固定され、いくらかの電流(約 ΔI_L の1/2)をシンクすることができます。このモードではスイッチング・ノイズが一定なので、フィルタによる除去も簡単です。多くの場合、起動時を除き、単に出力電圧をMODEに接続して強制連続モードを選択することができます。

過渡応答のチェック

I_{TH} ピンの補償により、広範な負荷と出力コンデンサに対して過渡応答の最適化を図ることができます。 I_{TH} ピンが備わっているため制御ループ動作を最適化できただけでなく、DC結合され、ACフィルタを通した閉ループ応答のテスト・ポイントが与えられます。このテスト・ポイントでのDCステップ、立上り時間、およびセトリングは、真の閉ループ応答を反映します。2次特性が支配的なシステムを想定すれば、位相マージンや減衰係数はこのピンで見られるオーバーシュートのパーセンテージを使って推定することができます。このピンで見られるオーバーシュートのパーセンテージを使って、あるいはこのピンの立上り時間を調べることで、帯域幅も推定できます。

図4の回路に示されている I_{TH} ピンの外部部品はほとんどのアプリケーションにおいて妥当な出発点となります。直列RCフィルタにより、支配的なポール・ゼロ・ループ補償が設定されます。これらの値は、プリント基板のレイアウトを完了し、特定の出力コンデンサの種類と容量値を決定したら、過渡応答を最適化するために多少は(推奨値の0.5倍~2倍)変更することができます。出力コンデンサのさまざまなタイプと値によってループ帰還係数と位相が決まるので、まず出力コンデンサを選択する必要があります。立上り時間が1μs~10μsの最大負荷電流の20%~100%の出力電流パルスによって発生する出力電圧波形と I_{TH} ピンの波形により、帰還ループを開くことなく全体的なループの安定性を判断することができます。

アプリケーション情報

スイッチング・レギュレータは負荷電流ステップに対して応答するのに数サイクルを要します。負荷ステップが生じると、 V_{OUT} は $\Delta I_{LOAD} \cdot ESR_{COUT}$ に等しい量だけ直ちにシフトします。ここで、 ESR_{COUT} は C_{OUT} の等価直列抵抗です。 ΔI_{LOAD} はさらに C_{OUT} の充電または放電を開始し、レギュレータが V_{OUT} をその定常値に戻すために使うフィードバック誤差信号を発生します。この回復時間の間、安定性に問題があることを示すオーバーシュートやリングングがないか V_{OUT} をモニタすることができます。

初期出力電圧ステップが帰還ループの帯域幅内にない場合があるため、位相マージンを決定するのに、標準的2次オーバーシュート/DC比を使用することはできません。ループの利得は R_{ITH} を大きくすると増加し、ループの帯域幅は C_{ITH} を小さくすると拡大します。 C_{ITH} が減少したのと同じ比率だけ R_{ITH} を増大させると、ゼロ周波数は同じに維持されますので、帰還ループの最も重要な周波数範囲で位相を同じに維持します。さらに、フィードフォワード・コンデンサ(C_1 と C_2)を追加して、図4に示されているように、高周波応答を改善することができます。コンデンサ C_1 は R_1 とともに高い周波数のゼロを作って位相リードを与え、1.4AのSW1チャンネルの位相マージンを改善します。コンデンサ C_2 は R_3 とともに高い周波数のゼロを作って位相リードを与え、800mAのSW2チャンネルの位相マージンを改善します。

出力電圧のセトリングの様子は閉ループ・システムの安定性に関係し、電源全体の実際の性能を表します。制御ループ理論の要点を含む補償部品の最適化の詳細については、弊社の「アプリケーションノート76」を参照してください。

降圧レギュレータはドロップアウト状態で最大出力電流を供給する能力をもっていますが、入力電圧 V_{IN} が V_{OUT} に向かって低下するにつれ、インダクタ両端の電圧が減少するため、負荷ステップに対応する能力が低下することに注意する必要があります。ドロップアウトの近くで大きな負荷ステップに対応する能力を必要とするアプリケーションでは、SEPIC、Zeta、または単一インダクタを使ったポジティブ昇降圧など別のトポロジーを使います。

アプリケーションによっては、(1 μ Fを超える)大きな入力コンデンサが接続されている負荷のスイッチが入れられ

ると、さらに大きな過渡を生じる可能性があります。放電した入力コンデンサが実質的に C_{OUT} と並列接続状態になるため、 V_{OUT} が急速に降下します。負荷を接続するスイッチの抵抗が低く、しかも瞬間的にドライブされると、どんなレギュレータでもこの問題を防止するだけ十分な電流を供給することはできません。解決策は負荷スイッチのドライバのターンオン速度を制限することです。HotSwap™コントローラは特にこの目的のために設計されており、電流制限、短絡保護、およびソフトスタート機能を通常備えています。

効率に関する検討事項

スイッチング・レギュレータのパーセント効率は、出力電力を入力電力で割って100%を掛けたものに等しくなります。個々の損失を解析して、効率を制限する要素がどれであり、また何が変化すれば最も効率が改善されるかを判断できる場合がよくあります。パーセント表示の効率は次式で表すことができます。

$$\% \text{効率} = 100\% - (P_1 + P_2 + P_3 + \dots)$$

ここで、 P_1 、 P_2 などは入力電力に対するパーセンテージで表した個々の損失です。

回路内の電力を消費する全ての要素で損失が生じますが、LTC3417の回路の損失の大部分は4つの主な損失要因によって生じます。これらは1) LTC3417の I_S 電流、2) スイッチング損失、3) I^2R 損失、4) その他の損失です。

- 1) I_S 電流は電気的特性に記載したDC電源電流であり、MOSFETドライバと制御回路の電流は含まれません。無負荷でも、 I_S 電流によって小さな(0.1%未満の)損失が発生し、この損失は V_{IN} に従って増加します。
- 2) スイッチング電流はMOSFETドライバ電流および制御回路電流の和です。MOSFETドライバ電流はパワーMOSFETのゲート容量をスイッチングすることによって流れます。MOSFETゲートが“L”から“H”、そして再び“L”に切り替わるたびに、 V_{IN} からグラウンドにひとかたまりの電荷が移動します。このようにスイッチング周期にわたって移動する電荷は V_{IN} から流出する電流であり、一般にDCバイアス電流よりはるかに大きくなります。ゲート電荷損失は V_{IN} に比例するので、それらの影響は電源電圧が高くなると顕著になります。

アプリケーション情報

3) I^2R 損失は内部スイッチのDC抵抗(R_{SW})と外部インダクタのDC抵抗(R_L)から計算されます。連続モードでは、インダクタLを流れる平均出力電流は内部のトップ・スイッチとボトム・スイッチの間に「こま切れ」にされます。したがって、SWピンを見たときの直列抵抗は、次式のとおり、トップMOSFETとボトムMOSFETの両方の $R_{DS(ON)}$ およびデューティ・サイクル(DC)の関数になります。

$$R_{SW} = (R_{DS(ON)TOP})(DC) + (R_{DS(ON)BOT})(1-DC)$$

トップMOSFETとボトムMOSFETの両方の $R_{DS(ON)}$ を「標準的性能特性」の曲線から求めることができます。したがって、 I^2R 損失は次式で求められます。

$$I^2R \text{ 損失} = I_{OUT}^2 (R_{SW} + R_L)$$

ここで、 R_L はインダクタの抵抗です。

4) 銅トレースや内部バッテリーの抵抗など他の「隠れた」損失が携帯用システムではさらなる効率低下の原因になる可能性があります。これらの「システム」レベルの損失をシステムの設計に含めることが非常に重要です。内部バッテリーとヒューズの抵抗損失は、スイッチング周波数において C_{IN} の電荷蓄積を適切にし、 ESR_{COUT} を非常に小さくすれば最小に抑えることができます。デッドタイム中のダイオードの導通損失やインダクタのコア損失などその他の損失は、一般に全追加損失の2%以下にしかありません。

熱に関する検討事項

LTC3417のパッケージの露出パッド(PGND2ピン/GNDDピン)はPCボードに半田付けする必要があります。これにより、DFNパッケージとTSSOPパッケージに(このサイズの同様のパッケージに比べて)類の無い熱特性が与えられ、通常動作ではデバイスの最大接合部温度を超えることはまずありません。大半のアプリケーションで、LTC3417は効率が非常に高いので大きな発熱はありません。ただし、周囲温度が高く、(ドロップアウトの場合のように)低い電源電圧、高いデューティ・サイクルでLTC3417が動作するアプリケーションでは、発熱が大きく、デバイスの最大接合部温度を超えることがあります。接合部温度が約150°Cに達すると両方のレギュレータの両方のパワー・

スイッチがオフし、SWノードが高インピーダンスになります。

LTC3417が最大接合部温度を超えないようにするには、熱解析を行う必要があります。熱解析の目的は、電力損失によりデバイスが接合部温度を超えるかどうかを判断することです。温度上昇は次式で与えられます。

$$T_{RISE} = P_D \cdot \theta_{JA}$$

ここで、 P_D はレギュレータの電力損失、 θ_{JA} はダイの接合部から周囲温度への熱抵抗です。

接合部温度 T_J は次式で与えられます。

$$T_J = T_{RISE} + T_{AMBIENT}$$

一例として、入力電圧が3.3V、負荷電流が1.4Aおよび800mAのとき、LTC3417が両方のレギュレータでドロップアウト状態である場合について考えます。スイッチ抵抗の標準的性能特性のグラフから、1.4A用Pチャネル・スイッチの $R_{DS(ON)}$ 抵抗は0.09Ωで、800mA用Pチャネル・スイッチの $R_{DS(ON)}$ は0.163Ωです。デバイスの電力損失は次のとおりです。

$$P_D = I_1^2 \cdot R_{DS(ON)1} + I_2^2 \cdot R_{DS(ON)2}$$

$$P_D = 1.4^2 \cdot 0.09 + 0.8^2 \cdot 0.163$$

$$P_D = 281\text{mW}$$

DFNパッケージの接合部-周囲の熱抵抗 θ_{JA} は約43°C/Wです。したがって、70°Cの周囲温度で動作しているレギュレータの接合部温度はおおよ次のとおりです。

$$T_J = 0.281 \cdot 43 + 70$$

$$T_J = 82.1^\circ\text{C}$$

上の接合部温度は25°Cでの $R_{DS(ON)}$ から得られたことに留意すると、もっと大きな $R_{DS(ON)}$ に基づいて接合部温度を再計算することもできるでしょう。というのは、 $R_{DS(ON)}$ は温度に依存して増加するからです。ただし、実際の接合部温度は125°Cの絶対最大接合部温度を超えないと判断してかまいません。

LTC3417

アプリケーション情報

設計例

設計例として、リチウムイオン・バッテリーを使った携帯用アプリケーションにLTC3417を使う場合を考えます。バッテリーは2.5V～4.2Vの V_{IN} を供給します。片方の出力はアクティブ・モードで1.8V/1.3Aを必要とし、スタンバイ・モードで1mAを必要とします。他方の出力はアクティブ・モードで2.5V/700mAを必要とし、スタンバイ・モードで500 μ Aを必要とします。両方の負荷ともスタンバイでも電力を必要とするので、低負荷での効率を良くするためにBurst Mode動作を選択します(MODE = V_{IN})。

どの周波数を使うか最初に決めます。周波数が高いほど、与えられた ΔI_L に対してインダクタの値が小さくなります(ΔI_L は $0.35I_{LOAD(MAX)}$ として見積もられます)。表面実装型巻線インダクタの妥当な値は通常1 μ H～10 μ Hの範囲です。

コンバータの出力	$I_{LOAD(MAX)}$	ΔI_L
SW1	1.4A	490mA
SW2	800mA	280mA

1.5MHzの周波数設定(FREQ = V_{IN})を使うと、 L_1 と L_2 に関する以下の式が得られます。

$$L_1 = \frac{1.8V}{1.5MHz \cdot 490mA} \left(1 - \frac{1.8V}{4.2V} \right) = 1.4\mu H$$

1.5 μ Hを使います。

$$L_2 = \frac{2.5V}{1.5MHz \cdot 280mA} \left(1 - \frac{2.5V}{4.2V} \right) = 2.4\mu H$$

2.2 μ Hを使います。

C_{OUT} は、(ESRの必要条件ではなく)負荷ステップによる垂下に基づいて選択します。5%の出力垂下の場合は次のようになります。

$$C_{OUT1} = 2.5 \cdot \frac{1.3A}{1.5MHz(5\% \cdot 1.8V)} = 24\mu F$$

$$C_{OUT2} = 2.5 \cdot \frac{0.7A}{1.5MHz(5\% \cdot 2.5V)} = 9.3\mu F$$

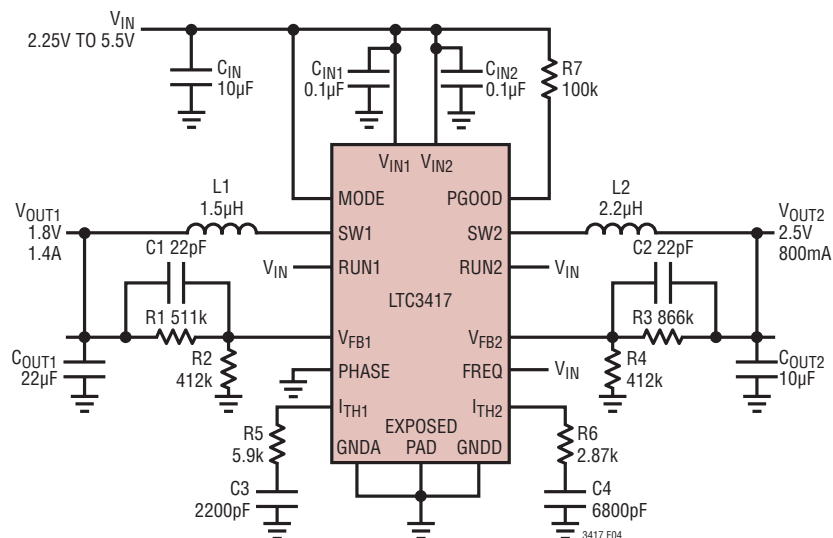
最も近い標準値は22 μ Fと10 μ Fです。

これで、出力電圧は R_1 、 R_2 、 R_3 および R_4 の値を選択してプログラムすることができます。軽負荷で高効率を維持するには、これらの抵抗を流れる電流を小さく保ちます。0.8Vの帰還電圧で2 μ Aを選択すると、 R_2 と R_4 は400kに等しくなります。これに近い標準1%抵抗は412kです。したがって、 $R_1 = 515k$ になります。これに近い標準1%抵抗は511kです。同様に、 R_4 が412kだと、 R_3 は875kに等しくなります。これに近い標準1%抵抗は866kです。

これらの部品に対し、負荷ステップ応答を検討して補償を最適化しますが、LTC3417の場合、 I_{TH1} の5.9k Ω と2200pFのフィルタと、 I_{TH2} の2.87kと6800pFのフィルタから始めるのが適当でしょう。負荷ステップの間の実際のアンダーシュートに応じて出力コンデンサを大きくする必要があるかもしれません。

PGOODピンはコモン・ドレイン出力で、プルアップ抵抗が必要です。適切な速度にするため、100kの抵抗を使います。この設計例の完全な回路を図4に示します。

アプリケーション情報



L1: MIDCOM DUS-5121-1R5R
C_{OUT1}: KEMET C1210C226K8PAC

L2: MIDCOM DUS-5121-2R2R
C_{OUT2}, C_{IN}: KEMET C1206C106K4PAC

OUT1の効率と負荷電流

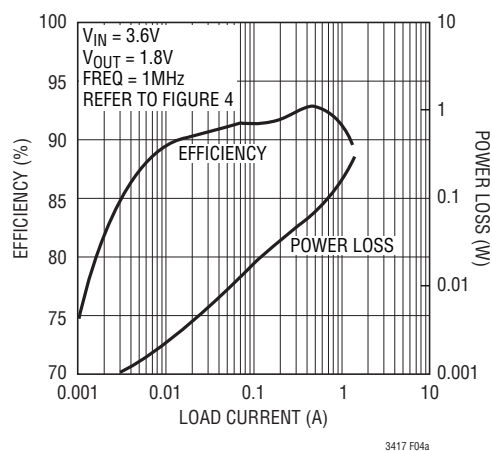


図4. 1.8V/1.4Aおよび2.5V/800mAの降圧レギュレータ

アプリケーション情報

基板レイアウトの検討事項

プリント回路基板をレイアウトするときは、以下のチェックリストを使用してLTC3417が正しく動作するようにします。これらの項目は図5のレイアウト図にも図示してあります。レイアウトでは以下の項目をチェックしてください。

1. コンデンサ C_{IN} は電源 V_{IN1} (ピン2)、 V_{IN2} (ピン8)、およびPGND2/GNDD (ピン17)にできるだけ近づけて接続されていますか(DFNパッケージ)。 C_{IN} を2個のコンデンサに分ける必要があるかもしれません。このコンデンサは内部パワーMOSFETとそれらのドライバにAC電流を供給します。
2. C_{OUT1} 、 $L1$ および C_{OUT2} 、 $L2$ は近づけて接続されていますか。 C_{OUT1} の(-)プレートは電流をPGND1に戻し、 C_{OUT2} の(-)プレートは電流をPGND2/GNDDと C_{IN} の(-)プレートに戻します。
3. 抵抗分割器($R1$ と $R2$)は、 C_{OUT1} の(+)プレートと、GNDAの近くで終端されたグランド・ラインの間に接

続する必要があります。抵抗分割器(R3とR4)は、COUT2の(+)プレートと、GNDAの近くで終端されたグランド・ラインの間に接続する必要があります。帰還信号VFB1とVFB2はSWラインのようなノイズの多い部品やトレースから離して配線し、トレースをできるだけ短くします。

4. 敏感な部品はSWピンから離します。入力コンデンサ C_{IN} 、補償コンデンサ C_{C1} 、 C_{C2} 、 C_{ITH1} および C_{ITH2} 、さらに全ての抵抗 R_1 、 R_2 、 R_3 、 R_4 、 R_{ITH1} および R_{ITH2} は、SWトレースとインダクタ L_1 および L_2 から離して配線します。
5. グランド・プレーンが望ましいのですが、それが利用できないければ信号グランドと電源グランドを分離し、小信号部品は1点でGNDピンに戻し、この1点をPGND2/GNDDピンに接続します。
6. 全ての層の全ての未使用領域を銅で覆います。銅で覆うと電力部品の温度上昇が小さくなります。これらの銅領域は入力電源の1つに接続します。

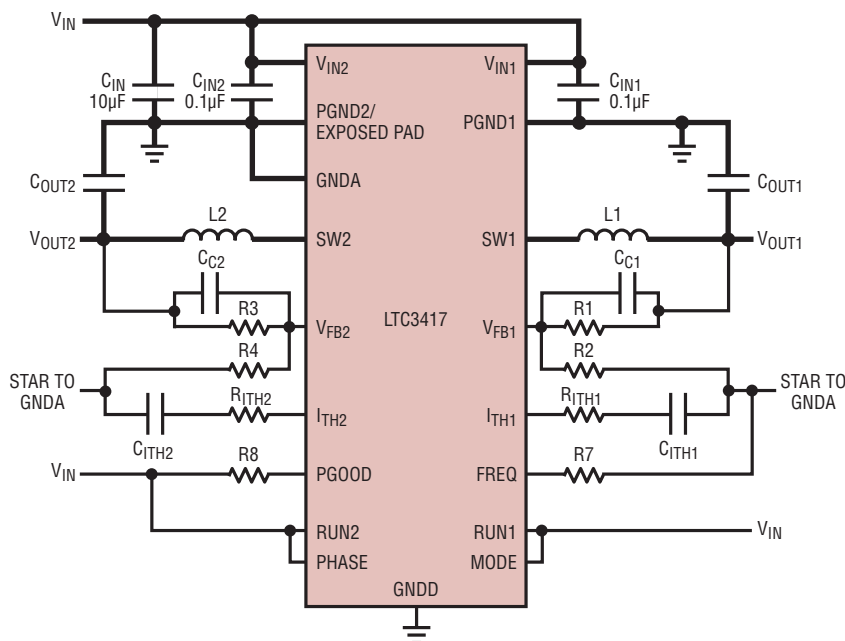
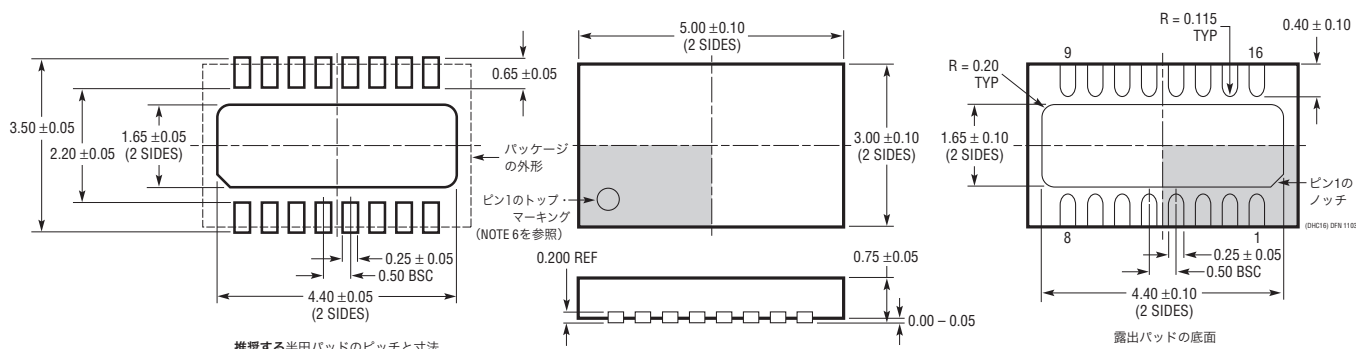


图5

パッケージ寸法

DHCパッケージ
16ピン・プラスチックDFN (5mm×3mm)
 (Reference LTC DWG # 05-08-1706)

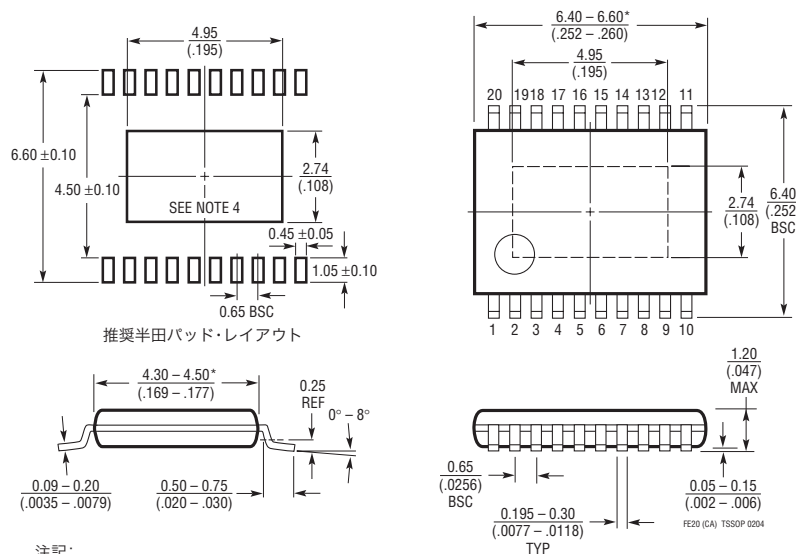


注記:

1. 図はJEDECパッケージ・アウトラインMO-229のバージョンのバリエーション (WJED-1) として提案
2. 図は実寸とは異なる
3. すべての寸法はミリメートル
4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。モールドのバリは (もしあれば) 各サイドで0.15mmを超えないこと
5. 露出パッドは半田メッキとする
6. 網掛けの部分はパッケージのトップとボトムのピン1の位置の参考に過ぎない

FEパッケージ
20ピン・プラスチックTSSOP (4.4mm)
 (Reference LTC DWG # 05-08-1663)

露出パッドのバリエーションCA



注記:

1. 標準寸法: ミリメートル
 2. 寸法はミリメートル (インチ)
 3. 図は実寸とは異なる
 4. 露出パッド接着のための推奨最小PCBメタルサイズ
- * 寸法にはモールドのバリを含まない。モールドのバリは各サイドで0.150mm (0.006") を超えないこと

LTC3417

関連製品

製品番号	説明	注釈
LTC3404	600mA (I _{OUT})、1.4MHz同期整流式降圧DC/DCコンバータ	効率:95%、V _{IN} :2.7V~6V、V _{OUT(MIN)} = 0.8V、I _Q = 10μA、I _{SD} < 1μA、MS8パッケージ
LTC3405/LTC3405A	300mA (I _{OUT})、1.5MHz同期整流式降圧DC/DCコンバータ	効率:95%、V _{IN} :2.5V~5.5V、V _{OUT(MIN)} = 0.8V、I _Q = 20μA、I _{SD} < 1μA、ThinSOT™パッケージ
LTC3406/LTC3406B	600mA (I _{OUT})、1.5MHz同期整流式降圧DC/DCコンバータ	効率:96%、V _{IN} :2.5V~5.5V、V _{OUT(MIN)} = 0.6V、I _Q = 20μA、I _{SD} < 1μA、ThinSOTパッケージ
LTC3407	デュアル600mA (I _{OUT})、1.5MHz同期整流式降圧DC/DCコンバータ	効率:95%、V _{IN} :2.5V~5.5V、V _{OUT(MIN)} = 0.6V、I _Q = 40μA、I _{SD} < 1μA、MSE/DFNパッケージ
LTC3407-2	デュアル800mA (I _{OUT})、2.25MHz、同期整流式降圧DC/DCコンバータ	効率:95%、V _{IN} :2.5V~5.5V、V _{OUT(MIN)} = 0.6V、I _Q = 40μA、I _{SD} < 1μA、MSE/DFNパッケージ
LTC3409	600mA、低V _{IN} (1.6V~5.5V)、同期整流式降圧DC/DCコンバータ	効率:95%、V _{IN} :1.6V~5.5V、V _{OUT(MIN)} = 0.6V、I _Q = 65μA、I _{SD} < 1μA、DFNパッケージ
LTC3411	1.25A (I _{OUT})、4MHz同期整流式降圧DC/DCコンバータ	効率:95%、V _{IN} :2.5V~5.5V、V _{OUT(MIN)} = 0.8V、I _Q = 60μA、I _{SD} < 1μA、MSパッケージ
LTC3412	2.5A (I _{OUT})、4MHz同期整流式降圧DC/DCコンバータ	効率:95%、V _{IN} :2.5V~5.5V、V _{OUT(MIN)} = 0.8V、I _Q = 60μA、I _{SD} < 1μA、TSSOP16Eパッケージ
LTC3413	3A (I _{OUT} シンク/ソース)、2MHzモノリシック同期整流式レギュレータ(DDR/QDRメモリ終端用)	効率:90%、V _{IN} :2.25V~5.5V、V _{OUT(MIN)} = V _{REF} /2、I _Q = 280μA、I _{SD} < 1μA、TSSOP16Eパッケージ
LTC3414	4A (I _{OUT})、4MHz同期整流式降圧DC/DCコンバータ	効率:95%、V _{IN} :2.25V~5.5V、V _{OUT(MIN)} = 0.8V、I _Q = 64μA、I _{SD} < 1μA、TSSOP20Eパッケージ
LTC3416	4A (I _{OUT})、4MHz同期整流式降圧DC/DCコンバータ、トラッキング付き	効率:95%、V _{IN} :2.25V~5.5V、V _{OUT(MIN)} = 0.8V、I _Q = 64μA、I _{SD} < 1μA、TSSOP20Eパッケージ
LTC3418	8A (I _{OUT})、4MHz同期整流式降圧DC/DCコンバータ	効率:95%、V _{IN} :2.25V~5.5V、V _{OUT(MIN)} = 0.8V、I _Q = 380μA、I _{SD} < 1μA、QFNパッケージ
LTC3440	600mA (I _{OUT})、2MHz同期整流式昇降圧DC/DCコンバータ	効率:95%、V _{IN} :2.5V~5.5V、V _{OUT(MIN)} = 2.4V、I _Q = 25μA、I _{SD} < 1μA、MS/DFNパッケージ
LTC3441	600mA (I _{OUT})、2MHz同期整流式昇降圧DC/DCコンバータ	効率:95%、V _{IN} :2.5V~5.5V、V _{OUT(MIN)} = 2.4V、I _Q = 25μA、I _{SD} < 1μA、DFNパッケージ
LTC3443	1.2A (I _{OUT})、600kHz同期整流式昇降圧DC/DCコンバータ	効率:95%、V _{IN} :2.4V~5.5V、V _{OUT(MIN)} = 2.4V、I _Q = 28μA、I _{SD} < 1μA、MSパッケージ
LTC3448	1.5MHz/2.25MHz、600mA同期整流式降圧DC/DCコンバータ、LDOモード付き	効率:96%、V _{IN} :2.5V~5.5V、V _{OUT(MIN)} = 0.6V、I _Q = 32μA、I _{SD} < 1μA、DFN/MS8Eパッケージ
LTC3548	デュアルの800mAと400mA (I _{OUT})、2.25MHz、同期整流式降圧DC/DCコンバータ	効率:95%、V _{IN} :2.5V~5.5V、V _{OUT(MIN)} = 0.6V、I _Q = 40μA、I _{SD} < 1μA、MSE/DFNパッケージ

ThinSOTはリニアテクノロジー社の商標です。