

高入力電圧、電流モード 昇圧フライバックおよび SEPICコントローラ

特長

- 高入力電圧アプリケーション向けに最適化
- 広いチップ電源電圧範囲: 6V ~ 36V
- 定格電圧 6V の MOSFET 向けに最適化された 7V 低損失電圧レギュレータを内蔵
- 電流モード制御により、優れた過渡応答を実現
- 高い最大デューティ・サイクル(標準 92%)
- 100mV のヒステリシスを備えた $\pm 2\%$ 精度の RUN ピン・スレッショルド
- $\pm 1\%$ 精度の電圧リファレンスを内蔵
- マイクロパワー・シャットダウン: $I_Q = 10\mu A$
- 1 本の外付け抵抗でプログラム可能な動作周波数 (50kHz ~ 1MHz)
- 最大 $1.3 \times f_{osc}$ の外部クロックに同期可能
- パルススキップ動作と Burst Mode 動作のいずれかをユーザが選択可能
- 出力過電圧保護
- $V_{DS} < 36V$ では No RSENSE™ モードで使用可能
- 小型の 10 ピン MSOP パッケージ

アプリケーション

- テレコム電源
- 42V 車載システム
- 24V 産業用制御
- IP 電話電源

標準的応用例

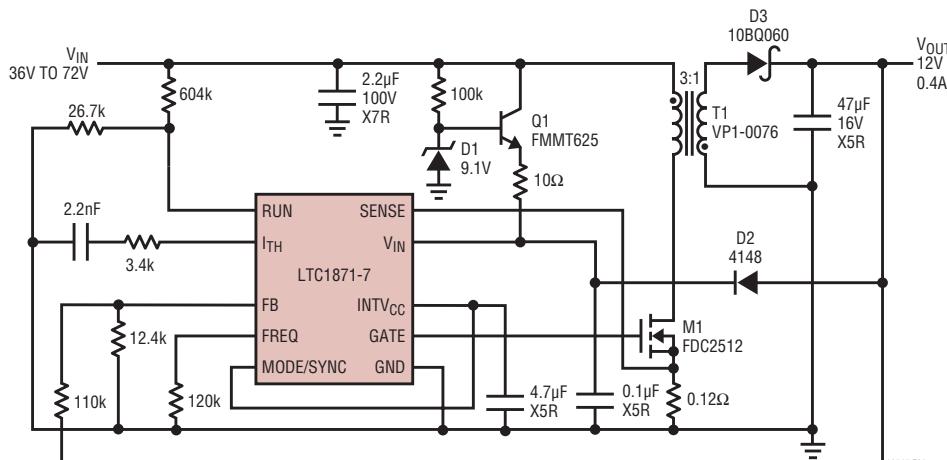


図1. テレコム用の小型非絶縁型 12V フライバック・ハウスキーピング電源

概要

LTC®1871-7 は、高電圧アプリケーションで定格電圧 6V の MOSFET をドライブできるように最適化された電流モード、昇圧、フライバックおよび SEPIC コントローラです。低電力アプリケーションと高電力アプリケーションのいずれでも同じように良好に動作し、わずかな外付け部品を使用するだけで完全な電源ソリューションを提供します。スイッチング周波数は、外付け抵抗を使用して 50kHz ~ 1MHz の範囲で設定できます。また、このスイッチング周波数は MODE/SYNC ピンを使用して外部クロックに同期可能です。軽負荷時の Burst Mode 動作、最小 6V の低い動作電源電圧、10μA という低いシャットダウン時消費電流により、LTC1871-7 はバッテリ駆動システムに最適です。固定周波数動作が必要なアプリケーションでは、MODE/SYNC ピンを使用して Burst Mode 動作を無効にすることができます。LTC1871-7 は 10 ピン MSOP パッケージで供給されます。

PARAMETER	LTC1871-7	LTC1871
INTV _{CC}	7.0V	5.2V
INTV _{CC} UV ⁺	5.6V	2.1V
INTV _{CC} UV ⁻	4.6V	1.9V

LT、LT、LTC、LTM、Linear Technology、Linear のロゴおよび Burst Mode はリニアテクノロジー社の登録商標です。No RSENSE はリニアテクノロジー社の商標です。他の全ての商標はそれぞれの所有者に所有権があります。

絶対最大定格

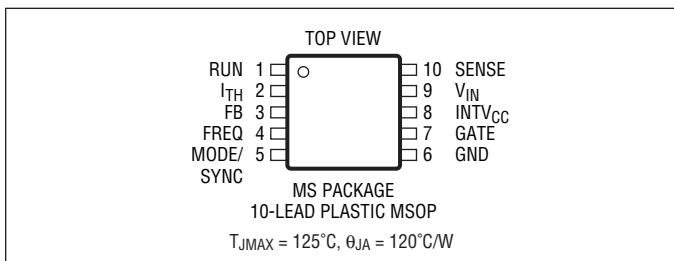
(Note 1)

V_{IN} 電圧	-0.3V ~ 36V
INTV _{CC} 電圧	-0.3V ~ 9V
INTV _{CC} の出力電流	50mA
GATE の電圧	-0.3V ~ $V_{INTVCC} + 0.3V$
I_{TH} 、FB の電圧	-0.3V ~ 2.7V
RUN の電圧	-0.3V ~ 7V
MODE/SYNC の電圧	-0.3V ~ 9V
FREQ の電圧	-0.3V ~ 1.5V
SENSE ピンの電圧	-0.3V ~ 36V

動作温度範囲 (Note 2)

LTC1871E-7	-40°C ~ 85°C
LTC1871I-7	-40°C ~ 125°C
接合部温度 (Note 3)	125°C
保存温度範囲	-65°C ~ 150°C
リード温度 (半田付け、10秒)	300°C

ピン配置



発注情報

無鉛仕上げ	テープアンドリール	製品マーキング	パッケージ	温度範囲
LTC1871EMS-7#PBF	LTC1871EMS-7#TRPBF	LTG4	10-Lead Plastic MSOP	-40°C to 85°C
LTC1871IMS-7#PBF	LTC1871IMS-7#TRPBF	LTBTR	10-Lead Plastic MSOP	-40°C to 125°C
鉛ベース仕様	テープアンドリール	製品マーキング	パッケージ	温度範囲
LTC1871EMS-7	LTC1871EMS-7#TR	LTG4	10-Lead Plastic MSOP	-40°C to 85°C
LTC1871IMS-7	LTC1871IMS-7#TR	LTBTR	10-Lead Plastic MSOP	-40°C to 125°C

さらに広い動作温度範囲で規定されるデバイスについては、弊社または弊社代理店にお問い合わせください。

鉛フリー仕様の製品マーキングの詳細については、<http://www.linear-tech.co.jp/leadfree/> をご覧ください。
テープアンドリールの仕様の詳細については、<http://www.linear-tech.co.jp/tapeandreel/> をご覧ください。

電気的特性

● は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 8\text{V}$ 、 $V_{RUN} = 1.5\text{V}$ 、 $R_{FREQ} = 80\text{k}$ 、 $V_{MODE/SYNC} = 0\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
メイン制御ループ						
$V_{IN(\text{MIN})}$	Minimum Input Voltage		6			V
	I-Grade (Note 2)	●	6			V
I_Q	Input Voltage Supply Current	(Note 4)				
	Continuous Mode	$V_{MODE/SYNC} = 5\text{V}$, $V_{FB} = 1.4\text{V}$, $V_{ITH} = 0.75\text{V}$		550	1000	μA
		$V_{MODE/SYNC} = 5\text{V}$, $V_{FB} = 1.4\text{V}$, $V_{ITH} = 0.75\text{V}$, I-Grade (Note 2)	●	600	1100	μA
	Burst Mode Operation, No Load	$V_{MODE/SYNC} = 0\text{V}$, $V_{ITH} = 0.2\text{V}$ (Note 5)		280	500	μA
		$V_{MODE/SYNC} = 0\text{V}$, $V_{ITH} = 0.2\text{V}$ (Note 5), I-Grade (Note 2)	●	280	600	μA
	Shutdown Mode	$V_{RUN} = 0\text{V}$		12	25	μA
		$V_{RUN} = 0\text{V}$, I-Grade (Note 2)	●	12	25	μA

18717fd

電気的特性

●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 8\text{V}$ 、 $V_{RUN} = 1.5\text{V}$ 、 $R_{FREQ} = 80\text{k}$ 、 $V_{MODE/SYNC} = 0\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
V_{RUN^+}	Rising RUN Input Threshold Voltage			1.348		V	
V_{RUN^-}	Falling RUN Input Threshold Voltage		● 1.223 1.198	1.248 1.298	1.273 1.298	V	
$V_{RUN(HYST)}$	RUN Pin Input Threshold Hysteresis		50	100	150	mV	
		I-Grade (Note 2)	●	35	100	mV	
I_{RUN}	RUN Input Current			5	60	nA	
V_{FB}	Feedback Voltage	$V_{ITH} = 0.2\text{V}$ (Note 5)	● 1.218 1.212	1.230 1.248	1.242 1.248	V	
		$V_{ITH} = 0.2\text{V}$ (Note 5), I-Grade (Note 2)	●	1.205	1.255	V	
I_{FB}	FB Pin Input Current	$V_{ITH} = 0.2\text{V}$ (Note 5)		18	60	nA	
ΔV_{FB}	Line Regulation	$6\text{V} \leq V_{IN} \leq 30\text{V}$		0.002	0.02	%/V	
ΔV_{IN}		$6\text{V} \leq V_{IN} \leq 30\text{V}$, I-Grade (Note 2)	●	0.002	0.02	%/V	
ΔV_{FB}	Load Regulation	$V_{MODE/SYNC} = 0\text{V}$, $V_{ITH} = 0.5\text{V}$ to 0.9V (Note 5)	●	-1	-0.1	%	
ΔV_{ITH}		$V_{MODE/SYNC} = 0\text{V}$, $V_{ITH} = 0.5\text{V}$ to 0.9V (Note 5) I-Grade (Note 2)	●	-1	-0.1	%	
$\Delta V_{FB(OV)}$	Δ FB Pin, Overvoltage Lockout	$V_{FB(OV)} - V_{FB(NOM)}$ in Percent		2.5	6	10	%
g_m	Error Amplifier Transconductance	I_{TH} Pin Load = $\pm 5\mu\text{A}$ (Note 5)		600		μmho	
$V_{ITH(BURST)}$	Burst Mode Operation I_{TH} Pin Voltage	Falling I_{TH} Voltage (Note 5)		0.3		V	
$V_{SENSE(MAX)}$	Maximum Current Sense Input Threshold	Duty Cycle < 20%		120	150	180	mV
		Duty Cycle < 20%, I-Grade (Note 2)	●	100	200	mV	
$I_{SENSE(ON)}$	SENSE Pin Current (GATE High)	$V_{SENSE} = 0\text{V}$		35	70	μA	
$I_{SENSE(OFF)}$	SENSE Pin Current (GATE Low)	$V_{SENSE} = 30\text{V}$		0.1	5	μA	

発振器

f_{OSC}	Oscillator Frequency	$R_{FREQ} = 80\text{k}$		250	300	350	kHz
		$R_{FREQ} = 80\text{k}$, I-Grade (Note 2)	●	250	300	350	kHz
	Oscillator Frequency Range		50		1000		kHz
		I-Grade (Note 2)	●	50	1000		kHz
D_{MAX}	Maximum Duty Cycle		87	92	97		%
		I-Grade (Note 2)	●	87	92	98.5	%
f_{SYNC}/f_{OSC}	Recommended Maximum Synchronized Frequency Ratio	$f_{OSC} = 300\text{kHz}$ (Note 6)		1.25	1.30		
		$f_{OSC} = 300\text{kHz}$ (Note 6), I-Grade (Note 2)	●	1.25	1.30		
$t_{SYNC(MIN)}$	MODE/SYNC Minimum Input Pulse Width	$V_{SYNC} = 0\text{V}$ to 5V		25			ns
$t_{SYNC(MAX)}$	MODE/SYNC Maximum Input Pulse Width	$V_{SYNC} = 0\text{V}$ to 5V		0.8/ f_{OSC}			ns
$V_{IL(MODE)}$	Low Level MODE/SYNC Input Voltage				0.3		V
		I-Grade (Note 2)	●		0.3		V
$V_{IH(MODE)}$	High Level MODE/SYNC Input Voltage		1.2				V
		I-Grade (Note 2)	●	1.2			V
$R_{MODE/SYNC}$	MODE/SYNC Input Pull-Down Resistance			50			$\text{k}\Omega$
V_{FREQ}	Nominal FREQ Pin Voltage			0.62			V

低損失レギュレータ

V_{INTVCC}	INTV _{CC} Regulator Output Voltage	$V_{IN} = 8\text{V}$		6.5	7	7.5	V
		$V_{IN} = 8\text{V}$, I-Grade (Note 2)	●	6.5	7	7.5	V

電気的特性 ●は全動作温度範囲での規格値を意味する。それ以外は $T_A = 25^\circ\text{C}$ での値。注記がない限り、 $V_{IN} = 8\text{V}$ 、 $V_{RUN} = 1.5\text{V}$ 、 $R_{FREQ} = 80\text{k}$ 、 $V_{MODE/SYNC} = 0\text{V}$ 。

SYMBOL	PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
UVLO	INTVCC Undervoltage Lockout Threshold	Rising INTVCC Falling INTVCC UVLO Hysteresis	5.6 4.6 1.0			V
ΔV_{INTVCC} ΔV_{IN1}	INTVCC Regulator Line Regulation	$8\text{V} \leq V_{IN} \leq 15\text{V}$		8	25	mV
ΔV_{INTVCC} ΔV_{IN2}	INTVCC Regulator Line Regulation	$15\text{V} \leq V_{IN} \leq 30\text{V}$		70	200	mV
$V_{LDO(LOAD)}$	INTVCC Load Regulation	$0 \leq I_{INTVCC} \leq 20\text{mA}$, $V_{IN} = 8\text{V}$		-2	-0.2	%
$V_{DROPOUT}$	INTVCC Regulator Dropout Voltage	$V_{IN} = 6\text{V}$, INTVCC Load = 20mA		280		mV
ゲート・ドライバ						
t_r	GATE Driver Output Rise Time	$C_L = 3300\text{pF}$ (Note 7)		17	100	ns
t_f	GATE Driver Output Fall Time	$C_L = 3300\text{pF}$ (Note 7)		8	100	ns

Note 1: 絶対最大定格に記載された値を超えるストレスはデバイスに永続的損傷を与える可能性がある。また、長期にわたって絶対最大定格条件に曝すと、デバイスの信頼性と寿命に悪影響を与える恐れがある。

Note 2: LTC1871E-7は、 $0^\circ\text{C} \sim 70^\circ\text{C}$ の接合部温度で性能仕様に適合することが保証されている。 $-40^\circ\text{C} \sim 85^\circ\text{C}$ の動作接合部温度範囲での仕様は、設計、特性評価および統計学的なプロセス・コントロールとの相関で確認されている。LTC1871I-7は $-40^\circ\text{C} \sim 125^\circ\text{C}$ の動作接合部温度範囲で動作することが保証されている。

Note 3: T_J は周囲温度 T_A および電力損失 P_D から次式に従って計算される。

$$T_J = T_A + (P_D \cdot 120^\circ\text{C/W})$$

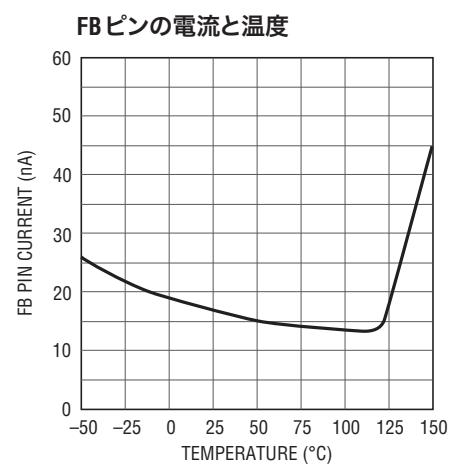
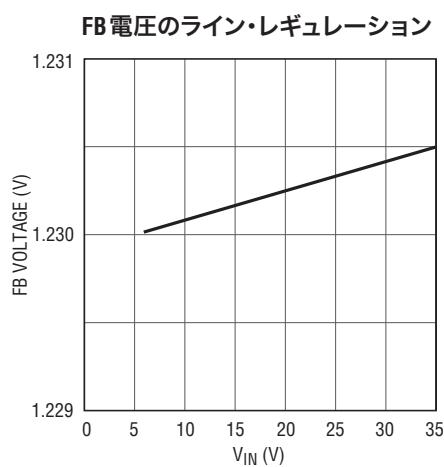
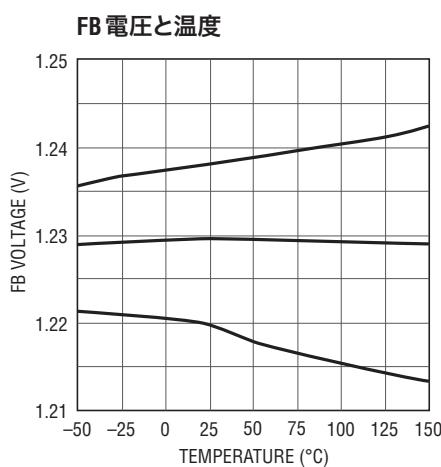
Note 4: パワーMOSFETのゲートの充電のため($Q_G \cdot f_{osc}$)、動的入力消費電流はもっと高い。「アプリケーション情報」を参照してください。

Note 5: LTC1871-7は I_{TH} ピンを $0\text{V} \sim 1.4\text{V}$ (I_{TH} ピンの無負荷から最大負荷での動作電圧範囲は $0.3\text{V} \sim 1.23\text{V}$)の電圧に強制した状態で V_{FB} をリファレンス電圧にサーボ制御する帰還ループでテストされている。

Note 6: 同期式のアプリケーションでは、内部スロープ補償の利得は25%だけ増加する。かなり高い比率に同期するとスロープ補償の有効量が減少するので、50%を超えるデューティサイクルでは低調波発振を生じることがある。

Note 7: 立ち上がり時間および立ち下がり時間は10%と90%のレベルで測定する。

標準的性能特性

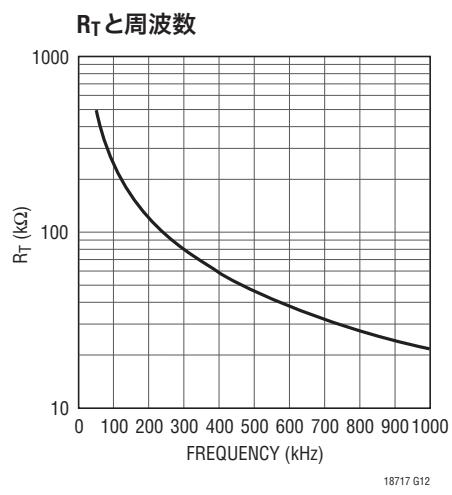
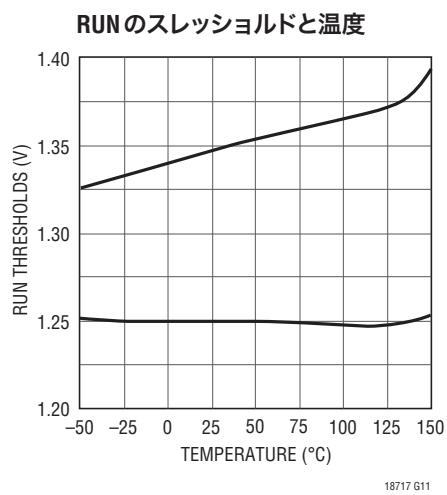
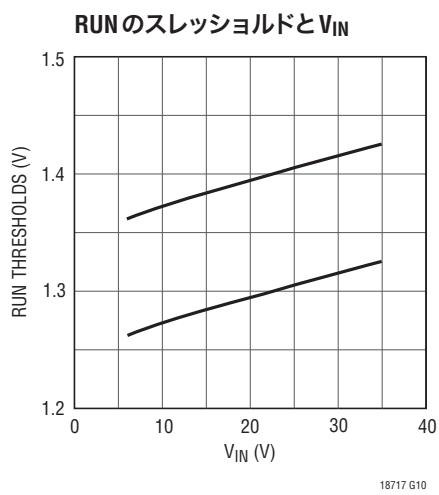
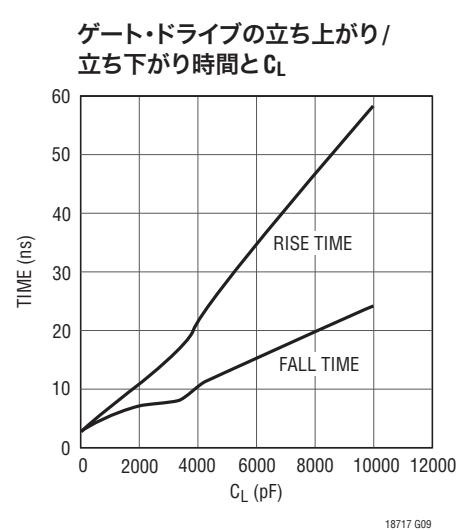
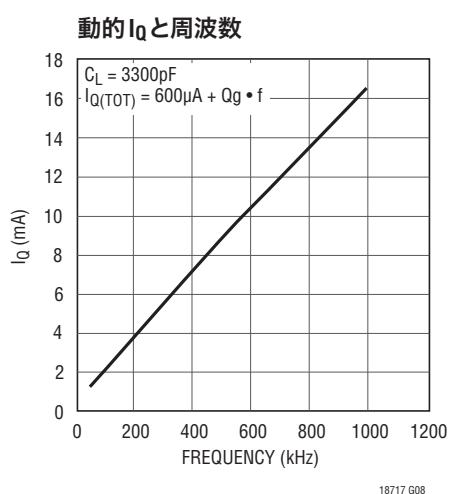
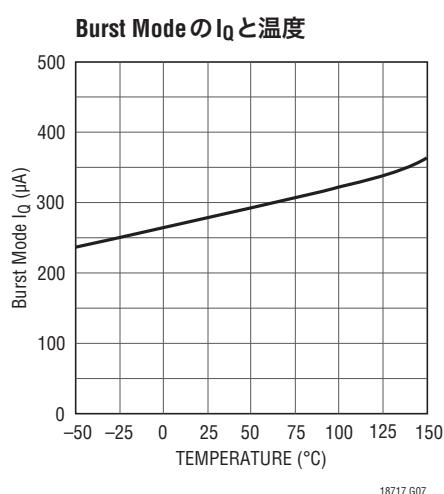
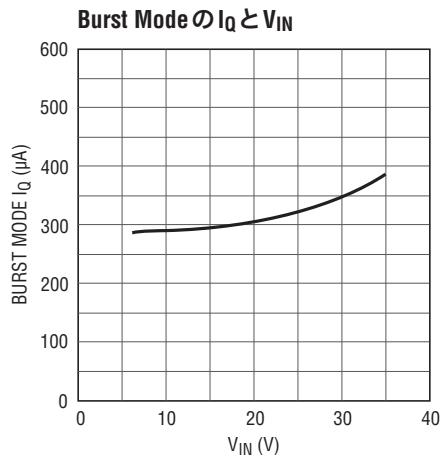
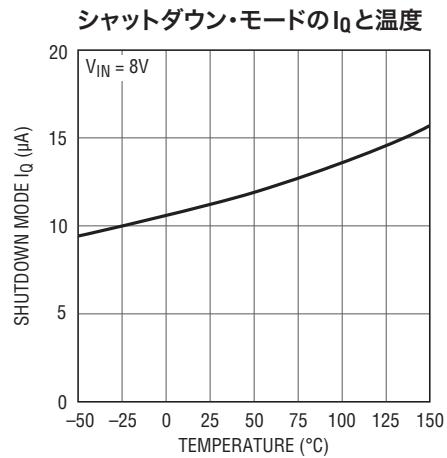
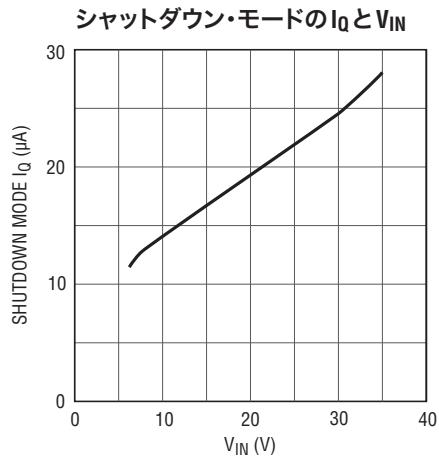


18717 G01

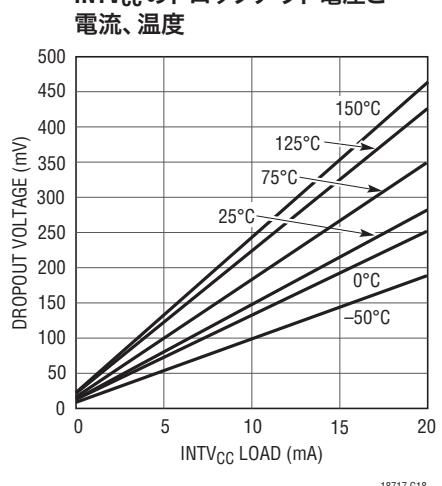
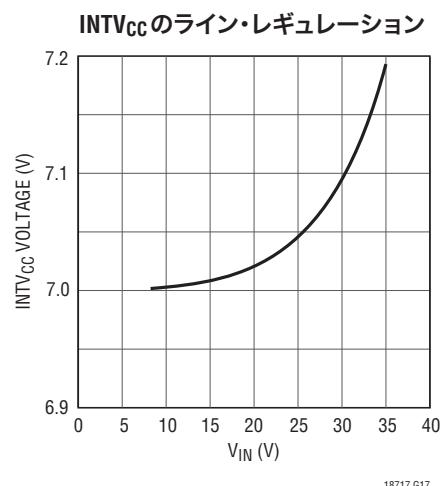
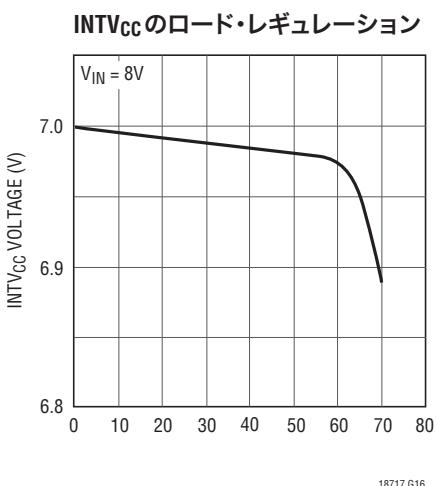
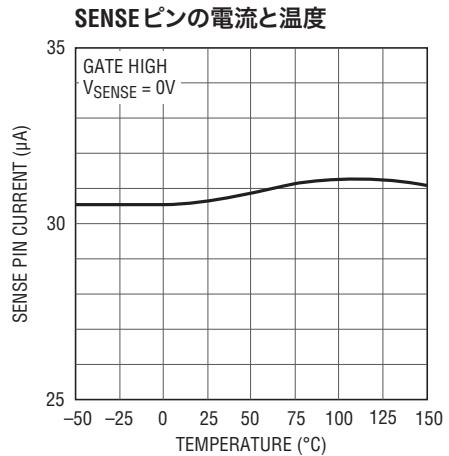
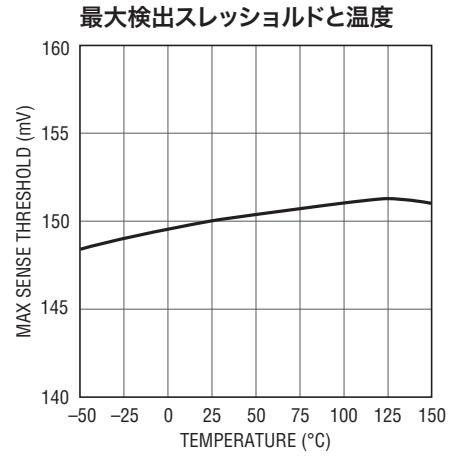
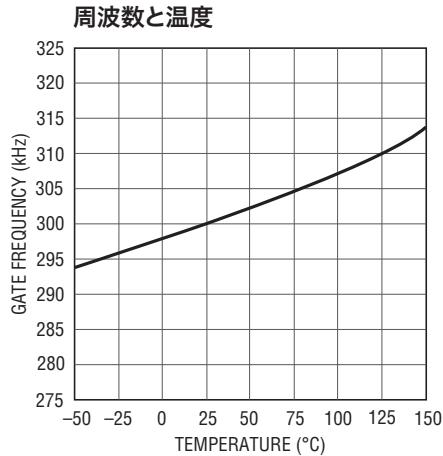
18717 G02

18717 fd

標準的性能特性



標準的性能特性



ピン機能

RUN(ピン1) : ユーザーはRUNピンを使って正確に入力電圧を検出し、コンバータの起動スレッショルドをプログラムすることができます。RUNピンの立ち下がりスレッショルドは公称1.248Vで、コンパレータはノイズ耐性のため100mVのヒステリシスを備えています。RUNピンがこの入力スレッショルドよりも低いと、ICはシャットダウンし、V_{IN}は低い値(標準10μA)に保たれます。このピンの電圧の絶対最大定格は7Vです。

I_{TH}(ピン2) : エラーアンプの補償ピン。電流コンパレータの入力スレッショルドはこの制御電圧に応じて上昇します。このピンの公称電圧範囲は0V～1.40Vです。

FB(ピン3) : 出力に接続された外部抵抗分割器からの帰還電圧を受け取ります。このピンの安定化状態の公称電圧は1.230Vです。

FREQ(ピン4) : FREQピンからグランドに接続した抵抗によって、デバイスの動作周波数をプログラムします。FREQピンの公称電圧は0.6Vです。

ピン機能

MODE/SYNC (ピン5): この入力はコンバータの動作モードを制御します。また、動作周波数を外部クロックに同期させることに使えます。MODE/SYNCピンをグランドに接続すると、Burst Mode動作がイネーブルされます。MODE/SYNCピンをINTVCCに接続するか、外部のロジック・レベルの信号をこのピンに与えると、Burst Mode動作はディスエーブルされ、ICは連続モードで動作します。

GND (ピン6): グランド・ピン。

GATE (ピン7): ゲート・ドライバ出力

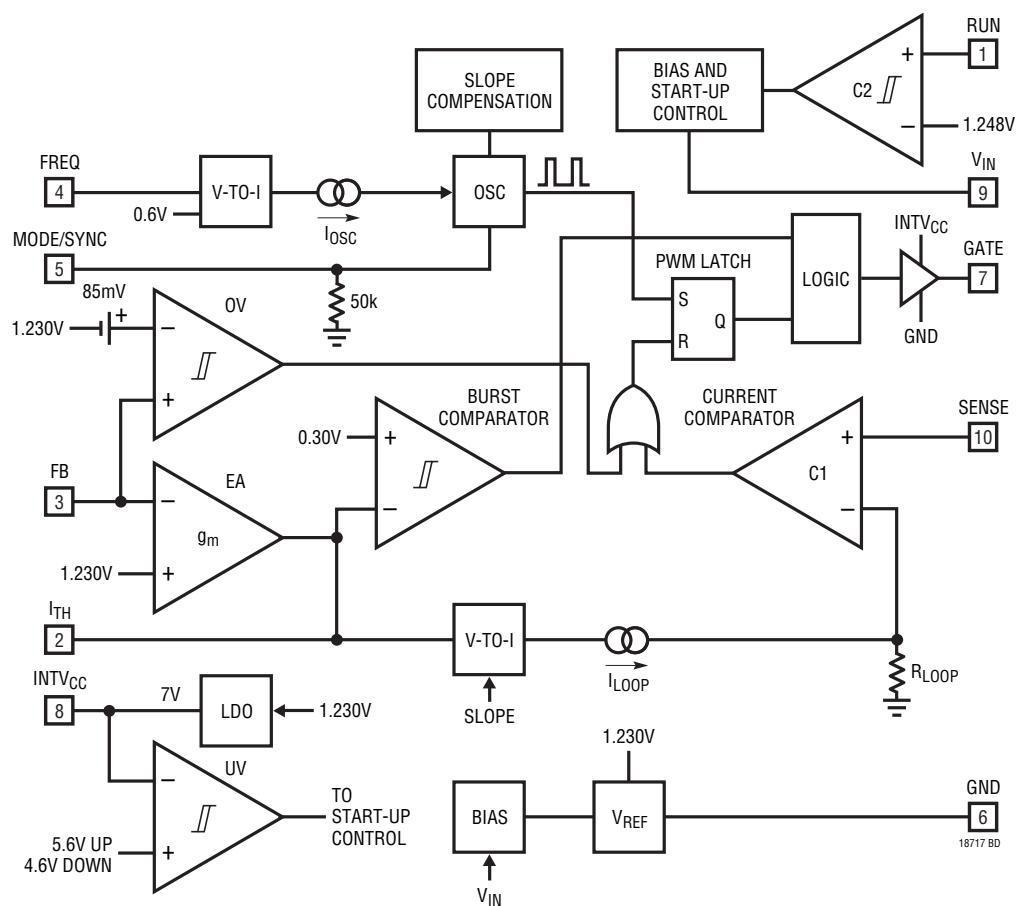
INTVCC (ピン8): 内蔵7Vレギュレータの出力。ゲート・ドライバと制御回路はこの電圧から電力供給を受けます。少なくとも4.7 μ Fの低ESRタンタル・コンデンサまたはセラミック・コン

デンサを使って、このピンをデバイスのグランドにローカルにデカップリングします。この7Vレギュレータは低電圧ロックアウト回路を備えており、上昇時スレッショルドと下降時スレッショルドがそれぞれ5.6Vと4.6Vです。

V_{IN} (ピン9): 主電源ピン。近くでグランドにデカップリングする必要があります。

SENSE (ピン10): 制御ループの電流検出入力。このピンはパワーMOSFETのソースのところの抵抗に接続します。あるいは、最大V_{DS}が36Vより小さいアプリケーションでは、SENSEピンをパワーMOSFETのドレインに接続することができます。両方の検出方法で、先行エッジのプランギングが内部で行われます。

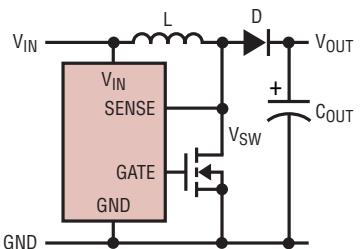
ブロック図



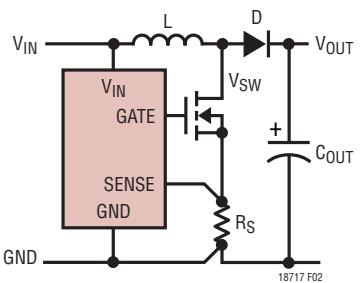
動作

メイン制御ループ

LTC1871-7は昇圧、SEPICおよびフライバックDC/DCコンバータのアプリケーション用の固定周波数、電流モード・コントローラです。LTC1871-7の場合、図2に示されているように、パワーMOSFET両端の電圧降下、またはディスクリートのセンス抵抗両端の電圧降下のいずれかを検出することによって電流制御ループを閉じることができます。



2a. SENSE Pin Connection for Maximum Efficiency ($V_{SW} < 36V$)



2b. SENSE Pin Connection for Precise Control of Peak Current or for $V_{SW} > 36V$

図2. LTC1871-7のSENSEピンの使用法

回路動作については、ICのブロック図と図1を参照してください。通常動作時は、発振器がPWMラッチをセットするとパワーMOSFETがオンし、電流コンパレータC1がこのラッチをリセットするとオフします。分割された出力電圧が誤差アンプによって内部の1.230Vリファレンス電圧と比較され、誤差信号が I_{TH} ピンに出力されます。 I_{TH} ピンの電圧により、電流コンパレータC1の入力スレッショルドが設定されます。負荷電流が増加するとリファレンスに比べてFB電圧が低下し、 I_{TH} ピンの電圧が上昇するので、電流コンパレータC1は高い方のピーク・インダクタ電流値でトリップします。したがって、平均インダクタ電流が負荷電流に等しくなるまで増加して、出力を安定化状態に保ちます。

LTC1871-7の公称動作周波数はFREQピンからグランドに接続した抵抗を使ってプログラムして、50kHz～1000kHzの範囲で制御することができます。さらに、内部発振器はMODE/SYNCピンに与えられた外部クロックに同期させることができます。その公称値の100%～130%の周波数にロックさせることができます。MODE/SYNCピンをオープンのままにすると、内部の50k抵抗によって”L”に引き下げられ、Burst Mode動作がイネーブルされます。このピンを2Vより上にするか、外部クロックをこのピンに与えると、Burst Mode動作はディスエーブルされ、ICは連続モードで動作します。無負荷(または極端な軽負荷)では、レギュレーションの維持と過度の出力リップルの防止のためにコントローラはパルスをスキップします。

RUNピンにより、デバイスをイネーブルするか、それとも低電流のシャットダウン状態にするかが制御されます。マイクロパワー1.248VリファレンスとコンパレータC2により、ユーザーはICがオンまたはオフする電源電圧をプログラムすることができます(コンパレータC2はノイズ耐性のために100mVのヒステリシスを備えています)。RUNピンが1.248Vより低いとデバイスはオフし、入力消費電流は標準でわずか10 μ Aです。

過電圧コンパレータOVはFBピンがリファレンス電圧を6.5%超えるとそれを検出し、主RSラッチにリセット・パルスを与えます。このRSラッチはリセットによって支配されるので、出力過電圧状態が続いている間パワーMOSFETはアクティブにオフに保たれます。

LTC1871-7を使うには、パワーMOSFET両端の電圧降下を検出するか、またはパワーMOSFETのソースに接続した通常のシャント抵抗にSENSEピンを接続することができます。パワーMOSFET両端の電圧を検出する方法を使うとコンバータの効率が上がり、部品点数が減りますが、出力電圧はこのピンの最大定格(36V)に制限されます。SENSEピンをパワーMOSFETのソースに接続された抵抗に接続すると、ユーザーは出力電圧を36Vよりはるかに大きい値にプログラムすることができます。

動作モードのプログラミング

非常に軽い負荷(たとえば、<100 μ A)で高い効率を保つことが優先されるアプリケーションでは、出力分割器の電流は数 μ Aまで低下することがあり、Burst Mode動作を適用します(つまり、MODE/SYNCピンをグランドに接続します)。

動作

低電流での効率より固定周波数動作の方が重要なアプリケーションや出力リップルを最小に抑えることが望ましいアプリケーションでは、パルス・スキップ・モードの動作を使い、MODE/SYNCピンをINTV_{CC}ピンに接続します。これにより、チップの最小オン時間(約175ns)によって定まる限界に近いところまで不連続導通モード(DCM)動作が可能になります。この出力電流レベルより下では、出力の安定化を維持するためコンバータはサイクルをスキップし始めます。図1のコンバータのBurst Mode動作とパルス・スキップ・モード動作の軽負荷時スイッチング波形を図3と図4に示します。

Burst Mode動作

Burst Mode動作を選択するにはMODE/SYNCピンを未接続のままにしておくか、グランドに接続します。通常動作では、無負荷から最大負荷に対応するI_{TH}ピンの範囲は0.30V～1.2Vです。Burst Mode動作では、誤差アンプEAがI_{TH}電圧を0.525Vより下にドライブすると、電流コンパレータC1へのバッファされたI_{TH}入力が0.525Vにクランプされます(これは最大負荷電流の25%に相当します)。インダクタ電流のピークは、30mVをパワーMOSFETのR_{DS(ON)}で割った値にほぼ保たれます。I_{TH}ピンが0.30Vより下になると、Burst ModeコンパレータB1はパワーMOSFETをオフして、ICの消費電流を250μA(スリープ・モード)に減らします。この状態では、I_{TH}電圧がバースト・コンパレータの50mVヒステリシスを超えて上昇するまで、負荷電流は出力コンデンサによって供給されます。軽負荷では、スイッチングの短時間のバースト(この場合、平均インダクタ電流は最大値の20%)とその後に続く長時間

のスリープが見られ、それによってコンバータの効率が大きく改善されます。Burst Mode動作を示すオシロスコープ波形を図3に示します。

パルス・スキップ・モード動作

MODE/SYNCピンを2Vより高いDC電圧に接続すると、Burst Mode動作がディスエーブルされます。内部の0.525Vのバッファ付きI_{TH}バースト・クランプは解除され、I_{TH}ピンは無負荷から最大負荷まで電流コンパレータを直接制御することができます。無負荷では、I_{TH}ピンは0.30Vより下にドライブされ、パワーMOSFETはオフし、スリープ・モードが起動します。この動作モードを示すオシロスコープの波形を図4に示します。

外部クロック信号がチップの内部発振器よりも高速でMODE/SYNCピンをドライブすると、内部発振器はそれに同期します。この同期モードではBurst Mode動作はディスエーブルされます。同期動作にともなう固定周波数により、軽負荷でのシステム全体の効率を犠牲にして、コンバータからのノイズのスペクトルがさらに制御されます。

発振器の内部ロジック回路がMODE/SYNCピンの同期信号を検出すると、内部発振器のランプが途中で停止し、スロープ補償が約30%増加します。したがって、同期を必要とするアプリケーションでは、デバイスの公称動作周波数を外部クロック周波数の約75%にプログラムすることを推奨します。高すぎる(1.3f₀を超える)外部周波数に同期させようとすると、スロープ補償が不適切になり低調波発振(つまりジッタ)が生じる可能性があります。

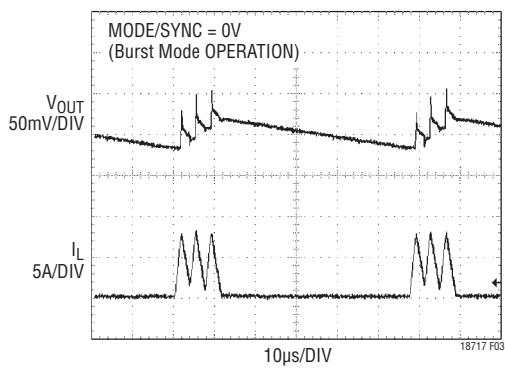


図3. 低出力電流でのLTC1871-7のBurst Mode動作(MODE/SYNC = 0V)

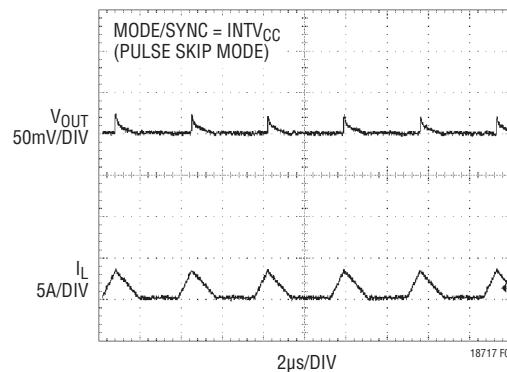


図4. Burst Mode動作がディスエーブルされたときの(MODE/SYNC = INTV_{CC})LTC1871-7の低出力電流動作

動作

図5に示されているように、外部クロック信号は少なくとも25nsの間2Vを超える必要があります。最大デューティサイクルは80%になります。MOSFETのターンオンは外部クロック信号の立ち上がりエッジに同期します。

動作周波数のプログラミング

動作周波数とインダクタ値の選択には効率と部品サイズの間のトレードオフが必要です。低周波数動作ではMOSFETとダイオードのスイッチング損失が減少して効率が改善されます。ただし、低周波数動作では与えられた負荷電流を得るのにインダクタンス値を大きくする必要があります。

LTC1871-7には固定周波数アーキテクチャが使われており、図1に示されているように、FREQピンからグランドに接続した1個の外部抵抗を使って50kHz～1000kHzの範囲でプログラムすることができます。FREQピンの公称電圧は0.6Vで、FREQピンに流れ込む電流を使って内部発振器コンデンサを充放電します。与えられた動作周波数に対応する R_T 値を選択するためのグラフを図6に示します。

INTV_{CC}レギュレータのバイパスと動作

内部のPチャネル低損失レギュレータは7Vを発生し、図7に示されているように、LTC1871-7内部のゲート・ドライバと

ロジック回路に電力を供給します。INTV_{CC}レギュレータは50mAまで供給することができ、最小4.7μFのタンタル・コンデンサまたはセラミック・コンデンサを使って、ICに隣接させてグランドにバイパスする必要があります。MOSFETゲート・ドライバが必要とする大きなトランジメント電流を供給するには十分なバイパスが必要です。

LTC1871-7には低電圧ロックアウト回路が備わっており、外部MOSFETが低いゲート-ソース電圧でスイッチングしないように保護します。この低電圧ロックアウト回路はINTV_{CC}電圧を検出し、上昇時スレッショルドと下降時スレッショルドがそれぞれ5.6Vと4.6Vです。

8V (INTV_{CC}の絶対最大定格は9V)を超えない入力電圧ではLTC1871-7の内部低損失レギュレータを使う必要がないので、INTV_{CC}ピンをV_{IN}ピンに直接短絡することができます。ただし、INTV_{CC}ピンをV_{IN}に短絡すると、安定化されたINTV_{CC}電圧をプログラムする分割器には(シャットダウン・モードであっても)入力電源から14μAが流れます。シャットダウン・モードの入力消費電流を最小にする必要のあるアプリケーションでは、INTV_{CC}ピンをV_{IN}に接続しないでください。INTV_{CC}ピンがV_{IN}に短絡されているかどうかに関係なく、INTV_{CC}ピンとGNDピンに隣接させた4.7μFのセラミック・コンデンサを使ってドライバ回路をグランドにバイパスする必要があります。

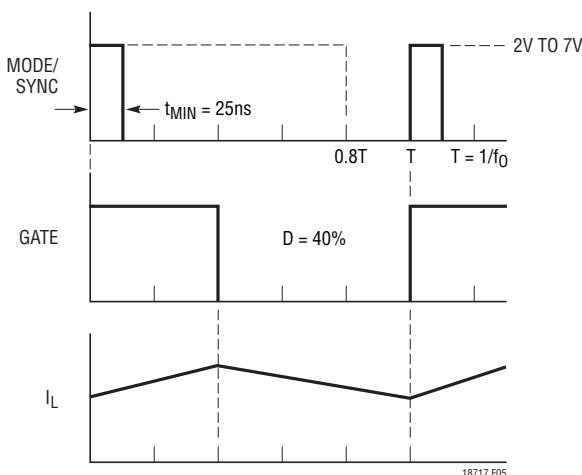


図5. 同期動作の MODE/SYNC クロック入力とスイッチング波形

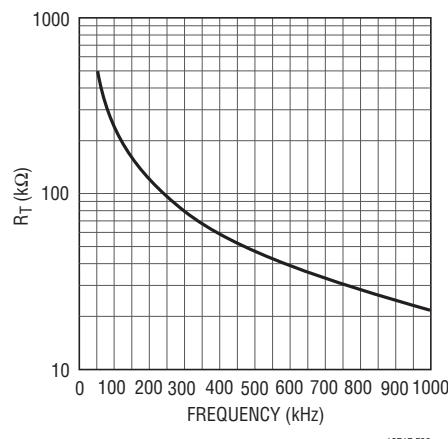


図6. タイミング抵抗 (R_T) の値

動作

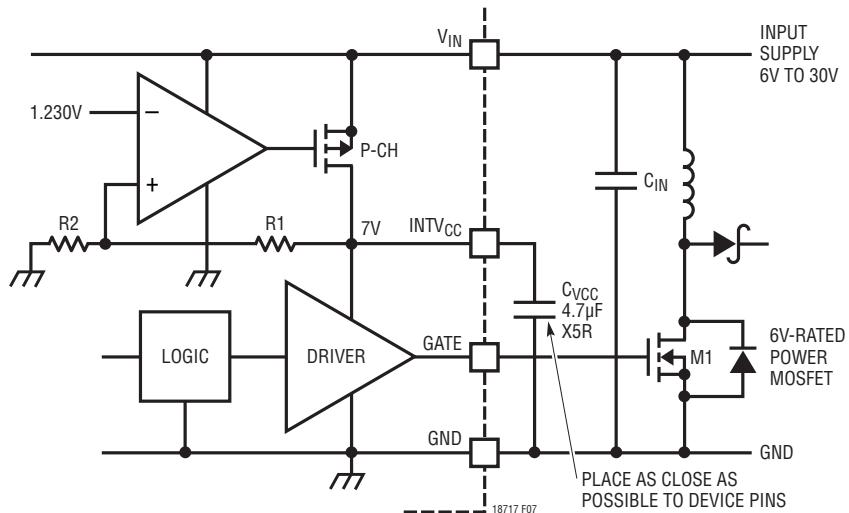


図7. LDO レギュレータとゲート・ドライバ電源のバイパス

実際のアプリケーションでは、デバイスの消費電流のほとんどがパワー MOSFET のゲート容量をドライブするのに使われます。その結果、大きなパワー MOSFET が高周波数でドライブされる高入力電圧アプリケーションでは、LTC1871-7 の最大接合部温度定格を超えることがあります。接合部温度は以下の式を使って推算することができます。

$$I_{Q(TOT)} \approx I_Q + f \cdot Q_G$$

$$P_{IC} = V_{IN} \cdot (I_Q + f \cdot Q_G)$$

$$T_J = T_A + P_{IC} \cdot R_{TH(JA)}$$

全消費電流 $I_{Q(TOT)}$ は静的消費電流 (I_Q) とパワー MOSFET のゲートの充放電に必要な電流で構成されています。10 ピン MSOP パッケージの熱抵抗は $R_{TH(JA)} = 120^\circ\text{C}/\text{W}$ です。

一例として、 $V_{IN} = 10\text{V}$ の電源について考察します。スイッチング周波数は 200kHz、最高周囲温度は 70°C です。選択したパワー MOSFET は FDS3670(Fairchild) です。その最大 $R_{DS(ON)}$ は(室温で) $35\text{m}\Omega$ であり、最大全ゲート電荷は 80nC です(ゲート電荷の温度係数は低い)。

$$I_{Q(TOT)} = 600\mu\text{A} + 80\text{nC} \cdot 200\text{kHz} = 16.6\text{mA}$$

$$P_{IC} = 10\text{V} \cdot 16.6\text{mA} = 166\text{mW}$$

$$T_J = 70^\circ\text{C} + 120^\circ\text{C}/\text{W} \cdot 166\text{mW} = 89.9^\circ\text{C}$$

$$T_{JRISE} = 19.9^\circ\text{C}$$

このことから、デバイスの静的消費電流に比べてゲート充電電流がどんなに大きくなりうるかが分かります。

最大接合部温度を超えないようにするには、高い V_{IN} での連続モード動作時の入力供給電流をチェックする必要があります。デバイスの接合部温度を安全なレベルに保つには、動作周波数とパワー MOSFET のサイズの間のトレードオフが必要です。ただし、動作周波数を下げる前に、パワー MOSFET のメーカーに問い合わせて、最も優れた最新の低 Q_G で低 $R_{DS(ON)}$ のデバイスを確認してください。パワー MOSFET の製造技術は絶えず改良されており、性能の向上した新しいデバイスが毎年発売されています。

出力電圧の設定

出力電圧は次式に従って抵抗分割器によって設定します。

$$V_0 = 1.230\text{V} \cdot \left(1 + \frac{R2}{R1} \right)$$

図1に示されているように、外部抵抗分割器が出力に接続されているので、電圧のリモート検出が可能です。通常動作時にFBピンに流れ込む電流によって生じる誤差が1%未満になるように抵抗 $R1$ と $R2$ は通常選択します(これは約 250k の $R1$ の最大値に相当します)。

動作

RUNピンを使ったオンとオフのスレッショルドのプログラミング

図8に示されているように、デバイスがシャットダウンしているときでもアクティブ状態に保たれる、独立したマイクロパワー電圧リファレンスとコンパレータ検出回路がLTC1871-7には備わっています。このため、ユーザーはコンバータがオン/オフを行う入力電圧を正確にプログラムすることができます。RUNピンの立ち下がりスレッショルド電圧は1.248Vの内部リファレンス電圧に等しくなります。コンパレータはノイズ耐性を上げるために100mVのヒステリシスを備えています。

オンとオフの入力電圧スレッショルドは以下の式に従って抵抗分割器を使ってプログラムします。

$$V_{IN(OFF)} = 1.248V \cdot \left(1 + \frac{R2}{R1} \right)$$

$$V_{IN(ON)} = 1.348V \cdot \left(1 + \frac{R2}{R1} \right)$$

抵抗R1は通常1Mより小さいものを選択します。

RUNピンをロジック入力としてだけ使用するアプリケーションでは、このピンの絶対最大定格が7Vであることに注意する必要があります。図8cに示されているように、「常時オン」動作では、RUNピンを外部の1M抵抗を通して入力電圧に接続することができます。

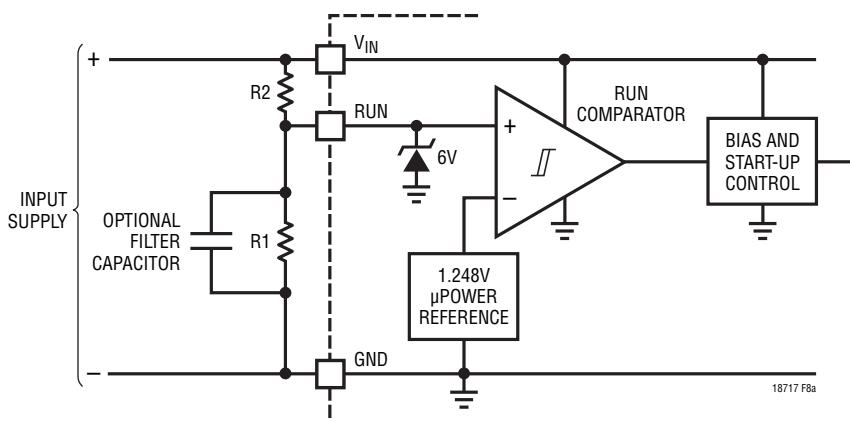


図8a. RUNピンを使ったターンオンとターンオフのスレッショルドのプログラミング

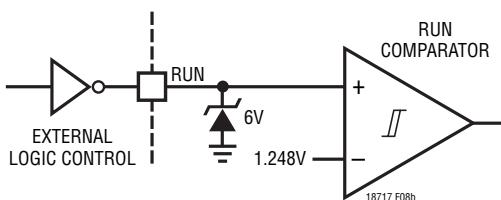


図8b. 外部ロジックを使ったオン/オフ制御

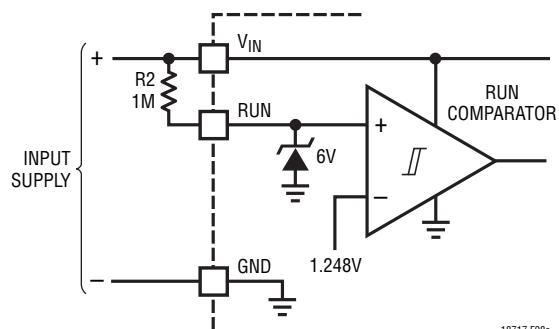


図8c. 「常時オン」動作のためのRUNピンに接続した外部プルアップ抵抗

アプリケーション情報

アプリケーション回路

基本的なLTC1871-7の応用回路を図9に示します。外付け部品の選択は負荷と入力電源の特性に基づいて行います。最初に検討すべきトポロジーは昇圧コンバータで、次にSEPIC(シングルエンドの1次側コンダクタンス・コンバータ)を検討します。

昇圧コンバータ: デューティサイクルに関する検討事項

連続導通モード(CCM)で動作している昇圧コンバータでは、主スイッチのデューティサイクルが次のようにになります。

$$D = \left(\frac{V_0 + V_D - V_{IN}}{V_0 + V_D} \right)$$

ここで、 V_D は昇圧ダイオードの順方向電圧です。入力電圧が出力電圧に近いコンバータではデューティサイクルは低くなり、低電圧の入力電源から高い出力電圧を発生するコンバータではデューティサイクルは高くなります。CCMで動作している昇圧コンバータの最大出力電圧は次のようにになります。

$$V_{O(MAX)} = \frac{V_{IN(MIN)}}{(1-D_{MAX})} - V_D$$

LTC1871-7の最大デューティサイクルは標準92%です。これにより、低い入力電源電圧から高い出力電圧を得ることができます。

昇圧コンバータ: ピーク入力電流と平均入力電流

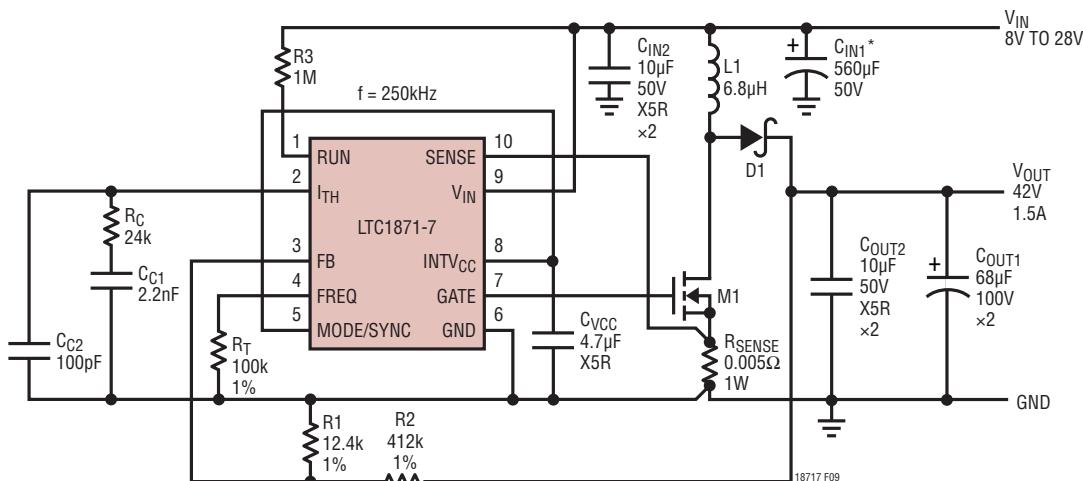
LTC1871-7の制御回路は入力電流をMOSFETのソースのところに接続したセンス抵抗によって測定するので、パワーMOSFETのサイズを適切なものにするため、出力電流を入力電流で表す必要があります。出力電力は理想的には入力電力に等しいという事実に基づいて、最大平均入力電流は次のようにになります。

$$I_{IN(MAX)} = \frac{I_{O(MAX)}}{1-D_{MAX}}$$

The peak input current is :

$$I_{IN(Peak)} = \left(1 + \frac{\chi}{2} \right) \cdot \frac{I_{O(MAX)}}{1-D_{MAX}}$$

最大デューティサイクル(D_{MAX})は最小 V_{IN} で計算します。



C_{IN1}: SANYO 50MV560AXL (*RECOMMENDED FOR LAB EVALUATION FOR SUPPLY LEAD LENGTHS GREATER THAN A FEW INCHES)
C_{IN2}: TDK C5750X5R1H106M
C_{OUT1}: SANYO 100CV68FS
C_{OUT2}: TDK C5750X5R1H106M

D1: DIODES INC B360B
L1: COOPER DR127-6R8
M1: SILICONIX/VISHAY Si7370DP

図9. 車載向け高効率42V/1.5A昇圧コンバータ

アプリケーション情報

昇圧コンバータ:リップル電流 ΔI_L と「 χ 」係数

上式の定数「 χ 」はインダクタ電流の最大値に対するインダクタのピーク・トウ・ピーク・リップル電流の比率を表しています。たとえば、30%のリップル電流を選ぶと $\chi = 0.30$ となり、ピーク電流は平均電流より15%大きくなります。

CCMで動作している電流モード昇圧レギュレータでは、50%を超えるデューティサイクルの場合、低調波発振を避けるためにスロープ補償を追加する必要があります。LTC1871-7の場合、このランプ補償は内部で行われます。ただし、ランプ補償の波形が内部で固定されているので、インダクタ値と動作周波数がいくらか制約されます。使用するインダクタが大きすぎると、(50%を超えるデューティサイクルでは)電流ランプ(ΔI_L)が内部ランプ補償に比べて小さくなり、コンバータの動作は電圧モードに近づきます(ランプ補償により、電流ループの利得が減少します)。小さすぎるインダクタが使用されているが、コンバータは依然(臨界導通モードに近い)CCMで動作している場合、低調波発振を防ぐのに内部ランプ補償が適当でないことがあります。十分な電流モード利得を与えて低調波発振を避けるには、インダクタのリップル電流を最大平均電流の20%~40%の範囲に収めることを推奨します。たとえば、最大平均入力電流が1Aであれば、0.2A~0.4Aの ΔI_L と0.2~0.4の「 χ 」を選択します。

昇圧コンバータ:インダクタの選択

動作入力電圧範囲が与えられ、動作周波数とインダクタのリップル電流を選んだら、次式を使ってインダクタの値を決めることができます。

$$L = \frac{V_{IN(MIN)}}{\Delta I_L \cdot f} \cdot D_{MAX}$$

where:

$$\Delta I_L = \chi \cdot \frac{I_{0(MAX)}}{1 - D_{MAX}}$$

昇圧コンバータは短絡保護されていないことに注意してください。出力が短絡された状態では、インダクタ電流を制限するのは入力電源の供給能力だけです。短絡保護された昇圧コンバータが必要なアプリケーションについては、SEPICコンバータを扱っているアプリケーション・セクションを参照してください。

インダクタの最小必要飽和電流はデューティサイクルと負荷電流の関数として次のように表すことができます。

$$I_{L(SAT)} \geq \left(1 + \frac{\chi}{2}\right) \cdot \frac{I_{0(MAX)}}{1 - D_{MAX}}$$

インダクタの飽和電流定格は最小入力電圧(このときインダクタ電流が最大になります)および最大出力電流でチェックします。

昇圧コンバータ:不連続モードでの動作

図10に示されているように、スイッチがオフしているとき負荷電流が十分低くてインダクタ電流が流れなくなると不連続モード動作になります。インダクタ電流がゼロに近くなると、スイッチの容量とダイオードの容量がインダクタンスと共振し、1MHz~10MHzの減衰するリングングを生じます。オフ時間が十分長いと、ドレイン電圧は入力電圧にセトリングします。

入力電圧とインダクタ内の残留エネルギーに依存して、このリングングがパワーMOSFETのドレインをグランドより下にすることがあり、そこでボディ・ダイオードによってクランプされます。このリングングはデバイスに害を与えることはなく、EMIの大きな増加は見られません。スナバを使って減衰しようと効率が低下します。

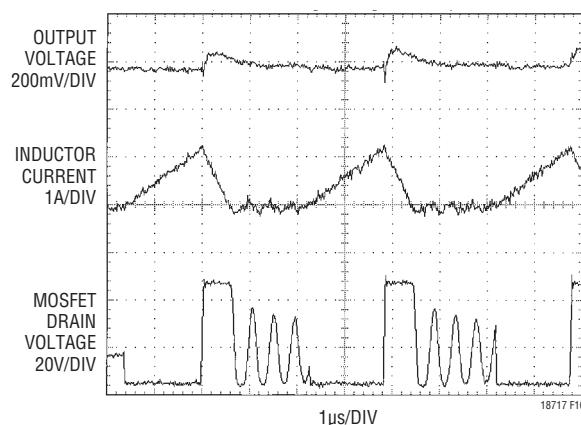


図10. 図9に示されているコンバータの不連続モードの波形

アプリケーション情報

センス抵抗の選択

スイッチのオン時間中、センス抵抗の制御回路は最大電圧降下を(低いデューティサイクルで)約150mVに制限します。したがって、ピーク・インダクタ電流は $150\text{mV}/R_{SENSE}$ に制限されます。最大負荷電流、デューティサイクル、およびセンス抵抗 R_{SENSE} の関係は次のようになります。

$$R_{SENSE} \leq V_{SENSE(MAX)} \cdot \frac{1 - D_{MAX}}{\left(1 + \frac{\chi}{2}\right) \cdot I_{O(MAX)}}$$

図11に示されているように、低いデューティサイクルでは $V_{SENSE(MAX)}$ の項は標準で150mVとなり、92%のデューティサイクルではスロープ補償により約100mVに減少します。

$I_{O(MAX)}$ と R_{SENSE} の間の $1 - D_{MAX}$ の関係により、入力範囲の広い昇圧コンバータでは最大入力電流と最大出力電流の範囲が劇的に変化することがあるので、注意が必要です。入力電源から流れる最大電流を制限することが重要なアプリケーションではこのことを考慮に入れます。

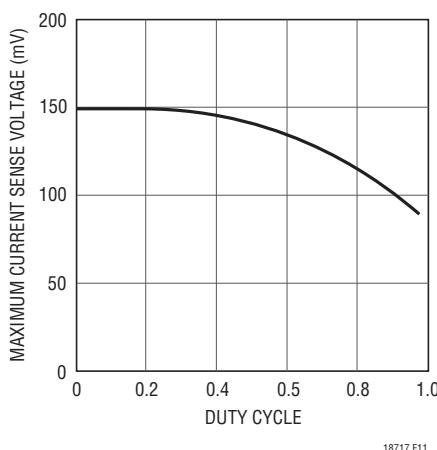


図11. 最大SENSEスレッショルド電圧とデューティサイクル

昇圧コンバータ:パワーMOSFETの選択

パワーMOSFETの重要なパラメータは、ドレイン-ソース降伏電圧(BV_{DSS})、スレッショルド電圧($V_{GS(TH)}$)、オン抵抗($R_{DS(ON)}$)とゲート-ソース電圧、ゲート-ソース電荷とゲート-ドレイン電荷(それぞれ Q_{GS} と Q_{GD})、最大ドレイン電流($I_{D(MAX)}$)およびMOSFETの熱抵抗($R_{TH(JC)}$ と $R_{TH(JA)}$)です。

ゲート・ドライブ電圧は7Vの $INTV_{CC}$ 低損失レギュレータによって設定されます。したがって、LTC1871-7のほとんどの高電圧アプリケーションには6V定格のMOSFETが必要です。

アプリケーションの実際の最大スイッチ電圧と比較して、MOSFETの BV_{DSS} 仕様に十分注意を払ってください。レイアウトの寄生要素のため、MOSFETがオフするときスイッチ・ノードにリングが生じることがあります。ラボのブレッドボードを使うだけでなく実際のPCボードを使って、過度のリングが生じていないかMOSFETのスイッチング波形をドレイン端子とソース端子間で直接チェックします。

パワーMOSFETのスイッチング損失と導通損失および接合部温度の計算

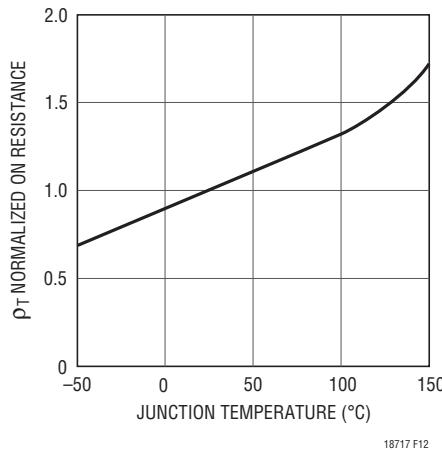
パワーMOSFETの接合部温度を計算するには、デバイスによって消費される電力を知る必要があります。この消費電力は、デューティサイクル、負荷電流、および($R_{DS(ON)}$ の正の温度係数による)接合部温度自体の関数です。そのため、十分正確な値を決めるには何回かの反復計算が通常必要です。全動作条件(ライン電圧と温度)で、 $V_{SENSE(MAX)}$ の最悪条件の規定値とメーカーのデータシートで規定されているMOSFETの $R_{DS(ON)}$ に対して、コンバータが必要な負荷電流を供給できるように注意する必要があります。

昇圧コンバータのMOSFETの消費する電力は次のとおりです。

$$P_{FET} = \left(\frac{I_{O(MAX)}}{1 - D} \right)^2 \cdot R_{DS(ON)} \cdot D \cdot \rho_T + k \cdot V_0^2 \cdot \frac{I_{O(MAX)}}{(1 - D)} \cdot C_{RSS} \cdot f$$

上式の最初の項はデバイスの I^2R 損失を表し、2番目の項はスイッチング損失を表します。定数 $k = 1.7$ はゲート・ドライブ電流に反比例する経験的に得られる係数で、「1/電流」の次元をもっています。 ρ_T の項はMOSFETの $R_{DS(ON)}$ の温度係数を表しており、標準で $0.4\%/\text{°C}$ です。標準的パワーMOSFETの温度に対する正規化された $R_{DS(ON)}$ の変化を図12に示します。

アプリケーション情報

図12. 正規化されたR_{D_{DS}}(ON)と温度

パワー MOSFET の消費する既知の電力から、次式を使って接合部温度を求めることができます。

$$T_J = T_A + P_{FET} \cdot R_{TH(JA)}$$

この式で使われているR_{TH(JA)}にはデバイスのR_{TH(JC)}およびケースから周囲温度までの熱抵抗R_{TH(CA)}が通常含まれます。次にT_Jのこの値を反復計算に使用された元の仮定値と比べることができます。

昇圧コンバータ:出力ダイオードの選択

効率を最大にするには、順方向の電圧降下が小さく、逆方向のリーク電流の小さな高速スイッチング・ダイオードが最適です。昇圧コンバータの出力ダイオードはスイッチのオフ時間に電流を流します。ダイオードが耐えなければならないピーク逆電圧はレギュレータの出力電圧に等しくなります。通常動作の平均順方向電流は出力電流に等しく、ピーク電流はピーク・インダクタ電流に等しくなります。

$$I_{D(Peak)} = I_{L(Peak)} = \left(1 + \frac{\chi}{2}\right) \cdot \frac{I_{O(MAX)}}{1 - D_{MAX}}$$

ダイオードの電力損失は次のとおりです。

$$P_D = I_{O(MAX)} \cdot V_D$$

ダイオードの接合部温度は次のとおりです。

$$T_J = T_A + P_D \cdot R_{TH(JA)}$$

この式で使われるR_{TH(JA)}にはデバイスのR_{TH(JC)}および基板から筐体内の周囲温度までの熱抵抗が通常含まれます。

過度のリギングや消費電力の増加を防ぐため、ダイオードのリード長を短くし、スイッチ・ノードの適切なレイアウトを守ってください(「基板レイアウトのチェックリスト」を参照)。

昇圧コンバータ:出力コンデンサの選択

与えられた出力リップル電圧に対する適切な部品を選択するとき、ESR(等価直列抵抗)、ESL(等価直列インダクタンス)およびバルク容量の寄与分について考慮する必要があります。標準的昇圧コンバータの場合の、これら3つのパラメータ(ESR、ESLおよびバルクC)の出力電圧リップル波形に対する影響を図13に示します。

部品の選択は、(出力電圧のパーセンテージで表した)最大許容リップル電圧と、このリップルをESRによる電圧ステップと充放電ΔVの間でどのように分割すべきかの検討から始めます。簡単化するため、最大出力リップルとして2%を選択し、ESRによる電圧ステップと充放電ΔVの間で等分します。この百分率リップルはアプリケーションの要件に依存して変化しますが、下に与えられた式は簡単に修正できます。

全リップル電圧への1%の寄与の場合、出力コンデンサのESRは次式を使って決めることができます。

$$ESR_{COUT} \leq \frac{0.01 \cdot V_0}{I_{IN(Peak)}}$$

ここで、

$$I_{IN(Peak)} = \left(1 + \frac{\chi}{2}\right) \cdot \frac{I_{O(MAX)}}{1 - D_{MAX}}$$

バルクC部品も全リップルの1%に寄与する場合、次のようになります。

$$C_{OUT} \geq \frac{I_{O(MAX)}}{0.01 \cdot V_0 \cdot f}$$

アプリケーション情報

デザインによっては、ESRとバルクCの両方の要件を満たすコンデンサの種類を1つ選択することができます。ただし、要求の厳しいアプリケーションでは、2種類以上のコンデンサを並列に接続してリップル電圧を大きく改善することができます。たとえば、低ESRのセラミック・コンデンサを使うとESRによる電圧ステップが減少します。他方、電解コンデンサを使って必要なバルクCを得ることができます。

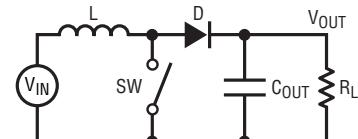
出力コンデンサのESRとバルク容量が決まつたら、全体のリップル電圧の波形を専用のPCボード上で検証します(部品の配置の詳細については、「基板のレイアウト」のセクションを参照)。ラボのプレッドボードは一般に(部品相互の配線による)過度の直列インダクタンスの影響を受け、これらの寄生要素により、スイッチング波形が適切にデザインされたPCボードの場合よりもはるかに悪く見えることがあります。

図13に示されているように、昇圧レギュレータの出力コンデンサには高いリップル電流が流れます。出力コンデンサのRMSリップル電流は次のとおりです。

$$I_{RMS(COUT)} \approx I_{0(MAX)} \cdot \sqrt{\frac{V_0 - V_{IN(MIN)}}{V_{IN(MIN)}}}$$

多くの場合、コンデンサ・メーカーの規定するリップル電流定格はわずか2000時間の寿命時間に基づいていますことに注意してください。このため、コンデンサをさらにディレーティングする、つまり要件よりも高い温度定格のコンデンサを選択することを推奨します。サイズまたは高さの設計条件を満たすため、複数のコンデンサを並列に接続することもできます。

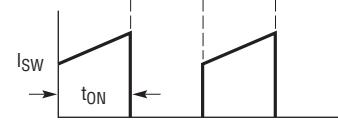
表面実装のアプリケーションでは、アプリケーションの要求するESRまたはRMS電流処理の条件を満たすため、複数のコンデンサの並列接続が必要になることがあります。アルミ電解コンデンサと乾式タンタル・コンデンサの両方とも表面実装パッケージで供給されています。タンタル・コンデンサの場合、スイッチング電源に使用するためのサーボ試験が実施されていることが不可欠です。また、今ではセラミック・コンデンサはESRとESLの定格が非常に低くてリップル電流定格が高いものが供給されています。



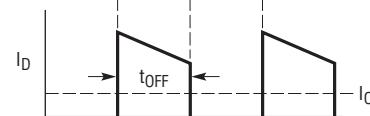
13a. Circuit Diagram



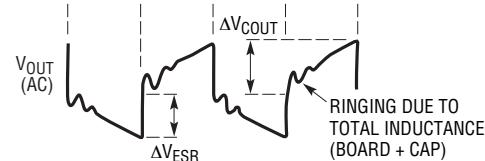
13b. Inductor and Input Currents



13c. Switch Current



13d. Diode and Output Currents



13e. Output Voltage Ripple Waveform

18717 F13

図13. 昇圧コンバータのスイッチング波形

昇圧コンバータ: 入力コンデンサの選択

インダクタが入力に直列に接続されており、入力電流波形が連続的なので、昇圧コンバータの入力コンデンサは出力コンデンサほど条件が厳しくありません(図13bを参照)。入力電圧源のインピーダンスにより入力コンデンサの容量が決まります。この容量は標準で10μF～100μFの範囲です。出力コンデンサの場合ほど条件が厳しくはありませんが、低ESRのコンデンサを推奨します。

昇圧コンバータの入力コンデンサのRMSリップル電流は次のとおりです。

$$I_{RMS(CIN)} = 0.3 \cdot \frac{V_{IN(MIN)}}{L \cdot f} \cdot D_{MAX}$$

18717fd

アプリケーション情報

表1. 推奨部品のメーカー

VENDOR	COMPONENTS	TELEPHONE	WEB ADDRESS
AVX	Capacitors	(207) 282-5111	avxcorp.com
BH Electronics	Inductors, Transformers	(952) 894-9590	bhelectronics.com
Coilcraft	Inductors	(847) 639-6400	coilcraft.com
Coiltronics	Inductors	(407) 241-7876	coiltronics.com
Diodes, Inc	Diodes	(805) 446-4800	diodes.com
Fairchild	MOSFETs	(408) 822-2126	fairchildsemi.com
General Semiconductor	Diodes	(516) 847-3000	generalsemiconductor.com
International Rectifier	MOSFETs, Diodes	(310) 322-3331	irf.com
IRC	Sense Resistors	(361) 992-7900	ircitt.com
Kemet	Tantalum Capacitors	(408) 986-0424	kemet.com
Magnetics Inc	Toroid Cores	(800) 245-3984	mag-inc.com
Microsemi	Diodes	(617) 926-0404	microsemi.com
Murata-Erie	Inductors, Capacitors	(770) 436-1300	murata.co.jp
Nichicon	Capacitors	(847) 843-7500	nichicon.com
On Semiconductor	Diodes	(602) 244-6600	onsemi.com
Panasonic	Capacitors	(714) 373-7334	panasonic.com
Sanyo	Capacitors	(619) 661-6835	sanyo.co.jp
Sumida	Inductors	(847) 956-0667	sumida.com
Taiyo Yuden	Capacitors	(408) 573-4150	t-yuden.com
TDK	Capacitors, Inductors	(562) 596-1212	component.tdk.com
Thermalloy	Heat Sinks	(972) 243-4321	aavidthermalloy.com
Tokin	Capacitors	(408) 432-8020	nec-tokinamerica.com
Toko	Inductors	(847) 699-3430	tokoam.com
United Chemicon	Capacitors	(847) 696-2000	chemi-com.com
Vishay/Dale	Resistors	(605) 665-9301	vishay.com
Vishay/Siliconix	MOSFETs	(800) 554-5565	vishay.com
Vishay/Sprague	Capacitors	(207) 324-4140	vishay.com
Zetex	Small-Signal Discretes	(631) 543-7100	zetex.com

バッテリが突然コンバータの入力に接続されると入力コンデンサには非常に高いサージ電流が生じることがあり、このような条件では固体タンタル・コンデンサは破壊されてしまう可能性がありますので注意してください。**サージテストされたコンデンサを必ず指定してください。**

Burst Mode動作と検討事項

選択したセンス抵抗とインダクタの値によって、LTC1871-7がBurst Mode動作に入る負荷電流も決定されます。バースト時には、コントローラはピーク・インダクタ電流をおおよそ次の値にクランプします。

$$I_{BURST(Peak)} = \frac{30mV}{R_{SENSE}}$$

これは最大 150mV の SENSE ピン電圧の約 20% に相当します。対応する平均電流はリップル電流の大きさに依存します。クランプされるのはピーク電流なので、低いインダクタ値(高い ΔI_L)では、Burst Mode動作が開始される負荷電流が減少します。

ΔI_L が I_{BURST} よりかなり小さいと、Burst Mode動作時に出力電圧リップルが増加することがあります。これは入力電圧が非常に低いか、または非常に大きなインダクタが選択されると生じます。高いデューティサイクルでは、スキップされたサイクルによりインダクタ電流が急速にゼロに減衰します。ただし、 ΔI_L が小さいので、電流が $I_{BURST(Peak)}$ まで再度ランプする(上昇する)には複数のサイクルを必要とします。このインダクタを充電する間は出力コンデンサから負荷電流を供給する必要

アプリケーション情報

があり、出力電圧が大きく垂下することがあります。一般に、インダクタの ΔI_L の値を $I_{IN(MAX)}$ の 25% ~ 40% の範囲で選択すると良いでしょう。代りの方法として、出力コンデンサの値を増やすか、MODE/SYNC ピンを使って Burst Mode 動作をディスエーブルします。

Burst Mode 動作を無効にするには MODE/SYNC ピンを “H” のロジック・レベル電圧に接続します(制御入力を使うか、このピンを INTV_{CC} に接続します)。このモードでは、バースト・クランプは除かれ、チップは最大負荷での連続導通モード(CCM)から軽負荷での不連続導通モード(DCM)に至るまで固定周波数で動作することができます。非常に軽い負荷(つまり、全負荷の 5% 未満)でパルスをスキップする前に、コントローラは DCM でスイッチの最小オン時間で動作します。パルス・スキッピングにより、非常に軽い負荷で出力制御が失われるのが防止され、出力電圧リップルが減少します。

効率に関する検討事項

スイッチング・レギュレータの効率は、出力電力 ÷ 入力電力 (× 100%) で表されます。パーセント表示の効率は次式で表すことができます。

$$\% \text{効率} = 100\% - (L1 + L2 + L3 + \dots),$$

ここで、L1、L2 などは入力電力に対するパーセンテージで表した個々の損失成分です。個々の損失を解析して、効率を制限する要素がどれであり、また何が変化すれば最も効率が改善されるかを判断できる場合がよくあります。回路内の電力を消費する全ての要素で損失が生じますが、LTC1871-7 のアプリケーション回路の損失の大部分は 4 つの主な損失要因によって生じます。

1. V_{IN} に流れ込む消費電流。 V_{IN} 電流は(電気的特性で与えられている) DC 消費電流 I_Q および MOSFET ドライバ電流と制御電流の和です。 V_{IN} ピンに流れ込む DC 消費電流は標準で約 650 μ A で、 V_{IN} とともに増加する小さな電力損失(1% よりもはるかに小さい)を表します。ドライバ電流はパワー MOSFET のゲート容量をスイッチングすることによって流れます。この電流は一般に DC 電流よりはるかに大きくなります。MOSFET のゲートがオンして再度オフする度に、ある量のゲート電荷 Q_G が INTV_{CC} からグランドに移動します。

その結果生じる dQ/dt は電流であり、外部電源から V_{IN} ピンを通して INTV_{CC} コンデンサに供給する必要があります。IC が CCM で動作している場合は次のようになります。

$$I_{Q(TOT)} \approx I_Q = f \cdot Q_G$$

$$P_{IC} = V_{IN} \cdot (I_Q + f \cdot Q_G)$$

2. パワー MOSFET のスイッチング損失と導通損失。

$$P_{FET} = \left(\frac{I_{0(MAX)}}{1 - D_{MAX}} \right)^2 \cdot R_{DS(ON)} \cdot D_{MAX} \cdot \rho_T + k \cdot V_0^2 \cdot \frac{I_{0(MAX)}}{1 - D_{MAX}} \cdot C_{RSS} \cdot f$$

3. センス抵抗の I^2R 損失は一見するだけで計算できます。

$$P_{R(SENSE)} = \left(\frac{I_{0(MAX)}}{1 - D_{MAX}} \right)^2 \cdot R_{SENSE} \cdot D_{MAX}$$

4. インダクタ内の損失は単に DC 入力電流の 2 乗に巻線抵抗を掛けたものです。この損失を出力電流の関数として表すと次のようにになります。

$$P_{R(WINDING)} = \left(\frac{I_{0(MAX)}}{1 - D_{MAX}} \right)^2 \cdot R_W$$

5. 昇圧ダイオード内の損失。昇圧ダイオードの消費する電力は以下のとおりです。

$$P_{DIODE} = I_{0(MAX)} \cdot V_D$$

昇圧ダイオードは昇圧コンバータの電力損失の主要因になることがあります。図 9 に示されている 13.2V 入力、42V/1.5A 出力の例では、順方向電圧が 0.4V のショットキー・ダイオードは、入力電力の約 1% に相当する 600mW を消費します。低い出力電圧ではダイオードの順方向電圧が出力電圧のかなりの部分を占めますが、この場合ダイオードによる損失は重大なものになります。

6. C_{IN} や C_O の ESR による電力損失やインダクタのコア損失などその他の損失は一般に全損失の 2% 未満に過ぎません。

アプリケーション情報

トランジエント応答のチェック

レギュレータのループ応答は、最小 V_{IN} および最大 V_{IN} での負荷トランジエント応答を見て検証することができます。スイッチング・レギュレータは抵抗性負荷電流の瞬時ステップに応答するのに一般に数サイクルを要します。負荷ステップが生じると、図14に示されているように、 V_O が直ちに $(\Delta I_{LOAD})(ESR)$ に等しい大きさだけ変化し、 C_O が(負荷ステップの方向に従って)充電または放電を開始します。その結果生じる誤差アンプの出力信号によりレギュレータの帰還ループが働いて V_O を定常値に戻します。この回復時間の間、安定性に問題があることを示すオーバーシュートやリンギングがないか V_O をモニタすることができます。

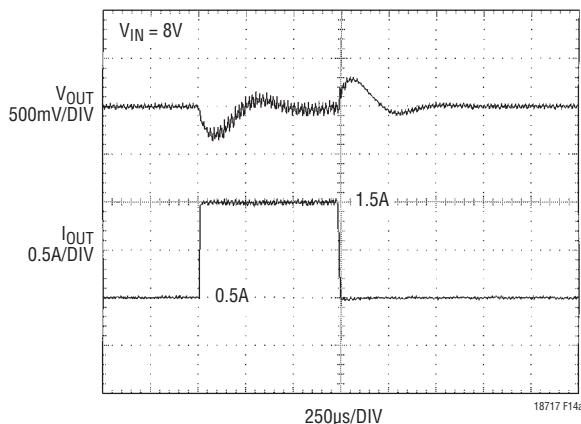


図14a. 図9の回路の負荷トランジエント応答

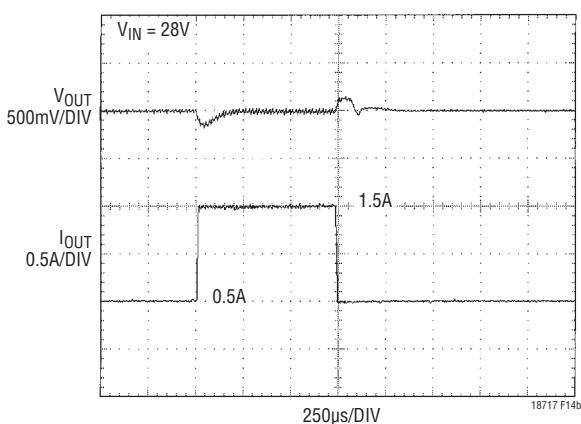


図14b. 図9の回路の負荷トランジエント応答

次に、(1μFを超える)大きな電源バイパス・コンデンサをもつ負荷を接続すると、さらに厳しいトランジエントが発生することがあります。放電したバイパス・コンデンサが実質的に C_O と並列接続状態になるため、 V_O がほとんど瞬時に降下します。負荷スイッチの抵抗が小さく、しかもそのスイッチが高速でドライブされると、どんなレギュレータでもこの問題を防止するのに十分な電流を供給することはできません。唯一の解決法は、負荷への突入電流 di/dt を制限するためにスイッチ・ドライブの立ち上がり時間を制限することです。

昇圧コンバータの設計例

ここに与えられている設計例は図9に示されている回路のものです。入力電圧は8V～28V、出力は42V(最大負荷電流1.5A)です。

1. 最大デューティサイクルは次のとおりです。

$$D = \left(\frac{V_O + V_D - V_{IN}}{V_O + V_D} \right) = \frac{42 + 0.4 - 8}{42 + 0.4} = 81.1\%$$

2. パルス・スキップ動作が選択されているので、MODE/SYNCピンはINTV_{CC}に短絡されています。

3. インダクタのサイズを小さくするため、動作周波数は250kHzになるように選択されています。図5から、FREQピンからグランドに接続されている抵抗は100kです。

4. 最大負荷電流の40%のインダクタ・リップル電流が選択されているので、(最小飽和電流である)ピーク入力電流は次のようになります。

$$I_{IN(Peak)} = \left(1 + \frac{\chi}{2} \right) \cdot \frac{I_{O(MAX)}}{1 - D_{MAX}} = 1.2 \cdot \frac{1.5}{1 - 0.81} = 9.47A$$

インダクタのリップル電流は次のとおりです。

$$\Delta I_L = \chi \cdot \frac{I_{O(MAX)}}{1 - D_{MAX}} = 0.4 \cdot \frac{1.5}{1 - 0.81} = 3.2A$$

したがって、インダクタの値は次のとおりです。

$$L = \frac{V_{IN(MIN)}}{\Delta I_L \cdot f} \cdot D_{MAX} = \frac{8}{3.2 \cdot 250k} \cdot 0.81 = 8.1\mu H$$

アプリケーション情報

選択された部品はCooperの6.8 μ Hのインダクタ(製品番号DR127-6R8)で、その飽和電流は13.3Aを超えます。

5. デューティサイクルが81%なので、SENSEピンの最大スレッショルド電圧は低いデューティサイクルのときの150mVの標準値から約115mVまで低下します。さらに、IC内の製造許容誤差を考慮して、ワーストケースのディレーティング係数をこのSENSEスレッショルドに適用する必要があります。最後に、公称電流リミット値が最大負荷電流をいくらかの安全性マージン(この場合50%)だけ上回るようにします。したがって、センス抵抗の値は次式で与えられます。

$$R_{SENSE} = 0.8 \cdot V_{SENSE(MAX)} \cdot \frac{1 - D_{MAX}}{\left(1 + \frac{0.4}{2}\right) \cdot 1.5 \cdot I_{0(MAX)}} \\ = 0.8 \cdot 0.115 \cdot \frac{1 - 0.81}{1.2 \cdot 1.5 \cdot 1.5} = 6.5\text{m}\Omega$$

このデザインには、1Wの5m Ω 抵抗が使われています。

6. 選択されたMOSFETはVishay/SiliconixのSi7370DPです。このMOSFETのBV_{DSS}は60Vを超え、R_{DS(ON)}はV_{GS}が6Vのとき13m Ω 未満です。
7. このデザインに使うダイオードは1.5Aの最大DC出力電流を扱える必要があり、V_{OUT}の最小逆電圧、または42Vに定格が規定されている必要があります。Diodes Inc.の3A/60Vのダイオード(B360B)が選択されています。
8. 出力コンデンサは一般に値の大きなバルクCとそれに並列接続された値の小さな低ESRセラミック・コンデンサで構成されています。1% (つまり50mV) の最大出力リップル電圧に基づいて、バルクCは次の値より大きくする必要があります。

$$C_{OUT} \geq \frac{I_{0UT(MAX)}}{0.01 \cdot V_{OUT} \cdot f} = \frac{1.5}{0.01 \cdot 42 \cdot 250\text{kHz}} = 14\mu\text{F}$$

このコンデンサのRMSリップル電流定格は次の値を超える必要があります。

$$I_{RMS(COUT)} \geq I_{0(MAX)} \cdot \sqrt{\frac{V_0 - V_{IN(MIN)}}{V_{IN(MIN)}}} = \\ 1.5 \cdot \sqrt{\frac{42 - 8}{8}} = 3.09\text{A}$$

低ESRおよび高周波数デカップリングの要件を満たすため、10 μ F/50VのX5Rセラミック・コンデンサが2個使われています(TDKの製品番号C5750X5R1H106M)。これらに並列に、2個の68 μ F/100Vの電解コンデンサが使われています(Sanyoの製品番号100CV68FS)。出力コンデンサの両端子(ここをHFスイッチング電流が流れます)に直接接続された1本のオシロスコープのプローブを使って出力リップルをチェックします。

9. 昇圧コンバータ用の入力コンデンサの選択は、ソース電源のインピーダンスとコンバータが安全に許容できる入力リップルの大きさに依存します。この特定のデザインとラボの設定条件では、TDKの2個の10 μ F/100Vのセラミック・コンデンサ(C5750X5R1H106M)と並列に接続した三洋電機の560 μ F/50Vの電解コンデンサ(50MV560AXL)が必要です(入力と戻りのリード長は数インチに保たれていますが、ピーク入力電流は10A近くになります)。出力ノードの場合と同様、入力コンデンサの両端子に接続した1本のオシロスコープのプローブを使って入力リップルをチェックします。

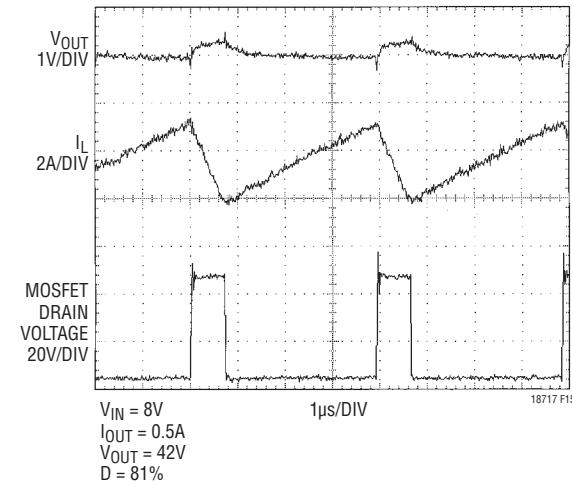


図15. 図9のコンバータの最小V_{IN}(8V)でのスイッチング波形

アプリケーション情報

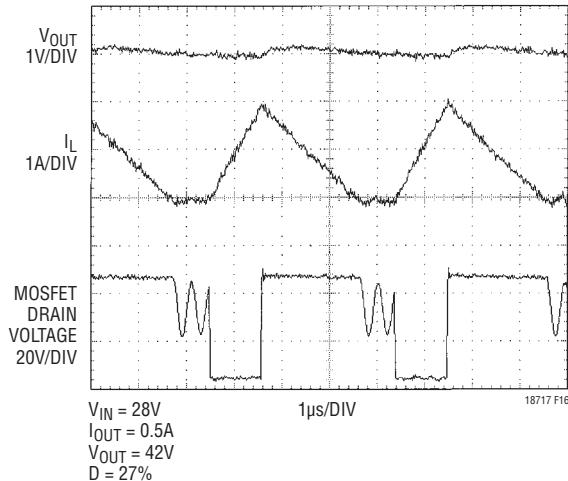


図16. 図9のコンバータの最大 V_{IN} (28V)でのスイッチング波形

PCボードのレイアウトのチェックリスト

1. スイッチング・ノイズを減らし、出力ロード・レギュレーションを改善するため、LTC1871-7のGNDピンは1) INTV_{CC}のデカップリング・コンデンサの負端子、2) 出力デカップリング・コンデンサの負端子、3) センス抵抗のボトム端子、4) 入力コンデンサの負端子、および5) ピン6に隣接するグランド・プレーンへの少なくとも1個のビアに直接接続します。PCボードのトップ層のグランド・トレースはできるだけ幅を広く長さを短くして直列抵抗とインダクタンスを小さくします。
2. 多層PCボードのグランド・ループに注意してください。ボード上で中心となるグランド・ノードを1個維持するようにし、入力コンデンサを使って高出力電流の電源の過度の入力リップルを避けます。高DC電流用にグランド・プレーンを使う場合、小信号部品から離れた経路を選んでください。
3. CVCCコンデンサはデバイスのパッケージのINTV_{CC}ピンとGNDピンにすぐ隣接して配置します。このコンデンサはdi/dtの高いMOSFETゲート・ドライブ電流を担います。これにはESRとESLの小さな4.7 μ Fセラミック・コンデンサで十分です。
4. 出力コンデンサのボトム端子からパワーMOSFETを通り、昇圧ダイオードを通り、再度出力コンデンサに戻るdi/dtが高いループはできるだけ小さくして誘導性リンクを減らします。インダクタンスが大きすぎると、パワーMOSFETの電圧が増加し、出力の高周波ノイズが増加することがあります。

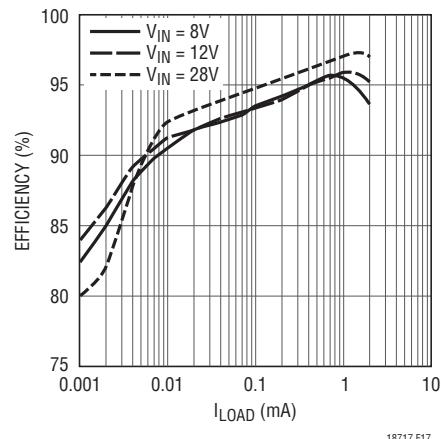


図17. 図9のコンバータの効率と負荷電流および入力電圧

ます。出力ノイズを減らすため低ESRのセラミック・コンデンサを出力に使う場合、直列インダクタンスを最小に抑えるため、これらのコンデンサは昇圧ダイオードの近くに配置します。

5. パワーMOSFETに加わる電圧をチェックします。それにはドレイン-ソース電圧をデバイスの端子間で直接測定します(オシロスコープの1本のプローブのグランドをPCボード上のソース・パッドに直接当てます)。誘導性リンクに注意してください。これはMOSFETの最大電圧定格を超えることがあります。このリンクを避けることができず、デバイスの最大定格を超えているなら、もっと電圧の高いデバイスを選択するか、あるいはアバランシェ耐量の保証されたパワーMOSFETを指定します。全てのMOSFETが等しく作られているわけではありません(あるものは他のものより等しくなります)。
6. 小信号部品は高周波数のスイッチング・ノードから離して配置します。図18に示されているレイアウトでは、全ての小信号部品はICの一方の側に配置され、全てのパワーパーツは他の側に配置されています。このため、信号グランドに擬似ケルビン接続を使うことができ、di/dtが高いゲート・ドライブ電流はICのグランド・ピンから一方向に(INTV_{CC}のデカップリング・コンデンサのボトム・プレートに向かって)流れ、小信号電流は他の方向に流れます。

アプリケーション情報

- SENSEピンのトレースと全ての高周波数スイッチング・ノードの間の容量を最小に抑えます。LTC1871-7には約180nsの内部立ち上がりエッジ・ブランディング時間が備わっており、これはほとんどのアプリケーションで適切です。
 - 最適のロード・レギュレーションと真のリモート検出のために、出力抵抗分割器のトップは出力コンデンサのトップに独立に接続し(ケルビン接続)、dV/dtが高いなどのトレースからも離しておきます。高インピーダンスのFBノードを短くするため、分割器の抵抗はLTC1871-7の近くに配置します。

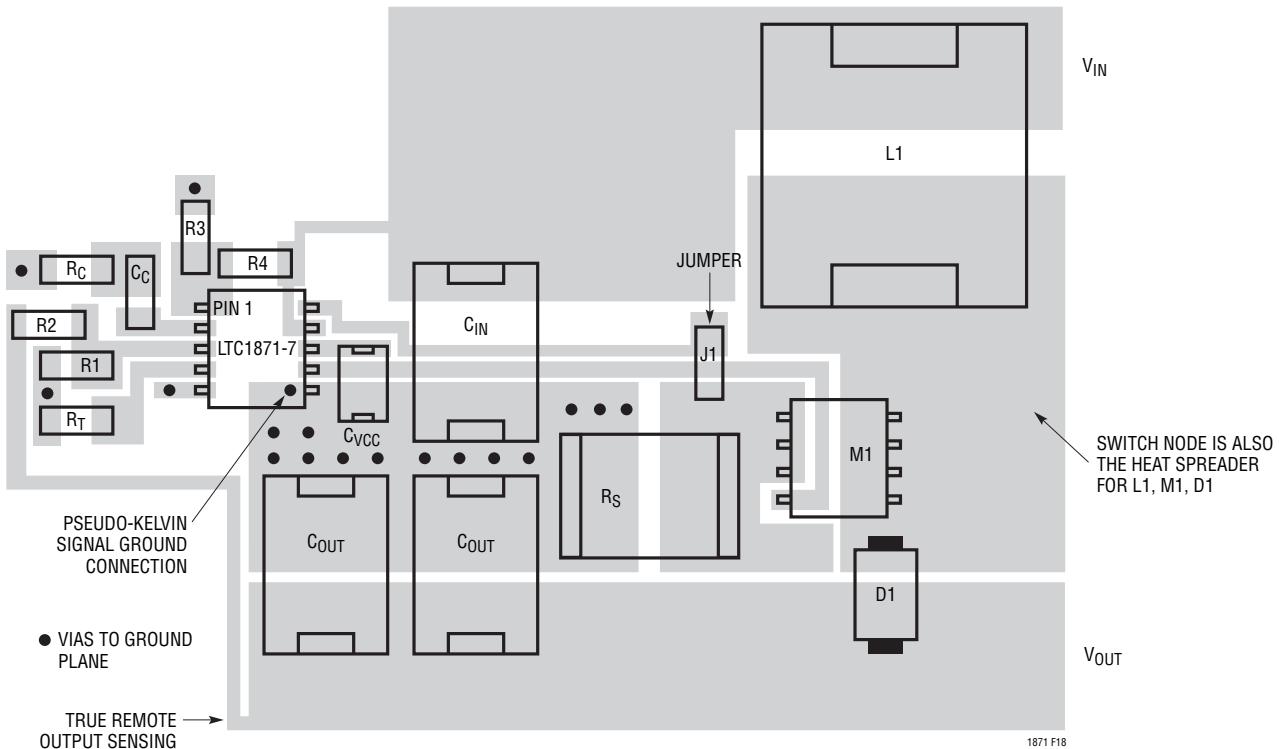


図18. LTC1871-7昇圧コンバータの推奨レイアウト

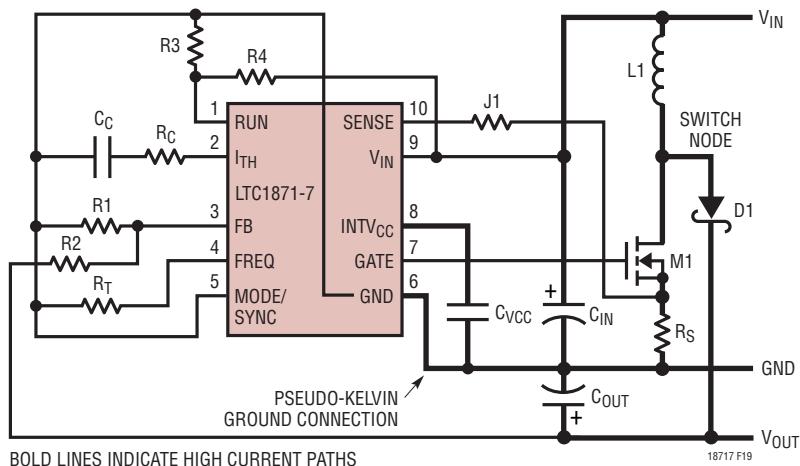


図19. LTC1871-7昇圧コンバータのレイアウト図

アプリケーション情報

9. 複数のスイッチング・パワー・コンバータが同じ入力電源に接続されているアプリケーションでは、LTC1871-7の入力フィルタ・コンデンサが他のコンバータと共有されていないことを確認してください。別のコンバータからのAC入力電流により、大きな入力電圧リップルが生じ、これがLTC1871-7の動作に干渉することがあります。LTC1871-7のC_{IN}と実際のソースV_{IN}の間に数インチのPCトレースまたは配線(Lは約100nH)があれば電流共有の問題を防ぐのに十分です。

SEPICコンバータのアプリケーション

LTC1871-7はSEPIC(シングルエンドの1次側コンダクタンス・コンバータ)のアプリケーションにも適しています。図20に示されているSEPICコンバータには2個のインダクタが使われています。SEPICコンバータの利点として、入力電圧は出力電圧より高くても低くてもよく、出力は短絡保護されています。

メイン・スイッチと組み合わせた最初のインダクタL1は昇圧コンバータに似ています。出力ダイオードD1と組み合わせた2番目のインダクタL2はフライバック・コンバータまたは昇降圧コンバータに似ています。2つのインダクタL1とL2は別個のものでもかまいませんが、スイッチング・サイクルを通してL1とL2には同じ電圧が加わるので同じコアに巻くこともできます。

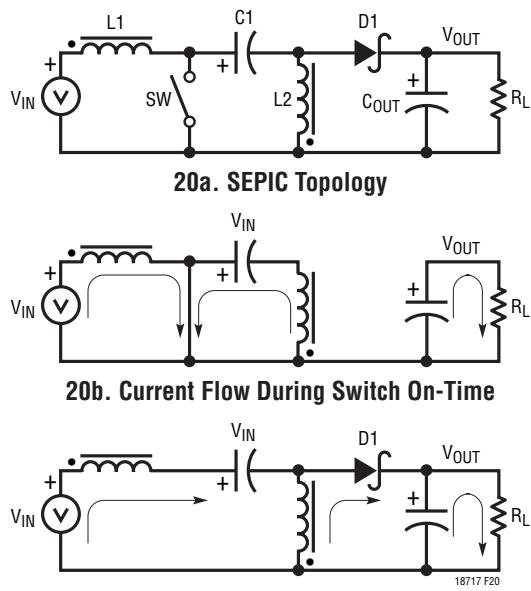


図20. SEPICトポロジーと電流の流れ

L₁ = L₂にして同じコアに巻くと、コストとサイズだけでなく入力リップルが減少します。SEPICアプリケーションに関する以下の説明ではL₁ = L₂ = Lであると仮定します。

SEPICコンバータ: デューティサイクルに関する検討事項

連続導通モード(CCM)で動作しているSEPICコンバータでは、メイン・スイッチのデューティサイクルは次のようにになります。

$$D = \left(\frac{V_0 + V_D}{V_{IN} + V_0 + V_D} \right)$$

ここで、V_Dはダイオードの順方向電圧です。入力電圧が出力電圧に近いコンバータでは、デューティサイクルは50%に近くになります。

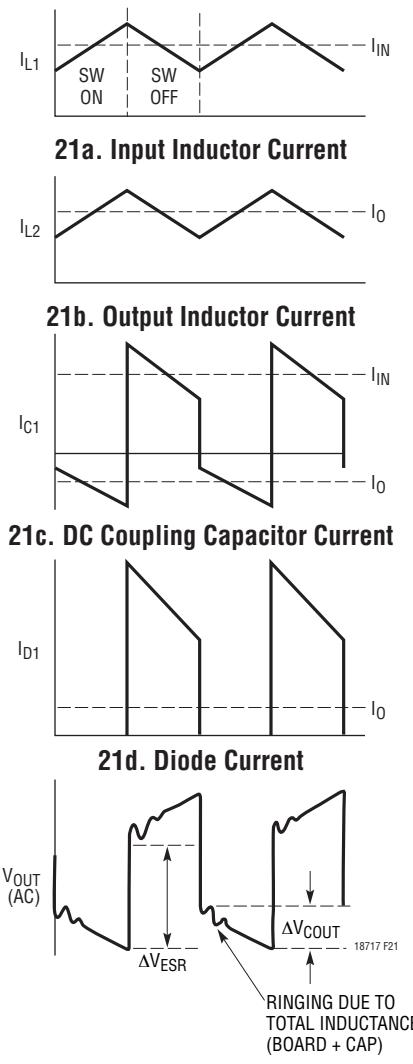


図21. SEPICコンバータのスイッチング波形

アプリケーション情報

SEPICコンバータの最大出力電圧は次のようにになります。

$$V_{O(MAX)} = (V_{IN} + V_D) \frac{D_{MAX}}{1-D_{MAX}} - V_D \frac{1}{1-D_{MAX}}$$

LTC1871-7の最大デューティサイクルは標準で92%です。

SEPICコンバータ: ピーク入力電流と平均入力電流

LTC1871-7の制御回路は入力電流を(MOSFETのソースのところに接続したセンス抵抗を使って)測定するので、パワーMOSFETのサイズを適切なものにするため、出力電流を入力に反映させる必要があります。出力電力は理想的には入力電力に等しいという事実に基づいて、SEPICコンバータの最大入力電流は次のようにになります。

$$I_{IN(MAX)} = I_{O(MAX)} \cdot \frac{D_{MAX}}{1-D_{MAX}}$$

The peak input current is:

$$I_{IN(Peak)} = \left(1 + \frac{\chi}{2}\right) \cdot I_{O(MAX)} \cdot \frac{D_{MAX}}{1-D_{MAX}}$$

最大デューティサイクル(D_{MAX})は最小 V_{IN} で計算します。

定数「 χ 」はインダクタ電流の最大値に対するインダクタのリップル電流の比率を表しています。たとえば、30%のリップル電流を選ぶと $\chi = 0.30$ となり、ピーク電流は平均電流より 15% 大きくなります。

高いデューティサイクルで動作する(つまり低い入力電圧から高い出力電圧を発生させる)SEPICコンバータでは出力電流に比べて入力電流が非常に高いことがあるので注意が必要です。最大負荷電流でも入力電源が過負荷にならないことをチェックしてください。

SEPICコンバータ: インダクタの選択

ほとんどのSEPICアプリケーションでは、等しいインダクタの値は $10\mu H \sim 100\mu H$ の範囲に収まります。値を大きくすると入力リップル電圧が減少し、コア損失が減少します。インダクタの物理的サイズを小さくしてトランジメント応答を改善するには、小さな値を選びます。

昇圧コンバータと同様、SEPICコンバータの入力電流は最大負荷電流および最小入力電圧で計算します。特にインダクタが小さく負荷が軽い場合、ピーク・インダクタ電流は出力電流よりもかなり高くなることがあります。次式ではCCM動作が仮定されており、最小 V_{IN} での最大ピーク・インダクタ電流を計算します。

$$I_{L1(Peak)} = \left(1 + \frac{\chi}{2}\right) \cdot I_{O(MAX)} \cdot \frac{V_0 + V_D}{V_{IN(MIN)}}$$

$$I_{L2(Peak)} = \left(1 + \frac{\chi}{2}\right) \cdot I_{O(MAX)} \cdot \frac{V_{IN(MIN)} + V_D}{V_{IN(MIN)}}$$

インダクタのリップル電流は一般に($V_{IN(MIN)}$ 、 $I_{O(MAX)}$ および $\Delta I_{L1} = \Delta I_{L2}$ のとき生じる)最大平均入力電流の 20% ~ 40% です(つまり χ の範囲は 0.20 ~ 0.40)。このリップル電流を出力電流の関数として表わすと、インダクタの値を計算する次式のようになります。

$$L = \frac{V_{IN(MIN)}}{\Delta I_L \cdot f} \cdot D_{MAX}$$

where

$$\Delta I_L = \chi \cdot I_{O(MAX)} \cdot \frac{D_{MAX}}{1-D_{MAX}}$$

$L1 = L2$ とし、それらを同じコアに巻くと、相互インダクタンスにより上式のインダクタンスの値は $2L$ で置き換えられます。こうすると、インダクタのリップル電流とエネルギー蓄積が同じに維持されます。たとえば、Coiltronix の CTX10-4 は巻線が 2 つの $10\mu H$ のインダクタです。並列巻線の場合、4A の電流定格の $10\mu H$ のインダクタンスが得られます(巻き数は変わりませんが、ワイヤの直径が倍になります)。2つの巻線を分離すると、電流定格がそれぞれ 2A の 2 個の $10\mu H$ インダクタになります。したがって、 $2L$ を置き換えると結合インダクタの場合の次式が得られます。

$$L1 = L2 = \frac{V_{IN(MIN)}}{2 \cdot \Delta I_L \cdot f} \cdot D_{MAX}$$

上式で規定される $I_{L(PK)}$ を安全に扱うために、最大インダクタ電流を指定します。インダクタの飽和電流定格は最小入力電圧(このときインダクタ電流が最大になります)および最大出力電流でチェックします。

アプリケーション情報

SEPICコンバータ:パワーMOSFETの選択

パワーMOSFETの重要なパラメータは、ドレイン-ソース降伏電圧(BV_{DSS})、スレッショルド電圧($V_{GS(TH)}$)、オン抵抗($R_{DS(ON)}$)とゲート-ソース電圧、ゲート-ソース電荷とゲート-ドレイン電荷(それぞれ Q_{GS} と Q_{GD})、最大ドレイン電流($I_{D(MAX)}$)およびMOSFETの熱抵抗($R_{TH(JC)}$ と $R_{TH(JA)}$)です。

ゲート-ドライブ電圧は7Vの $INTV_{CC}$ 低損失レギュレータによって設定されます。したがって、ほとんどのLTC1871-7アプリケーションには6Vの定格スレッショルドのMOSFETが必要です。

MOSFETスイッチがSEPICコンバータのオフ時間の間保たなければならない最大電圧は入力電圧と出力電圧の和($V_0 + V_{IN}$)に等しい電圧です。したがって、アプリケーションの実際の最大スイッチ電圧との関係で、MOSFETの BV_{DSS} 仕様に十分注意を払う必要があります。ロジック・レベルのデバイスの多くは30V以下に制限されています。MOSFETのドレイン端子とソース端子の間でスイッチング波形を直接チェックして、 V_{DS} がデバイスの最大定格より下に留まるようにします。

センス抵抗の選択

MOSFETのオン時間中、制御回路がパワーMOSFETの最大電圧降下を(低いデューティサイクルで)約150mVに制限します。したがって、ピーク・インダクタ電流は150mV/ R_{SENSE} に制限されます。最大負荷電流、デューティサイクル、およびセンス抵抗の関係は次のようになります。

$$R_{SENSE} \leq \frac{V_{SENSE(MAX)}}{I_{0(MAX)}} \cdot \frac{1}{\left(1 + \frac{\chi}{2}\right)} \cdot \frac{1}{\left(\frac{V_0 + V_D}{V_{IN(MIN)}}\right) + 1}$$

図11に示されているように、低いデューティサイクルでは $V_{SENSE(MAX)}$ の項は標準で150mVとなり、92%のデューティサイクルではスロープ補償により約100mVに減少します。分母の

定数「 χ 」はインダクタ電流の最大値に対するインダクタのリップル電流の比率を表しています。たとえば、30%のリップル電流を選択すると $\chi = 0.30$ になります。

パワーMOSFETのスイッチング損失と導通損失および接合部温度の計算

パワーMOSFETの接合部温度を計算するには、デバイスによって消費される電力を知る必要があります。この電力消費はデューティサイクル、負荷電流、および接合部温度自体の関数です。そのため、十分正確な値を決めるには何回かの反復計算が通常必要です。コントローラはMOSFETをスイッチング素子としても検出素子としても使用するので、全ての動作条件(負荷、ライン、および温度)で、製造元のデータシートで規定されているMOSFETの $V_{SENSE(MAX)}$ と $R_{DS(ON)}$ の最悪条件の仕様に対して、コンバータが必要な負荷電流を供給できるように注意する必要があります。

SEPICコンバータのMOSFETの電力損失は次のとおりです。

$$P_{FET} = \left(I_{0(MAX)} \cdot \frac{D}{1-D} \right)^2 \cdot R_{DS(ON)} \cdot D \cdot \rho_T + k \cdot (V_{IN} + V_0)^2 \cdot I_{0(MAX)} \cdot \frac{D}{1-D} \cdot C_{RSS} \cdot f$$

上式の最初の項はデバイスの I^2R 損失を表し、2番目の項はスイッチング損失を表します。定数 $k = 1.7$ はゲート-ドライブ電流に反比例する経験的に得られる係数で、「1/電流」の次元をもっています。

ρ_T の項はMOSFETの $R_{DS(ON)}$ の温度係数を表しており、標準で0.4%/°Cです。標準的パワーMOSFETの温度に対する正規化された $R_{DS(ON)}$ の変化を図12に示します。

アプリケーション情報

パワーMOSFETの消費する既知の電力から、次式を使って接合部温度を求めることができます。

$$T_J = T_A + P_{FET} \cdot R_{TH(JA)}$$

この式で使われる $R_{TH(JA)}$ にはデバイスの $R_{TH(JC)}$ および基板から筐体内の周囲温度までの熱抵抗が通常含まれます。次に T_J のこの値を使って、反復計算に使用された接合部温度の元の仮定値をチェックすることができます。

SEPICコンバータ:出力ダイオードの選択

効率を最大化するには、順方向の電圧降下が小さく、逆方向の漏れ電流の小さな高速スイッチング・ダイオードが最適です。SEPICコンバータの出力ダイオードはスイッチのオフ時間に電流を流します。ダイオードが耐えなければならないピーク逆電圧は $V_{IN(MAX)} + V_O$ に等しくなります。通常動作の平均順方向電流は出力電流に等しく、ピーク電流は次の値に等しくなります。

$$I_{D(Peak)} = \left(1 + \frac{\chi}{2}\right) \cdot I_{O(MAX)} \cdot \left(\frac{V_0 + V_D}{V_{IN(MIN)}} + 1\right)$$

ダイオードの電力損失は次のとおりです。

$$P_D = I_{O(MAX)} \cdot V_D$$

ダイオードの接合部温度は次のとおりです。

$$T_J = T_A + P_D \cdot R_{TH(JA)}$$

この式で使われる $R_{TH(JA)}$ にはデバイスの $R_{TH(JC)}$ および基板から筐体内の周囲温度までの熱抵抗が通常含まれます。

SEPICコンバータ:出力コンデンサの選択

最近の電解コンデンサ、タンタル・コンデンサ、およびセラミック・コンデンサは性能が向上しているので、与えられた出力リップル電圧に対する適切な部品を選択するとき、エンジニアは ESR (等価直列抵抗)、 ESL (等価直列インダクタンス) およ

びバルク容量の寄与分について考慮する必要があります。結合インダクタを使用した標準的SEPICコンバータの場合の、これらの3つのパラメータ(ESR 、 ESL 、およびバルクC)の出力電圧リップル波形に対する影響を図21に示します。

部品の選択は、(出力電圧のパーセンテージで表した)最大許容リップル電圧と、このリップルを ESR による電圧ステップと充放電 ΔV の間でどのように分割すべきかの検討から始めます。簡単化するため、最大出力リップルとして2%を選択し、 ESR による電圧ステップと充放電 ΔV の間で等分します。この百分率リップルはアプリケーションの要件に依存して変化しますが、下に与えられた式は簡単に修正できます。

全リップル電圧の1%に寄与する場合、出力コンデンサの ESR は次式を使って決めることができます。

$$ESR_{COUT} \leq \frac{0.01 \cdot V_0}{I_{D(Peak)}}$$

ここで、

$$I_{D(Peak)} = \left(1 + \frac{\chi}{2}\right) \cdot I_{O(MAX)} \cdot \left(\frac{V_0 + V_D}{V_{IN(MIN)}} + 1\right)$$

バルクC部品も全リップルの1%に寄与しますが、この場合次のようになります。

$$C_{OUT} \geq \frac{I_{O(MAX)}}{0.01 \cdot V_0 \cdot f}$$

多くのデザインでは、 ESR とバルクCの両方の要件を満たすコンデンサの種類を1つ選択することができます。ただし、要求の厳しいアプリケーションでは、2種類以上のコンデンサを並列に接続してリップル電圧を大きく改善することができます。たとえば、低 ESR のセラミック・コンデンサを使うと ESR による電圧ステップが減少します。他方、電解コンデンサまたはタンタル・コンデンサを使って必要なバルクCを得ることができます。

アプリケーション情報

出力コンデンサのESRとバルク容量が決まつたら、全体のリップル電圧の波形を専用のPCボード上で検証します(部品の配置の詳細については、「基板のレイアウト」のセクションを参照)。ラボのブレッドボードは一般に(部品相互の配線による)過度の直列インダクタンスの影響を受け、これらの寄生要素により、スイッチング波形が適切にデザインされたPCボードの場合よりもはるかに悪く見えることがあります。

図21に示されているように、SEPICレギュレータの出力コンデンサには高いRMSリップル電流が流れます。出力コンデンサのRMSリップル電流は次のとおりです。

$$I_{RMS(COUT)} = I_{O(MAX)} \cdot \sqrt{\frac{V_0}{V_{IN(MIN)}}}$$

多くの場合、コンデンサ・メーカーの規定するリップル電流定格はわずか2000時間の寿命時間に基づいています。このため、コンデンサをさらにディレーティングする、つまり要件よりも高い温度定格のコンデンサを選択することを推奨します。サイズまたは高さの設計条件を満たすため、複数のコンデンサを並列に接続することもできます。

表面実装のアプリケーションでは、アプリケーションの要求するESRまたはRMS電流処理の条件を満たすため、複数のコンデンサの並列接続が必要になります。アルミ電解コンデンサと乾式タンタル・コンデンサの両方とも表面実装パッケージで供給されています。タンタル・コンデンサの場合、スイッチング電源に使用するためのサージ試験が実施されていることが不可欠です。また、今ではセラミック・コンデンサはESRとESLの定格が非常に低くてリップル電流定格が高いものが供給されています。

SEPICコンバータ:入力コンデンサの選択

インダクタが入力に直列に接続されており、入力電流波形が三角波なので、SEPICコンバータの入力コンデンサは出力コンデンサほど条件が厳しくありません。入力電圧源のインピーダンスにより入力コンデンサの容量が決まります。この容量は標準で10μF～100μFの範囲です。出力コンデンサの場合ほど条件が厳しくはありませんが、低ESRのコンデンサを推奨します。

SEPICコンバータの入力コンデンサのRMSリップル電流は次のとおりです。

$$I_{RMS(CIN)} = \frac{1}{\sqrt{12}} \cdot \Delta I_L$$

バッテリが突然コンバータの入力に接続されると入力コンデンサには非常に高いサージ電流が生じることがあり、このような条件では固体タンタル・コンデンサは破壊されてしまう可能性がありますので注意してください。サージテストされたコンデンサを必ず指定してください。

SEPICコンバータ:DCカップリング・コンデンサの選択

図20のカップリング・コンデンサC1には図21に示されているような方形に近い電流波形が現われます。スイッチのオフ時間の間C1を流れる電流は $I_O(V_0/V_{IN})$ ですが、オン時間の間は約 $-I_O$ が流れます。この電流波形によりC1に三角波のリップル電流が生じます。

$$\Delta V_{C1(P-P)} = \frac{I_{O(MAX)}}{C1 \cdot f} \cdot \frac{V_0}{V_{IN} + V_0 + V_D}$$

C1の最大電圧は次のようにになります。

$$V_{C1(MAX)} = V_{IN} + \frac{\Delta V_{C1(P-P)}}{2}$$

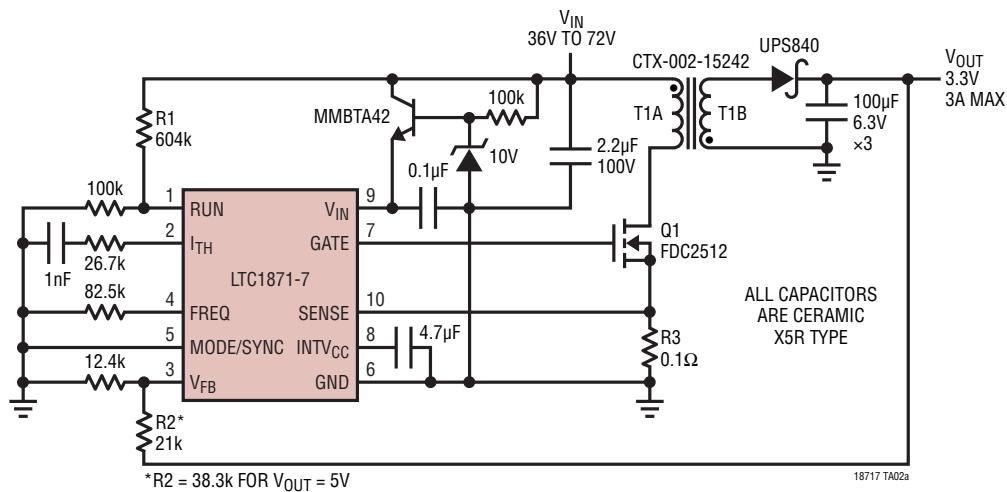
これは一般に $V_{IN(MAX)}$ に近くなります。C1を流れるリップル電流は次のとおりです。

$$I_{RMS(C1)} = I_{O(MAX)} \cdot \sqrt{\frac{V_0 + V_D}{V_{IN(MIN)}}}$$

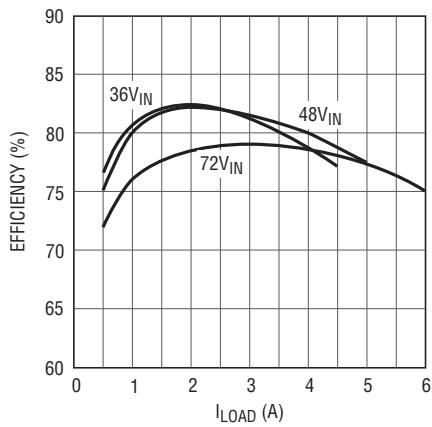
DCカップリング・コンデンサの値の選択は通常1) RMS電流の要件と2) ピーク電圧の要件(一般に V_{IN} に近い値)を満たす最小値から始めます。低ESRセラミック・コンデンサとタンタル・コンデンサでこの場合十分です。

標準的応用例

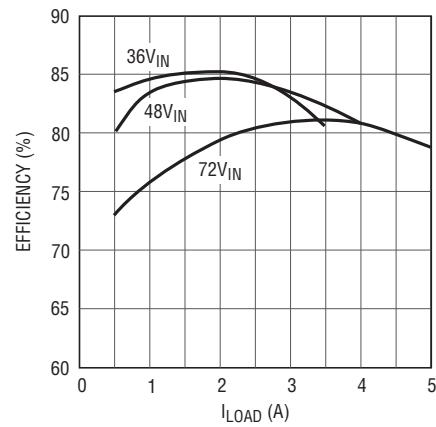
3.3Vまたは5Vの出力に構成設定可能な48V入力のフライバック・コンバータ



3.3V出力での出力効率

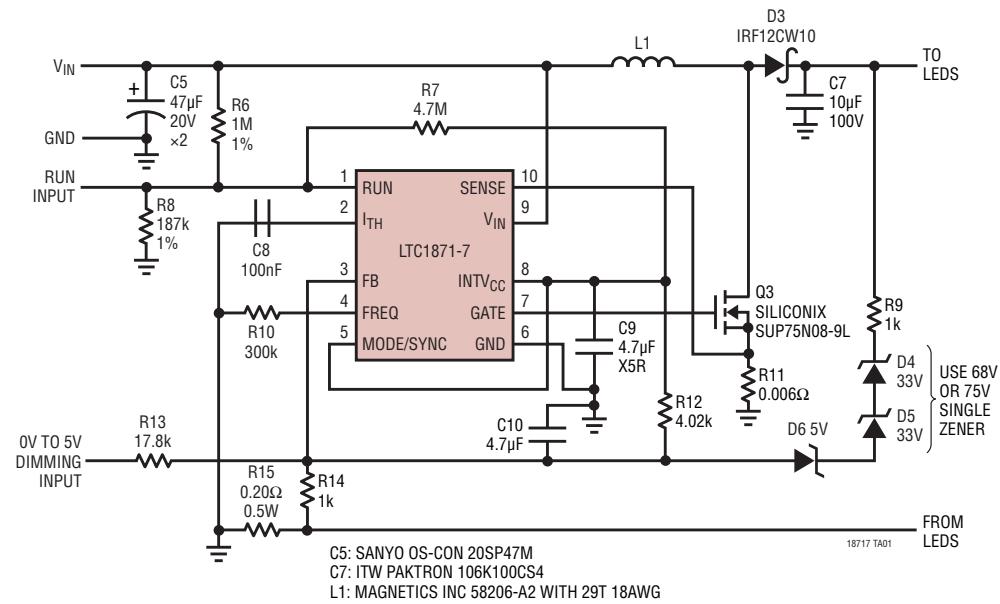


5V出力での出力効率

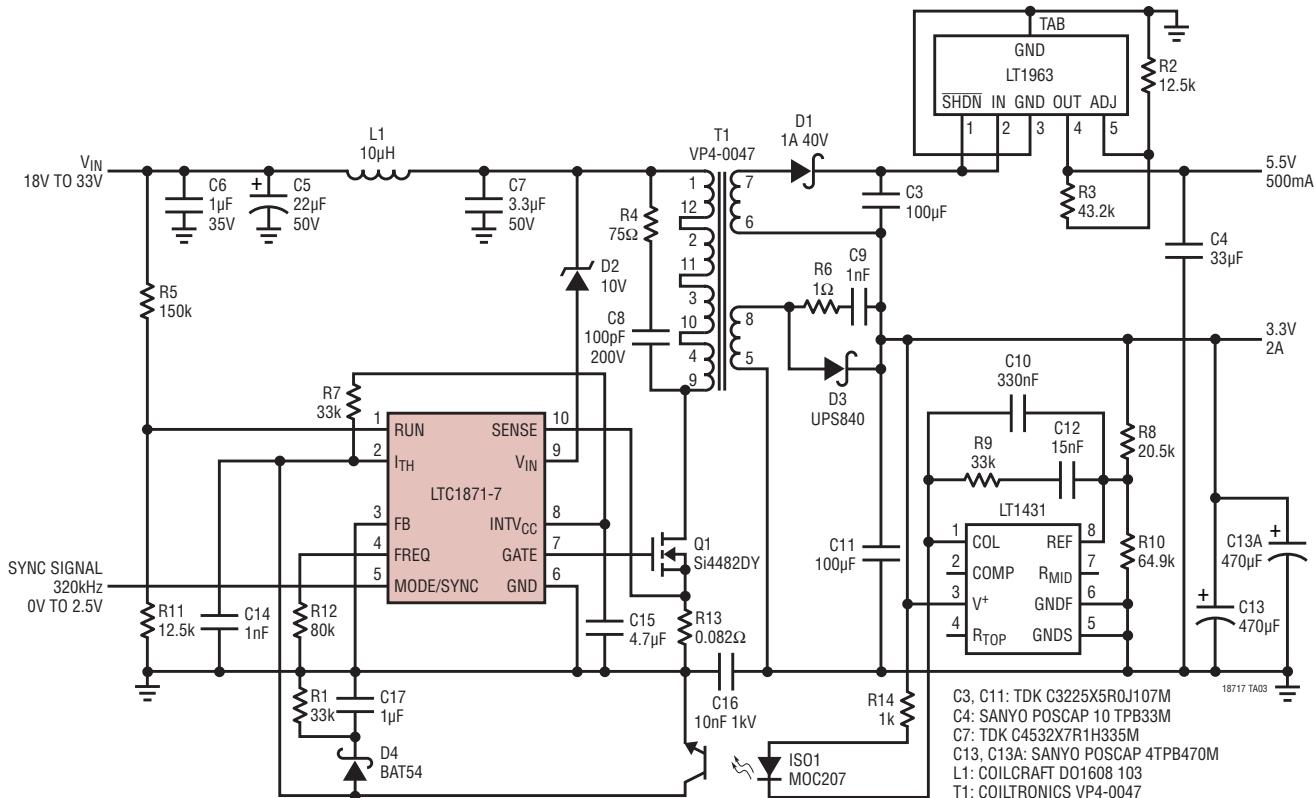


標準的应用例

自動車のLEDヘッドライト用1.2A昇圧コンバータ

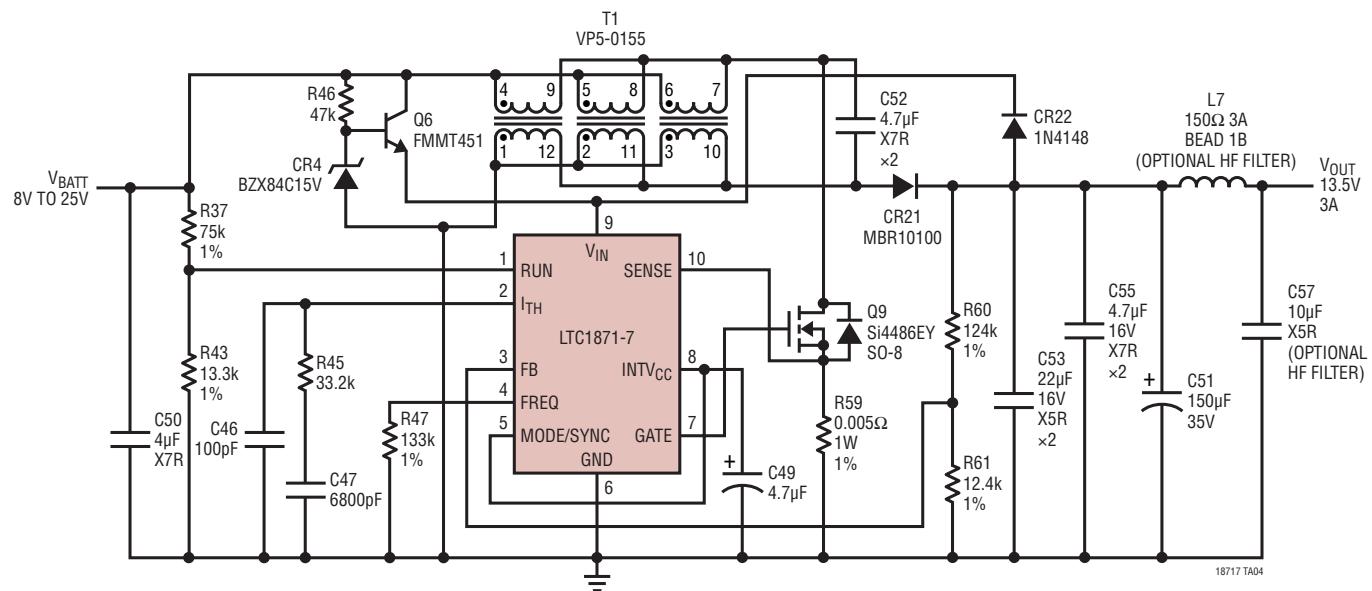


デュアル出力の携帯電話基地局向けフライバック・コンバータ



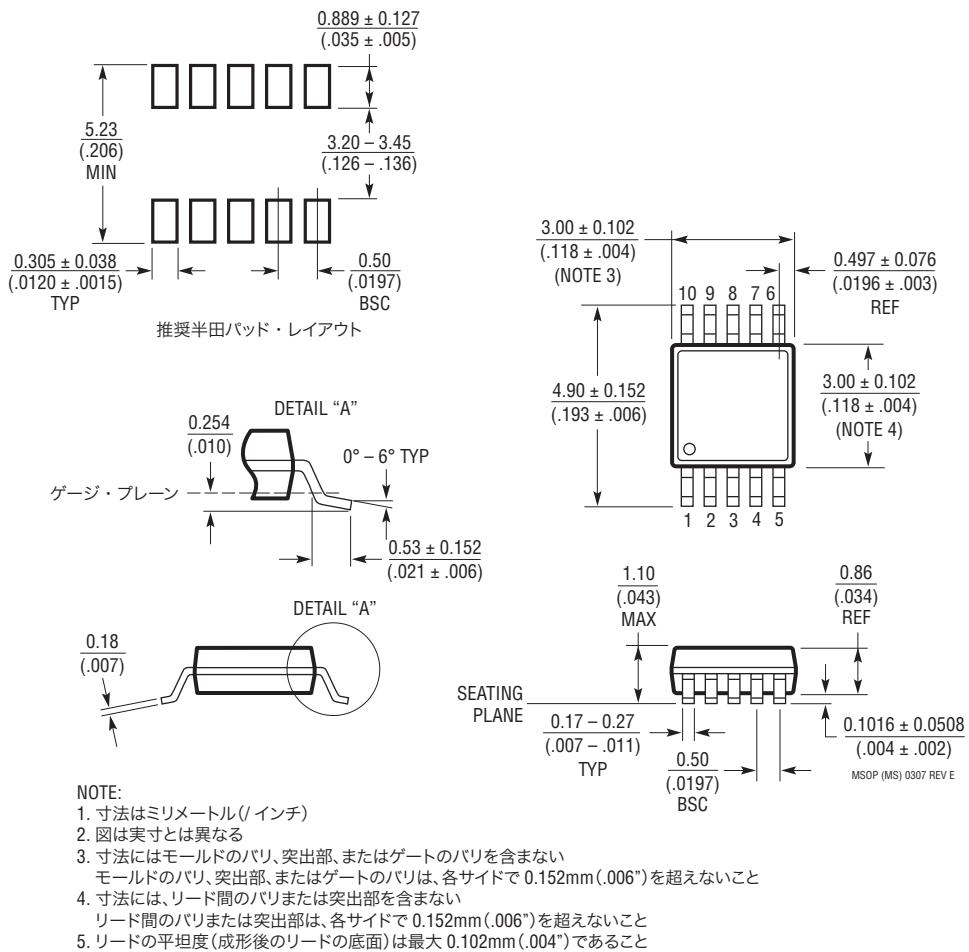
標準的応用例

車載用SEPICコンバータ



パッケージ

**MSパッケージ
10ピン・プラスチック MSOP
(Reference LTC DWG # 05-08-1661 Rev E)**

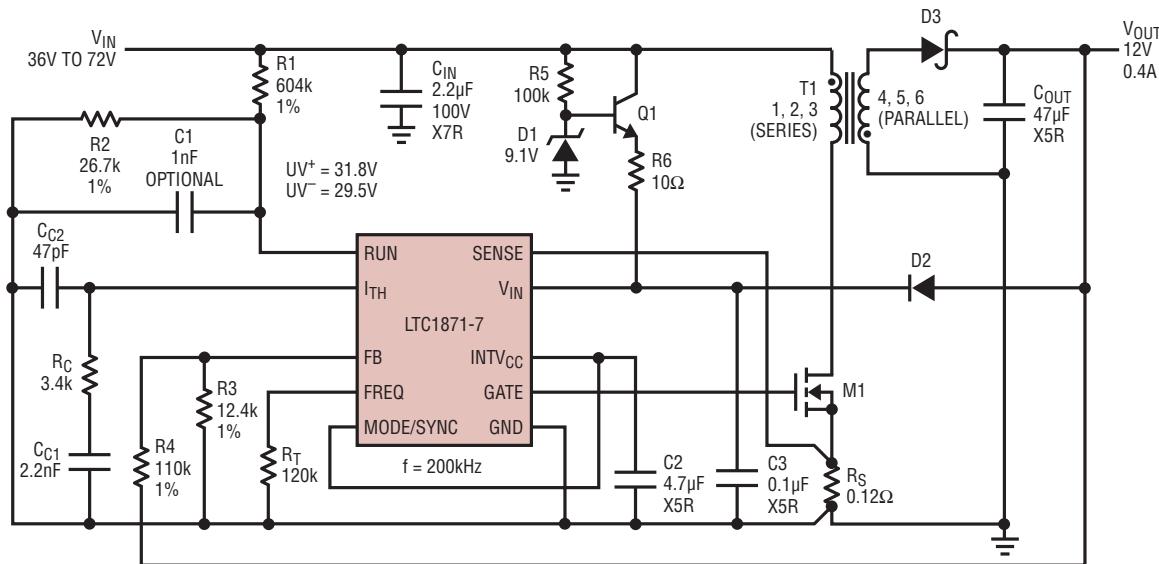


改訂履歴 (改訂履歴は Rev D から開始)

REV	日付	説明	ページ番号
D	11/11	「発注情報」のところの製品番号を LT から LTC に訂正。	2

標準的応用例

テレコム用の小型非絶縁型12Vフライバック・ハウスキーピング電源



T1: COILTRONICS VP1-0076
 M1: FAIRCHILD FDC2512 (150V, 0.5Ω)
 Q1: ZETEX FMMT625 (120V)

D1: ON SEMICONDUCTOR MMBZ5239BLT1 (9.1V)
 D2: ON SEMICONDUCTOR MMSD4148T11
 D3: INTERNATIONAL RECTIFIER 10BQ060

18717 TA05

関連製品

製品番号	説明	注釈
LT [®] 1619	電流モード PWM コントローラ	300kHz 固定周波数、昇圧、SEPIC、フライバック・トポロジー
LTC1624	電流モード DC/DC コントローラ	SO-8; 動作周波数: 300kHz; 降圧、昇圧、SEPIC デザイン; V_{IN} : 最大 36V
LTC1700	No R _{SENSE} 同期整流式昇圧コントローラ	効率: 最大 95%、0.9V までの低入力動作
LTC1871	広い入力範囲、No R _{SENSE} コントローラ	わずか 2.5V 入力で動作、昇圧、フライバック、SEPIC
LTC1872	SOT-23 の昇圧コントローラ	最大 5A 供給、550kHz 固定周波数、電流モード
LT1930	1.2MHz、SOT-23 の昇圧コンバータ	最大 34V の出力、2.6V $\leq V_{IN} \leq$ 16V、ミニデザイン
LT1931	1.2MHz、SOT-23 の反転コンバータ	正から負への DC/DC 変換、ミニデザイン
LTC3401/LTC3402	1A/2A、3MHz 同期整流式昇圧コンバータ	効率: 最大 97%、超小型ソリューション、0.5V $\leq V_{IN} \leq$ 5V
LTC3803	SOT-23 フライバック・コントローラ	調整可能なスロープ補償、内部ソフトスタート、 電流モード 200kHz 動作
LTC3806	同期整流式フライバック・コントローラ	高効率、複数出力のデザインでクロス・レギュレーションを改善、 電流モード、3mm × 4mm 12 ピン DFN パッケージ

18717fd