

特長

- 利得設定抵抗を内蔵
- 差動アンプ、反転アンプ、非反転アンプにピン設定可能
- 差動アンプ
 - 利得範囲:1~7
 - CMRR > 65dB
- 非反転アンプ
 - 利得範囲:1~8
- 反転アンプ
 - 利得範囲:-1~-7
- 利得誤差:<0.2%
- スルーレート:1000V/μs
- 帯域幅:30MHz(利得=1)
- オペアンプの入力オフセット電圧:2.5mV(最大)
- 消費電流:9mA(最大)
- 広い電源電圧範囲:±2.5V~±15V
- 10ピンMSOPパッケージと10ピン(3mm×3mm)DFNパッケージ

アプリケーション

- 計装アンプ
- 電流センス・アンプ
- ビデオ差動アンプ
- 自動テスト装置

概要

LT[®]1995は、優れたDC特性を備えた、高速、高スルーレート、利得選択可能なアンプです。外付け部品を使用せずに0.2%の利得精度で-7~8の利得を設定できます。このデバイスは、特に差動アンプとしての使用に適し、優れた抵抗マッチングによって標準で70dB以上の同相除去比を達成します。

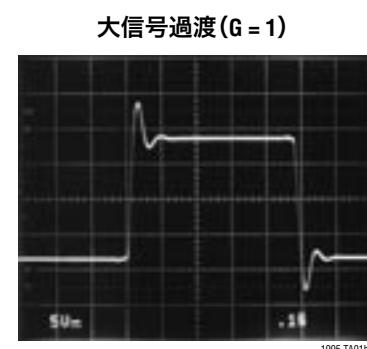
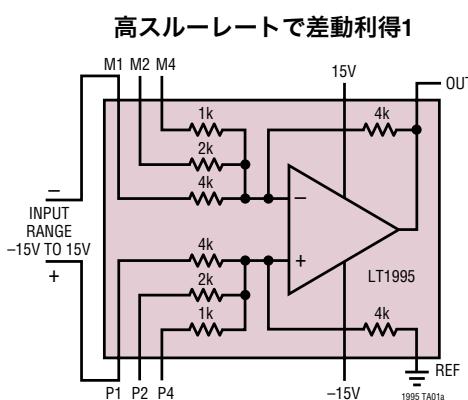
このアンプはLT1363と同様の単一利得段の設計を採用し、高いスルーレートと高速セトリングを特長としています。内蔵オペアンプの入力オフセット電圧は2.5mV以下で、スルーレートは1000V/μsです。出力は±5V電源で150Ωの負荷を±2.5Vまでドライブ可能なので、ケーブル・ドライバのアプリケーションに使えます。

室温で最大0.2%、-40°C~85°Cで0.3%という優れた抵抗マッチングを実現します。抵抗の温度係数は標準-30ppm/°Cです。これらの抵抗は電圧直線性が極めて高いので、10ppmの利得非直線性を実現します。

LT1995は±2.5V、±5Vならびに±15Vの電源と-40°C~85°Cの温度範囲で完全に規定されています。このデバイスは省スペースの10ピンMSOPパッケージと10ピン(3mm×3mm)DFNパッケージで供給されます。高精度抵抗を使用したマイクロパワー高精度アンプについては、LT1991とLT1996を参照してください。

 LT[®]、LTC、LTはリニアテクノロジー社の登録商標です。
他のすべての商標はそれぞれの所有者に所有権があります。

標準的応用例

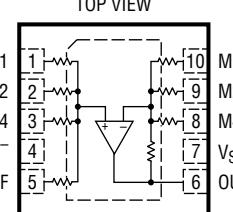
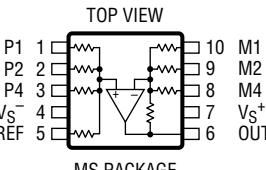


1995fa

絶対最大定格 (Note 1)

全電源電圧($V^+ \sim V^-$).....	36V	最大接合部温度	
入力電流 (Note 2).....	$\pm 10\text{mA}$	MSパッケージ	150°C
出力短絡時間 (Note 3)	無期限	DDパッケージ	125°C
動作温度範囲 (Note 4)	-40°C ~ 85°C	リード温度 (半田付け、10秒).....	300°C
規定温度範囲 (Note 5)	-40°C ~ 85°C		
保存温度範囲			
MSパッケージ	-65°C ~ 150°C		
DDパッケージ	-65°C ~ 125°C		

パッケージ/発注情報

TOP VIEW	ORDER PART NUMBER	TOP VIEW	ORDER PART NUMBER
	LT1995CDD LT1995IDD		LT1995CMS LT1995IMS
DD PACKAGE	DD PART MARKING*	MS PACKAGE	MS PART MARKING*
 <p>10-LEAD (3mm x 3mm) PLASTIC DFN $T_{JMAX} = 125^\circ\text{C}$, $\theta_{JA} = 160^\circ\text{C/W}$ (NOTE 6) EXPOSED PAD INTERNALLY CONNECTED TO V_S^- PCB CONNECTION OPTIONAL</p>	LBJF	 <p>10-LEAD PLASTIC MSOP $T_{JMAX} = 150^\circ\text{C}$, $\theta_{JA} = 160^\circ\text{C/W}$ (NOTE 6)</p>	LTBJD

より広い動作温度範囲で規定されるデバイスについては、弊社へお問い合わせください。*温度等級は出荷時のコンテナのラベルで識別されます。

電気的特性

差動アンプ構成。注記がない限り、 $T_A = 25^\circ\text{C}$, $V_{REF} = V_{CM} = 0\text{V}$ 、使用しない利得ピンは接続しない。

SYMBOL	PARAMETER	CONDITIONS	V _{SUPPLY}	MIN	TYP	MAX	UNITS
GE	Gain Error	$V_{OUT} = \pm 12\text{V}$, $R_L = 1\text{k}$, $G = 1$ $V_{OUT} = \pm 12\text{V}$, $R_L = 1\text{k}$, $G = 2$ $V_{OUT} = \pm 12\text{V}$, $R_L = 1\text{k}$, $G = 4$ $V_{OUT} = \pm 5\text{V}$, $R_L = 150\Omega$, $G = 1$ $V_{OUT} = \pm 2.5\text{V}$, $R_L = 500\Omega$, $G = 1$ $V_{OUT} = \pm 2.5\text{V}$, $R_L = 150\Omega$, $G = 1$	$\pm 15\text{V}$	0.05	0.2		%
GNL	Gain Nonlinearity	$V_{OUT} = \pm 12\text{V}$, $R_L = 1\text{k}$, $G = 1$	$\pm 15\text{V}$	10			ppm
V _{OS}	Input Offset Voltage Referred to Input (Note 7)	$G = 1$ (MS10) $G = 1$ (DD10) $G = 2$ (MS10) $G = 2$ (DD10) $G = 4$ (MS10) $G = 4$ (DD10) $G = 1$ (MS10) $G = 1$ (DD10) $G = 1$ (MS10) $G = 1$ (DD10)	$\pm 15\text{V}$ $\pm 15\text{V}$ $\pm 15\text{V}$ $\pm 15\text{V}$ $\pm 15\text{V}$ $\pm 15\text{V}$ $\pm 5\text{V}$ $\pm 5\text{V}$ $\pm 2.5\text{V}$ $\pm 2.5\text{V}$	1 1.5 0.7 1.2 0.6 0.9 1 1.4 1 1.3	5 9 4 6.8 3.75 5.6 5 9 5 9		mV

電気的特性

差動アンプ構成。注記がない限り、 $T_A = 25^\circ\text{C}$ 、 $V_{\text{REF}} = V_{\text{CM}} = 0\text{V}$ 、使用しない利得ピンは接続しない。

SYMBOL	PARAMETER	CONDITIONS	V _{SUPPLY}	MIN	TYP	MAX	UNITS
V _{OS_OA}	Op Amp Input Offset Voltage (Note 10)	G = 1 (MS10)	±2.5V, ±5V, ±15V	0.5	2.5	4.5	mV
		G = 1 (DD10)	±2.5V, ±5V, ±15V	0.75	4.5	4.5	mV
e _n	Input Noise Voltage	G = 1, f = 10kHz	±2.5V to ±15V	27			nV/ $\sqrt{\text{Hz}}$
		G = 2, f = 10kHz	±2.5V to ±15V	18			nV/ $\sqrt{\text{Hz}}$
		G = 4, f = 10kHz	±2.5V to ±15V	14			nV/ $\sqrt{\text{Hz}}$
R _{IN}	Common Mode Input Resistance	V _{CM} = ±15V, G = 1	±15V	4			k Ω
C _{IN}	Input Capacitance		±15V	2.5			pF
	Input Voltage Range	G = 1	±15V ±5V ±2.5V	±15 ±5 ±1	±15.5 ±5.5 ±1.5		V
CMRR	Common Mode Rejection Ratio Referred to Input	G = 1, V _{CM} = ±15V	±15V	65	79		dB
		G = 2, V _{CM} = ±15V	±15V	71	84		dB
		G = 4, V _{CM} = ±15V	±15V	75	87		dB
		G = 1, V _{CM} = ±5V	±5V	65	73		dB
		G = 1, V _{CM} = ±1V	±2.5V	61	68		dB
PSRR	Power Supply Rejection Ratio	P1 = M1 = 0V, G = 1, V _S = ±2.5V to ±15V		78	87		dB
V _{OUT}	Output Voltage Swing	R _L = 1k	±15V	±13.5	±14		V
		R _L = 500 Ω	±15V	±13	±13.5		V
		R _L = 500 Ω	±5V	±3.5	±4		V
		R _L = 500 Ω	±2.5V	±1.3	±2		V
I _{SC}	Short-Circuit Current	G = 1	±15V	±70	±120		mA
SR	Slew Rate	G = -2, V _{OUT} = ±12V, P2 = 0V Measured at V _{OUT} = ±10V	±15V	750	1000		V/ μ s
		G = -2, V _{OUT} = ±3.5V, P2 = 0V Measured at V _{OUT} = ±2V	±5V		450		V/ μ s
FPBW	Full Power Bandwidth	10V Peak, G = -2 (Note 8)	±15V	16			MHz
		3V Peak, G = -2 (Note 8)	±5V	24			MHz
HD	Total Harmonic Distortion	G = 1, f = 1MHz, R _L = 1k, V _{OUT} = 2V _{P-P}	±15V	-81			dB
	-3dB Bandwidth	G = 1	±15V ±5V ±2.5V	32 25 21			MHz
							MHz
t _r , t _f	Rise Time, Fall Time	10% to 90%, 0.1V, G = 1	±15V ±5V	10 15			ns
OS	Overshoot	0.1V, G = 1, C _L = 10pF	±15V ±5V	30 30			%
							%
t _{pd}	Propagation Delay	50% V _{IN} to 50% V _{OUT} , 0.1V, G = 1	±15V ±5V	9 11			ns
t _s	Settling Time	10V Step, 0.1%, G = 1	±15V	100			ns
		5V Step, 0.1%, G = 1	±5V	110			ns
ΔG	Differential Gain	G = 2, R _L = 150 Ω	±15V	0.06			%
$\Delta \theta$	Differential Phase	G = 2, R _L = 150 Ω	±15V	0.15			Deg
R _{OUT}	Output Resistance	f = 1MHz, G = 1	±15V	1.5			Ω
I _S	Supply Current	G = 1	±15V ±5V	7.1 6.7	9.0 8.5		mA

電気的特性

●は $0^{\circ}\text{C} \leq T_A \leq 70^{\circ}\text{C}$ の温度範囲の規格値を意味する。差動アンプ構成。注記がない限り、 $V_{\text{REF}} = V_{\text{CM}} = 0\text{V}$ 、使用しない利得ピンは接続しない。

SYMBOL	PARAMETER	CONDITIONS	V _{SUPPLY}	MIN	TYP	MAX	UNITS
GE	Gain Error	$V_{\text{OUT}} = \pm 12\text{V}, R_L = 1\text{k}, G = 1$	$\pm 15\text{V}$	●	0.05	0.25	%
		$V_{\text{OUT}} = \pm 12\text{V}, R_L = 1\text{k}, G = 2$	$\pm 15\text{V}$	●	0.05	0.25	%
		$V_{\text{OUT}} = \pm 12\text{V}, R_L = 1\text{k}, G = 4$	$\pm 15\text{V}$	●	0.05	0.25	%
		$V_{\text{OUT}} = \pm 2.5\text{V}, R_L = 500\Omega, G = 1$	$\pm 5\text{V}$	●	0.05	0.25	%
		$V_{\text{OUT}} = \pm 2.5\text{V}, R_L = 150\Omega, G = 1$	$\pm 5\text{V}$	●	0.05	0.35	%
mV	Input Offset Voltage Referred to Input (Note 7)	$G = 1$ (MS10)	$\pm 15\text{V}$	●	1.1	6.5	mV
		$G = 1$ (DD10)	$\pm 15\text{V}$	●	1.5	11.5	mV
		$G = 2$ (MS10)	$\pm 15\text{V}$	●	0.8	5.5	mV
		$G = 2$ (DD10)	$\pm 15\text{V}$	●	1.2	9	mV
		$G = 4$ (MS10)	$\pm 15\text{V}$	●	0.7	5	mV
		$G = 4$ (DD10)	$\pm 15\text{V}$	●	0.9	7.5	mV
		$G = 1$ (MS10)	$\pm 5\text{V}$	●	1	6.5	mV
		$G = 1$ (DD10)	$\pm 5\text{V}$	●	1.4	11.5	mV
		$G = 1$ (MS10)	$\pm 2.5\text{V}$	●	1	6.5	mV
		$G = 1$ (DD10)	$\pm 2.5\text{V}$	●	1.3	11.5	mV
V _{OS_TC}	Input Offset Voltage Drift Referred to Input (Note 9)	$G = 1$ (MS10)	$\pm 15\text{V}$	●	10	26	$\mu\text{V}/^{\circ}\text{C}$
		$G = 1$ (DD10)	$\pm 15\text{V}$	●	10	35	$\mu\text{V}/^{\circ}\text{C}$
V _{OS_OA}	Op Amp Input Offset Voltage (Note 10)	$G = 1$ (MS10)	$\pm 2.5\text{V}, \pm 5\text{V}, \pm 15\text{V}$	●	0.55	3.25	mV
		$G = 1$ (DD10)	$\pm 2.5\text{V}, \pm 5\text{V}, \pm 15\text{V}$	●	0.75	5.75	mV
CMRR	Common Mode Rejection Ratio Referred to Input	$G = 1$	$\pm 15\text{V}$	●	± 15	± 15.5	V
			$\pm 5\text{V}$	●	± 5	± 5.5	V
			$\pm 2.5\text{V}$	●	± 1	± 1.5	V
PSRR	Power Supply Rejection Ratio	$V_{\text{CM}} = \pm 15\text{V}, G = 1$	$\pm 15\text{V}$	●	63	77	dB
		$V_{\text{CM}} = \pm 15\text{V}, G = 2$	$\pm 15\text{V}$	●	69	83	dB
		$V_{\text{CM}} = \pm 15\text{V}, G = 4$	$\pm 15\text{V}$	●	73	86	dB
		$V_{\text{CM}} = \pm 5\text{V}, G = 1$	$\pm 5\text{V}$	●	62	72	dB
		$V_{\text{CM}} = \pm 1\text{V}, G = 1$	$\pm 2.5\text{V}$	●	59	66	dB
V _{OUT}	Output Voltage Swing	$P_1 = M_1 = 0\text{V}, G = 1, V_S = \pm 2.5\text{V}$ to $\pm 15\text{V}$		●	76	86	dB
		$R_L = 1\text{k}$	$\pm 15\text{V}$	●	± 13.1	± 14	V
I _{SC}	Short-Circuit Current	$R_L = 500\Omega$	$\pm 15\text{V}$	●	± 12.6	± 13.5	V
		$R_L = 500\Omega$	$\pm 5\text{V}$	●	± 3.4	± 4	V
		$R_L = 500\Omega$	$\pm 2.5\text{V}$	●	± 1.2	± 2	V
		$G = 1$	$\pm 15\text{V}$	●	± 55	± 115	mA
SR	Slew Rate	$G = -2, V_{\text{OUT}} = \pm 12\text{V}, P_2 = 0\text{V}$	$\pm 15\text{V}$	●	600	900	V/ μ s
		Measured at $V_{\text{OUT}} = \pm 10\text{V}$					
I _S	Supply Current	$G = 1$	$\pm 15\text{V}$	●	7.9	10.5	mA
			$\pm 5\text{V}$	●	7.4	9.9	mA
GE	Gain Error	$V_{\text{OUT}} = \pm 12\text{V}, R_L = 1\text{k}, G = 1$	$\pm 15\text{V}$	●	0.05	0.3	%
		$V_{\text{OUT}} = \pm 12\text{V}, R_L = 1\text{k}, G = 2$	$\pm 15\text{V}$	●	0.05	0.35	%
		$V_{\text{OUT}} = \pm 12\text{V}, R_L = 1\text{k}, G = 4$	$\pm 15\text{V}$	●	0.05	0.35	%
		$V_{\text{OUT}} = \pm 2.5\text{V}, R_L = 500\Omega, G = 1$	$\pm 5\text{V}$	●	0.05	0.3	%
		$V_{\text{OUT}} = \pm 2.5\text{V}, R_L = 150\Omega, G = 1$	$\pm 5\text{V}$	●	0.05	0.5	%

電気的特性

●は $-40^{\circ}\text{C} \leq T_A \leq 85^{\circ}\text{C}$ の温度範囲の規格値を意味する。差動アンプ構成。注記がない限り、 $V_{\text{REF}} = V_{\text{CM}} = 0\text{V}$ 、使用しない利得ピンは接続しない。

SYMBOL	PARAMETER	CONDITIONS	V _{SUPPLY}	MIN	TYP	MAX	UNITS
V _{OS}	Input Offset Voltage Referred to Input (Note 7)	G = 1 (MS10)	±15V	●	1.2	7.5	mV
		G = 1 (DD10)	±15V	●	1.6	13	mV
		G = 2 (MS10)	±15V	●	0.9	6	mV
		G = 2 (DD10)	±15V	●	1.2	10	mV
		G = 4 (MS10)	±15V	●	0.7	5.5	mV
		G = 4 (DD10)	±15V	●	0.9	8.5	mV
		G = 1 (MS10)	±5V	●	1.1	7.5	mV
		G = 1 (DD10)	±5V	●	1.4	13	mV
		G = 1 (MS10)	±2.5V	●	1.1	7.5	mV
		G = 1 (DD10)	±2.5V	●	1.5	13	mV
V _{OS_TC}	Input Offset Voltage Drift Referred to Input (Note 9)	G = 1 (MS10)	±15V	●	10	26	µV/°C
V _{OS_OA}	Op Amp Input Offset Voltage (Note 10)	G = 1 (DD10)	±15V	●	10	35	µV/°C
		G = 1 (MS10)	±2.5V, ±5V, ±15V	●	0.6	3.75	mV
	Input Voltage Range	G = 1 (DD10)	±2.5V, ±5V, ±15V	●	0.8	6.5	mV
		G = 1	±15V	●	±15	±15.5	V
			±5V	●	±5	±5.5	V
CMRR	Common Mode Rejection Ratio Referred to Input		±2.5V	●	±1	±1.5	V
		V _{CM} = ±15V, G = 1	±15V	●	62	77	dB
		V _{CM} = ±15V, G = 2	±15V	●	68	83	dB
		V _{CM} = ±15V, G = 4	±15V	●	72	86	dB
		V _{CM} = ±5V, G = 1	±5V	●	61	72	dB
		V _{CM} = ±1V, G = 1	±2.5V	●	57	66	dB
PSRR	Power Supply Rejection Ratio	P1 = M1 = 0V, G = 1, V _S = ±2.5V to ±15V		●	74	86	dB
V _{OUT}	Output Voltage Swing	R _L = 1k	±15V	●	±13	±14	V
		R _L = 500Ω	±15V	●	±12.5	±13.5	V
		R _L = 500Ω	±5V	●	±3.3	±4	V
		R _L = 500Ω	±2.5V	●	±1.1	±2	V
I _{SC}	Short-Circuit Current	G = 1	±15V	●	±50	±105	mA
SR	Slew Rate	G = -2, V _{OUT} = ±12V, P2 = 0V Measured at V _{OUT} = ±10V	±15V	●	550	900	V/µs
I _S	Supply Current	G = 1	±15V	●	8.0	11.0	mA
			±5V	●	7.6	10.4	mA

Note 1: 絶対最大定格はそれを超えるとデバイスの寿命に影響を及ぼす値。

Note 2: 入力はV_{S+}とV_{S-}に接続されたダイオードによって保護されている。入力が電源範囲を超える場合、入力電流を10mAに制限する。

Note 3: 接合部温度を絶対最大定格以下に抑えるためにヒートシンクが必要な場合がある。

Note 4: LT1995CとLT1995Iは $-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ の動作温度範囲で動作することが保証されている。

Note 5: LT1995Cは0°C~70°Cの温度範囲で性能仕様に適合することが保証されている。LT1995Cは $-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ の拡張温度範囲で性能仕様に適合するように設計され、特性が評価されており、性能仕様に適合すると予想されるが、これらの温度ではテストされないし、QAサンプリングもおこなわれない。LT1995Iは $-40^{\circ}\text{C} \sim 85^{\circ}\text{C}$ の温度範囲で性能仕様に適合することが保証されている。

Note 6: 熱抵抗(θ_{JA})はリードに接続されたPCボードのメタル量に依存して変化する。規定値はリードに短いトレースが接続されている場合である。必要なら、使用されるリードを大きなメタル領域に接続して、MSパッケージの熱抵抗を約130°C/Wまで少し減らすことができる。DDパッケージの底面の露出パッドを、開放回路またはV_{S-}に接続された、PCボードの大きなメタル領域に接続して、熱抵抗を約50°C/Wまで大きく減らすことができる。

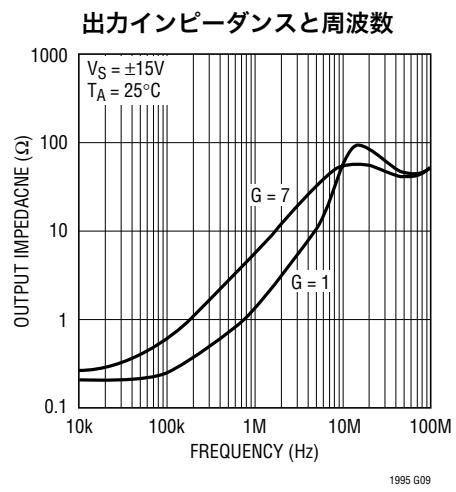
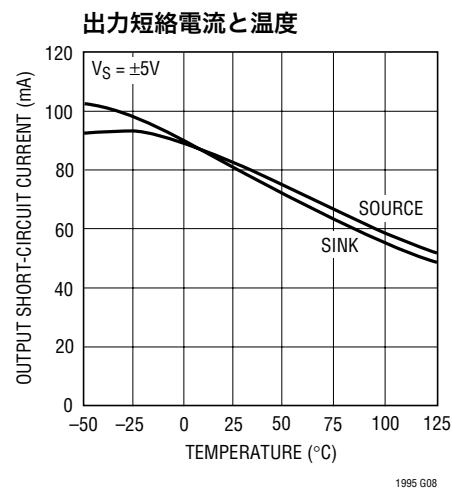
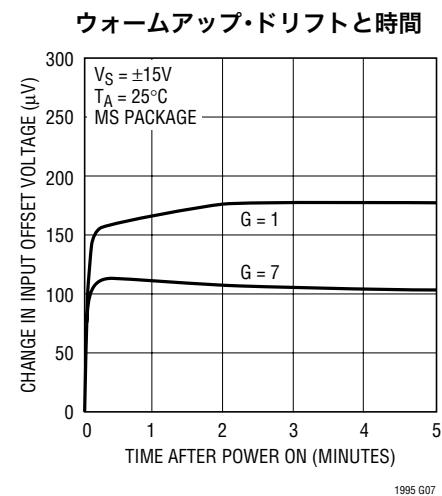
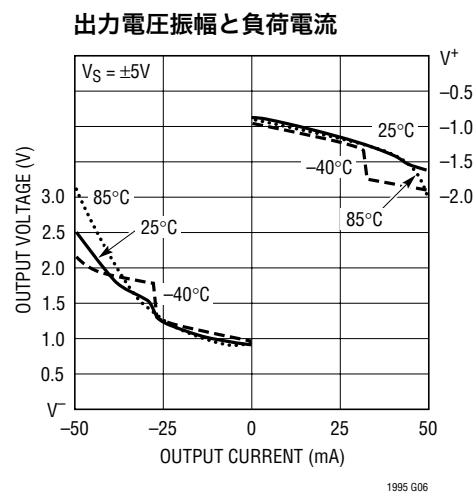
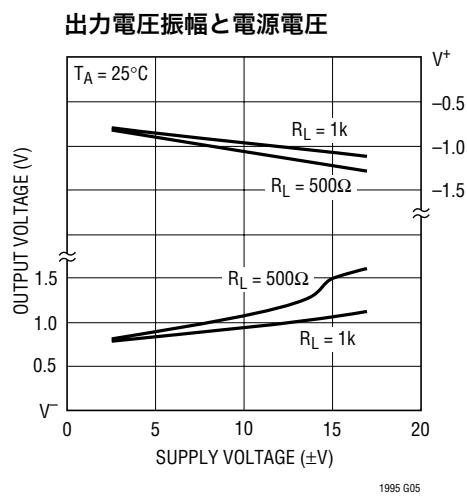
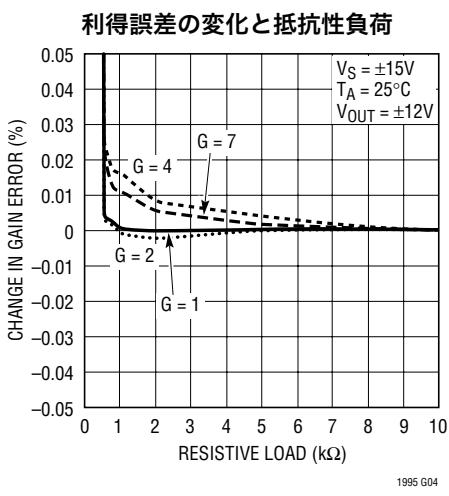
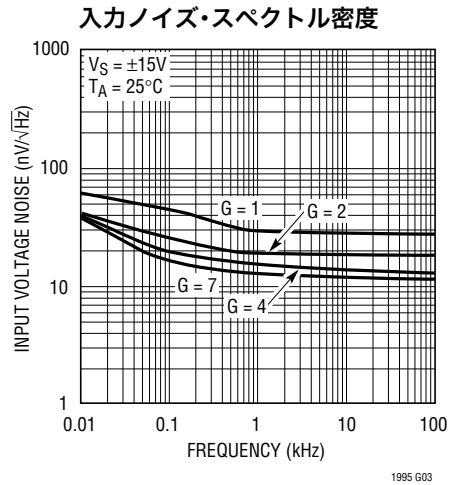
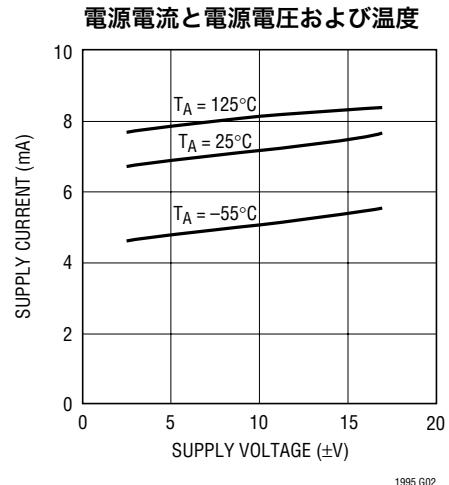
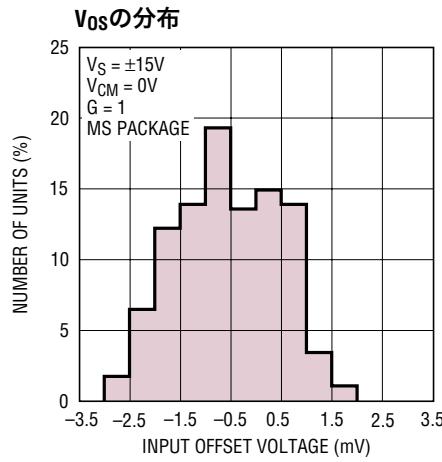
Note 7: 入力オフセット電圧はパルスを使ってテストされ、ウォームアップ・ドリフトは排除されている。V_{OS}とV_{OS_TC}は差動アンプ構成の入力オフセットを指す。内部オペアンプの相当するオフセットは $V_{OS_OA} = V_{OS} \cdot G/(G+1)$ から計算することができる。

Note 8: フルパワー帯域幅はスルーレートの測定値から、 $\text{FPBW} = SR/2\pi V_p$ として計算される。

Note 9: このパラメータに対しては全数テストは実施されない。

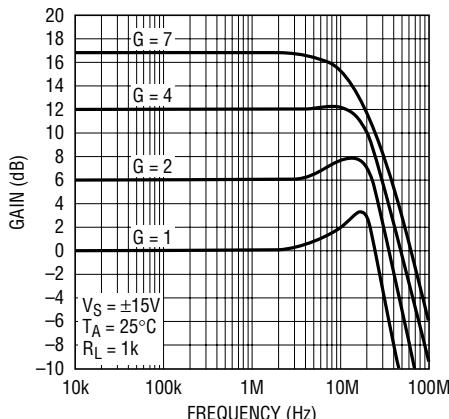
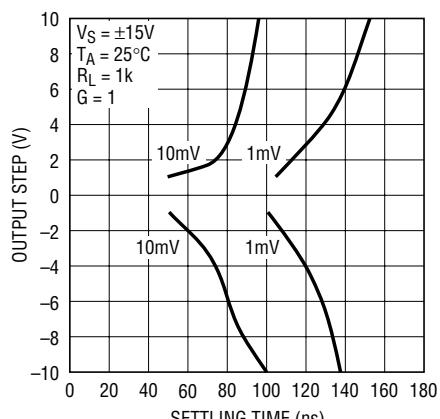
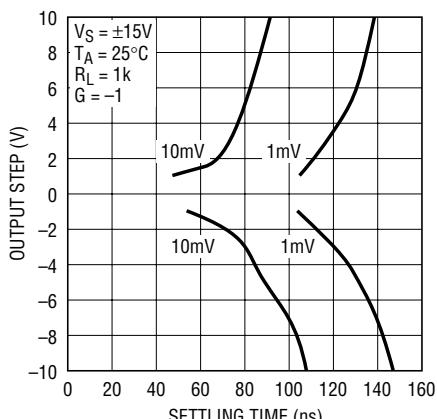
Note 10: 内部オペアンプの入力オフセットは入力オフセット電圧から $V_{OS_OA} = V_{OS} \cdot G/(G+1)$ として計算することができる。

標準的性能特性 (差動アンプ構成)

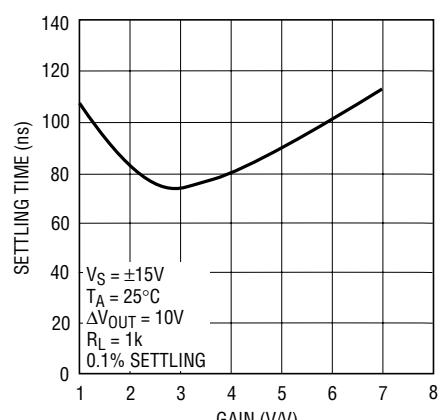
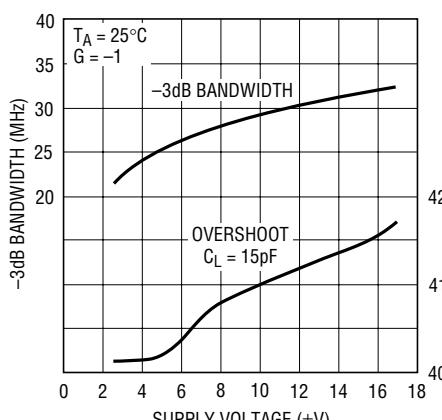
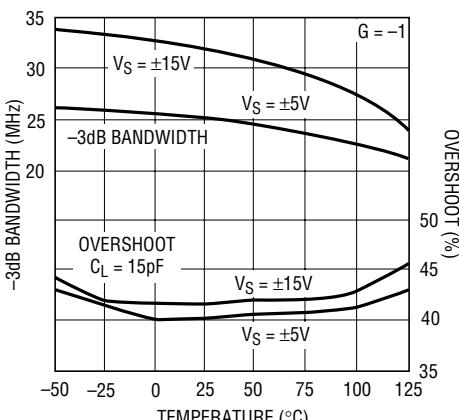
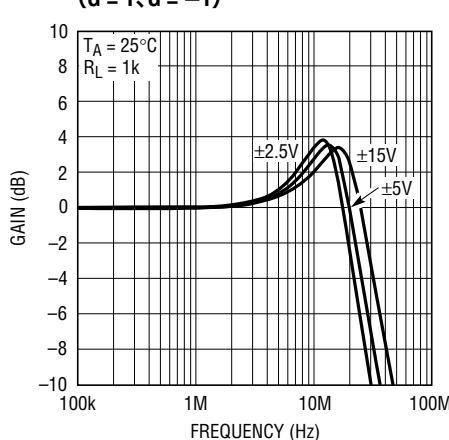


標準的性能特性 (差動アンプ構成)

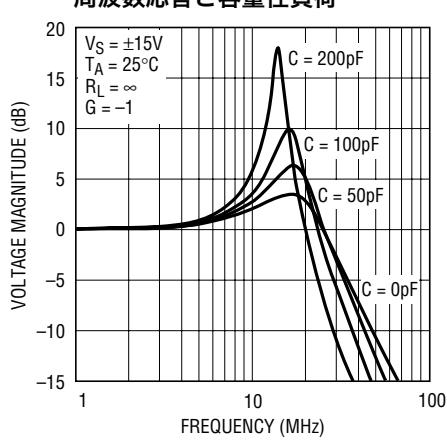
利得と周波数

セッティング時間と出力ステップ
(非反転)セッティング時間と出力ステップ
(反転)

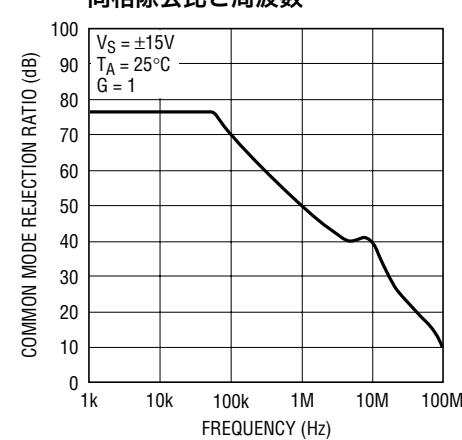
セッティング時間と利得(非反転)

-3dB帯域幅およびオーバー
ショットと電源電圧-3dB帯域幅およびオーバー
ショットと温度周波数応答と電源電圧、
(G = 1, G = -1)

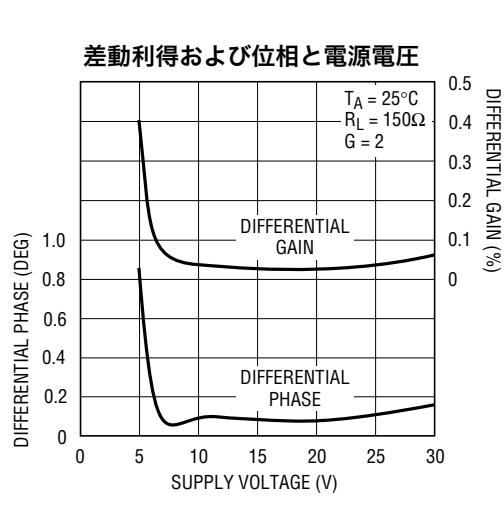
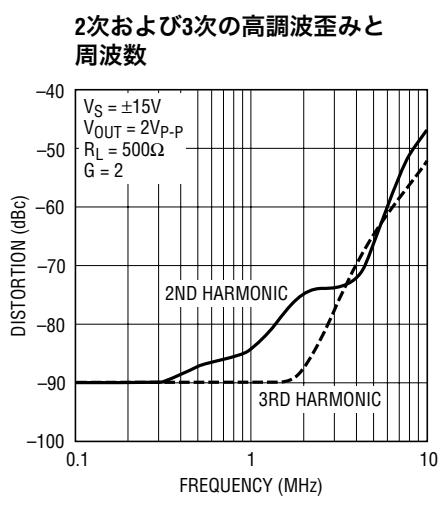
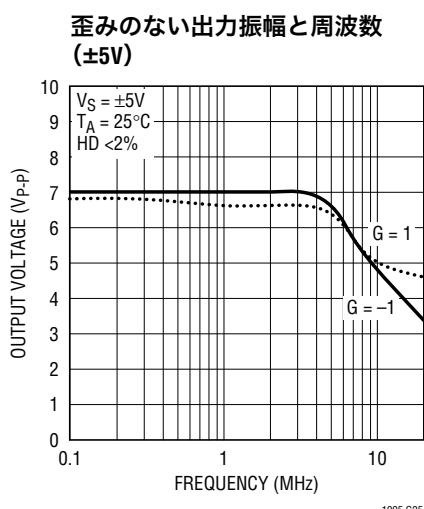
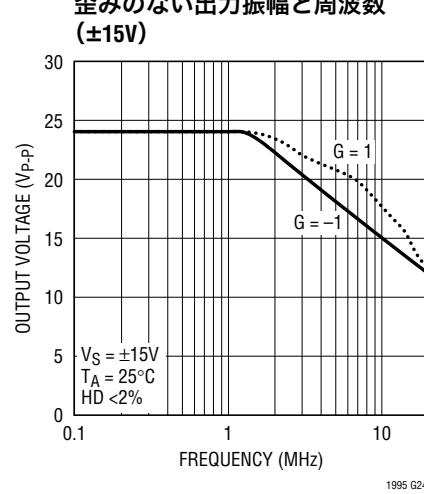
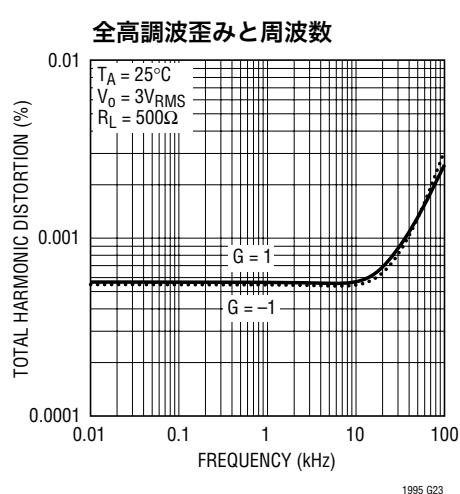
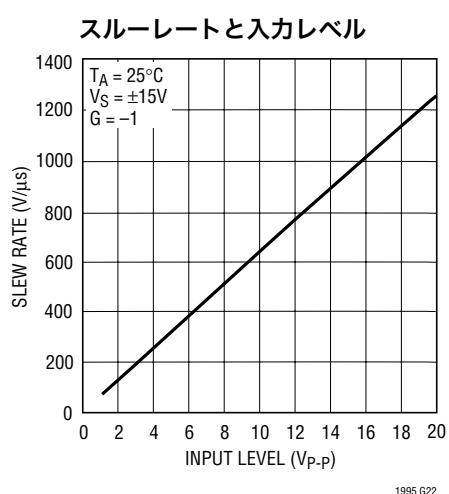
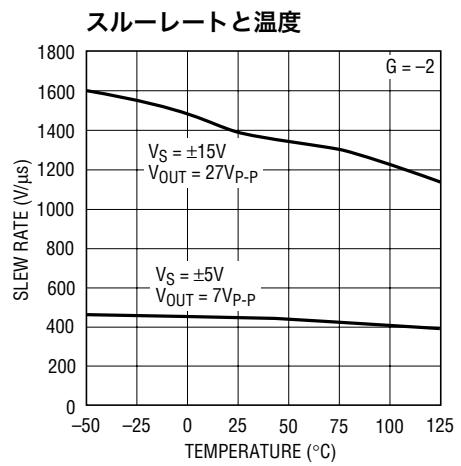
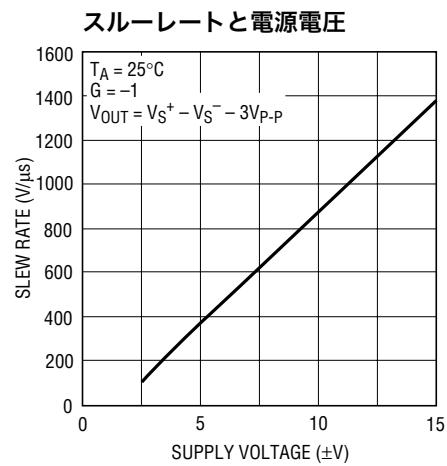
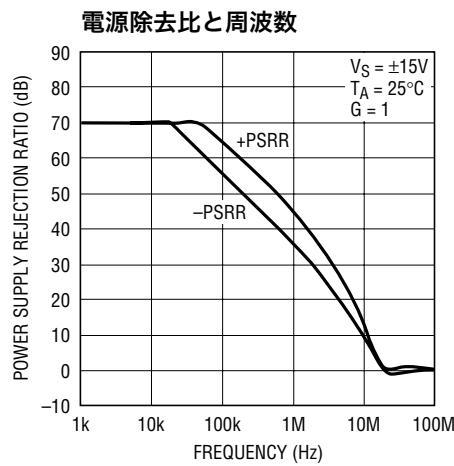
周波数応答と容量性負荷



同相除去比と周波数

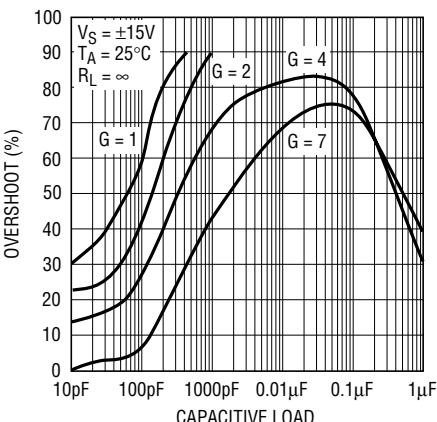


標準的性能特性 (差動アンプ構成)



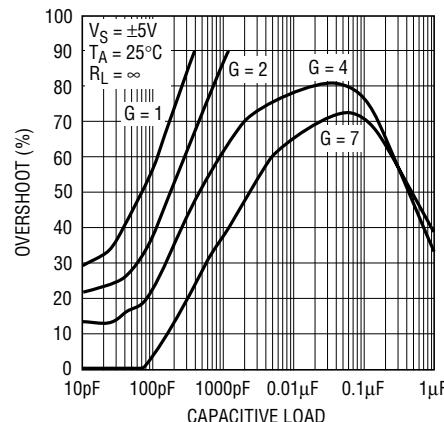
標準的性能特性 (差動アンプ構成)

容量性負荷応答

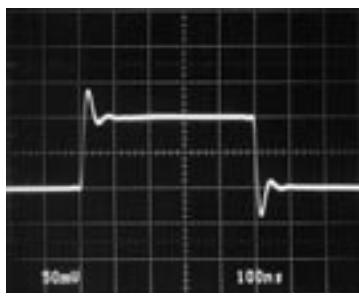
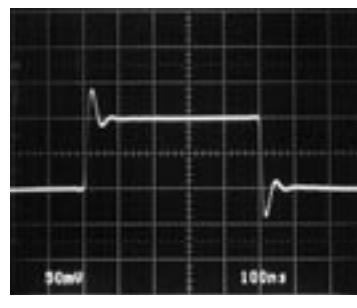
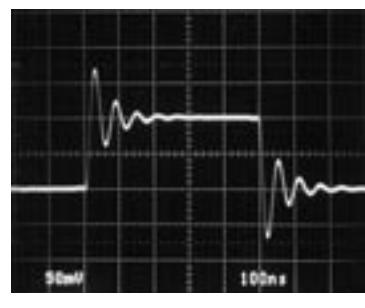
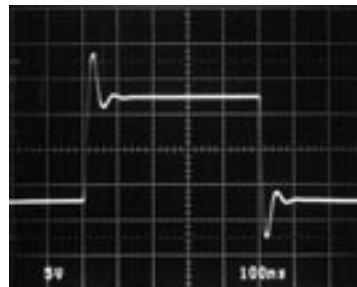
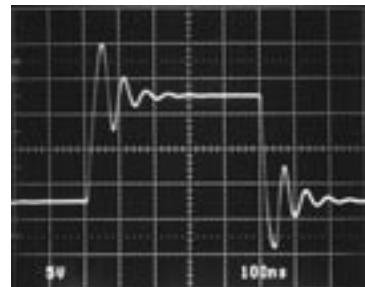


1995 G28

容量性負荷応答



1995 G29

小信号過渡 ($G = 1$) $V_S = \pm 15V$
 $R_L = 1k$
100ns/DIV
1995 G30小信号過渡 ($G = -1$) $V_S = \pm 15V$
 $R_L = 1k$
100ns/DIV
1995 G31小信号過渡
(非反転、 $G = 1$ 、 $C_L = 100pF$) $V_S = \pm 15V$
 $R_L = 1k$
100ns/DIV
1995 G32大信号過渡 ($G = 1$) $V_S = \pm 15V$
 $R_L = 1k$
100ns/DIV
1995 G33大信号過渡 ($G = -1$) $V_S = \pm 15V$
 $R_L = 1k$
100ns/DIV
1995 G34大信号過渡
(非反転、 $G = 1$ 、 $C_L = 100pF$) $V_S = \pm 15V$
 $R_L = 1k$
100ns/DIV
1995 G35

1995fa

ピン機能(差動アンプ構成)

P1(ピン1):非反転の利得1の入力。4kの内部抵抗をオペアンプの非反転入力に接続します。

P2(ピン2):非反転の利得2の入力。2kの内部抵抗をオペアンプの非反転入力に接続します。

P4(ピン3):非反転の利得4の入力。1kの内部抵抗をオペアンプの非反転入力に接続します。

V_{S-}(ピン4):負電源電圧。

REF(ピン5):リファレンスの電圧。入力間の差がゼロのときの出力レベルを設定します。4kの内部抵抗をオペアンプの非反転入力に接続します。

OUT(ピン6):出力電圧。 $V_{OUT} = V_{REF} + 1 \cdot (V_{P1} - V_{M1}) + 2 \cdot (V_{P2} - V_{M2}) + 4 \cdot (V_{P4} - V_{M4})$ 。

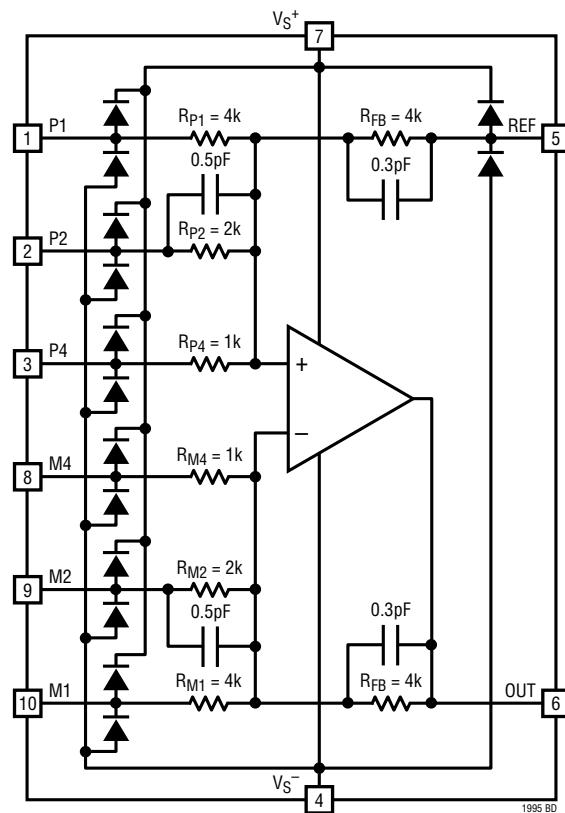
V_{S+}(ピン7):正電源電圧。

M4(ピン8):反転の利得4の入力。1kの内部抵抗をオペアンプの反転入力に接続します。

M2(ピン9):反転の利得2の入力。2kの内部抵抗をオペアンプの反転入力に接続します。

M1(ピン10):反転の利得1の入力。4kの内部抵抗をオペアンプの反転入力に接続します。

ブロック図



アプリケーション情報

構成の柔軟性

LT1995は高速で高精度のオペアンプを8本の比率が整合した内蔵抵抗と組み合わせます。デバイスの抵抗の構成とピン配置をブロック図に示します。トポロジーが非常に汎用性に富み、差動アンプ、反転利得段、非反転利得段(Hi-Z入力バッファを含む)、サミングアンプなど、ほとんどの典型的機能構成を簡単に実現します。LT1995は少なくとも30mAの負荷電流を供給するので、ケーブルをドライブするアプリケーションにも最適です。

入力電圧範囲は利得と構成設定に依存します。電源電位を10分の数ボルト以上超す入力電圧はESDダイオードによってクランプされますので、内部オペアンプの入力ポートは、デバイスの通常動作を保証するため、電源レールの少なくとも1.75V以内に留まる必要があります。出力は電源レールの1.5V以内にスイングしますので、電源電

圧が低く利得が高い構成では、使える入力範囲が制限されます。内部オペアンプは最大10Vの差動入力過渡電圧を損傷を受けることなく耐えることができますが、高いスルーレートが要求されるので電源電流が大きく増加する(数十ミリアンペア)ことに注意してください。デバイスが(出力がクリップされているときなど)内部オペアンプに継続して差動入力が与えられた状態で使われると、平均電源電流が増加し、過度の電力が消費され、デバイスが損傷を受ける可能性があります(したがって、LT1995はコンパレータのアプリケーションや出力がクリップされる用途には推奨できません)。

差動アンプ

LT1995は出力関数が次式で与えられる典型的な差動アンプとして接続することができます。

$$V_{OUT} = G \cdot (V_{IN^+} - V_{IN^-}) + V_{REF}$$

アプリケーション情報

図1に示されているように、固定利得Gのオプションには1、1.33、1.67、2、3、4、5、6および7があり、すべてピンの結線だけで実現できます。出力がグランドを基準にする両電源のアプリケーションでは、V_{REF}入力は単にグランドに接続します。利用可能な入力範囲では、入力の同相電圧はデバイスの高いCMRRによって除去されます。

反転利得アンプ

LT1995は出力関数が次式で与えられる反転利得アンプとして接続することができます。

$$V_{\text{OUT}} = -(G \cdot V_{\text{IN}}^-) + V_{\text{REF}}$$

図1に示されているように、固定利得Gのオプションには1、1.33、1.67、2、3、4、5、6および7があり、すべてピンの結線だけで実現できます。差動アンプ構成で使われるV_{IN}⁺は単にグランド(または、入力の「仮想グランド」を作るため、入力信号のバイアスに等しい低インピーダンスの電位)に接続します。出力がグランドを基準にする両電源のアプリケーションでは、V_{REF}入力も単にグランドに接続します。

非反転利得バッファ・アンプ

LT1995は出力関数が次式で与えられる高入力インピーダンスの非反転利得バッファ・アンプとして接続することができます。

$$V_{\text{OUT}} = G \cdot V_{\text{IN}}$$

図2に示されているように、固定利得Gのオプションには1、1.14、1.2、1.33、1.4、1.6、2、2.33、2.66、3、4、5、6、7および8があり、すべてピンの結線だけで実現できます。单電源のアプリケーションでは、接地したM入力ピンを入力信号のバイアスに等しい低インピーダンスの電位に接続して、入力信号と出力信号の両方の「仮想グランド」を作ることができます。これらの構成ではV_{IN}から内部の非反転オペアンプのポートへの入力の減衰はありませんが、P接続はバランスの取れた入力抵抗を内部オペアンプに与えてオフセットを最小にするため変化します。

非反転利得アンプの入力の減衰

LT1995は入力減衰ネットワークを備えた非反転利得アンプとして接続することもでき、多様な追加の非反転利得のオプションを与えます。図2に示されているGの利得の帰還構成(M入力への接続)と組み合わせて、P入力とREF入力を接続していくつかの抵抗分割器減衰比Aを形成することができるので、合成出力関数は次のように与えられます。

$$V_{\text{OUT}} = A \cdot G \cdot V_{\text{IN}}$$

図3に示されているように、固定減衰Aのオプションには0.875、0.857、0.833、0.8、0.75、0.714、0.667、0.625および0.571があり、すべてピン結線だけで実現されます。図3の減衰構成と図2の帰還構成だけで、1~8の範囲の73の別個の合成利得を利用することができます(1より小さな利得のオプションも多数あります)。図3には0.5、0.429、0.375、0.333、0.286、0.25、0.2、0.167、0.143および0.125のAの値を与える別のピン結線の構成は含まれていません。これらの値はデバイスの低ノイズ性能を低下させる傾向があり、さらに多くの個別利得のオプションには一般に寄与しないからです。これらの構成では、内部オペアンプの入力ポート(それぞれ非反転と反転)が見込む実効抵抗R_PとR_Mのあいだに一定程度の不均衡が一般に存在することに注意してください。AとGの特定の組み合わせに依存して、オペアンプの入力バイアス電流(I_B)による以下のオフセット誤差が予想されます。内部オペアンプのI_Bは標準で0.6μAであり、パッケージングする前に2μAのリミット値でテストされています。追加の出力を基準にしたオフセットはI_B•(R_P - R_M)•Gに等しくなります。構成によつては、これは1.7mV•Gに達する追加出力オフセットになることがあります。

アプリケーション情報

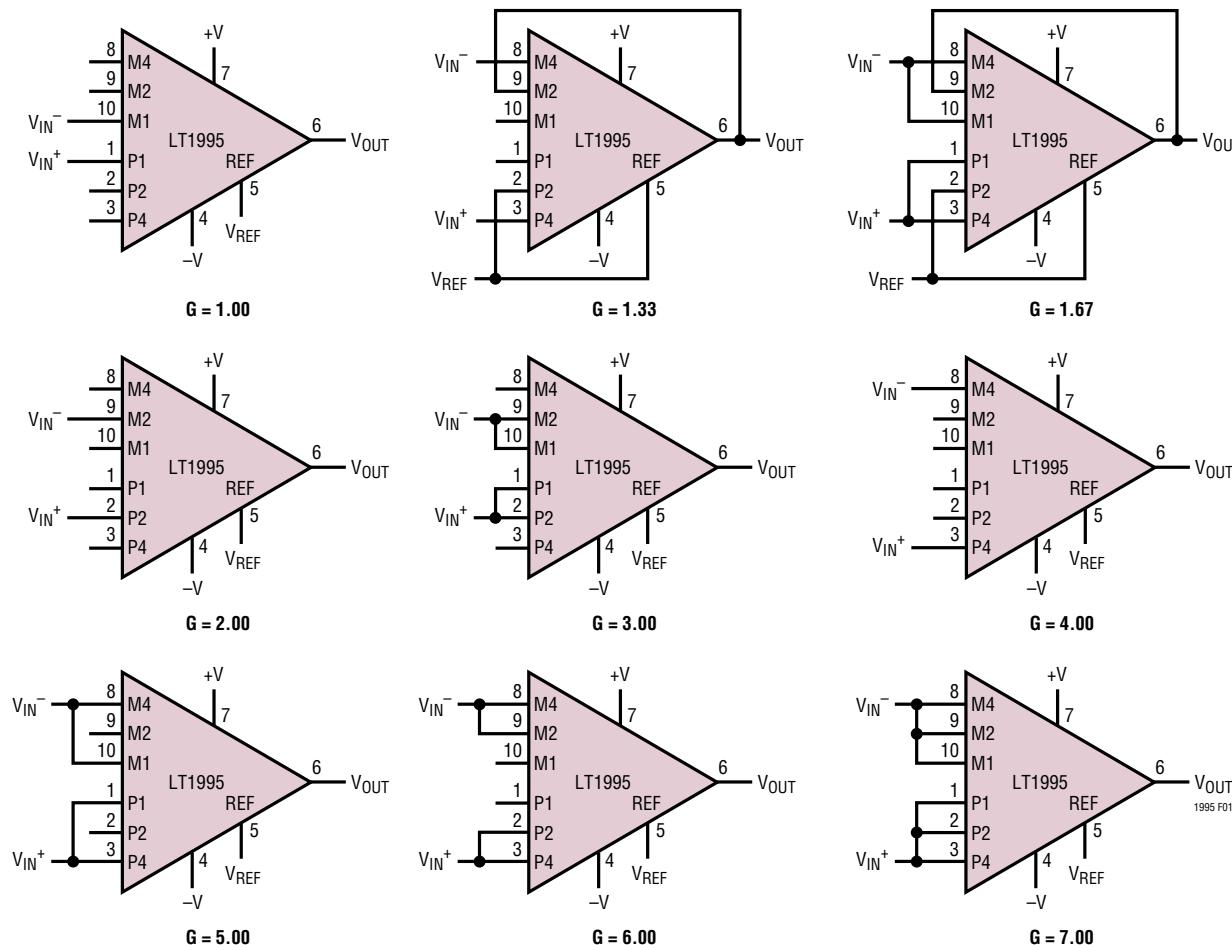


図1. 差動(および反転)アンプの構成

表1. 差動アンプ構成のピンの使い方、入力範囲、入力抵抗、帯域幅

利得	1	2	3	4	5	6	7
P1/M1 の使い方	V _{IN}	Open	V _{IN}	Open	V _{IN}	Open	V _{IN}
P2/M2 の使い方	Open	V _{IN}	V _{IN}	Open	Open	V _{IN}	V _{IN}
P4/M4 の使い方	Open	Open	Open	V _{IN}	V _{IN}	V _{IN}	V _{IN}
正入力範囲 : V _{REF} = 0V、V _S = ± 15V	±15V						
正入力範囲 : V _{REF} = 0V、V _S = ± 5V	±5V	±4.88V	±4.33V	±4.06V	±3.9V	±3.79V	±3.71V
正入力範囲 : V _{REF} = 0V、V _S = ± 2.5V	±1.5V	±1.13V	±1V	±0.94V	±0.9V	±0.88V	±0.86V
正入力の抵抗	8k	6k	5.33k	5k	4.8k	4.67k	4.57k
負入力の抵抗	4k	2k	1.33k	1k	800Ω	667Ω	571Ω
Ref 入力の抵抗	8k	6k	5.33k	5k	4.8k	4.67k	4.57k
入力同相抵抗、V _{REF} = 0V	4k	3k	2.67k	2.5k	2.4k	2.33k	2.29k
入力差動モード抵抗、V _{REF} = 0V	8k	4k	2.67k	2k	1.6k	1.33k	1.14k
– 3dB 帯域幅	32MHz	27MHz	27MHz	23MHz	18MHz	16MHz	15MHz

アプリケーション情報

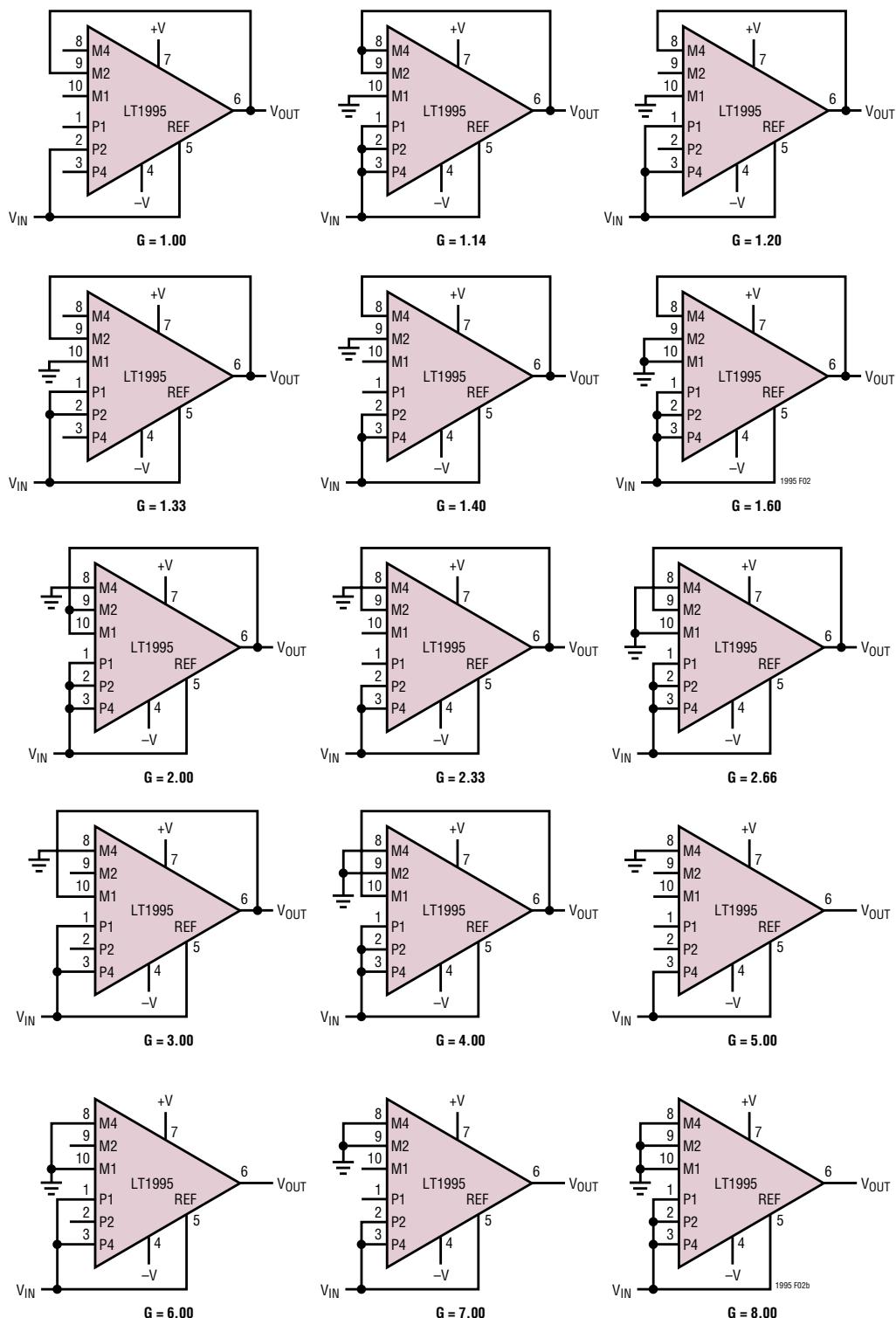
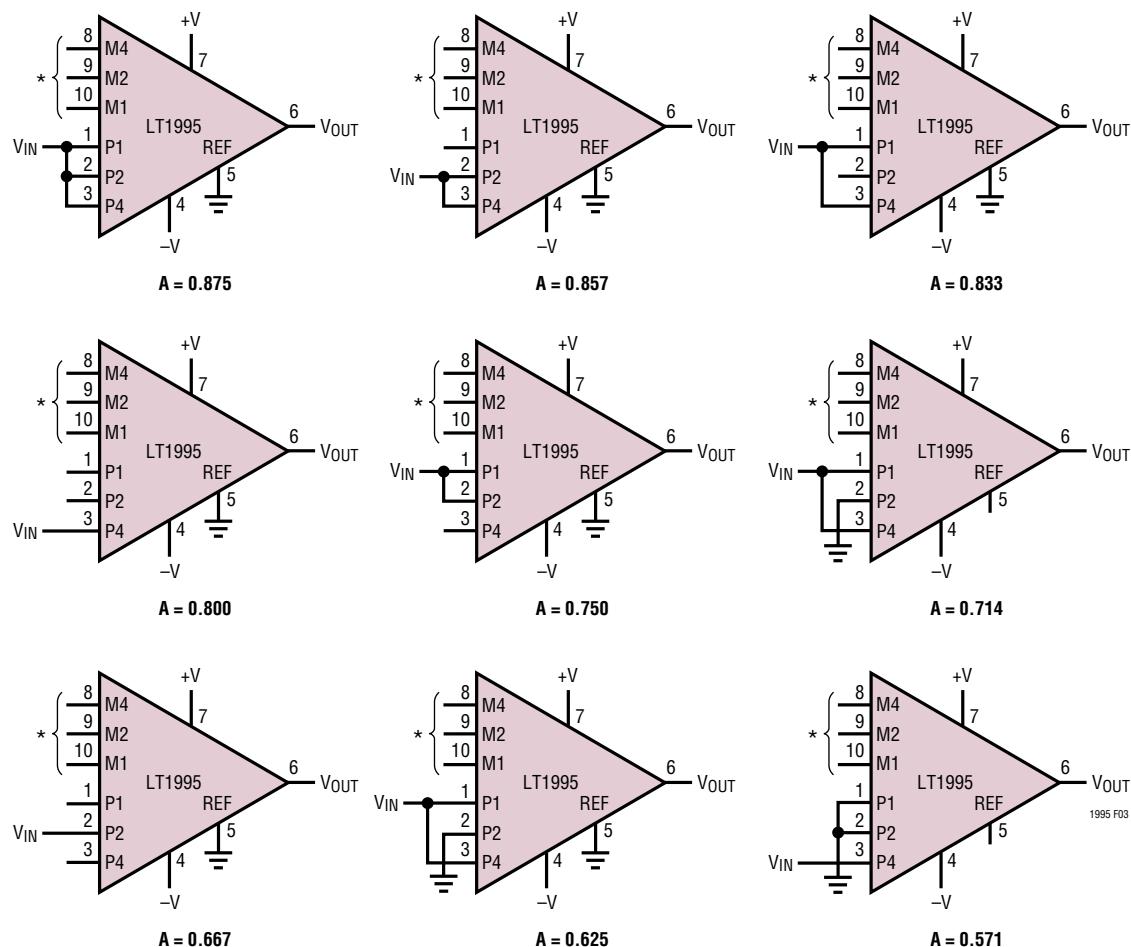


図2. 非反転バッファ付きアンプ構成(Hi-Z入力)

アプリケーション情報



*望みのGパラメータに合わせてM入力を構成する。接続方法については図2を参照

図3. 非反転アンプの減衰の構成設定($A > 0.5$)

内部オペアンプの I_{OS} は標準で120nAであり、パッケージングする前に350nAのリミット値でテストされています。「電気的特性」の表には I_B と I_{OS} の影響が含まれています。

单电源動作のAC結合の方法

LT1995はAC結合を使って、追加のバイアス回路なしで、多くの单电源アプリケーションに使うことができます。

LT1995を(図1のように)差動アンプ構成でAC結合するには、図5の例に示されているように、単にカップリング・コンデンサを各入力と出力に追加します。

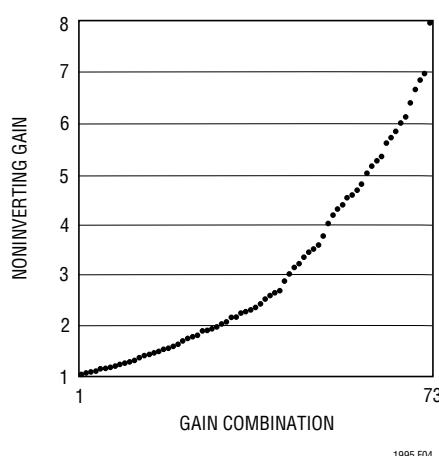


図4. 個別の非反転利得構成

アプリケーション情報

REFピンに印加される入力電圧 V_{BIAS} により入力ピンと出力ピンの静止電圧が設定されます。 V_{BIAS} 信号のソース・インピーダンスは、CMRRの低下を避けるため低くなければなりません(1dBのCMRRの変化に対して標準 0.5Ω)。

LT1995をAC結合した反転利得段として使う場合、図6の例で示されているように、REFピンとそれに関連したP入力をすべて V_{BIAS} のソースからドライブして、入力ピンと出力ピンの静止電圧を設定することができます。 V_{BIAS} 信号は内部アンプの非反転入力のバイアス電流(I_B)だけソースする必要があるので(標準 $0.6\mu A$)、 V_{BIAS} インピーダンス(R_S)が大きいとアンプの出力の静止レベルが意図した V_{BIAS} レベルから $I_B \cdot R_S$ だけ外れます。

ダンス(R_S)が大きいとアンプの出力の静止レベルが意図した V_{BIAS} レベルから $I_B \cdot R_S$ だけ外れます。

非反転利得段としての動作では、P入力とREF入力は「電源スプリッタ」として構成することができるので、電源の中点の便利な動作ポイントを与えます。望みのカップリング・コンデンサの他には外付け部品なしで電源の50%のバイアス・レベルを発生する3つの減衰構成設定を図7に示します。DC結合の入力減衰比(A)の場合と同様、帰還利得パラメータGを含む合成出力関数は次式で与えられます。

$$V_{OUT} = A \cdot G \cdot V_{IN}$$

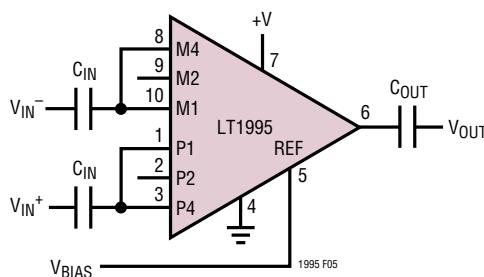


図5. AC結合した差動アンプの一般的構成
(G = 5の例)

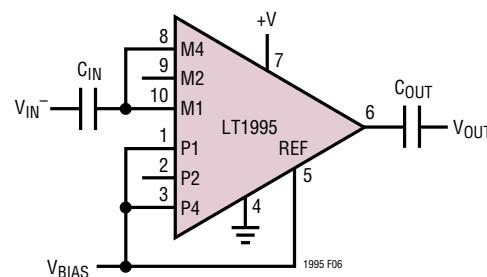
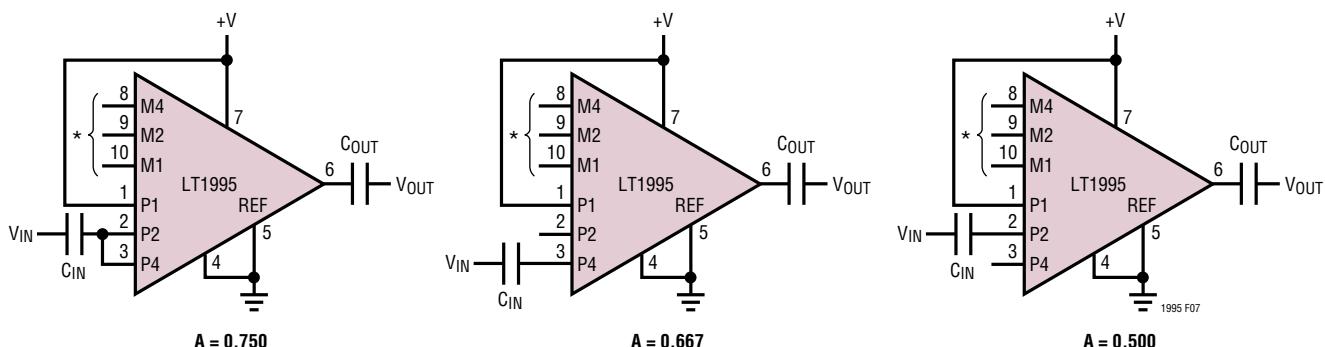


図6. AC結合した反転利得アンプの一般的構成
(G = 5の例)



* 望みのGパラメータに合わせてM入力を構成する。接続方法については図2を参照。
図2で接地されているどのM入力も、代わりにコンデンサを介してグランドに結合する

図7. AC結合した非反転アンプの入力減衰の構成設定(電源スプリット)

アプリケーション情報

図3のAパラメータの構成の1つが好まれる場合、あるいは外部バイアス・ソースが望まれる場合、図3の回路で接地されているP入力とREF入力の接続を、代わりにV_{BIAS}電圧でドライブして、入力ピンと出力ピンの静止動作ポイントを設定することができます。したがって、図3の回路のV_{IN}接続はカッピング・コンデンサを介してドライブされます。望みのG構成の接地されたどのM入力も(図2を参照)、個別にまたはまとめてグランドにAC結合する必要があります。外部バイアスされ、AC結合された非反転アンプの完全な回路例を図8に示します。V_{BIAS}のソース・インピーダンスは小さくして(数オーム)、LT1995本来の精度が低下するのを防ぎます。REFピンの抵抗が1オーム増加するごとに利得誤差が標準で0.013%増加します。

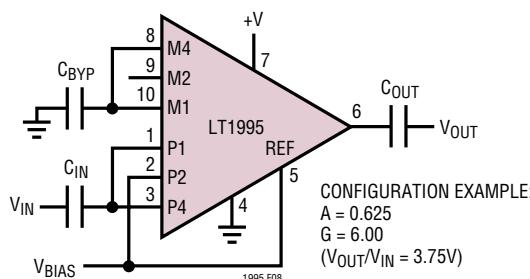


図8. 外部バイアス・ソースを使ったAC結合した非反転アンプ(例)

抵抗に関する検討事項

LT1995内の抵抗は非常によく整合した、温度係数の小さな薄膜ベースの素子です。それらの絶対許容誤差はかなり大きいとはいえ(標準で±5%ですが、ワーストケースでは±25%)、それらのマッチングは室温で0.2%以内で、全温度範囲でも0.3%内です。抵抗の温度係数は標準で-30ppm/°Cです。抵抗はそれぞれ両端に15Vを印加できるような、つまり電力で表すと1k抵抗では225mW、2k抵抗では113mW、4k抵抗では56mWを消費できるようなサイズにしてあります。

電源に関する検討事項

どんな高速アンプの場合もそうであるように、LT1995のプリント基板のレイアウトには良い電源デカップリングの実装方法を使います。良いデカップリングは実際に最短の相互配線トレースとグランド・プレーンへの直接ビアを使った1個または複数個のコンデンサで構成するのが一般的です。このやり方では、電源ピンのインダクタンスが最小に抑えられますので、デバイスの動作周波数でのインピーダンスが低くなり、それによって、フィードバックやクロストークのアーチファクトが抑えられます。これらのアーチファクトが抑えられないと、セトリング時間を長引かせ、周波数応答の異常や発振さえ生じさせるおそれがあります。LT1995のような高速デバイスには、10nFのセラミック・コンデンサが近接バイパス・コンデンサに適しており、高電流が負荷に供給される場合、誘起される電源の過渡を最小に抑えるのに4.7μFのコンデンサを並列に追加すると役立ちます。

使用されていない入力ピンは抵抗を介してオペアンプの入力に接続されていますので、これらのピンに過度の容量があると立上り時間、スルーレート、および出力のステップ応答が低下します。したがって、これらのピンを使用しないとき、容量を増やす大きなトレースに接続しないでください。

LT1995は動作電源電圧範囲が広いので、比較的高い電力消費状態になる可能性があり、ダイの温度が過度に上昇することがあります。最大接合部温度(T_J)は、標準的PCBレイアウトの場合、周囲温度(T_A)と消費電力(P_D)から次式にしたがって計算されます。

$$T_J = T_A + (P_D \cdot \theta_{JA})$$

アプリケーション情報

たとえば、85°Cの周囲温度でMSパッケージの150°Cの最大接合部温度を維持するには、電力を0.4Wに制限する必要があります。 $\pm 15V$ の電源で動作させると消費電流だけで標準0.24Wになりますので、高い負荷電流と高い電源電圧が関係している場合、注意して熱管理をする必要があることに注意してください。電源ピンに追加の銅領域を接続したり、広いグランド・プレーンに効果的に熱結合すると、熱抵抗をMS10パッケージで130°C/Wに減らすことができます。DD10パッケージの底面の露出パッドを、開放回路またはVS-に接続された、PCボードの大きなメタル領域に接続して、DD10パッケージの熱抵抗を約50°C/Wまで大きく減らすことができます。

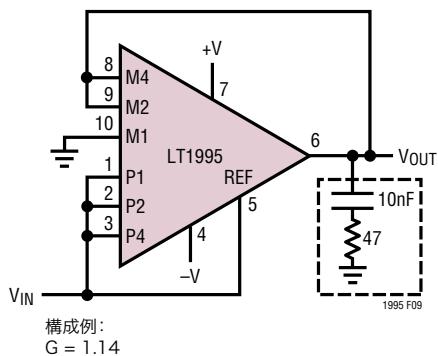


図9. オプションの周波数補償ネットワーク
($1 \leq G \leq 2$)

周波数補償

LT1995はバック終端されたケーブルなど重い抵抗性負荷を楽にドライブし、すべての利得構成で(そうしさえすれば)応答を巧みに減衰します。図1の基本的差動利得構成の帯域幅を最適化するため、内部の抵抗ネットワークには小さな容量が含まれています。図2の非反転構成では、利得パラメータGが2以下の場合、軽負荷をドライブするとき大きなオーバーシュートが生じることがあります。これらの低利得の場合、図9に示されているようなRC出力ネットワークを与えて高周波数で人為的に負荷を作ると、良い減衰動作が保証されます。

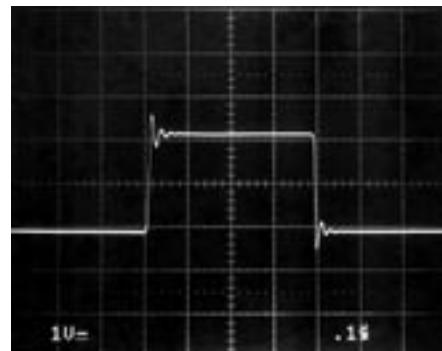
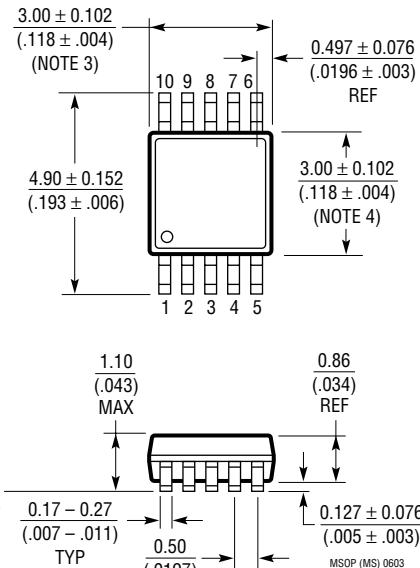
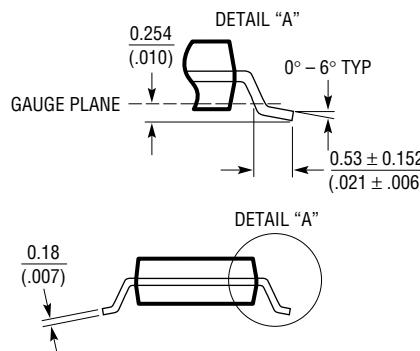
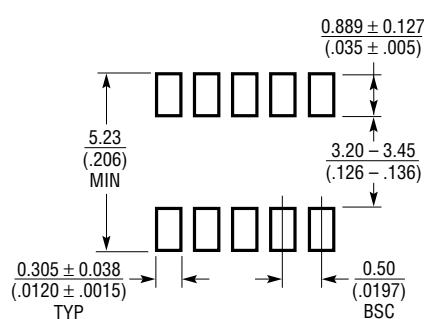


図10. 図9の回路のステップ応答

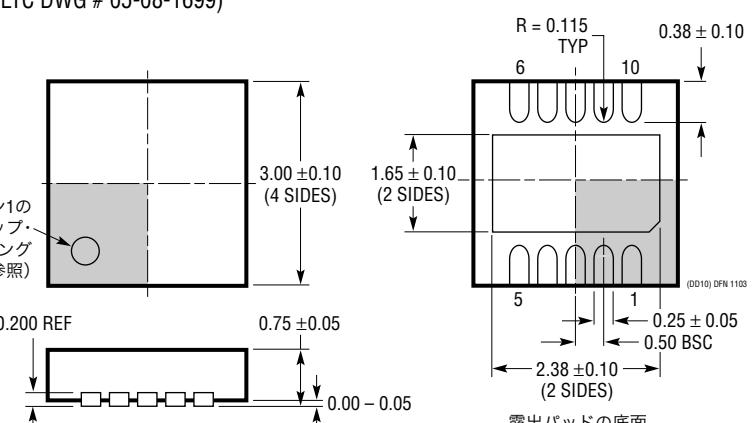
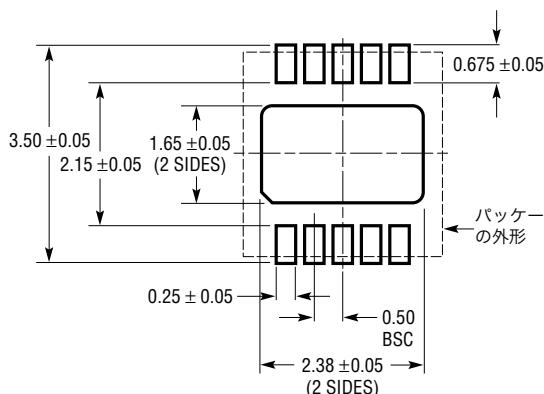
パッケージ寸法

**MSパッケージ
10ピン・プラスチックMSOP**
(Reference LTC DWG # 05-08-1661)



- NOTE:
 1. 寸法はミリメートル/(インチ)
 2. 図は実寸とは異なる
 3. 寸法にはモールドのバリ、突出部、またはゲートのバリを含まない。モールドのバリ、突出部、またはゲートのバリは、各サイドで0.152mm(0.006")を超えないこと
 4. 寸法には、リード間のバリまたは突出部を含まない。リード間のバリまたは突出部は、各サイドで0.152mm(0.006")を超えないこと
 5. リードの平坦度(整形後のリードの底面)は最大0.102mm (.004")であること

**DDパッケージ
10ピン・プラスチックDFN (3mm×3mm)**
(Reference LTC DWG # 05-08-1699)

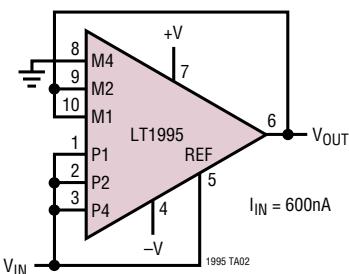


- NOTE:
 1. 図はJEDECパッケージ・アウトラインMO-229のバリエーション(WEED-2)になる予定。
 バリエーションの指定の現状についてはLTCのWebサイトのデータシートを参照
 2. 図は実寸とは異なる
 3. すべての寸法はミリメートル
 4. パッケージ底面の露出パッドの寸法にはモールドのバリを含まない。モールドのバリは
 (もしもあれば)各サイドで0.15mmを超えないこと
 5. 露出パッドは半田メッキとする
 6. 網掛けの部分はパッケージのトップとボトムのピン1の位置の参考に過ぎない

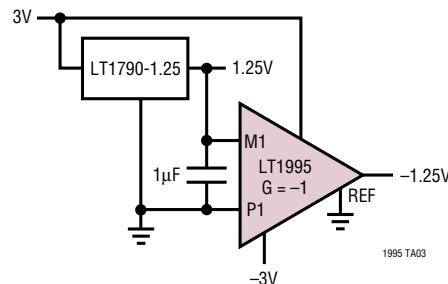
LT1995

標準的応用例

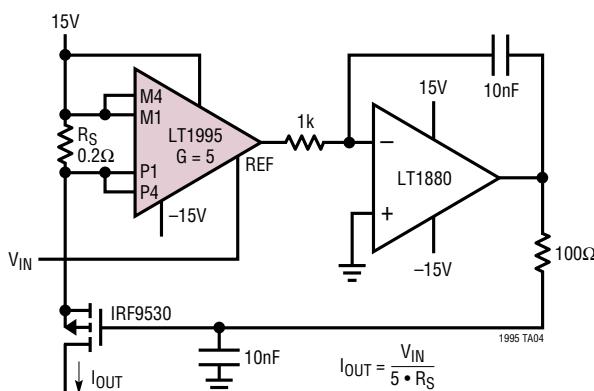
高入力インピーダンス、高精度、利得2の構成



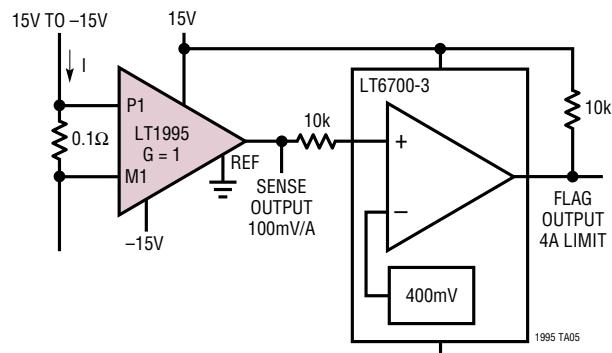
トラッキング負リファレンス



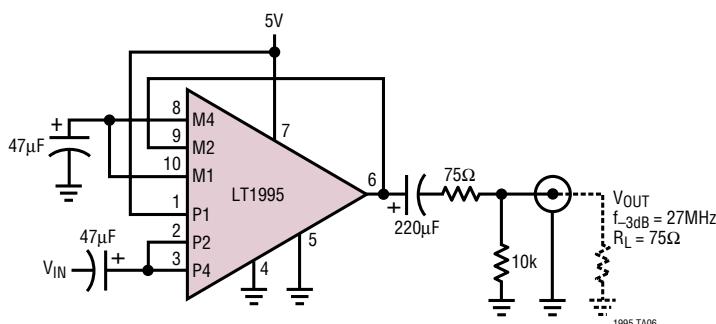
0A～2Aの電流源



アラーム付き電流センス



単一電源ビデオ・ライン・ドライバ



関連製品

製品番号	説明	注釈
LT1363	70MHz、1000V/μsオペアンプ	0.1%へのセトリング時間: 50ns、 C_{LOAD} で安定
LT1990	高電圧差動アンプ	同相電圧: ±250V、マイクロパワー、ピンで選択可能なG = 1, 10
LT1991	利得を選択可能な高精度アンプ	マイクロパワー、高精度、ピンで選択可能なG = -13~14
LTC1992	完全差動アンプ	差動の入力と出力、レール・トゥ・レール出力、 $I_S = 1.2\text{mA}$ 、10,000pFまで C_{LOAD} で安定、調節可能な同相電圧
LTC6910-x	プログラム可能な利得アンプ	3つの利得構成、レール・トゥ・レールの入力と出力

1995fa