

ADG1406/ADG1407

特長

25°C でオン抵抗 9.5 Ω
 連続電流: 最大 300 mA
 動作仕様: $\pm 15V/+12V/\pm 5V$
 3 V ロジック互換入力
 レール to レール動作
 ブレーカー・ビフォー・メーク・スイッチング動作
 28 ピン TSSOP パッケージまたは 32 ピン 5 mm × 5 mm LFCSP_VQ パッケージを採用

アプリケーション

医用装置
 オーディオ信号やビデオ信号のルーティング
 自動テスト装置
 データ・アクイジション・システム
 バッテリ駆動のシステム
 サンプル・アンド・ホールド・システム
 通信システム

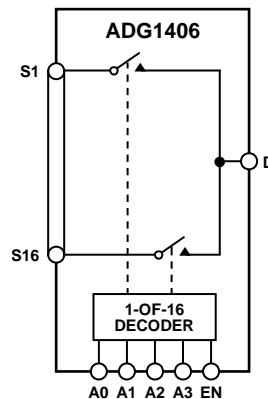
概要

ADG1406 と ADG1407 は、それぞれ 16 個のシングル・チャンネルおよび 8 個の差動チャンネルで構成されるモノリシック iCMOS® アナログ・マルチプレクサです。ADG1406 は、4 ビットのバイナリ・アドレス・ライン(A0、A1、A2、A3)で指定される、16 入力の内の 1 つを共通出力へ接続します。ADG1407 は、3 ビット・バイナリ・アドレス・ライン(A0、A1、A2)で指定される、8 差動入力の内の 1 つを共通差動出力へ接続します。両デバイスでは、EN 入力を使ってデバイスをイネーブルまたはディスエーブルします。ディスエーブルされると、すべてのチャンネルはスイッチ・オフされます。各スイッチはオンのとき等しく両方向に導通し、電源電圧までの入力信号範囲を持っています。

iCMOS (工業用 CMOS) モジュラー・製造プロセスは、高電圧 CMOS 技術とバイポーラ技術を組み合わせたものです。この技術は、他の高電圧では実現できなかった小型フットプリントで 33 V 動作が可能な広範囲な高性能アナログ IC の開発を可能にしました。iCMOS デバイスは、従来型 CMOS プロセスを採用したアナログ IC とは異なり、高電源電圧に耐えるとともに、性能の強化、大幅な消費電力の削減、パッケージの小型化が可能になりました。

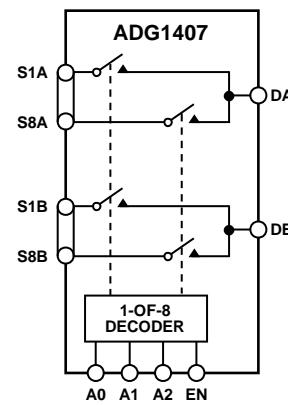
これらのスイッチは、極めて小さいオン抵抗とオン抵抗平坦性を持つため、低グリッチが不可欠なデータ・アクイジションとゲイン・スイッチング・アプリケーションに最適なソリューションになっています。iCMOS 構造により消費電力が極めて少ないため、携帯型計装機器とバッテリ駆動の計装機器に最適なデバイスになっています。

機能ブロック図



07419-001

図 1.



07419-002

図 2.

表 1. 関連デバイス

Part No.	Description
ADG1206/ADG1207	Low capacitance, low charge injection, and low leakage 8-/16-channel $\pm 15V$ multiplexers

目次

特長	1	絶対最大定格	8
アプリケーション	1	熱抵抗	8
概要	1	ESD の注意	8
機能ブロック図	1	ピン配置およびピン機能説明	9
改訂履歴	2	代表的な性能特性	13
仕様	3	用語	17
±15 V 両電源	3	テスト回路	18
12 V 単電源	4	外形寸法	20
±5 V 両電源	6	オーダー・ガイド	20
各チャンネル当たりの連続電流	7		

改訂履歴

8/08—Revision 0: Initial Version

仕様

±15 V 両電源

特に指定のない限り、 $V_{DD} = +15 \text{ V} \pm 10\%$ 、 $V_{SS} = -15 \text{ V} \pm 10\%$ 、 $GND = 0 \text{ V}$ 。¹

表 2.

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C ¹	Unit	Test Conditions/Comments
ANALOG SWITCH					
Analog Signal Range					
On Resistance (R_{ON})	9.5 11.5	14	16	V Ω typ Ω max	$V_{DD} = +13.5 \text{ V}$, $V_{SS} = -13.5 \text{ V}$, $V_S = \pm 10 \text{ V}$, $I_S = -10 \text{ mA}$; see Figure 27
On-Resistance Match Between Channels (ΔR_{ON})	0.55 1	1.5	1.7	Ω typ Ω max	$V_{DD} = +13.5 \text{ V}$, $V_{SS} = -13.5 \text{ V}$, $V_S = \pm 10 \text{ V}$, $I_S = -10 \text{ mA}$
On-Resistance Flatness ($R_{FLAT(ON)}$)	1.6 1.9	2.15	2.3	Ω typ Ω max	$V_{DD} = +13.5 \text{ V}$, $V_{SS} = -13.5 \text{ V}$, $V_S = \pm 10 \text{ V}$, $I_S = -10 \text{ mA}$
LEAKAGE CURRENTS					
Source Off Leakage, I_S (Off)	± 0.01 ± 0.25	± 1	± 4	nA typ nA max	$V_{DD} = +16.5 \text{ V}$, $V_{SS} = -16.5 \text{ V}$ $V_S = \pm 10 \text{ V}$, $V_D = \mp 10 \text{ V}$; see Figure 28
Drain Off Leakage, I_D (Off)	± 0.01 ± 0.5	± 3	± 20	nA typ nA max	$V_S = \pm 10 \text{ V}$, $V_D = \mp 10 \text{ V}$; see Figure 28
Channel On Leakage, I_D , I_S (On)	± 0.05 ± 0.5	± 3	± 20	nA typ nA max	$V_S = V_D = \pm 10 \text{ V}$; see Figure 29
DIGITAL INPUTS					
Input High Voltage, V_{INH}			2.0	V min	
Input Low Voltage, V_{INL}			0.8	V max	
Input Current	± 0.002		± 0.1	μA typ μA max	$V_{IN} = V_{GND}$ or V_{DD}
Digital Input Capacitance, C_{IN}	3			pF typ	
DYNAMIC CHARACTERISTICS ²					
Transition Time, $t_{TRANSITION}$	105 160	200	225	ns typ ns max	$R_L = 100 \Omega$, $C_L = 35 \text{ pF}$ $V_S = 10 \text{ V}$; see Figure 30
Break-Before-Make Time Delay, t_{BBM}	40		10	ns typ ns min	$R_L = 100 \Omega$, $C_L = 35 \text{ pF}$ $V_{S1} = V_{S2} = 10 \text{ V}$; see Figure 31
t_{ON} (EN)	83 110	140	155	ns typ ns max	$R_L = 100 \Omega$, $C_L = 35 \text{ pF}$ $V_S = 10 \text{ V}$; see Figure 32
t_{OFF} (EN)	98 120	145	165	ns typ ns max	$R_L = 100 \Omega$, $C_L = 35 \text{ pF}$ $V_S = 10 \text{ V}$; see Figure 32
Charge Injection	10			pC typ	$V_S = 0 \text{ V}$, $R_S = 0 \Omega$, $C_L = 1 \text{ nF}$; see Figure 33
Off Isolation	-73			dB typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$; see Figure 34
Channel-to-Channel Crosstalk	-70			dB typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$; see Figure 35
Total Harmonic Distortion (THD + N)	0.07			% typ	$R_L = 110 \Omega$, 15 V p-p, $f = 20 \text{ Hz}$ to 20 kHz; see Figure 37
-3 dB Bandwidth					$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$; see Figure 36
ADG1406	60			MHz typ	
ADG1407	110			MHz typ	
Insertion Loss	0.6			dB typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$; see Figure 36
C_S (Off)	8			pF typ	$f = 1 \text{ MHz}$
C_D (Off)					
ADG1406	90			pF typ	$f = 1 \text{ MHz}$
ADG1407	45			pF typ	$f = 1 \text{ MHz}$
C_D , C_S (On)					
ADG1406	115			pF typ	$f = 1 \text{ MHz}$
ADG1407	70			pF typ	$f = 1 \text{ MHz}$
POWER REQUIREMENTS					
I_{DD}	0.002		1	μA typ μA max	$V_{DD} = +16.5 \text{ V}$, $V_{SS} = -16.5 \text{ V}$ Digital inputs = 0 V or V_{DD}
I_{DD}		280		μA typ	Digital inputs = 5 V

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C ¹	Unit	Test Conditions/Comments
I _{SS}	0.002		400 1 ±4.5/±16.5	µA max µA typ µA max V min/max	Digital inputs = 0 V, 5 V or V _{DD}
V _{DD} /V _{SS}					

¹ B バージョンの温度範囲は-40°C～+125°C。² 設計上保証しますが、出荷テストは行いません。

12 V 単電源

特に指定のない限り、V_{DD} = 12 V ± 10%、V_{SS} = 0 V、GND = 0 V。

表 3.

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C ¹	Unit	Test Conditions/Comments
ANALOG SWITCH					
Analog Signal Range					
On Resistance (R _{ON})	18 21.5	26	0 to V _{DD} 28.5	V Ω typ Ω max	V _{DD} = 10.8 V, V _{SS} = 0 V; V _S = 0 V to 10 V, I _S = -10 mA; see Figure 27
On-Resistance Match Between Channels (ΔR _{ON})	0.55 1.2	1.6		Ω typ Ω max	V _{DD} = 10.8 V, V _{SS} = 0 V; V _S = 0 V to 10 V, I _S = -10 mA
On-Resistance Flatness (R _{FLAT(ON)})	5 6	6.9	1.8 7.3	Ω typ Ω max	V _{DD} = 10.8 V, V _{SS} = 0 V; V _S = 0 V to 10 V, I _S = -10 mA
LEAKAGE CURRENTS					
Source Off Leakage, I _S (Off)	±0.01			nA typ	V _{DD} = 10.8 V
	±0.25	±1	±4	nA max	V _S = 1 V/10 V, V _D = 10 V/1 V; see Figure 28
Drain Off Leakage, I _D (Off)	±0.01			nA typ	V _S = 1 V/10 V, V _D = 10 V/1 V; see Figure 28
Channel On Leakage, I _D , I _S (On)	±0.5 ±0.01 ±0.5	±3	±20	nA max nA typ nA max	V _S = V _D = 1 V or 10 V; see Figure 29
DIGITAL INPUTS					
Input High Voltage, V _{INH}			2.0	V min	
Input Low Voltage, V _{INL}			0.8	V max	
Input Current	±0.002		±0.1	µA typ µA max	V _{IN} = V _{GND} or V _{DD}
Digital Input Capacitance, C _{IN}	4			pF typ	
DYNAMIC CHARACTERISTICS ²					
Transition Time, t _{TRANSITION}	170 250	310	350	ns typ ns max	R _L = 100 Ω, C _L = 35 pF V _S = 8 V; see Figure 29
Break-Before-Make Time Delay, t _{BBM}	75		30	ns typ ns min	R _L = 100 Ω, C _L = 35 pF V _{S1} = V _{S2} = 8 V; see Figure 31
t _{ON} (EN)	145 205	250	285	ns typ ns max	R _L = 100 Ω, C _L = 35 pF V _S = 8 V; see Figure 31
t _{OFF} (EN)	112 150	175	200	ns typ ns max	R _L = 100 Ω, C _L = 35 pF V _S = 8 V; see Figure 31
Charge Injection	10			pC typ	V _S = 6 V, R _S = 0 Ω, C _L = 1 nF; see Figure 33
Off Isolation	-73			dB typ	R _L = 50 Ω, C _L = 5 pF, f = 1 MHz; see Figure 34
Channel-to-Channel Crosstalk	-70			dB typ	R _L = 50 Ω, C _L = 5 pF, f = 1 MHz; see Figure 35
-3 dB Bandwidth				MHz typ	R _L = 50 Ω, C _L = 5 pF; see Figure 36
ADG1406	35			MHz typ	
ADG1407	70			MHz typ	
Insertion Loss	0.6			dB typ	R _L = 50 Ω, C _L = 5 pF, f = 1 MHz; see Figure 36

ADG1406/ADG1407

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C ¹	Unit	Test Conditions/Comments
C _S (Off)	12			pF typ	f = 1 MHz
C _D (Off)					
ADG1406	145			pF typ	f = 1 MHz
ADG1407	72			pF typ	f = 1 MHz
C _D , C _S (On)					
ADG1406	166			pF typ	f = 1 MHz
ADG1407	93			pF typ	f = 1 MHz
POWER REQUIREMENTS					
I _{DD}	0.002		1	µA typ	V _{DD} = 13.2 V
			240	µA max	Digital inputs = 0 V or V _{DD}
I _{DD}	150		5/16.5	µA typ	Digital inputs = 5 V
V _{DD}				V min/max	V _{SS} = 0 V, GND = 0 V

¹ B バージョンの温度範囲は-40°C～+125°C。

² 設計上保証しますが、出荷テストは行いません。

±5 V 両電源

特に指定のない限り、 $V_{DD} = +5 \text{ V} \pm 10\%$ 、 $V_{SS} = -5 \text{ V} \pm 10\%$ 、 $GND = 0 \text{ V}$ 。

表 4.

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C ¹	Unit	Test Conditions/Comments
ANALOG SWITCH					
Analog Signal Range					
On Resistance (R_{ON})	21 25	29	32	Ω typ Ω max	$V_{DD} = +4.5 \text{ V}$, $V_{SS} = -4.5 \text{ V}$, $V_S = \pm 4.5 \text{ V}$, $I_S = -10 \text{ mA}$; see Figure 27
On -Resistance Match Between Channels (ΔR_{ON})	0.6 1.3	1.7	1.9	Ω typ Ω max	$V_{DD} = +4.5 \text{ V}$, $V_{SS} = -4.5 \text{ V}$, $V_S = \pm 4.5 \text{ V}$, $I_S = -10 \text{ mA}$
On -Resistance Flatness ($R_{FLAT(ON)}$)	5.2 6.4	7.3	7.6	Ω typ Ω max	$V_{DD} = +4.5 \text{ V}$, $V_{SS} = -4.5 \text{ V}$, $V_S = \pm 4.5 \text{ V}$; $I_S = -10 \text{ mA}$
LEAKAGE CURRENTS					
Source Off Leakage, I_S (Off)	± 0.01 ± 0.25	± 1	± 4	nA typ nA max	$V_{DD} = +5.5 \text{ V}$, $V_{SS} = -5.5 \text{ V}$ $V_S = \pm 4.5 \text{ V}$, $V_D = \mp 4.5 \text{ V}$; see Figure 28
Drain Off Leakage, I_D (Off)	± 0.01 ± 0.5	± 3	± 20	nA typ nA max	$V_S = \pm 4.5 \text{ V}$, $V_D = \mp 4.5 \text{ V}$; see Figure 28
Channel On Leakage, I_D , I_S (On)	± 0.01 ± 0.5	± 3	± 20	nA typ nA max	$V_S = V_D = \pm 4.5 \text{ V}$; see Figure 29
DIGITAL INPUTS					
Input High Voltage, V_{INH}			2.0	V min	
Input Low Voltage, V_{INL}			0.8	V max	
Input Current	± 0.002		± 0.1	μA typ μA max	$V_{IN} = V_{GND}$ or V_{DD}
Digital Input Capacitance, C_{IN}	3.5			pF typ	
DYNAMIC CHARACTERISTICS ²					
Transition Time, $t_{TRANSITION}$	260 435	510	565	ns typ ns max	$R_L = 100 \Omega$, $C_L = 35 \text{ pF}$ $V_S = 5 \text{ V}$; see Figure 30
Break-Before-Make Time Delay, t_{BBM}	90		30	ns typ ns min	$R_L = 100 \Omega$, $C_L = 35 \text{ pF}$ $V_{S1} = V_{S2} = 5 \text{ V}$; see Figure 31
t_{ON} (EN)	230 335	400	445	ns typ ns max	$R_L = 100 \Omega$, $C_L = 35 \text{ pF}$ $V_S = 5 \text{ V}$; see Figure 32
t_{OFF} (EN)	205 290	340	370	ns typ ns max	$R_L = 100 \Omega$, $C_L = 35 \text{ pF}$ $V_S = 5 \text{ V}$; see Figure 32
Charge Injection	10			pC typ	$V_S = 0 \text{ V}$, $R_S = 0 \Omega$, $C_L = 1 \text{ nF}$; see Figure 33
Off Isolation	-73			dB typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$; see Figure 34
Channel-to-Channel Crosstalk	-70			dB typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$; see Figure 35
Total Harmonic Distortion, THD + N	0.18			% typ	$R_L = 110 \Omega$, 5 V p-p, $f = 20 \text{ Hz}$ to 20 kHz ; see Figure 37
-3 dB Bandwidth					$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$; see Figure 36
ADG1406	40			MHz typ	
ADG1407	80			MHz typ	
Insertion Loss	1.15			dB typ	$R_L = 50 \Omega$, $C_L = 5 \text{ pF}$, $f = 1 \text{ MHz}$; see Figure 36
C_S (Off)	10			pF typ	$f = 1 \text{ MHz}$
C_D (Off)					
ADG1406	123			pF typ	$f = 1 \text{ MHz}$
ADG1407	62			pF typ	$f = 1 \text{ MHz}$
C_D , C_S (On)					
ADG1406	148			pF typ	$f = 1 \text{ MHz}$
ADG1407	88			pF typ	$f = 1 \text{ MHz}$
POWER REQUIREMENTS					
I_{DD}	0.002		1	μA typ μA max	$V_{DD} = +5.5 \text{ V}$, $V_{SS} = -5.5 \text{ V}$ Digital inputs = 0 V or V_{DD}
I_{SS}	0.002			μA typ	Digital inputs = 0 V, 5 V, or V_{DD}

Parameter	+25°C	-40°C to +85°C	-40°C to +125°C ¹	Unit	Test Conditions/Comments
V _{DD} /V _{SS}			1 ±4.5/±16.5	µA max V min/max	

¹ B バージョンの温度範囲は-40°C～+125°C。² 設計上保証しますが、出荷テストは行いません。

各チャンネル当たりの連続電流

表 5.ADG1406

Parameter	25°C	85°C	125°C	Unit	Test Conditions/Comments
CONTINUOUS CURRENT PER CHANNEL ¹					
15 V Dual Supply					
28-Lead TSSOP	135	85	45	mA max	V _{DD} = +13.5 V, V _{SS} = -13.5 V
32-Lead LFCSP	235	125	55	mA max	
12 V Single Supply					
28-Lead TSSOP	110	70	40	mA max	V _{DD} = 10.8 V, V _{SS} = 0 V
32-Lead LFCSP	190	110	50	mA max	
5 V Dual Supply					
28-Lead TSSOP	105	65	40	mA max	V _{DD} = +4.5 V, V _{SS} = -4.5 V
32-Lead LFCSP	180	100	50	mA max	

¹ 設計上保証しますが、出荷テストは行いません。

表 6.ADG1407

Parameter	25°C	85°C	125°C	Unit	Test Conditions/Comments
CONTINUOUS CURRENT PER CHANNEL ¹					
15 V Dual Supply					
28-Lead TSSOP	135	85	45	mA max	V _{DD} = +13.5 V, V _{SS} = -13.5 V
32-Lead LFCSP	235	125	55	mA max	
12 V Single Supply					
28-Lead TSSOP	110	70	40	mA max	V _{DD} = 10.8 V, V _{SS} = 0 V
32-Lead LFCSP	190	110	50	mA max	
5 V Dual Supply					
28-Lead TSSOP	105	65	40	mA max	V _{DD} = +4.5 V, V _{SS} = -4.5 V
32-Lead LFCSP	180	100	50	mA max	

¹ 設計上保証しますが、出荷テストは行いません。

絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

表 7.

Parameter	Rating
V_{DD} to V_{SS}	35 V
V_{DD} to GND	-0.3 V to +25 V
V_{SS} to GND	+0.3 V to -25 V
Analog, Digital Inputs ¹	$V_{SS} - 0.3 \text{ V}$ to $V_{DD} + 0.3 \text{ V}$ or 30 mA, whichever occurs first
Continuous Current, Sx or Dx Pins	Table 5 and Table 6 specifications + 15%
Peak Current, Sx or Dx Pins (Pulsed at 1 ms, 10% Duty Cycle Maximum)	
28-Lead TSSOP	300 mA
32-Lead LFCSP_VQ	550 mA
Operating Temperature Range	
Industrial (B Version)	-40°C to +125°C
Storage Temperature Range	-65°C to +150°C
Junction Temperature	150°C
Reflow Soldering, Pb-Free	
Peak Temperature	260 (+0/-5)°C
Time at Peak Temperature	10 sec to 40 sec

¹Ax、EN、Sx、Dx ピンの電圧は、内部ダイオードでクランプされます。電流は、規定された最大定格に制限してください。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作の節に記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

同時に複数の絶対最大定格条件を適用することはできません。

熱抵抗

θ_{JA} はワーストケース条件で規定。すなわち表面実装パッケージの場合、デバイスを回路ボードにハンダ付けした状態で規定。

表 8. 热抵抗

Package Type	θ_{JA}	θ_{JC}	Unit
28-Lead TSSOP	97.9	14	°C/W
32-Lead LFCSP_VQ	27.27		°C/W

ESD の注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵していますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

ピン配置およびピン機能説明

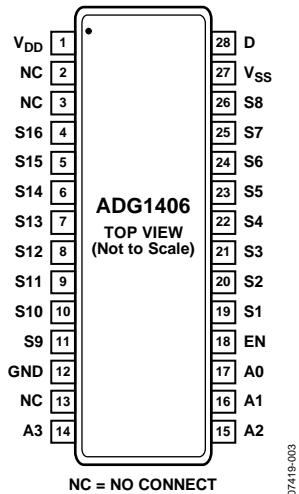


図 3.ADG1406 TSSOP ピン配置

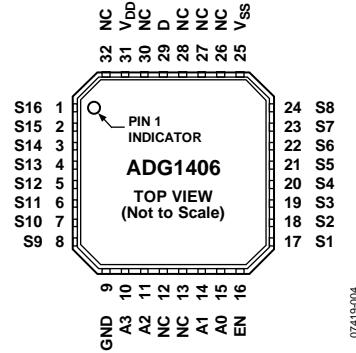


図 4.ADG1406 LFCSP ピン配置

表 9 ADG1406 のピン機能説明

ピン番号		記号	説明
TSSOP	LFCSP_VQ		
1	31	V _{DD}	正電源電位。
2、3、13	12、13、 26、27、 28、30、32	NC	未接続。
4	1	S16	ソース端子 16。このピンは入力または出力に設定することができます。
5	2	S15	ソース端子 15。このピンは入力または出力に設定することができます。
6	3	S14	ソース端子 14。このピンは入力または出力に設定することができます。
7	4	S13	ソース端子 13。このピンは入力または出力に設定することができます。
8	5	S12	ソース端子 12。このピンは入力または出力に設定することができます。
9	6	S11	ソース端子 11。このピンは入力または出力に設定することができます。
10	7	S10	ソース端子 10。このピンは入力または出力に設定することができます。
11	8	S9	ソース端子 9。このピンは入力または出力に設定することができます。
12	9	GND	グラウンド基準電圧(0 V)。
14	10	A3	ロジック・コントロール入力。
15	11	A2	ロジック・コントロール入力。
16	14	A1	ロジック・コントロール入力。
17	15	A0	ロジック・コントロール入力。
18	16	EN	アクティブ・ハイのデジタル入力。このピンがロー・レベルのとき、デバイスはディスエーブルされるため、すべてのスイッチがターンオフします。このピンがハイ・レベルのとき、Ax ロジック入力によりターンオンするスイッチが指定されます。
19	17	S1	ソース端子 1。このピンは入力または出力に設定することができます。
20	18	S2	ソース端子 2。このピンは入力または出力に設定することができます。
21	19	S3	ソース端子 3。このピンは入力または出力に設定することができます。
22	20	S4	ソース端子 4。このピンは入力または出力に設定することができます。
23	21	S5	ソース端子 5。このピンは入力または出力に設定することができます。
24	22	S6	ソース端子 6。このピンは入力または出力に設定することができます。
25	23	S7	ソース端子 7。このピンは入力または出力に設定することができます。
26	24	S8	ソース端子 8。このピンは入力または出力に設定することができます。
27	25	V _{ss}	最も負側の電源電位。単電源アプリケーションでは、デバイスの近くでグラウンドに接続します。露出パッドはサブストレート V _{ss} に接続します。
28	29	D	ドレイン端子。このピンは、入力または出力に設定することができます。

表 10.ADG1406 の真理値表

A3	A2	A1	A0	EN	On Switch
X	X	X	X	0	None
0	0	0	0	1	1
0	0	0	1	1	2
0	0	1	0	1	3
0	0	1	1	1	4
0	1	0	0	1	5
0	1	0	1	1	6
0	1	1	0	1	7
0	1	1	1	1	8
1	0	0	0	1	9
1	0	0	1	1	10
1	0	1	0	1	11
1	0	1	1	1	12
1	1	0	0	1	13
1	1	0	1	1	14
1	1	1	0	1	15
1	1	1	1	1	16

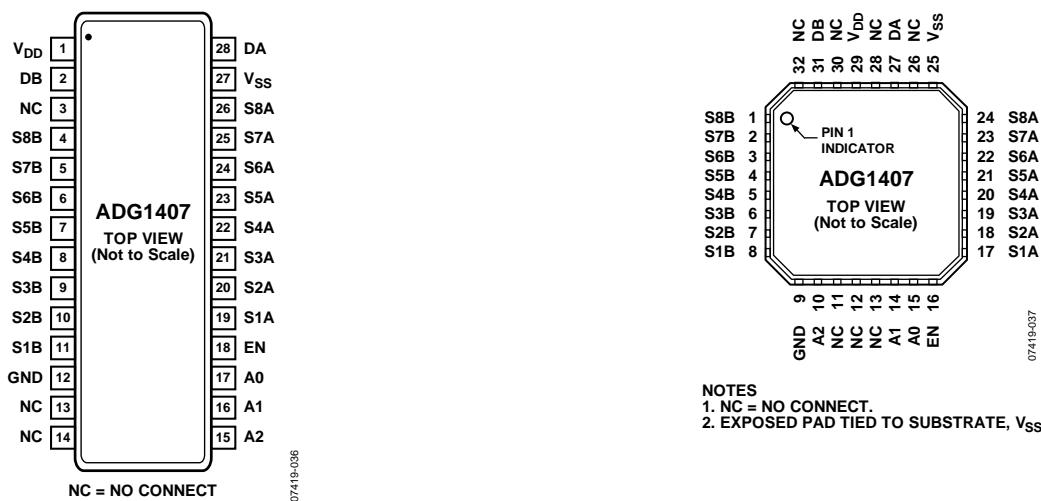


図 5.ADG1407 TSSOP ピン配置

図 6.ADG1407 LFCSP_VQ ピン配置

表 11.ADG1407 のピン機能説明

ピン番号		記号	説明
TSSOP	LFCSP_VQ		
1	29	V _{DD}	正電源電位。
2	31	DB	ドレイン端子 B。このピンは入力または出力に設定することができます。
3、13、14	11、12、 13、26、 28、30、32	NC	未接続。
4	1	S8B	ソース端子 8B。このピンは、入力または出力に設定することができます。
5	2	S7B	ソース端子 7B。このピンは、入力または出力に設定することができます。
6	3	S6B	ソース端子 6B。このピンは、入力または出力に設定することができます。
7	4	S5B	ソース端子 5B。このピンは、入力または出力に設定することができます。
8	5	S4B	ソース端子 4B。このピンは、入力または出力に設定することができます。
9	6	S3B	ソース端子 3B。このピンは、入力または出力に設定することができます。
10	7	S2B	ソース端子 2B。このピンは、入力または出力に設定することができます。
11	8	S1B	ソース端子 1B。このピンは、入力または出力に設定することができます。
12	9	GND	グラウンド基準電圧(0 V)。
15	10	A2	ロジック・コントロール入力。
16	14	A1	ロジック・コントロール入力。
17	15	A0	ロジック・コントロール入力。
18	16	EN	アクティブ・ハイのデジタル入力。このピンがロー・レベルのとき、デバイスはディスエーブルされるため、すべてのスイッチがターンオフします。このピンがハイ・レベルのとき、A _X ロジック入力によりターンオンするスイッチが指定されます。
19	17	S1A	ソース端子 1A。このピンは、入力または出力に設定することができます。
20	18	S2A	ソース端子 2A。このピンは、入力または出力に設定することができます。
21	19	S3A	ソース端子 3A。このピンは、入力または出力に設定することができます。
22	20	S4A	ソース端子 4A。このピンは、入力または出力に設定することができます。
23	21	S5A	ソース端子 5A。このピンは、入力または出力に設定することができます。
24	22	S6A	ソース端子 6A。このピンは、入力または出力に設定することができます。
25	23	S7A	ソース端子 7A。このピンは、入力または出力に設定することができます。
26	24	S8A	ソース端子 8A。このピンは、入力または出力に設定することができます。
27	25	V _{SS}	最も負側の電源電位。単電源アプリケーションでは、デバイスの近くでグラウンドに接続します。露出パッドはサブストレート V _{SS} に接続します。
28	27	DA	ドレイン端子 A。このピンは入力または出力に設定することができます。

表 12.ADG1407 の真理値表

A2	A1	A0	EN	On Switch Pair
X	X	X	0	None
0	0	0	1	1
0	0	1	1	2
0	1	0	1	3
0	1	1	1	4
1	0	0	1	5
1	0	1	1	6
1	1	0	1	7
1	1	1	1	8

代表的な性能特性

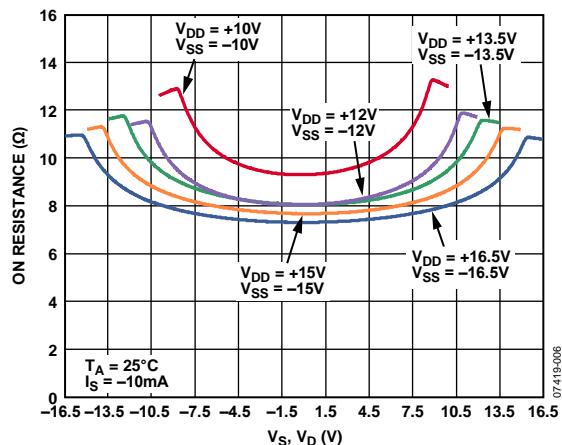


図 7. V_D (V_S) の関数としてのオン抵抗
両電源

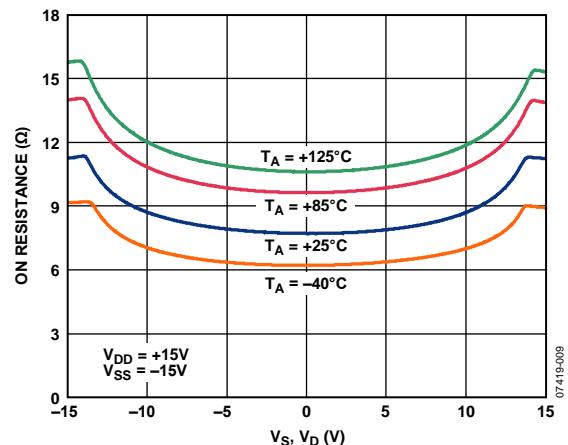


図 10. V_D (V_S) の関数としてのさまざまな温度でのオン抵抗
15 V 両電源

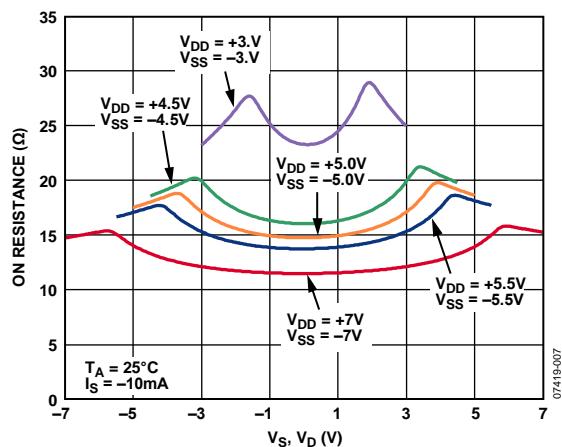


図 8. V_D (V_S) の関数としてのオン抵抗
両電源

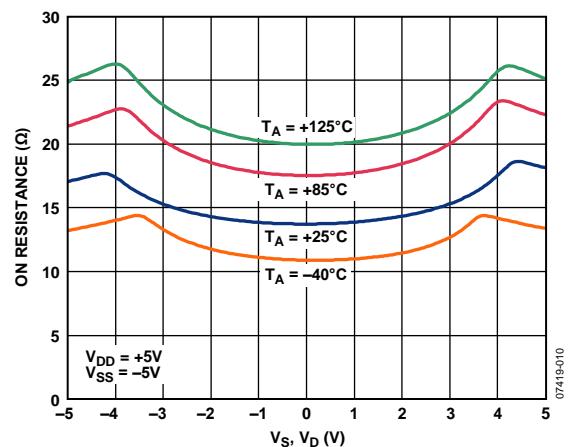


図 11. V_D (V_S) の関数としてのさまざまな温度でのオン抵抗
5 V 両電源

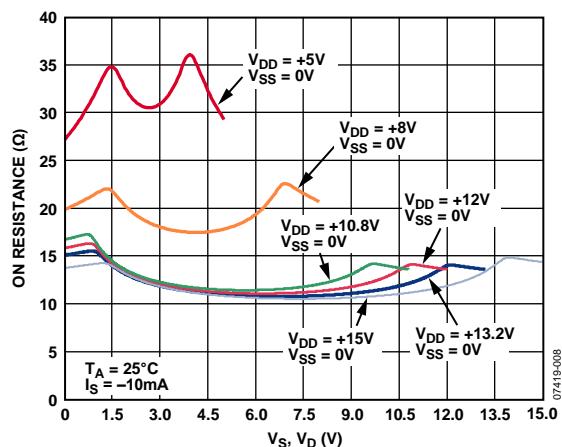


図 9. V_D (V_S) の関数としてのオン抵抗
単電源

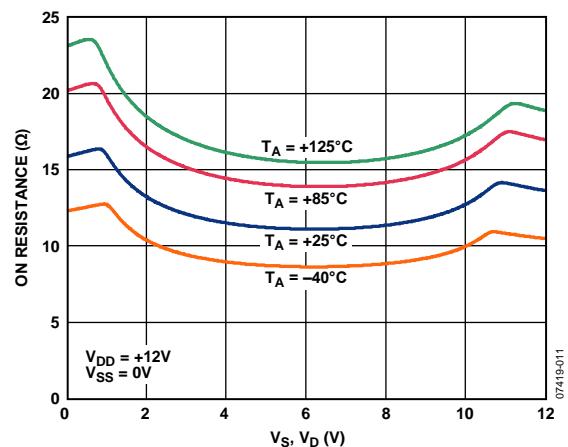


図 12. V_D (V_S) の関数としてのさまざまな温度でのオン抵抗
12 V 単電源

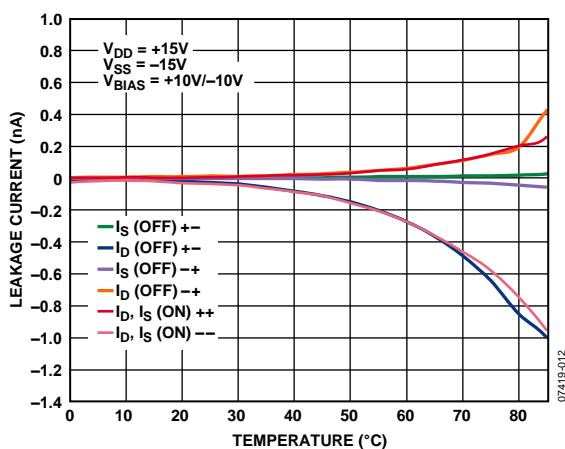


図 13. 温度(最大 85°C)の関数としてのリーク電流、15 V 両電源

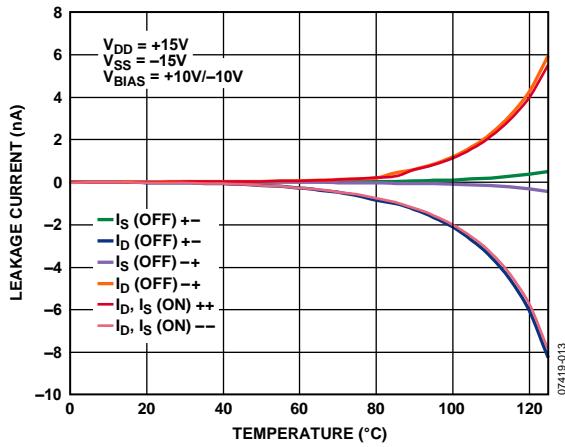


図 14. 温度の関数としてのリーク電流、15 V 両電源

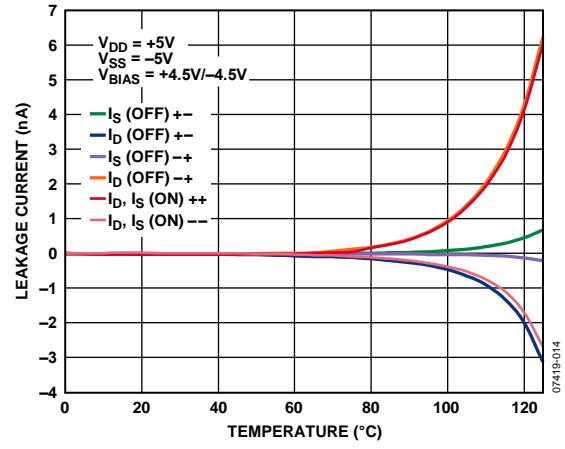


図 15. 温度の関数としてのリーク電流、5 V 両電源

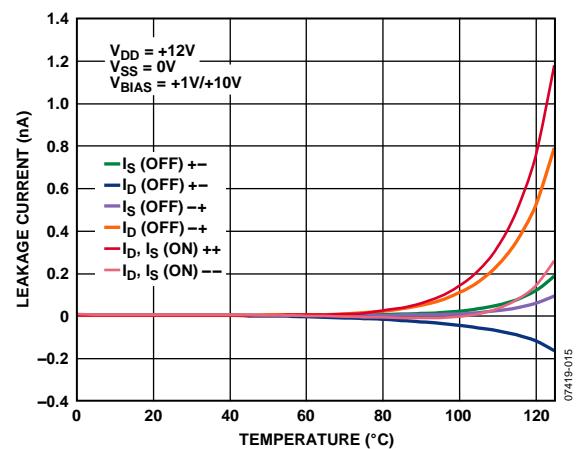


図 16. 温度の関数としてのリーク電流、12 V 単電源

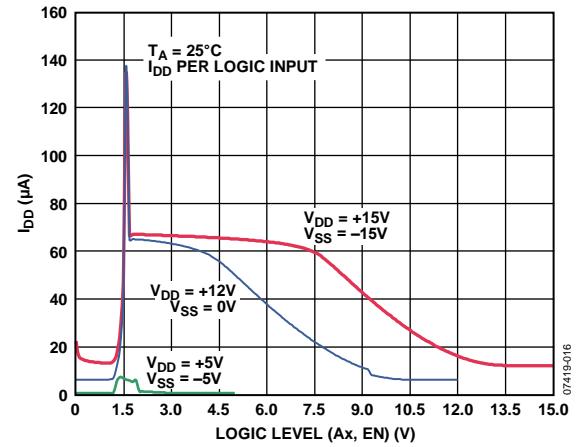


図 17. I_{DD} 対ロジック・レベル

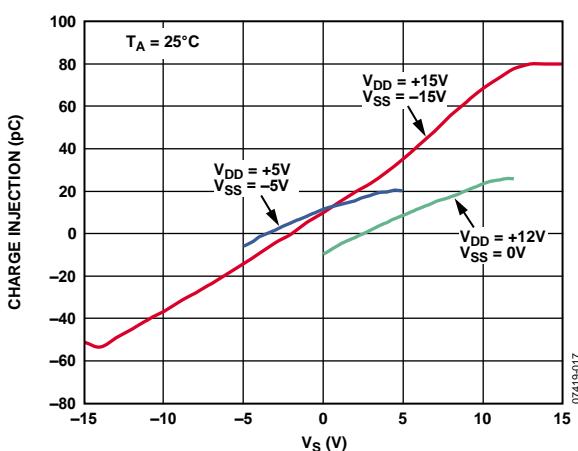


図 18. チャージ・インジェクション対ソース電圧

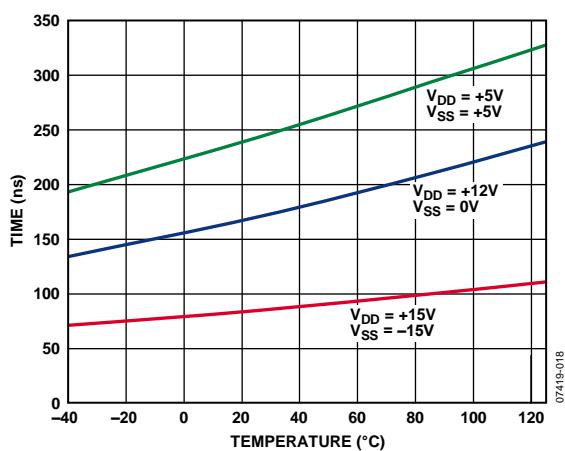


図 19.変化時間の温度特性

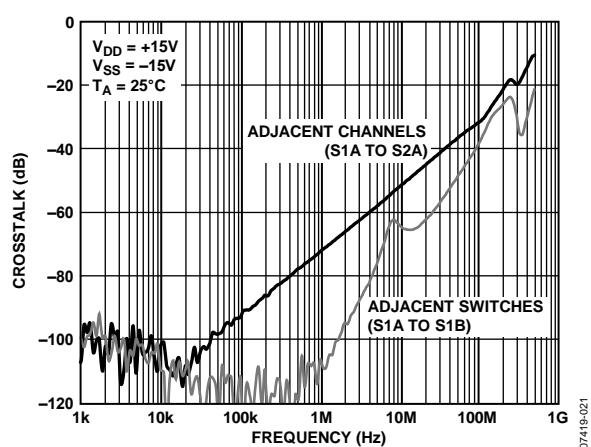


図 22.ADG1407 クロストークの周波数特性

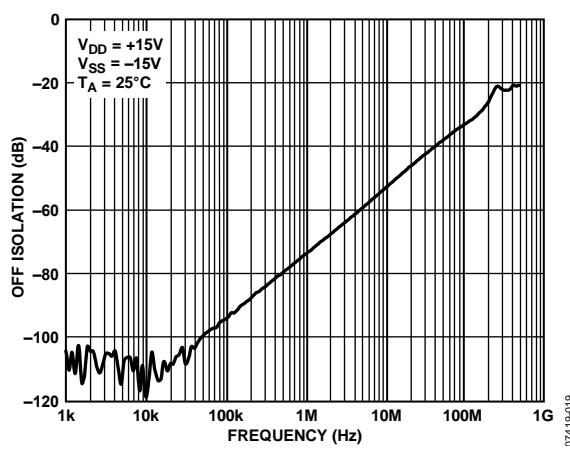


図 20.オフ時アイソレーションの周波数特性

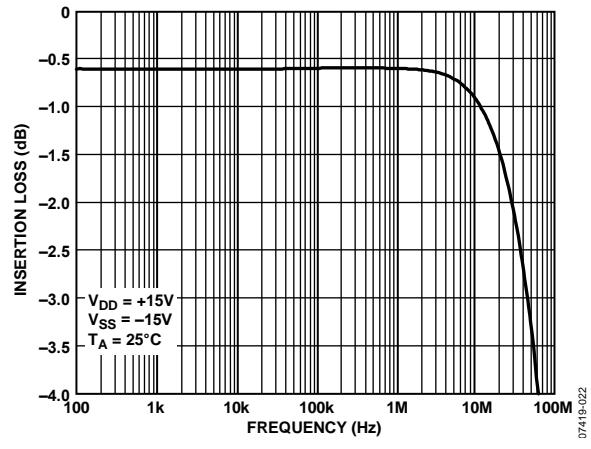


図 23.ADG1406 オン応答の周波数特性

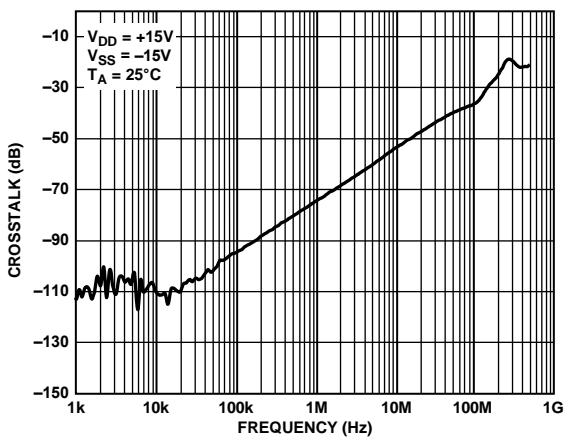


図 21.ADG1406 クロストークの周波数特性

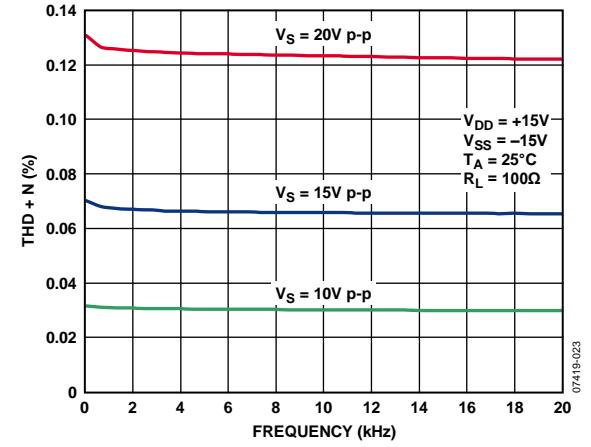


図 24.THD + N の周波数特性、15 V 両電源

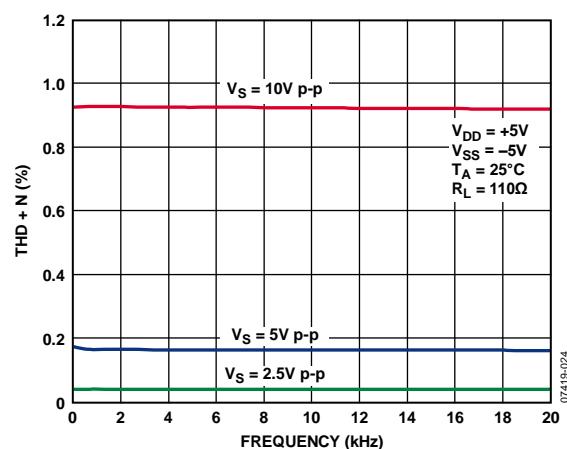


図 25.THD + N の周波数特性、5 V 両電源

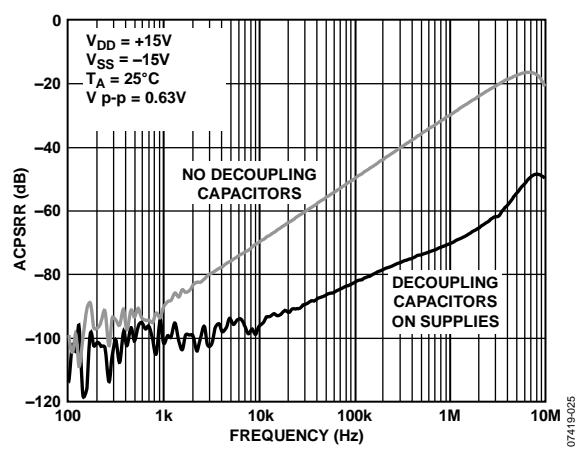
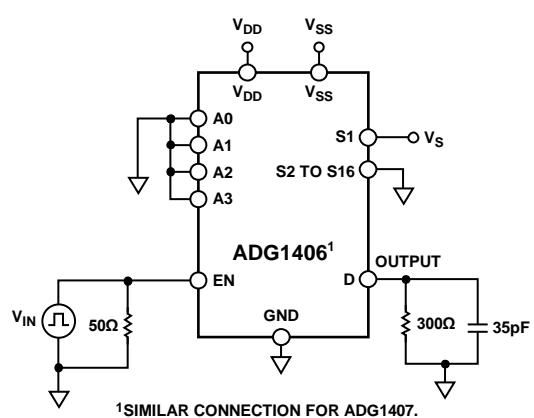
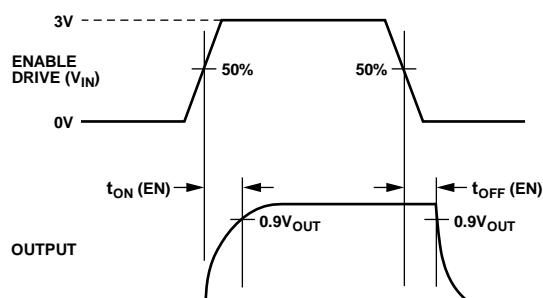
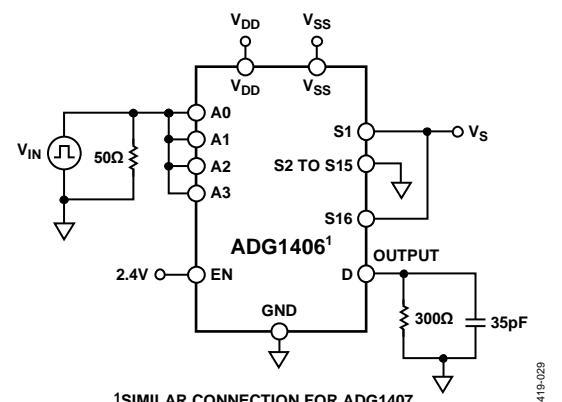
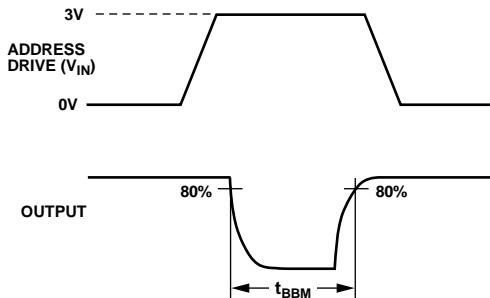
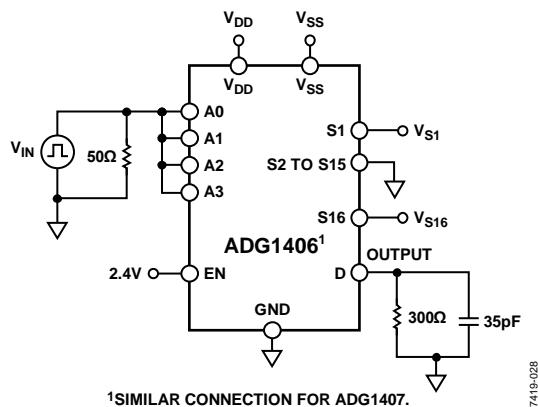
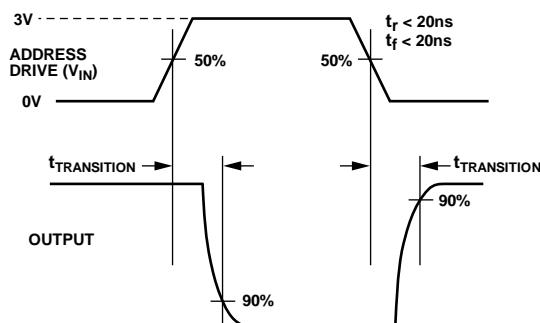
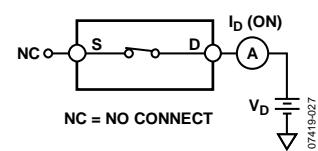
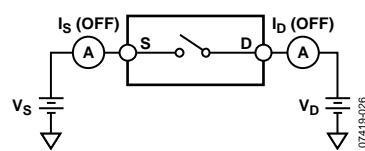
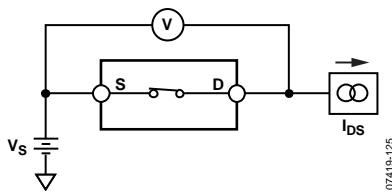


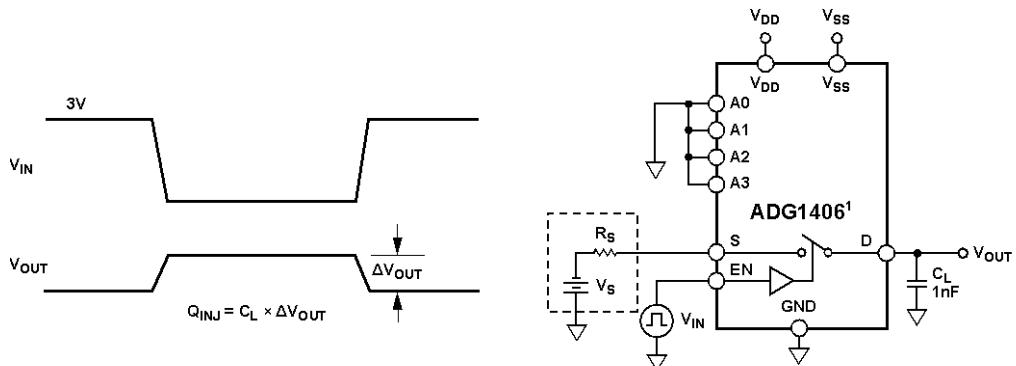
図 26.ACPSRR の周波数特性

用語

R_{ON}	D ピンと S ピンとの間の抵抗。	t_{BBM}	あるアドレス状態から別のアドレス状態へ切り替わるときの両スイッチの 80% ポイント間で測定したオフ時間。
ΔR_{ON}	任意の 2 チャンネルの R _{ON} の差。	V_{IL}	ロジック「0」の最大入力電圧。
R_{FLAT(ON)}	平坦性は、測定したオン抵抗の最大値と最小値の差として定義されます。	V_{IH}	ロジック「1」の最小入力電圧。
I_{S (Off)}	スイッチ「オフ」時のソース・リーク電流。	I_{INL}、I_{INH}	デジタル入力の入力電流。
I_{D (Off)}	スイッチ「オフ」時のドレイン・リーク電流。	I_{DD}	正電源電流。
I_D、I_{S (On)}	スイッチ「オン」時のチャンネル・リーク電流。	I_{SS}	負電源電流。
V_D、V_S	D、S ピンのアナログ電圧。	オフ時アイソレーション	「オフ」状態のチャンネルを通過する不要信号の大きさ。
C_{S (Off)}	オフ状態のチャンネル入力容量。	チャージ・インジェクション	スイッチング時にデジタル入力からアナログ出力へ伝達されるグリッチ・インパルスの大きさ。
C_{D (Off)}	オフ状態のチャンネル出力容量。	帯域幅	出力が 3 dB 減衰する周波数。
C_D、C_{S (On)}	スイッチ「オン」時の容量。	オン応答	「オン」状態にあるスイッチの周波数応答
C_{IN}	デジタル入力容量。	THD + N	高調波振幅と信号ノイズの和の基本波に対する比。
t_{ON (EN)}	デジタル入力の 50%/90% ポイントとスイッチ・オン状態との間の遅延時間。	ACPSRR (AC 電源除去比)	電源電圧ピンに現れるノイズとスブリヤス信号がスイッチ出力へ混入するのを防止するデバイスの能力を表します。デバイス上の DC 電圧が 0.62 V p-p の正弦波で変調されます。変調振幅に対する出力信号振幅の比が ACPSRR になります。
t_{OFF (EN)}	デジタル入力の 50%/90% ポイントとスイッチ「オフ」状態との間の遅延時間。		
t_{TRANSITION}	あるアドレス状態から別のアドレス状態へ切り替わるときのデジタル入力の 50%/90% ポイントとスイッチ・オン状態との間の遅延時間。		

テスト回路





¹SIMILAR CONNECTION FOR ADG1407.

07419-031

図 33. チャージ・インジェクション

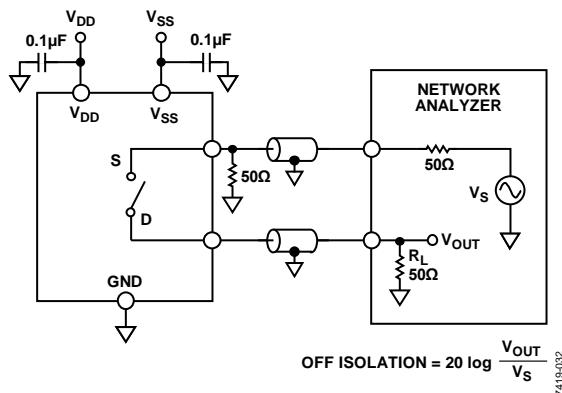


図 34. オフ時アイソレーション

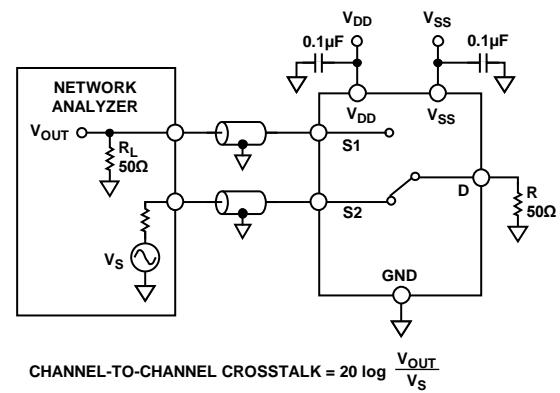


図 36. チャンネル間クロストーク

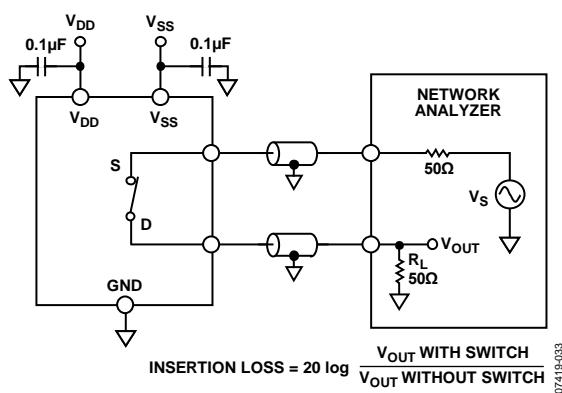


図 35. 帯域幅

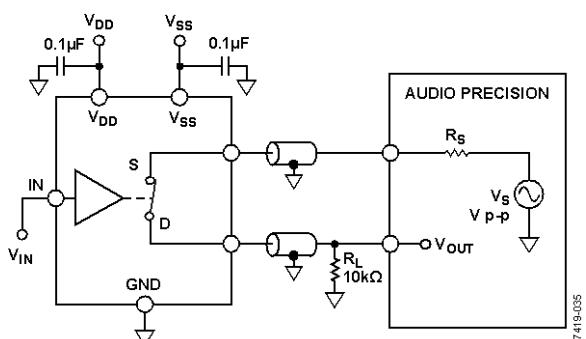
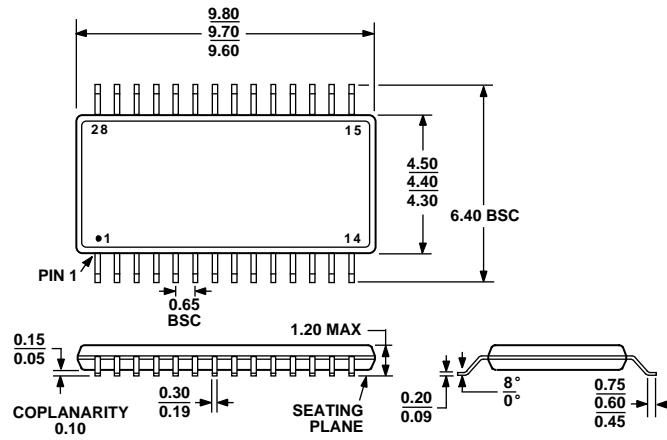


図 37. THD + ノイズ

外形寸法



COMPLIANT TO JEDEC STANDARDS MO-153-AE

図 38.28 ピン薄型シールド・スモール・アウトライン・パッケージ[TSSOP]

(RU-28)

寸法: mm

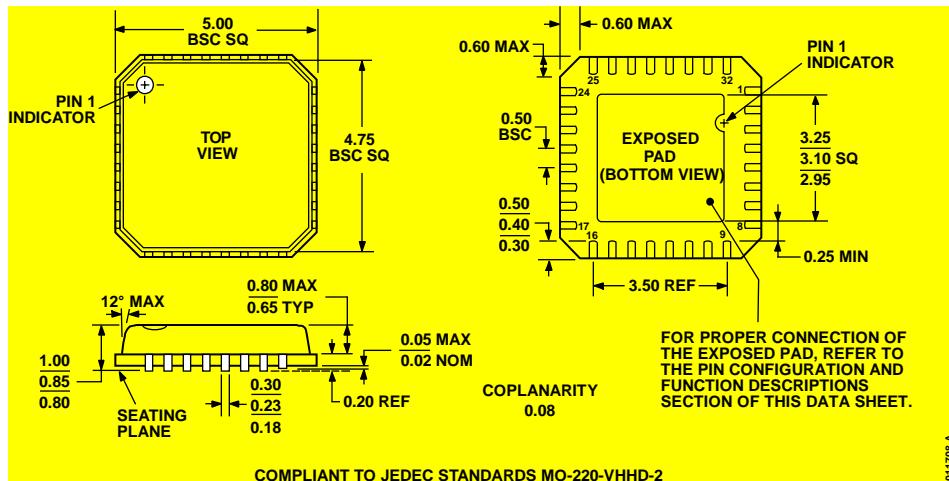


図 39.32 ピン・リードフレーム・チップ・スケール・パッケージ[LFCSP_VQ]

5 mm × 5 mm ボディ、極薄ワッド

(CP-32-2)

寸法: mm

オーダー・ガイド

Model	Temperature Range	Description	Package Option
ADG1406BRUZ ¹	-40°C to +125°C	28-Lead Thin Shrink Small Outline Package [TSSOP]	RU-28
ADG1406BRUZ-REEL7 ¹	-40°C to +125°C	28-Lead Thin Shrink Small Outline Package [TSSOP]	RU-28
ADG1406BCPZ-REEL7 ¹	-40°C to +125°C	32-Lead Lead Frame Chip Scale Package [LFCSP_VQ]	CP-32-2
ADG1407BRUZ ¹	-40°C to +125°C	28-Lead Thin Shrink Small Outline Package [TSSOP]	RU-28
ADG1407BRUZ-REEL7 ¹	-40°C to +125°C	28-Lead Thin Shrink Small Outline Package [TSSOP]	RU-28
ADG1407BCPZ-REEL7 ¹	-40°C to +125°C	32-Lead Lead Frame Chip Scale Package [LFCSP_VQ]	CP-32-2

¹ Z = RoHS 準拠製品