

# ADG1219

## 特長

フル信号範囲でのチャージ・インジェクション: 0.5 pC 以下  
 オフ容量: 2.5 pF  
 低リーコ: 85°Cで最大 0.6 nA  
 オン抵抗: 120 Ω  
 動作仕様: +12 V,  $\pm 15\text{ V}$   
 $V_L$ 電源が不要  
 3 Vロジック互換入力  
 レール to レール動作  
 8ピン SOT-23 パッケージを採用

## 機能ブロック図

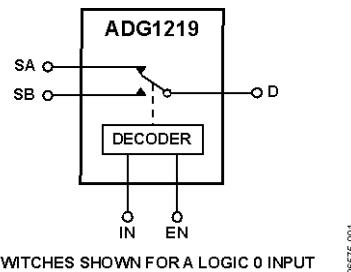


図 1.

## アプリケーション

自動テスト装置  
 データ・アクイジション・システム  
 バッテリ駆動のシステム  
 サンプル・アンド・ホールド・システム  
 オーディオ/ビデオ信号のルーティング  
 通信システム

## 概要

ADG1219 は、SPDT スイッチを内蔵するモノリシック iCMOS® デバイスです。EN 入力は、デバイスをイネーブルまたはディスエーブルするときに使います。ディスエーブルされると、すべてのチャンネルはスイッチ・オフされます。各スイッチはオンのとき等しく両方向に導通し、電源電圧までの入力信号レンジが可能です。各スイッチは、ブレーク・ビフォー・メーク・スイッチング動作を行います。

iCMOS (工業用 CMOS) モジュラー製造プロセスは、高電圧 CMOS 技術とバイポーラ技術とを組み合わせたものです。この技術は、他の高電圧では実現できなかったフットプリントで 33 V 動作が可能な広範囲な高性能アナログ IC の開発を可能にしました。iCMOS デバイスでは、従来型 CMOS プロセスを採用したアナログ IC とは異なり、高電源電圧に耐えると同時に、性能強化、大幅な消費電力削減、パッケージの小型化が可能になりました。

これらのマルチプレクサは、極めて小さい容量とチャージ・インジェクションを持つため、低グリッチと高速セトリングを必要とするデータ・アクイジションとサンプル・アンド・ホールドのアプリケーションに最適なソリューションになっています。図 2 に示すように、デバイスの全信号範囲でチャージ・インジェクションが小さくなっています。また、iCMOS構造により消

費電力が極めて少ないため、携帯型機器とバッテリ駆動の計装機器に最適なデバイスになっています。

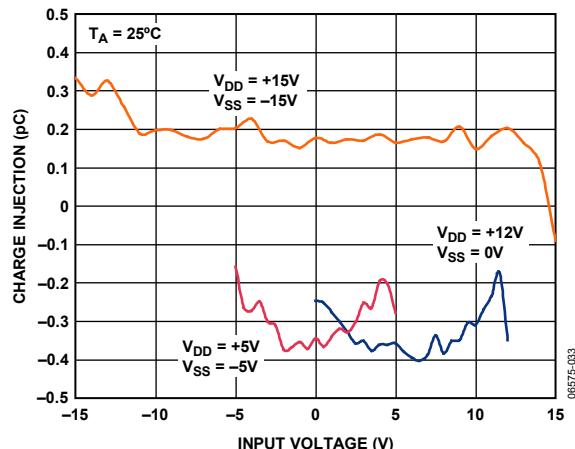


図 2. チャージ・インジェクション対入力電圧

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関する、あるいは利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものではありません。仕様は、予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。  
 ※日本語データシートは REVISION が古い場合があります。最新の内容については、英語版をご参照ください。

# 目次

特長	1	絶対最大定格	6
アプリケーション	1	ESD の注意	6
機能ブロック図	1	ピン配置およびピン機能説明	7
概要	1	代表的な性能特性	8
改訂履歴	2	テスト回路	12
仕様	3	用語	14
両電源	3	外形寸法	15
単電源	4	オーダー・ガイド	15

## 改訂履歴

4/08—Revision 0: Initial Version

# 仕様

## 両電源

特に指定のない限り、 $V_{DD} = 15 \text{ V} \pm 10\%$ 、 $V_{SS} = -15 \text{ V} \pm 10\%$ 、 $\text{GND} = 0 \text{ V}$ 。

表 1.

Parameters	B Version <sup>1</sup>			Unit	Test Conditions/Comments
	25°C	-40°C to +85°C	-40°C to +125°C		
ANALOG SWITCH					
Analog Signal Range				V	
On Resistance, $R_{ON}$	120		$V_{DD} \text{ to } V_{SS}$	$\Omega$ typ	$V_S = \pm 10 \text{ V}, I_S = -1 \text{ mA}$ ; see Figure 23
	200	240	270	$\Omega$ max	$V_{DD} = +13.5 \text{ V}, V_{SS} = -13.5 \text{ V}$
On Resistance Match Between Channels, $\Delta R_{ON}$	3.5			$\Omega$ typ	$V_S = \pm 10 \text{ V}, I_S = -1 \text{ mA}$
	6	10	12	$\Omega$ max	
On Resistance Flatness, $R_{FLAT(ON)}$	20			$\Omega$ typ	$V_S = -5 \text{ V}, 0 \text{ V}, +5 \text{ V}; I_S = -1 \text{ mA}$
	64	76	84	$\Omega$ max	
LEAKAGE CURRENTS					
Source Off Leakage, $I_S$ (Off)	$\pm 0.004$			nA typ	$V_{DD} = +16.5 \text{ V}, V_{SS} = -16.5 \text{ V}$
	$\pm 0.1$	$\pm 0.6$	$\pm 1$	nA max	$V_S = \pm 10 \text{ V}, V_S = \pm 10 \text{ V}$ ; see Figure 24
Drain Off Leakage, $I_D$ (Off)	$\pm 0.009$			nA typ	$V_S = \pm 10 \text{ V}, V_S = \pm 10 \text{ V}$ ; see Figure 24
	$\pm 0.1$	$\pm 0.6$	$\pm 1$	nA max	
Channel On Leakage, $I_D, I_S$ (On)	$\pm 0.02$			nA typ	$V_S = V_D = \pm 10 \text{ V}$ ; see Figure 25
	$\pm 0.2$	$\pm 0.6$	$\pm 1$	nA max	
DIGITAL INPUTS					
Input High Voltage, $V_{INH}$			2.0	V min	
Input Low Voltage, $V_{INL}$			0.8	V max	
Input Current, $I_{INL}$ or $I_{INH}$	0.005		$\pm 0.1$	$\mu\text{A}$ typ	$V_{IN} = V_{INL}$ or $V_{INH}$
Digital Input Capacitance, $C_{IN}$	2			$\mu\text{A}$ max	
				pF typ	
DYNAMIC CHARACTERISTICS <sup>2</sup>					
Transition Time, $t_{TRANSITION}$	140			ns typ	$R_L = 300 \Omega, C_L = 35 \text{ pF}$
	170	200	230	ns max	$V_S = 10 \text{ V}$ ; see Figure 30
$t_{ON}$ (EN)	85			ns typ	$R_L = 300 \Omega, C_L = 35 \text{ pF}$
	105	130	140	ns max	$V_S = 10 \text{ V}$ ; see Figure 30
$t_{OFF}$ (EN)	105			ns typ	$R_L = 300 \Omega, C_L = 35 \text{ pF}$
	125	150	170	ns max	$V_S = 10 \text{ V}$ ; see Figure 30
Break-Before-Make Time Delay, $t_{BBM}$	40			ns typ	$R_L = 300 \Omega, C_L = 35 \text{ pF}$
			10	ns min	$V_{S1} = V_{S2} = 10 \text{ V}$ ; see Figure 31
Charge Injection	0.1			pC typ	$V_S = 0 \text{ V}, R_S = 0 \Omega, C_L = 1 \text{ nF}$ ; see Figure 32
Off Isolation	77			dB typ	$R_L = 50 \Omega, C_L = 5 \text{ pF}, f = 1 \text{ MHz}$ ; see Figure 26
Channel-to-Channel Crosstalk	80			dB typ	$R_L = 50 \Omega, C_L = 5 \text{ pF}, f = 1 \text{ MHz}$ ; see Figure 27
Total Harmonic Distortion + Noise	0.15			% typ	$R_L = 10 \text{ k}\Omega, 5 \text{ V rms}, f = 20 \text{ Hz to } 20 \text{ kHz}$
-3 dB Bandwidth	520			MHz typ	$R_L = 50 \Omega, C_L = 5 \text{ pF}$ ; see Figure 28
$C_S$ (Off)	2.5			pF typ	$f = 1 \text{ MHz}; V_S = 0 \text{ V}$
	3.3			pF max	$f = 1 \text{ MHz}; V_S = 0 \text{ V}$
$C_D$ (Off)	4.3			pF typ	$f = 1 \text{ MHz}; V_S = 0 \text{ V}$
	5.1			pF max	$f = 1 \text{ MHz}; V_S = 0 \text{ V}$
$C_D, C_S$ (On)	7.5			pF typ	$f = 1 \text{ MHz}; V_S = 0 \text{ V}$
	10			pF max	$f = 1 \text{ MHz}; V_S = 0 \text{ V}$

Parameters	B Version <sup>1</sup>			Unit	Test Conditions/Comments
	25°C	-40°C to +85°C	-40°C to +125°C		
POWER REQUIREMENTS					
I <sub>DD</sub>	0.001		1.0	μA typ	V <sub>DD</sub> = +16.5 V, V <sub>SS</sub> = -16.5 V
I <sub>DD</sub>	140		170	μA max	Digital inputs = 0 V or V <sub>DD</sub>
I <sub>SS</sub>	0.001		1.0	μA typ	Digital inputs = 5 V
V <sub>DD</sub> /V <sub>SS</sub>			±5/±16.5	μA max	Digital inputs = 0 V, 5 V or V <sub>DD</sub>
				V min/max	V <sub>DD</sub>   =  V <sub>SS</sub>

<sup>1</sup> B バージョンの温度範囲は-40°C～+125°C。

2 設計上保証しますが、出荷テストは行いません。

## 单電源

特に指定のない限り、V<sub>DD</sub> = 12 V ± 10%、V<sub>SS</sub> = 0 V、GND = 0 V。

表 2.

Parameters	B Version <sup>1</sup>			Unit	Test Conditions/Comments
	25°C	-40°C to +85°C	-40°C to +125°C		
ANALOG SWITCH					
Analog Signal Range		0 V to V <sub>DD</sub>		V	
On Resistance, R <sub>ON</sub>	300			Ω typ	V <sub>S</sub> = 0 V to 10 V, I <sub>S</sub> = -1 mA; see Figure 23
	475	567	625	Ω max	V <sub>DD</sub> = 10.8 V, V <sub>SS</sub> = 0 V
On Resistance Match Between Channels, ΔR <sub>ON</sub>	4.5			Ω typ	V <sub>S</sub> = 0 V to 10 V, I <sub>S</sub> = -1 mA
	16	26	27	Ω max	
On Resistance Flatness, R <sub>FLAT(ON)</sub>	60			Ω typ	V <sub>S</sub> = 3 V, 6 V, 9 V, I <sub>S</sub> = -1 mA
LEAKAGE CURRENTS					
Source Off Leakage, I <sub>S</sub> (Off)	±0.00 6			nA typ	V <sub>DD</sub> = 13.2 V
	±0.1	±0.6	±1	nA max	V <sub>S</sub> = 1 V/10 V, V <sub>D</sub> = 10 V/1 V; see Figure 24
Drain Off Leakage, I <sub>D</sub> (Off)	±0.00 6			nA typ	V <sub>S</sub> = 1 V/10 V, V <sub>D</sub> = 10 V/1 V; see Figure 24
	±0.1	±0.6	±1	nA max	
Channel On Leakage, I <sub>D</sub> , I <sub>S</sub> (On)	±0.02 ±0.2	±0.6	±1	nA typ nA max	V <sub>S</sub> = V <sub>D</sub> = 1 V or 10 V; see Figure 25
DIGITAL INPUTS					
Input High Voltage, V <sub>INH</sub>		2.0		V min	
Input Low Voltage, V <sub>INL</sub>		0.8		V max	
Input Current, I <sub>INL</sub> or I <sub>INH</sub>	0.001		±0.1	μA typ μA max	V <sub>IN</sub> = V <sub>INL</sub> or V <sub>INH</sub>
Digital Input Capacitance, C <sub>IN</sub>	3			pF typ	
DYNAMIC CHARACTERISTICS <sup>2</sup>					
Transition Time, t <sub>TRANSITION</sub>	195			ns typ	R <sub>L</sub> = 300 Ω, C <sub>L</sub> = 35 pF
	250	300	340	ns max	V <sub>S</sub> = 8 V; see Figure 30
t <sub>ON</sub> (EN)	120			ns typ	R <sub>L</sub> = 300 Ω, C <sub>L</sub> = 35 pF
	150	190	210	ns max	V <sub>S</sub> = 8 V; see Figure 30
t <sub>OFF</sub> (EN)	145			ns typ	R <sub>L</sub> = 300 Ω, C <sub>L</sub> = 35 pF
	185	220	255	ns max	V <sub>S</sub> = 8 V; see Figure 30
Break-Before-Make Time Delay, t <sub>BBM</sub>	70			ns typ	R <sub>L</sub> = 300 Ω, C <sub>L</sub> = 35 pF
		10		ns min	V <sub>S1</sub> = V <sub>S2</sub> = 8 V; see Figure 31
Charge Injection	-0.8			pC typ	V <sub>S</sub> = 6 V, R <sub>S</sub> = 0 Ω, C <sub>L</sub> = 1 nF; see Figure 32
Off Isolation	80			dB typ	R <sub>L</sub> = 50 Ω, C <sub>L</sub> = 5 pF, f = 1 MHz;

<b>Parameters</b>	<b>B Version<sup>1</sup></b>			<b>Unit</b>	<b>Test Conditions/Comments</b>
	<b>25°C</b>	<b>-40°C to +85°C</b>	<b>-40°C to +125°C</b>		
Channel-to-Channel Crosstalk	80			dB typ	see Figure 26 $R_L = 50 \Omega$ , $C_L = 5 \text{ pF}$ , $f = 1 \text{ MHz}$ ; see Figure 27
-3 dB Bandwidth	400			MHz typ	$R_L = 50 \Omega$ , $C_L = 5 \text{ pF}$ ; see Figure 28
$C_S$ (Off)	2.9			pF typ	$f = 1 \text{ MHz}$ ; $V_S = 6 \text{ V}$
	3.7			pF max	$f = 1 \text{ MHz}$ ; $V_S = 6 \text{ V}$
$C_D$ (Off)	5			pF typ	$f = 1 \text{ MHz}$ ; $V_S = 6 \text{ V}$
	5.8			pF max	$f = 1 \text{ MHz}$ ; $V_S = 6 \text{ V}$
$C_D$ , $C_S$ (On)	8.5			pF typ	$f = 1 \text{ MHz}$ ; $V_S = 6 \text{ V}$
	11			pF max	$f = 1 \text{ MHz}$ ; $V_S = 6 \text{ V}$
<b>POWER REQUIREMENTS</b>					
$I_{DD}$	0.001		1.0	$\mu\text{A}$ typ	$V_{DD} = 13.2 \text{ V}$ Digital inputs = 0 V or $V_{DD}$
$I_{DD}$	140		170	$\mu\text{A}$ max	Digital inputs = 5 V
$V_{DD}$			5/16.5	$\mu\text{A}$ typ	
				$V_{min/max}$	$V_{SS} = 0 \text{ V}$ , GND = 0 V

<sup>1</sup> B バージョンの温度範囲は-40°C～+125°C。

<sup>2</sup> 設計上保証しますが、出荷テストは行いません。

## 絶対最大定格

特に指定のない限り、 $T_A = 25^\circ\text{C}$ 。

表 3.

Parameter	Rating
$V_{DD}$ to $V_{SS}$	35 V
$V_{DD}$ to GND	-0.3 V to +25 V
$V_{SS}$ to GND	+0.3 V to -25 V
Analog Inputs <sup>1</sup>	$V_{SS} - 0.3 \text{ V}$ to $V_{DD} + 0.3 \text{ V}$ or 30 mA, whichever occurs first
Digital Inputs <sup>1</sup>	GND - 0.3 V to $V_{DD} + 0.3 \text{ V}$ or 30 mA, whichever occurs first
Peak Current, S or D	100 mA (pulsed at 1 ms, 10% duty cycle maximum)
Continuous Current per Channel, S or D	30 mA
Operating Temperature Range Industrial (B Version)	-40°C to +125°C
Storage Temperature Range	-65°C to +150°C
Junction Temperature	150°C
8-Lead SOT-23, $\theta_{JA}$ Thermal Impedance	211.5°C/W
Reflow Soldering Peak Temperature, Pb Free	260°C

<sup>1</sup> IN、S、またはDでの過電圧は内部ダイオードでクランプされます。  
電流は、規定された最大定格に制限してください。

上記の絶対最大定格を超えるストレスを加えるとデバイスに恒久的な損傷を与えることがあります。この規定はストレス定格の規定のみを目的とするものであり、この仕様の動作の節に記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くとデバイスの信頼性に影響を与えます。

### ESD の注意



ESD（静電放電）の影響を受けやすいデバイスです。電荷を帯びたデバイスや回路ボードは、検知されないまま放電することがあります。本製品は当社独自の特許技術である ESD 保護回路を内蔵していますが、デバイスが高エネルギーの静電放電を被った場合、損傷を生じる可能性があります。したがって、性能劣化や機能低下を防止するため、ESD に対する適切な予防措置を講じることをお勧めします。

## ピン配置およびピン機能説明

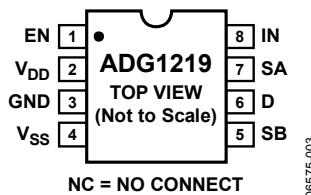


図 3.SOT-23 のピン配置

表 4. ピン機能の説明

ピン番号	記号	説明
1	EN	アクティブ・ハイのデジタル入力。このピンがロー・レベルのとき、デバイスはディスエーブルされるため、すべてのスイッチがターンオフします。このピンがハイ・レベルのとき、IN ロジック入力によりターンオンするスイッチが指定されます。
2	V <sub>DD</sub>	正電源電位。
3	GND	グラウンド基準電圧(0 V)。
4	V <sub>SS</sub>	最も負側の電源電位。
5	SB	ソース・ピン。入力または出力。
6	D	ドレイン・ピン。入力または出力。
7	SA	ソース・ピン。入力または出力。
8	IN	ロジック・コントロール入力。

表 5. 真理値表

EN	IN	Switch A	Switch B
0	X	Off	Off
1	0	On	Off
1	1	Off	On

## 代表的な性能特性

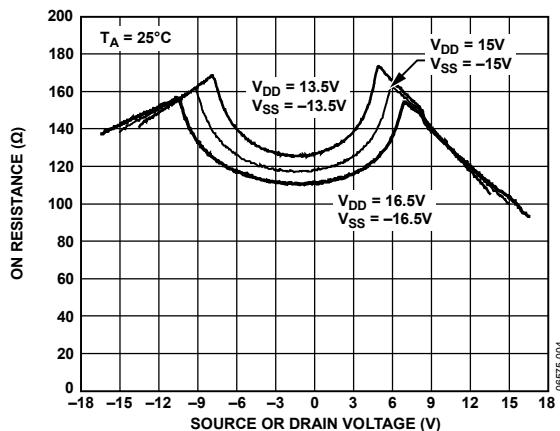
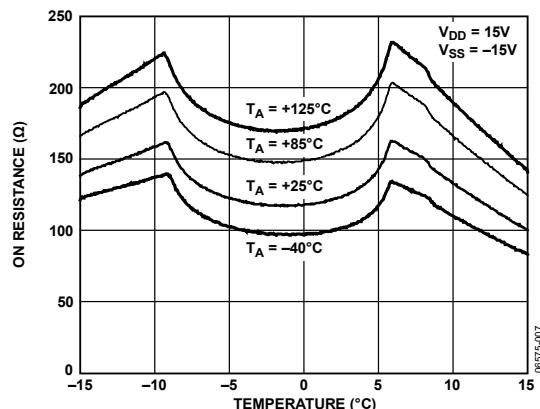
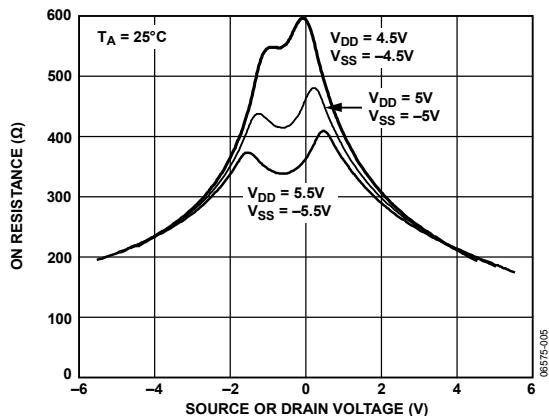
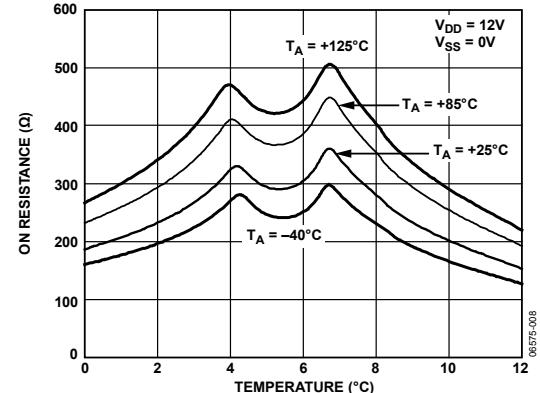
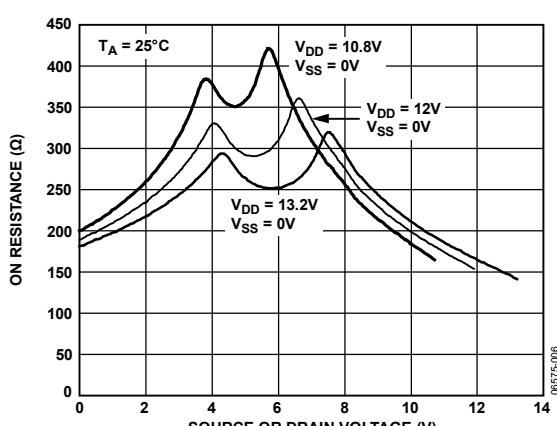
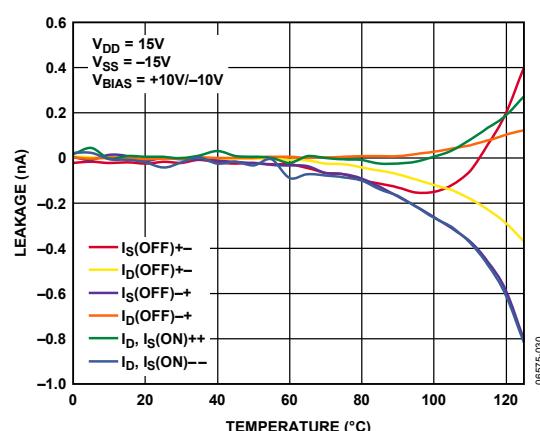
図 4. $V_D$  ( $V_S$ )の関数としてのオン抵抗、両電源図 7. $V_D$  ( $V_S$ )の関数としてのさまざまな温度でのオン抵抗、両電源図 5. $V_D$  ( $V_S$ )の関数としてのオン抵抗、両電源図 8. $V_D$  ( $V_S$ )の関数としてのさまざまな温度でのオン抵抗、単電源図 6. $V_D$  ( $V_S$ )の関数としてのオン抵抗、単電源

図 9. 温度の関数としてのリーク電流、15 V 両電源

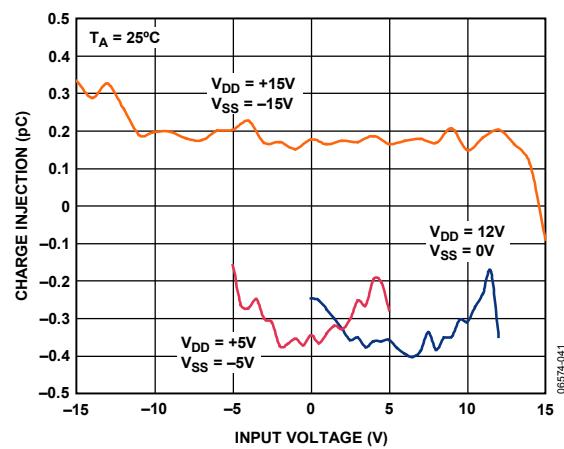
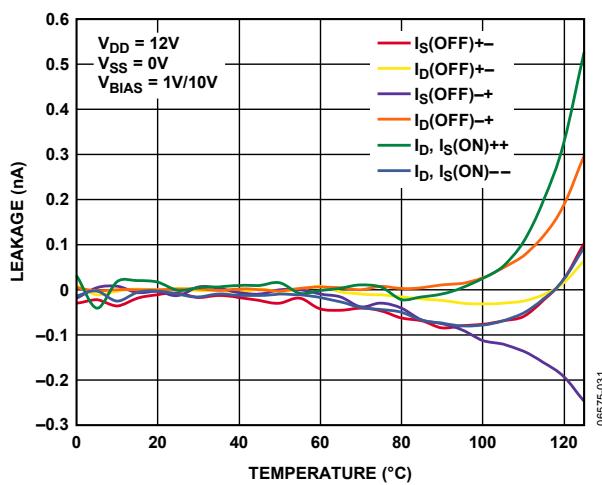
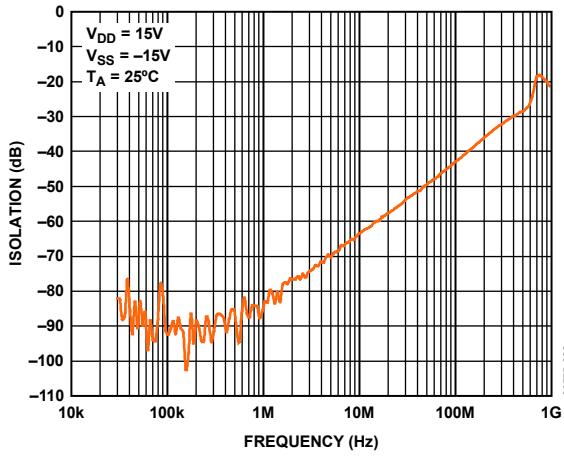
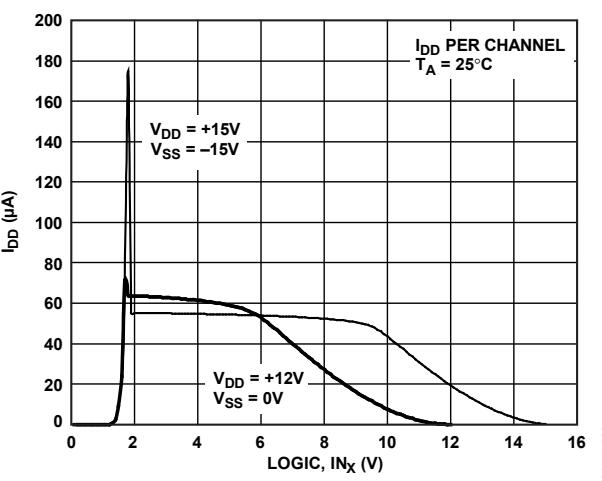
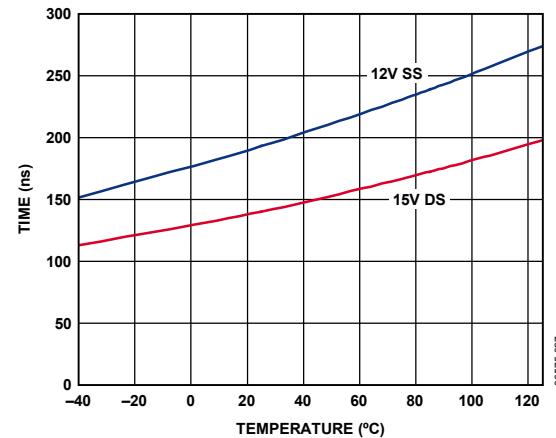
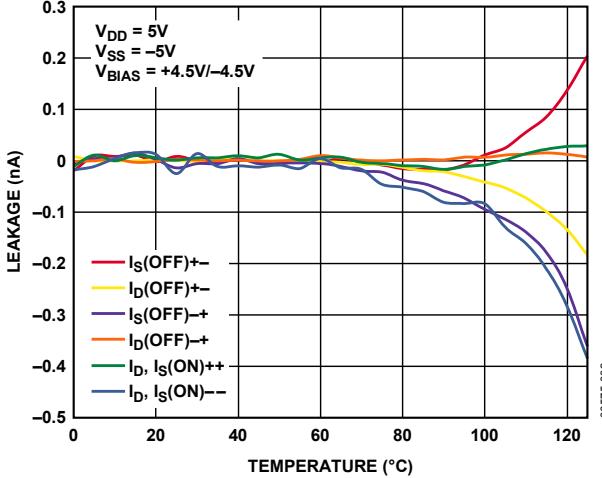


Figure 10. 温度の関数としてのリーク電流、12 V 単電源



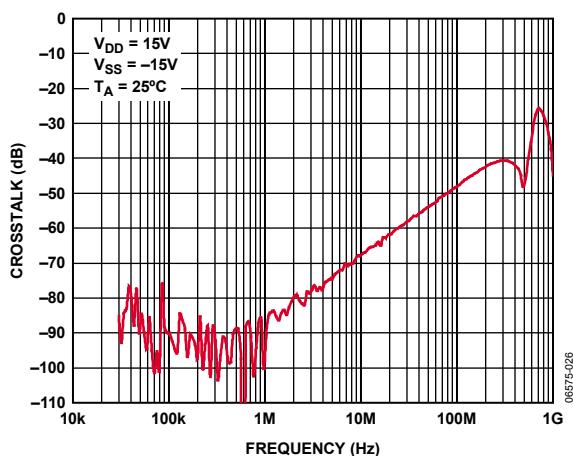


図 16.クロストークの周波数特性

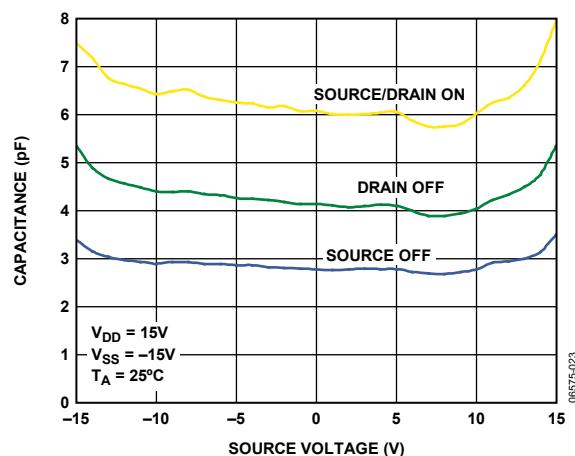


図 19.容量対ソース電圧、両電源

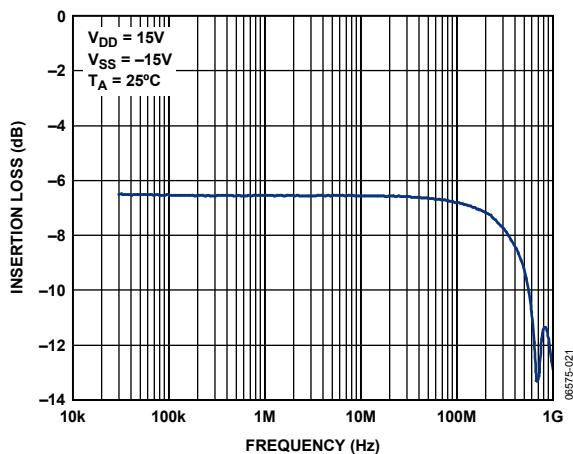


図 17.オン応答の周波数特性

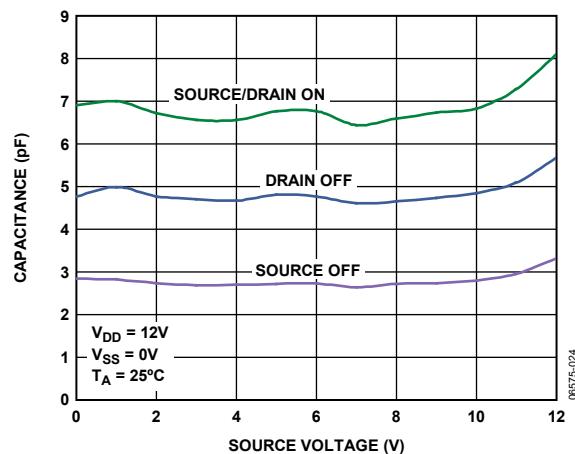


図 20.容量対ソース電圧、単電源

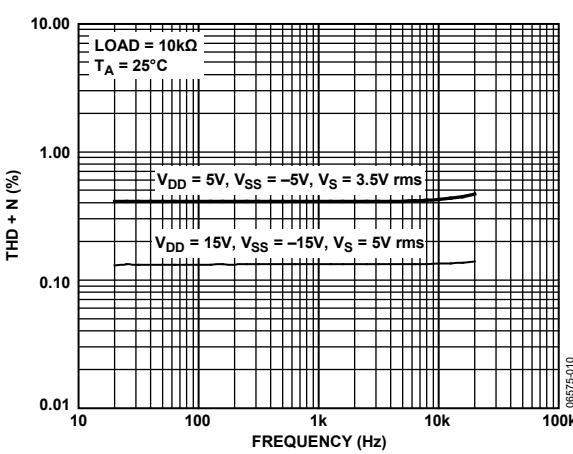


図 18.THD + N の周波数特性

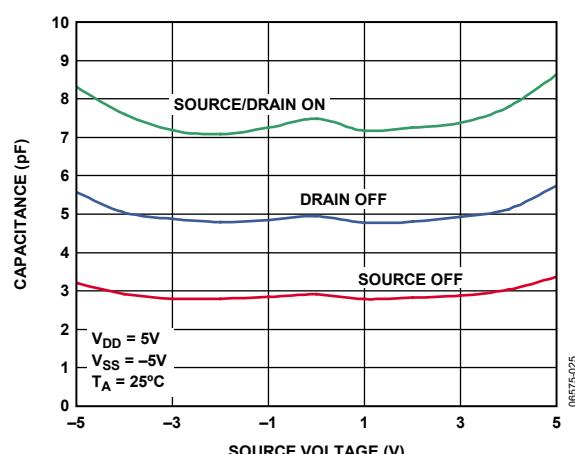


図 21.容量対ソース電圧、両電源

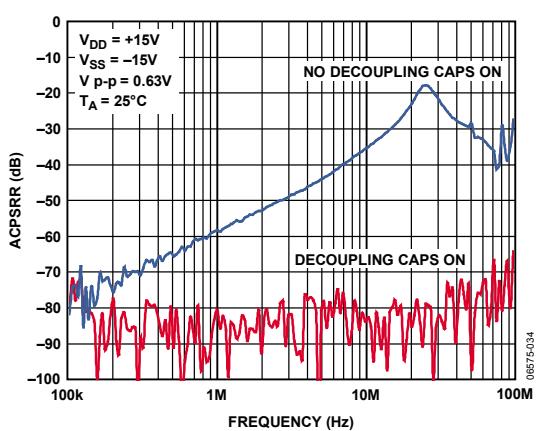


図 22.ACPSRR の周波数特性

## テスト回路

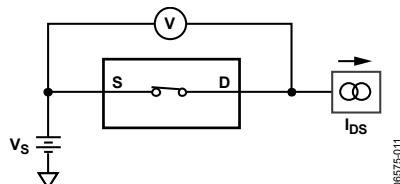


図 23. オン抵抗

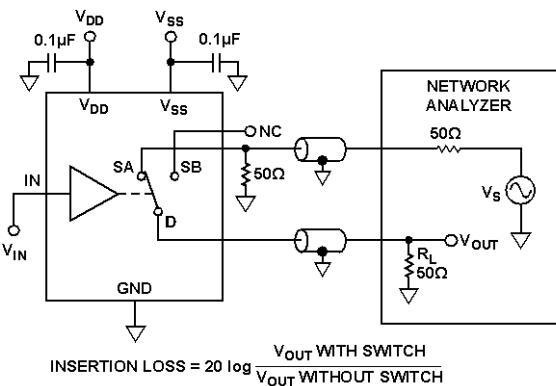


図 27. チャンネル間クロストーク

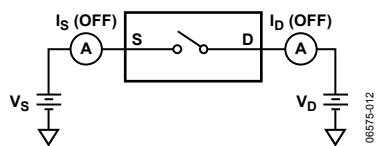


図 24. オフ時リーケ

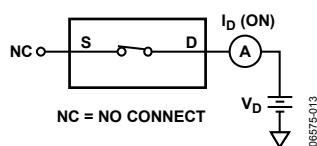


図 25. オン時リーケ

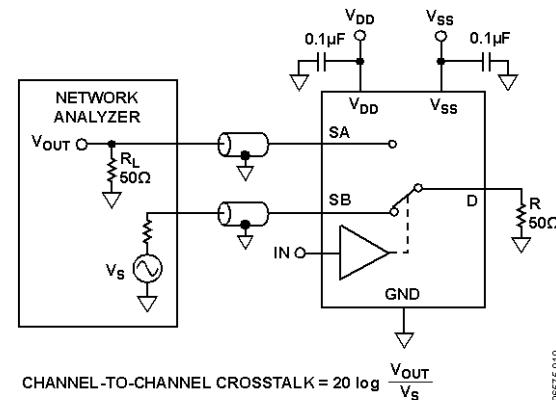


図 28. 帯域幅

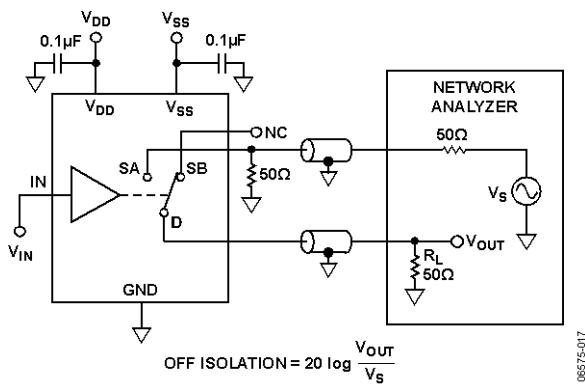


図 26. オフ時アイソレーション

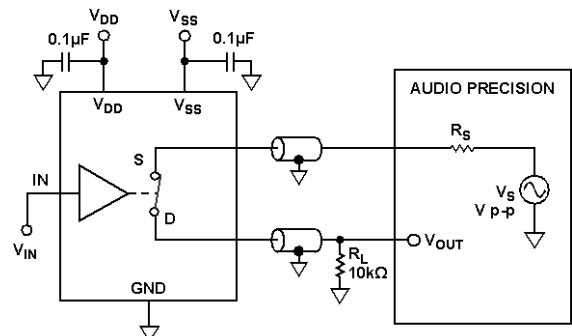


図 29. THD + ノイズ

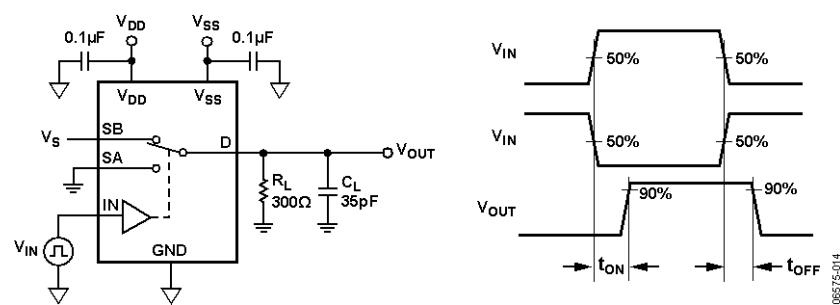


図 30.スイッチング時間

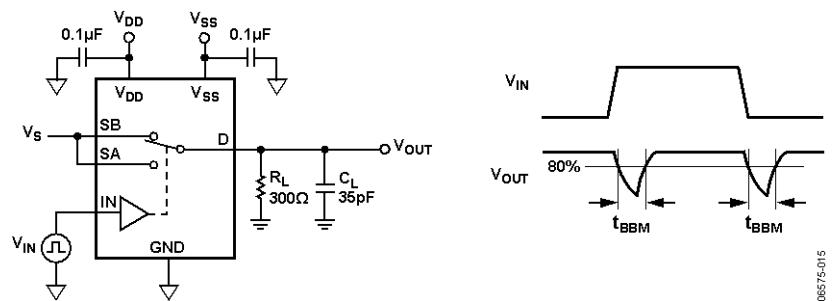


図 31.ブレーク・ビフォー・メーク時間遅延

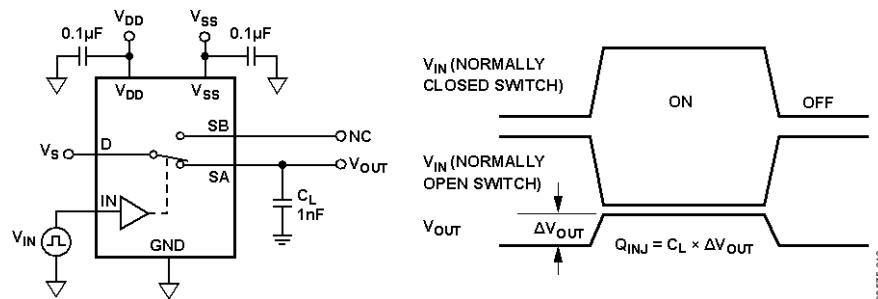


図 32.チャージ・インジェクション

## 用語

### **I<sub>DD</sub>**

正の電源電流。

### **I<sub>SS</sub>**

負電源電流。

### **V<sub>D</sub> (V<sub>S</sub>)**

D、S ピンのアナログ電圧。

### **R<sub>ON</sub>**

D-S 間の抵抗

### **R<sub>FLAT(ON)</sub>**

平坦性は、仕様で規定されたアナログ信号範囲におけるオン抵抗の最大値と最小値の差として定義されます。

### **I<sub>S</sub> (Off)**

スイッチ「オフ」時のソース・リーク電流。

### **I<sub>D</sub> (Off)**

スイッチ「オフ」時のドレイン・リーク電流。

### **I<sub>D</sub>、I<sub>S</sub> (On)**

スイッチ「オン」時のチャンネル・リーク電流。

### **V<sub>INL</sub>**

ロジック「0」の最大入力電圧。

### **V<sub>INH</sub>**

ロジック「1」の最小入力電圧。

### **I<sub>INL</sub> (I<sub>INH</sub>)**

デジタル入力の入力電流。

### **C<sub>S</sub> (Off)**

スイッチ「オフ」時のソース容量。グラウンドを基準として測定。

### **C<sub>D</sub> (Off)**

スイッチ「オフ」時のドレイン容量。グラウンドを基準として測定。

### **C<sub>D</sub>、C<sub>S</sub> (On)**

スイッチ「オン」時の容量。グラウンドを基準として測定。

### **C<sub>IN</sub>**

デジタル入力容量。

### **t<sub>ON</sub> (EN)**

デジタル入力の 50%/90%ポイントとスイッチ・オン状態との間の遅延時間。

### **t<sub>OFF</sub> (EN)**

デジタル入力の 50%/90%ポイントとスイッチ・オン状態との間の遅延時間。

### **t<sub>TRANSITION</sub>**

あるアドレス状態から別のアドレス状態へ切り替わるときのデジタル入力の 50%/90%ポイントとスイッチ・オン状態との間の遅延時間。

### **T<sub>BBM</sub>**

あるアドレス状態から別のアドレス状態へ切り替わるときの両スイッチの 80%ポイント間で測定したオフ時間。

### **チャージ・インジェクション**

スイッチング時にデジタル入力からアナログ出力へ伝達されるグリッチ・インパルスの大きさ。

### **オフ時アイソレーション**

「オフ」状態のスイッチを通過する不要信号の大きさ。

### **クロストーク**

寄生容量に起因して 1 つのチャンネルから別のチャンネルに伝達される不要信号の大きさ。

### **帯域幅**

出力が 3 dB 減衰する周波数は。

### **オン応答**

「オン」状態にあるスイッチの周波数応答

### **挿入損失**

スイッチのオン抵抗に起因する損失。

### **合計高調波歪み(THD + N)**

高調波振幅と信号ノイズの和の基本波に対する比。

### **AC 電源変動除去比(ACPSRR)**

電源電圧ピンに現れるノイズとスプリアス信号がスイッチ出力へ混入するのを防止するデバイスの能力を表します。デバイスの DC 電圧が 0.62 V p-p の正弦波で変調されます。出力の信号振幅の、変調振幅に対する比が ACPSRR です。

## 外形寸法

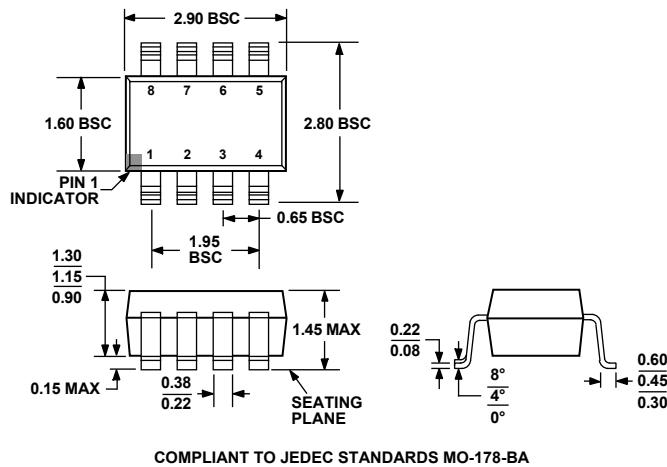


図 33.8 ピン・スマール・アウトライン・トランジスタ・パッケージ[SOT-23]  
(RJ-8)  
寸法: mm

## オーダー・ガイド

Model	Temperature Range	Package Description	Package Option	Branding
ADG1219BRJZ-R2 <sup>1</sup>	-40°C to +125°C	8-Lead Lead Small Outline Transistor Package [SOT-23]	RJ-8	S24
ADG1219BRJZ-REEL7	-40°C to +125°C	8-Lead Lead Small Outline Transistor Package [SOT-23]	RJ-8	S24

<sup>1</sup> Z = RoHS 準拠製品