

ADA4850-1/ADA4850-2

特長

パワーダウン時の超低消費電流:150nA/アンプ (max)

無負荷時低電源電流:2.4mA/アンプ

高速性能

−3dB帯域幅:175MHz

スルーレート:220V/μs

セトリング時間(0.1%):85ns

優れたビデオ仕様

0.1dB平坦性:14MHz

微分ゲイン:0.12%

微分位相:0.09°

単電源動作:2.7~6V

レールtoレール出力

出力振幅:各電源レールから80mV以内

低電圧オフセット:0.6mV

アプリケーション

携帯型マルチメディア・プレーヤ

ビデオ・カメラ

デジタル・スチル・カメラ

民生用ビデオ機器

概要

ADA4850-1/ADA4850-2は、超低消費電流のパワーダウン機能を備えた低価格、高速、電圧帰還型のレールtoレール出力オペアンプです。低価格にもかかわらず、全体的に優れた性能と高い融通性を発揮します。これらのアンプは175MHzの−3dB帯域幅と220V/μsのスルーレートを備えているので、多くの汎用の高速アプリケーションに最適です。

ADA4850-1/ADA4850-2は2.7Vから6Vまでの範囲の電源電圧で動作するように設計されており、電源電流はアンプ当たりわずか2.4mAに低減されています。パワーダウン・モード時には、電源電流を150nA未満まで低減できることから、バッテリー駆動のアプリケーションにも最適です。

入力振幅の範囲は負の電源レールの下側200mVから正の電源レールの下側2.2Vまでで、ADA4850ファミリーは真の単電源動作が可能となっています。一方、出力側では、負の電源レールの上側80mVから正の電源レールの下側80mVまでの振幅動作が可能となっています。

このアンプは低価格、優れた微分ゲイン(0.12%)と微分位相(0.09°)、および14MHzまでの0.1dB平坦性という特性を兼ね備えているので、ビデオ機器のアプリケーションにも最適です。

REV.A

ピン配置

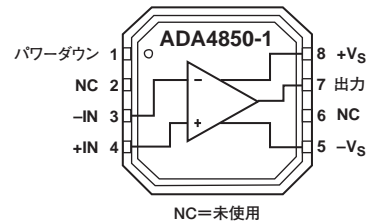


図1. 8ピンLFCSP(3mm×3mm)

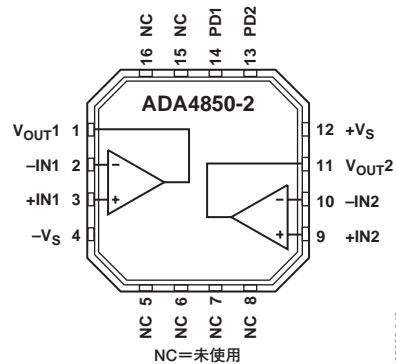


図2. 16ピンLFCSP(3mm×3mm)

ADA4850-1/ADA4850-2は拡張温度範囲(−40~+125°C)で動作するように設計されています。

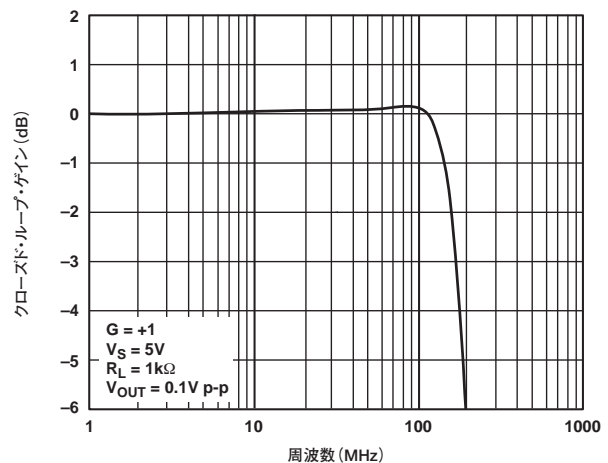


図3. 小信号の周波数応答特性

† 特許出願中

アナログ・デバイセズ社は、提供する情報が正確で信頼できるものであることを期していますが、その情報の利用に関して、あるいはその利用によって生じる第三者の特許やその他の権利の侵害に関して一切の責任を負いません。また、アナログ・デバイセズ社の特許または特許の権利の使用を明示的または暗示的に許諾するものではありません。仕様は予告なく変更される場合があります。本紙記載の商標および登録商標は、各社の所有に属します。日本語データシートは、REVISIONが古い場合があります。最新の内容については、英語版をご参照ください。©2005 Analog Devices, Inc. All rights reserved.

ADA4850-1/ADA4850-2

目次

+3V電源電圧時の仕様	3	ヘッドルームとオーバードライブ回復時間に関する 考慮事項	12
+5V電源電圧時の仕様	4	ADA4850-1/ADA4850-2のバイポーラ電源動作	13
絶対最大定格	5	パワーダウン・ピン	13
熱抵抗値	5	外形寸法	14
ESDに関する注意	5	オーダー・ガイド	14
代表的な性能特性	6		
回路の説明	12		

改訂履歴

4/05-Rev. 0 to Rev. A

Added ADA4850-1	Universal
Added 8-Lead LFCSP	Universal
Changes to Features	1
Changes to General Description	1
Changes to Figure 3	1
Changes to Table 1	3
Changes to Table 2	4
Changes to Power-Down Pins Section and Table 5	13
Updated Outline Dimensions	14
Changes to Ordering Guide	14

2/05-Revision 0: Initial Version

ADA4850-1/ADA4850-2

+3V電源電圧時の仕様

特に指定のない限り、 $T_A=25^\circ\text{C}$ 、 $R_F=0\Omega$ ($G=+1$)、 $R_F=1k\Omega$ ($G>+1$)、 $R_L=1k\Omega$ で仕様を規定。

表1

パラメータ	条件	Min	Typ	Max	単位
動的性能					
−3dB帯域幅	$G=+1$ 、 $V_O=0.1V$ p-p		160		MHz
	$G=+2$ 、 $V_O=0.5V$ p-p、 $R_L=150\Omega$		45		MHz
0.1dB平坦性帯域幅	$G=+2$ 、 $V_O=0.5V$ p-p、 $R_L=150\Omega$		14		MHz
スルーレート	$G=+2$ 、 $V_O=1V$ ステップ		110		$V/\mu s$
セトリング時間 (0.1%まで)	$G=+2$ 、 $V_O=1V$ ステップ、 $R_L=150\Omega$		80		ns
ノイズ/歪み性能					
高調波歪み (dBc) HD2/HD3	$f_C=1\text{MHz}$ 、 $V_O=2V$ p-p、 $G=+3$ 、 $R_L=150\Omega$		−72/−77		dBc
入力電圧ノイズ	$f=100\text{kHz}$		10		$nV/\sqrt{\text{Hz}}$
入力電流ノイズ	$f=100\text{kHz}$		2.5		$\mu A/\sqrt{\text{Hz}}$
微分ゲイン	$G=+3$ 、NTSC、 $R_L=150\Omega$ 、 $V_O=2V$ p-p		0.2		%
微分位相	$G=+3$ 、NTSC、 $R_L=150\Omega$ 、 $V_O=2V$ p-p		0.2		度
DC性能					
入力オフセット電圧			0.6	4.1	mV
入力オフセット電圧ドリフト			4		$\mu V/^\circ\text{C}$
入力バイアス電流			2.4	4.4	μA
入力バイアス電流ドリフト			4		$nA/^\circ\text{C}$
入力バイアス・オフセット電流			30		nA
オープン・ループ・ゲイン	$V_O=0.25\sim 0.75V$	78	100		dB
入力特性					
入力抵抗値	差動/同相		0.5/5.0		$M\Omega$
入力容量			1.2		pF
入力同相電圧範囲			−0.2~+0.8		V
入力オーバードライブ回復時間 (立上がり/立下がり)	$V_{IN}=+3.5\sim -0.5V$ 、 $G=+1$		60/50		ns
同相ノイズ除去比	$V_{CM}=0.5V$	−76	−108		dB
パワーダウン					
パワーダウン入力電圧	パワーダウン時ADA4850-1/ADA4850-2 イネーブル時ADA4850-1/ADA4850-2		<0.7/<0.6 >0.8/>1.7		V
ターンオフ時間			0.7		μs
ターンオン時間			60		ns
パワーダウン時のバイアス電流/ パワーダウン・ピン					
イネーブル時	パワーダウン = 3V		37	55	μA
パワーダウン	パワーダウン = 0V		0.01	0.2	μA
出力特性					
出力オーバードライブ回復時間 (立上がり/立下がり)	$V_{IN}=+0.7\sim -0.1V$ 、 $G=+5$		70/100		ns
出力電圧振幅		0.06~2.83	0.03~2.92		V
出力短絡電流	シンク/ソース		105/74		mA
電源					
動作範囲 ¹		2.7		6	V
無負荷時電源電流/アンプ			2.4	2.8	mA
無負荷時電源電流 (パワーダウン時)/アンプ			15	150	nA
正側電源電圧変動除去比	$+V_S=+3\sim +4V$ 、 $-V_S=0V$	−83	−100		dB
負側電源電圧変動除去比	$+V_S=+3V$ 、 $-V_S=0\sim -1V$	−83	−102		dB

¹ バイポーラ電源動作については、「ADA4850-1/ADA4850-2のバイポーラ電源動作」の項を参照。

ADA4850-1/ADA4850-2

+5V電源電圧時の仕様

特に指定のない限り、 $T_A=25^\circ\text{C}$ 、 $R_F=0\Omega$ ($G=+1$)、 $R_F=1k\Omega$ ($G>+1$)、 $R_L=1k\Omega$ で仕様を規定。

表2

パラメータ	条件	Min	Typ	Max	単位
動的性能					
−3dB帯域幅	$G=+1$ 、 $V_O=0.1V$ p-p		175		MHz
	$G=+1$ 、 $V_O=0.5V$ p-p		110		MHz
0.1dB平坦性帯域幅	$G=+2$ 、 $V_O=1.4V$ p-p、 $R_L=150\Omega$		9		MHz
スルーレート	$G=+2$ 、 $V_O=4V$ ステップ		220		V/ μ s
	$G=+2$ 、 $V_O=2V$ ステップ		160		V/ μ s
セトリング時間(0.1%)	$G=+2$ 、 $V_O=1V$ ステップ、 $R_L=150\Omega$		85		ns
ノイズ/歪み性能					
高調波歪み(dBc) HD2/HD3	$f_C=1\text{MHz}$ 、 $V_O=2V$ p-p、 $G=+2$ 、 $R_L=150\Omega$		−81/−86		dBc
入力電圧ノイズ	$f=100\text{kHz}$		10		nV/ $\sqrt{\text{Hz}}$
入力電流ノイズ	$f=100\text{kHz}$		2.5		pA/ $\sqrt{\text{Hz}}$
微分ゲイン	$G=+3$ 、NTSC、 $R_L=150\Omega$		0.12		%
微分位相	$G=+3$ 、NTSC、 $R_L=150\Omega$		0.09		度
クロストーク(RTI)-ADA4850-2	$f=4.5\text{MHz}$ 、 $R_L=150\Omega$ 、 $V_O=2V$ p-p		60		dB
DC性能					
入力オフセット電圧			0.6	4.2	mV
入力オフセット電圧ドリフト			4		$\mu\text{V}/^\circ\text{C}$
入力バイアス電流			2.3	4.2	μA
入力バイアス電流ドリフト			4		nA/ $^\circ\text{C}$
入力バイアス・オフセット電流			30		nA
オープン・ループ・ゲイン	$V_O=2.25\sim 2.75V$	83	105		dB
入力特性					
入力抵抗値	差動/同相		0.5/5.0		M Ω
入力容量			1.2		pF
入力同相電圧範囲			−0.2~+2.8		V
入力オーバードライブ回復時間 (立上がり/立下がり)	$V_{IN}=+5.5\sim -0.5V$ 、 $G=+1$		50/40		ns
同相ノイズ除去比	$V_{CM}=2.0V$	−85	−110		dB
パワーダウン					
パワーダウン入力電圧	パワーダウン時ADA4850-1/ADA4850-2 イネーブル時ADA4850-1/ADA4850-2		<0.7/<0.6 >0.8/>1.7		V
ターンオフ時間			0.7		μ s
ターンオン時間			50		ns
パワーダウン時のバイアス電流/ パワーダウン・ピン					
イネーブル時	パワーダウン = 5V		0.05	0.13	mA
パワーダウン	パワーダウン = 0V		0.02	0.2	μ A
出力特性					
出力オーバードライブ回復時間 (立上がり/立下がり)	$V_{IN}=+1.1\sim -0.1V$ 、 $G=+5$		60/70		ns
出力電圧振幅		0.14~4.83	0.07~4.92		V
出力短絡電流	シンク/ソース		118/94		mA
電源					
動作範囲 ¹		2.7		6	V
無負荷時電源電流/アンプ			2.5	2.9	mA
無負荷時電源電流(パワーダウン時)/アンプ			15	150	nA
正側電源電圧変動除去比	$+V_S=+5\sim +6V$ 、 $-V_S=0V$	−84	−100		dB
負側電源電圧変動除去比	$+V_S=+5V$ 、 $-V_S=-0\sim -1V$	−84	−102		dB

¹ バイポーラ電源動作については、「ADA4850-1/ADA4850-2のバイポーラ電源動作」の項を参照。

絶対最大定格

表3

パラメータ	定格
電源電圧	12.6V
消費電力	図4を参照
パワーダウン・ピン電圧	(-V _S +6)V
同相入力電圧	(-V _S -0.5)V~(+V _S +0.5)V
差動入力電圧	+V _S ~-V _S
保存温度範囲	-65~+125°C
動作温度範囲	-40~+125°C
リード温度範囲(ハンダ付け10秒)	300°C
ジャンクション温度	150°C

上記の絶対最大定格を超えるストレスを加えると、デバイスに恒久的な損傷を与えることがあります。この規定はストレス定格のみを指定するものであり、この仕様の動作セクションに記載する規定値以上でのデバイス動作を定めたものではありません。デバイスを長時間絶対最大定格状態に置くと、デバイスの信頼性に影響を与えることがあります。

熱抵抗

θ_{JA} は最悪の条件、すなわち、回路基板に表面実装パッケージをハンダ付けした状態で規定しています。

表4

パッケージ	θ_{JA}	単位
16ピンLFCSP	91	°C/W
8ピンLFCSP	80	°C/W

最大消費電力

ADA4850-1/ADA4850-2の最大安全消費電力は、ダイ上のジャンクション温度(T_J)が電力に伴って上昇することによって制限されます。ガラス遷移温度である約150°Cで、プラスチックの特性が変化します。この温度限界値を一時的に超過しても、パッケージがダイに加える応力が変化し、ADA4850-1/ADA4850-2のパラメータ性能が恒久的に変化します。長時間にわたってジャンクション温度が150°Cを超えると、シリコン・デバイスの特性が変化し、動作不良が生じる可能性が高くなります。

パッケージ内部で消費される電力(P_D)は、無負荷時の消費電力、およびアンプの出力駆動によって消費される電力を合計したものです。無負荷時消費電力は、電源ピン間の電圧(V_S)を無負荷時電源電流(I_S)と乗算した値になります。

$$P_D = \text{無負荷時消費電力} + (\text{全駆動電力} - \text{負荷電力})$$

$$P_D = (V_S \times I_S) + \left(\frac{V_S}{2} \times \frac{V_{OUT}}{R_L} \right) - \frac{V_{OUT}^2}{R_L}$$

RMS出力電圧を考慮に入れる必要があります。単電源動作の場合のように R_L が $-V_S$ を基準にすると仮定すれば、全駆動電力は $V_S \times I_{OUT}$ になります。rms信号レベルが不確定の場合には、 R_L が中間電源を基準にする $V_{OUT} = V_S/4$ の最悪時のケースを考慮に入れてください。

$$P_D = (V_S \times I_S) + \frac{(V_S/4)^2}{R_L}$$

R_L が $-V_S$ を基準にする単電源動作では、 $V_{OUT} = V_S/2$ が最悪時のケースです。

エアフローによって放熱が増進され、 θ_{JA} が効果的に低下します。さらに、露出パドルとパッケージのリードをより多くの金属部(金属パターンやスルーホール、グラウンド、電源プレーンなど)に直接接触させると、 θ_{JA} が低下します。

図4に、JEDEC規格に適合した4層ボード上に実装されるLFCSPパッケージ(91°C/W)を対象とした最大安全消費電力の周囲温度特性を图示します。 θ_{JA} は概算値です。

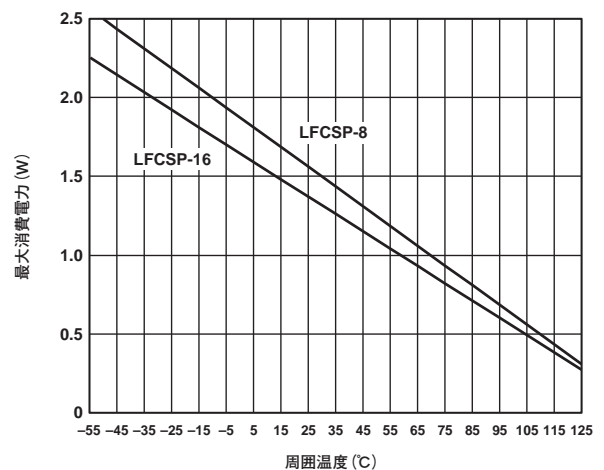


図4. 4層ボードの最大消費電力の温度特性

注意

ESD(静電放電)の影響を受けやすいデバイスです。人体や試験機器には4,000Vもの高圧の静電気が容易に蓄積され、検知されないまま放電されることがあります。本製品は当社独自のESD保護回路を内蔵してはいますが、デバイスが高エネルギーの静電放電を被った場合、回復不能の損傷を生じる可能性があります。したがって、性能劣下や機能低下を防止するため、ESDに対する適切な予防措置を講じることをお勧めします。



ADA4850-1/ADA4850-2

代表的な性能特性

特に指定のない限り、 $T_A=25^\circ\text{C}$ 、 $R_F=0\Omega$ ($G=+1$)、 $R_F=1\text{k}\Omega$ ($G>+1$)、 $R_L=1\text{k}\Omega$ で仕様を規定。

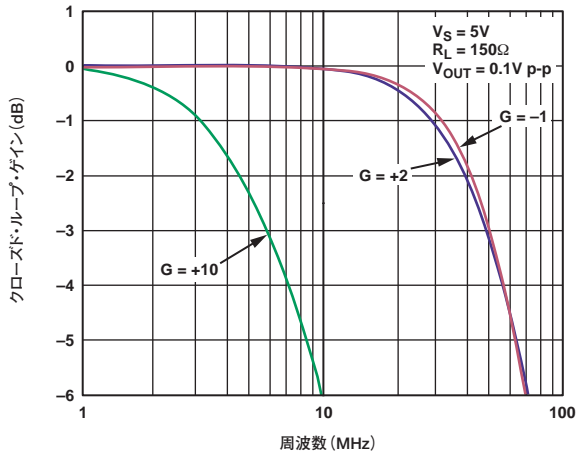


図5. さまざまなゲイン設定時の小信号周波数応答特性

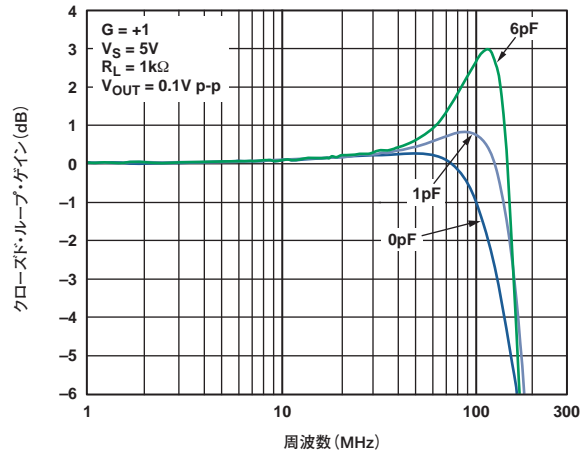


図8. さまざまな容量性負荷時の小信号周波数応答特性

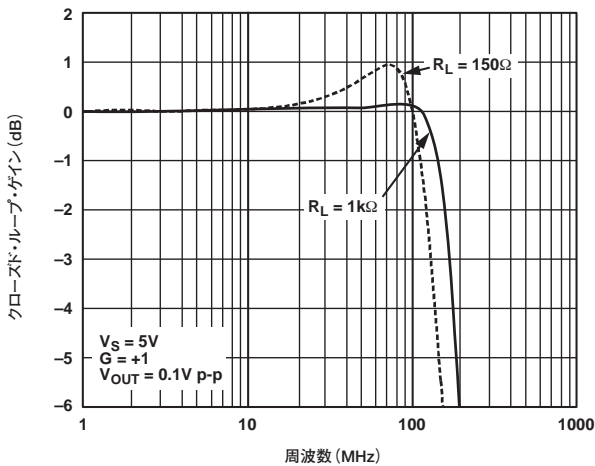


図6. さまざまな負荷時の小信号周波数応答特性

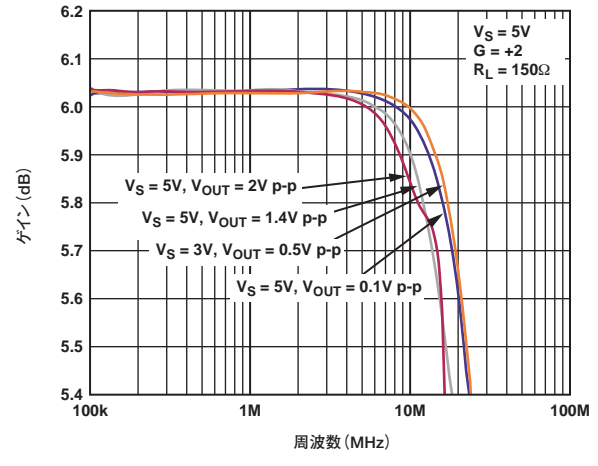


図9. 0.1dB平坦性応答

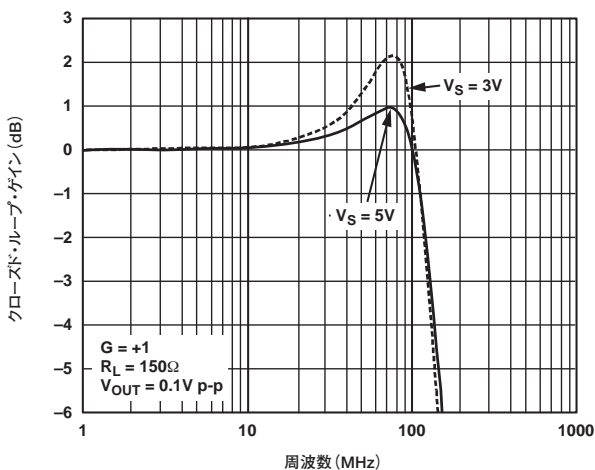


図7. さまざまな電源時の小信号周波数応答特性

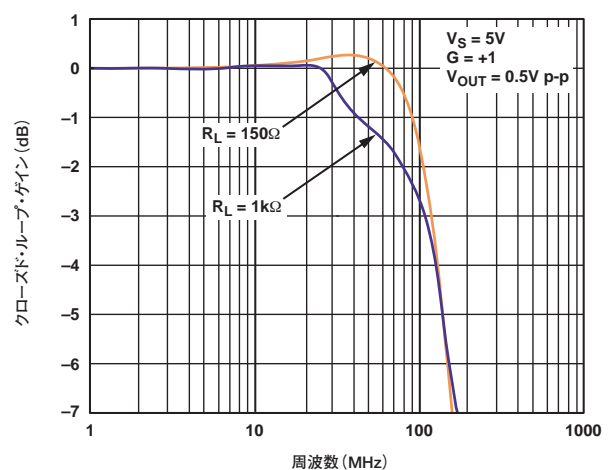


図10. さまざまな負荷時の大信号周波数応答特性

ADA4850-1/ADA4850-2

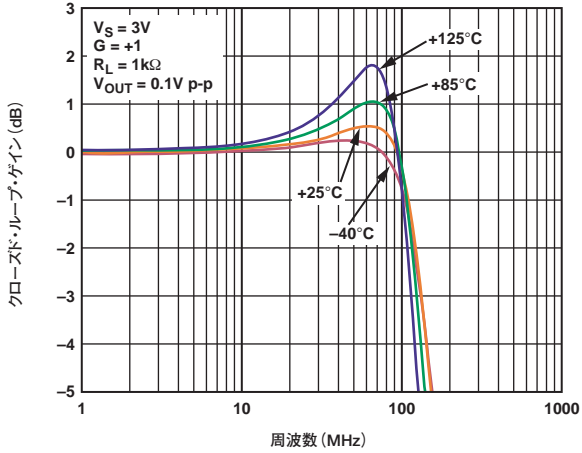


図11. さまざまな温度時の小信号周波数応答特性

05320-057

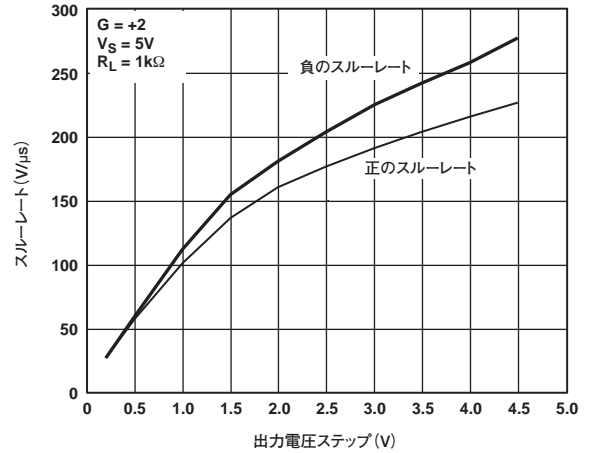


図14. 出力電圧 対 スループレート

05320-024

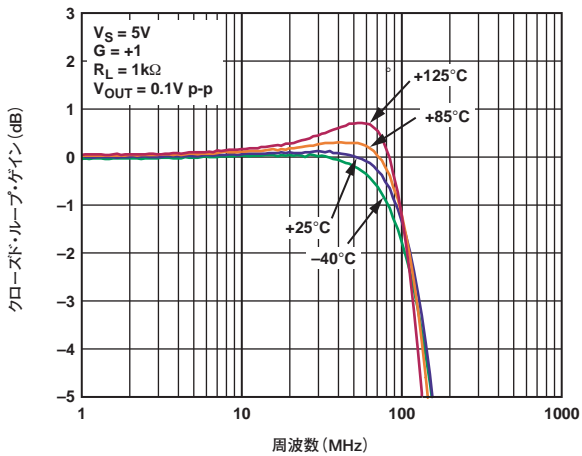


図12. さまざまな温度時の小信号周波数応答特性

05320-098

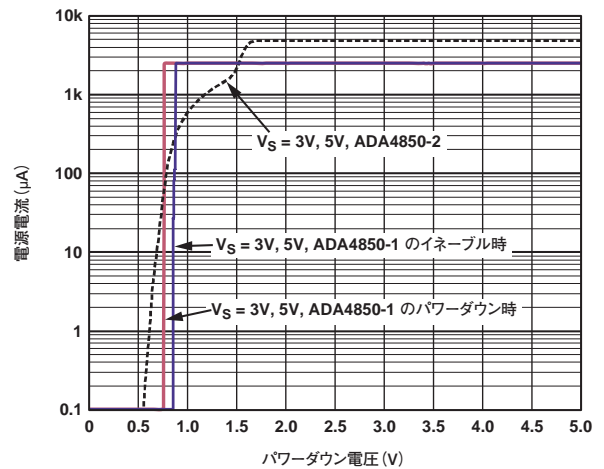


図15. パワーダウン電圧 対 電源電流

05320-036

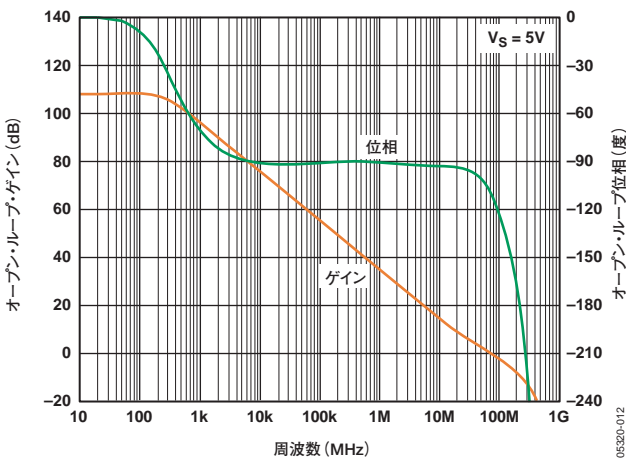


図13. オープン・ループ・ゲインおよび位相の周波数特性

05320-012

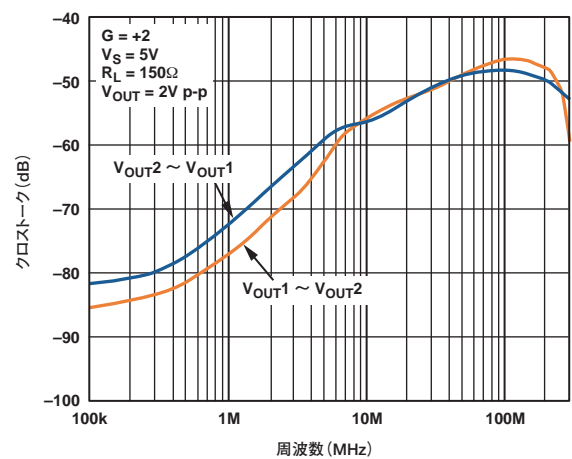


図16. クロストークの周波数特性

05320-037

ADA4850-1/ADA4850-2

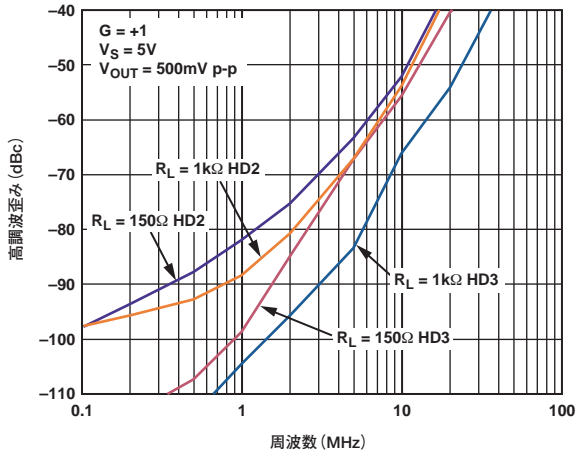


図17. さまざまな負荷時の高調波歪みの周波数特性

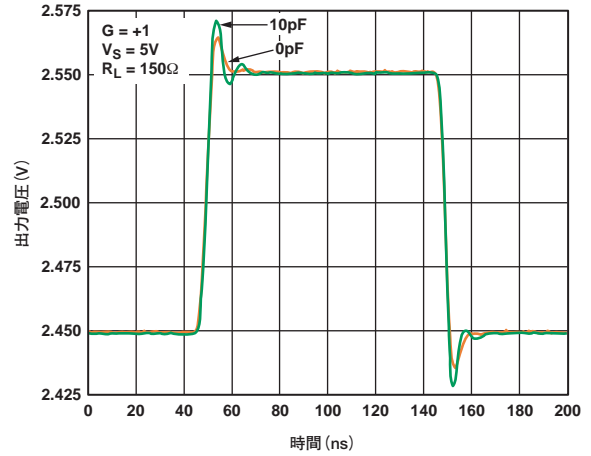


図20. さまざまな容量性負荷時の小信号過渡応答特性

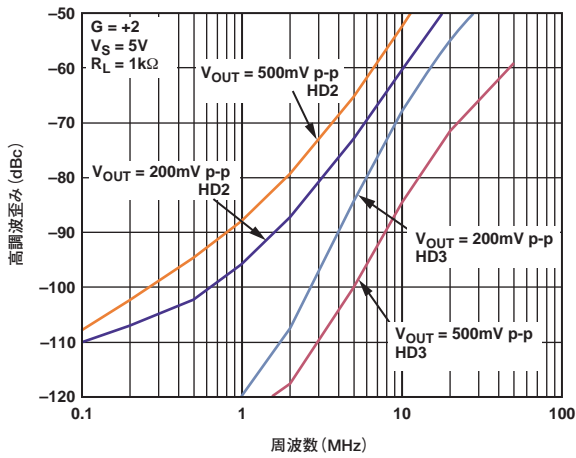


図18. さまざまなV_{OUT}時の高調波歪みの周波数特性

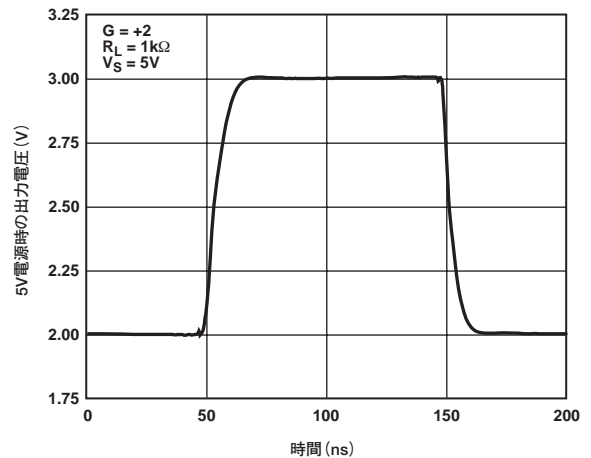


図21. 大信号過渡応答特性

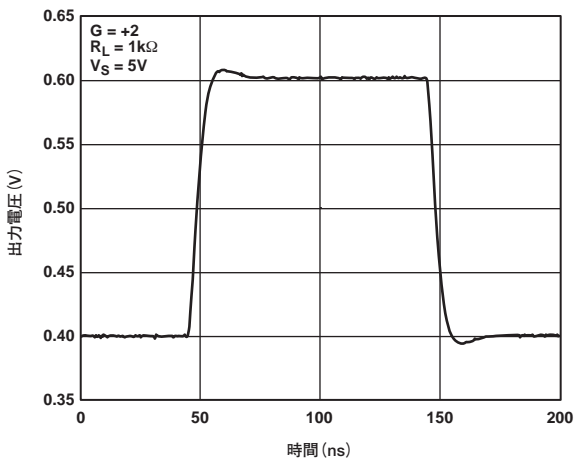


図19. さまざまな電源時の小信号過渡応答特性

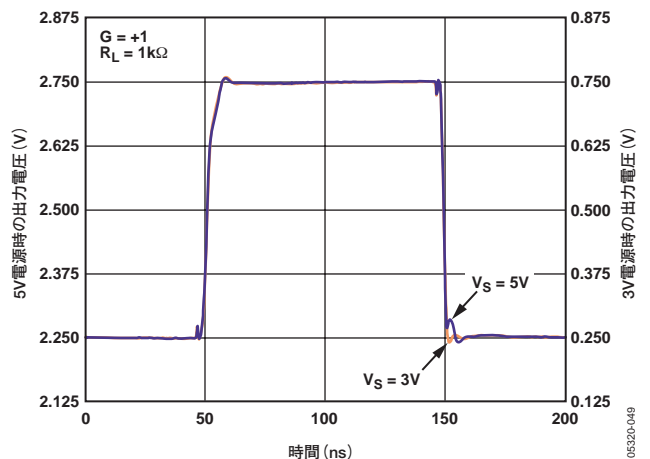


図22. さまざまな電源時の大信号過渡応答特性

ADA4850-1/ADA4850-2

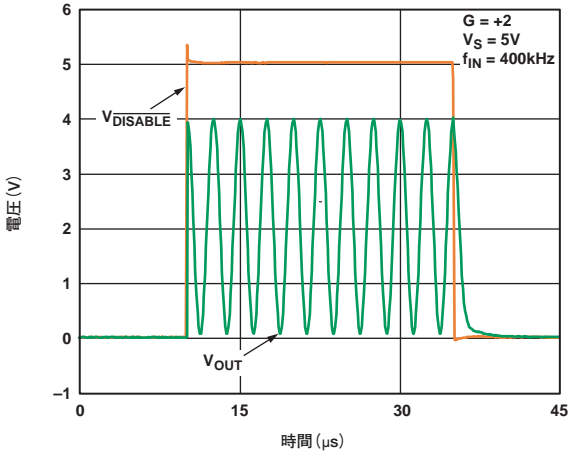


図23. イネーブル / ディスエーブル時間

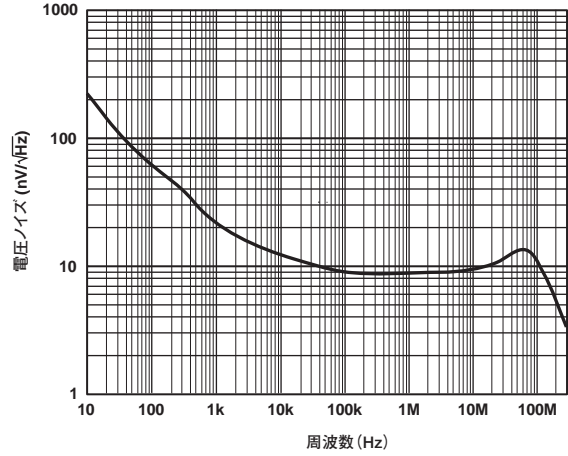


図26. 電圧ノイズの周波数特性

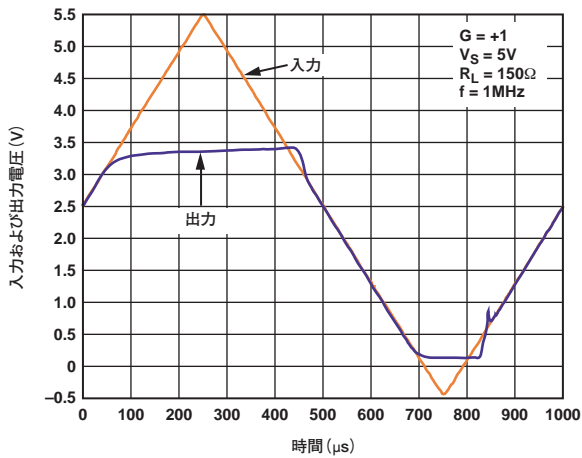


図24. 入力オーバードライブ回復特性

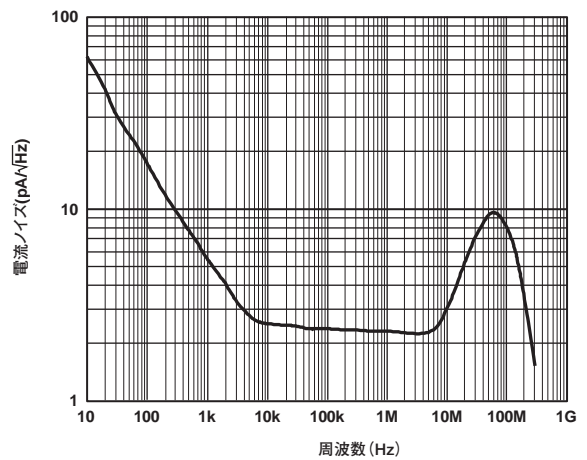


図27. 電流ノイズの周波数特性

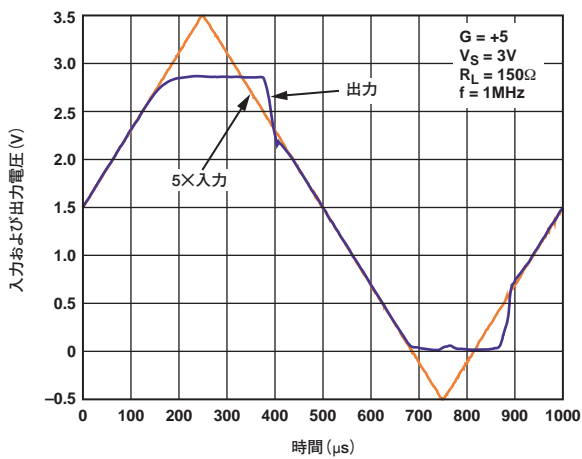


図25. 出力オーバードライブ回復特性

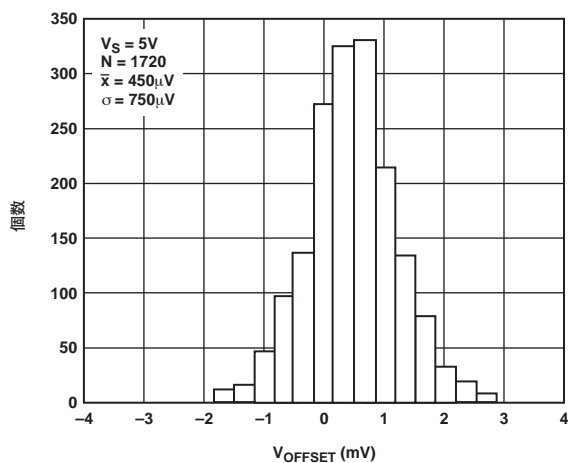


図28. 入力オフセット電圧の分布

ADA4850-1/ADA4850-2

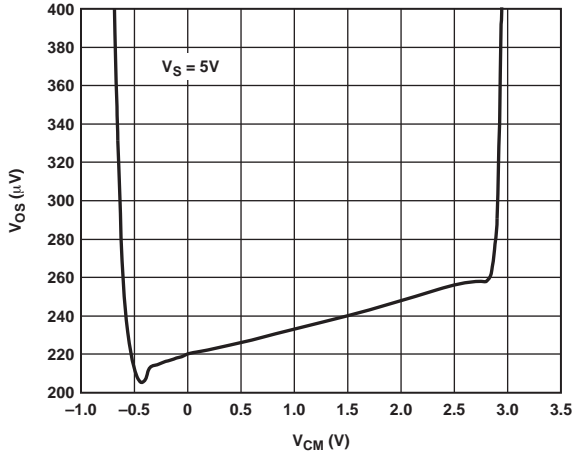


図29. 同相電圧 対 入力オフセット電圧

05320-063

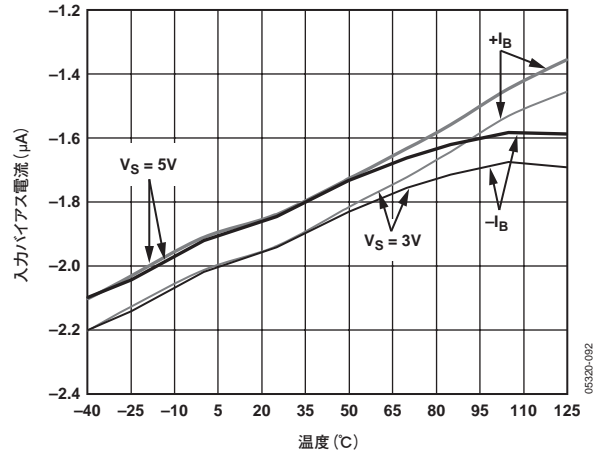


図32. さまざまな電源時の入力バイアス電流の温度特性

05320-092

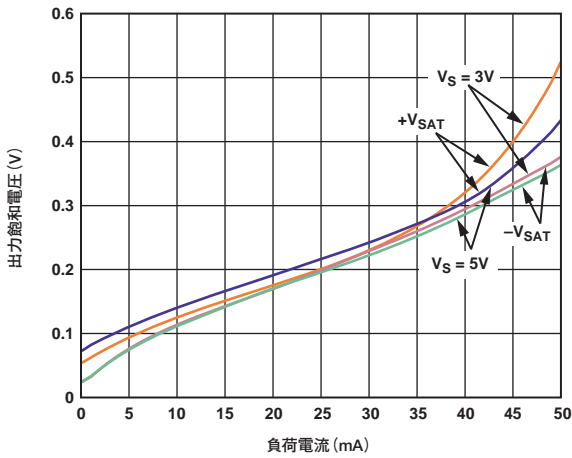


図30. 負荷電流 対 出力飽和電圧(電源レールからの電圧差)

05320-064

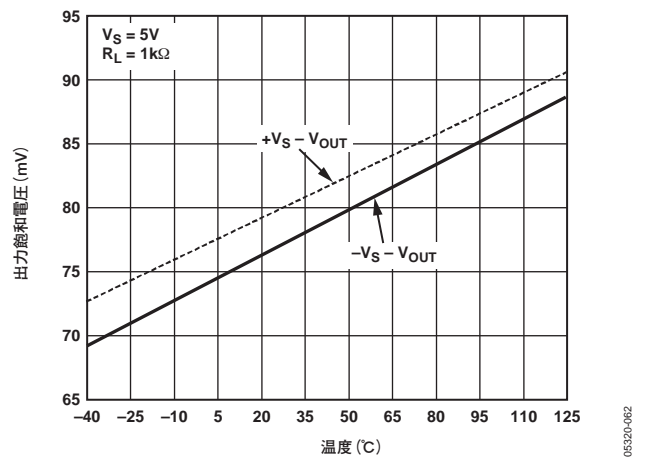


図33. 出力飽和電圧の温度特性(電源レールからの電圧差)

05320-062

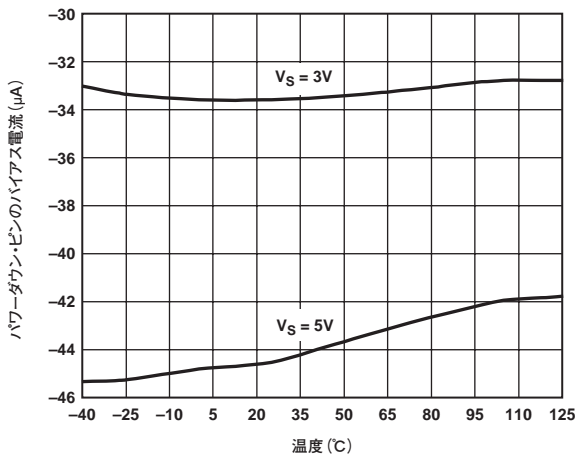


図31. さまざまな電源時のパワーダウン・バイアス電流の温度特性

05320-081

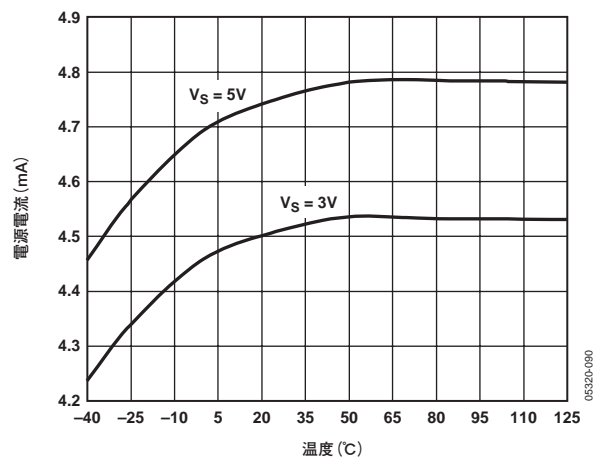


図34. さまざまな電源電流の温度特性

05320-090

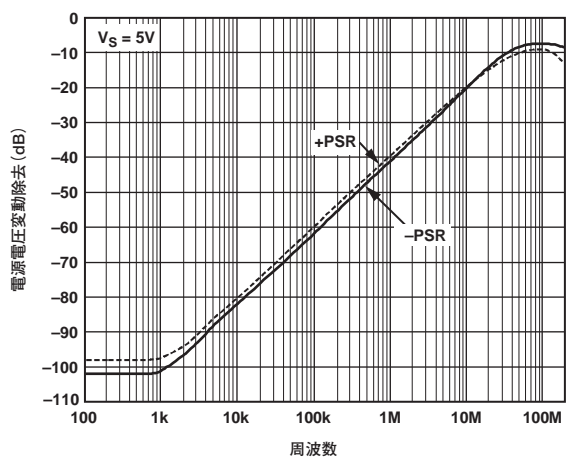


図35. 電源電圧変動除去 (PSR) の周波数特性

05320-094

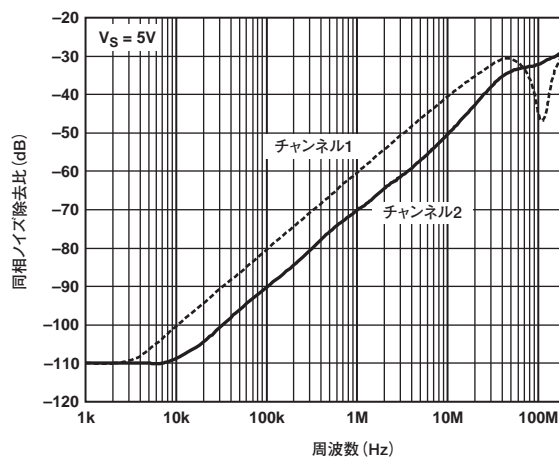


図37. 同相ノイズ除去比 (CMRR) の周波数特性

05320-034

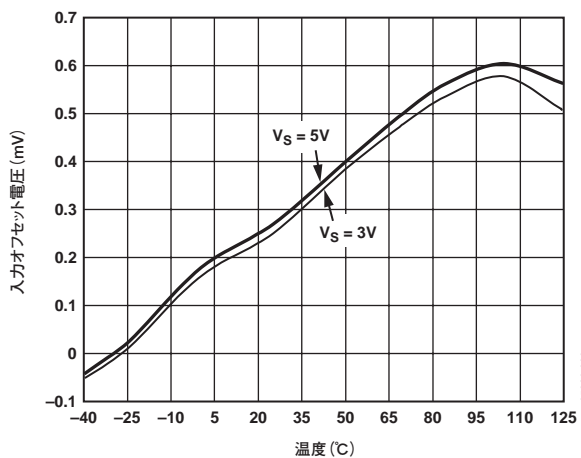


図36. さまざまな電源時の入力オフセット電圧の温度特性

05320-093

ADA4850-1/ADA4850-2

回路の説明

ADA4850-1/ADA4850-2は、真の単電源動作に対応する高速スルーレートの入力段を特長としており、この入力段は負の電源レールまたはそれよりも低い電圧範囲で信号を検出する能力を備えています。レールtoレールの出力段は、軽い負荷の駆動時に各電源レールの80mV以内まで、そして150Ω負荷の駆動時に0.17V以内までの電圧振幅を扱うことが可能です。2.7Vの非常に低い電源電圧時でも、高速性能を維持します。

ヘッドルームとオーバードライブ回復時間に関する考慮事項

入力

ADA4850-1/ADA4850-2は、低電圧システムで使用するよう設計されています。最適な性能を得るには、入力および出力信号がこのアンプのヘッドルームの限界に近づいたときに見られる挙動特性を理解することです。ADA4850-1/ADA4850-2の入力同相電圧範囲は、負側の電源電圧から200mV下側まで拡張されています(単電源動作の場合にはグラウンド電位)。正側の電源電圧においては、2.2V下側となっています。したがって、3.3Vの低電源電圧で動作させる場合(入力信号の振幅が $-V_S$ (またはグラウンド)から1.1Vまでの範囲であると想定)には、アンプの出力は完全なレールtoレール出力の振幅動作を行うことから、最大ゲイン3で使用できます。

このアンプの正側入力に加えられるリファレンス電圧がアンプの入力同相電圧範囲内に入っている限り、ヘッドルームの限界を超えても、電源電圧の反転ゲインについて心配する必要はありません。

入力段には、+1のゲインでこのアンプを使用するとき正側レールに近づく信号に関して、ヘッドルームの制限があります。ただし、高速信号の場合にはその他にも注意が必要です。図38に、ユニティ・ゲイン・フォロアのDC入力電圧対-3dB帯域幅の特性を示します。同相電圧は正側電源の2V以内にあることから、同相電圧が正側電源電圧に近づくにつれ、帯域幅が降下し始めます。そのため、歪みとセトリング時間が顕著に増加します。

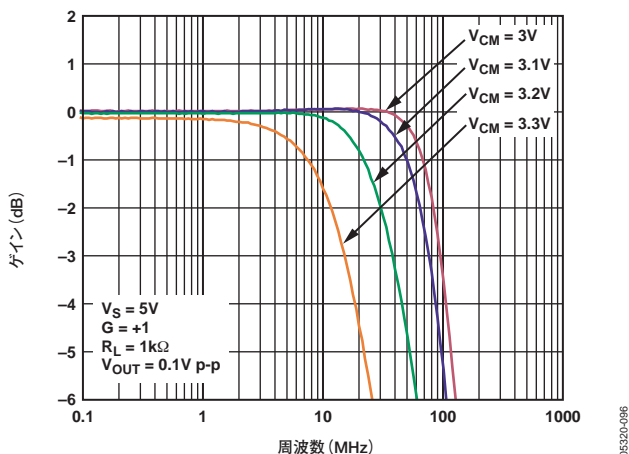


図38. さまざまな入力同相電圧時のユニティ・ゲイン・フォロア帯域幅の周波数特性

歪み性能を維持するためには、周波数の高い信号は、それに応じて低い周波数よりも大きいヘッドルームが要求されます。図39は、このアンプをユニティ・ゲイン・フォロアとして構成したときの立上がりエッジのセトリング時間を示しています。それによると、1Vステップ入力の上限が規定された入力同相電圧の限界値に近づき、それを越えるにつれてセトリング時間は長くなっています。

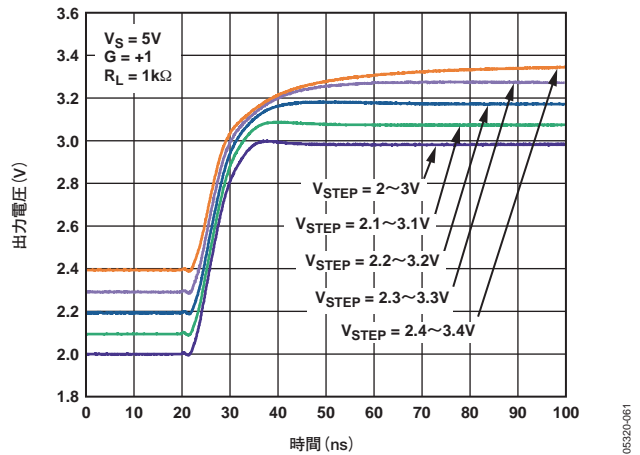


図39. 入力ヘッドルーム限界における1Vステップ時の出力立上がりエッジ

2.2Vまたは正側電源に近い入力電圧からの回復時間は約50nsですが、これは入力段のトランジスタで発生する飽和から引き起こされるセトリング時間の増加による制限を受けます。

入力電圧が両電源電圧レールを超えても、ADA4850-1/ADA4850-2は位相反転を引き起こしません。入力電圧が両電源よりも0.6V以上超える場合、入力段の保護ダイオードがターンオンし、デバイスの消費電流が大幅に増加します。

出力

信号が負側電源に近づいて、反転ゲインと大きな正ゲイン設定で用いる場合には、出力段にヘッドルームの限界が生じます。ADA4850-1/ADA4850-2アンプは、コモン・エミッタの出力段を使用します。この出力段は利用可能な出力範囲を最大化しますが、電圧は出力トランジスタの飽和電圧によって制限されます。出力トランジスタのコレクタ抵抗値が原因で、出力トランジスタが供給しなければならない駆動電流の増加に伴って、飽和電圧が大きくなります。

出力段の飽和ポイントに近づくと、それに応じて出力信号で圧縮とクリッピングが増加します。入力のヘッドルームの場合と同様に、周波数が高くなると、それに応じて低い周波数時よりも多少大きいヘッドルームが要求されます。

出力の過負荷からの回復時間は、アンプの入力が非過負荷の数値に戻ってから通常、40ns(代表値)以内です。

図40には、電源の上限および下限からその中間電位までの範囲内で、アンプが飽和した出力から復帰する出力トランジェント回復時間の特性を示しています。

ADA4850-1/ADA4850-2

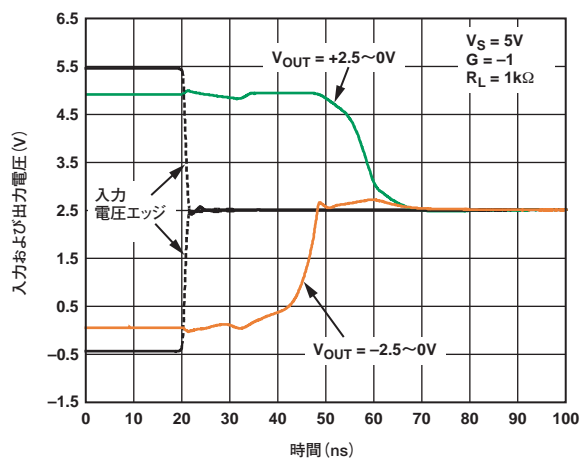


図40. 過負荷回復時間特性

ADA4850-1/ADA4850-2のバイポーラ電源動作

ADA4850-1/ADA4850-2は、最大 $\pm 5V$ までのバイポーラ電源動作が可能です。ただし、唯一の制約条件として、 $-V_S$ とパワーダウン・ピン間の電圧が $6V$ を超えないようにする必要があります。この電圧差が $6V$ を超えると、ADA4850-1/ADA4850-2の永続的な損傷が発生する可能性があります。たとえば、 $\pm 5V$ の電源動作時には、パワーダウン・ピン上の電圧が $+1V$ を超えないようにする必要があります。

パワーダウン・ピン

ADA4850-1/ADA4850-2には超低消費電流のパワーダウン・モードが備わっており、電源電流を $150nA$ 未満まで低減できます。パワーダウン・ピンを負側電源の $0.6V$ 以内までの電圧に設定すると、アンプがパワーダウンします。パワーダウン・ピンの機能を表5に示します。パワーダウン・ピン(PD)は、正常動作を確保するためにフローティングのままにしないでください。

表5. パワーダウン・ピンの機能

電源電圧	3Vおよび5V	
	ADA4850-1	ADA4850-2
パワーダウン時	0~0.7V	0~0.6V
イネーブル時	0.8V~+Vs	1.7V~+Vs

ADA4850-1/ADA4850-2

外形寸法

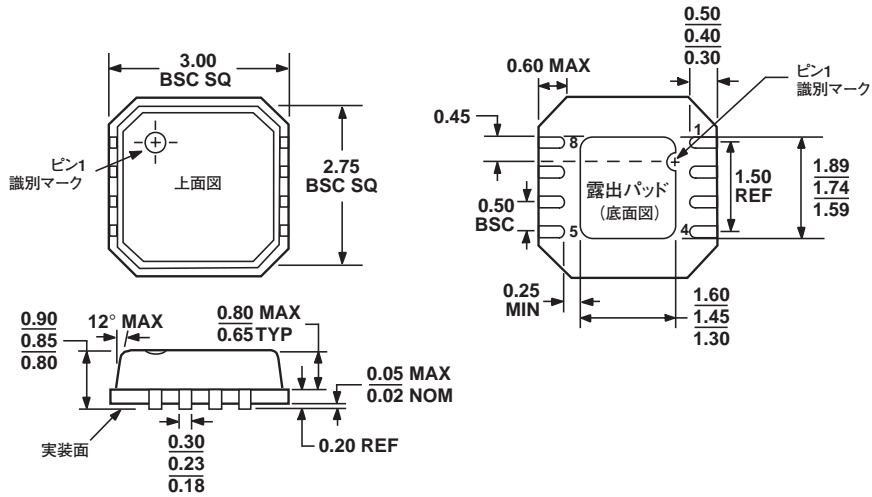
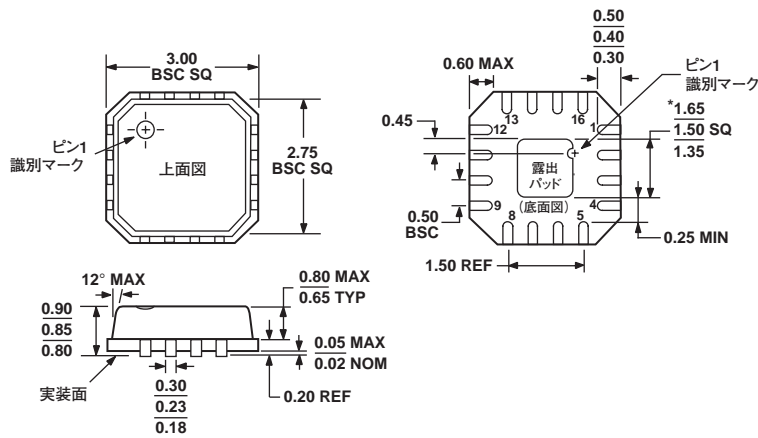


図41. 8ピン・リードフレーム・チップスケール・パッケージ[LFCSP_VD]
3mm×3mmボディ、超薄型、デュアル・リード
(CP-8-2)
寸法単位:mm



* 露出パッドの寸法を除き、JEDEC規格MO-220-VEED-2に準拠

図42. 16ピン・リードフレーム・チップスケール・パッケージ[LFCSP_VQ]
3mm×3mmボディ、超薄型、クワッド
(CP-16-3)
寸法単位:mm

オーダー・ガイド

モデル	温度範囲	パッケージの説明	パッケージ・アウトライン	マーキング
ADA4850-1YCPZ-R2 ¹	-40~+125°C	8ピン・リードフレーム・チップスケール・パッケージ(LFCSP_VD)	CP-8-2	HWB
ADA4850-1YCPZ-RL ¹	-40~+125°C	8ピン・リードフレーム・チップスケール・パッケージ(LFCSP_VD)	CP-8-2	HWB
ADA4850-1YCPZ-RL7 ¹	-40~+125°C	8ピン・リードフレーム・チップスケール・パッケージ(LFCSP_VD)	CP-8-2	HWB
ADA4850-2YCPZ-R2 ¹	-40~+125°C	16ピン・リードフレーム・チップスケール・パッケージ(LFCSP_VQ)	CP-16-3	HTB
ADA4850-2YCPZ-RL ¹	-40~+125°C	16ピン・リードフレーム・チップスケール・パッケージ(LFCSP_VQ)	CP-16-3	HTB
ADA4850-2YCPZ-RL7 ¹	-40~+125°C	16ピン・リードフレーム・チップスケール・パッケージ(LFCSP_VQ)	CP-16-3	HTB

¹ Zは鉛フリー製品